

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-25263

(P2019-25263A)

(43) 公開日 平成31年2月21日(2019.2.21)

(51) Int.Cl. F 1 テーマコード (参考)
A 6 3 F 7/02 (2006.01) A 6 3 F 7/02 3 2 6 Z 2 C 0 8 8

審査請求 未請求 請求項の数 1 O L (全 72 頁)

(21) 出願番号 特願2017-151231 (P2017-151231)
 (22) 出願日 平成29年8月4日(2017.8.4)

(71) 出願人 000144153
 株式会社三共
 東京都渋谷区渋谷三丁目29番14号
 (72) 発明者 小倉 敏男
 東京都渋谷区渋谷三丁目29番14号 株式会社三共内
 Fターム(参考) 2C088 EA10

(54) 【発明の名称】 遊技機

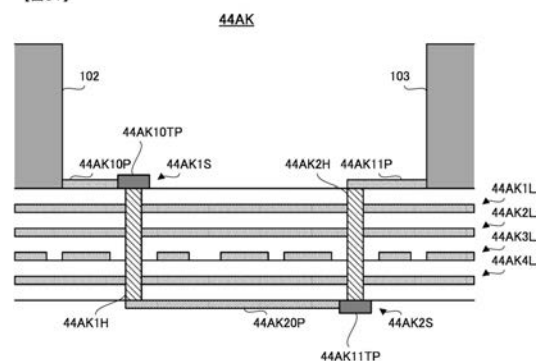
(57) 【要約】

【課題】適切な基板構成を可能にする。

【解決手段】配線のパターン44AK10P、44AK11Pでは、配線の第2パターンにより構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部に対応して、配線の第1パターンにより構成される信号配線が、第1形状部とは異なる蛇行形状などの第2形状部を含んでいる。配線のパターン44AK11Pにより構成される複数の信号配線は、主基板11の表面層44AK1Sといった、基板の一面にて、直線形状および略直線形状とは異なる第2形状部を含むように形成されている。裏面層44AK2Sには、テストポイント44AK11TPが設けられている。テストポイント44AK11TPは、スルーホール44AK2Hを介して、表面層44AK1Sに形成された配線のパターン44AK11Pといった、異なる導体層と接続されていればよい。

【選択図】図31

【図31】



【特許請求の範囲】

【請求項 1】

遊技が可能な遊技機であって、
複数の信号配線を構成する第 1 パターンと第 2 パターンとが形成され、
前記複数の信号配線により複数の電気部品が接続された基板を備え、
前記第 1 パターンおよび前記第 2 パターンのうち一方のパターンにより構成される信号配線が、直線または略直線の第 1 形状となる第 1 形状部に対応して、前記第 1 パターンおよび前記第 2 パターンのうち他方のパターンにより構成される信号配線が、前記第 1 形状とは異なる第 2 形状となる第 2 形状部を含み、
前記基板の一面に前記第 2 形状部を含む信号配線が設けられ、前記基板の他面に接続確認用の特定導体部が設けられている、
ことを特徴とする遊技機。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パチンコ遊技機等の遊技が可能な遊技機に関する。

【背景技術】

【0002】

パチンコ遊技機等の遊技機において、CPU や ROM などの電気部品を接続する信号線に関する技術が提案されている（例えば特許文献 1）。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2014 - 223336 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記特許文献 1 に記載の技術によると、例えば信号の同期が乱れやすくなるなど、適切な基板構成が得られなくなるおそれがある。

【0005】

30

この発明は、上記実状に鑑みてなされたものであり、適切な基板構成が可能な遊技機の提供を目的とする。

【課題を解決するための手段】

【0006】

（1）上記目的を達成するため、本願の請求項に係る遊技機は、遊技が可能な遊技機（例えばパチンコ遊技機 1 など）であって、複数の信号配線を構成する第 1 パターン（例えば配線の第 1 パターン 43AK10 など）と第 2 パターン（例えば配線の第 2 パターン 43AK11 など）とが形成され（例えば図 30 を参照）、前記複数の信号配線により複数の電気部品（例えば RAM 102 と CPU 103 など）が接続された基板（例えば主基板 11 など）を備え、前記第 1 パターンおよび前記第 2 パターンのうち一方のパターンにより構成される信号配線が、直線または略直線の第 1 形状となる第 1 形状部（例えば第 1 形状部 43AK10L、43AK11L など）に対応して、前記第 1 パターンおよび前記第 2 パターンのうち他方のパターンにより構成される信号配線が、前記第 1 形状とは異なる第 2 形状となる第 2 形状部（例えば第 2 形状部 43AK10M、43AK11M）を含み、前記基板の一面（例えば表面層 44AK1S など）に前記第 2 形状部を含む信号配線（例えば配線のパターン 44AK10P、44AK11P により構成される信号配線など）が設けられ、前記基板の他面（例えば裏面層 44AK2S など）に接続確認用の特定導体部（例えばテストポイント 44AK11TP など）が設けられている（例えば図 31 を参照）。

40

このような構成によれば、適切な基板構成が可能になる。

50

【 0 0 0 7 】

(2) 上記 (1) の遊技機において、前記第 1 パターンと前記第 2 パターンは、各信号配線の配線長が同一または略同一となるように形成されていてもよい。

このような構成によれば、適切な基板構成が可能になる。

【 0 0 0 8 】

(3) 上記 (1) または (2) の遊技機において、前記特定導体部は金属材料を用いて形成され、前記第 1 パターンまたは前記第 2 パターンにより構成される信号配線の配線幅よりも広くなるように形成 (例えば配線幅 $W5 < \text{直径} W6$ となるように形成) されていてもよい (例えば図 30 を参照) 。

このような構成によれば、適切な基板構成が可能になる。

10

【 0 0 0 9 】

(4) 上記 (1) から (3) のいずれかの遊技機において、前記第 2 形状部は、前記第 1 パターンにより構成される信号配線と前記第 2 パターンにより構成される信号配線とで異なる方向に形成されていてもよい (例えば図 26 を参照) 。

このような構成によれば、適切な基板構成が可能になる。

【 0 0 1 0 】

(5) 上記 (1) から (4) のいずれかの遊技機において、前記第 2 形状部は、前記第 1 パターンにより構成される信号配線と前記第 2 パターンにより構成される信号配線とで異なる配線幅に形成されていてもよい (例えば図 27 を参照) 。

このような構成によれば、適切な基板構成が可能になる。

20

【 0 0 1 1 】

(6) 上記 (1) から (5) のいずれかの遊技機において、前記第 2 形状部は、前記第 1 パターンにより構成される信号配線と前記第 2 パターンにより構成される信号配線とが平行または略平行に形成される平行配線部を含んでもよい (例えば図 28 (A) を参照) 。

このような構成によれば、適切な基板構成が可能になる。

【 0 0 1 2 】

(7) 上記 (1) から (6) のいずれかの遊技機において、前記第 1 パターンまたは前記第 2 パターンにより構成される信号配線における前記第 2 形状部にて、他のパターンにより構成される信号配線と接続されるように実装された回路部品 (例えば回路部品 42AK1R など) を備えてもよい (例えば図 29 (A) および図 29 (B) を参照) 。

このような構成によれば、適切な基板構成が可能になる。

30

【 0 0 1 3 】

(8) 上記 (1) から (7) のいずれかの遊技機において、前記第 1 パターンまたは前記第 2 パターンにより構成される信号配線における前記第 2 形状部とは異なる配線部に接続されるように実装された回路部品 (例えば回路部品 42AK2R など) を備えてもよい (例えば図 29 (A) を参照) 。

このような構成によれば、適切な基板構成が可能になる。

【 図面の簡単な説明 】

【 0 0 1 4 】

【 図 1 】 この実施の形態におけるパチンコ遊技機の正面図である。

【 図 2 】 パチンコ遊技機に搭載された各種の制御基板などを示す構成図である。

【 図 3 】 遊技機用枠の背面図である。

【 図 4 】 基板ケースを見た状態の分解斜視図である。

【 図 5 】 基板ケースを見た状態の分解斜視図である。

【 図 6 】 ベース部材を示す 6 面図である。

【 図 7 】 カバー部材を示す 6 面図である。

【 図 8 】 レセプタクルを見た状態の斜視図である。

【 図 9 】 レセプタクルを見た状態の背面図である。

【 図 10 】 レセプタクルを見た状態の断面図である。

40

50

- 【図 1 1】配線に対応する伝送経路を示す図である。
- 【図 1 2】電源電圧の伝送経路を示す図である。
- 【図 1 3】配線長の関係などを示す図である。
- 【図 1 4】フィルタ回路の構成例を示す図である。
- 【図 1 5】ノイズ防止回路の構成例を示す図である。
- 【図 1 6】電源監視回路を示す図である。
- 【図 1 7】配線のパターンが形成された部分の構成例を示す図である。
- 【図 1 8】配線のパターンを説明するための領域や区間を示す図である。
- 【図 1 9】図 1 8 に示された領域の拡大図である。
- 【図 2 0】配線のパターンに対応する設定例を示す図である。 10
- 【図 2 1】図 1 8 に示された領域の拡大図である。
- 【図 2 2】図 1 8 に示された領域の拡大図である。
- 【図 2 3】主基板の構成例を示す断面図である。
- 【図 2 4】配線のパターンについて他の構成例を示す図である。
- 【図 2 5】特徴部 4 2 A K に係る構成例を示す図である。
- 【図 2 6】第 2 形状部が異なる方向に形成されている構成例を示す図である。
- 【図 2 7】複数の信号配線が異なる配線幅に形成されている構成例を示す図である。
- 【図 2 8】第 2 形状部が対応して形成されている構成例を示す図である。
- 【図 2 9】回路部品が接続されるように実装された構成例を示す図である。
- 【図 3 0】特徴部 4 3 A K に係る構成例を示す図である。 20
- 【図 3 1】特徴部 4 4 A K に係る構成例を示す図である。
- 【図 3 2】特徴部 4 5 A K に係る遊技機の基板ケース、基板、及びヒートシンクを後方からみた分解斜視図である。
- 【図 3 3】特徴部 4 5 A K に係る遊技機の基板ケース、基板、及びヒートシンクを前方からみた分解斜視図である。
- 【図 3 4】基板ケースにヒートシンク及び基板を取り付ける様子を取り付け順（（a）～（b））で示した断面図である。
- 【図 3 5】図 3 4 に続いて基板ケースにヒートシンク及び基板を取り付ける様子を取り付け順（（a）～（b））で示した断面図である。
- 【図 3 6】ヒートシンクと電子部品との関係を説明するための平面図である。 30
- 【図 3 7】基板ケース内における空気の流れを説明するための説明図である。
- 【図 3 8】他の実施形態 1 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。
- 【図 3 9】他の実施形態 2 に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。
- 【発明を実施するための形態】
- 【0015】
- 図 1 は、この実施の形態に係るパチンコ遊技機 1 の正面図である。パチンコ遊技機 1 は、遊技盤 2 と、遊技機用枠 3 とを備えている。その他、パチンコ遊技機 1 は、遊技機用枠 3 を回動可能に支持する外枠などを備えている。遊技盤 2 は、遊技盤面を構成するゲー ジ 40
- 盤である。遊技機用枠 3 は、遊技盤 2 を固定する台枠である。遊技盤 2 には、ガイドレールなどによって囲まれた遊技領域が形成されている。発射装置から発射された遊技球（遊技媒体）は、発射通路を通過して、遊技領域に打ち込まれる。遊技機用枠 3 には、ガラス窓を有するガラス扉枠が回動可能に設けられている。
- 【0016】
- 遊技盤 2 の所定位置には、第 1 特別図柄表示装置 4 A、第 2 特別図柄表示装置 4 B、画像表示装置 5、普通入賞球装置 6 A、普通可変入賞球装置 6 B、特別可変入賞球装置 7、普通図柄表示器 2 0、第 1 保留表示器 2 5 A、第 2 保留表示器 2 5 B、普図保留表示器 2 5 C、通過ゲート 4 1 などが設けられている。その他、遊技領域における遊技盤面には、風車や多数の障害釘、一般入賞口、アウト口などが設けられていればよい。遊技領域の周 50

辺部には遊技効果ランプ 9 が設けられている。遊技機用枠 3 の左右上部位置にはスピーカ 8 L、8 R が設けられている。

【0017】

遊技機用枠 3 の右下部位置には、打球操作ハンドル（操作ノブ）が設けられている。打球操作ハンドルは、遊技球を遊技領域に向けて発射するために遊技者等によって操作され、その操作量（回転量）に応じて遊技球の弾発力が調整される。遊技領域の下方における遊技機用枠 3 の所定位置には、遊技球を保持（貯留）する上皿（打球供給皿）と、上皿からの余剰球などを保持（貯留）する下皿が設けられている。下皿を形成する部材にはスティックコントローラ 31 A が取り付けられ、上皿を形成する部材にはプッシュボタン 31 B が設けられている。

10

【0018】

第 1 特別図柄表示装置 4 A、第 2 特別図柄表示装置 4 B、画像表示装置 5 の画面上などでは、特別図柄や飾り図柄の可変表示が行われる。これらの可変表示は、普通入賞球装置 6 A に形成された第 1 始動入賞口を遊技球が通過（進入）したことによる第 1 始動入賞の発生に基づいて、あるいは、普通可変入賞球装置 6 B に形成された第 2 始動入賞口を遊技球が通過（進入）したことによる第 2 始動入賞の発生に基づいて、実行可能となる。第 1 特別図柄表示装置 4 A と第 2 特別図柄表示装置 4 B はそれぞれ、例えば 7 セグメントやドットマトリクス の LED（発光ダイオード）などを用いて構成され、可変表示ゲームの一例となる特図ゲームにおいて、識別情報（特別識別情報）である特別図柄（特図）が、変動可能に表示（可変表示）される。画像表示装置 5 は、例えば LCD（液晶表示装置）などを用いて構成され、各種の演出画像を表示する表示領域を形成している。画像表示装置 5 の画面上では、特図ゲームにおける第 1 特別図柄表示装置 4 A による特別図柄（第 1 特図）の可変表示や第 2 特別図柄表示装置 4 B による特別図柄（第 2 特図）の可変表示のそれぞれに対応して、例えば 3 つといった複数の可変表示部となる飾り図柄表示エリアにて、識別情報（装飾識別情報）である飾り図柄が可変表示される。この飾り図柄の可変表示も、可変表示ゲームに含まれる。一例として、画像表示装置 5 の画面上には、「左」、「中」、「右」の飾り図柄表示エリア 5 L、5 C、5 R が配置されている。

20

【0019】

画像表示装置 5 の画面上には、保留記憶表示エリア 5 H が配置されている。保留記憶表示エリア 5 H では、特図ゲームに対応した可変表示の保留数（特図保留記憶数）を特定可能に表示する保留表示が行われる。保留表示は、可変表示に関する情報の保留記憶に対応して表示可能なものであればよい。保留記憶表示エリア 5 H とともに、あるいは、保留記憶表示エリア 5 H に代えて、第 1 保留表示器 25 A と第 2 保留表示器 25 B とを用いた保留表示が行われてもよい。

30

【0020】

図 2 は、各種基板や周辺装置などの構成例を示すブロック図である。パチンコ遊技機 1 には、例えば図 2 に示すような主基板 11、演出制御基板 12、音声制御基板 13、ランプ制御基板 14 といった、各種制御基板が搭載されている。また、パチンコ遊技機 1 には、中継基板 15、ドライバ基板 19、電源基板 92 などとも搭載されている。その他にも、例えば払出制御基板、情報端子基板、発射制御基板、インタフェース基板、タッチセンサ基板などといった、各種の基板が搭載されてもよい。各種制御基板は、導体パターンが形成されて電気部品が実装されるプリント配線板などの電子回路基板だけではなく、電子回路基板に電気部品が実装（搭載）されて特定の電氣的機能を実現するように構成された電子回路実装基板を含む概念である。

40

【0021】

電源基板 92 は、外部電源（商用電源）である交流電源からの電力を、主基板 11 や演出制御基板 12 などの各種制御基板を含めた電気部品に供給可能となるように構成されている。電源基板 92 は、例えば交流（AC）を直流（DC）に変換するための整流回路、所定の直流電圧を特定の直流電圧（例えば直流 12 V や直流 5 V など）に変換するための電源回路などを、備えている。電源基板 92 にて生成された電圧は、ドロア中継基板を介

50

して主基板 1 1 や演出制御基板 1 2 などに供給されてもよい。

【 0 0 2 2 】

主基板 1 1 には、遊技制御用マイクロコンピュータ 1 0 0、スイッチ回路 1 1 0、ソレノイド回路 1 1 1 などが搭載されている。主基板 1 1 では、ゲートスイッチ 2 1、始動口スイッチ（第 1 始動口スイッチ 2 2 A および第 2 始動口スイッチ 2 2 B）、カウントスイッチ 2 3 といった、各種検出用のスイッチから取り込んだ信号が、スイッチ回路 1 1 0 を介して遊技制御用マイクロコンピュータ 1 0 0 に伝送される。ゲートスイッチ 2 1 は、通過ゲート 4 1 を通過した遊技球（ゲート通過球）を検出する。ゲートスイッチ 2 1 によるゲート通過球の検出に基づいて、普通図柄表示器 2 0 による普通図柄の可変表示が実行可能となる。第 1 始動口スイッチ 2 2 A は、第 1 始動入賞口を通過（進入）した遊技球を検出する。第 2 始動口スイッチ 2 2 B は、第 2 始動入賞口を通過（進入）した遊技球を検出する。カウントスイッチ 2 3 は、大入賞口を通過（進入）した遊技球を検出する。第 1 始動入賞口や第 2 始動入賞口、大入賞口といった、各種の入賞口を通過した遊技球が検出された場合には、それぞれの入賞口に対応して予め個数が定められた賞球としての遊技球が払い出される。

10

【 0 0 2 3 】

主基板 1 1 では、遊技制御用マイクロコンピュータ 1 0 0 からのソレノイド駆動信号が、ソレノイド回路 1 1 1 を介して普通電動役物用のソレノイド 8 1 や大入賞口扉用のソレノイド 8 2 に伝送される。普通電動役物用のソレノイド 8 1 は、普通可変入賞球装置 6 B に形成された第 2 始動入賞口を遊技球が通過しにくい状態（または通過しない状態）と通過しやすい状態（または通過する状態）とに変化可能にする。大入賞口扉用のソレノイド 8 2 は、特別可変入賞球装置 7 に形成された大入賞口を遊技球が通過不可能な状態と通過可能な状態とに変化可能にする。主基板 1 1 からは、第 1 特別図柄表示装置 4 A、第 2 特別図柄表示装置 4 B、普通図柄表示器 2 0 などの表示制御を行うための指令信号が伝送される。

20

【 0 0 2 4 】

主基板 1 1 に搭載された遊技制御用マイクロコンピュータ 1 0 0 は、例えば 1 チップのマイクロコンピュータであり、遊技制御用のプログラムや固定データ等を記憶する ROM 1 0 1 と、遊技制御用のワークエリアを提供する RAM 1 0 2 と、遊技制御用のプログラムを実行して制御動作を行う CPU 1 0 3 と、CPU 1 0 3 とは独立して乱数値を示す数値データの更新を行う乱数回路 1 0 4 と、I / O（Input/Output port）1 0 5 とを備えて構成される。一例として、遊技制御用マイクロコンピュータ 1 0 0 では、CPU 1 0 3 が ROM 1 0 1 から読み出したプログラムを実行することにより、パチンコ遊技機 1 における遊技の進行を制御するための処理が実行される。主基板 1 1 に搭載された遊技制御用マイクロコンピュータ 1 0 0 では、例えば乱数回路 1 0 4 や RAM 1 0 2 の所定領域に設けられた遊技用ランダムカウンタなどにより、遊技の進行を制御するために用いられる各種の乱数値を示す数値データが更新可能にカウント（生成）される。遊技の進行を制御するために用いられる乱数は、遊技用乱数ともいう。

30

【 0 0 2 5 】

演出制御基板 1 2 は、中継基板 1 5 を介して主基板 1 1 から伝送された制御信号（演出制御コマンド）の受信に基づいて、画像表示装置 5、スピーカ 8 L、8 R、遊技効果ランプ 9、演出用モータ 6 0 および演出用 LED 6 1 といった演出用の電気部品による演出動作を制御可能とする。演出制御基板 1 2 には、演出制御用 CPU 1 2 0 や ROM 1 2 1、RAM 1 2 2、表示制御部 1 2 3、乱数回路 1 2 4、I / O 1 2 5 などが搭載されている。

40

【 0 0 2 6 】

演出制御基板 1 2 に搭載された演出制御用 CPU 1 2 0 は、ROM 1 2 1 から読み出した演出制御用のプログラムや固定データ等を用いて、演出用の電気部品による演出動作を制御するための処理を実行する。演出制御基板 1 2 に搭載された表示制御部 1 2 3 は、演出制御用 CPU 1 2 0 からの表示制御指令などに基づき、画像表示装置 5 における表示動

50

作の制御内容を決定する。例えば、表示制御部 1 2 3 は、画像表示装置 5 の表示画面内に表示させる演出画像の切換タイミングを決定することなどにより、飾り図柄の可変表示や各種の演出表示を実行させるための制御を行う。

【 0 0 2 7 】

演出制御基板 1 2 には、コントローラセンサユニット 3 5 A と、プッシュセンサ 3 5 B とが接続されている。コントローラセンサユニット 3 5 A は、傾倒方向センサと、トリガセンサとを含んでいる。傾倒方向センサは、スティックコントローラ 3 1 A の操作桿に対する傾倒操作が行われたときに、複数のセンサを用いて操作桿の傾倒方向を検出可能にする。トリガセンサは、スティックコントローラ 3 1 A の操作桿に設けられたトリガボタンに対する押引操作の有無を検出可能にする。すなわち、コントローラセンサユニット 3 5 A により、スティックコントローラ 3 1 A の操作桿に対する傾倒動作やトリガボタンに対する押引動作といった、スティックコントローラ 3 1 A を用いた遊技者の動作を検出することができる。プッシュセンサ 3 5 B により、プッシュボタン 3 1 B に対する押下動作といった、プッシュボタン 3 1 B を用いた遊技者の動作を検出することができる。演出制御基板 1 2 では、例えば乱数回路 1 2 4 や R A M 1 2 2 の所定領域に設けられた演出用ランダムカウンタなどにより、演出の実行を制御するために用いられる各種の乱数値を示す数値データが更新可能にカウント（生成）される。演出の実行を制御するために用いられる乱数は、演出用乱数ともいう。

【 0 0 2 8 】

演出制御基板 1 2 は、第 1 基板 1 2 A と、該第 1 基板 1 2 A に対し基板対基板接続される第 2 基板 1 2 B とを有する。第 1 基板 1 2 A には、演出制御用 C P U 1 2 0 や表示制御部 1 2 3 のグラフィックスプロセッサなどが搭載され、第 2 基板 1 2 B には、R O M 1 2 1 や画像データメモリといった機種に固有なデータなどが記憶された電気部品が搭載されている。表示制御部 1 2 3 のグラフィックスプロセッサは、演出制御用 C P U 1 2 0 の機能を統合したマイクロプロセッサであってもよいし、演出制御用 C P U 1 2 0 とは別個のチップとして構成されたマイクロプロセッサであってもよい。

【 0 0 2 9 】

音声制御基板 1 3 は、演出制御基板 1 2 とは別個に設けられた音声出力制御用の制御基板であり、演出制御基板 1 2 からの指令や制御データなどに基づいて、スピーカ 8 L、8 R から音声を出力させるための音声信号処理を実行する処理回路などが搭載されている。なお、演出制御基板 1 2 に搭載された表示制御部 1 2 3 を構成するグラフィックスコントローラなどが音声信号処理を実行可能であれば、音声制御基板 1 3 に帯域フィルタや増幅回路などを搭載すればよい。あるいは、音声制御基板 1 3 を省略して、演出制御基板 1 2 の基板上に帯域フィルタや増幅回路などを搭載してもよい。ランプ制御基板 1 4 は、演出制御基板 1 2 とは別個に設けられたランプ出力制御用の制御基板であり、演出制御基板 1 2 からの指令や制御データなどに基づいて、遊技効果ランプ 9 などにおける点灯や消灯を行うランプドライバ回路などが搭載されている。ドライバ基板 1 9 は、演出制御基板 1 2 とは別個に設けられた電気部品駆動用の制御基板であり、演出制御基板 1 2 からの指令や制御データなどに基づいて、演出用モータ 6 0 に含まれる各種モータの回動制御や演出用 L E D 6 1 に含まれる各種 L E D の点灯制御などを行うためのドライバ回路などが搭載されている。ドライバ基板 1 9 からの出力信号は、演出用モータ 6 0 に含まれる各モータと、演出用 L E D 6 1 に含まれる各 L E D とに向けて伝送される。

【 0 0 3 0 】

パチンコ遊技機 1 においては、遊技媒体としての遊技球を用いた所定の遊技が行われ、その遊技結果に基づいて所定の遊技価値が付与可能となる。遊技球を用いた遊技の一例として、パチンコ遊技機 1 における遊技機用枠 3 の右下部位置に設けられた打球操作ハンドルが遊技者によって所定操作（例えば回転操作）されたことに基づいて、所定の打球発射装置が備える発射モータなどにより、遊技媒体としての遊技球が遊技領域に向けて発射される。遊技領域を流下した遊技球が、各種の入賞口を通過（進入）した場合に、賞球としての遊技球が払い出される。特別図柄や飾り図柄の可変表示結果が「大当たり」となった場

10

20

30

40

50

合には、大入賞口が開放されて遊技球が通過（進入）しやすい状態となることで、遊技者にとって有利な有利状態としての大当り遊技状態となる。

【0031】

有利状態は大当り遊技状態に限定されず、時短状態や確変状態といった特別遊技状態が含まれてもよい。その他、大当り遊技状態にて実行可能なラウンド遊技の上限回数が第2ラウンド数（例えば「7」）よりも多い第1ラウンド数（例えば「15」）となること、時短状態にて実行可能な可変表示の上限回数が第2回数（例えば「50」）よりも多い第1回数（例えば「100」）となること、確変状態における大当り確率が第2確率（例えば1/50）よりも高い第1確率（例えば1/20）となること、通常状態に制御されることなく大当り遊技状態に繰り返し制御される回数である連チャン回数が第2連チャン数（例えば「5」）よりも多い第1連チャン数（例えば「10」）となることの一部または全部といった、遊技者にとってより有利な遊技状況となることが含まれていてもよい。

10

【0032】

主基板11では、電源基板92からの電力供給が開始されると、遊技制御用マイクロコンピュータ100のCPU103が起動し、CPU103によって遊技制御メイン処理の実行が開始される。遊技制御メイン処理において、CPU103は、割込み禁止に設定した後、必要な初期設定を行う。初期設定が終了すると、割込み許可とした後、ループ処理に入る。以後、所定時間（例えば2ミリ秒）ごとにCTCから割込み要求信号がCPU103へ送出され、CPU103は定期的に遊技制御用タイマ割込み処理を実行する。

【0033】

20

遊技制御用タイマ割込み処理は、スイッチ処理、メイン側エラー処理、情報出力処理、遊技用乱数更新処理、特別図柄プロセス処理、普通図柄プロセス処理、コマンド制御処理などを含んでいる。スイッチ処理では、各種スイッチから入力される検出信号の状態を判定する。メイン側エラー処理では、パチンコ遊技機1の異常診断を行い、必要ならば警告を発生可能とする。情報出力処理では、ホール管理コンピュータに供給される所定のデータを出力する。遊技用乱数更新処理では、遊技用乱数の少なくとも一部をソフトウェアにより更新する。特別図柄プロセス処理では、特別図柄の表示制御や大入賞口の開閉動作設定などを、所定の手順で行うために、各種の処理が選択されて実行される。普通図柄プロセス処理では、普通図柄の表示制御や普通可変入賞球装置6Bにおける可動翼片の傾動動作設定などを、所定の手順で行うために、各種の処理が選択されて実行される。

30

【0034】

特別図柄プロセス処理では、まず、始動入賞判定処理が実行される。始動入賞判定処理を実行した後は、特図プロセスフラグの値に応じて選択した処理が実行される。このとき選択可能な処理は、特別図柄通常処理、変動パターン設定処理、特別図柄変動処理、特別図柄停止処理、大当り開放前処理、大当り開放中処理、大当り開放後処理、大当り終了処理などを含んでいればよい。

【0035】

始動入賞判定処理では、第1始動入賞や第2始動入賞が発生したか否かを判定し、発生した場合には特図保留記憶数を更新するための設定などが行われる。特別図柄通常処理では、特図ゲームの実行を開始するか否かの判定が行われる。また、特別図柄通常処理では、特別図柄や飾り図柄の可変表示結果を「大当り」とするか否かの判定が行われる。さらに、特別図柄通常処理では、可変表示結果に対応して、特図ゲームにおける確定特別図柄の設定などが行われる。変動パターン設定処理では、可変表示結果などに基づいて、変動パターンの決定などが行われる。特別図柄変動処理では、特別図柄を変動させるための設定や、変動開始からの経過時間を計測するための設定などが行われる。特別図柄停止処理では、特別図柄の変動を停止させ、可変表示結果となる確定特別図柄を停止表示（導出）させるための設定などが行われる。

40

【0036】

大当り開放前処理では、可変表示結果が「大当り」に対応して、大当り遊技状態において大入賞口を開放状態とするための設定などが行われる。大当り開放中処理では、大入賞

50

口を開放状態から閉鎖状態に戻すか否かの判定などが行われる。大当り開放後処理では、大入賞口を閉鎖状態に戻した後、ラウンドの実行回数が上限値に達したか否かを判定し、達していなければ次のラウンドを実行可能とし、達していれば大当り遊技状態を終了させるための設定などが行われる。大当り終了処理では、大当り遊技状態の終了を報知するエンディング演出の実行期間に対応した待ち時間が経過するまで待機した後、確変制御や時短制御を開始するための設定などが行われる。

【 0 0 3 7 】

演出制御基板 1 2 では、電源基板 9 2 からの電力供給が開始されると、演出制御用 CPU 1 2 0 が演出制御メイン処理の実行を開始する。演出制御メイン処理では、所定の初期化が行われた後、タイマ割込みが発生する毎に、コマンド解析処理、演出制御プロセス処理、演出用乱数更新処理が実行される。コマンド解析処理では、主基板 1 1 から伝送された演出制御コマンドを解析し、解析結果に応じたフラグがセットされる。演出制御プロセス処理では、演出用の電気部品を所定の手順に従って制御するために、各種の処理が選択されて実行される。演出用乱数更新処理では、演出用乱数を生成するためのカウント値などをソフトウェアにより更新する。

10

【 0 0 3 8 】

演出制御プロセス処理では、まず、保留表示更新処理が実行される。保留表示更新処理を実行した後は、演出プロセスフラグの値に応じて選択した処理が実行される。このとき選択可能な処理は、可変表示開始待ち処理、可変表示開始設定処理、可変表示中演出処理、可変表示停止処理、大当り表示処理、大当り中演出処理、エンディング演出処理などを含んでいけばよい。

20

【 0 0 3 9 】

保留表示更新処理では、保留記憶表示エリア 5 H の表示を、特図保留記憶数に応じて更新するための設定などが行われる。可変表示開始待ち処理では、特別図柄や飾り図柄の可変表示を開始するか否かの判定などが行われる。可変表示開始設定処理では、飾り図柄の可変表示を開始するための設定などが行われる。可変表示中演出処理では、飾り図柄の可変表示に対応して、演出用の電気部品を演出制御パターンに従って制御するための設定などが行われる。可変表示停止処理では、飾り図柄の可変表示を停止して可変表示結果となる確定飾り図柄を導出する制御などが行われる。

30

【 0 0 4 0 】

大当り表示処理では、可変表示結果が「大当り」に対応して、大当りの発生を報知する演出（ファンファーレ演出）を実行するための制御などが行われる。大当り中演出処理では、大当り遊技状態に対応して、演出用の電気部品を演出制御パターンに従って制御するための設定などが行われる。エンディング演出処理では、大当り遊技状態の終了に対応して、エンディング演出の実行を制御するための設定などが行われる。

【 0 0 4 1 】

図 3 は、パチンコ遊技機 1 が備える遊技機用枠 3 の背面図である。遊技機用枠 3 の背面上部には、球タンク 1 5 0、ターミナル基板 1 5 4 が設けられている。また、補給通路 1 5 1、払出装 1 5 2、賞球通路 1 5 3 も設けられている。遊技盤 2 の背面には、遊技制御基板用の基板ケース 4 0 0、演出制御基板用の基板ケース 8 0 0、カバー体 3 0 1 が設けられている。基板ケース 4 0 0 は、主基板 1 1 を収納する。基板ケース 8 0 0 は、演出制御基板 1 2 を収納する。カバー体 3 0 1 は、透明な合成樹脂などを用いて構成され、基板ケース 8 0 0 と基板ケース 4 0 0 の上部とを覆っている。遊技制御基板用の基板ケース 4 0 0 の下方位置には、払出制御基板 9 1 と、電源基板 9 2 とが、前後に重畳するように設けられている。

40

【 0 0 4 2 】

図 4 ~ 図 7 を参照して、演出制御基板用の基板ケース 8 0 0 の構造を説明する。図 4 は、基板ケース 8 0 0 を左後部の斜め上方から見た状態を示す分解斜視図である。図 5 は、基板ケース 8 0 0 を右前部の斜め上方から見た状態を示す分解斜視図である。図 6 は、ベース部材 8 0 1 を示す 6 面図である。図 7 は、カバー部材 8 0 2 を示す 6 面図である。基

50

板ケース 800 は、ベース部材 801 と、カバー部材 802 とから構成され、演出制御基板 12 を前後から挟持するように組み付けられる。ベース部材 801 は演出制御基板 12 の前面側を覆い、カバー部材 802 は演出制御基板 12 の背面側を覆う。

【0043】

ベース部材 801 は、透明な熱可塑性合成樹脂からなり、縦長略長方形形状に形成されるベース板 801a と、上下及び左右側辺に背面側に向けて立設される側壁 801b ~ 801e とから構成され、背面側に向けて開口する箱状に形成されている。ベース板 801a には、ボス 803、804、係止バー 805、係止フック 806、係止孔 807、被係止部 808、ワンウェイネジ 809 のネジ穴 810、取付孔 811、基板支持用リブ 812、813、段部 814a、814b、リブ 815 が設けられている。

10

【0044】

カバー部材 802 は、透明な熱可塑性合成樹脂からなり、縦長略長方形形状に形成されるベース板 821a と、上下及び左右側辺に背面側に向けて立設される側壁 821b ~ 821e とから構成され、背面側に向けて開口する箱状に形成されている。ベース板 821a には、ネジ 822 が螺入されるネジ穴 823、位置決め凸部 824、ネジ 825 が螺入されるネジ穴 826、位置決め凸部 827、係止フック 831、係止片 832、係止部 833、ワンウェイネジ 809 の取付孔 834a が形成された取付片 834、音量調整用スイッチ 835a を外部に臨ませるスイッチ用開口 835、コネクタ用開口 836、837 が設けられている。

【0045】

20

コネクタ用開口 836 は、ベース板 821a の上部右側にて、第 1 基板 12A に搭載された各種基板側コネクタ K C N 10 を外部に臨ませるために、縦長形状となるように形成されている。各種基板側コネクタ K C N 10 は、レセプタクル K R E 1 ~ K R E 4 を含んでいればよい。レセプタクル K R E 1 は、主基板配線用のコネクタポートである。レセプタクル K R E 2 は、電源基板配線用のコネクタポートである。レセプタクル K R E 3 は、ドライバ基板配線用のコネクタポートである。レセプタクル K R E 4 は、音声制御基板配線用のコネクタポートである。なお、レセプタクルの配置や接続される配線は、パチンコ遊技機 1 の仕様に応じて任意に変更されたものであってもよい。

【0046】

主基板配線用のレセプタクル K R E 1 は、主基板 11 との間で電氣的に接続される信号配線（主基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。電源基板配線用のレセプタクル K R E 2 は、電源基板 92 との間で電氣的に接続される信号配線（電源基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。ドライバ基板配線用のレセプタクル K R E 3 は、ドライバ基板 19 との間で電氣的に接続される信号配線（ドライバ基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。音声制御基板配線用のレセプタクル K R E 4 は、音声制御基板 13 との間で電氣的に接続される信号配線（音声制御基板配線）を着脱自在に接続可能な配線接続装置の構成を有している。

30

【0047】

図 8 ~ 図 10 は、レセプタクル K R E 1 の構成例を示している。図 8 (A) は、左後部の斜め下方から見た状態を示す斜視図である。図 8 (B) は、左後部の斜め上方から見た状態を示す斜視図である。図 9 は、カバー部材 802 の外部にてレセプタクル K R E 1 の付近を背面側（後部側）から見た状態を示す背面図である。図 10 は、レセプタクル K R E 1 の付近を下方側から見た状態を示す断面図である。レセプタクル K R E 1 は、差込口 O P 1 が形成されたハウジングと、端子 T A 0 1 ~ T A 0 3 とを備えている。

40

【0048】

差込口 O P 1 は、主基板配線に設けられたコネクタプラグを差し込んで装着可能な開口部である。端子 T A 0 1 ~ T A 0 3 は、例えば銅などの金属を用いて構成され、差込口 O P 1 に主基板配線のコネクタプラグが差し込まれたときに、コネクタプラグに設けられた複数の端子のうちで、対応する位置に配置された端子と接触して電氣的に導通する金属部

50

材である。レセプタクル K R E 1 では、信号端子となる端子 T A 0 2 の両側を挟む位置で、一对の接地端子となる端子 T A 0 1、T A 0 3 が演出制御基板 1 2 の基板上に表面実装されている。主基板配線では、信号伝送線となる信号ラインの両側を挟む位置で、一对の接地電圧線となる接地ラインが設けられていてもよい。あるいは、主基板配線として同軸ケーブルを用いて、同軸ケーブルの内部導体が端子 T A 0 2 と電氣的に接続され、同軸ケーブルの外部導体が端子 T A 0 1、T A 0 3 と電氣的に接続されるように構成してもよい。

【 0 0 4 9 】

レセプタクル K R E 1 は、端子配置面となる側面 P L 1 にて、端子 T A 0 1 ~ T A 0 3 が外部に引き出され、演出制御基板 1 2 (第 1 基板 1 2 A) の基板上に設けられた接続パッドに接合させることができる。端子を接続パッドに接合させる方式は、はんだなどを用いた金属接合方式であってもよいし、導電性樹脂接合や異方性導電部材接合などの接着接合方式であってもよい。側面 P L 1 の背面側となる側面 P L 2 の側には、固定用金具 S S 0 1、S S 0 2 が設けられている。

10

【 0 0 5 0 】

基板ケース 8 0 0 のカバー部材 8 0 2 において、コネクタ用開口 8 3 6 のうちで、レセプタクル K R E 1 に対応して形成された開口領域 8 3 6 a は、他のレセプタクルに対応して形成された開口領域に比べて開口幅が狭くなるように形成されてもよい。レセプタクル K R E 1 の端子 T A 0 1 ~ T A 0 3 は、それぞれ開口領域 8 3 6 a にて基板ケース 8 0 0 から露出する露出部と基板ケース 8 0 0 に被覆されて露出しない被覆部とを有するように形成されている。例えば、端子 T A 0 1 ~ T A 0 3 において、対応する接続パッドに接合する先端部は、基板ケース 8 0 0 のカバー部材 8 0 2 に被覆されて露出しない被覆部に含まれていればよい。

20

【 0 0 5 1 】

基板ケース 8 0 0 のカバー部材 8 0 2 には、部品収容部 8 0 2 a と、開口領域 8 3 6 a における内側端面となる内周壁面 8 3 6 b を形成する開口周縁部 8 4 0 とが、勾配部 8 2 1 e 1 を介して一体形成されていればよい。部品収容部 8 0 2 a は、演出制御基板 1 2 の基板上に実装された電気部品の少なくとも一部を収容可能に形成されている。開口領域 8 3 6 a において、内周壁面 8 3 6 b とレセプタクル K R E 1 との間隔は、部品収容部 8 0 2 a に遠い側の内周壁面 8 3 6 b とレセプタクル K R E 1 の側面 P L 2 との間隔が開口幅 W 1 であり、部品収容部 8 0 2 a に近い側の内周壁面 8 3 6 b とレセプタクル K R E 1 の端子配置面となる側面 P L 1 との間隔が開口幅 W 2 である。そして、開口幅 W 2 は、開口幅 W 1 よりも広くなるように、開口領域 8 3 6 a やレセプタクル K R E 1 の配置が調整されていればよい。レセプタクル K R E 1 の端子 T A 0 1 ~ T A 0 3 において、対応する接続パッドに接合されて表面実装された実装位置となる先端部は、開口領域 8 3 6 a における内周壁面 8 3 6 b を形成する開口周縁部 8 4 0 により被覆される。カバー部材 8 0 2 における開口周縁部 8 4 0 と演出制御基板 1 2 の基板面とにより、レセプタクル K R E 1 の実装位置に近接して、空間としてのスペース S P 1 が形成されている。

30

【 0 0 5 2 】

端子 T A 0 1 は、演出制御基板 1 2 の基板上に設けられたダミーパッド D P 1 に接合される。端子 T A 0 3 は、演出制御基板 1 2 の基板上に設けられたダミーパッド D P 2 に接合される。また、端子 T A 0 1、T A 0 3 は、接続パッド G P A 1 に接合される。接続パッド G P A 1 は、演出制御基板 1 2 に設けられたスルーホールを介して、接地用の配線パターンが形成された配線層 L Y 4 に接続されていればよい。図 1 0 に示す演出制御基板 1 2 の基板断面は、絶縁層 L Y 1 と絶縁層 L Y 3 との間に配線層 L Y 2 が形成され、レセプタクル K R E 1 が表面実装される側には、例えばポリイミドなどを用いて、保護層 L Y 0 が形成されていればよい。このように、演出制御基板 1 2 における配線パターンは、演出制御基板 1 2 の基板内にて内層部となる絶縁層 L Y 1 と絶縁層 L Y 3 との間に設けられた配線層 L Y 2 に形成されてもよい。あるいは、演出制御基板 1 2 における配線パターンは、演出制御基板 1 2 の基板上にて表面形成されてもよい。端子 T A 0 2 は、信号伝送用の

40

50

配線パターンと電氣的に接続された接続パッドに接合される。

【 0 0 5 3 】

レセプタクル K R E 1 が備える固定用金具 S S 0 1 は、演出制御基板 1 2 の基板上に設けられたダミーパッド D P 3 に接合される。レセプタクル K R E 1 が備える固定用金具 S S 0 2 は、演出制御基板 1 2 の基板上に設けられたダミーパッド D P 4 に接合される。このように、端子 T A 0 1 ~ T A 0 3 が配置される側面 P L 1 の背面側となる側面 P L 2 の側にて、固定用金具 S S 0 1、S S 0 2 が、演出制御基板 1 2 の基板上に設けられたダミーパッド D P 3、D P 4 に接合されるようにすればよい。

【 0 0 5 4 】

主基板 1 1 から演出制御基板 1 2 に対しては、演出制御コマンドが送信されるところ、そのコマンドを伝送するための主基板配線では、信号伝送線となる信号ラインが 1 本のみとなる場合がある。これに対応して、演出制御基板 1 2 の基板上に表面実装されるレセプタクル K R E 1 では、信号端子となる端子 T A 0 2 のみを設ける場合も考えられる。この場合には、レセプタクル K R E 1 の高さに応じた演出制御基板 1 2 の基板表面からの突出量に対して、レセプタクル K R E 1 の横幅や奥行きに応じた演出制御基板 1 2 の基板上における接合面の面積が減少しやすくなるので、レセプタクル K R E 1 の表面実装による接合強度を十分に確保できなくなるおそれがある。そこで、レセプタクル K R E 1 では、信号端子となる端子 T A 0 2 の両側を挟む位置で、一对の接地端子となる端子 T A 0 1、T A 0 3 が演出制御基板 1 2 の基板上に表面実装されるようにする。これにより、レセプタクル K R E 1 の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。また、信号端子となる端子 T A 0 2 の両側が一对の接地端子となる端子 T A 0 1、T A 0 3 で挟まれているので、ノイズの影響を受けにくい適切な基板構成が可能になる。

【 0 0 5 5 】

レセプタクル K R E 1 において、端子 T A 0 1 は演出制御基板 1 2 の基板上に設けられたダミーパッド D P 1 に接合され、端子 T A 0 3 は演出制御基板 1 2 の基板上に設けられたダミーパッド D P 2 に接合される。また、端子 T A 0 1 ~ T A 0 3 の先端部は、基板ケース 8 0 0 のカバー部材 8 0 2 に被覆されるように配置する。このように、端子 T A 0 1、T A 0 3 がダミーパッド D P 1、D P 2 に接合されているので、レセプタクル K R E 1 の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。端子 T A 0 1 ~ T A 0 3 の先端部が基板ケース 8 0 0 のカバー部材 8 0 2 に被覆されるので、端子と基板面との接合部分といった、表面実装における重要な部位を保護できる適切な基板構成が可能になる。なお、信号端子となる端子 T A 0 2 については、ダミーパッドに接合されてもよいし、ダミーパッドには接合されないようにしてもよい。信号端子となる端子 T A 0 2 をダミーパッドには接合されないようにすることで、導体形状の影響による信号劣化を防止してもよい。

【 0 0 5 6 】

レセプタクル K R E 1 において、端子 T A 0 1 ~ T A 0 3 が配置される側面 P L 1 の背面側となる側面 P L 2 の側にて、固定用金具 S S 0 1 は演出制御基板 1 2 の基板上に設けられたダミーパッド D P 3 に接合され、固定用金具 S S 0 2 は演出制御基板 1 2 の基板上に設けられたダミーパッド D P 4 に接合される。このように、固定用金具 S S 0 1、S S 0 2 がダミーパッド D P 3、D P 4 に接合されているので、レセプタクル K R E 1 の表面実装による接合強度を十分に確保できる適切な基板構成が可能になる。なお、固定用金具 S S 0 1、S S 0 2 などの金属部材を基板上に接合する方法によらず、例えばレセプタクル K R E 1 のハウジングと同様の合成樹脂などを用いた固定部材を基板上に接着させるといった、任意の固定部材を基板上に接合できるものであればよい。

【 0 0 5 7 】

基板ケース 8 0 0 のカバー部材 8 0 2 における部品収容部 8 0 2 a は、演出制御基板 1 2 の基板上に実装された電気部品の少なくとも一部を収容可能に形成され、開口領域 8 3 6 a における内周壁面 8 3 6 b とレセプタクル K R E 1 との間隔は、部品収容部 8 0 2 a に近い側の開口幅 W 2 が遠い側の開口幅 W 1 よりも広く形成されている。部品収容部 8 0

2 aに近い側は、レセプタクルKRE1において端子TA01～TA03が外部に引き出される端子配置面となる側面PL1の側となる。これに対し、部品収容部802aに遠い側は、レセプタクルKRE1において端子配置面の背面側となる側面PL2の側となる。したがって、開口領域836aにおける内周壁面836bとレセプタクルKRE1との間隔は、端子配置面となる側面PL1に対応する側の開口幅W2が端子配置面の背面となる側面PL2に対応する側の開口幅W1よりも広く形成されている。このように開口幅が調整されているので、例えばカバー部材802を容易に取り付けたり取り外したり位置合わせができる適切な基板構成が可能になる。また、カバー部材802の取付け時や取外し時にレセプタクルKRE1の端子配置面とカバー部材802とが衝突することによる破損を抑制できる適切な基板構成が可能になる。

10

【0058】

レセプタクルKRE1の端子TA01～TA03は、それぞれ開口領域836aにて基板ケース800のカバー部材802により被覆されず露出する露出部と基板ケース800のカバー部材802により被覆されて露出しない被覆部とが形成される。このように、各端子TA01～TA03には、露出部とは異なり、被覆されて露出しない被覆部が形成されるので、端子と基板面との接合部分といった、表面実装における重要な部位を保護できる適切な基板構成が可能になる。

【0059】

レセプタクルKRE1の端子TA01～TA03において、演出制御基板12の基板上で対応する接続パッドに接合するように表面実装された実装位置は、開口領域836aにおける内周壁面836bを形成するカバー部材802の開口周縁部840により被覆される。そして、カバー部材802の開口周縁部840と演出制御基板12の基板面とにより、レセプタクルKRE1の実装位置に近接するスペースSP1が形成される。このように、カバー部材802の開口周縁部840と演出制御基板12の基板面とが位置調整可能に配置されるので、レセプタクルKRE1の実装位置を保護できる適切な基板構成が可能になる。

20

【0060】

図11(A)は、主基板配線に対応する伝送経路を示している。図11(A)に示すように、主基板配線用のレセプタクルKRE1にて、端子TA02に供給された信号SCDは、入力ドライバ回路130を介して、演出制御用CPU120に入力される。レセプタクルKRE1の端子TA01、TA03は、接地(グラウンドラインに接続)されている。

30

【0061】

図11(B)は、電源基板配線に対応する伝送経路を示している。電源基板配線用のレセプタクルKRE2は、端子TA11～TA30を備えている。このうち、レセプタクルKRE2において外側に対応する端子TA11、TA12と端子TA29、TA30とは、いずれも接地(グラウンドラインに接続)されている。また、端子TA11、TA12、TA29、TA30の他にも、端子TA25、TA26は、接地(グラウンドラインに接続)されている。レセプタクルKRE2の端子TA13、TA14には、直流34Vの電源電圧VSL2が供給される。レセプタクルKRE2の端子TA15～TA20には、直流12Vの電源電圧VDD2が供給される。レセプタクルKRE2の端子TA21～TA24には、直流5Vの電源電圧VCC2が供給される。レセプタクルKRE2の端子TA27、TA28には、直流12Vの電源電圧VDD3が供給される。

40

【0062】

電源基板配線用のレセプタクルKRE2に接続された電源基板配線を経由して電源基板92から演出制御基板12に供給された直流34Vの電源電圧VSL2は、そのまま電源電圧VSLとして演出制御基板12から出力され、ドライバ基板配線用のレセプタクルKRE3に接続されたドライバ基板配線を経由して、ドライバ基板19に供給される。例えば、電源基板配線用のレセプタクルKRE2において、電源電圧VSL2の供給を受ける端子TA13、TA14は、電源ラインLSLに接続され、電源ラインLSLがドライバ基板配線用のレセプタクルKRE3における所定端子に接続されている。図4に示すよう

50

に、電源基板配線用のレセプタクル K R E 2 はドライバ基板配線用のレセプタクル K R E 3 と隣接して設けられ、電源ライン L S L は演出制御基板 1 2 における主要な電気回路や電気部品に接近しない演出制御基板 1 2 の端部を通過するように配置されていけばよい。

【 0 0 6 3 】

図 1 2 は、電源電圧 V S L の伝送経路を示している。電源基板 9 2 では、変圧回路 5 0 1、直流電圧生成回路 5 0 2 などを用いて、外部電源である商用電源から直流 3 4 V の電源電圧 V S L 2 が生成される。例えば変圧回路 5 0 1 では、交流 2 4 V の電源電圧が生成される。直流電圧生成回路 5 0 2 は、整流回路や平滑回路を含み、交流 2 4 V の電源電圧を整流、平滑して直流 3 4 V の電源電圧 V S L 2 を生成する。直流 3 4 V の電源電圧 V S L 2 は、フィードバック制御などによる電圧制御が行われていないので、交流 2 4 V の電源電圧の変動により、直流 3 4 V の電源電圧 V S L 2 も変動する。このように、レセプタクル K R E 2 の端子 T A 1 3、T A 1 4 に供給される直流 3 4 V の電源電圧 V S L 2 は、電圧制御が行われていない変動幅（リップル成分）が大きい直流電圧である。これに対し、レセプタクル K R E 2 の端子 T A 1 5 ~ T A 2 0 に供給される直流 1 2 V の電源電圧 V D D 2、レセプタクル K R E 2 の端子 T A 2 1 ~ T A 2 4 に供給される直流 5 V の電源電圧 V C C 2、レセプタクル K R E 2 の端子 T A 2 7、T A 2 8 に供給される直流 1 2 V の電源電圧 V D D 3 は、いずれも電源基板 9 2 において、フィードバック制御による電圧制御が行われ、直流 3 4 V の電源電圧 V S L と比較して、変動幅（リップル成分）が少ない直流電圧であればよい。

【 0 0 6 4 】

演出制御基板 1 2 において、直流 3 4 V の電源電圧 V S L に対応する電源ライン L S L にはフィルタ回路などの電圧を安定化する安定化回路が介在しない。その一方で、ドライバ基板 1 9 では、直流 3 4 V の電源電圧 V S L をフィルタ回路 5 1 1 に入力して、電圧を安定化する。また、演出制御基板 1 2 において、直流 3 4 V の電源電圧 V S L とは異なる電源電圧に対応する電源ラインにはフィルタ回路などにより電圧を安定化する安定化回路が介在する。

【 0 0 6 5 】

例えば電源基板配線用のレセプタクル K R E 2 において、直流 1 2 V の電源電圧 V D D 2 が供給される端子 T A 1 5 ~ T A 2 0 は、フィルタ回路 1 3 1 a に接続され、直流 5 V の電源電圧 V C C 2 が供給される端子 T A 2 1 ~ T A 2 4 は、フィルタ回路 1 3 1 b に接続され、直流 1 2 V の電源電圧 V D D 3 が供給される端子 T A 2 7、T A 2 8 は、フィルタ回路 1 3 1 c に接続されている。フィルタ回路 1 3 1 a の出力部は直流 1 2 V の電源電圧 V D S を供給する電源ライン L D S に接続され、フィルタ回路 1 3 1 b の出力部は直流 5 V の電源電圧 V C C を供給する電源ライン L C C に接続され、フィルタ回路 1 3 1 c の出力部は直流 1 2 V の電源電圧 V D C を供給する電源ライン L D C に接続されている。こうして、フィルタ回路 1 3 1 a はレセプタクル K R E 2 の端子 T A 1 5 ~ T A 2 0 と直流 1 2 V の電源電圧 V D S に対応する電源ライン L D S との間に介在し、フィルタ回路 1 3 1 b はレセプタクル K R E 2 の端子 T A 2 1 ~ T A 2 4 と直流 5 V の電源電圧 V C C に対応する電源ライン L C C との間に介在し、フィルタ回路 1 3 1 c はレセプタクル K R E 2 の端子 T A 2 7、T A 2 8 と直流 1 2 V の電源電圧 V D C に対応する電源ライン L D C との間に介在する。

【 0 0 6 6 】

電源ライン L S L は、直流 3 4 V の電源電圧 V S L を供給するために設けられている。電源ライン L D S は、直流 1 2 V の電源電圧 V D S を供給するために設けられている。電源ライン L C C は、直流 5 V の電源電圧 V C C を供給するために設けられている。電源ライン L D C は、直流 1 2 V の電源電圧 V D C を供給するために設けられている。したがって、フィルタ回路が介在しない電源ライン L S L は、フィルタ回路が介在する電源ライン L D S、L C C、L D C のいずれと比較しても、高い電源電圧を供給するために設けられている。

【 0 0 6 7 】

レセプタクル K R E 2 では、直流 12 V の電源電圧 V D D 2 が供給される 6 つの端子 T A 1 5 ~ T A 2 0、直流 5 V の電源電圧 V C C 2 が供給される 4 つの端子 T A 2 1 ~ T A 2 4、直流 12 V の電源電圧 V D D 3 が供給される 2 つの端子 T A 2 7、T A 2 8 が設けられる一方で、直流 34 V の電源電圧 V S L 2 が供給される 2 つの端子 T A 1 3、T A 1 4 が設けられる。そのため、レセプタクル K R E 2 では、電源電圧が供給される端子のうちで、フィルタ回路に接続された端子 T A 1 5 ~ T A 2 0、T A 2 1 ~ T A 2 4、T A 2 7、T A 2 8 の端子数が、フィルタ回路に接続されていない端子 T A 1 3、T A 1 4 の端子数よりも多くなる。なお、それぞれの電源電圧に対応した端子数は、電源容量や負荷電流に応じて設定したものであればよい。

【0068】

レセプタクル K R E 2 では、端子 T A 1 5 ~ T A 2 0 に直流 12 V の電源電圧 V D D 2 が供給され、端子 T A 2 1 ~ T A 2 4 に直流 5 V の電源電圧 V C C 2 が供給され、端子 T A 2 7、T A 2 8 に直流 12 V の電源電圧 V D D 3 が供給される一方で、端子 T A 1 3、T A 1 4 に直流 34 V の電源電圧 V S L 2 が供給される。そして、レセプタクル K R E 2 の端子 T A 1 5 ~ T A 2 0 と直流 12 V の電源電圧 V D S を供給する電源ライン L D S との間にはフィルタ回路 131 a が介在し、レセプタクル K R E 2 の端子 T A 2 1 ~ T A 2 4 と直流 5 V の電源電圧 V C C を供給する電源ライン L C C との間にはフィルタ回路 131 b が介在し、レセプタクル K R E 2 の端子 T A 2 7、T A 2 8 と直流 12 V の電源電圧 V D C を供給する電源ライン L D C との間にはフィルタ回路 131 c が介在する。これに対し、レセプタクル K R E 2 の端子 T A 1 3、T A 1 4 と直流 34 V の電源電圧 V S L を供給する電源ライン L S L との間にはフィルタ回路が介在しない。このように、フィルタ回路が介在する電源ライン L D S、L C C、L D C は、直流 12 V あるいは直流 5 V といった複数種類の電源電圧を供給可能であり、フィルタ回路が介在しない電源ライン L S L は、直流 34 V という一種の電源電圧を供給可能である。レセプタクル K R E 2 では、端子 T A 1 3、T A 1 4 が端子 T A 1 5 ~ T A 2 4 などよりも外側に配置されている。あるいは、レセプタクル K R E 2 では、端子 T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 のうちで、例えば端子 T A 1 5 ~ T A 2 4 のように、端子 T A 1 3、T A 1 4 よりも内側に配置された端子が含まれている。

【0069】

レセプタクル K R E 2 では、端子 T A 1 1、T A 1 2 と、端子 T A 2 9、T A 3 0 との間に、端子 T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 が配置される。端子 T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 は、いずれも電源電圧が供給される端子であり、各種の電源電圧に接続される電源電圧端子となる。これに対し、端子 T A 1 1、T A 1 2 と、端子 T A 2 9、T A 3 0 とは、いずれも電源電圧が供給されない端子であり、接地電圧に接続される接地端子となる。したがって、レセプタクル K R E 2 では、接地端子となる端子 T A 1 1、T A 1 2 と端子 T A 2 9、T A 3 0 との間に、電源電圧端子となる端子 T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 が配置される。

【0070】

レセプタクル K R E 2 では、端子 T A 1 1、T A 1 2 と、端子 T A 2 5、T A 2 6 との間に、端子 T A 1 3、T A 1 4 と、端子 T A 1 5 ~ T A 2 4 とが配置され、端子 T A 2 5、T A 2 6 と、端子 T A 2 9、T A 3 0 との間に、端子 T A 2 7、T A 2 8 が配置される。端子 T A 1 3、T A 1 4 は、直流 34 V の電源電圧 V S L 2 が供給される端子であり、電源電圧 V S L 2 に接続される電源電圧端子である。端子 T A 1 5 ~ T A 2 0 は、直流 12 V の電源電圧 V D D 2 が供給される端子であり、電源電圧 V D D 2 に接続される電源電圧端子である。端子 T A 2 1 ~ T A 2 4 は、直流 5 V の電源電圧 V C C 2 が供給される端子であり、電源電圧 V C C 2 に接続される電源電圧端子である。端子 T A 2 7、T A 2 8 は、直流 12 V の電源電圧 V D D 3 が供給される端子であり、電源電圧 V D D 3 に接続される電源電圧端子である。そのため、直流 34 V の電源電圧 V S L 2 に接続される電源電圧端子としての端子 T A 1 3、T A 1 4 と、直流 34 V の電源電圧 V S L 2 以外の電源電圧に接続される電源電圧端子としての端子 T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 のう

10

20

30

40

50

ちの一部である端子T A 1 5 ~ T A 2 4 とが、接地端子となる端子T A 1 1、T A 1 2 と端子T A 2 5、T A 2 6 との間に配置される。また、直流3 4 Vの電源電圧V S L 2 以外の電源電圧に接続される電源電圧端子としての端子T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 のうちで、他の一部である端子T A 2 7、T A 2 8 が、接地端子となる端子T A 2 5、T A 2 6 と端子T A 2 9、T A 3 0 との間に配置される。

【0 0 7 1】

端子T A 2 7、T A 2 8 に供給される直流1 2 Vの電源電圧V D D 3 は、降圧コンバータ回路1 3 2 により直流1 . 0 5 Vの電源電圧を生成するために用いられる。直流1 . 0 5 Vの電源電圧は、例えば表示制御部1 2 3 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。したがって、レセプタクルK R E 2 では、電源電圧に接続される端子T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 のうちで、変動幅(リップル成分)が比較的に大きい直流3 4 Vの電源電圧V S L 2 に接続される端子T A 1 3、T A 1 4 は、表示制御部1 2 3 のグラフィックスプロセッサといった特定のマイクロプロセッサに供給する電源電圧の生成に用いられる直流1 2 Vの電源電圧V D D 3 に接続されるT A 2 7、T A 2 8 から最も離れて配置される。

【0 0 7 2】

演出制御基板1 2 では、直流3 4 Vの電源電圧V S L 2 を安定化してから電源電圧V S L として出力する場合も考えられる。しかしながら、演出制御基板1 2 では直接的な用途のない直流3 4 Vの電源電圧V S L 2 を安定化する回路素子の設置は、部品点数や基板容積の増大を招き、電力損失や製造コストも増加する。また、特別な回路素子の設置により、演出制御基板1 2 のリユースや共通化が困難になるおそれもある。そこで、電圧制御が行われていない直流3 4 Vの電源電圧V S L 2 は、そのまま電源電圧V S L として演出制御基板1 2 から出力され、ドライバ基板1 9 にてフィルタ回路5 1 1 に入力して電圧を安定化する。これにより、部品点数や基板容積の増大、電力損失や製造コストの増加を防止する適切な基板構成が可能になる。また、演出制御基板1 2 のリユースや共通化が容易に行われる適切な基板構成が可能になる。また、電源ラインL S L は、演出制御基板1 2 における主要な電気回路や電気部品から離れて配置されることにより、変動幅(リップル成分)が大きい直流電圧によるノイズの悪影響を防止する適切な基板構成が可能になる。

【0 0 7 3】

演出制御基板1 2 において、直流3 4 Vの電源電圧V S L を供給する電源ラインL S L は、直流1 2 Vの電源電圧V D S を供給する電源ラインL D S、直流5 Vの電源電圧V C C を供給する電源ラインL C C、直流1 2 Vの電源電圧V D S を供給する電源ラインL D S のいずれと比較しても、高い電源電圧となる直流3 4 Vを供給する。一般的に、高い電源電圧を安定化する安定化回路は、低い電源電圧を安定化する安定化回路よりも、回路素子の容積や電力損失が大きなものになりやすく、回路素子の値段が高価なものになりやすい。そこで、高い電源電圧となる直流3 4 Vの電源電圧V S L を供給する電源ラインL S L にはフィルタ回路が介在しないことにより、基板容積の増大、電力損失や製造コストの増加を防止する適切な基板構成が可能になる。

【0 0 7 4】

レセプタクルK R E 2 において、2 つの端子T A 1 3、T A 1 4 には直流3 4 Vの電源電圧V S L が供給される。これに対し、レセプタクルK R E 2 において、6 つの端子T A 1 5 ~ T A 2 0 には直流1 2 Vの電源電圧V D D 2 が供給され、4 つの端子T A 2 1 ~ T A 2 4 には直流5 Vの電源電圧V C C 2 が供給され、2 つの端子T A 2 7、T A 2 8 には直流1 2 Vの電源電圧V D D 3 が供給される。したがって、演出制御基板1 2 では、レセプタクルK R E 2 にて電源電圧が供給される端子のうちで、フィルタ回路1 3 1 a ~ 1 3 1 c のいずれかに接続される端子T A 1 5 ~ T A 2 4、T A 2 7、T A 2 8 の端子数が、フィルタ回路に接続されない端子T A 1 3、T A 1 4 の端子数よりも多くなる。このように端子数が設定されているので、例えば演出制御基板1 2 にて電圧を安定化の対象となる電源電圧の用途や電源容量などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。

10

20

30

40

50

【 0 0 7 5 】

レセプタクル K R E 2 において、電源電圧が供給される端子のうちで、演出制御基板 1 2 にてフィルタ回路 1 3 1 a ~ 1 3 1 c のいずれかに接続される端子 T A 1 5 ~ T A 2 4 、 T A 2 7 、 T A 2 8 は、直流 1 2 V の電源電圧 V D D 2 を供給可能な端子 T A 1 5 ~ T A 2 0 と、直流 5 V の電源電圧 V C C 2 を供給可能な端子 T A 2 1 ~ T A 2 4 と、直流 1 2 V の電源電圧 V D D 3 を供給可能な端子 T A 2 7 、 T A 2 8 とを、含んでいる。これに対し、レセプタクル K R E 2 において、電源電圧が供給される端子のうちで、演出制御基板 1 2 ではフィルタ回路に接続されない端子 T A 1 3 、 T A 1 4 は、直流 3 4 V の電源電圧 V S L 2 を供給可能であり、他の種類の電源電圧は供給しない。そのため、フィルタ回路が介在する電源ラインであるか、フィルタ回路が介在しない電源ラインであるかに応じて、供給可能な電源電圧の種類数が異なっている。より具体的には、フィルタ回路が介在する電源ラインは、直流 1 2 V の電源電圧 V D D 2 、直流 5 V の電源電圧 V C C 2 、直流 1 2 V の電源電圧 V D D 2 といった、複数種類の電源電圧を供給可能であり、フィルタ回路が介在しない電源ラインは、直流 3 4 V の電源電圧 V S L という一種の電源電圧を供給可能である。このように、電源ラインに対応して供給可能な電源電圧の種類数が異なるので、例えば演出制御基板 1 2 にて電圧を安定化する対象となる電源電圧の用途などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。

10

【 0 0 7 6 】

また、フィルタ回路が介在しない電源ラインに接続された端子 T A 1 3 、 T A 1 4 は、フィルタ回路が介在する電源ラインに接続された端子 T A 1 5 ~ T A 2 4 などよりも外側に配置されている。このような端子の配置により、例えば演出制御基板 1 2 にて電圧を安定化する対象となる電源電圧の用途などに応じて、配線設計の自由度を向上させる適切な基板構成が可能になる。加えて、端子 T A 1 3 、 T A 1 4 に供給された直流 3 4 V の電源電圧 V S L 2 を、そのまま電源電圧 V S L としてドライバ基板 1 9 に対して出力するための配線長を短縮する適切な基板構成が可能になる。

20

【 0 0 7 7 】

レセプタクル K R E 2 において、端子 T A 1 3 ~ T A 2 4 、 T A 2 7 、 T A 2 8 は、各種の電源電圧に接続される電源電圧端子となる。これに対し、レセプタクル K R E 2 において、端子 T A 1 1 、 T A 1 2 と、端子 T A 2 9 、 T A 3 0 とは、いずれも接地電圧に接続される接地端子となる。そして、端子 T A 1 3 ~ T A 2 4 、 T A 2 7 、 T A 2 8 は、端子 T A 1 1 、 T A 1 2 と、端子 T A 2 9 、 T A 3 0 との間に配置されている。このような端子の配置により、ノイズの影響を受けにくい適切な基板構成が可能になる。また、電源電圧を遮蔽して、ノイズの発生を防止する適切な基板構成が可能になる。

30

【 0 0 7 8 】

レセプタクル K R E 2 において、端子 T A 1 5 ~ T A 2 4 、 T A 2 7 、 T A 2 8 は、直流 3 4 V の電源電圧 V S L 2 とは異なる電源電圧に接続される第 1 電源電圧端子となる。その一方で、レセプタクル K R E 2 において、端子 T A 1 3 、 T A 1 4 は、直流 3 4 V の電源電圧 V S L 2 に接続される第 2 電源電圧端子となる。また、レセプタクル K R E 2 において、端子 T A 1 1 、 T A 1 2 は接地電圧に接続される第 1 接地端子となり、端子 T A 2 5 、 T A 2 6 は接地電圧に接続される第 2 接地端子となり、端子 T A 2 9 、 T A 3 0 は接地電圧に接続される第 3 接地端子となる。そして、レセプタクル K R E 2 では、第 2 電源電圧端子に含まれる端子 T A 1 3 、 T A 1 4 と、第 1 電源電圧端子に含まれる端子 T A 1 5 ~ T A 2 4 とが、第 1 接地端子に含まれる端子 T A 1 1 、 T A 1 2 と、第 2 接地端子に含まれる端子 T A 2 5 、 T A 2 6 との間に配置され、第 1 電源電圧端子に含まれる端子 T A 2 7 、 T A 2 8 が、第 2 接地端子に含まれる端子 T A 2 5 、 T A 2 6 と、第 3 接地端子に含まれる端子 T A 2 9 、 T A 3 0 との間に配置される。このような端子の配置により、ノイズの影響を受けにくい適切な基板構成が可能になる。特に、第 2 接地端子に含まれる端子 T A 2 5 、 T A 2 6 を、第 2 電源電圧端子に含まれる端子 T A 1 3 、 T A 1 4 および第 1 電源電圧端子に含まれる端子 T A 1 5 ~ T A 2 4 と、第 1 電源電圧端子に含まれる T A 2 7 、 T A 2 8 との間に配置させることで、さらにノイズの影響を受けにくい適切な

40

50

基板構成が可能になる。また、電源電圧を効率よく遮蔽して、さらにノイズの発生を防止する適切な基板構成が可能になる。加えて、直流34Vの電源電圧VSL2に接続される端子TA13、TA14は、表示制御部123のグラフィックスプロセッサといった特定のマイクロプロセッサに供給する電源電圧の生成に用いられる直流12Vの電源電圧VDD3に接続されるTA27、TA28から離れて配置されるので、特定のマイクロプロセッサがノイズの影響を受けにくい適切な基板構成が可能になる。

【0079】

演出制御基板12では、レセプタクルKRE2の端子TA15～TA20にて供給された電源電圧VDD2から、分岐点DB1にて電源電圧VDLが分岐される。このような分岐点DB1にて電源電圧VDLが分岐された後に、フィルタ回路131aにより電源電圧VDSを安定化する。電源電圧VDLは、例えば演出用LED61に含まれる特定のLEDといった、特定の電気部品を駆動するために用いられる直流12Vの電源電圧である。電源電圧VDSは、増幅回路521に供給され、音声信号を出力するために用いられる直流12Vの電源電圧である。このように、フィルタ回路131aは、1の電源電圧VDD2を、電源電圧VDLと電源電圧VDSとに分岐した後に、電源電圧VDSを安定化する。演出制御基板12には、増幅回路521が設けられ、スピーカ8L、8Rに供給される音声信号を出力可能としてもよい。

10

【0080】

図13(A)は、電源電圧VDSを供給するための配線における配線長の関係を示している。演出制御基板12において、電源電圧VDSを増幅回路521に供給するための電源ラインLDSは、分岐点DB1からフィルタ回路131aの入力部までの配線長LL1を有する配線と、フィルタ回路131aの出力部から増幅回路521の入力部までの配線長LL2を有する配線とを、含んでいればよい。そして、配線長LL2は、配線長LL1よりも短くなるように、演出制御基板12における配線や回路の配置が調整されていけばよい。このように、フィルタ回路131aから増幅回路521までの配線長LL2は、電源電圧VDSを分岐点DB1にて分岐させてからフィルタ回路131aまでの配線長LL1よりも短くなる。なお、増幅回路521やフィルタ回路131aは、演出制御基板12に設置されるものに限定されず、音声制御基板13に設置されてもよい。

20

【0081】

図13(B)は、増幅回路521やフィルタ回路131aを音声制御基板13に設置した場合における電源電圧VDSの伝送経路を示している。電源基板92では、変圧回路501、直流電圧生成回路502などを用いて、外部電源である商用電源から直流12Vの電源電圧VDD2が生成される。直流12Vの電源電圧VDD2は、電源基板配線用のレセプタクルKRE2において、端子TA15～TA20に供給される。演出制御基板12では、レセプタクルKRE2の端子TA15～TA20にて供給された電源電圧VDD2から、分岐点DB1にて電源電圧VDLが分岐された後、そのまま電源電圧VDSとして演出制御基板12から出力され、音声基板配線用のレセプタクルKRE4に接続された音声制御基板配線を経由して、音声制御基板13に供給されてもよい。例えば、電源基板配線用のレセプタクルKRE2において、電源電圧VDD2の供給を受ける端子TA15～TA20は、電源ラインLDSに接続され、電源ラインLDSが音声制御基板配線用のレセプタクルKRE4における所定端子に接続されていけばよい。演出制御基板12において、直流12Vの電源電圧VDSに対応する電源ラインLDSにはフィルタ回路などの電圧を安定化する安定化回路が介在しなくてもよい。その一方で、音声制御基板13では、直流12Vの電源電圧VDSをフィルタ回路131aに入力して、電圧を安定化する。こうして安定化された電源電圧VDSを増幅回路521に供給すればよい。

30

40

【0082】

音声制御基板13には、音声制御用IC522、音声データROM523などが設けられてもよい。音声制御用IC522は、演出制御基板12の演出制御用CPU120などから出力された指令(音番号データなど)に応じて、音声や効果音を生成するための信号処理を実行する。音声データROM523は、音番号データに応じた制御データを記憶し

50

ている。音番号データに応じた制御データは、所定期間（例えば飾り図柄の可変表示期間）における音声や効果音の出力態様を時系列的に示すデータの集まりである。なお、音声制御基板 13 に設けられる各種の構成を、演出制御基板 12 に設けられるように構成し、音声制御基板 13 を備えないものであってもよい。

【0083】

音声制御用 IC 522 などにより生成された音声信号を増幅して、スピーカ 8L、8R などに出力可能な増幅回路 521 は、電源電圧に変動が生じると、出力される音声信号に歪みが生じるといった、音質に悪影響が及ぶおそれがある。そこで、直流 12V の電源電圧 VDS は、フィルタ回路 131a により安定化した後に、増幅回路 521 に供給される。演出制御基板 12 において、1 の電源電圧 VDD2 を、特定の電気部品を駆動するための電源電圧 VDL と、増幅回路 521 に供給するための電源電圧 VDS とに分岐した後に、フィルタ回路 131a を用いて安定化した電源電圧 VDS を増幅回路 521 に供給する。このように、フィルタ回路 131a を用いて安定化した電源電圧 VDS を増幅回路 521 に供給することで、増幅回路 521 を安定して動作させる適切な基板構成が可能になる。

10

【0084】

増幅回路 521 に供給するための電源電圧 VDS に対応する電源ライン LDS において、フィルタ回路 131a から増幅回路 521 までの配線長 LL2 は、分岐点 DB1 にて電源電圧 VDL が分岐されてからフィルタ回路 131a に入力するまでの配線長 LL1 よりも短くなる。このように、フィルタ回路 131a を用いて安定化した電源電圧 VDS を増幅回路 521 に供給するまでの配線長を短くすることで、ノイズの影響を受けにくく、増幅回路 521 を安定して動作させる適切な基板構成が可能になる。

20

【0085】

演出制御基板 12 では、レセプタクル KRE2 の端子 TA21 ~ TA24 にて供給された電源電圧 VCC2 から、電源電圧 VCL が分岐される。電源電圧 VCL が分岐された後に、フィルタ回路 131b により電源電圧 VCC を安定化する。電源電圧 VCL は、例えば演出用モータ 60 に含まれる特定のモータや演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するために用いられる直流 5V の電源電圧である。電源電圧 VCC は、例えば演出制御用 CPU 120 といった、所定の電気回路を駆動するために用いられる直流 5V の直流電源である。このように、フィルタ回路 131b は、1 の電源電圧 VCC2 を、電源電圧 VCL と電源電圧 VDD とに分岐した後の電源電圧 VDD を安定化する。

30

【0086】

演出制御基板 12 では、レセプタクル KRE2 の端子 TA27、TA28 にて供給された電源電圧 VDD3 を、フィルタ回路 131c により安定化した後に、電源電圧 VDC を供給可能に分岐させる。電源電圧 VDC は、電源断の発生を監視するために用いられる直流 12V の電源電圧である。また、電源電圧 VDD3 は、フィルタ回路 131c により安定化した後に、降圧コンバータ回路 132 に入力される。降圧コンバータ回路 132 は、1 入力 2 出力の直流電圧を変換する回路である。図 11 に示す降圧コンバータ回路 132 は、直流 12V の電源電圧 VDD3 をフィルタ回路 131c により安定化した電圧が入力されて、直流 1.05V の電源電圧と、直流 3.3V の電源電圧とに変換して出力する。降圧コンバータ回路 132 の出力部は、直流 1.05V の電源電圧を供給する電源ライン L10 と、直流 3.3V の電源電圧を供給する電源ライン L33 とに接続されている。直流 1.05V の電源電圧は、例えば表示制御部 123 に含まれるグラフィックスプロセッサといった、所定の電気回路を駆動するために用いられる。直流 3.3V の電源電圧は、例えば ROM 121 や表示制御部 123 に含まれる画像データメモリといった、所定の電気回路を駆動するために用いられる。直流 3.3V の電源電圧は、レギュレータ回路 133 にも入力される。レギュレータ回路 133 は、例えば LDO (Low Drop-Out) レギュレータなどのシリーズレギュレータといったリニア方式の安定化電源回路であればよく、直流 3.3V の電源電圧が入力されて、直流 1.5V の電源電圧に変換して出力する。レギ

40

50

ュレータ回路 133 の出力部は、直流 1.5 V の電源電圧を供給する電源ライン L15 に接続されている。直流 1.5 V の電源電圧は、例えば RAM122 といった、所定の電気回路を駆動するために用いられる。

【0087】

図 14 は、フィルタ回路 131a ~ 131c の構成例を示している。図 14 (A) は、電源電圧 VDS に対応するフィルタ回路 131a の構成例を示している。図 14 (B) は、電源電圧 VCC に対応するフィルタ回路 131b の構成例を示している。図 14 (C) は、電源電圧 VDC に対応するフィルタ回路 131c の構成例を示している。

【0088】

図 14 (A) に示すフィルタ回路 131a は、三端子コンデンサ 85a、バイパスコンデンサ C10、C11、電解コンデンサ C1 を用いて構成されていればよい。バイパスコンデンサ C10、C11 は、電解コンデンサ C1 と比較して、高周波のノイズを防止するノイズ対策用の電気部品であり、デカップリングコンデンサともいう。電解コンデンサ C1 は、バイパスコンデンサ C10、C11 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85a の入力端子 (IN) は、フィルタ回路 131a の入力部となり、直流 1.2 V の電源電圧 VDD2 が供給される。三端子コンデンサ 85a の出力端子 (OUT) は、フィルタ回路 131a の出力部となり、電圧が安定化された直流 1.2 V の電源電圧 VDS を供給する。三端子コンデンサ 85a の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85a の出力端子と接地端子との間には、0.1 μ F のバイパスコンデンサ C10、47 μ F のバイパスコンデンサ C11、1000 μ F の電解コンデンサ C1 が、接続されている。

10

20

【0089】

図 14 (B) に示すフィルタ回路 131b は、三端子コンデンサ 85b、バイパスコンデンサ C12、C13、電解コンデンサ C2 を用いて構成されていればよい。バイパスコンデンサ C12、C13 は、電解コンデンサ C2 と比較して、高周波のノイズを防止するノイズ対策用の電気部品である。電解コンデンサ C2 は、バイパスコンデンサ C12、C13 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85b の入力端子 (IN) は、フィルタ回路 131b の入力部となり、直流 5 V の電源電圧 VCC2 が供給される。三端子コンデンサ 85b の出力端子 (OUT) は、フィルタ回路 131b の出力部となり、電圧が安定化された直流 5 V の電源電圧 VCC を供給する。三端子コンデンサ 85b の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85b の出力端子と接地端子との間には、0.1 μ F のバイパスコンデンサ C12、47 μ F のバイパスコンデンサ C13、1000 μ F の電解コンデンサ C2 が、接続されている。

30

【0090】

図 14 (C) に示すフィルタ回路 131c は、三端子コンデンサ 85c、バイパスコンデンサ C14、電解コンデンサ C3 を用いて構成されていればよい。バイパスコンデンサ C14 は、電解コンデンサ C3 と比較して、高周波のノイズを防止するノイズ対策用の電気部品である。電解コンデンサ C3 は、バイパスコンデンサ C14 と比較して、低周波のノイズを防止するノイズ対策用の電気部品である。三端子コンデンサ 85c の入力端子 (IN) は、フィルタ回路 131c の入力部となり、直流 1.2 V の電源電圧 VDD3 が供給される。三端子コンデンサ 85c の出力端子 (OUT) は、フィルタ回路 131c の出力部となり、電圧が安定化された直流 1.2 V の電源電圧 VDC を供給する。三端子コンデンサ 85c の接地端子 (GND) は、接地 (グラウンドラインに接続) されている。三端子コンデンサ 85c の出力端子と接地端子との間には、0.1 μ F のバイパスコンデンサ C14、1000 μ F の電解コンデンサ C3 が、接続されている。

40

【0091】

フィルタ回路 131a ~ 131c は、各電源経路の電圧を安定化する安定化回路として機能する。例えばフィルタ回路 131a は、電源ライン LDS により供給される直流 1.2 V の電源電圧 VDS を安定化する。フィルタ回路 131b は、電源ライン LCC により供

50

給される直流 5 V の電源電圧 V_{CC} を安定化する。フィルタ回路 131c は、電源ライン L_{DC} により供給される直流 12 V の電源電圧を安定化する。演出制御基板 12 には、フィルタ回路 131a ~ 131c の他にも、各種電源電圧におけるノイズの発生を防止するノイズ防止回路が設けられてもよい。

【0092】

図 15 は、演出制御基板 12 に設けられるノイズ防止回路の構成例を示している。図 15 (A) は、電源電圧 V_{DL} という LED 用 DC 12 V (直流 12 V) に対応するノイズ防止回路 135a の構成例を示している。図 15 (B) は、電源電圧 V_{CL} という LED / モータ用 DC 5 V (直流 5 V) に対応するノイズ防止回路 135b の構成例を示している。図 15 (C) は、電源電圧 V_{CC} という IC 用 DC 5 V (直流 5 V) や直流 3.3 V の電源電圧という IC 用 DC 3.3 V (直流 3.3 V) に対応するノイズ防止回路 135c の構成例を示している。

10

【0093】

図 15 (A) に示すノイズ防止回路 135a は、直列接続されたコンデンサ C20 および抵抗 R20 と、直列接続されたコンデンサ C21 および抵抗 R21 と、直列接続されたコンデンサ C22 および抵抗 R22 とを用いて構成されていればよい。これらの構成は、いずれも電源電圧 V_{DL} を供給する電源ライン L_{DL} と接地電圧を提供する接地端子 (グラウンドライン) とに接続されていればよい。コンデンサ C20、C21、C22 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。抵抗 R20、R21、R22 は、いずれも 22 Ω の抵抗値を有するものであればよい。

20

【0094】

図 15 (B) に示すノイズ防止回路 135b は、直列接続されたコンデンサ C23 および抵抗 R23 と、直列接続されたコンデンサ C24 および抵抗 R24 とを用いて構成されていればよい。これらの構成は、いずれも電源電圧 V_{CL} を供給する電源ライン L_{CL} と接地電圧を提供する接地端子 (グラウンドライン) とに接続されていればよい。コンデンサ C23、C24 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。抵抗 R23、R24 は、いずれも 22 Ω の抵抗値を有するものであればよい。

【0095】

図 15 (C) に示すノイズ防止回路 135c は、コンデンサ C25 ~ C28 を用いて構成されていればよい。コンデンサ C25 は、電源電圧 V_{CC} を供給する電源ライン L_{CC} と接地電圧を提供する接地端子 (グラウンドライン) とに接続されていればよい。コンデンサ C26、C27、C28 は、いずれも直流 3.3 V の電源電圧を供給する電源ライン L_{33} と接地電圧を提供する接地端子 (グラウンドライン) とに接続されていればよい。コンデンサ C25 ~ C28 は、いずれも 0.1 μ F のバイパスコンデンサであればよい。

30

【0096】

図 15 (A) に示すノイズ防止回路 135a では、コンデンサ C20、C21、C22 に加え、抵抗 R20、R21、R22 が用いられている。図 15 (B) に示すノイズ防止回路 135b では、コンデンサ C23、C24 に加え、抵抗 R23、R24 が用いられている。その一方で、図 15 (C) に示すノイズ防止回路 135c では、コンデンサ C25 ~ C28 が用いられ、抵抗は用いられていない。このように、ノイズ防止回路 135a、135b では、ノイズ防止回路 135c とは異なる回路素子として、抵抗 R20、R21、R22 や、抵抗 R23、R24 が、用いられている。

40

【0097】

図 15 (A) に示すノイズ防止回路 135a により安定化される電源電圧 V_{DL} は、例えば演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するために用いられる。電源ライン L_{DL} は、例えば演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するための電源電圧 V_{DL} を供給する。図 15 (B) に示すノイズ防止回路 135b により安定化される電源電圧 V_{CL} は、例えば演出用モータ 60 に含まれる特定のモータや演出用 LED 61 に含まれる特定の LED といった、特定の電気部品を駆動するために用いられる。電源ライン L_{CL} は、例えば演出用モータ 60 に

50

含まれる特定のモータや演出用LED 61に含まれる特定のLEDといった、特定の電気部品を駆動するための電源電圧VCLを供給する。図15(C)に示すノイズ防止回路135cにより安定化される電源電圧VCCと直流3.3Vの電源電圧は、例えば演出制御用CPU120やROM121あるいは表示制御部123に含まれる画像データメモリといった、特定の制御回路を含む電気回路を駆動するために用いられる。電源ラインLCCは、例えば演出制御用CPU120といった、特定の制御回路を含む電気回路を駆動するための電源電圧VCCを供給する。電源ラインL33は、例えばROM121あるいは表示制御部123の画像データメモリといった、特定の制御回路を含む電気回路を駆動するための直流3.3Vの電源電圧を供給する。このように、モータやLEDなど特定の電気部品を駆動するための電源電圧に対応するノイズ防止回路135a、135bでは、CPUやROMなど特定の電気回路を駆動するための電源電圧に対応するノイズ防止回路135cとは異なる回路素子として、抵抗R20、R21、R22や、抵抗R23、R24が、用いられている。

10

20

30

40

50

【0098】

演出用モータ60に含まれる特定のモータや演出用LED 61に含まれる特定のLEDのような電流駆動型の回路素子を用いた負荷回路では、負荷回路の過渡現象により過大な突入電流が発生して、電気部品が破損してしまうおそれがある。そこで、ノイズ防止回路135aでは、コンデンサC20に抵抗R20を直列接続し、コンデンサC21に抵抗R21を直列接続し、コンデンサC22に抵抗R22を直列接続する。また、ノイズ防止回路135bでは、コンデンサC23に抵抗R23を直列接続し、コンデンサC24に抵抗R24を直列接続する。なお、電源電圧VDLが安定しているときには、コンデンサC20、C21、C22が充電状態となり、抵抗R20、R21、R22は非導通状態となるので、電力損失の発生を防止できる。電源電圧VCLが安定しているときには、コンデンサC23、C24が充電状態となり、抵抗R23、R24は非導通状態となるので、電力損失の発生を防止できる。その一方で、演出制御用CPU120やROM121あるいは表示制御部123の画像データメモリなどの半導体集積回路では、例えばCMOS回路といった、電圧駆動型の回路素子が用いられ、入力インピーダンスが比較的が大きくなる。そのため、回路の過渡現象による突入電流は発生しにくい。そのため、ノイズ防止回路135cでは、コンデンサC25～C28を用いる一方で、抵抗を用いる必要はない。こうして、電源電圧を供給する対象となる回路や電気部品の特性に応じて異なる回路素子を用いたノイズ防止回路を構成することにより、基板容積の増大や製造コストの増加を防止しつつ、ノイズの発生を防止する適切な基板構成が可能になる。

【0099】

図16は、電源電圧VDCを用いる電源監視回路140を示している。演出制御基板12では、電源電圧VDCが電源断の発生を監視するために用いられる。電源監視回路140は、例えば停電監視リセットモジュールICを用いて構成され、電源断信号を出力可能な電源監視手段を実現する回路である。例えば電源監視回路140は、電源電圧VDCが所定値(例えば10V)を超えると、オフ状態(ハイレベル)の電源断信号を出力する。その一方で、電源電圧VDCが所定値以下になった期間が、予め定められた待機時間以上継続したときに、オン状態(ローレベル)の電源断信号を出力する。電源監視回路140から出力された電源断信号は、演出制御用CPU120へと伝送される。

【0100】

電源断信号を出力するための監視対象となる電源電圧VDCは、直流1.05Vの電源電圧や直流3.3Vの電源電圧、直流1.5Vの電源電圧を生成するために用いられる。直流1.05Vの電源電圧は、例えば表示制御部123に含まれるグラフィックスプロセッサといった、所定の電気回路を駆動するために用いられる。直流3.3Vの電源電圧は、例えばROM121や表示制御部123に含まれる画像データメモリといった、所定の電気回路を駆動するために用いられる。直流1.5Vの電源電圧は、例えばRAM122といった、所定の電気回路を駆動するために用いられる。こうした電気回路に供給される電源電圧の生成に用いられる電源電圧VDCを監視対象とすることにより、電気回路の動

作状態が不安定となる以前に、電源断信号を出力する（オン状態にする）ことができるので、各種電気回路における誤動作を防止できる。

【0101】

演出制御基板12では、レセプタクルKRE2の端子TA27、TA28にて供給された電源電圧VDD3を、フィルタ回路131cにより安定化した後に、降圧コンバータ回路132に入力する。降圧コンバータ回路132は、入力電圧を用いて、直流1.05Vの電源電圧と、直流1.05Vよりも高い直流3.3Vの電源電圧とを生成する。直流3.3Vの電源電圧は、レギュレータ回路133に入力される。レギュレータ回路133は、入力電圧を用いて、直流1.5Vの電源電圧を生成する。直流1.5Vの電源電圧は、直流1.05Vよりも高いが直流3.3Vよりも低い電源電圧となる。このように、降圧コンバータ回路132およびレギュレータ回路133を用いて、直流1.05Vの電源電圧と、直流1.05Vよりも高い直流1.5Vの電源電圧と、直流1.5Vよりも高い直流3.3Vの電源電圧とを生成することができ、降圧コンバータ回路132は、直流1.05Vの電源電圧と、直流3.3Vの電源電圧とを出力する一方で、レギュレータ回路133は、直流1.5Vの電源電圧を出力する。

10

【0102】

電源電圧VDD3を、フィルタ回路131cにより安定化した後に、分岐させた直流12Vの電源電圧VDCは、電源断の発生を監視する電源監視回路140に供給される。したがって、降圧コンバータ回路132の入力電圧は、直流12Vの電源電圧VDCと共通であり、降圧コンバータ回路132の入力電圧が電源監視回路140の監視対象になる。なお、電源電圧VDCを分岐させた後において、降圧コンバータ回路132の入力側に、所定容量（例えば47μF）のバイパスコンデンサが接続されてもよい。

20

【0103】

降圧コンバータ回路132およびレギュレータ回路133を用いて生成される電源電圧のうち、電圧値が最も小さい低電圧となる直流1.05Vの電源電圧は、例えば表示制御部123のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。なお、直流1.05Vの電源電圧は、表示制御部123のグラフィックスプロセッサに供給されるものに限定されず、例えば演出制御用CPU120その他に任意のマイクロプロセッサに供給されてもよい。

【0104】

降圧コンバータ回路132およびレギュレータ回路133を用いて生成される電源電圧のうち、電圧値が最も大きく高電圧となる直流3.3Vの電源電圧は、例えばROM121や表示制御部123の画像データメモリなどに供給される。ROM121は、直流1.5Vの電源電圧により駆動する電気部品よりも先に起動可能であればよい。

30

【0105】

降圧コンバータ回路132およびレギュレータ回路133を用いて生成される電源電圧のうち、直流1.05Vよりも高く直流3.3Vよりは低い直流1.5Vの電源電圧は、例えばRAM122に供給される。RAM122は、例えばDDR（Double Data Rate）方式で記憶や読出が可能な一時記憶メモリであり、SIMM（Single In-line Memory Module）やDIMM（Dual In-line Memory Module）といった、メモリモジュールとして機能する基板を構成する。このようなRAM122を構成する基板は、演出制御基板12に着脱自在に接続可能な別基板として構成されてもよい。この場合、直流1.5Vの電源電圧は、演出制御基板12とは異なる基板に供給されることになる。

40

【0106】

降圧コンバータ回路132およびレギュレータ回路133に代えて、1入力3出力の降圧コンバータ回路を用いた場合には、特別な専用回路が必要になり、製造コストが増加するおそれがある。また、単一の回路における発熱量が増大して、電気回路が破損してしまうおそれがある。そこで、降圧コンバータ回路132では、フィルタ回路131cにより安定化した電源電圧VDD3（電源電圧VDCでも同様）が入力されて、直流1.05Vの電源電圧と、直流3.3Vの電源電圧とを出力する。レギュレータ回路133では、直

50

流 3 . 3 V の電源電圧が入力されて、直流 1 . 5 V の電源電圧を出力する。これにより、製造コストの増加を防止するとともに、電気回路での発熱を分散する適切な基板構成が可能になる。

【 0 1 0 7 】

降圧コンバータ回路 1 3 2 に供給される電圧と同一または略同一の電源電圧 V D C は、電源監視回路 1 4 0 に供給され、電源断の発生が監視される。こうして、降圧コンバータ回路 1 3 2 およびレギュレータ回路 1 3 3 による各種電源電圧の生成に用いられる電源電圧 V D C を、電源監視回路 1 4 0 の監視対象とするので、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、パチンコ遊技機 1 における演出を実行するために重要な電気回路の動作状態が不安定となる以前に、電源断の発生を検出する適切な基板構成が可能になる。

10

【 0 1 0 8 】

降圧コンバータ回路 1 3 2 から出力された直流 1 . 0 5 V の電源電圧は、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給される。降圧コンバータ回路 1 3 2 から直流 1 . 0 5 V の電源電圧を出力させることで、電源断が発生した場合に、レギュレータ回路 1 3 3 から出力させた構成よりも長時間が経過するまで直流 1 . 0 5 V の電源電圧を維持することができる。これにより、電源断が発生した場合に、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、パチンコ遊技機 1 における演出を実行するために重要な電気回路の動作を可能な限り継続させる適切な基板構成が可能になる。

20

【 0 1 0 9 】

降圧コンバータ回路 1 3 2 から出力された直流 3 . 3 V の電源電圧は、例えば R O M 1 2 1 に供給され、レギュレータ回路 1 3 3 から出力される直流 1 . 5 V の電源電圧により駆動する R A M 1 2 2 などの電気部品よりも先に起動可能となる。これにより、電源投入された場合に、例えば演出制御用 C P U 1 2 0 により R O M 1 2 1 の記憶データを即座に読出できる適切な基板構成が可能になる。

【 0 1 1 0 】

レギュレータ回路 1 3 3 から出力された直流 1 . 5 V の電源電圧は、例えば R A M 1 2 2 といった、演出制御基板 1 2 とは異なる基板として構成されたものに供給されてもよい。このように、演出制御基板 1 2 とは異なる基板に供給される直流 1 . 5 V の電源電圧を、降圧コンバータ回路 1 3 2 とは異なるレギュレータ回路 1 3 3 から出力させることで、製造コストの増加を防止するとともに、電気回路での発熱を分散する適切な基板構成が可能になる。

30

【 0 1 1 1 】

(特徴部 3 0 A K に関する説明)

図 1 7 は、本実施形態の特徴部 3 0 A K に関し、主基板 1 1 における一方の基板面 (表面) にて、C P U 1 0 3 と R A M 1 0 2 とを接続する配線のパターンが形成された部分の構成例を示している。主基板 1 1 では、例えば R A M 1 0 2 と C P U 1 0 3 といった、複数の電気部品を複数の信号配線により接続するために、複数の信号配線を構成する配線のパターンが形成されている。C P U 1 0 3 は、パチンコ遊技機 1 における遊技の制御に関して、所定の処理を実行可能に構成された電気部品であり、R A M 1 0 2 は C P U 1 0 3 による処理の実行に関する情報を記憶可能に構成された電気部品である。

40

【 0 1 1 2 】

複数の信号配線を構成する配線のパターンに対し、それらの周囲あるいは信号配線間における領域にて、1 または複数のグランド導体が配置されている。グランド導体は、基準グランドや特性インピーダンス調整用グランドとして機能し、グランド電圧に維持される。図 1 7 に示す構成例では、複数のグランド導体として、複数の信号配線の周囲における領域にグランド導体 3 0 A K 1 0 G およびグランド導体 3 0 A K 1 1 G が配置され、複数の信号配線間における領域にグランド導体 3 0 A K 2 0 G が配置されている。このように、複数の信号配線を構成する配線のパターンが設けられていない空白領域となる空域部分

50

には、1または複数のグラウンド導体が設けられていてもよい。これにより、複数の信号配線から放射される電磁波ノイズや信号配線間での電磁波ノイズによる電磁妨害を、防止あるいは抑制できる。

【0113】

なお、複数の信号配線の周囲および信号配線間における双方の領域に複数のグラウンド導体が配置されるものに限定されず、複数の信号配線の周囲または信号配線間における一方の領域にのみグラウンド導体が配置されるものであってもよい。あるいは、このようなグラウンド導体が配置されないものであってもよい。

【0114】

図18は、図17に示した複数の信号配線を構成する配線のパターンについて、より詳細に説明するための領域や区間を示している。図18に示す領域30AK01Rは、複数の信号配線がCPU103に接続される側の端部における領域である。図18に示す領域30AK10Rは、複数の信号配線がいずれも直線形状または略直線形状で互いに平行または略平行な第1形状となる領域であり、図18に示す領域30AK11Rと領域30AK12Rは、少なくとも一部の信号配線が直線形状および略直線形状とは異なる形状で他の信号配線と平行および略平行ではない第2形状となる領域である。図18に示す区間30AK0SCでは、複数の信号配線のうち一部の信号配線が最短または略最短の距離で接続する短距離パターンと短距離パターンに含まれない信号配線が短距離パターンよりも長い距離で接続する長距離パターンとが配置されている。

【0115】

図19は、図18に示された領域30AK01Rの拡大図である。図19に示す領域30AK01Rにおいて、複数の信号配線を構成する配線のパターンは、パターン30AK10D~30AK13Dと、パターン30AK10CKと、パターン30AK10CSと、パターン30AK10RSと、パターン30AK10A~30AK14Aとを含んでいる。

【0116】

図20は、図19に示された配線のパターンに対応して、信号種類、信号同期の有無、蛇行形状の有無についての設定例を示している。図20に示す信号種類は、各配線のパターンが構成する信号配線で伝送される電気信号の内容(用途)を示している。図20に示す信号同期は、他の信号配線で伝送される電気信号に対する同期の有無を示している。図20に示す蛇行形状は、RAM102とCPU103との間を接続する各配線のパターンについて、直線形状および略直線形状とは異なる蛇行形状となる部分が設けられているか否かを示している。蛇行形状は、ミランダ形状やジグザグ形状、あるいは折返し形状とも称され、所定区間における信号配線の延設方向に対し、信号配線が繰り返し折り曲げられることにより、例えば延設方向に直交あるいは略直交する方向に折返し往復する形状であればよい。

【0117】

図20に示す設定例において、配線のパターン30AK10D~30AK13Dは、いずれもデータ信号を伝送するための信号配線を構成する。各信号配線で伝送されるデータ信号は、例えばクロック信号および他の信号配線で伝送されるデータ信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10CKは、クロック信号を伝送するための信号配線を構成する。クロック信号は、例えばデータ信号やアドレス信号、チップセレクト信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10CSは、チップセレクト信号を伝送するための信号配線を構成する。チップセレクト信号は、例えばクロック信号といった、他の信号配線で伝送される信号と同期して伝送される。配線のパターン30AK10RSは、リセット信号を伝送するための信号配線を構成する。リセット信号は、他の信号配線で伝送される信号とは同期しない非同期で伝送される。配線のパターン30AK10A~30AK14Aは、いずれもアドレス信号を伝送するための信号配線を構成する。各信号配線で伝送されるアドレス信号は、例えばクロック信号および他の信号配線で伝送されるアドレス

信号といった、他の信号配線で伝送される信号と同期して伝送される。

【 0 1 1 8 】

他の信号配線で伝送される信号と同期して伝送されるデータ信号、クロック信号、チップセレクト信号、アドレス信号のうちデータ信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 D ~ 3 0 A K 1 3 D には、蛇行形状がない配線のパターン 3 0 A K 1 0 D が含まれている。配線のパターン 3 0 A K 1 0 D が構成する信号配線で伝送されるデータ信号とは異なるデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線を構成する配線のパターンは、少なくとも一部分が直線形状および略直線形状とは異なる形状としての蛇行形状となっている。

【 0 1 1 9 】

配線のパターン 3 0 A K 1 0 D が構成するデータ信号を伝送するための信号配線は、他のデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線に比べて、R A M 1 0 2 と C P U 1 0 3 における接続端子間の距離が長くなっている。そこで、配線のパターン 3 0 A K 1 0 D が構成する信号配線で伝送されるデータ信号とは異なるデータ信号、クロック信号、チップセレクト信号、アドレス信号を伝送するための信号配線を構成する配線のパターンは、少なくとも一部分が蛇行形状となることにより、各信号配線の配線長が同一または略同一となる。その一方で、配線のパターン 3 0 A K 1 0 D には蛇行形状を設ける必要がない。

【 0 1 2 0 】

このように、同期信号を伝送するための信号配線のうち複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、例えば蛇行形状となる配線部分といった、直線形状および略直線形状とは異なる形状となる配線部分を含まないように、配線のパターンが形成されていればよい。逆にいうと、直線形状または略直線形状などの形状となる一方で蛇行形状のような直線形状および略直線形状とは異なる形状を含まない配線のパターンが構成する信号配線は、蛇行形状のような直線形状および略直線形状とは異なる形状を含む配線のパターンが構成する信号配線と比較して、複数の電気部品における接続端子間の距離が長い。あるいは、同期信号を伝送するための信号配線のうち複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、例えば蛇行形状となる配線部分といった、他の信号配線と平行および略平行な形状とは異なる形状となる配線部分を含まないように、配線のパターンが形成されてい

【 0 1 2 1 】

配線のパターン 3 0 A K 1 0 R S には、蛇行形状が設けられていない。配線のパターン 3 0 A K 1 0 R S は、非同期信号であるリセット信号を伝送するための信号配線を構成する。リセット信号などの非同期信号を伝送する場合には、他の信号配線で伝送される信号との遅延時間差を考慮する必要がない。そこで、リセット信号を伝送するための信号配線を構成する配線のパターン 3 0 A K 1 0 R S のように、非同期信号が伝送される信号配線を構成する配線のパターンには蛇行形状を設けない。配線のパターンに蛇行形状を設けないようにすれば、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 2 2 】

蛇行形状を設けない配線のパターンとして、グランド電圧に維持されるダミー配線を構成する配線のパターンが配置されてもよい。例えば配線のパターン 3 0 A K 1 0 R S が構

10

20

30

40

50

成する信号配線では、リセット信号が伝送されることに代えて、グランド電圧に維持されてもよい。配線のパターン30AK10RSは、データ信号を伝送するための信号配線を構成する配線のパターン30AK10D~30AK13D、クロック信号を伝送するための信号配線を構成する配線のパターン30AK10CK、チップセレクト信号を伝送するための信号配線を構成する配線のパターン30AK10CSで構成される一群のパターンと、アドレス信号を伝送するための信号配線を構成する配線のパターン30AK10A~30AK14Aで構成される一群のパターンとの間に配置されている。配線のパターン30AK10RSのような他の信号配線間に配置される信号配線をグランド電圧に維持されるダミー配線とすることにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。蛇行形状を設けない配線のパターンとしては、グランド電圧に維持されるダミー配線に代えて、あるいはグランド電圧に維持されるダミー配線とともに、電源電圧に維持される配線のパターンが配置されてもよい。例えば配線のパターン30AK10RSが構成する信号配線では、リセット信号が伝送されることに代えて、電源電圧に維持されてもよい。なお、電源電圧に維持される配線のパターンは、他の信号配線を構成する配線のパターンと近接して配置すると、それぞれの信号配線どうしの電磁結合などにより、電磁波ノイズが発生するおそれがある。そこで、電源電圧に維持される配線のパターンを配置する場合には、グランド電圧に維持される配線のパターンを配置する場合と比較して、信号配線からの距離が長くなるように、各配線のパターンが形成されてもよい。これにより、信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

10

20

【0123】

図21は、図18に示された領域30AK10Rの拡大図である。領域30AK10Rには、配線のパターン30AK10CK、30AK10CS、30AK10RS、30AK10A~14Aが形成されている。これらの配線のパターンは、領域30AK10Rにおいて、複数の信号配線がいずれも直線形状または略直線形状で互いに平行または略平行な形状となるように形成されている。このように、領域30AK10Rでは、複数の信号配線を構成する配線のパターンがいずれも直線形状または略直線形状となるように形成され、複数の信号配線が互いに平行または略平行な形状となるように配線のパターンが形成されている。

【0124】

図22は、図18に示された領域30AK11Rの拡大図である。領域30AK11Rには、領域30AK10Rと同じく、配線のパターン30AK10CK、30AK10CS、30AK10RS、30AK10A~14Aが形成されている。これらの配線のパターンは、領域30AK11Rにおいて、少なくとも1の信号配線が直線形状または略直線形状となるように形成されている一方で、他の信号配線が直線形状および略直線形状とは異なる形状となるように形成されている。図22に示す領域30AK11Rにおいて、例えばクロック信号を伝送するための信号配線を構成する配線のパターン30AK10CK、チップセレクト信号を伝送するための信号配線を構成する配線のパターン30AK10CSは、複数の折り曲げ部を含むものの、いずれも直線形状または略直線形状となるように形成されている。また、図22に示す領域30AK11Rにおいて、リセット信号を伝送するための信号配線を構成する配線のパターン30AK10RSは、折り曲げ部を含まない直線形状または略直線形状となるように形成されている。これに対し、図22に示す領域30AK11Rにおいて、アドレス信号を伝送するための信号配線を構成する配線のパターン30AK10A~30AK14Aは、複数の折り曲げ部により蛇行形状が形成され、直線形状および略直線形状とは異なる形状となるように形成されている。

30

40

【0125】

蛇行形状が形成される部分では、例えば複数の折り曲げ部を介することにより、信号配線が本来の延設方向に対して直交する方向へと屈曲されていればよい。各折り曲げ部では、信号配線が直角よりも大きい角度（鈍角）をなすように折り曲げられることにより、信号配線の延設方向が変更された配線のパターンが形成されていればよい。この場合に、各

50

折り曲げ部における折り曲げ量は、直角よりも小さい角度となるように、信号配線が折り曲げられる。蛇行形状が形成される部分では、第1延設方向と、この第1延設方向に対して直交または略直交する第2延設方向とに、信号配線を延設可能とし、第1延設方向の信号配線を構成する配線のパターンと、第2延設方向の信号配線を構成する配線のパターンとの間には、複数の折り曲げ部が設けられていればよい。このように、信号配線の折り曲げ量が所定角度よりも小さい角度となる複数の折り曲げ部を介して信号配線の延設方向が変更される。折り曲げ量を小さくすることにより、折り曲げ部における配線のパターン幅が大きく変化してしまうことを抑制し、伝送路の特性インピーダンスが急変することを防止して、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

10

【0126】

各信号配線では、折り曲げ部の位置が他の信号配線における折り曲げ部の位置から所定長より長い距離となるように、複数の折り曲げ部が配置されていればよい。所定長は、例えば2mm～5mmの範囲に含まれる一定長といった、基板設計上の観点から予め定められた長さであればよい。信号配線の折り曲げ部では、特性インピーダンスの変化などにより、電磁波ノイズが発生しやすくなる。複数の信号配線に含まれる1の信号配線を構成する配線のパターンが形成する折り曲げ部は、複数の信号配線に含まれる他の信号配線を構成する配線のパターンが形成する折り曲げ部と接近して配置されると、各信号配線で伝送される信号が電磁波ノイズの影響を受けやすくなるおそれがある。そこで、複数の信号配線に含まれる1の信号配線を構成する配線のパターンが形成する折り曲げ部と、複数の信号配線に含まれる他の信号配線を構成する配線のパターンが形成する折り曲げ部とが、所定長より長い距離となるように間隔をあけて配置することにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

20

【0127】

また、領域30AK11Rでは、少なくとも1の信号配線が平行および略平行とは異なる形状となるように形成されている。図22に示す領域30AK11Rにおいて、例えばクロック信号を伝送するための信号配線を構成する配線のパターン30AK10CKと、チップセレクト信号を伝送するための信号配線を構成する配線のパターン30AK10CSは、いずれも複数の折り曲げ部を介しながら、全体として互いの信号配線が平行または略平行な形状となるように形成されている。これに対し、図22に示す領域30AK11Rにおいて、アドレス信号を伝送するための信号配線を構成する配線のパターン30AK10A～30AK14Aは、複数の折り曲げ部により蛇行形状が形成されているので、全体として互いの信号配線が平行または略平行とは異なる形状となるように形成されている。

30

【0128】

図22に示す領域30AK11Rでは、複数の信号配線のうち少なくとも1の信号配線が、平行および略平行な形状とは異なる蛇行形状などの形状となっている。この領域30AK11Rにおいて、信号配線を構成する配線のパターンに近接するスペース領域30AK0SPには、少なくとも信号配線と同一の基板上で導体が設けられていない。スペース領域30AK0SPは、例えばアドレス信号を伝送するための信号配線を構成する配線のパターン30AK10A～30AK14Aのうち領域30AK11Rにて蛇行形状が設けられた配線のパターン30AK10A～30AK13Aに近接している。スペース領域30AK0SPには導体が設けられていないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。蛇行形状となる配線のパターンに近接する領域に導体が設けられている場合には、信号配線から電磁波が放射される可能性があり、信号配線と導体との電磁結合などにより、電磁波ノイズが発生するおそれがある。そこで、例えばスペース領域30AK0SPのように、蛇行形状が設けられた配線のパターンに近接する領域には導体が設けられないことで、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

40

【0129】

50

図 2 3 は、多層配線基板として形成された主基板 1 1 の構成例を示す断面図である。図 2 3 に示す主基板 1 1 は、合成樹脂を重ねて形成された多層構造を有し、各層の表面または内層には様々な配線のパターンを形成可能とされている。このような多層構造を有する主基板 1 1 に形成された配線のパターンを介して、例えば R A M 1 0 2 と C P U 1 0 3 といった、複数の電子部品が電氣的に接続される。図 2 3 に示す主基板 1 1 の多層構造は、表面層 3 0 A K 1 S と、グランド層 3 0 A K 1 L と、電源層 3 0 A K 2 L と、配線層 3 0 A K 3 L と、電源層 3 0 A K 4 L と、裏面層 3 0 A K 2 S とを含んでいる。

【 0 1 3 0 】

主基板 1 1 における一方の基板面となる表面には、表面層 3 0 A K 1 S が設けられ、信号配線を構成する配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P が形成されている。主基板 1 1 における他方の基板面となる裏面には、裏面層 3 0 A K 2 S が設けられ、信号配線を構成する配線のパターン 3 0 A K 2 0 P が形成されている。主基板 1 1 の表面層 3 0 A K 1 S に形成された配線のパターン 3 0 A K 1 0 P は、主基板 1 1 の表面層 3 0 A K 1 S および裏面層 3 0 A K 2 S を貫通するスルーホール 3 0 A K 1 H を介して、裏面層 3 0 A K 2 S に形成された配線のパターン 3 0 A K 2 0 P と電氣的に接続されている。主基板 1 1 の表面層 3 0 A K 1 S に形成された配線のパターン 3 0 A K 1 1 P は、主基板 1 1 の表面層 3 0 A K 1 S および裏面層 3 0 A K 2 S を貫通するスルーホール 3 0 A K 2 H を介して、裏面層 3 0 A K 2 S に形成された配線のパターン 3 0 A K 2 0 P と電氣的に接続されている。このように、主基板 1 1 には、一方の基板面となる表面に設けられた表面層 3 0 A K 1 S において信号配線を構成する配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P と、他方の基板面となる裏面に設けられた裏面層 3 0 A K 2 S において信号配線を構成する配線のパターン 3 0 A K 2 0 P とを、電氣的に接続可能なスルーホール 3 0 A K 1 H およびスルーホール 3 0 A K 2 H が設けられている。

【 0 1 3 1 】

図 2 3 に示す R A M 1 0 2 と C P U 1 0 3 を接続する複数の信号配線に含まれる各信号配線の配線長は、表面層 3 0 A K 1 S に形成された配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P と、裏面層 3 0 A K 2 S に形成された配線のパターン 3 0 A K 2 0 P とが構成する信号配線の配線長だけでなく、スルーホール 3 0 A K 1 H およびスルーホール 3 0 A K 2 H の長さを含めて、同一または略同一となる。図 2 3 に示す多層構造を有する主基板 1 1 において、スルーホール 3 0 A K 1 H およびスルーホール 3 0 A K 2 H の長さを含めて、各信号配線の配線長を同一または略同一とし、複数の信号配線で伝送される信号の遅延時間差が発生することを、防止あるいは抑制できる。主基板 1 1 のような多層配線基板において複数の信号配線で伝送される信号の遅延時間差を減少させることにより、複数の信号配線で伝送される信号の信頼性を向上させることができる。

【 0 1 3 2 】

図 2 3 に示す多層構造を有する主基板 1 1 において、表面層 3 0 A K 1 S に隣接する導体層として、グランド層 3 0 A K 1 L が設けられている。グランド層 3 0 A K 1 L には、1 または複数のグランド導体が配置され、グランド導体はグランド電圧に維持される。表面層 3 0 A K 1 S において信号配線を構成する配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P は、少なくともいずれか一方のパターンにおいて、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されていけばよい。このような表面層 3 0 A K 1 S に隣接する導体層としてのグランド層 3 0 A K 1 L では、信号の伝送が行われない。配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P が形成された表面層 3 0 A K 1 S に隣接する導体層で信号の伝送が行われないので、配線のパターン 3 0 A K 1 0 P およびパターン 3 0 A K 1 1 P が構成する複数の信号配線で伝送される信号が電磁波ノイズの影響を受けにくくなり、他の信号配線に電磁波ノイズの影響が及ぶことも、防止あるいは抑制できる。

【 0 1 3 3 】

図 2 3 に示す多層構造を有する主基板 1 1 の裏面層 3 0 A K 2 S において信号配線を構

成する配線のパターン 30AK20P が、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されてもよい。このような裏面層 30AK2S に隣接する導体層としての電源層 30AK4L では、信号の伝送が行われない。電源層 30AK4L には、1 または複数の電源導体が配置され、電源導体は電源電圧に維持される。配線のパターン 30AK20P が形成された裏面層 30AK2S に隣接する導体層で信号の伝送が行われないので、配線のパターン 30AK20P が構成する複数の信号配線で伝送される信号が電磁波ノイズの影響を受けにくくなり、他の信号配線に電磁波ノイズの影響が及ぶことも、防止あるいは抑制できる。主基板 11 のような多層配線基板において複数の信号配線が設けられる層に隣接する導体層では信号の伝送が行われないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。

10

【0134】

図 23 に示す多層構造を有する主基板 11 の配線層 30AK3L において信号配線を構成する配線のパターンが、蛇行形状といった、直線形状および略直線形状とは異なる形状で複数の信号配線が平行および略平行な形状とは異なる形状となる領域を含むように形成されてもよい。このような配線層 30AK3L に隣接する導体層としての電源層 30AK2L や電源層 30AK4L では、信号の伝送が行われない。主基板 11 のような多層配線基板において複数の信号配線が設けられる配線層 30AK3L に隣接する導体層では信号の伝送が行われないことにより、複数の信号配線での電磁波ノイズによる電磁妨害の防止あるいは抑制が図られる。ただし、多層配線基板に設けられた内層の導体層である配線層 30AK3L において信号配線を構成する配線のパターンが蛇行形状などの形状となる領域を含むように形成された場合には、信号配線の断線などによる障害が発生した場合に、配線層 30AK3L における信号配線の状態を基板の外部から確認することが困難になるおそれがある。これに対し、主基板 11 の表面層 30AK1S や裏面層 30AK2S といった、主基板 11 が備える一方の基板面や他方の基板面において信号配線を構成する配線のパターンが蛇行形状などの形状となる領域を含むように形成された場合には、信号配線の断線などによる障害が発生した場合に、表面層 30AK1S や裏面層 30AK2S における信号配線の状態を基板の外部から確認しやすい適切な基板構成が可能になる。

20

【0135】

主基板 11 の表面層 30AK1S および裏面層 30AK2S を貫通するスルーホールは、図 23 に示すスルーホール 30AK1H およびスルーホール 30AK2H に限定されず、より多くのスルーホールが設けられ、複数の信号配線における各信号配線の配線長を同一または略同一にするために用いられてもよい。複数の信号配線を構成する配線のパターンのうちには、スルーホール 30AK1H およびスルーホール 30AK2H のようなスルーホールを介することなく、例えば主基板 11 の表面層 30AK1S のみに信号配線が配置されるように形成されたパターンが含まれてもよい。配線のパターン 30AK10D が構成するデータ信号を伝送するための信号配線といった、複数の電気部品における接続端子間の距離が他の接続端子間の距離と比べて長くなる信号配線は、スルーホール 30AK1H およびスルーホール 30AK2H のようなスルーホールを介することなく、主基板 11 の表面層 30AK1S のみに信号配線が配置されてもよい。逆にいうと、表面層 30AK1S など 1 の導体層にてスルーホールを介することなく形成された配線のパターンが構成する信号配線は、表面層 30AK1S および裏面層 30AK2S など複数の導体層にてスルーホールを介して電氣的に接続可能となるように形成された配線のパターンが構成する信号配線と比較して、複数の電気部品における接続端子間の距離が長い。

30

40

【0136】

複数の信号配線が隣接して設けられる場合には、図 22 に示したスペース領域 30AK0SP のように、小さな空白領域が形成される。この空白領域にスルーホールを設け、例えばグランド層 30AK1L といった他の導体層と電氣的に接続されるように、銅などの導電材料が埋設されたスルーホール電極を有する構成とすることも考えられる。空白領域にスルーホール電極のような導体が設けられる構成では、例えば空白領域における電界分

50

布を安定させるために、多数のスルーホール電極が配置される場合もある。この場合には、主基板 11 の表面層 30AK1S のみでなく、裏面層 30AK2S にも、例えばバンプといった、スルーホール電極に対応する構造物が配置され、基板上における配線パターンの設計が制約されるという不都合が生じるおそれがある。また、多層配線基板に設けられた内層の導体層であるグランド層 30AK1L や電源層 30AK2L、30AK4L などでは、スルーホール電極が設けられる場合に、そのスルーホール電極の周囲では導体層のパターンを除去することになり、グランド層 30AK1L や電源層 30AK2L、30AK4L など内層の導体層におけるパターンが分断され、導体層におけるパターンの設計が困難になるという不都合が生じるおそれがある。さらに、スルーホール電極に代えて、例えばダミーパッドのような導体が空白領域に設けられ、他の導体層とは接続されないような構成では、この導体が外部からの電磁波ノイズによる影響を受けたり、この導体が複数の信号配線に電磁波ノイズの影響を及ぼしたりして、電磁妨害などの悪影響を与える不都合が生じるおそれがある。これに対し、信号配線を構成する配線のパターンに近接するスペース領域 30AK0SP には、導体が設けられないことにより、これらの不都合が生じることを、防止あるいは抑制できる。

10

20

30

40

50

【0137】

その他、図 22 に示したスペース領域 30AK0SP のように、複数の信号配線が隣接して設けられる場合に形成される空白領域には、例えば基板固定用のネジ穴といった、基板の構成材料とは異なる材料が用いられる構造物が設けられないようにしてもよい。基板固定用のネジ穴が設けられた場合には、ネジ止めにより基板を固定した場合に、ネジの構成材料が外部からの電磁波ノイズによる影響を受け、他の信号配線にも電磁妨害などの悪影響を与える不都合が生じるおそれがある。また、基板に含まれる絶縁層とは誘電率が異なる合成樹脂や誘電材料を用いた構造物、あるいは基板に含まれる導体層とは電気伝導率が異なる合成樹脂や金属材料を用いた構造物が、複数の信号配線に近接した空白領域に設けられた場合には、これらの構造物が外部からの電磁波ノイズによる影響を受けたり、これらの構造物が複数の信号配線に電磁波ノイズの影響を及ぼしたりして、電磁妨害などの悪影響を与える不都合が生じるおそれがある。これに対し、信号配線を構成する配線のパターンに近接するスペース領域 30AK0SP などの空白領域には、基板の構成材料とは異なる材料を用いた構造物が設けられないことにより、これらの不都合が生じることを、防止あるいは抑制できる。

【0138】

図 18 に示す区間 30AK0SC では、データ信号を伝送するための複数の信号配線を形成する配線のパターン 30AK10D ~ 30AK13D のうち 1 のパターン 30AK13D が、蛇行形状といった、直線形状および略直線形状とは異なる形状で他の信号配線と平行および略平行な形状とは異なる形状となる信号配線の部分を含むように形成されている。これに対し、少なくともパターン 30AK10D およびパターン 30AK11D は、区間 30AK0SC にて、蛇行形状を含むことなく、直線形状または略直線形状で互いの信号配線が平行または略平行な形状となるように形成されている。したがって、パターン 30AK10D およびパターン 30AK11D は、信号配線が区間 30AK0SC を最短または略最短で接続するパターンとなる。これに対し、パターン 30AK12D およびパターン 30AK13D は、信号配線が区間 30AK0SC をパターン 30AK10D およびパターン 30AK11D よりも長い距離で接続するパターンとなる。

【0139】

区間 30AK0SC にて、パターン 30AK13D が構成する信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となっている部分では、他のパターン 30AK10D ~ パターン 30AK12D が構成する信号配線は直線形状または略直線形状となるように形成されている。このように、複数の信号配線を構成する配線のパターンのうち 1 の配線のパターンにより構成される信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となっている部分では、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となるように形成されてもよい。1 の配線のパターンにより

構成される信号配線が蛇行形状などの直線形状および略直線形状とは異なる形状となる部分は、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となる部分と重複しないように形成されてもよい。蛇行形状などの直線形状および略直線形状とは異なる形状となる部分が、複数の信号配線について重複しないように配線のパターンが形成されることにより、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0140】

図24は、複数の信号配線が蛇行形状となる部分が重複しない配線のパターンについて、他の形成例を示している。図24に示す領域30AK20Rでも、複数の信号配線を構成する配線のパターンのうち1の配線パターンにより構成される信号配線が蛇行形状となっている部分では、他の配線のパターンにより構成される信号配線が直線形状または略直線形状となるように形成されている。そして、第1配線のパターンにより構成される第1信号配線が蛇行形状となる部分である第1蛇行部が終了すると、第1配線のパターンとは異なる第2配線のパターンにより構成される第2信号配線が蛇行形状となる部分である第2蛇行部が開始されるように、複数の信号配線を構成する配線のパターンが形成されている。第1蛇行部では、第1信号配線以外の信号配線を構成する配線のパターンとして、第2信号配線を構成する第2配線のパターンを含めた配線のパターンは、各パターンにより構成される信号配線が平行または略平行な形状となるように形成されていればよい。第2蛇行部では、第2信号配線以外の信号配線を構成する配線のパターンとして、第1信号配線を構成する第1配線のパターンを含めた配線のパターンは、各パターンにより構成される信号配線が平行または略平行な形状となるように形成されていればよい。第1蛇行部が終了してから第2蛇行部が開始されるので、第1蛇行部は第2蛇行部と重複しないように配置されている。これにより、多数の信号配線について蛇行形状などの直線形状および略直線形状とは異なる形状となる部分を設けた場合でも、配線のパターンを配置する基板面積の増大が可及的に抑制されて、基板の小型化を図ることができる。

【0141】

(特徴部42AKに関する説明)

図25は、本実施形態の特徴部42AKに関し、配線のパターンにより構成される複数の信号配線が形成された部分の構成例を示している。図25に示す配線のパターンは、例えば主基板11にて、RAM102とCPU103といった、複数の電気部品を接続する複数の信号配線を構成するものであればよい。図25に示す構成例では、複数の信号配線を構成する配線のパターンとして、2つの信号配線を構成する配線のパターンが示されている。図25(A)は配線間隔W1が配線間隔W2よりも狭い $W1 < W2$ の場合を示し、図25(B)は配線間隔W1が配線間隔W2よりも広い $W1 > W2$ の場合を示している。配線間隔W1は、同一の信号配線が蛇行形状となる部分における配線のパターンによる配線間隔である。配線間隔W2は、平行または略平行に隣接して互いに異なる信号配線を構成する配線のパターンどうしによる配線間隔である。

【0142】

図25(A)に示す2つの信号配線を構成する配線のパターンは、配線の第1パターン42AK10と、配線の第2パターン42AK11とを含んでいる。配線の第1パターン42AK10および配線の第2パターン42AK11は、それらの配線のパターンにより構成される信号配線の形状に応じて、配線部42AK1Zと、配線部42AK2Zとが含まれるように、各信号配線を形成している。

【0143】

配線部42AK1Zでは、配線の第1パターン42AK10により構成される信号配線が第2形状部42AK10Mを形成し、配線の第2パターン42AK11により構成される信号配線が第1形状部42AK11Lを形成している。配線部42AK2Zでは、配線の第1パターン42AK10により構成される信号配線が第1形状部42AK10Lを形成し、配線の第2パターン42AK11により構成される信号配線が第2形状部42AK11Mを形成している。第1形状部42AK10L、42AK11Lは、信号配線が直線

形状または略直線形状の第1形状となるように形成されている。第2形状部42AK10M、42AK11Mは、信号配線が蛇行形状といった、直線形状および略直線形状とは異なる第2形状となるように形成されている。なお、第2形状部42AK10M、42AK11Mは、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていけばよい。

【0144】

このように、配線の第1パターン42AK10および配線の第2パターン42AK11により構成される複数の信号配線は、配線部42AK1Zにて、配線の第2パターン42AK11により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部42AK11Lに対応して、配線の第1パターン42AK10により構成される信号配線が、第1形状部42AK11Lとは異なる蛇行形状などの第2形状となる第2形状部42AK10Mを含んでいる。すなわち、配線部42AK1Zでは、配線の第2パターン42AK11により構成される信号配線における第1形状部42AK11Lに対応して、配線の第1パターン42AK10により構成される信号配線が第2形状部42AK11Mを含んでいる。

【0145】

また、配線の第1パターン42AK10および配線の第2パターン42AK11により構成される複数の信号配線は、配線部42AK2Zにて、配線の第1パターン42AK10により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部42AK10Lに対応して、配線の第2パターン42AK11により構成される信号配線が、第1形状部42AK10Lとは異なる蛇行形状などの第2形状となる第2形状部42AK11Mを含んでいる。すなわち、配線部42AK2Zでは、配線の第1パターン42AK10により構成される信号配線における第1形状部42AK10Lに対応して、配線の第2パターン42AK11により構成される信号配線が第2形状部42AK11Mを含んでいる。

【0146】

図25(A)に示す信号配線が蛇行形状などの第2形状となる第2形状部42AK10Mおよび第2形状部42AK11Mは、第2形状部42AK10Mが配線部42AK1Zに含まれ、第2形状部42AK11Mが配線部42AK2Zに含まれるように形成されている。これにより、第2形状部42AK10Mおよび第2形状部42AK11Mは、それぞれの配置が互いに重複しない。加えて、各信号配線の配線長は同一または略同一となるように形成されている。このような第2形状部42AK10Mと第2形状部42AK11Mとが含まれるように、配線の第1パターン42AK10および配線の第2パターン42AK11により構成される信号配線が形成されているので、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0147】

図25(B)に示す2つの信号配線を構成する配線のパターンは、配線の第3パターン42AK12と、配線の第4パターン42AK13とを含んでいる。配線の第3パターン42AK12および配線の第4パターン42AK13は、それらの配線のパターンにより構成される信号配線の形状に応じて、配線部42AK3Zと、配線部42AK4Zとが含まれるように、各信号配線を形成している。

【0148】

配線の第3パターン42AK12および配線の第4パターン42AK13により構成される信号配線は、配線部42AK3Zにて、配線の第4パターン42AK13により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部42AK13Lに対応して、配線の第3パターン42AK12により構成される信号配線が、第1形状部42AK13Lとは異なる蛇行形状などの第2形状となる第2形状部42AK12Mを含んでいる。すなわち、配線部42AK3Zでは、配線の第4パターン42AK13により構成される信号配線における第1形状部42AK13Lに対応して、配線の第3パターン42AK12により構成される信号配線が第2形状部42AK12Mを含んでいる。

【 0 1 4 9 】

また、配線の第3パターン4 2 A K 1 2および配線の第4パターン4 2 A K 1 3により構成される信号配線は、配線部4 2 A K 4 Zにて、配線の第3パターン4 2 A K 1 2により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部4 2 A K 1 2 Lに対応して、配線の第4パターン4 2 A K 1 3により構成される信号配線が、第1形状部4 2 A K 1 2 Lとは異なる蛇行形状などの第2形状となる第2形状部4 2 A K 1 3 Mを含んでいる。すなわち、配線部4 2 A K 4 Zでは、配線の第3パターン4 2 A K 1 2により構成される信号配線における第1形状部4 2 A K 1 2 Lに対応して、配線の第4パターン4 2 A K 1 3により構成される信号配線が第2形状部4 2 A K 1 3 Mを含んでいる。

10

【 0 1 5 0 】

図25(B)に示す信号配線が蛇行形状などの第2形状となる第2形状部4 2 A K 1 2 Mおよび第2形状部4 2 A K 1 3 Mは、第2形状部4 2 A K 1 2 Mが配線部4 2 A K 3 Zに含まれ、第2形状部4 2 A K 1 3 Mが配線部4 2 A K 4 Zに含まれるように形成されている。これにより、第2形状部4 2 A K 1 2 Mおよび第2形状部4 2 A K 1 3 Mは、それぞれの配置が互いに重複しない。加えて、各信号配線の配線長は同一または略同一となるように形成されている。このような第2形状部4 2 A K 1 2 Mと第2形状部4 2 A K 1 3 Lとが含まれるように、配線の第3パターン4 2 A K 1 2および配線の第4パターン4 2 A K 1 3により構成される信号配線が形成されているので、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

20

【 0 1 5 1 】

図25(A)に示す構成例では、配線間隔W1よりも配線間隔W2の方が広くなるように、各信号配線が形成されている。例えば第2形状部4 2 A K 1 0 Mや第2形状部4 2 A K 1 1 Mでは、折り曲げ部により折り返された同一の信号配線が配線間隔W1で往復する蛇行形状を形成しているのに対し、配線の第1パターン4 2 A K 1 0により構成される信号配線と配線の第2パターン4 2 A K 1 1により構成される信号配線とが互いに平行または略平行であるときに隣接する信号配線どうしの配線間隔W2は、配線間隔W1よりも広くなるように、各信号配線が形成されている。このように、同一の信号配線における配線間隔W1よりも隣接する信号配線どうしの配線間隔W2の方が広くなるので、1の信号配線にて発生した短絡などによる悪影響が、他の信号配線にて伝送される信号に及ぶことを、防止あるいは抑制できる。

30

【 0 1 5 2 】

図25(B)に示す構成例では、配線間隔W1よりも配線間隔W2の方が狭くなるように、各信号配線が形成されている。例えば第2形状部4 2 A K 1 2 Mや第2形状部4 2 A K 1 3 Mでは、折り曲げ部により折り返された同一の信号配線が配線間隔W1で往復する蛇行形状を形成しているのに対し、配線の第3パターン4 2 A K 1 2により構成される信号配線と配線の第4パターン4 2 A K 1 3により構成される信号配線とが互いに平行または略平行であるときに隣接する信号配線どうしの配線間隔W2は、配線間隔W1よりも狭くなるように、各信号配線が形成されている。このように、同一の信号配線における配線間隔W1よりも隣接する信号配線どうしの配線間隔W2の方が狭くなるので、1の信号配線の内部における短絡よりも、1の信号配線と他の信号配線との間における短絡の方が、発生しやすくなる。1の信号配線と他の信号配線との間で発生した短絡は、各信号配線に設けられたテストポイントを用いて容易に検出することができる。例えば各信号配線に設けられたテストポイントにテストプローブを接触させて信号配線の電気特性検査を行うことにより、1の信号配線と他の信号配線との間で発生した短絡を検出することができる。

40

【 0 1 5 3 】

図25(A)に示すように、一方では、配線の第2パターン4 2 A K 1 1により構成される信号配線が第1形状部4 2 A K 1 1 Lを形成している配線部4 2 A K 1 Zに対応して、配線の第1パターン4 2 A K 1 0により構成される信号配線が第2形状部4 2 A K 1 0 Mを形成している。他方では、配線の第1パターン4 2 A K 1 0により構成される信号配

50

線が第1形成部42AK10Lを形成している配線部42AK1Zに対応して、配線の第2パターン42AK11により構成される信号配線が第2形状部42AK11Mを形成している。図25(B)に示すように、一方では、配線の第4パターン42AK13により構成される信号配線が第1形状部42AK13Lを形成している配線部42AK3Zに対応して、配線の第3パターン42AK12により構成される信号配線が第2形状部42AK12Mを形成している。他方では、配線の第3パターン42AK12により構成される信号配線が第1形状部42AK12Lを形成している配線部42AK4Zに対応して、配線の第4パターン42AK13により構成される信号配線が第2形状部42AK13Mを形成している。各配線のパターンにより構成される各信号配線の対応関係は、例えば基板11などの基板面に垂直な方向からみて、上下関係、左右関係、あるいは所定距離未満の範囲内といった、予め定めた任意の位置範囲内にある信号配線であれば成立し、そのような位置範囲内にない信号配線であれば不成立となる関係であればよい。

10

【0154】

図25(A)や図25(B)に示す例では、1の配線のパターンにより構成される信号配線における第1形状部に対応して他の配線のパターンにより構成される信号配線が第2形状を形成している配線部と、他の配線のパターンにより構成される信号配線における第1形状部に対応して1の配線のパターンにより構成される信号配線が第2形状を形成している配線部とにおいて、配線間隔W1が共通であり配線間隔W2も共通となるように、各信号配線が形成されている。より具体的には、図25(A)に示す配線の第2パターン42AK11により構成される信号配線における第1形状部42AK11Lに対応して、配線の第1パターン42AK10により構成される信号配線が第2形状部42AK10Mを形成している配線部42AK1Zと、配線の第1パターン42AK10により構成される信号配線における第1形状部42AK10Lに対応して、配線の第2パターン42AK11により構成される信号配線が第2形状部42AK11Mを形成している配線部42AK2Zとにおいて、配線間隔W1が共通(一定)であり配線間隔W2も共通(一定)となるように、各信号配線が形成されている。これにより、基板面における配線のパターン設計が容易になる。また、複数の信号配線における形状の相違が抑制されるので、各信号配線における特性インピーダンスのばらつきを抑制して、複数の信号配線における信号品質の均質化が図られる。

20

【0155】

なお、1の配線のパターンにより構成される信号配線における第1形状部に対応して他の配線のパターンにより構成される信号配線が第2形状を形成している配線部と、他の配線のパターンにより構成される信号配線における第1形状部に対応して1の配線のパターンにより構成される信号配線が第2形状を形成している配線部とでは、配線間隔W1と配線間隔W2の一方または双方が相違するように、各信号配線が形成されてもよい。例えば図25(A)に示す配線部42AK1Zと配線部42AK2Zとにおいて、配線間隔W2は共通とする一方で、配線間隔W1は配線部42AK1Zよりも配線部42AK2Zの方が広くなるように、各信号配線が形成されてもよい。こうした場合には、基板面における配線のパターン設計を柔軟に行うことができる。

30

【0156】

図26は、配線のパターンにより構成される複数の信号配線における第2形状部が異なる方向に形成されている構成例を示している。図26(A)に示す構成例では、複数の信号配線を構成する配線のパターンとして、3つの信号配線を構成する配線のパターンが示されている。図26(B)に示す構成例では、複数の信号配線を構成する配線のパターンとして、4つの信号配線を構成する配線のパターンが示されている。

40

【0157】

図26(A)に示す3つの信号配線を構成する配線のパターンは、配線の第1パターン42AK20、配線の第2パターン42AK21、配線の第3パターン42AK22を含んでいる。配線の第1パターン42AK20により構成される信号配線は、第2形状部42AK20Mを形成する部分を含んでいる。配線の第2パターン42AK21により構成

50

される信号配線は、第2形状部42AK21Mを形成する部分を含んでいる。配線の第3パターン42AK22により構成される信号配線は、第2形状部42AK22Mを形成する部分を含んでいる。第2形状部42AK20Mおよび第2形状部42AK21Mは、例えば左右方向といった、第1方向に折返し往復する蛇行形状を有している。これに対し、第2形状部42AK22Mは、例えば上下方向といった、第1方向とは異なる第2方向に折返し往復する蛇行形状を有している。なお、それぞれの第2形状部は、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていればよい。

【0158】

このように、配線の第1パターン42AK20により構成される信号配線における第2形状部42AK20Mは、配線の第2パターン42AK21により構成される信号配線における第2形状部42AK21Mと共通（平行）な第1方向に形成されている。これに対し、配線の第3パターン42AK22により構成される信号配線における第2形状部42AK22Mは、配線の第1パターンにより構成される第2形状部42AK20Mや配線の第2パターンにより構成される第2形状部42AK21Mが形成される第1方向とは異なる第2方向に形成されている。複数の信号配線において異なる方向に第2形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0159】

図26(B)に示す4つの信号配線を構成する配線のパターンは、配線の第4パターン42AK23、配線の第5パターン42AK24、配線の第6パターン42AK25、配線の第7パターン42AK26を含んでいる。配線の第4パターン42AK23により構成される信号配線は、2つの第2形状部42AK23M1、42AK23M2を形成する部分を含んでいる。配線の第5パターン42AK24により構成される信号配線は、1つの第2形状部42AK24Mを形成する部分を含んでいる。配線の第6パターン42AK25により構成される信号配線は、1つの第2形状部42AK25Mを形成する部分を含んでいる。配線の第7パターン42AK26により構成される信号配線は、2つの第2形状部42AK26M1、42AK26M2を形成する部分を含んでいる。図26(B)に示す複数の第2形状部のうち、第2形状部42AK23M1、42AK25M、42AK26M2は、例えば上下方向といった、第1方向に折返し往復する蛇行形状を有している。これに対し、第2形状部42AK23M2、42AK24M、42AK26M1は、例えば左右方向といった、第1方向とは異なる第2方向に折返し往復する蛇行形状を有している。

【0160】

図26(B)に示すように、配線のパターンにより構成される複数の信号配線には、1つの第2形状部を形成する部分を含む信号配線と、複数の第2形状部を形成する部分を含む信号配線とがあってもよい。あるいは、配線のパターンにより構成される複数の信号配線は、各信号配線が1つの第2形状部を形成する部分のみを含んでいてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、各信号配線が複数の第2形状部を形成する部分を含んでいてもよい。図26(B)に示す配線の第4パターン42AK23により構成される信号配線における第2形状部42AK23M1は、配線の第6パターン42AK25により構成される信号配線における第2形状部42AK25Mや配線の第7パターン42AK26により構成される信号配線における第2形状部42AK26M2と共通（平行）な第1方向に形成されている。また、配線の第4パターン42AK23により構成される信号配線における第2形状部42AK23M2は、配線の第5パターン42AK24により構成される信号配線における第2形状部42AK24Mや配線の第7パターン42AK26により構成される信号配線における第2形状部42AK26M1と共通（平行）な第2方向に形成されている。これに対し、第2形状部42AK23M2、42AK24M、42AK26M1は、第2形状部42AK23M1、42AK25M、42

10

20

30

40

50

A K 2 6 M 2 が形成される第 1 方向とは異なる第 2 方向に形成されている。

【 0 1 6 1 】

配線の第 4 パターン 4 2 A K 2 3 により構成される信号配線は、第 1 方向に形成される第 2 形状部 4 2 A K 2 3 M 1 と、第 2 方向に形成される第 2 形状部 4 2 A K 2 3 M 2 とを含んでいる。配線の第 7 パターン 4 2 A K 2 6 により構成される信号配線は、第 2 方向に形成される第 2 形状部 4 2 A K 2 6 M 1 と、第 1 方向に形成される第 2 形状部 4 2 A K 2 6 M 2 とを含んでいる。このように、同一の配線のパターンにより構成される 1 の信号配線であっても、異なる方向に形成される複数の第 2 形状部を含んでもよい。また、1 の配線のパターンにより構成される信号配線は、他の配線のパターンにより構成される信号配線における第 2 形状部と、共通（平行）な方向に形成されている第 2 形状部および異なる方向に形成されている第 2 形状部を含んでもよい。1 または複数の信号配線において異なる方向に第 2 形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

10

【 0 1 6 2 】

図 2 7 は、配線のパターンにより構成される複数の信号配線が異なる配線幅に形成されている構成例を示している。図 2 7 に示す構成例では、複数の信号配線を構成する配線のパターンとして、4 つの信号配線を構成する配線のパターンが示されている。図 2 7 (A) は信号配線の全体で配線幅が異なる場合を示し、図 2 7 (B) は信号配線の一部で配線幅が異なる場合を示している。

20

【 0 1 6 3 】

図 2 7 (A) に示す 4 つの信号配線を構成する配線のパターンは、配線の第 1 パターン 4 2 A K 3 0、配線の第 2 パターン 4 2 A K 3 1、配線の第 3 パターン 4 2 A K 3 2、配線の第 4 パターン 4 2 A K 4 3 を含んでいる。配線の第 1 パターン 4 2 A K 3 0 により構成される信号配線は、第 2 形状部 4 2 A K 3 0 M を形成する部分を含んでいる。配線の第 2 パターン 4 2 A K 3 1 により構成される信号配線は、第 2 形状部 4 2 A K 3 1 M を形成する部分を含んでいる。配線の第 3 パターン 4 2 A K 3 2 により構成される信号配線は、第 2 形状部 4 2 A K 3 2 M を形成する部分を含んでいる。配線の第 4 パターン 4 2 A K 3 3 により構成される信号配線は、第 2 形状部 4 2 A K 3 3 M を形成する部分を含んでいる。

30

【 0 1 6 4 】

配線の第 1 パターン 4 2 A K 3 0 により構成される信号配線は、配線の第 2 パターン 4 2 A K 3 1 により構成される信号配線と、配線幅が同一または略同一となるように形成されている。配線の第 3 パターン 4 2 A K 3 2 により構成される信号配線は、配線の第 4 パターン 4 2 A K 3 3 により構成される信号配線と、配線幅が同一または略同一となるように形成されている。これに対し、配線の第 1 パターン 4 2 A K 3 0 により構成される信号配線および配線の第 2 パターン 4 2 A K 3 1 により構成される信号配線は、配線の第 3 パターン 4 2 A K 3 2 により構成される信号配線および配線の第 4 パターン 4 2 A K 3 3 により構成される信号配線と比較して、信号配線の全体において配線幅が広くなるように形成されている。このように、配線の第 1 パターン 4 2 A K 3 0 と配線の第 2 パターン 4 2 A K 3 1 は配線幅が広い信号配線を構成し、配線の第 3 パターン 4 2 A K 3 2 と配線の第 4 パターン 4 2 A K 3 3 は配線幅が狭い信号配線を構成している。

40

【 0 1 6 5 】

配線の第 1 パターン 4 2 A K 3 0 により構成される信号配線と、配線の第 2 パターン 4 2 A K 3 1 により構成される信号配線とでは、例えば第 1 種類の差動信号といった、共通する種類の電気信号が伝送されてもよい。また、配線の第 3 パターン 4 2 A K 3 2 により構成される信号配線と、配線の第 4 パターン 4 2 A K 3 3 により構成される信号配線とでは、例えば第 1 種類とは異なる第 2 種類の差動信号といった、共通する種類の電気信号が伝送されてもよい。その一方で、配線の第 1 パターン 4 2 A K 3 0 により構成される信号配線や配線の第 2 パターン 4 2 A K 3 1 により構成される信号配線と、配線の第 3 パター

50

ン 4 2 A K 3 2 により構成される信号配線や配線の第 4 パターン 4 2 A K 3 3 により構成される信号配線とでは、互いに相違する種類の電気信号が伝送されてもよい。このように、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類に応じて異なる配線幅となるように形成されていてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が共通する場合に、同一または略同一の配線幅となるように形成されていてもよい。なお、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が異なる場合であっても、異なる配線幅となるように形成された信号配線を含んでいてもよい。あるいは、配線のパターンにより構成される複数の信号配線は、伝送される電気信号の種類が異なる場合であっても、同一または略同一の配線幅となるように形成された信号配線を含んでいてもよい。複数の信号配線が異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

10

20

30

40

50

【0166】

図 2 7 (B) に示す 4 つの信号配線を構成する配線のパターンは、配線の第 5 パターン 4 2 A K 3 4、配線の第 6 パターン 4 2 A K 3 5、配線の第 7 パターン 4 2 A K 3 6、配線の第 8 パターン 4 2 A K 3 7 を含んでいる。配線の第 5 パターン 4 2 A K 3 4 により構成される信号配線は、第 2 形状部 4 2 A K 3 4 M を形成する部分を含んでいる。配線の第 6 パターン 4 2 A K 3 5 により構成される信号配線は、第 2 形状部 4 2 A K 3 5 M を形成する部分を含んでいる。配線の第 7 パターン 4 2 A K 3 6 により構成される信号配線は、第 2 形状部 4 2 A K 3 6 M を形成する部分を含んでいる。配線の第 8 パターン 4 2 A K 3 7 により構成される信号配線は、第 2 形状部 4 2 A K 3 7 M を形成する部分を含んでいる。

【0167】

配線の第 5 パターン 4 2 A K 3 4 により構成される信号配線と、配線の第 6 パターン 4 2 A K 3 5 により構成される信号配線は、一部の配線幅が他の部分における配線幅とは異なるように構成されている。例えば配線の第 5 パターン 4 2 A K 3 4 により構成される信号配線における第 2 形状部 4 2 A K 3 4 M は、同一の信号配線における他の部分と比較して、配線幅が広くなるように形成されている。配線の第 6 パターン 4 2 A K 3 5 により構成される信号配線における第 2 形状部 4 2 A K 3 5 M は、同一の信号配線における他の部分と比較して、配線幅が広くなるように形成されている。このように、配線の第 5 パターン 4 2 A K 3 4 は、第 2 形状部 4 2 A K 3 4 M にて配線幅が広い信号配線を構成し、第 2 形状部 4 2 A K 3 4 M 以外の部分では配線幅が狭い信号配線を構成している。配線の第 6 パターン 4 2 A K 3 5 は、第 2 形状部 4 2 A K 3 5 M にて配線幅が広い信号配線を構成し、第 2 形状部 4 2 A K 3 5 M 以外の部分では配線幅が狭い信号配線を構成している。なお、第 2 形状部にて配線幅が広い信号配線を構成するものに限定されず、直線形状または略直線形状となる第 1 形状部にて配線幅が広い信号配線を構成するものであってもよい。

【0168】

配線の第 5 パターン 4 2 A K 3 4 により構成される信号配線は、第 2 形状部 4 2 A K 3 4 M の配線幅が他の部分よりも広くなることにより、同一の信号配線において配線幅が異なるように形成されている。配線の第 6 パターン 4 2 A K 3 5 により構成される信号配線は、第 2 形状部 4 2 A K 3 5 M の配線幅が他の部分よりも広くなることにより、同一の信号配線において配線幅が異なるように形成されている。これに対し、配線の第 7 パターン 4 2 A K 3 6 により構成される信号配線や配線の第 8 パターン 4 2 A K 3 7 により構成される信号配線は、同一の信号配線において配線幅が同一または略同一となるように形成されている。1 または複数の信号配線において一部が異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

【0169】

図 2 8 は、配線のパターンにより構成される複数の信号配線における第 2 形状部が対応して形成されている構成例を示している。図 2 8 に示す構成例では、複数の信号配線を構

成する配線のパターンとして、2つの信号配線を構成する配線のパターンが示されている。図28(A)は2つの信号配線が略平行に蛇行する場合を示し、図28(B)は2つの信号配線が離れる方向に蛇行する場合を示している。

【0170】

図28(A)に示す2つの信号配線を構成する配線のパターンは、配線の第1パターン42AK40と、配線の第2パターン42AK41とを含んでいる。配線の第1パターン42AK40と、配線の第2パターン42AK41は、例えば上下方向といった、共通(平行)な方向に折返し往復する蛇行形状を有している。この蛇行形状において、配線の第1パターン42AK40により構成される信号配線が延設方向DR1に対して配線の第2パターン42AK41により構成される信号配線に近づく方向へと屈曲されて突出する場合には、配線の第2パターン42AK41により構成される信号配線は、延設方向DR1に対して、配線の第1パターン42AK40により構成される信号配線から離れる方向へと屈曲されて突出する。その後、配線の第1パターン42AK40により構成される信号配線が延設方向DR1に対して配線の第2パターン42AK41により構成される信号配線から離れる方向へと屈曲されて復帰する場合には、配線の第2パターン42AK41により構成される信号配線は、延設方向DR1に対して、配線の第1パターン42AK40により構成される信号配線に近づく方向へと屈曲されて復帰する。また、この蛇行形状において、配線の第1パターン42AK40により構成される信号配線が延設方向DR1に対して配線の第2パターン42AK41により構成される信号配線から離れる方向へと屈曲されて突出する場合には、配線の第2パターン42AK41により構成される信号配線は、延設方向DR1に対して、配線の第1パターン42AK40により構成される信号配線に近づく方向へと屈曲されて突出する。その後、配線の第1パターン42AK40により構成される信号配線が延設方向DR1に対して配線の第2パターン42AK41により構成される信号配線に近づく方向へと屈曲されて復帰する場合には、配線の第2パターン42AK41により構成される信号配線は、延設方向DR1に対して、配線の第1パターン42AK40により構成される信号配線から離れる方向へと屈曲されて復帰する。こうして、配線の第1パターン42AK40と、配線の第2パターン42AK41は、略同一の配線間隔を維持しつつ略平行に折返し往復する蛇行形状の信号配線を形成している。なお、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていればよい。

【0171】

このように、配線の第1パターン42AK40により構成される信号配線は、配線の第2パターン42AK41により構成される信号配線と平行または略平行に形成され、直線形状および略直線形状とは異なる形状となるように形成されている。複数の信号配線において平行または略平行でありながら、直線形状および略直線形状とは異なる形状となる第2形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0172】

図28(B)に示す2つの信号配線を構成する配線のパターンは、配線の第3パターン42AK42と、配線の第4パターン42AK43とを含んでいる。配線の第3パターン42AK42と、配線の第4パターン42AK43は、例えば上下方向といった、共通(平行)な方向に折返し往復する蛇行形状を有している。この蛇行形状において、配線の第3パターン42AK42により構成される信号配線が延設方向DR1に対して配線の第4パターン42AK43により構成される信号配線から離れる方向へと屈曲されて突出する場合には、配線の第4パターン42AK43により構成される信号配線は、延設方向DR1に対して、配線の第3パターン42AK42により構成される信号配線から離れる方向へと屈曲されて突出する。これらの突出による突起から、配線の第3パターン42AK42により構成される信号配線が延設方向DR1に対して配線の第4パターン42AK43により構成される信号配線に近づく方向へと屈曲されて復帰する場合には、配線の第4パターン42AK43により構成される信号配線は、延設方向DR1に対して、配線の第3パターン42AK42により構成される信号配線から離れる方向へと屈曲されて復帰する。こうして、配線の第3パターン42AK42と、配線の第4パターン42AK43は、略同一の配線間隔を維持しつつ略平行に折返し往復する蛇行形状の信号配線を形成している。なお、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていればよい。

K 4 3 により構成される信号配線は、延設方向 D R 1 に対して、配線の第 3 パターン 4 2 A K 4 2 により構成される信号配線に近づく方向へと屈曲されて復帰する。こうして、配線の第 3 パターン 4 2 A K 4 2 と、配線の第 4 パターン 4 2 A K 4 3 は、配線間隔を変化させつつ互いに離れる方向に突出してから近づく方向に復帰するという、折返し往復する蛇行形状の信号配線を形成している。

【 0 1 7 3 】

このように、配線の第 3 パターン 4 2 A K 4 2 により構成される信号配線は、配線の第 4 パターン 4 2 A K 4 3 により構成される信号配線と共通（平行）な方向に形成され、直線形状および略直線形状とは異なる形状となるように形成されている。複数の信号配線が離れる方向に屈曲されて突出し近づく方向に屈曲されて復帰するなど、直線形状および略直線形状とは異なる形状となる第 2 形状部が形成されるようにしたことにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 7 4 】

図 2 9 は、配線のパターンにより構成される複数の信号配線に回路部品が接続されるように実装された構成例を示している。図 2 9 (A) に示す構成例では、複数の信号配線を構成する配線のパターンとして、4 つの信号配線を構成する配線のパターンが示されている。これら 4 つの信号配線を構成する配線のパターンは、配線の第 1 パターン 4 2 A K 5 0、配線の第 2 パターン 4 2 A K 5 1、配線の第 3 パターン 4 2 A K 5 2、配線の第 4 パターン 4 2 A K 5 3 を含んでいる。配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線は、第 1 形状部 4 2 A K 5 1 L を形成する部分と、第 2 形状部 4 2 A K 5 1 M を形成する部分とを含んでいる。配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線は、第 1 形状部 4 2 A K 5 2 L を形成する部分と、第 2 形状部 4 2 A K 5 2 M を形成する部分とを含んでいる。

【 0 1 7 5 】

図 2 9 (A) に示す配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線における第 2 形状部 4 2 A K 5 1 M には、配線の第 1 パターン 4 2 A K 5 0 により構成される信号配線と接続された回路部品 4 2 A K 1 R が、配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線と接続されるように実装される。回路部品 4 2 A K 1 R は、例えば抵抗素子といった回路素子であればよい。回路部品 4 2 A K 1 R は、抵抗素子とともに、あるいは抵抗素子に代えて、例えばコンデンサやコイルといった受動素子を、一部または全部に含んでいてもよい。回路部品 4 2 A K 1 R は、抵抗素子、コンデンサ、コイルといった受動素子に代えて、あるいは受動素子とともに、ダイオード、バイポーラトランジスタや M O S トランジスタなどのトランジスタ、サイリスタといった能動素子を、一部または全部に含んでいてもよい。回路部品 4 2 A K 1 R は、例えばフィルタ回路、ノイズ防止回路、その他の I C チップといった、機能回路を構成するものであってもよい。回路部品 4 2 A K 1 R は、配線の第 1 パターン 4 2 A K 5 0 により構成される信号配線が特定の電源電圧に維持される場合に、配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線に対して特定の電源電圧を供給可能にするプルアップ抵抗として機能してもよい。あるいは、回路部品 4 2 A K 1 R は、配線の第 1 パターン 4 2 A K 5 0 により構成される信号配線がグラウンド電圧に維持される場合に、配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線に対してグラウンド電圧を供給可能にするプルダウン抵抗として機能してもよい。あるいは、回路部品 4 2 A K 1 R は、極性切替部により抵抗素子をプルアップ抵抗とプルダウン抵抗とに切替可能とした機能回路であってもよい。

【 0 1 7 6 】

図 2 9 (B) は、回路部品 4 2 A K 1 R の接続部分を示す拡大図である。図 2 9 (B) に示す第 2 形状部 4 2 A K 5 1 M において、配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線が折り曲げ部を介して折り返される 3 つの折返し部が示されている。これら 3 つの折返し部は、第 1 折返し部 4 2 A K 5 1 M 1、第 2 折返し部 4 2 A K 5 1 M 2、第 3 折返し部 4 2 A K 5 1 M 3 を含んでいる。回路部品 4 2 A K 1 R は、第 2 折返し部 4

10

20

30

40

50

2 A K 5 1 M 2 にて、配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線と、配線の第 1 パターン 4 2 A K 5 0 により構成される信号配線とに、接続されるように実装されている。図 2 9 (B) に示す第 2 折返し部 4 2 A K 5 1 M 2 では、折り曲げ部を介して折り返された同一の信号配線が配線間隔 W 3 で往復する形状を形成している。これに対し、第 1 折返し部 4 2 A K 5 1 M 1 や第 3 折返し部 4 2 A K 5 1 M 3 では、折り曲げ部を介して折り返された同一の信号配線が配線間隔 W 4 で往復する形状を形成している。また、第 1 折返し部 4 2 A K 5 1 M 1 と第 2 折返し部 4 2 A K 5 1 M 2 との間隔や、第 2 折返し部 4 2 A K 5 1 M 2 と第 3 折返し部 4 2 A K 5 1 M 3 との間隔も、配線間隔 W 4 となるように形成されている。配線間隔 W 3 は、配線間隔 W 4 よりも広くなるように、信号配線が形成されている。このように、回路部品 4 2 A K 1 R が実装される第 2 折返し部 4 2 A K 5 1 M 2 における配線間隔 W 3 は、第 2 形状部 4 2 A K 5 1 M にて回路部品 4 2 A K 1 R が実装されない部分における配線間隔 W 4 よりも広くなるので、回路部品 4 2 A K 1 R を容易に実装して、信号配線における伝送特性などを適切に調整することができる。

10

20

30

40

50

【 0 1 7 7 】

なお、回路部品 4 2 A K 1 R が実装される第 2 折返し部 4 2 A K 5 1 M 2 における配線間隔 W 3 は、第 2 形状部 4 2 A K 5 1 M にて回路部品 4 2 A K 1 R が実装されない部分における配線間隔 W 4 よりも広くなるものに限定されず、配線間隔 W 3 が配線間隔 W 4 と同一または略同一のものでよいし、配線間隔 W 3 が配線間隔 W 4 よりも狭くなるように形成されていてもよい。また、回路部品 4 2 A K 1 R は、第 2 折返し部 4 2 A K 5 1 M 2 にて配線の第 2 パターン 4 2 A K 5 2 により構成される信号配線と接続されるように実装されるものに限定されず、第 1 折返し部 4 2 A K 5 1 M 1 または第 3 折返し部 4 2 A K 5 1 M 3 にて、配線の第 2 パターン 4 2 A K 5 2 により構成される信号配線と接続されるように実装されるものであってもよい。

【 0 1 7 8 】

このように、図 2 9 (A) などに示す配線の第 2 パターン 4 2 A K 5 1 により構成される信号配線における第 2 形状部 4 2 A K 5 1 M にて、配線の第 1 パターン 4 2 A K 5 0 により構成される信号配線と接続されるように実装された回路部品 4 2 A K 1 R を備えている。第 2 形状部に回路部品が実装されることにより、信号配線における伝送特性などを適切に調整することができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 7 9 】

図 2 9 (A) に示す配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線における第 1 形状部 4 2 A K 5 2 L には、配線の第 4 パターン 4 2 A K 5 3 により構成される信号配線と接続された回路部品 4 2 A K 2 R が、配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線と接続されるように実装される。回路部品 4 2 A K 2 R は、例えば抵抗素子といった回路素子であればよい。回路部品 4 2 A K 2 R は、抵抗素子とともに、あるいは抵抗素子に代えて、例えばコンデンサやコイルといった受動素子を、一部または全部に含んでいてもよい。回路部品 4 2 A K 2 R は、抵抗素子、コンデンサ、コイルといった受動素子に代えて、あるいは受動素子とともに、ダイオード、バイポーラトランジスタや MOS トランジスタなどのトランジスタ、サイリスタといった能動素子を、一部または全部に含んでいてもよい。回路部品 4 2 A K 2 R は、例えばフィルタ回路、ノイズ防止回路、その他の IC チップといった、機能回路を構成するものであってもよい。回路部品 4 2 A K 2 R は、配線の第 4 パターン 4 2 A K 5 3 により構成される信号配線が特定の電源電圧に維持される場合に、配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線に対して特定の電源電圧を供給可能にするプルアップ抵抗として機能してもよい。あるいは、回路部品 4 2 A K 2 R は、配線の第 4 パターン 4 2 A K 5 3 により構成される信号配線がグランド電圧に維持される場合に、配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線に対してグランド電圧を供給可能にするプルダウン抵抗として機能してもよい。あるいは、回路部品 4 2 A K 2 R は、極性切替部により抵抗素子をプルアップ抵抗とプルダウン抵抗とに切替可能とした機能回路であってもよい。

【 0 1 8 0 】

このように、図 2 9 (A) に示す配線の第 3 パターン 4 2 A K 5 2 により構成される信号配線における第 2 形状部 4 2 A K 5 2 M とは異なる第 1 形状部 4 2 A K 5 2 L にて、配線の第 4 パターン 4 2 A K 5 3 により構成される信号配線と接続されるように実装された回路部品 4 2 A K 2 R を備えている。第 2 形状部とは異なる部分に回路部品が実装されることにより、信号配線における伝送特性などを適切に調整することができる。また、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【 0 1 8 1 】

回路部品 4 2 A K 1 R や回路部品 4 2 A K 2 R が実装される部分における配線幅は、回路部品 4 2 A K 1 R や回路部品 4 2 A K 2 R が実装されない部分とは異なる配線幅となるように、各信号配線が形成されてもよい。例えば回路部品 4 2 A K 1 R や回路部品 4 2 A K 2 R が実装される部分における配線幅は、回路部品 4 2 A K 1 R や回路部品 4 2 A K 2 R が実装されない部分の配線幅よりも広くなるように、各信号配線が形成されてもよい。このように、配線のパターンにより構成される複数の信号配線は、回路部品が実装される部分に対応して、実装されない部分とは異なる配線幅となるように形成されてもよい。回路部品が実装される部分に対応して異なる配線幅に形成されるようにしたことにより、各信号配線における特性インピーダンスを容易に調整して、信号配線による適切な伝送が可能になる。

【 0 1 8 2 】

図 2 5 (A) や図 2 5 (B) に示すような第 1 形状部 4 2 A K 1 0 L 、 4 2 A K 1 1 L 、 4 2 A K 1 2 L 、 4 2 A K 1 3 L および第 2 形状部 4 2 A K 1 0 M 、 4 2 A K 1 1 M 、 4 2 A K 1 2 M 、 4 2 A K 1 3 M を有する信号配線が形成されている場合に、配線のパターンにより構成される複数の信号配線は、例えば図 2 6 に示すように、第 2 形状部が異なる方向に形成されてもよく、例えば図 2 7 に示すように信号配線の全体または一部で異なる配線幅に形成されてもよく、例えば図 2 8 に示すように第 2 形状部が略平行または離れる方向に対応して形成されてもよく、例えば図 2 9 に示すように第 2 形状部または第 2 形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせ形成されてもよい。

【 0 1 8 3 】

(特徴部 4 3 A K に関する説明)

図 3 0 は、本実施形態の特徴部 4 3 A K に関し、配線のパターンにより構成される複数の信号配線における第 2 形状部に接続確認用の特定導体部となるテストポイントが設けられている構成例を示している。図 3 0 に示す構成例では、複数の信号配線を構成する配線のパターンとして、2つの信号配線を構成する配線のパターンが示されている。これら2つの信号配線を構成する配線のパターンは、配線の第 1 パターン 4 3 A K 1 0 と、配線の第 2 パターン 4 3 A K 1 1 とを含んでいる。配線の第 1 パターン 4 3 A K 1 0 により構成される信号配線は、第 1 形状部 4 3 A K 1 0 L を形成する部分と、第 2 形状部 4 3 A K 1 0 M を形成する部分とを含んでいる。配線の第 2 パターン 4 3 A K 1 1 により構成される信号配線は、第 1 形状部 4 3 A K 1 1 L を形成する部分と、第 2 形状部 4 3 A K 1 1 M を形成する部分とを含んでいる。第 1 形状部 4 3 A K 1 0 L 、 4 3 A K 1 1 L は、信号配線が直線形状または略直線形状の第 1 形状となるように形成されている。第 2 形状部 4 3 A K 1 0 M 、 4 3 A K 1 1 M は、信号配線が蛇行形状といった、直線形状および略直線形状とは異なる第 2 形状となるように形成されている。なお、第 2 形状部 4 3 A K 1 0 M 、 4 3 A K 1 1 M は、蛇行形状に限定されず、直線形状および略直線形状とは異なる任意の形状となるように形成されていけばよい。

【 0 1 8 4 】

配線の第 1 パターン 4 3 A K 1 0 および配線の第 2 パターン 4 3 A K 1 1 により構成される複数の信号配線は、少なくとも一部が、例えば図 2 5 (A) に示した配線の第 1 パターン 4 2 A K 1 0 および配線の第 2 パターン 4 2 A K 1 1 と同様に、あるいは図 2 5 (B) に示した配線の第 3 パターン 4 2 A K 1 2 および配線の第 4 パターン 4 2 A K 1 3 と同

様に、形成されていればよい。例えば、配線の第2パターン43AK11により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部43AK11Lに対応して、配線の第1パターン43AK10により構成される信号配線が、第1形状部43AK11Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいればよい。また、配線の第1パターン43AK10により構成される信号配線が、直線形状または略直線形状となる第1形状部43AK10Lに対応して、配線の第2パターン43AK11により構成される信号配線が、第1形状部43AK10Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいればよい。

【0185】

配線の第1パターン43AK10により構成される信号配線における第2形状部43AK10Mには、接続確認用の特定導体部として、テストポイント43AK10TPが設けられている。配線の第2パターン43AK11により構成される信号配線における第2形状部43AK11Mには、接続確認用の特定導体部として、テストポイント43AK11TPが設けられている。テストポイント43AK10TP、43AK11TPは、例えばはんだ、または銅箔といった、金属材料を用いて形成されていればよい。テストポイント43AK10TP、43AK11TPは、例えば円形に形成された場合の直径W6が、配線の第1パターン43AK10により構成される信号配線や配線の第2パターン43AK11により構成される信号配線における配線幅W5よりも、大きく（広く）なるように形成されている。なお、テストポイント43AK10TP、43AK11TPは、円形に形成されるものに限定されず、例えば方形や短冊状といった、任意の形状に形成されたものであればよい。テストポイント43AK10TP、43AK11TPがどのような形状であっても、その平均的な形状が、信号配線における配線幅よりも大きく（広く）なるように形成されたものであればよい。テストポイント43AK10TP、43AK11TPが設けられることにより、複数の信号配線における特性インピーダンスのばらつきが抑制できるようにしてもよい。これにより、複数の信号配線における信号品質の均質化が図られる。

【0186】

例えばテストポイント43AK10TPとテストポイント43AK11TPとにテストプローブを接触させることにより、配線の第1パターン43AK10により構成される信号配線と配線の第2パターン43AK11により構成される信号配線との間において、短絡の発生の有無を検査することができる。なお、テストポイント43AK10TP、43AK11TPの他にも、接続確認用の特定導体部となるテストポイントが設けられてもよい。一例として、配線の第1パターン43AK10により構成される信号配線には、テストポイント43AK10TPの他にもテストポイントが設けられてもよい。このテストポイントと、第2形状部43AK10Mに設けられたテストポイント43AK10TPとに、テストプローブを接触させることにより、配線の第1パターン43AK10により構成される信号配線において、断線の発生の有無を検査することができる。短絡や断線について、発生の有無を検査できるとともに、あるいは、それらの検査に代えて、例えばオシロスコープを用いて信号波形の確認や検査を行うことができるように構成されてもよい。

【0187】

このように、図30に示す信号配線が蛇行形状などの第2形状となる第2形状部43AK10Mにはテストポイント43AK10TPが設けられ、第2形状部43AK11Mにはテストポイント43AK11TPが設けられている。信号配線における第2形状部にテストポイントを設けることにより、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。また、テストポイント43AK10TP、43AK11TPは金属材料を用いて形成され、信号配線の配線幅よりも広くなるように形成されている。このような信号配線の配線幅より大きく（広く）なるようにテストポイントが形成されることにより、テストプローブを容易に接触させて、信号配線の電気特性検査を行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制さ

10

20

30

40

50

れ、基板の小型化を図ることができる。

【0188】

図30に示すようなテストポイント43AK10TP、43AK11TPが設けられた場合に、配線のパターンにより構成される複数の信号配線は、例えば図26に示すように、第2形状部が異なる方向に形成されてもよく、例えば図27に示すように信号配線の全体または一部で異なる配線幅に形成されてもよく、例えば図28に示すように第2形状部が略平行または離れる方向に対応して形成されてもよく、例えば図29に示すように第2形状部または第2形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせで形成されてもよい。

【0189】

(特徴部44AKに関する説明)

図31は、本実施形態の特徴部44AKに関し、多層配線基板として構成された主基板11において、一面に第2形状を含む信号配線が設けられ、他面に接続確認用の特定導体部となるテストポイントが設けられている場合の構成例を示している。図31に示す特徴部44AKの少なくとも一部は、図23に示した構成例と同様に形成されていけばよい。例えば特徴部44AKについても、合成樹脂を重ねて形成された多層構造を有していればよい。図31に示す主基板11の多層構造は、表面層44AK1Sと、グランド層44AK1Lと、電源層44AK2Lと、配線層44AK3Lと、電源層44AK4Lと、裏面層44AK2Sとを含んでいる。

【0190】

主基板11における一方の基板面となる表面には、表面層44AK1Sが設けられ、信号配線を構成する配線のパターン44AK10Pおよびパターン44AK11Pが形成されている。主基板11における他方の基板面となる裏面には、裏面層44AK2Sが設けられ、信号配線を構成する配線のパターン44AK20Pが形成されている。主基板11の表面層44AK1Sに形成された配線のパターン44AK10Pは、主基板11の表面層44AK1Sおよび裏面層44AK2Sを貫通するスルーホール44AK1Hを介して、裏面層44AK2Sに形成された配線のパターン44AK20Pと電気的に接続されている。主基板11の表面層44AK1Sに形成された配線のパターン44AK11Pは、主基板11の表面層44AK1Sおよび裏面層44AK2Sを貫通するスルーホール44AK2Hを介して、裏面層44AK2Sに形成された配線のパターン44AK20Pと電気的に接続されている。このように、主基板11には、一方の基板面となる表面に設けられた表面層44AK1Sにおいて信号配線を構成する配線のパターン44AK10Pおよびパターン44AK11Pと、他方の基板面となる裏面に設けられた裏面層44AK2Sにおいて信号配線を構成する配線のパターン44AK20Pとを、電気的に接続可能なスルーホール44AK1Hおよびスルーホール44AK2Hが設けられている。

【0191】

表面層44AK1Sに形成された配線のパターン44AK10Pは、例えば図30に示した配線の第1パターン43AK10および配線の第2パターン43AK11と同様に、第1形状部や第2形状部を形成する部分を含むように、複数の信号配線が形成されていけばよい。図30に示す配線の第1パターン43AK10および配線の第2パターン43AK11により構成される信号配線は、配線の第2パターン43AK11により構成される信号配線が、直線形状または略直線形状の第1形状となる第1形状部43AK11Lに対応して、配線の第1パターン43AK10により構成される信号配線が、第1形状部43AK11Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいけばよい。また、配線の第1パターン43AK10により構成される信号配線が、直線形状または略直線形状となる第1形状部43AK10Lに対応して、配線の第2パターン43AK11により構成される信号配線が、第1形状部43AK10Lとは異なる蛇行形状などの第2形状部43AK10Mを含んでいけばよい。

【0192】

そして、図30に示した第2形状部43AK10Mに設けられたテストポイント43A

10

20

30

40

50

K 1 0 T P および第 2 形状部 4 3 A K 1 1 M に設けられたテストポイント 4 3 A K 1 1 T P に対応して、図 3 1 に示すテストポイント 4 4 A K 1 0 T P が、配線のパターン 4 4 A K 1 0 P により構成される信号配線に設けられていればよい。テストポイント 4 4 A K 1 0 T P は、スルーホール 4 4 A K 1 H を介して、例えば裏面層 4 4 A K 2 S に形成された配線のパターン 4 4 A K 2 0 P といった、異なる導体層と接続されていればよい。なお、テストポイント 4 4 A K 1 0 T P は、裏面層 4 4 A K 2 S に形成された配線のパターン 4 4 A K 2 0 P に限定されず、例えば配線層 4 4 A K 3 L に形成された配線のパターンといった、テストポイント 4 4 A K 1 0 T P が設けられる表面層 4 4 A K 1 S とは異なる任意の導体層と接続されたものであればよい。テストポイントが設けられる層とは異なる導体層とテストポイントがスルーホールを介して接続されることにより、信号配線や導体層の電気特性検査を容易に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

10

【 0 1 9 3 】

表面層 4 4 A K 1 S に形成された配線のパターン 4 4 A K 1 1 P についても、第 1 形状部や第 2 形状部を形成する部分を含むように、複数の信号配線が形成されていればよい。このように、配線のパターン 4 4 A K 1 1 P により構成される複数の信号配線は、主基板 1 1 の表面層 4 4 A K 1 S といった、基板の一面にて、直線形状および略直線形状とは異なる第 2 形状部を含むように形成されている。これに対し、裏面層 4 4 A K 2 S には、テストポイント 4 4 A K 1 1 T P が設けられている。テストポイント 4 4 A K 1 1 T P は、例えば配線のパターン 4 4 A K 2 0 P により構成される信号配線に設けられ、スルーホール 4 4 A K 2 H を介して、表面層 4 4 A K 1 S に形成された配線のパターン 4 4 A K 1 1 P といった、異なる導体層と接続されていればよい。テストポイント 4 4 A K 1 0 T P 、 4 4 A K 1 1 P が設けられることにより、複数の信号配線における特性インピーダンスのばらつきが抑制できるようにしてもよい。これにより、複数の信号配線における信号品質の均質化が図られる。基板の一面に第 2 形状部を含む信号配線が設けられ、基板の他面にテストポイントが設けられることにより、信号配線や導体層の電気特性検査を容易に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

20

【 0 1 9 4 】

例えばテストポイント 4 4 A K 1 0 T P にテストプローブを接触させることにより、配線のパターン 4 4 A K 1 0 P により構成される複数の信号配線において、短絡の発生の有無を検査することができればよい。また、例えばテストポイント 4 4 A K 1 0 T P とテストポイント 4 4 A K 1 1 T P とにテストプローブを接触させることにより、裏面層 4 4 A K 2 S に形成された配線のパターン 4 4 A K 2 0 P により構成される信号配線や、スルーホール 4 4 A K 1 H において、断線の発生の有無を検査することができればよい。その他、配線のパターン 4 4 A K 1 0 P により構成される複数の信号配線における断線の発生の有無、配線のパターン 4 4 A K 1 1 P により構成される複数の信号配線における短絡や断線の発生の有無、配線のパターン 4 4 A K 2 0 P により構成される複数の信号配線における短絡の発生の有無、スルーホール 4 4 A K 1 H における短絡の発生の有無、スルーホール 4 4 A K 2 H における短絡や断線の発生の有無を、検査可能にするテストポイントが設けられていてもよい。

30

40

【 0 1 9 5 】

接続確認用の特定導体部となるテストポイントは、テストプローブを接触させるために専用の電極パッドが設けられたものに限定されず、例えば信号配線における特性インピーダンスの調整用に回路部品などを接続可能に設けられ電極パッドといった、任意の電極パッドを用いて構成されたものであればよい。このようなテストポイントなどの特定導体部は、多層配線基板に設けられたスルーホールにより、多層配線基板に含まれる複数の層のうち複数の信号配線およびテストポイントが設けられる層とは異なる導体層と、電氣的に接続されることにより、多層配線基板における電気特性検査を適切に行うことができる。

50

例えば裏面側の基板面といった、配線のパターンが形成された一方の基板面とは異なる他方の基板面に、テストポイントなどの特定導体部が設けられることにより、多層配線基板における電気特性検査を適切に行うことができる。また、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【0196】

図31に示すようなテストポイント44AK10TP、44AK11TPが設けられた場合に、配線のパターンにより構成される複数の信号配線は、例えば図26に示すように、第2形状部が異なる方向に形成されてもよく、例えば図27に示すように信号配線の全体または一部で異なる配線幅に形成されてもよく、例えば図28に示すように第2形状部が略平行または離れる方向に対応して形成されてもよく、例えば図29に示すように第2形状部または第2形状部とは異なる部分に接続される回路部品が実装されてもよく、これらの一部または全部を組み合わせて形成されてもよい。

10

【0197】

(特徴部45AKに関する説明)

以下、図面を参照しつつ、特徴部45AKに係る遊技機の基板ケース45AK10と、この基板ケース45AK10に収容されている基板45AK50及びヒートシンク45AK40とについて詳細に説明する。図32は、本発明の実施形態に係る遊技機の基板ケース45AK10、基板45AK50、及びヒートシンク45AK40を後方からみた分解斜視図である。図33は、本発明の実施形態に係る遊技機の基板ケース45AK10、基板45AK50、及びヒートシンク45AK40を前方からみた分解斜視図である。以下の説明において、理解を容易にするために、図32等に示した前後方向を規定し、基板ケース45AK10等を前方から見たときの上下左右方向を、基板ケース45AK10等の上下左右方向として説明する。

20

【0198】

基板ケース45AK10は、前方を構成する前ケース45AK20と、後方を構成する後ケース45AK30とが組み合わされて構成されている。基板ケース45AK10の内部には、CPU、ROM、コネクタ等の電子部品を搭載した基板45AK50、及びヒートシンク45AK40を収容するための収容空間が形成されている。

30

【0199】

前ケース45AK20は、例えば、熱可塑性を有する合成樹脂からなり、平面視して略長形状に形成されている。前ケース45AK20は、後方が開放された箱状をなしている。前ケース45AK20の上縁には、上方に突出した2つの突出部45AK21が形成されている。また、前ケース45AK20の下縁には、下方に突出した2つの突出部45AK22が形成されている。

【0200】

後ケース45AK30も前ケース45AK20と同様に、例えば、熱可塑性を有する合成樹脂からなり、平面視して略長形状に形成されている。後ケース45AK30は、後面を形成するベース板45AK30aと、ベース板45AK30aから前方に立設した上壁45AK30b、右壁45AK30c、下壁45AK30d、及び左壁45AK30eと、を有している。これにより、後ケース45AK30は、前方が開放された箱状をなしており、その収容部は前ケース45AK20のものよりも深い。後ケース45AK30の上壁45AK30bには、前ケース45AK20に形成された突出部45AK21が挿通される挿通孔45AK31aを有する係止部45AK31が2つ形成されている。また、後ケース45AK30の下壁45AK30dには、前ケース45AK20に形成された突出部45AK22が引掛けられる係止部45AK38(図33)が2つ形成されている。

40

【0201】

前ケース45AK20と後ケース45AK30とを組み合わせる場合には、まず、前ケース45AK20の突出部45AK21を、後ケース45AK30の挿通孔45AK31aに挿入する。そして、前ケース45AK20の下部を後ケース45AK30に押し付け

50

て、前ケース４５ＡＫ２０の突出部４５ＡＫ２２を後ケース４５ＡＫ３０の係止部４５ＡＫ３８に引掛ける。これにより、前ケース４５ＡＫ２０と後ケース４５ＡＫ３０とが組み合わされ、内部に基板４５ＡＫ５０等の収容空間が形成される。

【０２０２】

また、後ケース４５ＡＫ３０には、上壁４５ＡＫ３０ｂに複数の空気孔４５ＡＫ３２が形成され、下壁４５ＡＫ３０ｄに複数の空気孔４５ＡＫ３３（図３３）が形成されている。これにより、基板ケース４５ＡＫ１０には、上下方向に沿った空気の通り道が確保されている。また、後ケース４５ＡＫ３０のベース板４５ＡＫ３０ａには、基板４５ＡＫ５０の位置決めをするための４つの挿入凸部４５ＡＫ３６と、基板４５ＡＫ５０をねじ止めするためのねじ穴４５ＡＫ３７ａ～４５ＡＫ３７ｅと、ヒートシンク４５ＡＫ４０の四隅を抑えて位置決めするための４つの位置決め部４５ＡＫ３４と、４つの位置決め部４５ＡＫ３４に位置決めされたヒートシンク４５ＡＫ４０に当接して支持する６つの支持部４５ＡＫ３５と、が形成されている。

10

【０２０３】

挿入凸部４５ＡＫ３６は、ベース板４５ＡＫ３０ａの四隅に形成されている。挿入凸部４５ＡＫ３６のそれぞれは、基板４５ＡＫ５０に形成された挿入孔４５ＡＫ５０ａに挿入される円柱状の凸部である。

【０２０４】

４つの位置決め部４５ＡＫ３４のそれぞれは、アングル状をなしており、直交した面でヒートシンク４５ＡＫ４０の角部に当接することが可能なように配置されている。

20

【０２０５】

支持部４５ＡＫ３５は、図３３の拡大図に示すように、ベース板４５ＡＫ３０ａの切欠き４５ＡＫ３０ｆ内に配置されており、ベース板４５ＡＫ３０ａよりも前方に突出した突出部４５ＡＫ３５ａを有している。支持部４５ＡＫ３５は、一端のみがベース板４５ＡＫ３０ａに支持された片持ちの状態にある。そのため、支持部４５ＡＫ３５は、突出部４５ＡＫ３５ａに後方への応力が作用すると弾性変形して後方へと変位する。一方、突出部４５ＡＫ３５ａに後方への応力が作用しなくなると、支持部４５ＡＫ３５は前方へと戻り元の状態に復帰する。

【０２０６】

ヒートシンク４５ＡＫ４０は、例えば、伝熱性に優れたアルミニウムを加工してなる。ヒートシンク４５ＡＫ４０は、矩形状のベース板４５ＡＫ４１と、ベース板４５ＡＫ４１に立設した矩形状の５つのフィン４５ＡＫ４２とを備えている。フィン４５ＡＫ４２のそれぞれは上下方向に延び、左右方向に平行に配列されている。

30

【０２０７】

基板４５ＡＫ５０は、例えば、ＣＰＵ、ＲＯＭ、コネクタ等の各種電子部品が搭載されたプリント基板である。基板４５ＡＫ５０には、後ケース４５ＡＫ３０に形成された挿入凸部４５ＡＫ３６に対応する位置に設けられた４つの挿入孔４５ＡＫ５０ａと、基板４５ＡＫ５０を固定するためのねじ４５ＡＫ８１ａ～４５ＡＫ８１ｅが挿通されるねじ挿通孔４５ＡＫ５５ａ～４５ＡＫ５５ｅとが形成されている。

【０２０８】

40

さらに基板４５ＡＫ５０には、発熱性の電子部品４５ＡＫ６０と、非発熱性の電子部品４５ＡＫ５１及び電子部品４５ＡＫ５２と、が設けられている。電子部品４５ＡＫ６０、電子部品４５ＡＫ５１、及び電子部品４５ＡＫ５２は、矩形状をなしている。特に、電子部品４５ＡＫ６０は、略正形状をなしている。また、非発熱性の電子部品のうち、電子部品４５ＡＫ５２は、電子部品４５ＡＫ５１よりも高さが高い（厚みがある）。すなわち、図３２においては、電子部品４５ＡＫ５２は、電子部品４５ＡＫ５１よりも後方に大きく突出している。ここで、発熱性の電子部品とは、電子部品の誤動作を防止するために放熱対策が必要なほどの熱を発生させる電子部品のことをいう。一方、非発熱性の電子部品とは、放熱対策を行わなくてもよい程度しか熱を発生させない、あるいは全く熱を発生させない電子部品のことをいう。

50

【0209】

非発熱性の電子部品のうち、高さの低い電子部品45AK51は、発熱性の電子部品45AK60よりも上方に配置されている。非発熱性の電子部品のうち、高さの高い電子部品45AK52は、発熱性の電子部品45AK60の右方に配置されている。また、非発熱性の電子部品45AK51及び電子部品45AK52の向きは、平面視した場合に各辺が矩形状の基板45AK50の辺と平行となるように配置されている。一方、発熱性の電子部品45AK60は、平面視した場合に各辺が矩形状の基板45AK50の辺と平行とならないように配置されている。発熱性の電子部品45AK60には、該電子部品45AK60とヒートシンク45AK40との間に介在して、発せられて熱をヒートシンク45AK40に伝える熱伝導シート45AK70が貼付されている。熱伝導シート45AK70は、電子部品45AK60のおおよそ全体を覆う。

10

【0210】

熱伝導シート45AK70は、両面が粘着するタイプの公知の熱伝導シート、シリコン、非シリコン、あるいはセラミックを主原料とした柔軟な熱伝導シートから採用することができる。熱伝導シート45AK70は、電子部品45AK60とヒートシンク45AK40との間に介在して、両者を接着する。

【0211】

(ヒートシンク45AK40及び基板45AK50の取り付けについて)

次に、基板ケース45AK10に、ヒートシンク45AK40及び基板45AK50を取り付けるための手順について説明する。図34は、基板ケース45AK10にヒートシンク45AK40及び基板45AK50を取り付ける様子を取り付け順((a)~(b))で示した断面図である。また、図35は、図34に続いて基板ケース45AK10にヒートシンク45AK40及び基板45AK50を取り付ける様子を取り付け順((a)~(b))で示した断面図である。なお、図34及び図35に示す図は、図33中の断面線A-Aで切断した断面図である。

20

【0212】

図34(a)に示すように、まず、後ケース45AK30をテーブル等に載置し、ヒートシンク45AK40を後ケース45AK30に設置する。ヒートシンク45AK40は、フィン45AK42が上下方向に沿うように、図34(b)に示すように、ベース板45AK30aに形成された位置決め部45AK34に四隅を合わせて載置する。これにより、後ケース45AK30に対するヒートシンク45AK40の位置決めをすることができる。このとき、ヒートシンク45AK40のフィン45AK42b及びフィン45AK42dは、支持部45AK35の突出部45AK35aに当接した状態にある。

30

【0213】

続いて、図34(b)に示すように、電子部品45AK60に熱伝導シート45AK70を貼付した基板45AK50を、後ケース45AK30に設置する。その際、図33に示す基板45AK50に形成された挿入孔45AK50aに、後ケース45AK30に形成された挿入凸部45AK36を挿入して、図35(a)に示すように、基板45AK50を後ケース45AK30に載置する。このように、挿入孔45AK50aに挿入凸部45AK36が挿入されることにより、後ケース45AK30に対する基板45AK50の位置決めがされる。

40

【0214】

続いて、図35(a)に示すように、ねじ45AK81a~45AK81e(図35(a)では、ねじ45AK81eのみを図示)を基板45AK50に挿通し、対応するねじ孔45AK37a~45AK37eに締め付ける。これにより、支持部45AK35に支持されていたヒートシンク45AK40及び基板45AK50は、後ケース45AK30に向けて押し付けられる。これにより、図35(b)に示すように、支持部45AK35は弾性変形し、その先端は距離Lだけ後方に変位する。このように弾性変形した支持部45AK35は、当接するヒートシンク45AK40を前方に押圧する。一方、ねじ45AK81a~45AK81eは、ヒートシンク45AK40を介して前方に押圧されている

50

基板 45AK50 を押さえ込む。これにより、ヒートシンク 45AK40 と熱伝導シート 45AK70 とが密着するとともに、電子部品 45AK60 と熱伝導シート 45AK70 とが密着する。このような構成により、電子部品 45AK60 から発せられた熱は、熱伝導シート 45AK70 を介してヒートシンク 45AK40 に伝わり、ヒートシンク 45AK40 から放熱される。

【0215】

(特徴部 45AK の効果等について)

特徴部 45AK に係る遊技機の効果について、図面を参照しながら説明する。図 36 は、ヒートシンク 45AK40 と電子部品 45AK60 との関係を説明するための平面図である。また、図 37 は、基板ケース 45AK10 内における空気の流れを説明するための説明図である。なお、図 36 は、ヒートシンク 45AK40 をフィン 45AK42 側からみた図であるため、電子部品 45AK60 はかくれ線である破線で図示している。また、ヒートシンク 45AK40 と電子部品 45AK60 との間には、熱伝導シート 45AK70 が介在して熱を伝導させているが、便宜上、熱伝導シート 45AK70 の図示を省略して、電子部品 45AK60 の全面からヒートシンク 45AK40 に熱が伝導するものとする。なお、二点鎖線で示した電子部品 45AK61 は、電子部品 45AK60 と比較するために示した比較例である。

10

【0216】

図 36 に示すように、平面視した場合に、矩形状の電子部品 45AK60 は、その辺 45AK60a ~ 45AK60d が、矩形状のヒートシンクの辺 45AK40a ~ 45AK40d と平行とならないように配置されている。すなわち、各辺をヒートシンクの辺 45AK40a ~ 45AK40d と平行となるように配置した電子部品 45AK61 を、中心点 O を中心に所定角度 だけ回転させることで、電子部品 45AK60 の配置とすることができる。所定角度 は例えば略 45° である。なお、電子部品 45AK60 が略正方形状であるため、電子部品 45AK60 の対角線は上下左右方向を向く。電子部品 45AK60 をこのような配置とすることで、電子部品 45AK60 の頂点 45AK60f をフィン 45AK42b よりも右側 (図中左側) に、電子部品 45AK60 の頂点 45AK60e をフィン 45AK42d よりも左側 (図中右側) に配置することができる。一方、ヒートシンク 45AK40 と向きが一致するように配置された比較例の電子部品 45AK61 においては、いずれの部位も、フィン 45AK42b よりも右側 (図中左側) に、あるいはフィン 45AK42d よりも左側 (図中右側) に位置していない。これにより、電子部品 45AK60 は、フィン 45AK42b 及びフィン 45AK42d に多くの熱を伝えることができ、放熱する際にフィン 45AK42b とフィン 45AK42d とを有効利用することができる。これにより、電子部品 45AK60 から発生した熱の放熱効果を高めることができる。なお、上記では、ヒートシンク 45AK40 に対する電子部品 45AK60 の配置態様について記載したが、これは当然に、電子部品 45AK60 に対するヒートシンク 45AK40 の配置態様として記載したとしても技術的に同等である。

20

30

【0217】

また、電子部品 45AK60 から発せられた熱は、ヒートシンク 45AK40 に伝わって放熱されるものだけでなく、その一部は電子部品 45AK60 から直接上方に放熱される。このように電子部品 45AK60 から直接上方に放熱される量は、電子部品 45AK60 の左右方向の長さが長いほどより大きくなる。ここで、図 36 に示すように、電子部品 45AK60 の左右方向の幅 W1 は、比較例である電子部品 45AK61 の左右方向の幅 W2 よりも大きい。そのため、電子部品 45AK60 の配置とした方が、電子部品 45AK60 から発せられた熱をより多く直接上方に向けて放熱させることができる。これにより、電子部品 45AK60 から発生した熱の放熱効果を高めることができる。

40

【0218】

また、図 37 に示すように、後ケース 45AK30 の下部には空気が流入するための空気孔 45AK33 が形成され、後ケース 45AK30 の上部には空気を排出するための空気孔 45AK32 が形成されている。これにより、基板ケース 45AK10 内には、上下

50

方向に沿った空気の通り道が確保されている。空気孔 4 5 A K 3 3 から流入した空気（矢印 Y 1）は上方へと移動する。上方へと移動した空気は、やがて、ヒートシンク 4 5 A K 4 0 に形成されたフィン 4 5 A K 4 2 の間を通り抜ける（矢印 Y 2）。このときに、ヒートシンク 4 5 A K 4 0 の熱が奪われ、空気が暖められる。暖められた空気は、ヒートシンク 4 5 A K 4 0 の上方に配置された高さの低い電子部品 4 5 A K 5 1 の間を通り（矢印 Y 3）、あるいは、高さの低い電子部品 4 5 A K 5 1 の後方を通り（矢印 Y 4）、上方へと移動する。やがて上方へと移動した空気は、後ケース 4 5 A K 3 0 の上部に形成された空気孔 4 5 A K 3 2 から排出される（矢印 Y 5）。このように、ヒートシンク 4 5 A K 4 0 の上方に、高さの低い電子部品 4 5 A K 5 1 を配置することで、電子部品 4 5 A K 5 1 間だけでなく、電子部品 4 5 A K 5 1 の後方に空気を通すことができる。一方、高さの高い電子部品 4 5 A K 5 2 は、ヒートシンク 4 5 A K 4 0 の上方及び下方には配置せずに、右方（図中左側）に配置している。これにより、下方から上方へと移動する空気の流れを阻害することなく、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

10

【0219】

また、電子部品 4 5 A K 5 1 の長手方向を、上下方向に一致させていることにより、電子部品 4 5 A K 5 1 間を大きくとることができる。これにより、上方に移動する空気の流れを阻害することなく、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

20

【0220】

また、ヒートシンク 4 5 A K 4 0 を、左右方向に平行に配列されたフィン 4 5 A K 4 2 が上下方向を向くように配置している。これにより、下方から上方に向けて移動する空気を、上下方向に沿ったフィン 4 5 A K 4 2 の間に通すことができる。これにより、上方方向に移動する空気の流れを阻害することなく、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【0221】

また、電子部品 4 5 A K 6 0 とヒートシンク 4 5 A K 4 0 との間に介在した熱伝導シート 4 5 A K 7 0 を、両面が粘着する柔軟な熱伝導シートとしている。そのため、熱伝導シート 4 5 A K 7 0 を、電子部品 4 5 A K 6 0 とヒートシンク 4 5 A K 4 0 とに隙間なく密着させることができる。これにより、電子部品 4 5 A K 6 0 から発生した熱を、熱伝導シート 4 5 A K 7 0 を介してヒートシンク 4 5 A K 4 0 にスムーズに伝えることができる。

30

【0222】

また、後ケース 4 5 A K 3 0 には、発熱性の電子部品 4 5 A K 6 0 にヒートシンク 4 5 A K 4 0 を押圧する支持部 4 5 A K 3 5 が設けられている。これにより、ヒートシンク 4 5 A K 4 0 及び電子部品 4 5 A K 6 0 は熱伝導シート 4 5 A K 7 0 を押圧し、熱伝導シート 4 5 A K 7 0 に隙間なく密着する。これにより、電子部品 4 5 A K 6 0 から発生した熱を、熱伝導シート 4 5 A K 7 0 を介してヒートシンク 4 5 A K 4 0 にスムーズに伝えることができる。

【0223】

また、図 3 2、3 3 に示すように、基板 4 5 A K 5 0 は複数のねじ 4 5 A K 8 1 a ~ 4 5 A K 8 1 e によって後ケース 4 5 A K 3 0 に取り付けられる。複数のねじ 4 5 A K 8 1 a ~ 4 5 A K 8 1 e のうち、ねじ 4 5 A K 8 1 d 及びねじ 4 5 A K 8 1 e は、電子部品 4 5 A K 6 0 の近傍のねじ挿通孔 4 5 A K 5 5 d 及びねじ挿通孔 4 5 A K 5 5 e に挿通され、後ケース 4 5 A K 3 0 に締め付けられる。このように、電子部品 4 5 A K 6 0 の近傍で、ねじ 4 5 A K 8 1 d 及びねじ 4 5 A K 8 1 e を後ケース 4 5 A K 3 0 に締めつけることで、電子部品 4 5 A K 6 0 に接着されたヒートシンク 4 5 A K 4 0 を後ケース 4 5 A K 3 0 に向けて確実に押さえつけることができる。これにより、ヒートシンク 4 5 A K 4 0 と電子部品 4 5 A K 6 0 との接着を確実なものとするることができる。

40

【0224】

また、支持部 4 5 A K 3 5 は、ベース板 4 5 A K 3 0 a の切欠き 4 5 A K 3 0 f 内に配

50

置されており、支持部 45AK35 と切欠き 45AK30f との間には、若干の隙間 t (図 34(a)) が設けられている。この隙間 t から、ヒートシンク 45AK40 に伝わった熱を基板ケース 45AK10 の外部へ逃がすことができる。これにより、電子部品 45AK60 から発生した熱を効率的に放熱することができる。

【0225】

また、基板 45AK50 が後ケース 45AK30 に設置されていない場合、支持部 45AK35 は、突出部 45AK35a を除き後ケース 45AK30 のベース板 45AK30a と面一にある。一方、後ケース 45AK30 に基板 45AK50 が設置されると、支持部 45AK35 は、後方に撓んでベース板 45AK30a との間でずれが生じる。このように、支持部 45AK35 とベース板 45AK30a との間に生じるずれにより、隙間 t から熱を逃がしやすくすることができる。これにより、電子部品 45AK60 から発生した熱を効率的に放熱することができる。

【0226】

(その他の特徴部に関する説明)

例えば図 17 などに示した複数の電気部品を複数の信号配線により接続する配線のパターンは、主基板 11 や演出制御基板 12 といった制御基板に設けられることに代えて、あるいは制御基板に設けられるとともに、複数の制御基板どうしを接続する基板間の接続部材や、制御基板と他の電気部品とを接続する基板回路間の接続部材、複数の電気部品どうしを接続する回路間の接続部材、その他、これらの接続部材の一部または全部を組み合わせた複数の接続部材に、設けられてもよい。接続部材は、一部または全部がリジッドプリント配線板として構成されたものであってもよいし、一部または全部がフレキシブルプリント配線板として構成されたものであってもよい。こうした接続部材において、複数の信号配線が平行または略平行な第 1 形状となる平行配線部と、複数の信号配線のうち少なくとも 1 の信号配線が、他の信号配線と平行でない第 2 形状となる特定配線部とを含むように、配線のパターンが形成されてもよい。また、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となるように、配線のパターンが形成されてもよい。これにより、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

【0227】

接続部材は、例えば L 字形状といった、折り曲げ部を含む形状であってもよいし、折り曲げ部を含まない直線形状であってもよい。接続部材が折り曲げ部を含む形状である場合に、折り曲げ部は、所定角度を有する角形状であってもよいし、所定曲率を有する円弧形状であってもよい。配線のパターンは、接続部材の両面に形成されてもよいし、接続部材の片面に形成されてもよい。接続部材が多層プリント配線板として構成される場合に、配線のパターンは、接続部材の表面層に形成されてもよいし、接続部材の内部層に形成されてもよい。このような接続部材が用いられる場合に、複数の信号配線が平行配線部と特定配線部とを含むように形成されることにより、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

【0228】

接続部材は、例えばフレックスリジッド配線板といった、可撓性を有するフレックス部と、非可撓性のリジッド部とを含んで構成される場合に、フレックス部とは異なるリジッド部にて信号配線と接続されるように構成された回路部品を備えてもよい。これにより、回路部品の脱落を防止できる。また、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

【0229】

接続部材は、例えばフレキシブルプリント配線板あるいはフレックスリジッド配線板といった可撓性を有するフレックス部を含むように構成された場合には、例えば一面としての表面と、他面としての裏面との間に、信号配線を電氣的に接続可能なスルーホールあるいはビアといった貫通部が設けられてもよい。この場合に、フレックス部には貫通部が設けられないようにしてもよい。あるいは、フレックス部のうちでも接続時に折り曲げられ

る折り曲げ部に、貫通部が設けられないようにしてもよい。これにより、信号配線が断線する可能性を低減できる。また、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

【0230】

第1部品と第2部品とを複数の信号配線により電氣的に接続する配線のパターンは、第1部品と接続される場合に、複数の信号配線が第1配線間隔で接続され、第2部品と接続される場合に、複数の信号配線が第1配線間隔とは異なる第2配線間隔で接続されるように、形成されてもよい。このような配線のパターンは、複数の信号配線が第1配線間隔と第2配線間隔とを調整する間隔調整部を含むように形成されてもよい。また、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となるように、配線のパターンが形成されてもよい。これにより、配線間隔を調整可能として、複数の部品を適切に接続することができる。また、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

10

【0231】

第1部品と第2部品は、いずれもレセプタクルやコネクタといった配線接続部品であってもよいし、いずれもプロセッサやメモリといった電気部品であってもよいし、一方が配線接続部品であり他方が電気部品であってもよい。これにより、各種部品が接続される場合に、配線間隔を調整可能として、複数の部品を適切に接続することができる。また、配線のパターンを配置する接続部材における面積の増大が抑制されて、構成の小型化を図ることができる。

20

【0232】

(変形および応用に関する説明)

この発明は上記の実施の形態に限定されず、様々な変形および応用が可能である。例えばパチンコ遊技機1は、上記実施の形態で示した全ての技術的特徴を備えるものでなくてもよく、従来技術における少なくとも1つの課題を解決できるように、上記実施の形態で説明した一部の構成を備えたものであってもよい。例えば上記実施の形態で示した特徴のうちで、適切な基板構成を可能にする少なくとも1の特徴を備えたものであればよい。また、上記実施の形態では説明していない構成であっても、上記実施の形態で説明した構成を備える場合と同様または類似の課題に含まれる少なくとも1つの課題を解決し、あるいは上記実施の形態で説明した構成を備える場合と同様または類似の目的や作用効果に含まれる少なくとも1つの目的や作用効果を達成できるものであれば、上記実施の形態で説明した構成とともに、あるいは上記実施の形態で説明した構成に代えて、備えられているものであってもよい。

30

【0233】

上記実施の形態では、複数の電気部品を電氣的に接続する複数の信号配線のうち少なくとも1の信号配線が、直線形状および略直線形状とは異なる形状であって、他の信号配線と平行および略平行な形状とは異なる形状として、蛇行形状、ミアンダ形状、ジグザグ形状、折返し形状と称される形状となる部分を含むものとして説明した。これに対し、直線形状および略直線形状とは異なる形状や、他の信号配線と平行および略平行な形状とは異なる形状は、湾曲形状あるいは渦巻き形状といった、蛇行形状とは異なり信号配線の配線長を延長可能あるいは調整可能な任意の形状であればよい。複数の電気部品を電氣的に接続する複数の信号配線のうち少なくとも1の信号配線について、その配線長を延長可能な形状となる部分を含むことにより、複数の信号配線に含まれる各信号配線の配線長を同一または略同一とし、複数の信号配線で伝送される信号の遅延時間差を防止あるいは抑制できればよい。

40

【0234】

複数の信号配線により電氣的に接続される複数の電気部品は、主基板11に搭載されたRAM102およびCPU103に限定されず、パチンコ遊技機1などの遊技機が備える任意の電気部品であればよい。例えば複数の電気部品として、演出制御基板12に搭載された演出制御用CPU120およびRAM122が、複数の信号配線により電氣的に接続

50

され、複数の信号配線のうち少なくとも1の信号配線が、直線形状および略直線形状とは異なる形状であって、他の信号配線と平行および略平行な形状とは異なる形状となるように、配線のパターンが形成されてもよい。この場合に、演出制御用CPU120は、パチンコ遊技機1における演出の制御に関して、所定の処理を実行可能に構成された電気部品であり、RAM122は演出制御用CPU120による処理の実行に関する情報を記憶可能に構成された電気部品である。あるいは、上記実施の形態におけるRAM102に代えてROM101といった、CPU103による処理の実行に関する情報を記憶可能な電気部品であってもよい。あるいは、演出制御用CPU120に代えて表示制御部123が備えるグラフィックスプロセッサといった、演出制御用CPU120とは異なる演出に関する処理を実行可能な電気部品であってもよい。さらに、RAM122に代えてROM121といった、演出制御用CPU120による処理の実行に関する情報を記憶可能な電気部品であってもよい。また、RAM122に代えて画像データメモリといった、演出制御用CPU120あるいは表示制御部123のグラフィックスプロセッサによる処理の実行に関する情報を記憶可能な電気部品であってもよい。

10

20

30

40

50

【0235】

演出制御基板12は、上記実施の形態における主基板11と同様に、多層配線基板として構成されてもよい。上記実施の形態における複数の信号配線は、例えば演出制御基板12に搭載された演出制御用CPU120および表示制御部123が備えるグラフィックスプロセッサといった、複数の処理装置が電氣的に接続されるように、配線のパターンが形成されたものであってもよい。あるいは、複数の信号配線は、表示制御部123が備えるグラフィックスプロセッサと、映像信号用の入出力ポートといった、複数の電気部品が電氣的に接続されるように、配線のパターンが形成されたものであってもよい。このような複数の電気部品が接続される複数の信号配線には、例えばフィルタ回路やバッファ回路といった、複数の電気部品とは異なる任意の電気回路が介在するように、配線のパターンが形成されたものであってもよい。複数の信号配線では、例えば画像表示装置5におけるR（赤）、G（緑）、B（青）の表示色について、それぞれのレベル（RGB値）を示すデジタル映像信号が、パラレル信号方式で伝送されてもよい。あるいは、複数の信号配線では、遊技の制御や演出の制御に関する信号が、例えばLVDS（Low Voltage Differential Signal）方式といったパラレル信号方式で伝送されてもよい。これらのパラレル信号方式では、複数の信号配線において同期した信号伝送が要求されることがある。そこで、上記実施の形態のように、蛇行形状などの形状となる部分が設けられるように配線のパターンを形成することにより、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となり、複数の信号配線で伝送される信号の遅延時間差を減少させることができる。

【0236】

なお、パラレル信号方式で伝送される信号に限定されず、例えば画像表示装置5に供給される映像信号や、スピーカ8L、8R、遊技効果ランプ9、演出用モータ60および演出用LED61といった演出用の電気部品に供給される制御信号が、シリアル信号方式で伝送される場合に、クロック信号を伝送するための信号配線と、データ信号を伝送するための信号配線とが、上記実施の形態における複数の信号配線に含まれてもよい。さらに、映像信号や制御信号がシリアル信号方式で伝送される場合に、差動信号伝送方式により信号を伝送するための信号配線が、上記実施の形態における複数の信号配線に含まれてもよい。

【0237】

例えば配線のパターン30AK10Dが構成する信号配線のように、複数の電気部品における接続端子間の距離が他の信号配線よりも長い信号配線についても、直線形状および略直線形状とは異なる形状であり、他の信号配線と平行および略平行な形状とは異なる形状となる部分が含まれるように、配線のパターンが形成されてもよい。複数の電気部品における接続端子間の距離が他の信号配線よりも短い信号配線であっても、基板上における配線パターンの設計によっては、配線長が他の信号配線よりも長くなることがある。この

ような場合に、複数の信号配線のうち蛇行形状などの形状となる部分が含まれる信号配線と、そのような部分が含まれない信号配線との選択は、基板上における配線パターンの設計に応じて任意に変更されてもよい。

【0238】

配線のパターンにより構成される複数の信号配線は、配線長が互いに同一または略同一に形成されたものに限定されず、遅延時間差（スキュー）を調整可能な任意の構成と組み合わせ形成されたものであってもよい。例えば複数の信号配線のうち、1の信号配線に対応して配置された誘電体の比誘電率を、他の信号配線に対応して配置された絶縁体などの比誘電率とは異ならせることにより、信号の伝播速度を変化させることにより、各信号配線における遅延時間差（スキュー）を調整可能に構成されたものと組み合わせ、少なくとも1の信号配線が直線形状および略直線形状の第1形状とは異なる第2形状となる第2形状部を含むものであってもよい。

10

【0239】

上記実施の形態では、図37に示すように、上下左右方向に辺を傾斜させて配置した電子部品は、発熱性の電子部品45AK60と、電子部品45AK60の周辺に設けられた電子部品45AK62である。しかしながら、発熱性の電子部品45AK60のみを傾斜させた配置とし、その他の電子部品は傾かせない配置としてもよい。また、電子部品45AK60の全てを傾かせる配置としてもよい。

【0240】

また、発熱性の正形状の電子部品に対するヒートシンクの傾斜角度は、45°に限定されない。すなわち、電子部品と接触した範囲をフィンの配列方向において十分に確保できるヒートシンクの配置であれば、傾斜角度の程度は特に限定されない。

20

【0241】

また、発熱性の電子部品の形状は、略正方形である必要はなく、長形状であってもよい。長形状の電子部品を採用する場合であっても、電子部品の対角線が延びる向きに対して、フィンが配列された方向が一致するようにヒートシンクを配置することで、電子部品から発せられた熱の放熱効果を高めることができる。

【0242】

また、発熱性の電子部品に貼付された熱伝導シートは、電子部品から発せられた熱を伝導するに十分な範囲に設けられていればよい。例えば、電子部品の全体を覆う範囲に設けてもよいし、発熱する範囲のみ（電子部品の一部の範囲のみ）に設けるようにしてもよい。なお、熱伝導シートは、電子部品の全体を覆う場合に設ける場合であっても基板の配線と接触しない大きさとするのが好ましい。

30

【0243】

（他の実施形態1について）

図38は、他の実施形態1に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。なお、他の形態に関する以下の説明では、上記の形態と異なる点を中心に説明する。なお、上記形態と同一の部材については、同一の符号を付すものとし、その説明は省略する。図38に示すように、後ケース45AK130には、図33に示す支持部45AK35の代わりに、ヒートシンク45AK40のフィン45AK42と当接し支持するばね45AK135が設けられている。ばね45AK135は、圧縮コイルばねであるが、その他、ばね座金等の板ばねを採用することができる。また、後ケース45AK130には、ヒートシンク45AK40の熱を外部に放出するための複数の空気孔45AK138が形成されている。なお、ヒートシンク45AK40及び基板45AK50の後ケース45AK130の取り付けかたについては、上記の形態と同様である。すなわち、ヒートシンク45AK40を位置決め部45AK134に合わせて載置する。このとき、ばね45AK135上にはフィン45AK42が載せられる。続いて、熱伝導シート45AK70が電子部品45AK60に貼付された基板45AK50を、挿入凸部45AK136に差し込むことで位置合わせをして、ヒートシンク45AK40上に載置する。続いて、ねじ45AK81eを基板45AK50に挿通して、ねじ孔45AK

40

50

37eに締結する。これにより、ばね45AK135は、フィン45AK42に押圧されて縮むとともに、フィン45AK42を基板45AK50に向けて押圧する。これにより、熱伝導シート45AK70を、ヒートシンク45AK40及び電子部品45AK60に密着させることができる。

【0244】

(他の実施形態2について)

また、図39は、他の実施形態2に係る遊技機の基板ケースにヒートシンク及び基板を取り付ける様子を示した断面図である。図39に示すように、後ケース45AK230には、上記実施形態とは異なり、支持部45AK35(図33)やばね45AK135(図38)のようなフィン45AK242を支持する部材は設けられていない。なお、後ケース45AK230には、ヒートシンク45AK240の熱を外部に放出するための複数の空気孔45AK238が形成されている。

【0245】

基板45AK250には、ねじ45AK251を通すためのねじ挿通孔45AK252が形成されている。また、ヒートシンク45AK240には、ねじ45AK251を締めつけるためのねじ孔45AK243が形成されている。ねじ45AK251を、基板45AK250に形成されたねじ挿通孔45AK252に挿通し、ヒートシンク45AK240に形成されたねじ孔45AK243に締め付けることにより、ヒートシンク45AK240と基板45AK250とを一体化することができる。この時、ねじ45AK251を十分に締め付けることにより、ヒートシンク45AK240が基板45AK250側に引き寄せられる。これにより、熱伝導シート45AK270を、ヒートシンク45AK240及び電子部品45AK260に密着させることができる。

【0246】

レセプタクルKRE1は、演出制御基板12の基板上にて表面実装されるものに限定されず、例えば主基板11の基板上といった、任意の基板上にて表面実装されるものであればよい。各種の電源電圧は、演出制御基板12に供給されるものに限定されず、例えば主基板11あるいは払出制御基板といった、任意の制御基板に供給されるものであってもよい。各種の電気回路や電気部品も、演出制御基板12に配置されるものに限定されず、例えば主基板11あるいは払出制御基板といった、任意の制御基板に配置されるものであってもよい。

【0247】

この発明は、パチンコ遊技機1に限らずスロットマシンなどにも適用できる。スロットマシンは、例えば複数種類の識別情報となる図柄の可変表示といった所定の遊技を行い、その遊技結果に基づいて所定の遊技価値を付与可能となる任意の遊技機であり、より具体的に、1ゲームに対して所定の賭数(メダル枚数またはクレジット数)を設定することによりゲームが開始可能になるとともに、各々が識別可能な複数種類の識別情報(図柄)を可変表示する可変表示装置(例えば複数のリールなど)の表示結果が導出表示されることにより1ゲームが終了し、その表示結果に応じて入賞(例えばチェリー入賞、スイカ入賞、ベル入賞、リプレイ入賞、BB入賞、RB入賞など)が発生可能とされた遊技機である。このようなスロットマシンにおいて、遊技制御を行うための遊技制御用マイクロコンピュータを含めたハードウェア資源と、所定の処理を行うソフトウェアとが協働することにより、上記実施の形態で示されたパチンコ遊技機1が有する特徴の全部または一部を備えるように構成されていればよい。

【0248】

その他にも、遊技機の装置構成や各種の動作などは、この発明の趣旨を逸脱しない範囲で、任意に変更および修正が可能である。加えて、この発明の遊技機は、入賞の発生に基づいて所定数の遊技媒体を景品として払い出す払出式遊技機に限定されるものではなく、遊技媒体を封入し入賞の発生に基づいて得点を付与する封入式遊技機にも適用することができる。スロットマシンは、遊技用価値としてメダル並びにクレジットを用いて賭数が設定されるものに限定されず、遊技用価値として遊技球を用いて賭数を設定するスロットマ

シンや、遊技用価値としてクレジットのみを使用して賭数を設定する完全クレジット式のスロットマシンであってもよい。

【0249】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0250】

(課題解決手段および効果に関する説明)

以上説明したように、本願に係るパチンコ遊技機1などの遊技機では、レセプタクルKRE1のような配線接続装置において、信号端子となる端子TA02の両側を挟む位置で、一对の接地端子となる端子TA01、TA03が演出制御基板12の基板上に表面実装されることにより、適切な基板構成が可能になる。

10

【0251】

端子TA01、TA03がダミーパッドDP1、DP2に接合され、端子TA01～TA03の先端部が基板ケース800のカバー部材802に被覆されることにより、適切な基板構成が可能になる。

【0252】

レセプタクルKRE1には、ダミーパッドDP3、DP4に接合される固定用金具SS01、SS02が側面PL2の側に設けられることにより、適切な基板構成が可能になる。

20

【0253】

開口領域836aにおける内周壁面836bとレセプタクルKRE1との間隔は、部品収容部802aに近い側の開口幅W2が遠い側の開口幅W1よりも広く形成されることにより、適切な基板構成が可能になる。

【0254】

レセプタクルKRE1の端子TA01～TA03は、それぞれ開口領域836aにて基板ケース800のカバー部材802により被覆されず露出する露出部と基板ケース800のカバー部材802により被覆されて露出しない被覆部とが形成されることにより、適切な基板構成が可能になる。

30

【0255】

レセプタクルKRE1の端子TA01～TA03が表面実装された実装位置は開口周縁部840により被覆され、開口周縁部840と演出制御基板12の基板面とが実装位置に近接するスペースSP1を形成することにより、適切な基板構成が可能になる。

【0256】

あるいは、演出制御基板12では直流34Vの電源電圧VSL2がそのまま電源電圧VSLとして出力され、ドライバ基板19にてフィルタ回路511にを入力して電圧を安定化することにより、適切な基板構成が可能になる。

【0257】

直流34Vの電源電圧VSLを供給する電源ラインLSLにはフィルタ回路が介在しないことにより、適切な基板構成が可能になる。

40

【0258】

レセプタクルKRE2において、フィルタ回路131a～131cのいずれかに接続される端子TA15～TA24、TA27、TA28の端子数が、フィルタ回路に接続されない端子TA13、TA14の端子数よりも多くなることにより、適切な基板構成が可能になる。

【0259】

フィルタ回路131a～131cのいずれかに接続される端子TA15～TA24、TA27、TA28は複数種類の電源電圧を供給可能であり、演出制御基板12ではフィルタ回路に接続されない端子TA13、TA14は一種類の電源電圧を供給可能であり、端

50

子 T A 1 3、T A 1 4 は端子 T A 1 5 ~ T A 2 4 などよりも外側に配置されていることにより、適切な基板構成が可能になる。

【 0 2 6 0 】

電源電圧端子である端子 T A 1 3 ~ T A 2 4、T A 2 7、T A 2 8 は、接地端子である端子 T A 1 1、T A 1 2 と、接地端子である端子 T A 2 9、T A 3 0 との間に配置されていることにより、適切な基板構成が可能になる。

【 0 2 6 1 】

レセプタクル K R E 2 では、第 2 電源電圧端子に含まれる端子 T A 1 3、T A 1 4 と、第 1 電源電圧端子に含まれる端子 T A 1 5 ~ T A 2 4 とが、第 1 接地端子に含まれる端子 T A 1 1、T A 1 2 と、第 2 接地端子に含まれる端子 T A 2 5、T A 2 6 との間に配置され、第 1 電源電圧端子に含まれる端子 T A 2 7、T A 2 8 が、第 2 接地端子に含まれる端子 T A 2 5、T A 2 6 と、第 3 接地端子に含まれる端子 T A 2 9、T A 3 0 との間に配置されることにより、適切な基板構成が可能になる。

10

【 0 2 6 2 】

あるいは、演出制御基板 1 2 において、1 の電源電圧 V D D 2 を、特定の電気部品を駆動するための電源電圧 V D L と、増幅回路 5 2 1 に供給するための電源電圧 V D S とに分岐した後に、フィルタ回路 1 3 1 a を用いて安定化した電源電圧 V D S を増幅回路 5 2 1 に供給することにより、適切な基板構成が可能になる。

【 0 2 6 3 】

フィルタ回路 1 3 1 a から増幅回路 5 2 1 までの配線長 L L 2 を、分岐点 D B 1 にて電源電圧 V D L が分岐されてからフィルタ回路 1 3 1 a に入力するまでの配線長 L L 1 よりも短くすることにより、適切な基板構成が可能になる。

20

【 0 2 6 4 】

あるいは、ノイズ防止回路 1 3 5 a、1 3 5 b では、ノイズ防止回路 1 3 5 c とは異なる回路素子である抵抗を用いることにより、適切な基板構成が可能になる。

【 0 2 6 5 】

ノイズ防止回路 1 3 5 a、1 3 5 b はモータや L E D など特定の電気部品を駆動するための電源電圧に対応して設けられ、ノイズ防止回路 1 3 5 c は C P U や R O M など特定の電気回路を駆動するための電源電圧に対応して設けられることにより、適切な基板構成が可能になる。

30

【 0 2 6 6 】

あるいは、降圧コンバータ回路 1 3 2 では、フィルタ回路 1 3 1 c により安定化した電源電圧 V D D 3 が入力されて、直流 1 . 0 5 V の電源電圧と、直流 3 . 3 V の電源電圧とを出力し、レギュレータ回路 1 3 3 では、直流 3 . 3 V の電源電圧が入力されて、直流 1 . 5 V の電源電圧を出力することにより、適切な基板構成が可能になる。

【 0 2 6 7 】

降圧コンバータ回路 1 3 2 に供給される電圧と同一または略同一の電源電圧 V D C は、電源監視回路 1 4 0 に供給されることにより、適切な基板構成が可能になる。

【 0 2 6 8 】

降圧コンバータ回路 1 3 2 から出力された直流 1 . 0 5 V の電源電圧は、例えば表示制御部 1 2 3 のグラフィックスプロセッサといった、特定のマイクロプロセッサに供給されることにより、適切な基板構成が可能になる。

40

【 0 2 6 9 】

降圧コンバータ回路 1 3 2 から出力された直流 3 . 3 V の電源電圧は、例えば R O M 1 2 1 に供給され、レギュレータ回路 1 3 3 から出力される直流 1 . 5 V の電源電圧により駆動する R A M 1 2 2 などの電気部品よりも先に起動可能となることにより、適切な基板構成が可能である。

【 0 2 7 0 】

レギュレータ回路 1 3 3 から出力された直流 1 . 5 V の電源電圧は、例えば R A M 1 2 2 といった、演出制御基板 1 2 とは異なる基板として構成されたものに供給されることにより、適切な基板構成が可能になる。

50

より、適切な基板構成が可能になる。

【0271】

(特徴部30AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、パターンは、例えば領域30AK10Rなど、複数の信号配線が平行または略平行な第1形状となる平行配線部と、例えば領域30AK11Rなど、複数の信号配線のうち少なくとも1の信号配線が、他の信号配線と平行ではない第2形状となる特定配線部とを含み、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となる。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

10

【0272】

例えば配線のパターン30AK10Dが構成する信号配線など、第2形状を含まない信号配線は、複数の電気部品における接続端子間の距離が、例えば配線のパターン30AK11D~30AK13Dが構成する信号配線など、第2形状を含む信号配線よりも長くてもよい。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化するために適切な基板構成が可能になる。

【0273】

例えばスペース領域30AK0SPなど、第2形状となる信号配線に近接する所定領域には、導体が設けられていなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

20

【0274】

基板には、例えばスルーホール30AK1H、30AK2Hなど、基板の一面に設けられた信号配線と基板の他面に設けられた信号配線とを電気的に接続可能なスルーホールが設けられ、複数の信号配線に含まれる各信号配線の配線長は、スルーホールにより接続された信号配線について、スルーホールの長さを含めて同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0275】

基板は、例えば表面層30AK1S、グランド層30AK1L、電源層30AK2L、配線層30AK3L、電源層30AK4L、裏面層30AK2Sなど、複数の層を含み、複数の層のうち第2形状となる信号配線が設けられる層に隣接するグランド層30AK1Lなどの導体層では、信号の伝送が行われなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

30

【0276】

複数の電気部品として、例えばCPU103など、所定の処理を実行可能な処理手段と、例えばRAM102など、処理の実行に関する情報を記憶可能な記憶手段とが接続されてもよい。これにより、複数の電気部品として処理手段や記憶手段に接続された複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0277】

あるいは、例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、パターンは、例えば領域30AK10Rなど、複数の信号配線が平行または略平行な第1形状となる平行配線部と、例えば領域30AK11Rなど、複数の信号配線が第1形状とは異なる第2形状となる特定配線部とを含み、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

40

【0278】

あるいは、例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図17

50

に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線により R A M 1 0 2 や C P U 1 0 3 などの複数の電気部品が接続された主基板 1 1 などの基板を備え、パターンは、例えば配線のパターン 3 0 A K 1 0 D など、複数の信号配線のうち少なくとも 1 の信号配線が、直線形状または略直線形状を含む第 1 形状となる第 1 パターンと、例えば配線のパターン 3 0 A K 1 1 D ~ 3 0 A K 1 3 D など、複数の信号配線のうち第 1 パターンに含まれない他の信号配線が、第 1 形状とは異なる第 2 形状となる第 2 パターンとを含み、第 1 パターンおよび第 2 パターンは、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【 0 2 7 9 】

あるいは、例えばパチンコ遊技機 1 など、遊技が可能な遊技機であって、例えば図 1 7 に示すように、複数の信号配線を構成するパターンが形成され、複数の信号配線により R A M 1 0 2 や C P U 1 0 3 などの複数の電気部品が接続された主基板 1 1 などの基板を備え、パターンは、複数の信号配線のうち少なくとも 1 の信号配線が、区間 3 0 A K 0 S C などの所定区間を最短または略最短の距離で接続する配線のパターン 3 0 A K 1 0 D、3 0 A K 1 1 D などの第 1 パターンと、複数の信号配線のうち第 1 パターンに含まれない他の信号配線が、所定区間を第 1 パターンよりも長い距離で接続する配線のパターン 3 0 A K 1 2 D、3 0 A K 1 3 D などの第 2 パターンとを含み、第 1 パターンおよび第 2 パターンは、複数の信号配線に含まれる各信号配線の配線長が、同一または略同一となってもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【 0 2 8 0 】

第 1 パターンは、複数の電気部品における接続端子間の距離が、第 2 パターンよりも長くてもよい。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化するために適切な基板構成が可能になる。

【 0 2 8 1 】

例えばスペース領域 3 0 A K 0 S P など、第 2 パターンに近接する所定領域には、導体が設けられていなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

【 0 2 8 2 】

基板は、例えば表面層 3 0 A K 1 S、グランド層 3 0 A K 1 L、電源層 3 0 A K 2 L、配線層 3 0 A K 3 L、電源層 3 0 A K 4 L、裏面層 3 0 A K 2 S など、複数の層を含み、複数の層のうち第 2 パターンに含まれる信号配線が設けられる層に隣接するグランド層 3 0 A K 1 L などの導体層では、信号の伝送が行われなくてもよい。これにより、複数の信号配線での電磁波ノイズによる電磁妨害が防止あるいは抑制される適切な基板構成が可能になる。

【 0 2 8 3 】

(特徴部 4 2 A K の課題解決手段および効果に関する説明)

例えばパチンコ遊技機 1 など、遊技が可能な遊技機であって、例えば図 2 5 (A) に示すように、複数の信号配線を構成するパターンとして、例えば配線の第 1 パターン 4 2 A K 1 0 と配線の第 2 パターン 4 2 A K 1 1 などの第 1 パターンと第 2 パターンとが形成され、複数の信号配線により R A M 1 0 2 や C P U 1 0 3 などの複数の電気部品が接続された主基板 1 1 などの基板を備え、第 1 パターンおよび第 2 パターンのうち一方のパターンにより構成される信号配線が、例えば第 1 形状部 4 2 A K 1 0 L など、直線または略直線の第 1 形状となる第 1 形状部に対応して、第 1 パターンおよび第 2 パターンのうち他方のパターンにより構成される信号配線が、例えば第 2 形状部 4 2 A K 1 1 M など、第 1 形状とは異なる第 2 形状となる第 2 形状部を含み、例えば第 1 形状部 4 2 A K 1 1 L など、他方のパターンにより構成される信号配線における第 1 形状部に対応して、例えば第 2 形状部 4 2 A K 1 0 M など、一方のパターンにより構成される信号配線が第 2 形状部を含む。これにより、配線のパターンを配置する基板面積の増大が抑制されて、基板を小型化する

10

20

30

40

50

ために適切な基板構成が可能になる。

【0284】

第1パターンと第2パターンは、各信号配線の配線長が同一または略同一となるように形成されていてもよい。これにより、複数の信号配線で伝送される信号の遅延時間差を減少させる適切な基板構成が可能になる。

【0285】

例えば図26に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とで異なる方向に形成されてもよい。これにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

10

【0286】

例えば図27に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とで異なる配線幅に形成されてもよい。これにより、各信号配線における特性インピーダンスを容易に調整して、電気信号の種類などに応じた適切な伝送が可能になる。

【0287】

例えば図28(A)に示すように、第2形状部は、第1パターンにより構成される信号配線と第2パターンにより構成される信号配線とが平行または略平行に形成される平行配線部を含んでもよい。これにより、基板面における配線のパターン設計を容易かつ柔軟に行うことができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

20

【0288】

例えば図29(A)および図29(B)に示すように、第1パターンまたは第2パターンにより構成される信号配線における第2形状部にて、他のパターンにより構成される信号配線と接続されるように実装された回路部品42AK1Rなどの回路部品を備えてもよい。これにより、信号配線における伝送特性などを適切に調整することができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

【0289】

例えば図29(A)に示すように、第1パターンまたは第2パターンにより構成される信号配線における第2形状部とは異なる第1形状部42AK52Lなどの配線部に接続されるように実装された回路部品42AK2Rなどの回路部品を備えてもよい。これにより、信号配線における伝送特性などを適切に調整することができ、配線のパターンを配置する基板面積の増大が抑制されて、基板の小型化を図ることができる。

30

【0290】

(特徴部43AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図30に示すように、複数の信号配線を構成するパターンとして、例えば配線の第1パターン43AK10と配線の第2パターン43AK11などの第1パターンと第2パターンとが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、第1パターンおよび第2パターンのうち一方のパターンにより構成される信号配線が、例えば第1形状部43AK10L、43AK11Lなど、直線または略直線の第1形状となる第1形状部に対応して、第1パターンおよび第2パターンのうち他方のパターンにより構成される信号配線が、例えば第2形状部43AK10M、43AK11Mなど、第1形状とは異なる第2形状となる第2形状部を含み、例えばテストポイント43AK10P、43AK11Pなど、第2形状部に接続確認用の特定導体部が設けられている。これにより、配線のパターンを適切に配置でき、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

40

【0291】

特定導体部は、例えばはんだ、あるいは銅箔などの金属材料を用いて形成され、例えば図30に示す配線幅W5<直径W6のように、第1パターンまたは第2パターンにより構

50

成される信号配線の配線幅よりも広くなるように形成されていてもよい。これにより、信号配線の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

【0292】

基板は、例えば図31に示す表面層44AK1S、グランド層44AK1L、電源層44AK2L、配線層44AK3L、電源層44AK4L、裏面層44AK2Sなど、複数の層を含み、特定導体部は、複数の層のうち特定導体部が設けられる層とは異なる導体層と、例えばスルーホール44AK1H、44AK2Hなどのスルーホールにより接続されてもよい。これにより、信号配線や導体層の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

10

【0293】

(特徴部44AKの課題解決手段および効果に関する説明)

例えばパチンコ遊技機1など、遊技が可能な遊技機であって、例えば図30に示すように、複数の信号配線を構成するパターンとして、例えば配線の第1パターン43AK10と配線の第2パターン43AK11などの第1パターンと第2パターンとが形成され、複数の信号配線によりRAM102やCPU103などの複数の電気部品が接続された主基板11などの基板を備え、第1パターンおよび第2パターンのうち一方のパターンにより構成される信号配線が、例えば第1形状部43AK10L、43AK11Lなど、直線または略直線の第1形状となる第1形状部に対応して、第1パターンおよび第2パターンのうち他方のパターンにより構成される信号配線が、例えば第2形状部43AK10M、43AK11Mなど、第1形状とは異なる第2形状となる第2形状部を含み、例えば図31に示す表面層44AK1Sなど、基板の一面に、例えば配線のパターン44AK10P、44AK11Pにより構成される信号配線などの第2形状部を含む信号配線が設けられ、例えば裏面層44AK2Sなど、基板の他面に、例えばテストポイント44AK11TPなど、接続確認用の特定導体部が設けられている。これにより、信号配線や導体層の電気特性検査を容易に行うことができ、配線のパターンを適切に配置するとともに、各種の構造物を適切に配置して、基板面積の増大が抑制され、基板の小型化を図ることができる。

20

【0294】

(特徴部45AKの課題解決手段および効果に関する説明)

図36に示すように、平面視した場合に、矩形状の電子部品45AK60は、その辺45AK60a~45AK60dが、矩形状のヒートシンクの辺45AK40a~45AK40dと平行とならないように配置されている。これにより、電子部品45AK60から発生した熱の放熱効果を高めることができる。

30

【0295】

各辺をヒートシンクの辺45AK40a~45AK40dと平行となるように配置した電子部品45AK61を、中心点Oを中心に所定角度だけ回転させることで、電子部品45AK60の配置とすることができる。所定角度は例えば略45°である。これにより、電子部品45AK60から発生した熱の放熱効果を高めることができる。

40

【0296】

ヒートシンク45AK40を、左右方向に平行に配列されたフィン45AK42が上下方向を向くように配置している。これにより、下方から上方に向けて移動する空気を、上下方向に沿ったフィン45AK42の間に通すことができ、上方向に移動する空気の流れを阻害することなく、電子部品45AK60から発生した熱の放熱効果を高めることができる。

【0297】

電子部品45AK60とヒートシンク45AK40との間に介在した熱伝導シート45AK70を、両面が粘着する柔軟な熱伝導シートとしている。これにより、電子部品45AK60から発生した熱を、熱伝導シート45AK70を介してヒートシンク45AK4

50

0 にスムーズに伝えることができ、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【 0 2 9 8 】

後ケース 4 5 A K 3 0 には、発熱性の電子部品 4 5 A K 6 0 にヒートシンク 4 5 A K 4 0 を押圧する支持部 4 5 A K 3 5 が設けられている。これにより、電子部品 4 5 A K 6 0 から発生した熱を、熱伝導シート 4 5 A K 7 0 を介してヒートシンク 4 5 A K 4 0 にスムーズに伝えることができ、電子部品 4 5 A K 6 0 から発生した熱の放熱効果を高めることができる。

【 符号の説明 】

【 0 2 9 9 】

10

1 ... パチンコ遊技機
1 1 ... 主基板
1 2 ... 演出制御基板
1 3 ... 音声制御基板
1 9 ... ドライバ基板
1 2 0 ... 演出制御用 C P U
1 2 1 ... R O M
1 2 2 ... R A M
1 2 3 ... 表示制御部
1 3 1 a ~ 1 3 1 c 、 5 1 1 ... フィルタ回路

20

1 3 2 ... 降圧コンバータ回路
1 3 3 ... レギュレータ回路
1 4 0 ... 電源監視回路
5 2 1 ... 増幅回路
8 0 0 ... 基板ケース
8 0 2 ... カバー部材
K R E 1 ~ K R E 4 ... レセプタクル
3 0 A K 1 0 G 、 3 0 A K 1 1 G 、 3 0 A K 2 0 G ... グランド導体
3 0 A K 0 1 R 、 3 0 A K 1 0 R 、 3 0 A K 1 1 R 、 3 0 A K 1 2 R 、
3 0 A K 2 0 R ... 領域

30

3 0 A K 0 S C ... 区間
3 0 A K 1 0 D ~ 3 0 A K 1 3 D 、 3 0 A K 1 0 C K 、 3 0 A K 1 0 C S 、
3 0 A K 1 0 R S 、 3 0 A K 1 0 A ~ 3 0 A K 1 4 A 、 3 0 A K 1 0 P 、
3 0 A K 1 1 P 、 3 0 A K 2 0 P ... 配線のパターン
3 0 A K 1 S ... 表面層
3 0 A K 2 S ... 裏面層
3 0 A K 1 L ... グランド層
3 0 A K 2 L 、 3 0 A K 4 L ... 電源層
3 0 A K 3 L ... 配線層

40

3 0 A K 1 H 、 3 0 A K 2 H ... スルーホール
4 2 A K 1 0 ~ 4 2 A K 1 3 、 4 2 A K 2 0 ~ 4 2 A K 2 6 、
4 2 A K 3 0 ~ 4 2 A K 3 7 、 4 2 A K 4 0 ~ 4 2 A K 4 3
4 2 A K 5 0 ~ 4 2 A K 5 3 、 4 3 A K 1 0 、 4 3 A K 1 1 、
4 4 A K 1 0 P 、 4 4 A K 1 1 P 、 4 4 A K 2 0 P ... 配線のパターン
4 2 A K 1 0 L ~ 4 2 A K 1 3 L 、 4 2 A K 5 1 L 、 4 2 A K 5 2 L ... 第 1 形状部
4 2 A K 1 0 M ~ 4 2 A K 1 3 M 、 4 2 A K 2 0 M ~ 4 2 A K 2 2 M 、
4 2 A K 2 3 M 1 、 4 2 A K 2 3 M 2 、 4 2 A K 2 4 M 、 4 2 A K 2 5 M 、
4 2 A K 2 6 M 1 、 4 2 A K 2 6 M 2 、 4 2 A K 3 0 M ~ 4 2 A K 3 7 M 、
4 2 A K 5 1 M 、 4 2 A K 5 2 M ... 第 2 形状部
4 2 A K 5 1 M 1 ~ 4 2 A K 5 1 M 3 ... 折返し部

50

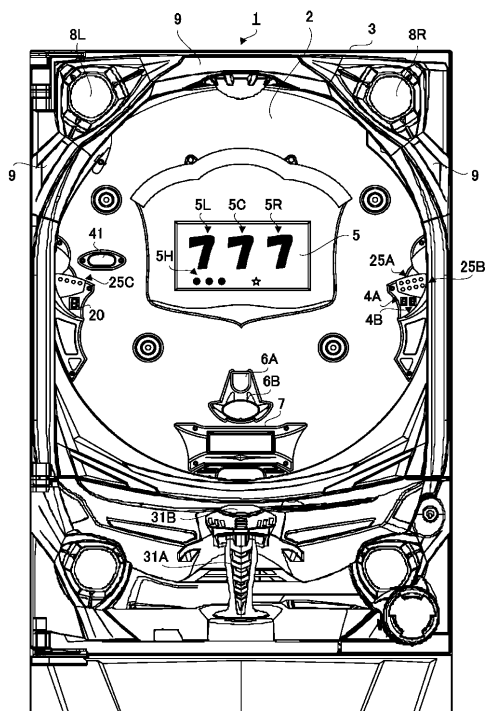
4 2 A K 1 Z ~ 4 2 A K 4 Z ... 配線部
 4 2 A K 1 R、4 2 A K 2 R ... 回路部品
 4 3 A K 1 0、4 3 A K 1 1 ... 配線のパターン
 4 3 A K 1 0 L、4 3 A K 1 1 L ... 第 1 形状部
 4 3 A K 1 0 M、4 3 A K 1 1 M ... 第 2 形状部
 4 3 A K 1 0 T P、4 3 A K 1 1 T P ... テストポイント
 4 4 A K 1 0 P、4 4 A K 1 1 P、4 4 A K 2 0 P ... 配線のパターン
 4 4 A K 1 S ... 表面層
 4 4 A K 2 S ... 裏面層
 4 4 A K 1 L ... グランド層
 4 4 A K 2 L、4 4 A K 4 L ... 電源層
 4 4 A K 3 L ... 配線層
 4 4 A K 1 H、4 4 A K 2 H ... スルーホール
 4 4 A K 1 0 T P、4 4 A K 1 1 T P ... テストポイント
 4 5 A K 1 0 ... 基板ケース
 4 5 A K 2 0 ... 前ケース
 4 5 A K 3 0 ... 後ケース
 4 5 A K 3 2、4 5 A K 3 3 ... 空気孔
 4 5 A K 3 4 ... 位置決め部
 4 5 A K 3 5 ... 支持部
 4 5 A K 3 6 ... 挿入凸部
 4 5 A K 3 7 ... ねじ穴
 4 5 A K 4 0 ... ヒートシンク
 4 5 A K 4 2 ... フィン
 4 5 A K 5 0 ... 基板
 4 5 A K 6 0 ... 電子部品
 4 5 A K 7 0 ... 熱伝導シート
 4 5 A K 8 1 a ~ 4 5 A K 8 1 b ... ねじ

10

20

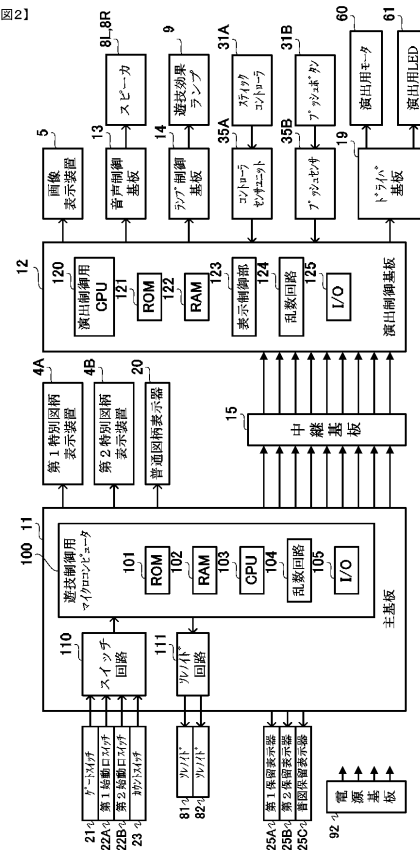
【図 1】

【図1】



【図 2】

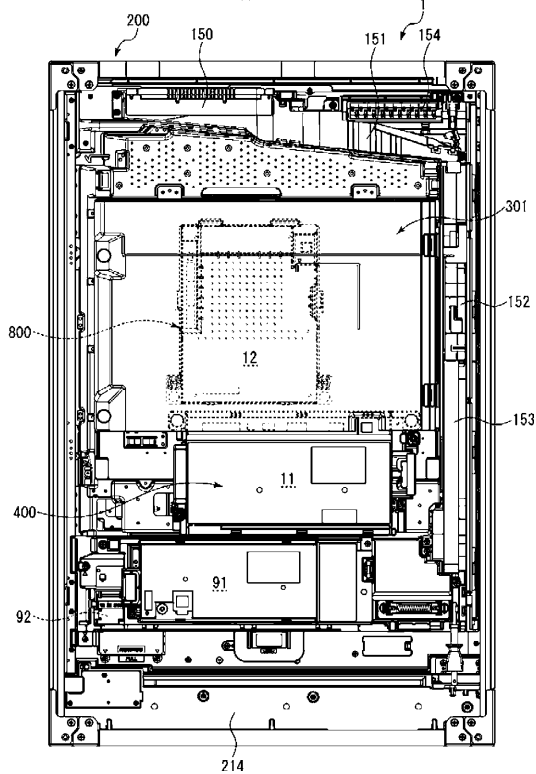
【図2】



【図 3】

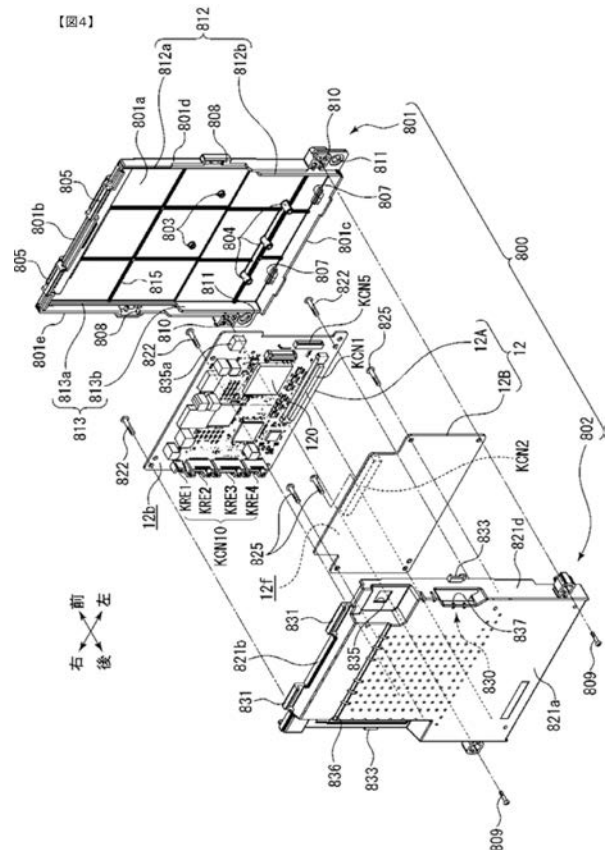
【図3】

背面図



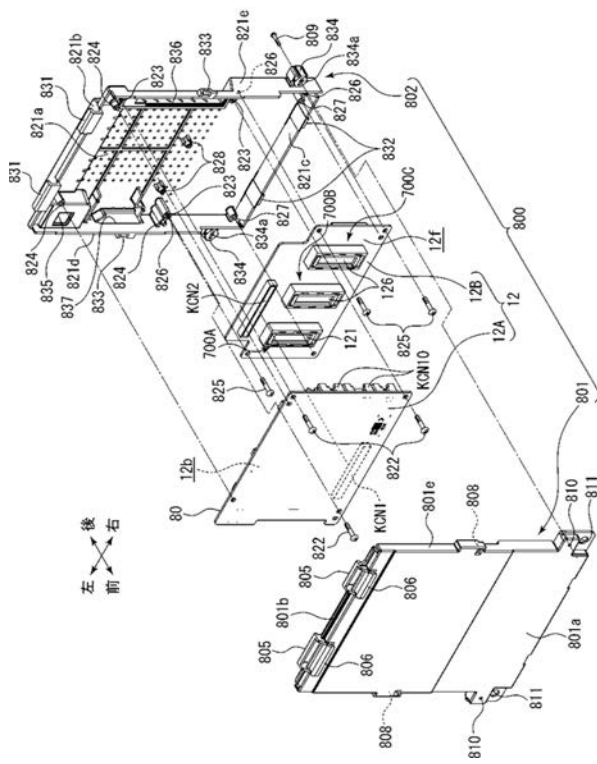
【図 4】

【図4】



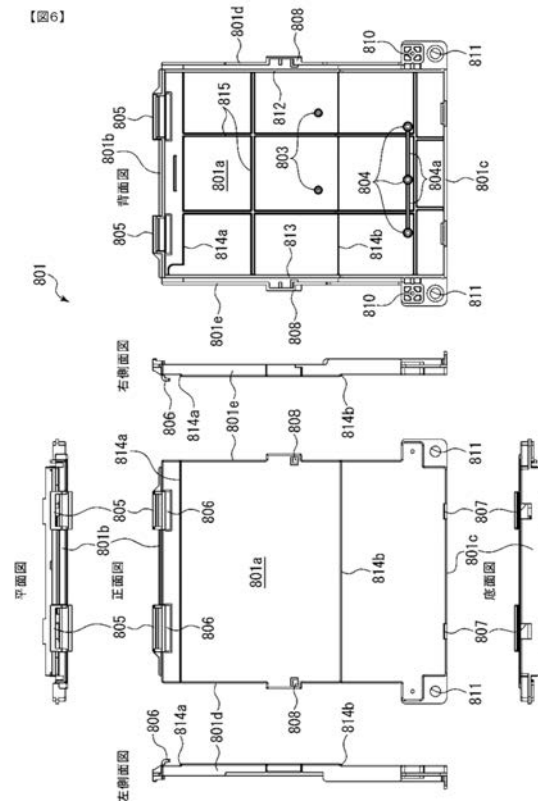
【図5】

【図5】



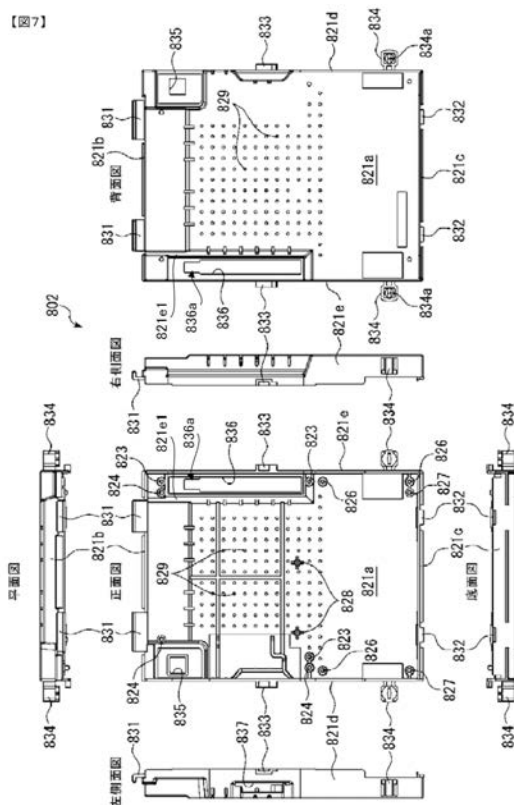
【図6】

【図6】



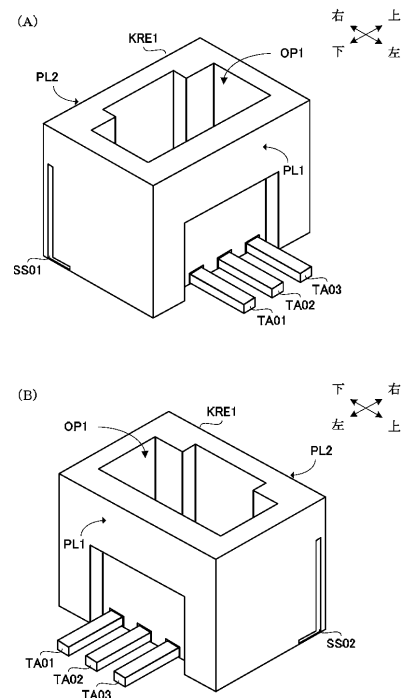
【図7】

【図7】



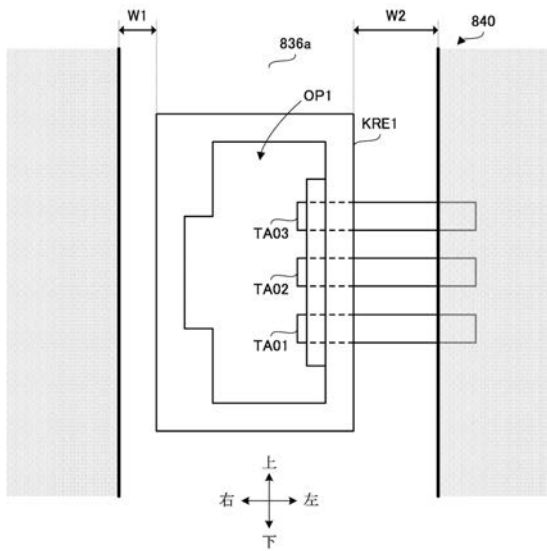
【図8】

【図8】



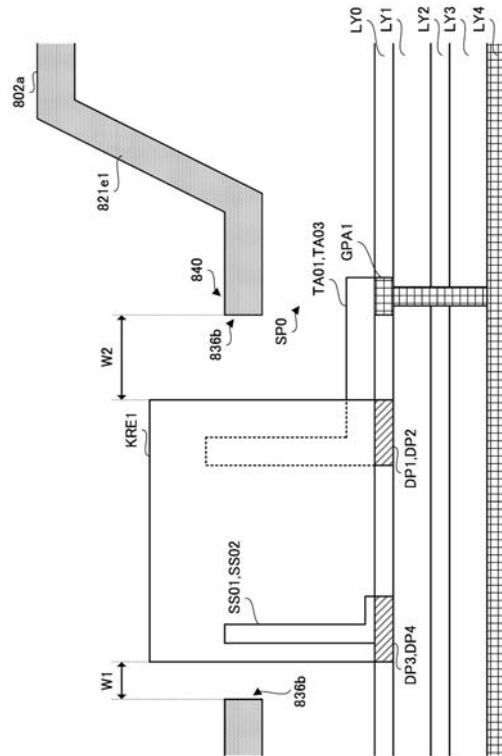
【図9】

【図9】



【図10】

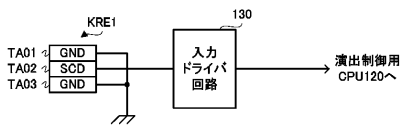
【図10】



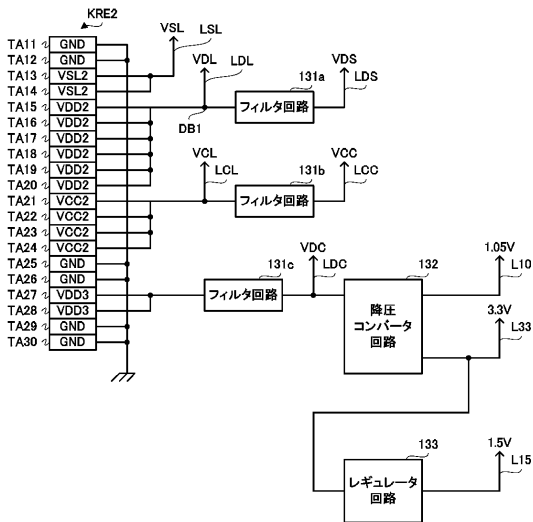
【図11】

【図11】

(A) 主基板配線に対応する伝送経路



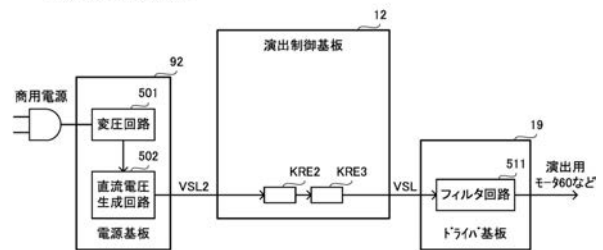
(B) 電源基板配線に対応する伝送経路



【図12】

【図12】

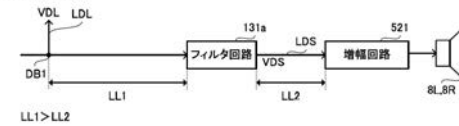
電源電圧VSLの伝送経路



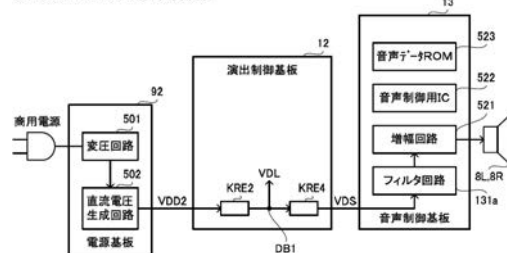
【図13】

【図13】

(A) 配線長の関係



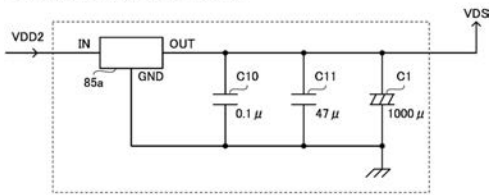
(B) 電源電圧VDSの伝送経路[変形例]



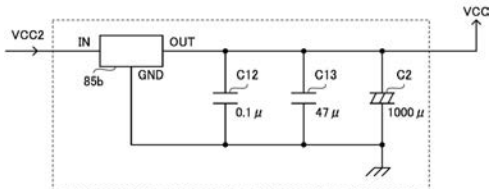
【図 14】

【図14】

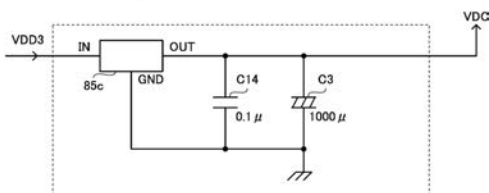
(A) 電源電圧VDSに対応するフィルタ回路



(B) 電源電圧VCCに対応するフィルタ回路



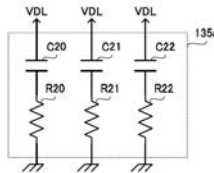
(C) 電源電圧VDCに対応するフィルタ回路



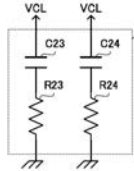
【図 15】

【図15】

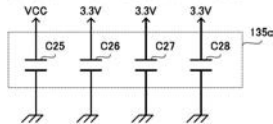
(A) LED用DC12Vに対応するノイズ防止回路



(B) LED/モータ用DC5Vに対応するノイズ防止回路

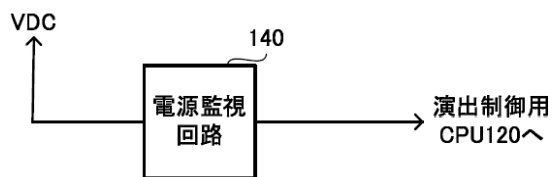


(C) IC用DC5Vなどに対応するノイズ防止回路



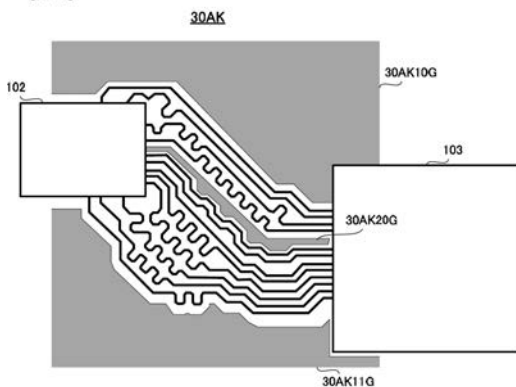
【図 16】

【図16】



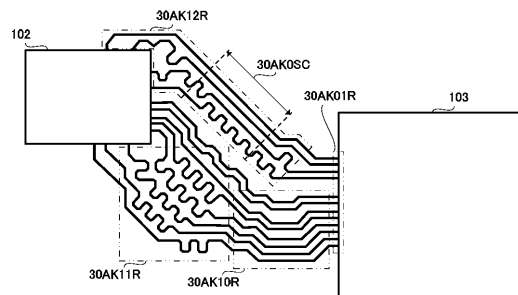
【図 17】

【図17】



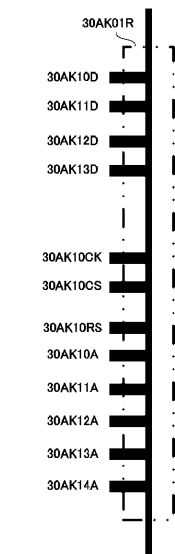
【図 18】

【図18】



【 図 1 9 】

【図19】
領域30AK01Rの拡大図



【 図 2 0 】

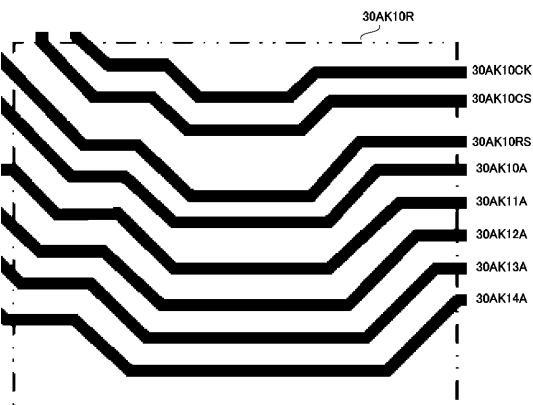
【図20】
配線のパターン設定例

パターン	信号種類	同期／非同期	蛇行形状
30AK10D	データ	同期	なし
30AK11D	データ	同期	あり
30AK12D	データ	同期	あり
30AK13D	データ	同期	あり
30AK10CK	クロック	同期	あり
30AK10CS	チップセレクト	同期	あり
30AK10RS	リセット	非同期	なし
30AK10A	アドレス	同期	あり
30AK11A	アドレス	同期	あり
30AK12A	アドレス	同期	あり
30AK13A	アドレス	同期	あり
30AK14A	アドレス	同期	あり

【 図 2 1 】

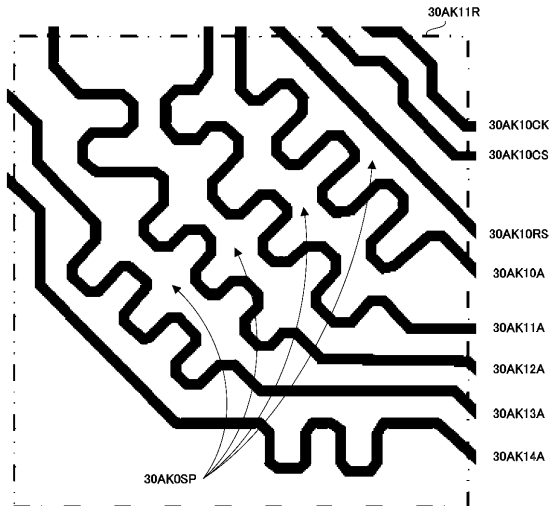
【図21】

領域30AK10Rの拡大図



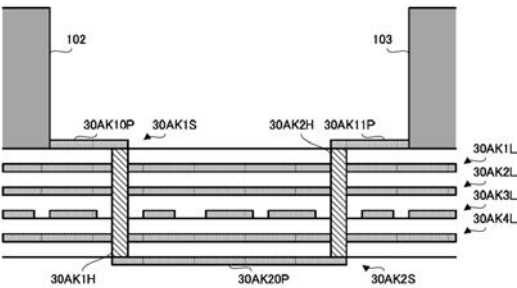
【 図 2 2 】

【図22】
領域30AK11Rの拡大図



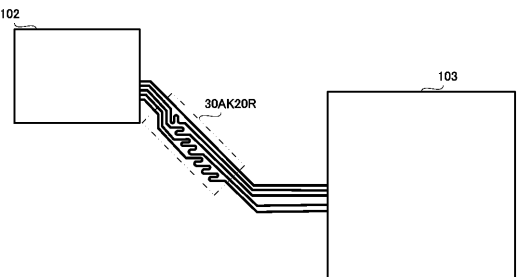
【 図 2 3 】

【図23】



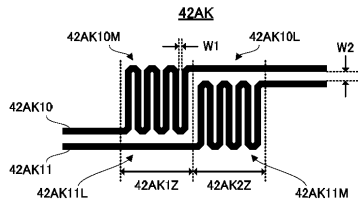
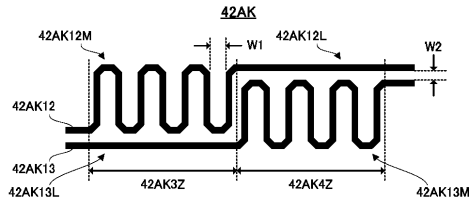
【 図 2 4 】

【図24】



【図 25】

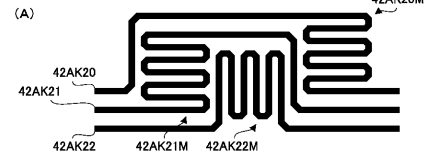
【図25】

(A) 配線間隔 $W1 < W2$ の場合(B) 配線間隔 $W1 > W2$ の場合

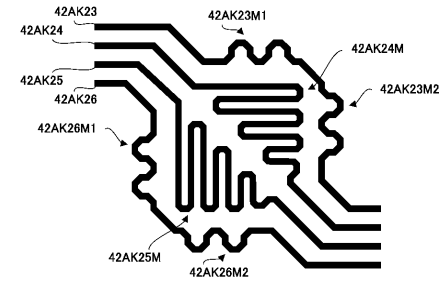
【図 26】

【図26】

蛇行方向が異なる場合



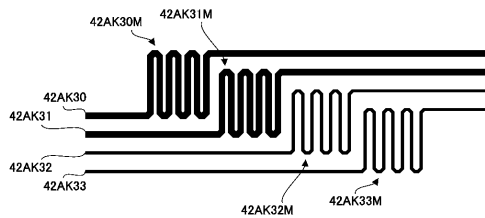
(B)



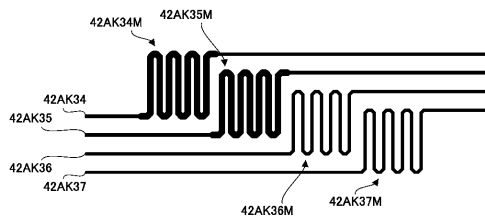
【図 27】

【図27】

(A) 信号配線の全体で配線幅が異なる場合



(B) 信号配線の一部で配線幅が異なる場合



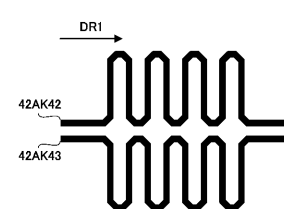
【図 28】

【図28】

(A) 略平行に蛇行する場合



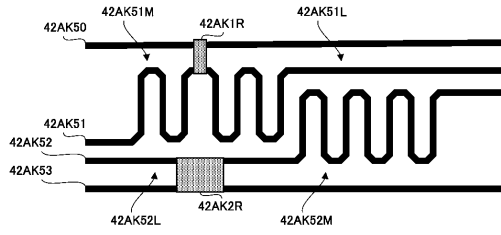
(B) 離れる方向に蛇行する場合



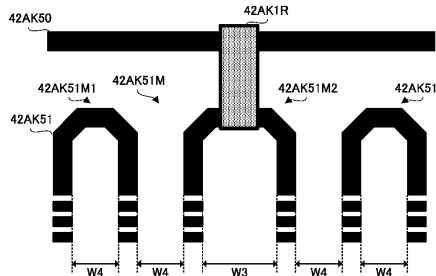
【図 29】

【図29】

(A) 抵抗素子が接続される場合

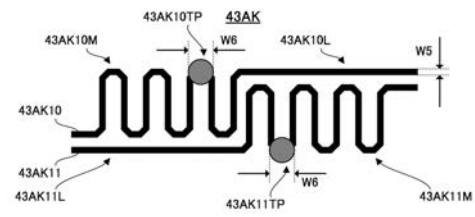


(B) 拡大図



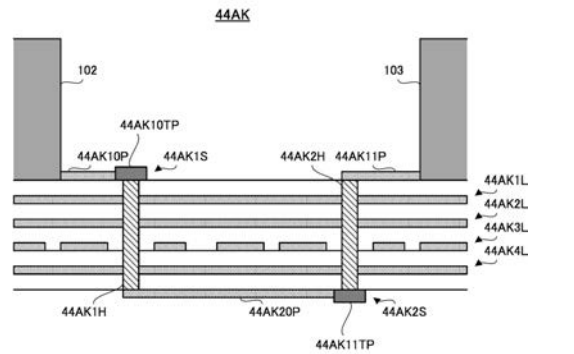
【図 30】

【図30】



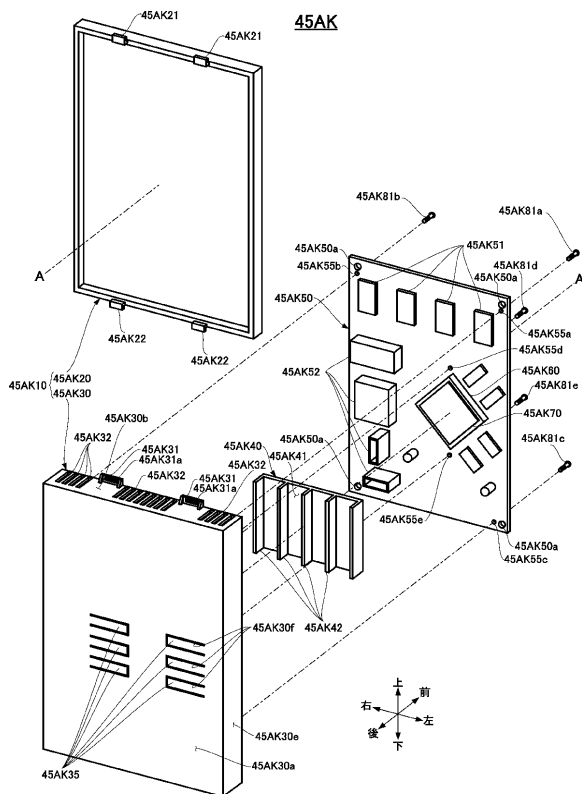
【図 31】

【図31】



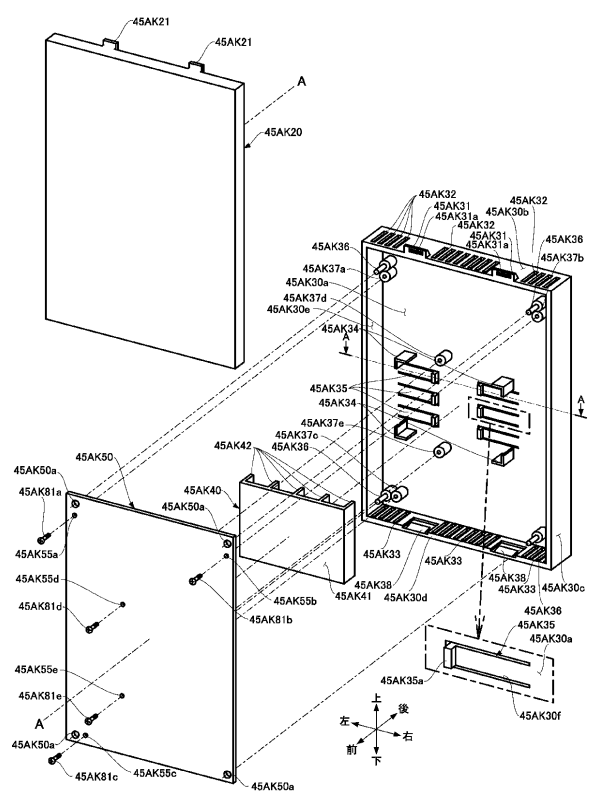
【図 32】

【図32】

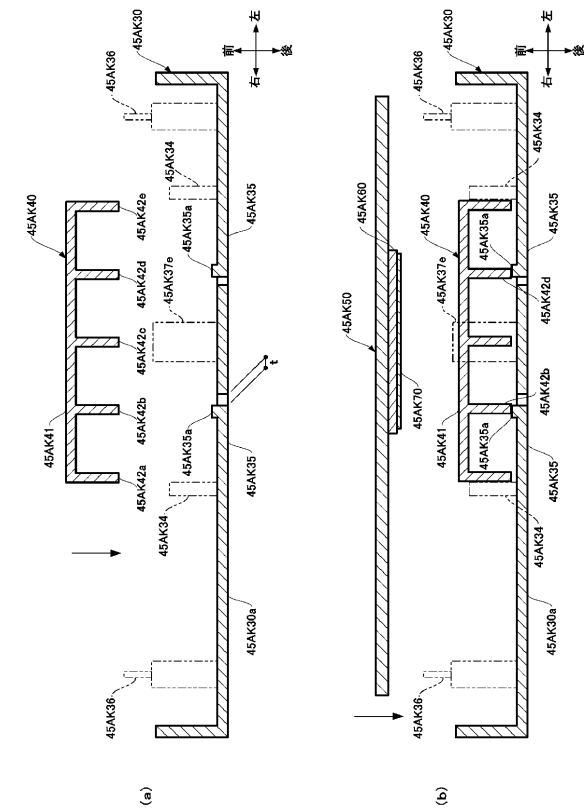


【図 33】

【図33】

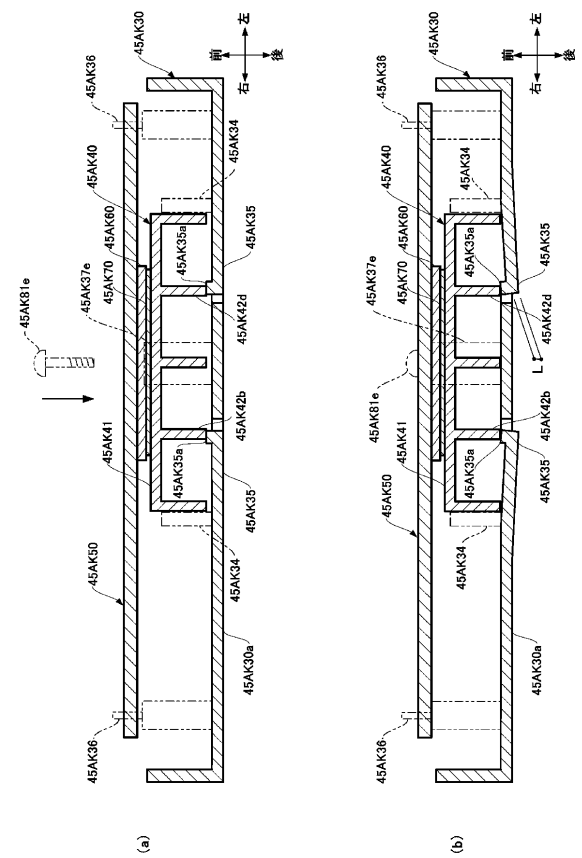


【図34】



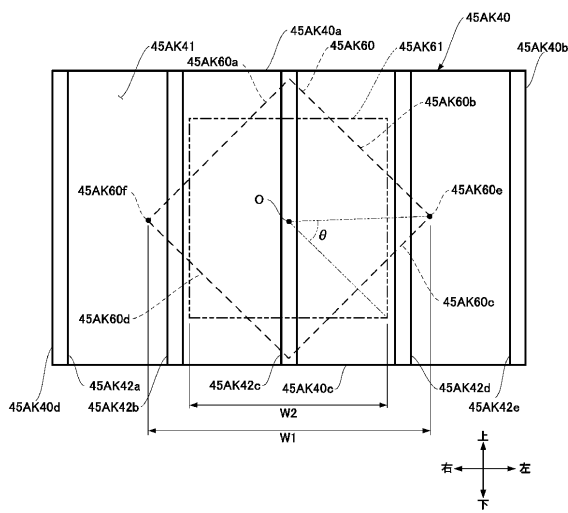
【図35】

【図35】



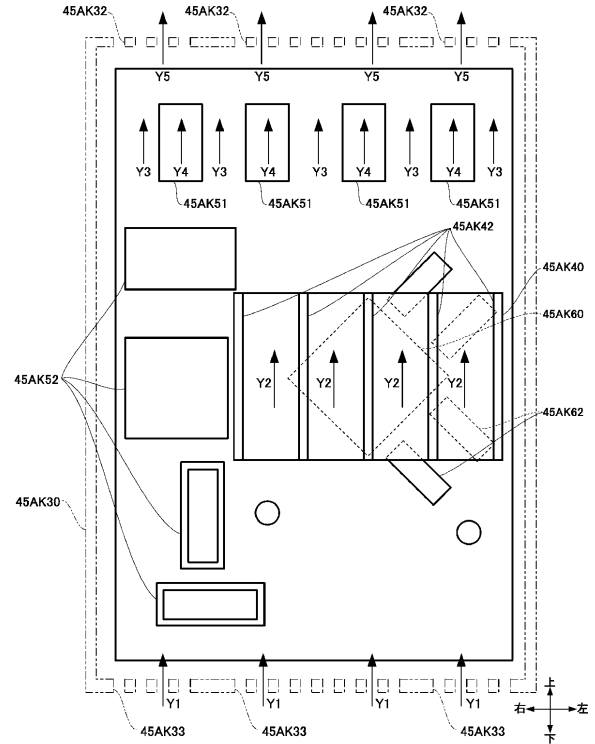
【図36】

【図36】



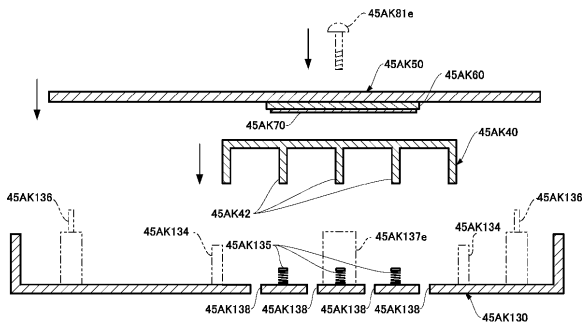
【図37】

【図37】



【図38】

【図38】



【図39】

【図39】

