

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 29 年 12 月 28 日 (2017.12.28)

【公表番号】特表 2017-507594 (P2017-507594A)
 【公表日】平成 29 年 3 月 16 日 (2017.3.16)
 【年通号数】公開・登録公報 2017-011
 【出願番号】特願 2016-550635 (P2016-550635)
 【国際特許分類】

H 0 3 K 19/00 (2006.01)

H 0 3 K 19/017 (2006.01)

【 F I 】

H 0 3 K 19/00 A

H 0 3 K 19/017

【手続補正書】
 【提出日】平成 29 年 11 月 20 日 (2017.11.20)

【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

高電圧レールに結合されたキャパシタと、
 前記高電圧レールと電力レールとの間に結合されたドループ勾配リミッタ (DSL) と

、
を備え、前記 DSL は、
前記電力レール上の下向き電圧勾配を検出するように、および前記検出された下向き電
圧勾配に基づいて勾配信号を出力するように、構成された勾配検出回路と、
前記高電圧レールと前記電力レールとの間に結合されたパワートランジスタと、
前記勾配検出回路からの前記勾配信号を勾配しきい値信号と比較するように、前記勾配
信号が前記勾配しきい値信号より上回る場合、前記パワートランジスタをオンにして前記
キャパシタから前記電力レールへの電流フローを可能にするように、および前記勾配信号
が前記勾配しきい値信号を下回る場合、前記パワートランジスタをオフにして前記キャパ
シタから前記電力レールへの前記電流フローを阻止するように、構成された制御回路と
を備える、電力回路。

【請求項 2】
 前記高電圧レールが、前記電力レールよりも少なくとも 50 パーセント大きい電圧にあ
 る、請求項 1 に記載の電力回路。

【請求項 3】
前記パワートランジスタがオンにされる時間の間、前記制御回路は、前記検出された下
向き電圧勾配の大きさが勾配しきい値にほぼ制限されるように、前記パワートランジスタ
を通る前記電流フローを制御するように構成される、請求項 1 に記載の電力回路。

【請求項 4】
 前記パワートランジスタは電界効果トランジスタ (FET) を備え、前記制御回路は、
 前記パワートランジスタのゲート電圧を制御することによって前記パワートランジスタを
 オンおよびオフにするように構成される、請求項 1 に記載の電力回路。

【請求項 5】
 前記電力レールと接地との間に結合されたオーバーシュート勾配リミッタ (OSL) を

さらに備え、ここにおいて、前記 O S L が前記電力レール上の上向き電圧勾配を検出するように、および前記検出された上向き電圧勾配に基づいて、前記 O S L を通る前記電力レールから前記接地への電流フローを制御するように構成された、請求項 1 に記載の電力回路。

【請求項 6】

前記 O S L は、前記検出された上向き電圧勾配が勾配しきい値を下回る場合、前記電力レールから前記接地への前記電流フローを阻止すること、および前記検出された上向き電圧勾配が前記勾配しきい値を上回る場合、前記電力レールから前記接地への前記電流フローを可能にすること、によって前記電力レールから前記接地への前記電流フローを制御するために構成された、請求項 5 に記載の電力回路。

【請求項 7】

前記 O S L が前記電力レールから前記接地への前記電流フローを可能にする時間の間、前記 O S L は、前記検出された上向き電圧勾配が前記勾配しきい値にほぼ制限されるように、前記 O S L を通る前記電力レールから前記接地への前記電流フローを制御するように、構成される、請求項 6 に記載の電力回路。

【請求項 8】

前記電力回路が単一のチップ上に集積されている、請求項 1 に記載の電力回路。

【請求項 9】

前記電力レールと前記チップ上の回路との間に結合されたヘッドスイッチをさらに備え、ここにおいて、前記ヘッドスイッチは前記チップ上の前記回路を電力ゲーティングするように構成される、請求項 8 に記載の電力回路。

【請求項 10】

電力レールを調整するための方法であって、
前記電力レール上の下向き電圧勾配を検出することと、
前記検出された下向き電圧勾配に基づいて、高電圧レールを介したキャパシタから前記電力レールへの電流フローを制御することと、ここにおいて、前記電流フローを制御することは、

前記検出された下向き電圧勾配の大きさが勾配しきい値を下回る場合、前記キャパシタから前記電力レールへの前記電流フローを阻止することと、

前記検出された下向き電圧勾配の前記大きさが前記勾配しきい値を上回る場合、前記キャパシタから前記電力レールへの前記電流フローを可能にすることと

を備える、方法。

【請求項 11】

前記高電圧レールが、前記電力レールよりも少なくとも 50 パーセント大きい電圧にある、請求項 10 に記載の方法。

【請求項 12】

前記電流フローを可能にすることは、前記検出された下向き電圧勾配の前記大きさが前記勾配しきい値にほぼ制限されるように、前記電流フローを調節することをさらに備える、請求項 10 に記載の方法。

【請求項 13】

電界効果トランジスタ (F E T) が前記高電圧レールと前記電力レールとの間に結合され、前記電流フローを調節することが前記 F E T のゲート電圧を調節することを備える、請求項 12 に記載の方法。

【請求項 14】

前記電力レール上の上向き電圧勾配を検出することと、

前記検出された上向き電圧勾配に基づいて前記電力レールから接地への電流フローを制御することと

をさらに備える、請求項 10 に記載の方法。

【請求項 15】

前記電力レールから前記接地への前記電流フローを制御することは、

前記検出された上向き電圧勾配が勾配しきい値を下回る場合、前記電力レールから前記接地への前記電流フローを阻止することと、

前記検出された上向き電圧勾配が前記勾配しきい値を上回る場合、前記電力レールから前記接地への前記電流フローを可能にすることと

をさらに備える、請求項 1 4 に記載の方法。

【請求項 1 6】

前記電力レールから前記接地への前記電流フローを可能にすることは、前記検出された上向き電圧勾配が前記勾配しきい値にほぼ制限されるように、前記電力レールから前記接地への前記電流フローを調節することをさらに備える、請求項 1 5 に記載の方法。

【請求項 1 7】

前記検出することと前記制御することとが単一のチップ上で実行される、請求項 1 0 に記載の方法。

【請求項 1 8】

電力レールを調整するための装置であって、

前記電力レール上の下向き電圧勾配を検出するための手段と、

前記検出された下向き電圧勾配に基づいて、高電圧レールを介したキャパシタから前記電力レールへの電流フローを制御するための手段と、ここにおいて、前記電流フローを制御するための前記手段は、

前記検出された下向き電圧勾配の大きさが勾配しきい値を下回る場合、前記キャパシタから前記電力レールへの前記電流フローを阻止するための手段と、

前記検出された下向き電圧勾配の前記大きさが前記勾配しきい値を上回る場合、前記キャパシタから前記電力レールへの前記電流フローを可能にするための手段と

をさらに備える、装置。

【請求項 1 9】

前記高電圧レールが、前記電力レールよりも少なくとも 5 0 パーセント大きい電圧にある、請求項 1 8 に記載の装置。

【請求項 2 0】

前記電流フローを可能にするための前記手段は、前記検出された下向き電圧勾配の前記大きさが前記勾配しきい値にほぼ制限されるように、前記電流フローを調節するための手段をさらに備える、請求項 1 8 に記載の装置。

【請求項 2 1】

電界効果トランジスタ (F E T) が前記高電圧レール及び前記電力レールとの間に結合され、前記電流フローを調節するための前記手段が前記 F E T のゲート電圧を調節するための手段を備える、請求項 2 0 に記載の装置。

【請求項 2 2】

前記電力レール上の上向き電圧勾配を検出するための手段と、

前記検出された上向き電圧勾配に基づいて前記電力レールから接地への電流フローを制御するための手段と

をさらに備える、請求項 1 8 に記載の装置。

【請求項 2 3】

前記電力レールから前記接地への前記電流フローを制御するための前記手段は、

前記検出された上向き電圧勾配が勾配しきい値を下回る場合、前記電力レールから前記接地への前記電流フローを阻止するための手段と、

前記検出された上向き電圧勾配が前記勾配しきい値を上回る場合、前記電力レールから前記接地への前記電流フローを可能にするための手段と

をさらに備える、請求項 2 2 に記載の装置。

【請求項 2 4】

前記電力レールから前記接地への前記電流フローを可能にするための前記手段は、前記検出された上向き電圧勾配が前記勾配しきい値にほぼ制限されるように、前記電力レールから前記接地への前記電流フローを調節するための手段をさらに備える、請求項 2 3 に記

載の装置。

【請求項 25】

前記装置が単一のチップ上に集積された、請求項 18 に記載の装置。

【請求項 26】

前記チップ上の回路を電力ゲーティングするための手段をさらに備え、ここにおいて、電力ゲーティングするための前記手段が、前記電力レールと前記チップ上の前記回路との間に結合される、請求項 25 に記載の装置。

【請求項 27】

前記電力レールに接続された電力管理集積回路（PMIC）をさらに備え、前記DSLが前記キャパシタから前記電力レールへの前記電流フローを阻止するとき、前記PMICは、前記電力レール上に電源電圧を提供するように構成される、請求項1に記載の電力回路。

【請求項 28】

前記高電圧レールが、前記PMICによって提供される前記電源電圧よりも少なくとも50パーセント大きい電圧にある、請求項27に記載の電力回路。