

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92122127

※申請日期：92-8-12

※IPC分類：H01L 21/368

壹、發明名稱：(中文/英文)

電子裝置以及其製造方法

ELECTRONIC DEVICE AND METHOD FOR FABRICATING THE SAME

貳、申請人：(共2人)

姓名或名稱：(中文/英文)

1. 日商松下電器產業股份有限公司

MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.

1. 日商三菱電機股份有限公司

MITSUBISHI DENKI KABUSHIKI KAISHA

代表人：(中文/英文)

1. 中村 邦夫

KUNIO NAKAMURA

2. 野間口 有

TAMOTSU NOMAKUCHI

住居所或營業所地址：(中文/英文)

1. 日本國大阪府門真市大字門真 1006 番地

1006, OAZA KADOMA, KADOMA-SHI, OSAKA 571-8501,
JAPAN

2. 日本國東京都千代田區丸之內二丁目 2 番 3 號

2-3, MARUNOUCHI 2-CHOME, CHIYODA-KU, TOKYO
100-8310, JAPAN

國籍：(中文/英文)

1. -2. 皆日本 JAPAN

參、發明人：(共4人)

姓 名：(中文/英文)

1. 湯淺 寛
HIROSHI YUASA
2. 佐竹 哲郎
TETSUO SATAKE
3. 松浦 正純
MASAZUMI MATSUURA
4. 後藤 欣哉
KINYA GOTO

住居所地址：(中文/英文)

1. 日本國京都府相樂郡精華町華台 3-16-13
3-16-13, SEIKADAI, SEIKA-CHO, SORAKU-GUN, KYOTO,
JAPAN
2. 日本國兵庫縣尼崎市水堂町 1-12-1-806
1-12-1-806, MIZUDO-CHO, AMAGASAKI-SHI, HYOGO,
JAPAN
3. 三菱電機股份有限公司內
日本國東京都千代田區丸內二丁目 2 番 3 號
MITSUBISHI DENKI KABUSHIKI KAISHA 2-3,
MARUNOUCHI 2-CHOME, CHIYODA-KU, TOKYO 100-8310,
JAPAN
4. 三菱電機股份有限公司內
日本國東京都千代田區丸內二丁目 2 番 3 號
MITSUBISHI DENKI KABUSHIKI KAISHA 2-3,
MARUNOUCHI 2-CHOME, CHIYODA-KU, TOKYO 100-8310,
JAPAN

國 籍：(中文/英文)

- 1.-4. 皆日本 JAPAN

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家（地區）申請專利：

1. 日本；2002年10月25日；特願2002-311397
- 2.
- 3.
- 4.
- 5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本；2002年10月25日；特願2002-311397
- 2.
- 3.
- 4.
- 5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明關於一種電子裝置及其製造方法。更具體是關於線形成技術。

【先前技術】

隨著近來積體電路朝向較高積體化之發展，線至線之間距已減小，使得介於線間產生的一電性寄生電容增加。然而，在需求高速運作之積體電路內，線間之電寄生電容應予以減少。

要減少線間之電性寄生電容，目前是使用減低形成於線間的一絕緣膜(在此稱為一線間絕緣膜)之相對介電常數的方法。一矽氧化物膜(具有之相對介電常數為3.9至4.2)常被用作傳統之線間絕緣膜。在一些積體電路中，相對介電常數低於傳統矽氧化物膜之含氟矽氧化物膜(具有之相對介電常數為3.5至3.8)已被用作一線間絕緣膜。亦曾提出一使用含碳矽氧化物膜作為一線間絕緣膜之方法，用於將線間之電寄生電容減至最低。

在該含碳矽氧化物膜中，碳是以具有大體積之烷基或苯基型式存在。此使含碳矽氧化物膜之密度(1.0至1.3公克/立方公分)減低至低於矽氧化物膜之密度值(2.3公克/立方公分)，且也減低含碳矽氧化物膜之相對介電常數(約2.0至3.0)至低於矽氧化物膜之相對介電常數(3.9至4.3)的一值。例如，一具有約1.3公克/立方公分之密度與約20 at%(原子百分比)膜內碳濃度之含碳矽氧化物膜可達到約2.8的相對

介電常數。

圖8顯示在一使用含碳矽氧化物膜作為一線間絕緣膜之傳統電子裝置內的線結構(參見日本專利特許公開申請案第HEI 11-87503號(段號0015至0034)。

如圖8所示，各由一第一鉭氮化物膜2與一第一銅膜3組成之低層金屬線4，會形成於由一形成於矽基板(未顯示)上的矽氧化物膜組成之第一絕緣膜1上。一由矽碳化物膜組成之第二絕緣膜5會形成於低層金屬線4與第一絕緣膜1上。由含碳矽氧化物膜組成之第三絕緣膜6會形成於第二絕緣膜5上。第三絕緣膜6具有一由再形成該第三絕緣膜6之一表面部分所形成之損壞層6a。第四絕緣膜7會形成於第三絕緣膜6上。一達到低層金屬線4與上層線之線槽9的通道孔8會形成於各第三與第四絕緣膜6與7中。一由一第二鉭氮化物膜10與一第二銅膜11組成之插塞12會形成於通道孔8中。也是由第二鉭氮化物膜10與第二銅膜11組成之上層金屬線13會形成於各個線槽9中。

然而，前述傳統電子裝置具有之問題為(如)一缺陷之線結構，明確之問題在於形成之上層金屬線13未連接相關之插塞12，(即)該問題在於形成之線槽9未連接相關之通道孔8。

【發明內容】

鑑於前述問題，因此本發明之一目的在防止在一使用一含碳矽氧化物膜作為線間絕緣膜之電子裝置的一缺陷線結構或其類似物。

為達此目的，本發明人已檢驗以上在使用一傳統含碳矽氧化物膜作為一線間絕緣膜之傳統電子裝置中，造成缺陷線結構的原因。以下將提供檢驗結果之說明。

圖9A至9D與圖10A至10C係斷面圖，顯示使用一傳統含碳矽氧化物膜作為一線間絕緣膜之傳統電子裝置的製造方法之個別製程步驟。在圖9A至9D與圖10A至10C中，與使用於圖8所示傳統電子裝置中相同之構件將由相同參考號碼代表。

首先如圖9A所示，一具有對應於低層線形成區域之開口的光阻膜(未顯示)，會藉由微影蝕刻形成於一由形成於矽基板(未顯示)上之一矽氧化物膜組成的第一絕緣膜1上。接著，會藉著使用該光阻膜作為一遮罩對第一絕緣膜1施行乾式蝕刻以形成低層線之線槽。之後，依序沈積第一鉭氮化物膜2與第一銅膜3以完全填充該等線槽。接著，第一鉭氮化物膜2與第一銅膜3位於線槽外部之各個部分，將藉由CMP(化學機械研磨)移除以形成低層金屬線4。

其次，如圖9B所示，一由具有50奈米厚度之矽碳化物膜組成之第二絕緣膜5會沈積於第一絕緣膜1與低層金屬線4上。隨後，由具有500奈米厚度之含碳矽氧化物膜組成之第三絕緣膜6會沈積於第二絕緣膜5。應注意一典型用於形成一含碳矽氧化物膜之方法會使用一不含氮之原料。用於形成一含碳矽氧化物膜之特定代表性方法，包括一藉由電漿CVD(化學汽相沈積)在烷基矽烷與一氧化劑(譬如氧氣或二氧化碳)中沈積一膜之方法，或一藉由電漿CVD在烷基矽

氧烷與氮或其類似物中沈積一膜之方法。

然而如上述，一含碳矽氧化物膜之密度係低於一用於線間之傳統絕緣膜，如一矽氧化物膜或其類似物。此造成之問題在於，如果該含碳矽氧化物膜係曝露於大氣中，出現在該大氣中之氮或其類似物會被該膜吸收。

其次，如圖9C所示，一由具有50奈米厚度之矽氧化物膜組成之第四絕緣膜7會藉由電漿CVD沈積於第三絕緣膜6上。形成第四絕緣膜7之原因如下：因為由含碳矽氧化物膜組成之第三絕緣膜6在機械強度上較低，將需要以一高機械強度之膜覆蓋第三絕緣膜6，用於防止在施行造成實際損壞之CMP步驟時第三絕緣膜6被破壞(參見圖10C)。因為線形成後需要在各步驟中降低處理溫度與減低熱負載，通常會以電漿CVD作為形成第四絕緣膜7之方法。

然而，由一含碳矽氧化物膜組成之第三絕緣膜6的表面，在藉由電漿CVD沈積第四絕緣膜7時會被電漿損壞，以致該損壞層6a會形成在第三絕緣膜6之表面部分內。因為其低密度，第三絕緣膜6(即，該含碳矽氧化物膜)易於受電漿損壞。如含碳矽氧化物膜遭電漿損壞，則在該膜內的一 Si-O-CH_3 鍵或一 Si-CH_3 鍵會斷裂以致形成一鹼性材料，譬如 OH^- 或 CH_3^- 。如果該含碳矽氧化物膜遭電漿損壞時，在該含碳矽氧化物膜中或該電漿大氣中含有氮，則會形成一鹼性之甲胺(單甲胺： NH_2CH_3 ，二甲胺； $\text{NH}(\text{CH}_3)_2$ ，或三甲胺： $\text{N}(\text{CH}_3)_3$)。由電漿在含碳矽氧化物膜中形成之損壞層6a是一親水性膜，且功能為一層用於促進因在含碳矽氧

化物膜(第三絕緣膜6)中出現氮而產生之胺的擴散。

其次，一具有對應於一通道孔形成區域之開口的光阻膜(未顯示)，會藉由微影蝕刻形成於第四絕緣膜7上。接著，會對第四、第三與第二絕緣膜7、6與5施行乾式蝕刻，以形成通道孔8，使得低層金屬線4之表面會在其中曝露，如圖9D中所示。通道孔8係形成以便提供在低層金屬線4與一形成於其上作為上層線之金屬線間的電連接。

要形成上層線之線槽，會塗佈一丙烯酸性化學放大光阻於形成有通道孔8之第四絕緣膜7上，該化學放大光阻會曝露於一具有193奈米波長之光中，以形成一符合需求之線槽圖案(開口圖案)。在曝光中，包含在該化學放大光阻的一酸產生劑會在光照射下產生酸。所產生之酸會與一丙烯酸樹脂(光阻之主原料)反應，使得丙烯酸樹脂之結構會改變成一可溶於一顯影劑之結構。由於作為一反應生成物之酸係在該丙烯酸樹脂與該酸反應間產生，改變該丙烯酸樹脂之結構成為可溶於該顯影劑之結構的反應將持續進行。藉由在曝光後顯影該光阻，(因此)一具有對應於該線槽形成區域之開口14a的光阻膜14會形成在第四絕緣膜7上，如圖10A所示。

然而，一未完全之開口14b會不利地形成於位於通道孔8上之光阻膜14的上方部分。換句話說，位於鄰接通道孔8之光阻的部分不能充分地顯影。結果，因為該光阻餘留在通道孔8內或上方，故不能在形成有通道孔8之區域內形成一需求之線槽圖案，雖然形成有通道孔8之區域是一線槽形

成區域。此可能之原因如下：包含在形成於第四絕緣膜7下方第三絕緣膜(含碳矽氧化物膜)6中之胺會通過通道孔8而待擴散進入該光阻。另一方面，包含在該含碳矽氧化物膜6中由電漿形成的損壞層6a之鹼性材料與其類似物會經由通道孔8擴散進入該光阻。結果，會發生一種其中該光阻內鹼性濃度會增加之光阻毒化現象。經由通道孔8擴散進入該光阻之鹼性材料與其類似物，會中和在光阻曝光用於形成該線槽圖案時由該酸產生材料產生之酸。此使得酸產生之連鎖反應無法在該丙烯酸性化學放大光阻內進行，以致發生如上述缺陷性顯影。該缺陷性顯影明顯地發生在通道孔8之鄰近的原因如下。因為構成第四絕緣膜7之矽氧化物膜的密度是高達2.3公克/立方公分，使得該胺與該鹼性材料將難以擴散進入第四絕緣膜7，使得該胺與該鹼性材料主要從通道孔8(其也是在第四絕緣膜7內之開口)出現。

接著，會藉由使用該光阻膜14作為一遮罩而對第四絕緣膜7與第三絕緣膜6施行乾式蝕刻，據以形成如圖10B所示之線槽9。然而，因為缺陷性顯影而結果只在位於通道孔8上方之光阻膜14之部分內形成不完全之開口14b(參見圖10A)且因此該光阻餘留在通道孔8中與其上方，而不能形成連接相關通道孔8之線槽9。

其次，會移除光阻膜14且清洗該基板。接著，會依序沈積第二鉭氮化物膜10與第二銅膜11以完全填滿各通道孔8與線槽9。之後，第二鉭氮化物膜10與第二銅膜11位於通道孔8外部與線槽9外部的各部分，會藉由CMP移除以形成由

第二鉭氮化物膜10與第二銅膜11組成以連接相關低層金屬線4之插塞12。另一方面，各個由第二鉭氮化物膜10與第二銅膜11組成之上層金屬線13會形成於線槽9內。然而，因為形成之上層金屬線13未連接相關之插塞12，一具有缺陷金屬線結構之電子裝置將不利地形成。

如該檢驗之結果，本發明人已發現該鹼性材料與其類似物經由形成於含碳矽氧化物膜內之孔擴散進入該光阻是缺陷性顯影(即，缺陷性圖案)之特定原因，而缺陷性顯影係缺陷性線結構之原因，且從該發現中形成本發明基礎之創見。

本發明人所獲得創見之一在於調整含碳矽氧化物膜最上方部分之密度，使之高於整個膜之平均密度。藉由增加含碳矽氧化物膜最上方部分之密度，當不同型式之膜形成於該含碳矽氧化物膜上時，該含碳矽氧化物膜遭致之損壞或破壞程度可獲減輕，與可藉以抑制鹼性材料之產生。藉由增加含碳矽氧化物膜最上方部分之密度，也可抑制從周圍大氣吸收氮進入該含碳矽氧化物膜。此抑制了氮與該鹼性材料從該含碳矽氧化物膜經由該通道孔擴散進入該光阻，及藉以防止在曝光時該鹼性材料與其類似物中和從一酸產生材料產生之酸。結果，在該化學放大光阻內之酸產生連鎖反應並未停止，以防止在通道孔內與上方因留下光阻造成之缺陷性顯影(即防止在通道孔鄰近之光阻的缺陷性圖案)。換句話說，一符合需求之線槽圖案甚至可形成於通道孔之鄰近處，使得該低層線與該上層線會可靠地彼此連

接，且甚至當該含碳矽氧化物膜用作一線間絕緣膜時可防止一缺陷性線結構之形成。明確言之，可調整一具有數百奈米厚度與1.3公克/立方公分平均密度之含碳矽氧化物膜，使其最上方部分一具有厚度約10奈米的密度至1.8公克/立方公分，藉以達到前述效應。

此外，本發明人已發現可藉由調整使該含碳矽氧化物膜最上方部分之碳濃度高於整個膜之平均碳濃度，而達到與藉由「調整使該含碳矽氧化物膜最上方部分之密度高於整個膜之平均密度」所達到之相同效應。明確言之，可藉由調整一具有數百奈米厚度與20 at%平均碳濃度之含碳矽氧化物膜，使其最上方一具有厚度約10奈米之部分的碳濃度至30 at%而達到前述效應。在此情形下，含碳矽氧化物膜最上方部分可為一實質上不含氧之矽碳化物膜。

本發明人也已發現，氮或一鹼性材料從一形成於含碳矽氧化物膜下方之絕緣膜或其類似物擴散進入含碳矽氧化物膜，可藉由增加該含碳矽氧化物膜最下方部分之密度或碳濃度使之高於整個膜之平均密度或平均碳濃度而抑制。此可防止形成於含碳矽氧化物膜內之通道孔鄰近處之化學放大光阻的缺陷性圖案產生，且因而防止一缺陷性線結構。當一含氮之絕緣膜係形成於該含碳矽氧化物膜與形成於其下之低層線間時特別有效。明確言之，可藉由調整一具有數百奈米厚度與1.3公克/立方公分平均密度之含碳矽氧化物膜，使其最下方部分一具有約10奈米厚度的密度至1.8公克/立方公分，而達到前述效應。也可藉由調整一具有數

百奈米厚度與20 at%平均碳濃度之含碳矽氧化物膜，使其最下方一具有厚度約10奈米之部分的碳濃度達到30 at%而達到前述效應。在調整使該含碳矽氧化物膜最下方部分之碳濃度高於整個膜之平均碳濃度情形下，含碳矽氧化物膜最下方部分可為一實質上不含氧之矽碳化物膜。

本發明人已檢驗下列數種方法，作為用於形成一最上方部分具有高於整個膜之平均密度的含碳矽氧化物膜的一方法。

依照第一方法，本發明人嘗試藉由電漿CVD形成一含碳矽氧化物膜且接著以一不連續方式(即不繼續使用電漿放電)形成密度高於先前形成之含碳矽氧化物膜的另一含碳矽氧化物膜。然而依照此方法，先前形成之該含碳矽氧化物膜(較低層)會在形成其他含碳矽氧化物膜(較上層)時被一初始放電損壞，且因此無法抑制造成缺陷性圖案的一鹼性材料與其類似物之產生。即使當以一類似方法形成一最上方部分之碳濃度高於整個膜之平均碳濃度的含碳矽氧化物膜時，也會遭遇相同問題。

依照第二方法，本發明人接著嘗試形成一含碳矽氧化物膜，藉由在約攝氏400度高溫使用一He氣體、Ar氣體、O₂氣體、NH₃氣體或類似氣體之電漿，對該含碳矽氧化物膜施行表面再形成，且因此增加該含碳矽氧化物膜表面部分之密度。然而依照該方法，一旦在該含碳矽氧化物膜內形成之一Si-O-CH₃鍵或一Si-CH₃鍵被破壞且一鹼性材料(譬如OH⁻或CH₃⁻)會因而形成，以致無法避免化學放大光阻之

缺陷圖案。當以一類似方法形成一最上方部分之碳濃度高於整個膜之平均碳濃度的含碳矽氧化物膜時，也會遭遇相同問題。

簡言之，本發明人已發現如果該含碳矽氧化物膜最上方或最下方部分之密度被調整為高於整個膜之平均密度，該含碳矽氧化物膜之密度應沿其厚度方向逐漸變化。同理，本發明人已發現如果該含碳矽氧化物膜最上方或最下方部分之碳濃度被調整為高於整個膜之平均碳濃度，該含碳矽氧化物膜之碳濃度應沿其厚度方向逐漸變化。

本發明已根據該前述發現而達成目的。明確言之，依照本發明之一第一電子裝置包含：一含有矽與碳之第一絕緣膜；及一形成於該第一絕緣膜內之孔，該第一絕緣膜具有一在其厚度方向逐漸變化之密度。

在該第一電子裝置中，該含矽與碳之第一絕緣膜(以下稱為一含碳絕緣膜)之密度在其厚度方向逐漸變化。如果一絕緣膜或其類似物係形成於該含碳絕緣膜上，該配置可藉由調整(如)該含碳絕緣膜最上方部分之密度，使其高於整個膜之平均密度且因此抑制一鹼性材料產生，而減輕該含碳絕緣膜遭受損壞或破壞的程度。如該含碳絕緣膜之最上方部分之密度較高，也可抑制從大氣中吸收氮進入該含碳絕緣膜。藉由進一步之調整(如)該含碳絕緣膜之最下方部分之密度高於整個膜之平均密度，可抑制氮或一鹼性材料從一形成於該含碳絕緣膜下方之絕緣膜或其類似物擴散進入含碳絕緣膜。

因此，該第一電子裝置可抑制氮或一鹼性材料，在(如)一用於在該含碳絕緣膜中形成一連接該孔或其類似物之線槽的微影蝕刻步驟中，從該含碳絕緣膜經由該孔擴散進入一光阻。因此可防止在曝光時，該光阻中一由酸產生材料產生之酸被一鹼性材料與其類似物中和。結果，在該化學放大光阻內之連鎖反應不會停止，以致可防止在孔內與上方餘留之光阻造成缺陷性顯影(即在孔鄰近之光阻的缺陷性圖案)。明確言之，因為一符合需求之線槽圖案(如)甚至可形成於孔之鄰近處，當使用該含碳絕緣膜作為一線間絕緣膜時，可防止傳統形成之缺陷性線結構，使得具有高度可靠線結構與具有小量線間寄生電容之電子裝置得以實現。

在該第一電子裝置中，如果第一絕緣膜最上方或最下方部分之密度高於第一絕緣膜之平均密度(較佳之密度為1.8公克/立方公分或更高且該平均密度係1.4公克/立方公分或更少)，則能可靠地達到前述效應。

依照本發明之第二電子裝置包含：一含有矽與碳之第一絕緣膜；及一形成於該第一絕緣膜內之孔，該第一絕緣膜具有一在其厚度方向逐漸變化之碳濃度。

在該第二電子裝置中，含矽與碳之該第一絕緣膜(即，一含碳絕緣膜)之碳濃度在其厚度方向逐漸改變。如果一絕緣膜或其類似物係形成於該含碳絕緣膜上，該配置可藉由調整(如)該含碳絕緣膜最上方部分之碳濃度高於整個膜之平均碳濃度且因此抑制一鹼性材料之產生，而減輕該含碳絕緣膜遭受損壞或破壞之程度。如該含碳絕緣膜之最上方

部分之碳濃度較高，也可抑制從大氣中吸收氮進入該含碳絕緣膜。藉由進一步之調整(如)該含碳絕緣膜之最下方部分之碳濃度高於整個膜之平均碳濃度，可進一步抑制氮或一鹼性材料從一形成於該含碳絕緣膜下方之絕緣膜或其類似物擴散進入含碳絕緣膜。

因此，該第二電子裝置可抑制氮或一鹼性材料，在(如)一用於在該含碳絕緣膜中形成一連接該孔或其類似物之線槽的微影蝕刻步驟中，從該含碳絕緣膜經由該孔擴散進入一光阻。因此可防止在曝光時，該光阻中由酸產生材料產生之酸被一鹼性材料與其類似物中和。結果，在該化學放大光阻內之連鎖反應不會停止，以致可防止在孔內與上方餘留光阻造成缺陷性顯影(即在孔鄰近之光阻的缺陷性圖案)之結果。明確言之，因為一符合需求之線槽圖案(如)可甚至形成於孔之鄰近處，當使用該含碳絕緣膜作為一線間絕緣膜時，可防止形成傳統之缺陷性線結構，使得具有高度可靠之線結構與具有小量線間寄生電容的電子裝置得以實現。

在該第二電子裝置中，如果第一絕緣膜一最上方或最下方部分之碳濃度高於第一絕緣膜之平均碳濃度(較佳之碳濃度為 30 at% 或更多且平均碳濃度係 20 at% 或更少)，則能可靠地達到前述效應。

較佳是，該第一或第二電子裝置進一步包含：一形成於該第一絕緣膜上之第二絕緣膜，其中該第二絕緣膜之平均密度係 1.5 公克/立方公分或更多，及 1.7 公克/立方公分或更

少。

在該配置中，在該第一絕緣膜(含碳絕緣膜)中之鹼性材料與其類似物將更可能被擴散進入該第二絕緣膜。如果假設產生於含碳絕緣膜內之鹼性材料與其類似物之總量相同，將可比在該含碳絕緣膜上設置一具有超過1.7公克/立方公分密度之絕緣膜時，更可靠地抑制鹼性材料與其類似物局部擴散進入該含碳絕緣膜之孔內。因此，可更可靠地防止在該孔鄰近處之光阻的缺陷性圖案化。

較佳是，該第一或第二電子裝置進一步包含：一形成於該第一絕緣膜上之第二絕緣膜，其中各包含在鄰接該第一絕緣膜之第二絕緣膜的一部分內之氧對矽的含量(abundance)比係少於2。

如果該第二絕緣膜係藉由電漿CVD沈積，該配置允許沈積該第二絕緣膜之步驟，在其初始期間是於一缺氧狀態下施行。由於可在沈積第二絕緣膜之初始期間減少引致該含碳絕緣膜受電漿損壞之氧離子或氧基，因此能更可靠地減輕該含碳絕緣膜遭受損壞或破壞之程度。在此情形下，因為沈積第二絕緣膜之初始期間會形成一富矽絕緣膜，如果該第二絕緣膜之沈積是連續地施行，能更可靠地防止在該含碳絕緣膜中由該電漿引致之損壞。

依照本發明用於製造一電子裝置之第一方法，其包含的步驟為形成一在一含有矽與碳之第一絕緣膜上之第二絕緣膜；在各第二與第一絕緣膜中形成一孔；在形成有該孔之該第二絕緣膜上形成一光阻膜，該光阻膜具有對應於一包

括形成有該孔之特定區域的一開口區域；及藉由使用該光阻膜作為一遮罩蝕刻各個第二與第一絕緣膜，以形成一連接至該孔之凹下部分，該第一絕緣膜具有一在其厚度方向逐漸變化之密度。

在用於製造一電子裝置之第一方法中，該含矽與碳之第一絕緣膜(即一含碳絕緣膜)之密度在其厚度方向逐漸變化。當該第二絕緣膜係形成於該含碳絕緣膜上時，該配置藉由調整(如)該含碳絕緣膜最上方部分之密度使其高於整個膜之平均密度且因此抑制一鹼性材料之產生，而減輕該含碳絕緣膜遭受損壞或破壞的程度。如該含碳絕緣膜之最上方部分之密度較高，也可抑制從大氣中吸收氮進入該含碳絕緣膜。藉由進一步調整(如)該含碳絕緣膜之最下方部分之密度高於整個膜之平均密度，可抑制氮或一鹼性材料從一形成於該含碳絕緣膜下方的一絕緣膜或其類似物擴散進入該含碳絕緣膜。

因此，如果在形成該含碳絕緣膜後繼續且隨後施行一在該含碳絕緣膜中形成一連接該孔之凹下部分的微影蝕刻步驟，用於製造一第一電子裝置之第一方法可達到下列效應。即，因為可抑制氮或一鹼性材料從該含碳絕緣膜經由該孔擴散進入該光阻，因此可防止在曝光時，該光阻中由酸產生材料產生之酸被該鹼性材料與其類似物中和。結果，在該化學放大光阻內之連鎖反應不會停止，以致可防止在通道孔內與上方餘留光阻造成之缺陷性顯影(即在該孔鄰近之光阻的缺陷性圖案)。明確言之，因為一符合需求之線

槽圖案(如)甚至可形成於該孔之鄰近處，當使用一含碳絕緣膜作為線間絕緣膜時可防止傳統形成之缺陷性線結構，使得具有高度可靠之線結構與具有小量線間寄生電容的電子裝置得以實現。

依照本發明用於形成一電子裝置之第二方法包含的步驟為，形成一在一含有矽與碳之第一絕緣膜上之第二絕緣膜；在各第二與第一絕緣膜中形成一孔；形成(在形成有該孔之該第二絕緣膜上)一具有對應於一包括形成有該孔之特定區域的一開口區域之光阻膜；及藉由使用該光阻膜作為一遮罩蝕刻各第二與第一絕緣膜，以形成一連接至該孔之凹下部分，該第一絕緣膜具有一在其厚度方向逐漸變化之碳濃度。

在用於製造一電子裝置之第二方法中，該含矽與碳之第一絕緣膜(即，一含碳絕緣膜)之碳濃度在其厚度方向逐漸變化。當該第二絕緣膜係形成於該含碳絕緣膜上時，該配置藉由調整(如)該含碳絕緣膜最上方部分之碳濃度高於整個膜之平均密度且因此抑制一鹼性材料之產生，而減輕該含碳絕緣膜遭受損壞或破壞的程度。如該含碳絕緣膜之最上方部分之碳濃度較高，也可抑制從大氣中吸收氮進入該含碳絕緣膜。藉由進一步調整(如)該含碳絕緣膜之最下方部分之碳濃度高於整個膜之平均碳濃度，可抑制氮或一鹼性材料從一形成於該含碳絕緣膜下方之絕緣膜或其類似物擴散進入該含碳絕緣膜。

因此，如果在形成該含碳絕緣膜後繼續且隨後施行一在

該含碳絕緣膜中形成一連接該孔之凹下部分的微影蝕刻步驟，用於製造一電子裝置之第二方法可達到下列效應。即，因為可抑制氮或一鹼性材料從該含碳絕緣膜經由該孔擴散進入該光阻，因此可防止在曝光時，該光阻中由酸產生材料產生之酸被該鹼性材料與其類似物中和。結果，在該化學放大光阻內之連鎖反應不會停止，以致可防止在該孔內與上方餘留光阻造成之缺陷性顯影(即在孔鄰近之光阻的缺陷性圖案)。明確言之，因為一符合需求之線槽圖案(如)可甚至形成於該孔之鄰近處，當使用一含碳絕緣膜作為線間絕緣膜時可防止傳統形成之缺陷性線結構，使得具有高度可靠之線結構與具有小量線間寄生電容的電子裝置得以實現。

在用於製造一電子裝置之該第一或第二方法中，形成該第二絕緣膜之步驟，較佳是包括藉由使用至少一矽供應氣體與一氧供應氣體之電漿CVD沈積該第二絕緣膜之步驟，且在沈積第二絕緣膜之初始期間最好控制氧供應氣體之流率使其較低，使得各含於鄰接該第一絕緣膜之第二絕緣膜的部分內之氧對矽的含量比少於2。

該配置允許在初始期間沈積該第二絕緣膜之步驟是在一缺氧狀態下施行，使得在該含碳絕緣膜中引致電漿損壞之氧離子或氧基減少，因此更可靠地減輕該含碳絕緣膜遭受損壞或破壞之程度。在此情形下，因為沈積第二絕緣膜之初始期間會形成一富矽絕緣膜，當該第二絕緣膜之沈積是連續施行時，能更可靠地防止在該含碳絕緣膜中被一電

漿引致損壞。

在用於製造一電子裝置之該第一或第二方法中，形成該第二絕緣膜之步驟在施行時最好能同時防止該第一絕緣膜曝露於一含氮之大氣中。

該配置使得吸入該第一絕緣膜(即，含碳絕緣膜)之氮量最少，因此可抑制介於形成於該含碳絕緣膜內之一甲基或其類似物與氮間之反應。因此，可防止在該含碳絕緣膜形成大量之鹼性材料，譬如胺。

在用於製造一電子裝置之該第一或第二方法中，形成該第二絕緣膜之步驟最好藉由旋佈或熱CVD施行。

此可比藉由電漿CVD形成該第二絕緣膜時，更可靠地防止對該含碳絕緣膜的一電漿損壞。

較佳的是，用於製造一電子裝置之該第一或第二方法，在介於形成該孔與形成該光阻膜之步驟間進一步包含在該孔中形成一虛設插塞之步驟。

在該配置中，該虛設插塞係埋入該孔中，以致可抑制在塗佈光阻時位於下方之絕緣膜，在一用於形成一連接至該含碳絕緣膜中該孔的凹下部分之微影蝕刻步驟中產生階梯狀部分。因此，可以一較高程度之平整度塗佈該光阻。結果，曝光之光能可靠地達到在該孔中沈積於該虛設插塞上之光阻內的較深部分，以防止顯影後發生不需要之光阻殘餘物。換句話說，形成一具有高度尺寸控制性之溝渠圖案得以實現。因為該孔之底部部分覆蓋有該虛設插塞，可防止在前述微影蝕刻步驟後之蝕刻步驟中，發生對該孔底部

部分(即，對一低層線或其類似物)之損壞。因為該孔之壁表面覆蓋有該虛設插塞，可藉由使用一適當材料(如，一有機材料或其類似物)用於該虛設插塞，防止胺或其類似物從該含碳絕緣膜滲入該孔(即，發生毒化現象)。

【實施方式】

具體實施例 1

以下將參考附圖說明依照本發明第一具體實施例之電子裝置及其製造方法。

圖 1 係一斷面圖，顯示依照第一具體實施例之電子裝置的結構。

如圖 1 所示，由一第一鉭氮化物膜 102 與一第一銅膜 103 組成之低層金屬線 104 會形成於一由一矽氧化物膜組成之第一絕緣膜 101(形成於一(如)由矽製成之基板 100 上)上。一由一矽碳化物膜組成之第二絕緣膜 105 會形成於低層金屬線 104 與第一絕緣膜 101 上。第二絕緣膜 105 防止包含在低層金屬線 104 內之銅原子的擴散，且防止低層金屬線 104 在形成一層間絕緣膜與其類似物於低層金屬線 104 上之步驟中氧化。一(如)由該含碳矽氧化物膜組成之第三絕緣膜 106(在如申請專利範圍中之「第一絕緣膜」)會形成於第二絕緣膜 105 上。一(如)由一矽氧化物膜組成之第四絕緣膜 107(在如申請專利範圍中之「第二絕緣膜」)會形成在第三絕緣膜 106 上。一達到低層金屬線 104 之通道孔 108 會形成在第二絕緣膜 105 與第三絕緣膜 106(在其較低部分)內。一連接至通道孔 108 之線槽(用於上層線)109 會形成在第三絕緣膜

106(在其較上方部分)與第四絕緣膜107中。一由一第二鉭氮化物膜110與一第二銅膜111組成之插塞112會形成於通道孔108內。也由第二鉭氮化物膜110與第二銅膜111組成之上層金屬線113會形成於線槽109內。低層金屬線104與上層金屬線113係經由插塞112彼此連接。

本具體實施例之特徵在於功能為第三絕緣膜106之含碳矽氧化物膜的密度與碳濃度，會在其厚度方向逐漸變化。明確言之，第三絕緣膜106(具有500奈米之總厚度)具有10奈米厚度之最上方部分106a與第三絕緣膜106具有10奈米厚度的最下方部分106b，會具有約1.8公克/立方公分之密度與約30 at%之碳濃度。第三絕緣膜106之平均密度與平均碳濃度是分別約1.3公克/立方公分與約20 at%。因此，在第三絕緣膜106中，該密度與該碳濃度從其較低部分朝其中心部分逐漸降低，且從其中心部分朝其上方部分逐漸增加。

其次將參考附圖說明依照第一具體實施例製造一電子裝置之方法。

圖2A至2D與圖3A至3C係斷面圖，顯示依照第一具體實施例製造一電子裝置之方法的個別製程步驟。在圖2A至2D與圖3A至3C中，與使用在圖1所示依照第一具體實施例之電子裝置中相同的構件，將被指定相同之參考號碼。

首先如圖2A所示，一具有對應於低層線形成區域之開口的光阻膜(未顯示)，會藉由微影蝕刻形成於一由形成於基板100上之該矽氧化物膜組成的第一絕緣膜101上。接著，會藉著使用該光阻膜作為一遮罩對第一絕緣膜101施行乾

式蝕刻，藉以形成低層線之線槽。之後，依序沈積第一鉭氮化物膜102與第一銅膜103以充分地完全填充該等線槽。接著，第一鉭氮化物膜102與第一銅膜103位於該等線槽外部之個別部分，將藉由CMP移除以形成低層金屬線104。之後，由具有50奈米厚度之該矽碳化物膜組成之第二絕緣膜105會沈積於第一絕緣膜101與低層金屬線104上。

其次如圖2B中所示，由一厚度約500奈米、平均密度約1.3公克/立方公分與平均碳濃度約20 at%之含矽氧化物膜組成的第三絕緣膜106(如)會形成在第二絕緣膜105上。如上述，第三絕緣膜106之最上方部分106a(具有約10奈米之厚度)具有約1.8公克/立方公分之密度與約30 at%之碳濃度，且最下方部分106b(具有約10奈米之厚度)具有約1.8公克/立方公分之密度與約30 at%之碳濃度。因此，在第三絕緣膜106中，該密度與該碳濃度從其較低部分朝其中心部分逐漸降低，且從其中心部分朝其上方部分逐漸增加。

其次，如圖2C所示，一由具有50奈米厚度之矽氧化物膜組成之第四絕緣膜107會藉由電漿CVD沈積於第三絕緣膜106上。形成第四絕緣膜107之原因如下：因為由含矽氧化物膜組成之第三絕緣膜106在機械強度上較低，其需要以一高機械強度之膜覆蓋第三絕緣膜106，用於防止施行造成實際損壞之CMP步驟時破壞了第三絕緣膜106(參見圖3C)。因為線組成後需要在各步驟中降低處理溫度與減低熱負載，通常會以電漿CVD作為形成第四絕緣膜107之方法。

在藉由電漿CVD沈積第四絕緣膜107時，由一含矽氧化

化物膜組成的第三絕緣膜106之一表面會被電漿損壞。如含碳矽氧化物膜遭電漿損壞，則在該膜內的一 Si-O-CH_3 鍵或一 Si-CH_3 鍵會斷裂，以致形成一鹼性材料(譬如 OH^- 或 CH_3^-)。一在含碳矽氧化物膜中由電漿形成之損壞層，其功能為一層用於促進因含碳矽氧化物膜之胺(其係歸因於以極少量出現在含碳矽氧化物膜中)的擴散。

然而，因為在第三絕緣膜106之最上方部分106a之密度與碳濃度較高，第三絕緣膜106係幾乎不會被該電漿損壞。此抑制了在第三絕緣膜106(即，含碳矽氧化物膜)表面部分之鹼性材料與其類似物的產生。

其次，一具有對應於通道孔形成區域的一開口之光阻膜(未顯示)，會藉由微影蝕刻形成於第四絕緣膜107上。接著，會藉由使用該光阻膜作為一遮罩而對第四、第三與第二絕緣膜107、106與105施行乾式蝕刻，藉以形成通道孔108，使得低層金屬線104之表面會在其中曝露，如圖2D中所示。通道孔108會形成以提供介於低層金屬線104與一形成於其上作為上層線之金屬線間之電連接。

其次會塗佈一丙烯酸化學放大光阻於形成有通道孔108之第四絕緣膜107上，用於形成上層線之線槽。已塗佈之光阻接著會曝露於一具有193奈米波長之光中，以致形成一符合需求之線槽圖案(開口圖案)。在曝光中，包含在該化學放大光阻的一酸產生材料會在光照射下產生酸。所產生之酸會與該光阻之一主原料的丙烯酸樹脂反應，使得該丙烯酸樹脂之結構會改變成一可溶於顯影劑之結構。由於作為

一反應生成物之酸係該丙烯酸樹脂與該酸反應之結果產生，改變該丙烯酸樹脂之結構成為可溶於該顯影劑之結構的反應將在光阻之曝露部分持續進行。藉由在曝光後使該光阻顯影，因而，具有對應於該線槽形成區域之開口114a的一光阻膜114會形成在第四絕緣膜107上，如圖3A所示。形成有開口114a之區域包括形成有通道孔108之區域。

在本具體實施例中，因為該鹼性材料不會從包括第三絕緣膜106之低層膜通過通道孔108進入該光阻，該光阻會被阻止留在通道孔108內與上成為該缺陷性顯影。

接著，會藉由使用該光阻膜114作為一遮罩而對第四絕緣膜107與第三絕緣膜106施行乾式蝕刻，據以形成如圖3B所示之線槽109。因為在光阻膜114內之開口114a係準確平均地形成於通道孔108上，可形成連接至相關通道孔108之線槽109。

其次，會移除光阻膜114且清潔該基板。接著，會依序沈積第二鉭氮化物膜110與第二銅膜111以完全填滿各通道孔108與線槽109。之後，第二鉭氮化物膜110與第二銅膜111位於線槽109外部的各部分會藉由CMP移除。結果，由第二鉭氮化物膜110與第二銅膜111組成且連接至低層金屬線104之插塞112會形成於通道孔108內，如圖3C所顯示。另一方面，各由第二鉭氮化物膜110與第二銅膜111組成之上層金屬線113會形成於線槽109內。因為形成之上層金屬線113係連接至相關的插塞112，所以會形成具有絕佳金屬線結構之電子裝置。

因此依照第一具體實施例，由含碳矽氧化物膜組成之第三絕緣膜106的密度與碳濃度會在其厚度方向逐漸改變。明確言之，第三絕緣膜106之最上方部分106a的密度與碳濃度係高於整個膜之平均密度與平均碳濃度。當形成第四絕緣膜107於第三絕緣膜106上時，此可減低組成第三絕緣膜106之含碳矽氧化物膜遭受損壞或破壞之程度，且藉以抑制鹼性材料之產生。因為第三絕緣膜106之最上方部分106a的密度較高，也可抑制從大氣中將氮吸收進入第三絕緣膜106。此外，第三絕緣膜106之最下方部分106b的密度與碳濃度高於整個膜之平均密度與平均碳濃度。此抑制了氮或該鹼性材料從形成於第三絕緣膜106下之絕緣膜與其類似物擴散進入第三絕緣膜106。

因此，如果一用於形成連接第三絕緣膜106內之通道孔108之線槽109的微影蝕刻步驟，係在形成第三絕緣膜106內之通道孔108後施行，第一具體實施例可達到下列效應。因為氮與該鹼性材料從第三絕緣膜106通過通道孔108擴散進入該光阻會受抑制，因此可防止在曝光時由該酸產生材料產生之酸被該鹼性材料與其類似物中和。此防止在該化學放大光阻內之酸產生連鎖反應被停止，且因此可防止在該光阻通道孔108內與上方餘留，結果造成缺陷性顯影(即在通道孔108鄰近之光阻的缺陷性圖案)。明確言之，由於一符合需求之線槽圖案可均勻形成於通道孔108鄰近處，使得低層金屬線104與上層金屬線113會可靠地彼此連接。當使用含碳矽氧化物膜作為一線間絕緣膜時，此可防止形成

傳統的一缺陷性線結構，且因此實現了具有高可靠線結構且在線間具有減低之寄生電容的電子裝置。

應注意，在第一具體實施例中，增加最上方與最下方部分106a與106b之各膜密度或增加最上方與最下方部分106a與106b之各碳濃度，會稍為增加第三絕緣膜106(含碳矽氧化物膜)之相對介電常數。如整個含碳矽氧化物膜之厚度是在(如)500奈米之等級，增加整個含碳矽氧化物膜之相對介電常數，實質上可藉由調整具有增加膜密度或增加碳濃度(最上方部分106a或最下方部分106b)之部分的厚度至約10奈米或更少而予以忽略。

雖然第一具體實施例已使用含碳矽氧化物膜作為第三絕緣膜106，另一種含碳絕緣膜(含矽與碳之絕緣膜)也可用以代替。

雖然第一具體實施例使用矽氧化物膜作為第四絕緣膜107，另一種絕緣膜也可用以代替。

在第一具體實施例中，第三絕緣膜106之最上方與最下方部分106a與106b的各密度最好是1.8公克/立方公分或更多，且整個第三絕緣膜106之平均密度最好是1.4公克/立方公分或更少。該配置可靠地達到上述之效應。

在第一具體實施例中，第三絕緣膜106最上方與最下方部分106a與106b的各碳濃度最好是30 at%或更多，且整個第三絕緣膜106之平均碳濃度最好是20 at%或更少。該配置可靠地達到上述之效應。

雖然第一具體實施例已形成之線結構是以由插塞112所

連接之低層金屬線104與上層金屬線113組成，本發明並不侷限於此。應易於瞭解也可形成以由(如)一接觸插塞所連接之一電晶體(其擴散層)與一電容器(其下方電極)組成的一記憶體單元結構。

以下將詳細說明一種用於形成一最上方部分之膜密度為1.8公克/立方公分或更多的含碳矽氧化物膜之方法。

本具體實施例藉由使用作為原料氣體(矽供應氣體)之(如)二甲基二甲氧矽烷($\text{Si}(\text{CH}_3)_2(\text{OCH}_3)_2$)與氦(He)氣，以電漿CVD形成一含碳矽氧化物膜。在形成時，會在一基本膜沈積條件(其膜沈積溫度為攝氏400度、膜沈積壓力為500Pa、二甲基二甲氧矽烷之流率為標準條件下150毫升/分鐘，且He之流率為標準條件下50毫升/分鐘下施加一13.56百萬赫(MHz)之射頻功率。此允許形成一具有約1.3公克/立方公分之密度、約20 at%之碳濃度與約2.8之相對介電常數的含碳矽氧化物膜。如果一膜之形成係在標準條件下藉由只將二甲基二甲氧矽烷之流率由150毫升/分鐘(標準條件)變成10毫升/分鐘(標準條件)，而不改變其他基本膜沈積條件(膜沈積溫度、膜沈積壓力、He流率)與射頻功率，則所供應之矽成份會明顯減低且沈積速度在該基本膜沈積條件下會減低至約1/5之速度。結果，會形成一密度與碳濃度相對均較高之含碳矽氧化物膜，特別是一具有約1.8公克/立方公分之膜密度、約30 at%之碳濃度與約5.0之相對介電常數的含碳矽氧化物膜。因此，本具體實施例在一含碳矽氧化物膜之形成的最後階段，藉由逐漸減低二甲基二甲氧矽烷

之流率從150毫升/分鐘(標準條件)至10毫升/分鐘(標準條件)而施行膜沈積。此一膜沈積方法允許只在最上方部分形成一具有高膜密度之含碳矽氧化物膜。藉由關閉射頻功率可完成該含碳矽氧化物膜之形成。

圖4係顯示當藉由前述膜形成方法形成一只在最上方部分具有高膜密度之含碳矽氧化物膜時，主要參數隨時間變化之圖形。

圖5係顯示當藉由前述膜形成方法形成該含碳矽氧化物膜時，其厚度方向之成份的變化。在圖5中，橫座標代表離該膜表面之深度，而縱座標代表包含在該膜內各元素之原子濃度。因為在形成該含碳矽氧化物膜最後階段之矽供應氣體流率會減低，該膜最上方部分之矽濃度與氧濃度會如圖5所顯示減低。相較於該膜最上方部分之矽濃度與該氧濃度的減少，該膜最上方部分之碳濃度相反地會明顯地增加。此允許形成一最上方部分具有高碳密度與膜密度之含碳矽氧化物膜，明確言之，即一具有約1.8公克/立方公分之膜密度與約30 at%之碳濃度的含碳矽氧化物膜。

要形成一最下方部分膜密度為1.8公克/立方公分或更多之含碳矽氧化物膜，施行該膜沈積時必須在形成該含碳矽氧化物膜之開始期間，適當地漸漸將二甲基二甲氧矽烷之流率從10毫升/分鐘(標準條件)增加至150毫升/分鐘(標準條件)。

具體實施例2

一種依照本發明第二具體實施例之電子裝置及其製造

方法 將在以下參考附圖詳加說明。

第二具體實施例與第一具體實施例不同之處在於形成於第三絕緣膜106上之第四絕緣膜107(矽氧化物膜)的平均密度是約1.7公克/立方公分或更少。

除了由第一具體實施例所達到之效應外，第二具體實施例還達到下列效應。即，包含在第三絕緣膜106(含碳矽氧化物膜)之鹼性材料與其類似物，更可能擴散進入上層第四絕緣膜107中。如果假設產生於含碳矽氧化物膜內之鹼性材料與其類似物之總量相同，因此相較於在第三絕緣膜106上設置有一具有超過1.7公克/立方公分密度之絕緣膜，可更可靠地抑制鹼性材料與其類似物局部擴散進入通道孔108內。結果，可防止在第三絕緣膜106形成線槽109之微影蝕刻步驟中，部份鄰近通道孔108之光阻的鹼性濃度增加。此更可靠地防止在顯影後該光阻留在通道孔108內(即，光阻之缺陷性圖案)之毒化現象。

前述毒化現象出現之問題在於，介於一鹼性材料(譬如組成第三絕緣膜106之含碳矽氧化物膜產生的胺)，與一化學放大光阻產生之酸間的反應使得光阻留在通道孔108內。以下將詳加說明可藉由本具體實施例防止該毒化之原因。

首先，假設毒化並非一種鹼性材料(譬如胺)是甚至以一小量產生之現象，而是一種如該鹼性材料以一特定或更多量產生使化學放大光阻產生之酸失去活性而致該光阻會留下之現象。如果擴散進入通道孔108之鹼性材料的量較少，毒化將不會發生。

如果一保護膜(相當於第四絕緣膜107)未形成於含碳矽氧化物膜之表面，或如果未對以一傳統技術實施之含碳矽氧化物膜的表面施行再形成，該鹼性材料將實質上從含碳矽氧化物膜之上表面與從通道孔之內壁表面同等地釋出。在此情況下，由於在該通道孔鄰近之鹼性材料濃度未超過會發生毒化之「臨界值」，因此在通道孔內不會發生光阻毒化。然而，因為該保護膜或其類似物不存在於含碳矽氧化物膜之表面上，該膜可能會在後續步驟(如在含碳矽氧化物膜內形成該線槽之步驟)中受電漿蝕刻損壞。因而，如果考慮到線形成之各步驟，不在該含碳矽氧化物膜之表面上形成一保護膜或其類似物是不正確之方法。

相反地，本具體實施例已沈積第四絕緣膜107(其為一具有1.7公克/立方公分或更少之密度的矽氧化物膜)於第三絕緣膜106上。因為第四絕緣膜107之密度較低，該配置允許在第三絕緣膜106產生之某些比例的鹼性材料通過第四絕緣膜107。結果從第三絕緣膜106釋出之胺與其類似物不會集中於通道孔108之內壁表面，且胺與其類似物也會從第四絕緣膜107之上表面釋出。在假設在第三絕緣膜106(即，含碳矽氧化物膜)內產生之鹼性材料總量一定時，相較於第四絕緣膜107之密度超過1.7公克/立方公分，擴散進入通道孔108之鹼性材料會減少。

如在本具體實施例中如果第四絕緣膜107之密度是1.7公克/立方公分或更少，該鹼性材料也會從第四絕緣膜107之上表面釋出，且因而所釋出進入通道孔108之鹼性材料的

量會減低以防止毒化之發生。另一方面，如果第四絕緣膜107之膜密度超過1.7公克/立方公分，該鹼性材料較不可能從第四絕緣膜107之上表面釋出，因而包含在第三絕緣膜106內之胺與其類似物會主要地從通道孔108之內壁表面釋出，因此光阻毒化較可能發生在通道孔108內。

如考慮到在第二具體實施例之CMP步驟(參見圖3C)內第四絕緣膜107所需之強度，第四絕緣膜107之平均密度最好約1.5公克/立方公分或更多。

具體實施例3

一種依照本發明第三具體實施例之電子裝置及其製造方法將在以下參考附圖詳加說明。

第三具體實施例與第一具體實施例不同處在於，膜沈積條件是在藉由電漿CVD沈積由一厚度約50奈米之矽氧化物膜組成的第四絕緣膜107於第三絕緣膜106上之步驟中調整(參見圖2C)，使得各包含在第四絕緣膜107至少鄰接於第三絕緣膜106之部分的氧對矽的含量比少於2。換句話說，第四絕緣膜107是在第四絕緣膜107接觸第三絕緣膜106之部分的化學計量組成，與一富矽之矽氧化物膜之組成相同之條件下形成。

明確言之，在藉由電漿CVD使用矽供應氣體(譬如四乙基矽烷(tetraethoxysilane)氣體)與氧供應氣體(譬如O₂氣體)沈積第四絕緣膜107之步驟的初始期間，該氧供應氣體之流率會減少。

除了第一具體實施例達到之效應外，第三具體實施例也

達到下列效應。因為沈積第四絕緣膜107之步驟的第一階段是於一缺氧狀態下施行，在初始期間可減少引致第三絕緣膜106(即，含碳絕緣膜)電漿損壞之氧離子或氧基，因此能更可靠地減輕第三絕緣膜106遭受損壞或破壞之程度。在此情況下，一富矽之矽氧化物膜會在沈積第四絕緣膜107之初始期間形成。該富矽之矽氧化物膜可防止氧或氧基進入位於其下之第三絕緣膜106。因為該富矽之矽氧化物膜之功能為保護膜，可更可靠地防止當隨後連續地沈積第四絕緣膜107時第三絕緣膜106被電漿損壞。

圖6係顯示當第四絕緣膜107(矽氧化物膜)是由上述膜形成方法形成時，主要參數隨時間變化之圖形。使用四氧乙基矽烷作為一矽供應氣體，同時使用O₂氣體作為氧供應氣體。四氧乙基矽烷之流率係常數。

如圖6所示，第四絕緣膜107之形成係藉由施加一射頻功率開始，但在膜沈積之開始期間O₂氣體之流率是受到抑制。因此，膜沈積之施行是在作為矽供應氣體之四乙基矽氧烷的流率相當高於O₂氣體流率的狀態下施行。因此，在膜沈積之開始期間主要是歸因於四氧乙基矽烷分解產生之膜沈積，以致形成高含量矽(富矽之矽氧化物膜)的一矽氧化物膜。該膜沈積條件可藉由隨後增O₂氣體之流率而穩定，使得一具有一化學計量組成之矽氧化物膜(SiO₂膜)得以形成。依照前述膜形成方法，位於鄰近第三絕緣膜106之第四絕緣膜107的部分具有其中氧對矽之含量比少於2之組成。

具體實施例4

一種依照本發明第四具體實施例之電子裝置及其製造方法將在以下參考附圖詳加說明。

第四具體實施例與第一具體實施例不同處在於，施行形成第四絕緣膜107之步驟的同時，可防止第三絕緣膜106曝露於含有氮之大氣中。明確言之，形成第三絕緣膜106之步驟與形成該第四絕緣膜107之步驟可連續地在相同之膜沈積室內施行。另一選擇是，形成第三絕緣膜106之步驟與形成該第四絕緣膜107之步驟可依序地在一多室CVD(化學汽相沈積)系統中不同膜沈積室內施行而無須在該大氣中開啟。

除了由第一具體實施例達到之效應外，第四具體實施例也達到下列效應。因為可使吸入第三絕緣膜106(即，該含碳矽氧化物膜)之氮量最少，因此可抑制介於形成於該含碳矽氧化物膜內之甲基或其類似物與氮間之反應。此可防止在該含碳矽氧化物膜內形成大量之鹼性材料(譬如胺)。.

具體實施例5

一種依照本發明第五具體實施例之電子裝置及其製造方法將在以下參考附圖詳加說明。

第五具體實施例與第一具體實施例不同處在於，形成由在第三絕緣膜106上之矽氧化物膜組成之第四絕緣膜107之步驟是藉由旋佈或熱CVD而非電漿CVD。

除了由第一具體實施例達到之效應外，第五具體實施例也達到下列效應。即，相較於藉由電漿CVD形成第四絕緣膜107之情形，更可靠地防止對第三絕緣膜106(即，含碳矽

氧化物膜)之電漿損壞。

具體實施例6

一種依照本發明第六具體實施例之電子裝置及其製造方法將在以下參考附圖詳加說明。

圖7A與7B係斷面圖，顯示依照第六具體實施例製造該電子裝置之方法的個別處理步驟。圖7A與7B中顯示與用於依照圖1所顯示第一具體實施例之電子裝置相同之構件說明將予以省略而維持相同參考號碼。

第六具體實施例與第一具體實施例不同處在於，其進一步包含在介於形成通道孔108(依照第一具體實施例之圖2D所顯示之步驟)之步驟與形成光阻膜114(依照第一具體實施例之圖3A所顯示之步驟)之步驟中間，在通道孔108內形成一虛設插塞之步驟。

明確言之，一虛設插塞之光阻膜會沈積於第四絕緣膜107上以便在圖2D所顯示之步驟後填充通道孔108，且接著該光阻膜會被回蝕以在通道孔108內形成一虛設插塞115，如圖7A所示。一非光敏光阻(如，一有機聚合物或其類似物)會被用作虛設插塞之光阻。

其次，會塗佈一光阻於具有形成於通道孔108內之虛設插塞115的第四絕緣膜107上。藉由對已塗佈光阻施行微影蝕刻(曝光與顯影)，具有對應於線槽形成區域之開口114a的光阻膜114得以形成，如圖7B所顯示。

其次，會使用光阻膜114與虛設插塞115作為一遮罩，對各第四與第三絕緣膜107與106施行乾式蝕刻，藉以形成連

接至通道孔108之線槽109，如圖3B所顯示。應注意光阻膜114與虛設插塞115會在前述乾式蝕刻後移除，之後清理基板100，且接著依照圖3C所示第一具體實施例之步驟施行。

除了第一具體實施例達到之效應外，第六具體實施例也達到下列效應。因為通道孔108是填有虛設插塞115，可減少一在形成一連接至第三與第四絕緣膜106與107內通道孔108之線槽109的微影蝕刻步驟中，功能為底層之第四絕緣膜107產生階梯狀部分，使得該光阻之塗佈可具有較高平整度。因此，曝光的光能可靠地達到沈積於通道孔108內虛設插塞115上之光阻的較深部分，且藉以防止在顯影後發生不需要之光阻殘餘物。結果，可形成具有高尺寸控制性之溝渠圖案。

因為通道孔108之底部部分覆蓋有該虛設插塞115，依照第六具體實施例，可防止在前述微影蝕刻步驟後之蝕刻步驟中，發生對通道孔108底部部分(特別是對一低層金屬線104)之損壞。

因為依照第六具體實施例，通道孔108之壁表面覆蓋有該虛設插塞115，可藉由使用一適當材料(如，一有機材料或其類似物)作為虛設插塞115的材料，防止胺或其類似物從第三絕緣膜106(如，該含碳矽氧化物膜)滲入通道孔108(即，發生毒化現象)。

在第六具體實施例中，虛設插塞115之上部表面最好經設定與待形成之線槽109的底部表面於相同位準。此可防止當施行蝕刻以形成線槽109時，在位於鄰接通道孔108之線

槽109的底部表面發生柵欄狀殘餘物。

【圖式簡單說明】

圖1為依據本發明具體實施例之電子裝置的斷面圖；

圖2A至2D係斷面圖，顯示依據本發明第一具體實施例製造一電子裝置之個別製程步驟；

圖3A至3C係斷面圖，顯示依據第一具體實施例製造一電子裝置之個別製程步驟；

圖4係顯示當一只在其最上方部分具有較高膜密度之含碳矽氧化物膜，是使用依據第一具體實施例中製造一電子裝置之方法形成時，主要參數隨時間變化之圖式；

圖5係顯示使用依照第一具體實施例製造一電子裝置之方法形成的一含碳矽氧化物膜，在厚度方向之膜成份的變化圖式；

圖6係顯示使用依據本發明第三具體實施例中製造一電子裝置之方法形成一矽氧化物膜時，主要參數隨時間變化之圖式；

圖7A及7B係斷面圖，顯示依據本發明第六具體實施例製造電子裝置方法之個別製程的步驟；

圖8係一傳統電子裝置之斷面圖；

圖9A至9D係斷面圖，顯示傳統製造一電子裝置之方法的個別製程步驟；及

圖10A至10C係斷面圖，顯示傳統製造一電子裝置之方法的個別製程步驟。

【圖式代表符號說明】

1	第一絕緣膜
2	第一鉭氮化物膜
3	第一銅膜
4	低層金屬線
5	第二絕緣膜
6	第三絕緣膜
6a	損壞層
7	第四絕緣膜
8	通道孔
9	線槽
10	第二鉭氮化物膜
11	第二銅膜
12	插塞
13	上層金屬膜
14	光阻膜
14a	開口
14b	開口
100	基板
101	第一絕緣膜
102	第一鉭氮化物膜
103	第一銅膜
104	低層金屬線
105	第二絕緣膜
106	第三絕緣膜

106a	最上方部分
106b	最下方部分
107	第四絕緣膜
108	通道孔
109	線槽
110	第二鉭氮化物膜
111	第二銅膜
112	插塞
113	上層金屬線
114	光阻膜
114a	開口

伍、中文發明摘要：

本發明揭示在一含有矽與碳之絕緣膜內形成一孔。該絕緣膜具有沿其厚度方向逐漸變化的一密度或碳濃度。

陸、英文發明摘要：

A hole is formed in an insulating film containing silicon and carbon. The insulating film has a density or a carbon concentration varying gradually in the direction of the thickness thereof.

拾壹、圖式：

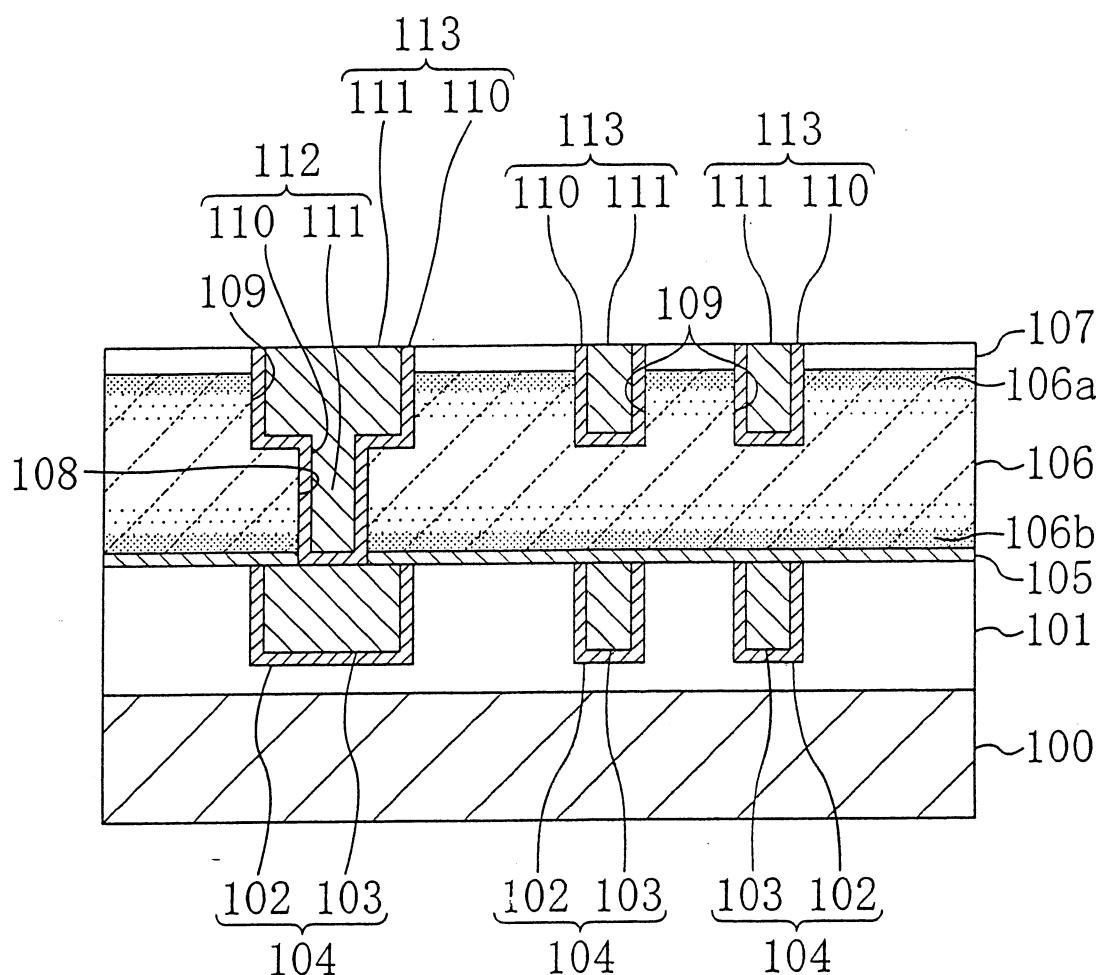


圖 1

圖 2A

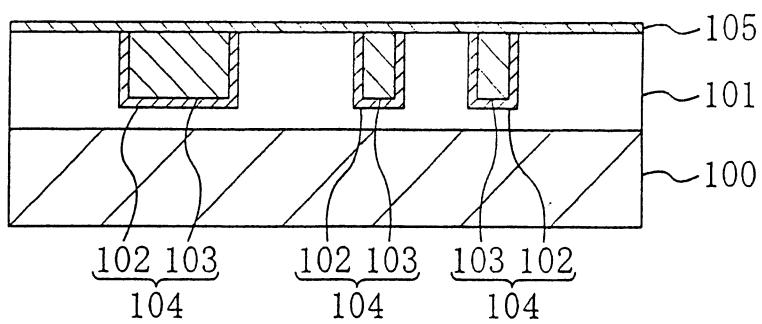


圖 2B

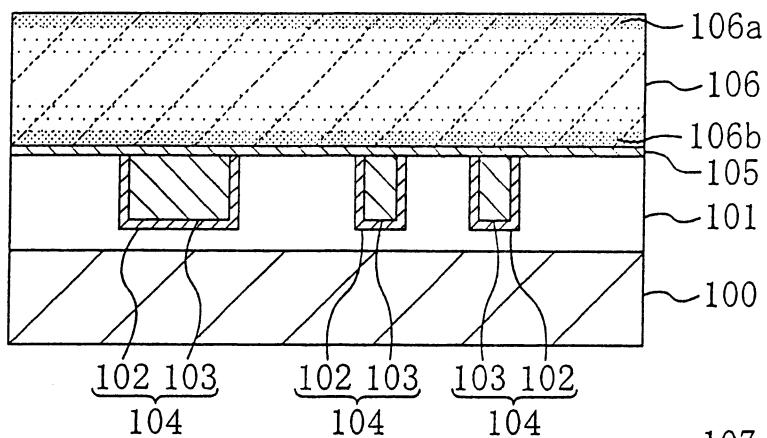


圖 2C

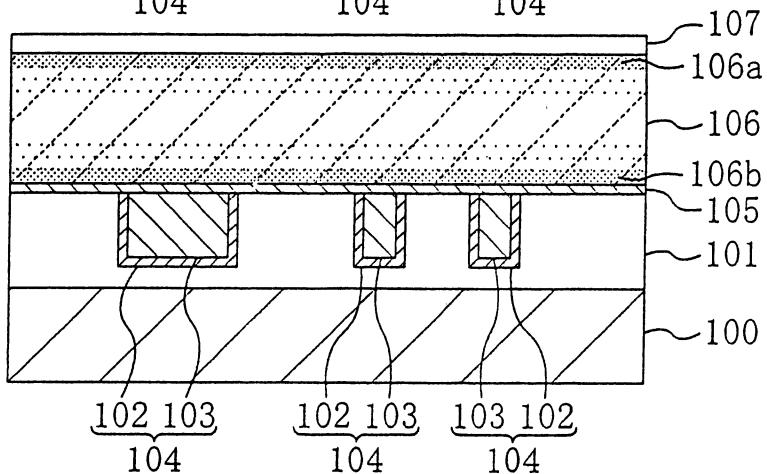
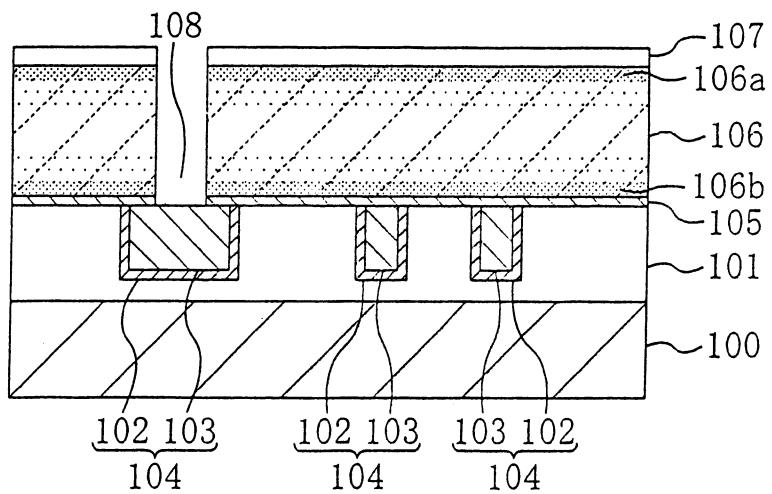
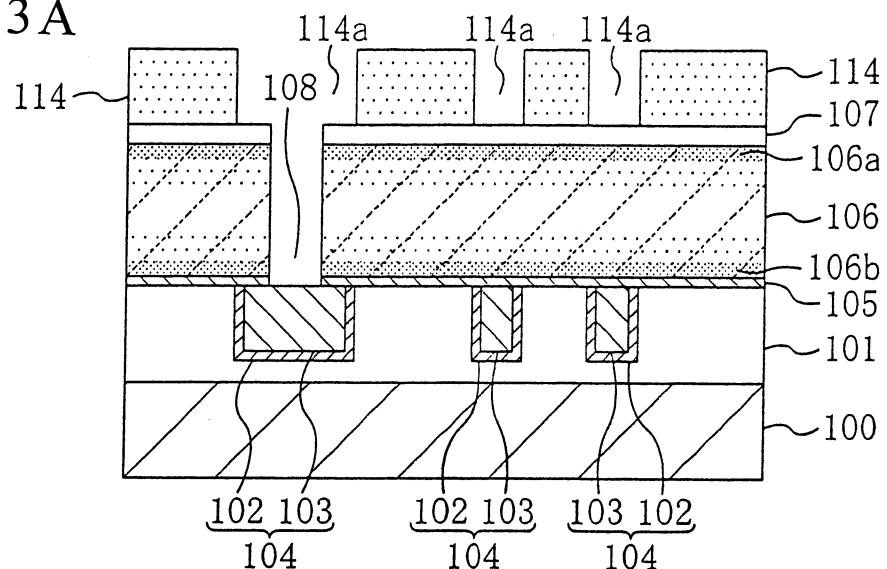


圖 2D



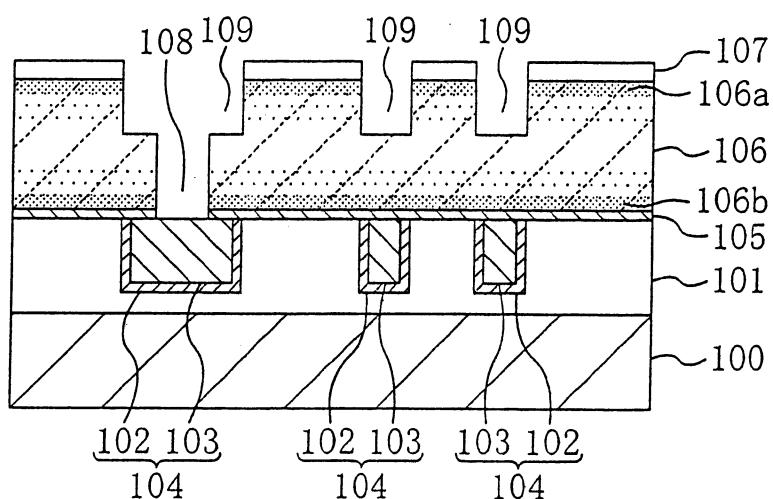
圖

3A



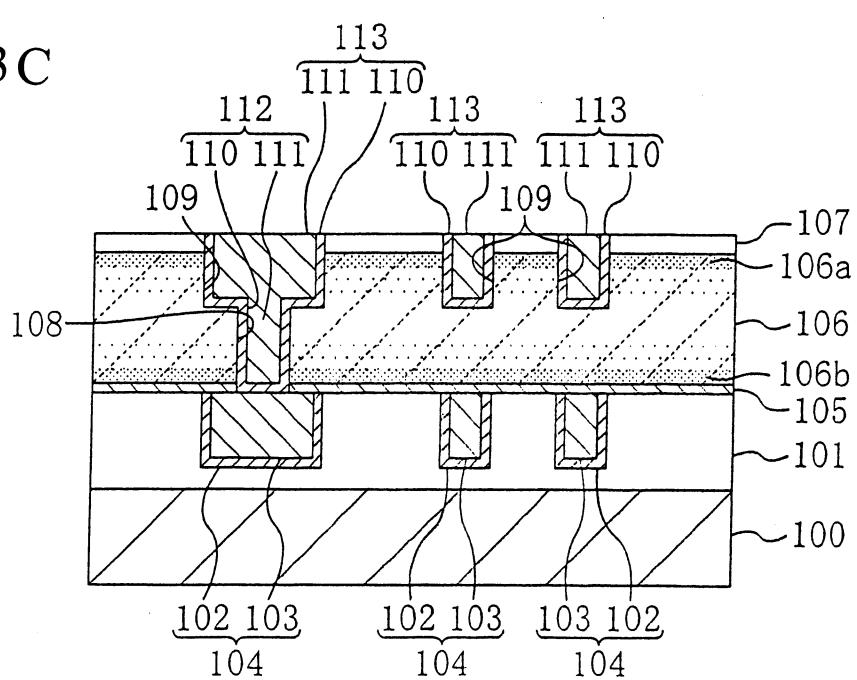
圖

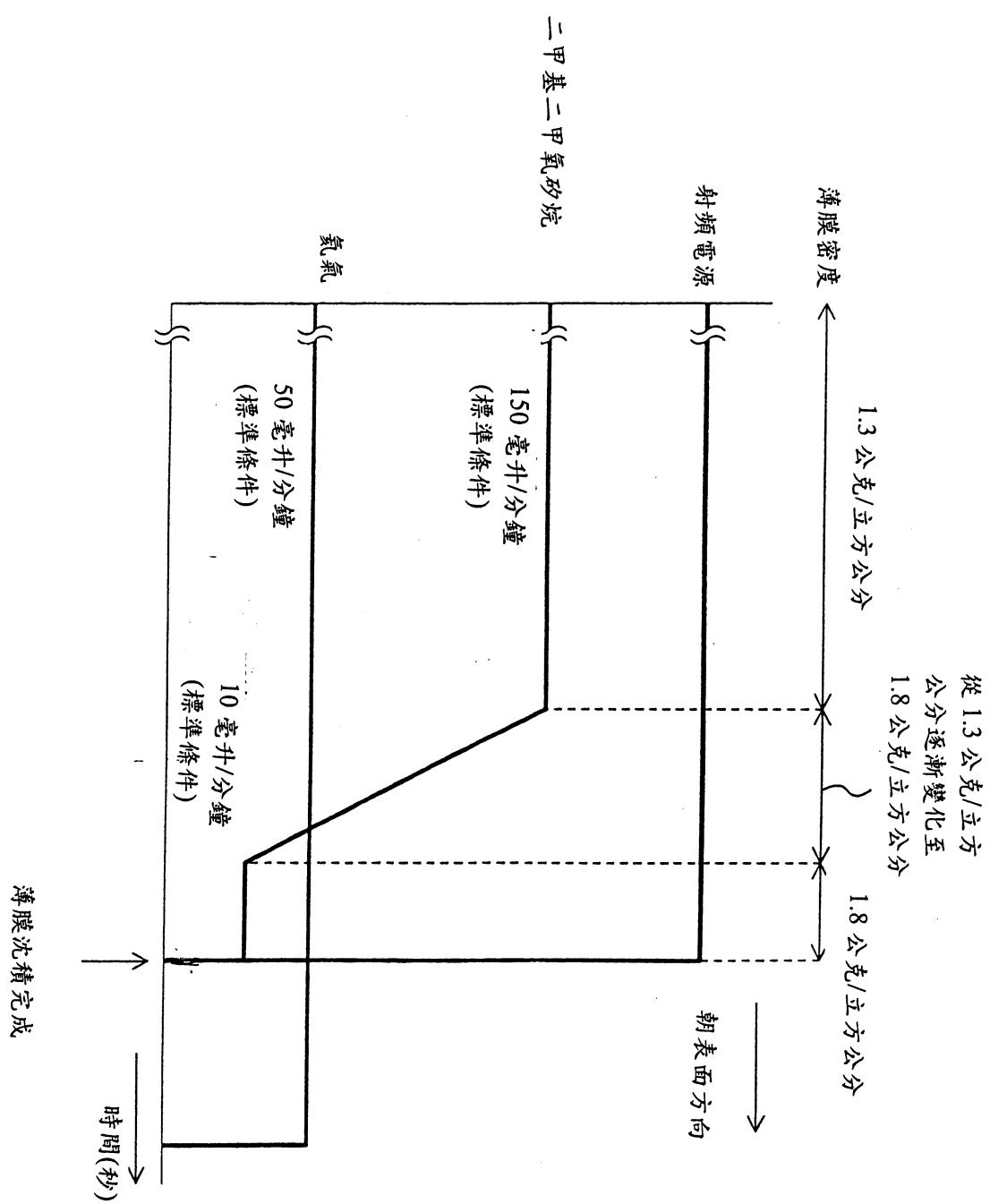
3B



圖

3C





I293496

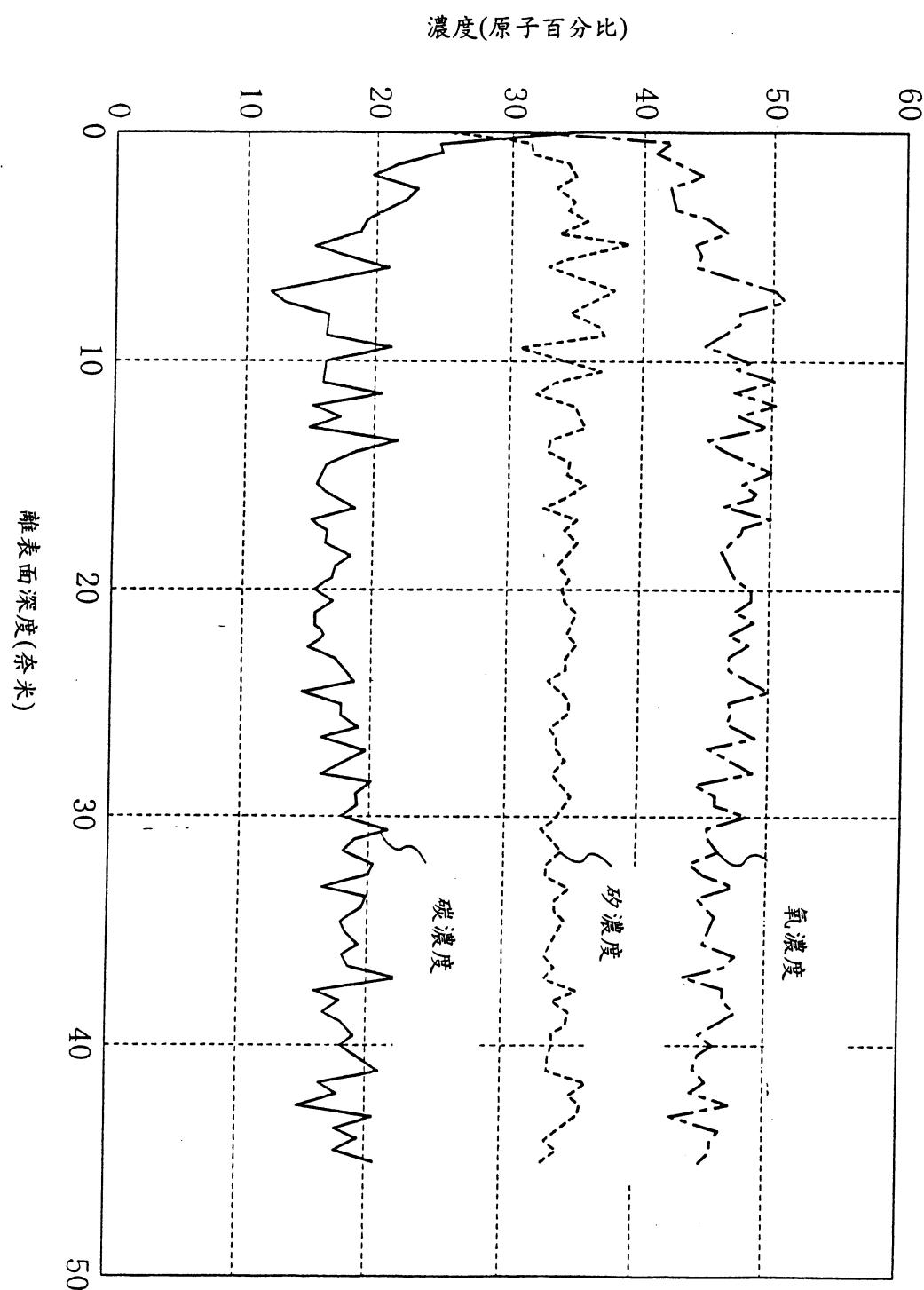
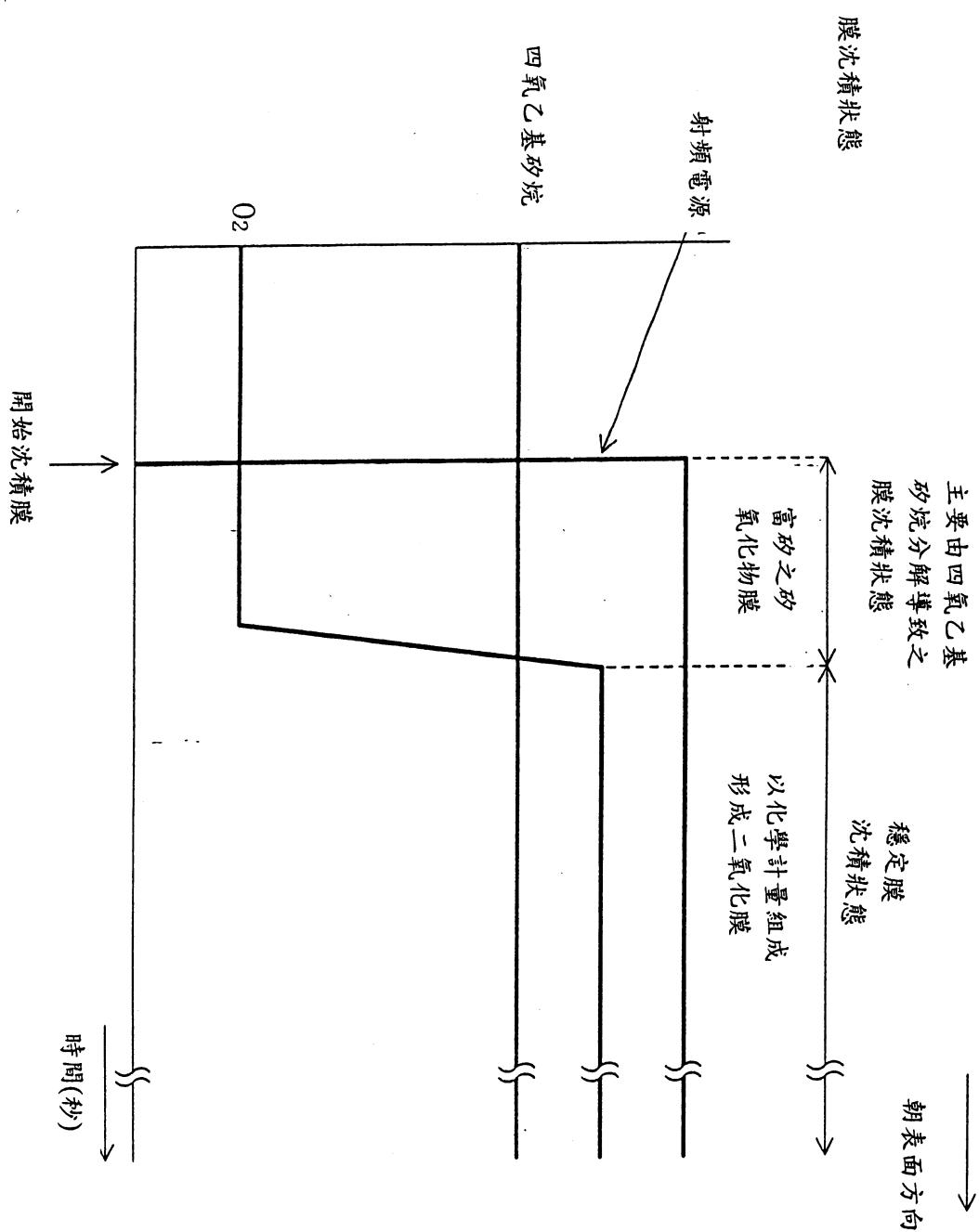


圖 5



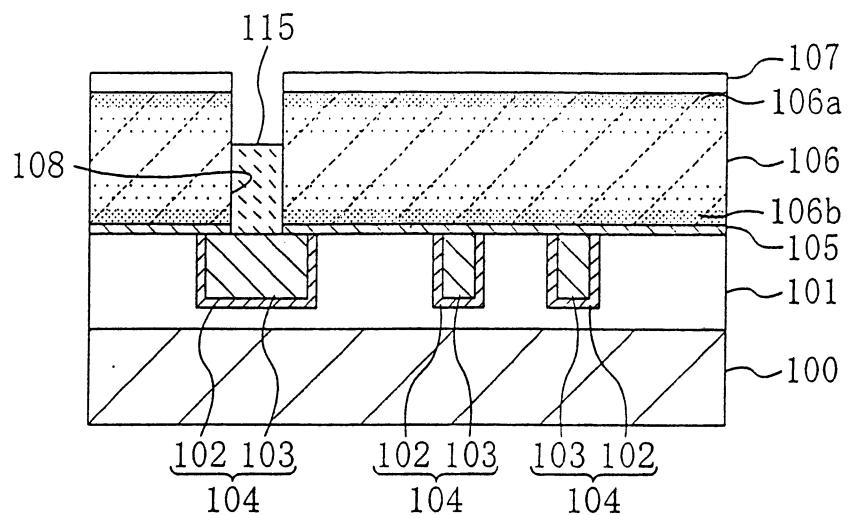


圖 7A

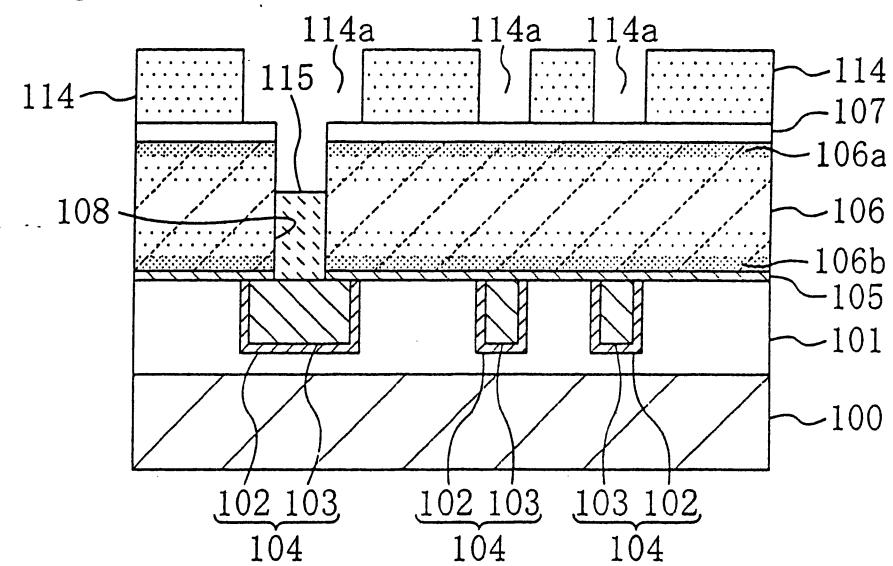


圖 7B

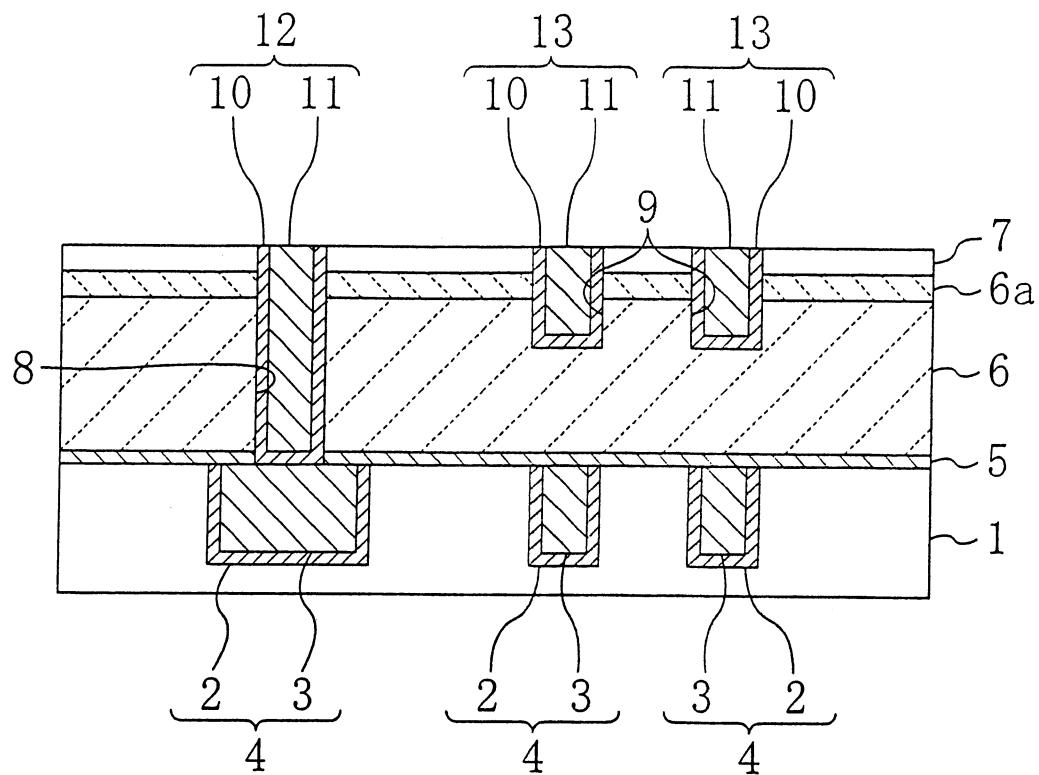


圖 8
先前技術

圖 9A
先前技術

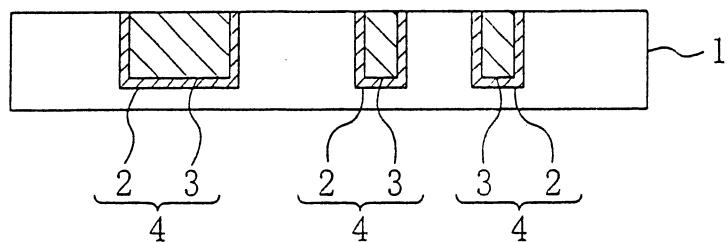


圖 9B
先前技術

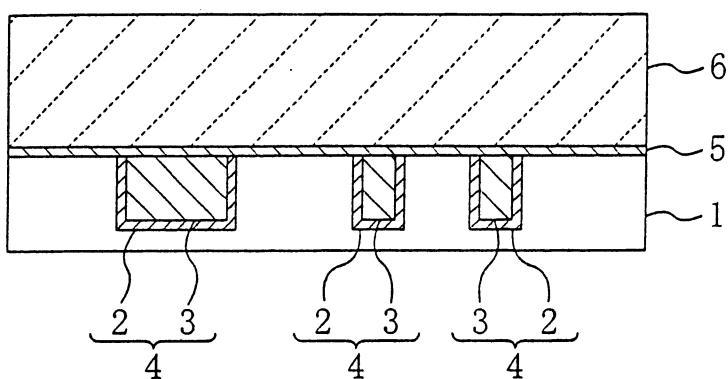


圖 9C
先前技術

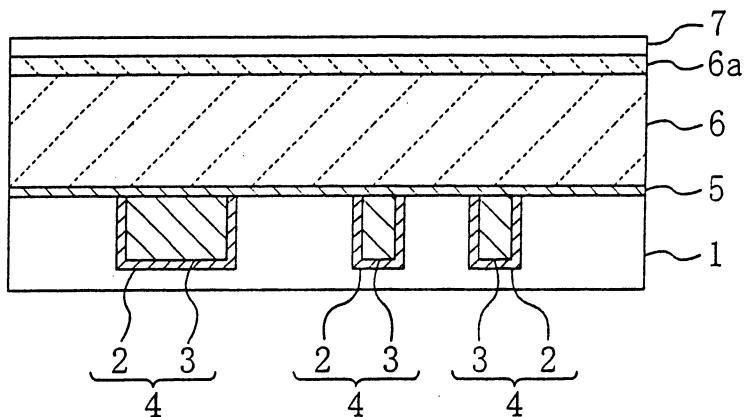


圖 9D
先前技術

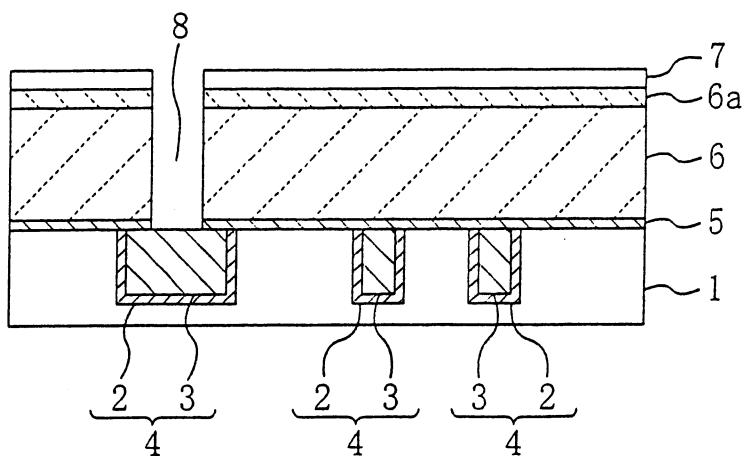


圖 10A
先前技術

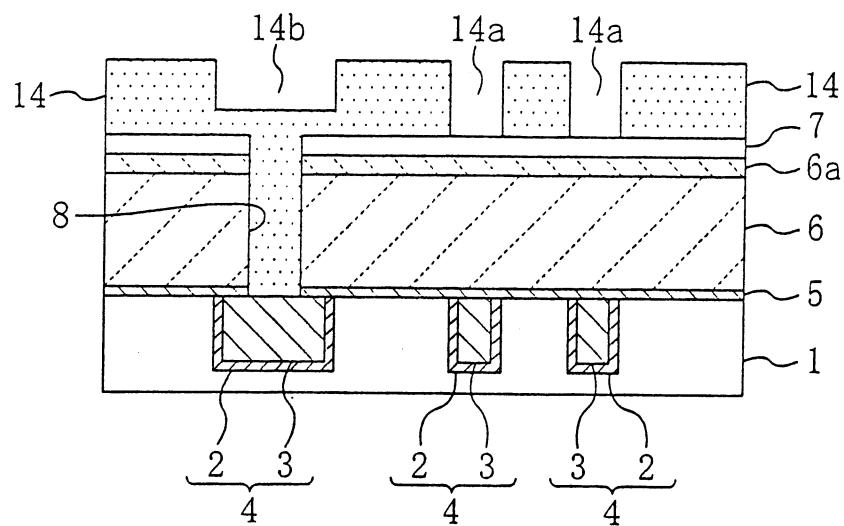


圖 10B
先前技術

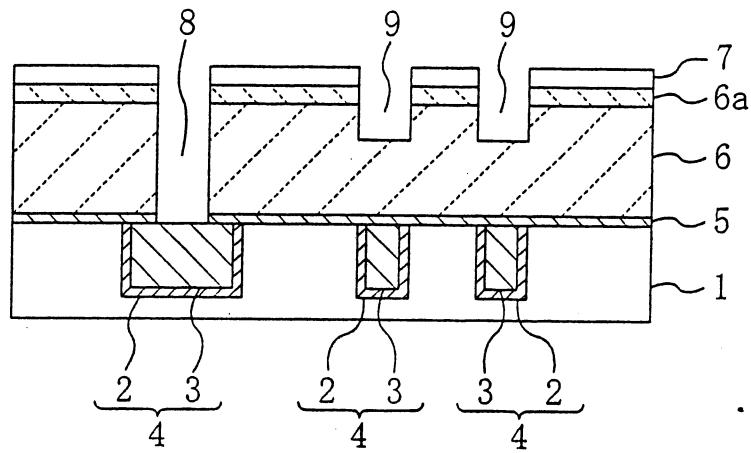
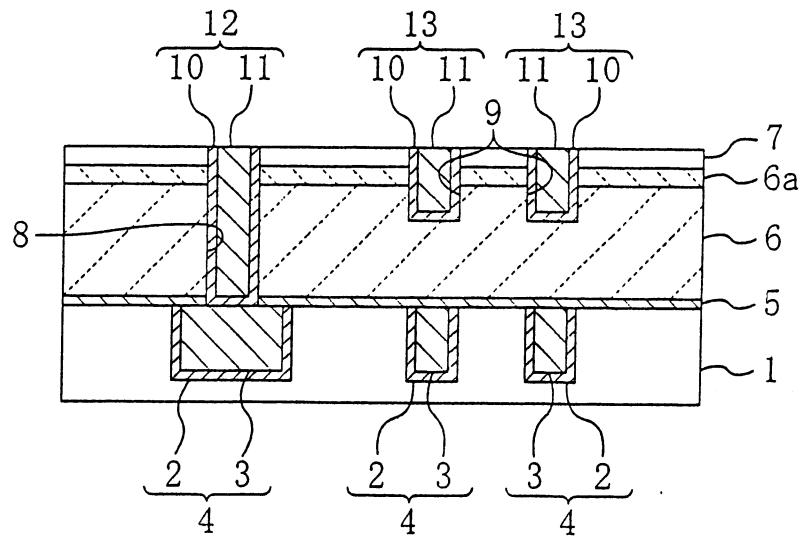


圖 10C
先前技術



柒、指定代表圖：

(一)本案指定代表圖為：第（1）圖。

(二)本代表圖之元件代表符號簡單說明：

100	基板
101	第一絕緣膜
102	第一鉭氮化物膜
103	第一銅膜
104	低層金屬線
105	第二絕緣膜
106	第三絕緣膜
106a	最上方部分
106b	最下方部分
107	第四絕緣膜
108	通道孔
109	線槽
110	第二鉭氮化物膜
111	第二銅膜
112	插塞
113	上層金屬線

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

拾、申請專利範圍：

1. 一種電子裝置，其包括：

一形成在基板上之第一絕緣膜；及

一形成於該第一絕緣膜中之導電膜，

該第一絕緣膜含有矽與碳，

該第一絕緣膜具有在其厚度方向逐漸變化之密度。

2. 如申請專利範圍第1項之電子裝置，其中該第一絕緣膜之一最上方部分具有之密度高於該第一絕緣膜之平均密度。

3. 如申請專利範圍第2項之電子裝置，其中該最上方部分之密度為1.8公克/立方公分或更多，且該平均密度為1.4公克/立方公分或更少。

4. 如申請專利範圍第1項之電子裝置，其中該第一絕緣膜的一最下方部分之密度高於該第一絕緣膜之平均密度。

5. 如申請專利範圍第4項之電子裝置，其中該最下方部分之密度係1.8公克/立方公分或更多，且該平均密度係1.4公克/立方公分或更少。

6. 如申請專利範圍第1項之電子裝置，進一步包含：

一形成於該第一絕緣膜上之第二絕緣膜，其中

該第二絕緣膜之平均密度係1.5公克/立方公分或更多及1.7公克/立方公分或更少。

7. 如申請專利範圍第1項之電子裝置，進一步包含：

一形成於該第一絕緣膜上之第二絕緣膜，其中

各包含在鄰接該第一絕緣膜之第二絕緣膜的一部分內之氧對矽的含量比(abundance ratio)係少於2。

8. 一種電子裝置，其包括：

一形成在基板上之第一絕緣膜；及

一形成於該第一絕緣膜中之導電膜，

該第一絕緣膜含有矽與碳，

該第一絕緣膜具有一在其厚度方向逐漸變化之碳濃度。

9. 如申請專利範圍第8項之電子裝置，其中該第一絕緣膜的一最上方部分具有之碳濃度高於該第一絕緣膜之平均碳濃度。

10. 如申請專利範圍第9項之電子裝置，其中該最上方部分之碳濃度係30 at%或更多且該平均碳濃度係20 at%或更少。

11. 如申請專利範圍第8項之電子裝置，其中該第一絕緣膜的一最下方部分之碳濃度高於該第一絕緣膜之平均碳濃度。

12. 如申請專利範圍第11項之電子裝置，其中該最下方部分之碳濃度係30 at%或更多，且該平均碳濃度係20 at%或更少。

13. 如申請專利範圍第8項之電子裝置，進一步包含：

一形成於該第一絕緣膜上之第二絕緣膜，其中

該第二絕緣膜之平均密度係1.5公克/立方公分或更多及1.7公克/立方公分或更少。

14. 如申請專利範圍第8項之電子裝置，進一步包含：

一形成於該第一絕緣膜上之第二絕緣膜，其中

各包含在鄰接該第一絕緣膜之第二絕緣膜的一部分內之氧對矽的含量比係少於2。

15. 一種用於製造電子裝置之方法，該方法包括下列步驟：

形成一在一含有矽與碳的第一絕緣膜上之第二絕緣膜；

在各第二與第一絕緣膜中形成一孔；

在形成有該孔之該第二絕緣膜上形成一具有對應於一包括形成有該孔區域之特定區域的一開口之光阻膜；及

藉由使用該光阻膜作為一遮罩蝕刻各第二與第一絕緣膜，以形成一連接至該孔之凹下部分，

該第一絕緣膜具有一在其厚度方向逐漸變化之密度。

16. 如申請專利範圍第15項之方法，其中：

形成該第二絕緣膜之步驟包括藉由使用至少一矽供應氣體與一氧供應氣體之電漿CVD沈積該第二絕緣膜之步驟，及

在沈積該第二絕緣膜之初期間控制氧供應氣體之流率使其較低，使得各包含於鄰接該第一絕緣膜之第二絕緣膜的部分內之氧對矽的含量比係少於2。

17. 如申請專利範圍第15項之方法，其中形成該第二絕緣膜之步驟在施行時同時可防止該第一絕緣膜暴露於一含有氮之大氣中。

18. 如申請專利範圍第15項之方法，其中形成該第二絕緣膜之步驟是藉由旋佈或熱CVD施行。

19. 如申請專利範圍第15項之方法，進一步包括在介於形成該孔之步驟與形成該光阻膜之步驟，該步驟包括：

在該孔中形成一虛設插塞之步驟。

20. 一種用於形成電子裝置之方法，該方法包括下列步驟：

在一含有矽與碳的第一絕緣膜上形成一第二絕緣膜；

在各第二與第一絕緣膜中形成一孔；

在形成有該孔之該第二絕緣膜上形成一具有對應於一包括形成有該孔區域之特定區域的一開口之光阻膜；及

藉由使用該光阻膜作為一遮罩蝕刻各第二與第一絕緣膜，以形成一連接該孔之凹下部分，

該第一絕緣膜具有一在其厚度方向逐漸變化之碳濃度。

21. 如申請專利範圍第20項之方法，其中：

形成該第二絕緣膜之步驟包括藉由使用至少一矽供應氣體與一氧供應氣體之電漿CVD沈積該第二絕緣膜之步驟，及

在沈積第二絕緣膜之初始期間控制氧供應氣體之流率使其較低，使得各包含於鄰接該第一絕緣膜之第二絕緣膜的部分內之氧對矽的含量比係少於2。

22. 如申請專利範圍第20項之方法，其中施行形成該第二絕緣膜之步驟的同時可防止該第一絕緣膜曝露於一含氮之大氣中。

23. 如申請專利範圍第20項之方法，其中形成該第二絕緣膜之步驟係藉由旋佈或熱CVD而施行。

24. 如申請專利範圍第20項之方法，在介於形成該孔之步驟

I293496

94年6月1日修(支)正督換算

與形成該光阻膜之步驟間進一步包含下列步驟：

在該孔內形成一虛設插塞。