

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
10. Januar 2013 (10.01.2013)



(10) Internationale Veröffentlichungsnummer
WO 2013/004775 A1

- (51) **Internationale Patentklassifikation:**
G01R 1/04 (2006.01) *G01R 1/073* (2006.01)
G01R 31/28 (2006.01)
- (21) **Internationales Aktenzeichen:** PCT/EP2012/063109
- (22) **Internationales Anmeldedatum:**
5. Juli 2012 (05.07.2012)
- (25) **Einreichungssprache:** Deutsch
- (26) **Veröffentlichungssprache:** Deutsch
- (30) **Angaben zur Priorität:**
10 2011 051 607.7 6. Juli 2011 (06.07.2011) DE
- (71) **Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US):** DTG INTERNATIONAL GMBH [CH/CH]; Hardturmstrasse 105, 5. Stock, CH-8005 Zürich (CH).
- (72) **Erfinder; und**
- (75) **Erfinder/Anmelder (nur für US):** ROMANOV, Victor [DE/DE]; Salon-de-Provence-Ring 77, 97877 Wertheim (DE). GÜLZOW, Andreas [DE/DE]; Am Schlag 30, 31832 Springe (DE). OTT, Bernd-Ulrich [DE/DE]; Mozartstr. 2, 74653 Künzelsau (DE).
- (74) **Anwälte:** GANAHL, Bernhard et al.; Huber & Schüssler, Truderinger Str. 246, 81825 München (DE).
- (81) **Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart):** AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) **Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart):** ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) **Title:** ADAPTER FOR AN EXAMINATION APPARATUS AND EXAMINATION APPARATUS FOR TESTING PRINTED CIRCUIT BOARDS

(54) **Bezeichnung :** ADAPTER FÜR EINE PRÜFVORRICHTUNG UND PRÜFVORRICHTUNG ZUM TESTEN VON LEITERPLATTEN

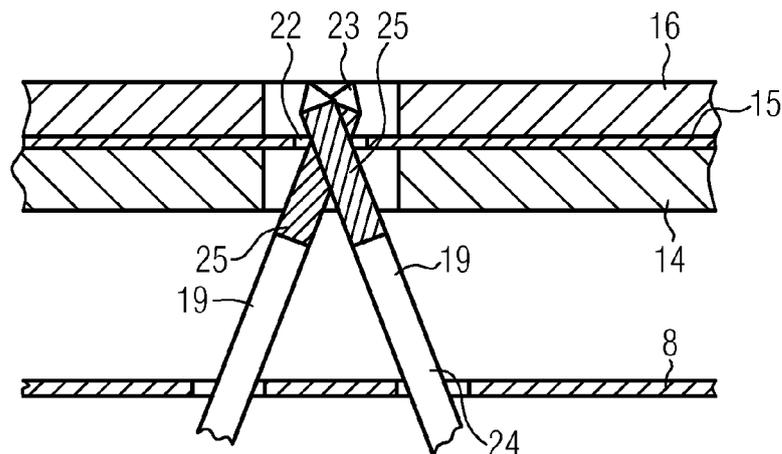


FIG. 3

(57) **Abstract:** The present invention relates to an adapter for a parallel tester for testing bare printed circuit boards and to a parallel tester for testing bare printed circuit boards. According to the invention, in each case at least two test needles (19) are arranged in a plurality of guide holes (22) in a test-article contacting plate (15) that can be arranged adjacent to a test article (6), and said test needles (19) are electrically insulated from each other. It is thus possible to carry out a four-wire measurement in a parallel tester and still provide a high density of contact locations.

(57) **Zusammenfassung:**

[Fortsetzung auf der nächsten Seite]

WO 2013/004775 A1



Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

— vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eingehen (Regel 48 Absatz 2 Buchstabe h)

Die vorliegende Erfindung betrifft einen Adapter für einen Paralleltester zum Testen von unbestückten Leiterplatten und einen Paralleltester zum Testen von unbestückten Leiterplatten. Erfindungsgemäß sind in mehreren Führungsbohrungen (22) einer angrenzend zu einem Prüfling (6) anordbaren Prüflingskontaktierungsplatte (15) jeweils zumindest zwei Prüfnadeln (19) angeordnet und diese Prüfnadeln (19) sind voneinander elektrisch isoliert. Hierdurch ist es möglich in einem Paralleltester eine Vier-Draht-Messung durchzuführen und dennoch eine hohe Dichte an Kontaktstellen bereitzustellen.

5

10

Adapter für eine Prüfvorrichtung und Prüfvorrichtung zum Testen von Leiterplatten

15

Die vorliegende Erfindung betrifft einen Adapter für eine Prüfvorrichtung und eine Prüfvorrichtung zum Testen von Leiterplatten. Insbesondere betrifft die vorliegende Erfindung einen Adapter für einen Paralleltester zum Testen von unbestückten Leiterplatten und einen Paralleltester zum Testen von unbestückten Leiterplatten.

20

Vorrichtungen zum Testen von Leiterplatten werden grundsätzlich in zwei Gruppen unterteilt, den Fingertestern, die mit mehreren Kontaktfingern Prüfpunkte einer zu untersuchenden Leiterplatten seriell abtasten, und den Paralleltestern, die alle Prüfpunkte bzw. Leiterplattentestpunkte einer zu untersuchenden Leiterplatte gleichzeitig mittels einer Vielzahl von Kontakten kontaktieren.

25

Bei den Paralleltestern unterscheidet man wiederum die Universaltester und die Dedicated-Tester.

30

Universaltester sind Paralleltester mit einem Grundraster. Das Grundraster ist ein regelmäßiges Raster von Kontaktpunkten, die mit einer Auswerteeinrichtung verbunden sind. Da die zu testenden Leiterplattentestpunkte einer zu testenden Leiterplatte

normalerweise in einem vom regelmäßigen Raster des Grundrasters abweichenden Raster angeordnet sind, ist es notwendig, einen Adapter vorzusehen, der jeweils einen Leiterplattentestpunkt der zu testenden Leiterplatte mit einer Kontaktstelle des Grundrasters verbindet. Derartige Adapter werden auch als Rasteranpassungsadapter bezeichnet, da sie das vorbestimmte, regelmäßige Grundraster der Prüfvorrichtung auf die üblicherweise unregelmäßige Anordnung der Leiterplattentestpunkte einer zu testenden Leiterplatte umsetzen. Ein solcher Adapter weist in der Regel mehrere voneinander beabstandete Führungsplatten auf, in welche Führungslöcher zur Aufnahme von Prüfnadel eingebracht sind. Die Prüfnadel können im Adapter schräg angeordnet sein, so dass die Kontaktpunkte des regelmäßigen Grundrasters mit den Leiterplattentestpunkten elektrisch verbinden können, die in der Regel von der regelmäßigen Anordnung des Grundrasters abweichen.

In der Regel wird der Adapter nicht unmittelbar auf dem Grundraster angeordnet, sondern es wird zwischen dem Grundraster und dem Adapter eine sogenannte Vollrasterkassette vorgesehen. Eine Vollrasterkassette ist ähnlich wie der Adapter aus mehreren Führungsplatten ausgebildet, in welcher Kontaktstifte in dem gleichen Raster wie das Grundraster angeordnet sind. Diese Kontaktstifte sind federnd ausgebildet. Der Grund, weshalb eine derartige Vollrasterkassette verwendet wird, ist, dass es schwierig ist, federnde Kontaktstifte in den Adapter einzusetzen, da diese zu dick sind, um sie im Adapter schräg anordnen zu können. Andererseits ist es notwendig, dass Höhenunterschiede aufgrund von Unebenheiten in der zu prüfenden Leiterplatte bzw. aufgrund der Schrägstellung der Nadeln im Adapter durch die federnden Kontaktstifte der Vollrasterkassette ausgeglichen werden können.

Anstelle einer Vollrasterkassette kann auch eine elastische Leitgummiplatte vorgesehen werden, die eine elektrische Verbindung zwischen den Nadeln des Adapters und den entsprechenden Kontaktstellen des Grundrasters herstellt. Für einen zu prüfenden Leiterplattentyp muss jeweils ein spezieller Adapter hergestellt werden. Das Grundraster und die Vollrasterkassette sind hingegen unabhängig vom Typ der zu prüfenden Leiterplatte. Derartige Paralleltester mit einem Grundraster nennt man auch Universaltester, da lediglich der Adapter spezifisch an den jeweiligen Leiterplat-

tentyp anzupassen ist. Die übrigen Bestandteile der Prüfvorrichtung können zum Testen beliebiger Leiterplattentypen verwendet werden.

Die Dedicated-Tester sind hingegen Paralleltester, die eine Kontaktplatte aufweisen, in der Kontaktelemente in dem Raster der Leiterplattentestpunkte der zu testenden Leiterplatte angeordnet sind. Die Kontaktelemente der Kontaktplatte sind mit Drähten bzw. dünnen Kabeln einzeln direkt an die Anschlussstellen einer Auswerteeinrichtung bzw. einer Auswerteelektronik angeschlossen. Derartige Dedicated-Tester werden vor allem zum Testen von Mikrochips (ICs) eingesetzt. Sie finden jedoch auch zunehmend Anwendung im Testen von Leiterplatten, insbesondere wenn die Leiterplatten sehr kleine und eng nebeneinander angeordnete Leiterplattentestpunkte aufweisen. Die Herstellung der Kontaktplatte ist jedoch sehr aufwendig, da die einzelnen Kontaktelemente von Hand mit den entsprechenden Kabeln verlötet werden müssen. Daher sind Dedicated-Tester bei großflächigen, unbestückten Leiterplatten, bei welchen gleichzeitig tausende von Leiterplattentestpunkte kontaktiert werden müssen, nachteilig.

Aus der EP 875 767 B1 geht ein Paralleltester hervor, der eine Grundrasterplatte aufweist, an deren Oberfläche ein Grundraster ausgebildet ist. Die Grundrasterplatte ist eine mehrlagige Leiterplatte, wobei mehrere Kontaktstellen des Grundrasters mittels in der Grundrasterplatte verlaufender Scankanäle elektrisch miteinander verbunden sind. Es sind somit mehrere mittels jeweils einem der Scankanäle verknüpfte Kontaktstellen des Grundrasters mit jeweils einem Anschluss einer Auswerteelektronik elektrisch verbunden. Dadurch können mehrere Kontaktstellen des Grundrasters mit einem Anschluss der Auswerteelektronik bedient werden, wodurch es möglich ist, die Kontaktelemente des Grundrasters in hoher Dichte vorzusehen, ohne dass die Kapazität an Auswerteelektronik entsprechend erhöht werden muss. Auf dem Grundraster lagert ein Adapter und/oder Translator, auf welche die zu testende Leiterplatte aufgelegt werden kann.

Aus der WO 02/31516 A1 geht ein Modul für einen Paralleltester hervor, das einen streifenförmigen Abschnitt mit Kontaktstellen aufweist, der einen Teil eines Grundrasters des Paralleltesters bildet. Unterhalb des streifenförmigen Abschnittes ist eine

vertikal stehende Platte angeordnet, auf welcher ein Teil einer Auswerteelektronik zum Auswerten von Prüfsignalen angeordnet ist. Die Kontaktstellen auf dem streifenförmigen Abschnitt sind in einem Raster mit einem Rasterabstand von nicht mehr als 2 mm angeordnet und zumindest zwei Kontaktstellen eines Moduls sind derart elektrisch miteinander verbunden, dass die elektrisch verbundenen bzw. verknüpften Kontaktstellen mit einem einzigen Eingang einer Auswerteelektronik in Kontakt stehen.

In der WO 2008/071541 A2 ist ein weiteres Modul für einen Paralleltester zum Testen von Leiterplatten offenbart. Dieses Modul weist eine Stützplatte und eine Kontaktplatte auf. Die Kontaktplatte ist aus einem starren Leiterplattenabschnitt, der als Grundrasterelement bezeichnet wird, und zumindest einem flexiblen Leiterplattenabschnitt ausgebildet. Am Grundrasterelement sind Kontaktstellen vorgesehen, die jeweils einen Teil der Kontaktstellen des Grundrasters bilden. Das Grundrasterelement ist an einer Stirnfläche der Stützplatte angeordnet und der biegsame Leiterplattenabschnitt ist derart abgebogen, dass zumindest ein Teil des übrigen Bereichs der Kontaktplatte parallel zur Stützplatte angeordnet ist. Die Kontaktstellen des Grundrasterelementes stehen jeweils im elektrischen Kontakt mit in der Kontaktplatte verlaufenden Leiterbahnen, die sich von dem Grundrasterelement in den flexiblen Leiterplattenabschnitt erstrecken. Eine Vielzahl solcher Module werden im Paralleltester derart nebeneinander angeordnet, so dass die Grundrasterelemente eine durchgehende Grundrasterplatte bilden, auf dem das Grundraster in Form von in einem regelmäßigen Raster angeordneter Kontaktstellen dargestellt ist.

Der Aufbau eines Adapter geht beispielsweise aus der WO 2009/047160 A2 bzw. der US 2010/0283498 A1 hervor.

Aus der DE 44 41 347 A1 geht ein Verfahren und eine Vorrichtung zum Testen von bestückten Baugruppen mittels einer Vier-Draht-Messung hervor. Hierzu werden zumindest vier in X- und Y-Richtung frei bewegbare Nadeln vorgesehen. Das Testen von bestückten Baugruppen erfordert wesentlich weniger Kontakte als das Testen von unbestückten Leiterplatten. Beim Testen von unbestückten Leiterplatten muss jede Leiterbahn separat kontaktiert werden, wohingegen beim Testen von bestückten Baugruppen ein Funktionstest bzw. ein In-Circuit-Test durchgeführt werden kann, bei

dem die Funktion einer vollständigen elektrischen Schaltung mit einigen wenigen Kontakten getestet wird.

5 In der US 6,384,614 B1 sind Prüfsonden für einen Fingertester zum Ausführen der Vier-Draht-Messung beschrieben.

Die EP 1 031 840 A2 offenbart ein Testgerät zum Prüfen von Leiterplatten, bei welchen die Elektroden mittels einer elektrisch leitenden Elastomerschicht mit den Kontaktstellen des Prüflings in Kontakt gebracht werden können. Diese elektrisch leitende Elastomerschicht ist so ausgebildet, dass sie beim Zusammendrücken ihren elektrischen Widerstand in Druckrichtung verringert. Hierdurch können die einzelnen Elektroden in den Kontaktplatten sehr eng benachbart angeordnet werden und trotzdem ein individueller Kontakt zu den Testpunkten der Leiterplatte hergestellt werden. Die Anordnung der Elektroden kann sogar so eng benachbart ausgebildet sein, dass zwei benachbarte Elektroden gemeinsam einen Kontaktpunkt einer Leiterplatte kontaktieren, wobei über die eine Elektrode ein Messstrom zugeführt wird und mittels der anderen Elektrode die Spannung gemessen wird.

10
15

Die Entgegenhaltung DE 197 15 094 A1 beschreibt einen Adapter zum Prüfen von Leiterplatten, der aus einer minimalen Anzahl von Einzelteilen besteht und schnell und einfach zusammengesetzt werden kann. Dieser Adapter weist mehrere Führungsplatten auf, in welchen Löcher gebohrt sind. In den Löchern lagern nadelförmige Prüfsonden. Eine obere Führungsplatte weist Löcher in einer Standardgitteranordnung auf, die der Gitteranordnung der Kontaktstellen eines elektronischen Prüf- bzw. Analysegerätes entspricht. Die unterste Platte ist mit einer Anordnung von Löchern versehen, die entsprechend den Orten der Prüfpunkte der zu prüfenden Leiterplatte gebohrt sind. Eine jede Bohrung der oberen Platte ist jeweils einer Bohrung in den unteren Platten zugeordnet. Eine nadelförmige Prüfsonde wird in diese einander entsprechenden Bohrungen eingeschoben, so dass die Sonde auf jedem Plattenniveau gehalten ist.

20
25
30

Der Erfindung liegt die Aufgabe zugrunde einen Adapter und einen Paralleltester zu schaffen, mit welchen es möglich ist, unbestückte Leiterplatten mit einer hohen Dichte von Kontaktstellen sehr präzise zu testen.

- 5 Die Aufgabe wird durch einen Adapter mit den Merkmalen des Anspruchs 1 und durch einen Paralleltester mit den Merkmalen des Anspruchs 9 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind in den jeweiligen Unteransprüchen angegeben.

- 10 Ein erfindungsgemäßer Adapter für einen Paralleltester zum Testen von unbestückten Leiterplatten umfasst
zumindest eine Grundrasterführungsplatte und eine Prüflingsführungsplatte, wobei die Grundrasterführungsplatte in einem regelmäßigen Raster (Englisch: grid) angeordnete Führungsbohrungen aufweist, deren Raster einem Grundraster eines Paralleltesters entspricht,
15 und die Prüflingsführungsplatte in einem Muster (Englisch: pattern) angeordnete Führungsbohrungen aufweist, das dem Muster von Leiterplattentestpunkten einer zu testenden Leiterplatte entspricht, und
Prüfnadeln, die mit jeweils einem Endbereich in einer der Führungsbohrungen der Grundrasterführungsplatte und mit dem anderen Endbereich in einer der Führungsbohrungen der Prüflingsführungsplatte lagern.
20

- Die Erfindung zeichnet sich dadurch aus, dass in mehreren Führungsbohrungen der Prüflingsführungsplatte jeweils zumindest zwei Prüfnadeln angeordnet sind und die gemeinsam in Führungsbohrungen der Prüflingsführungsplatte angeordneten Prüfnadeln sind voneinander isoliert.
25

- Dadurch, dass in mehreren Führungsbohrungen jeweils zumindest zwei Prüfnadeln angeordnet sind, werden die entsprechenden Leiterplattentestpunkte gleichzeitig mit zwei Prüfnadeln kontaktiert, so dass an diesen Leiterplattentestpunkten eine Vier-Draht-Messung ausgeführt werden kann. Eine Vier-Draht-Messung ist wesentlich präziser als eine 2-Draht-Messung.
30

Es gab bereits Versuche mit Adaptern bei welchen die Führungsbohrungen so eng benachbart sind, dass mit zwei Prüfnadeln gleichzeitig ein Leiterplattentestpunkt einer zu testenden Leiterplatte kontaktiert werden kann. Dies erlaubt auch eine Vier-Draht-Messung. Jedoch ist die Dichte der zu kontaktierenden Leiterplattentestpunkte gering, da die zwei Führungsbohrungen wesentlich mehr Platz als die erfindungsgemäße Führungsbohrung zum Aufnehmen von zwei Prüfnadeln beanspruchen.

Dadurch, dass die Prüfnadeln voneinander isoliert sind, wird sichergestellt, dass die gemeinsam in der Führungsbohrung angeordneten Prüfnadeln den jeweiligen Leiterplattentestpunkt unabhängig voneinander kontaktieren, so dass der Übergangswiderstand zwischen den Prüfnadeln und dem jeweiligem Leiterplattentestpunkt zuverlässig eliminiert werden kann. Würde ein elektrischer Kontakt zwischen den beiden Prüfnadeln bestehen, dann könnten die Stromflüsse durch die beiden Nadeln nicht sauber getrennt werden.

Um die gemeinsam in einer Führungsbohrung befindlichen Prüfnadeln zu isolieren weist zumindest eine der Prüfnadeln eine elektrisch isolierende Beschichtung auf, die zumindest den im Bereich dieser Führungsbohrung befindlichen Abschnitt der Prüfnadel umfasst, wobei eine hierzu benachbarte Spitze der Prüfnadel nicht beschichtet ist. Vorzugsweise sind alle in der Führungsbohrung befindlichen Prüfnadeln beschichtet.

Die Beschichtung ist vorzugsweise aus Aluminiumoxid, Titanoxid oder aus einer Kohlenstoffbeschichtung ausgebildet.

Die Prüfnadeln können jedoch auch mittels einer dünnen Folie, die zwischen den Prüfnadeln angeordnet ist, voneinander elektrisch isoliert sein. Hierbei ist es möglich, dass die Folie zumindest eine der Prüfnadeln in Form einer Hülse abschnittsweise umschließt. Die Folie besteht aus einem abriebfesten Kunststoff, insbesondere einen faserverstärkten Kunststoff.

Ein erfindungsgemäßer Paralleltester umfasst eine Prüflingskontaktierungsplatte mit in einem vorbestimmten Muster angeordneten

Bohrungen, das dem Muster von Leiterplattentestpunkten einer zu testenden Leiterplatte entspricht, wobei mehrere Paare von Prüfnadeln jeweils in einer gemeinsamen Bohrung der Prüflingskontaktierungsplatte mit einem ihrer Endbereiche angeordnet sind, so dass mit einem in einer Bohrung angeordneten Paar Prüfnadeln jeweils ein
5 Leiterplattentestpunkt einer zu testenden Leiterplatte kontaktiert werden kann.

Der Paralleltester kann als Universaltester mit einem Grundraster und einem oben beschriebenen Adapter ausgebildet sein. Der Paralleltester kann jedoch auch ein
10 Dedicated-Tester sein, wobei die Prüfnadeln mittels Drähte oder Kabel direkt mit einer Auswerteeinrichtung verbunden sind. Auch beim Dedicated-Tester sind die in einer Bohrung gemeinsam angeordneten Prüfnadeln vorzugsweise voneinander elektrisch isoliert, wobei die elektrische Isolierung mittels einer der oben erläuterten Beschichtungen und/oder mittels einer Folie realisiert werden kann.

15 Vorzugsweise ist der Paralleltester derart ausgebildet, dass eine jede der Prüfnadeln mit einem Anschluss einer Auswerteeinrichtung elektrisch verbunden ist, wobei jeweils zwei oder mehr Prüfnadeln jeweils mit dem selben Anschluss der Auswerteeinrichtung verbunden sind, und die mit dem selben Anschluss der Auswerteeinrichtung verbundenen Prüfnadeln sind in jeweils unterschiedlichen Bohrungen der Prüflings-
20 kontaktierungsplatte angeordnet. Dieses Prinzip der Verknüpfung von Gruppen von Prüfnadeln und des Verbindens der Gruppe von Prüfnadeln mit einem gemeinsamen Anschluss der Auswerteeinrichtung ist aus der EP 875 767 B1 bekannt. Bei einem Universaltester mit einer Grundrasterplatte kann die Verknüpfung mittels innerhalb der Grundrasterplatte verlaufender Scankanäle erfolgen und bei einem Dedicated-
25 Tester können mehrere Drähte oder Kabel direkt mit einem Anschluss der Auswerteeinrichtung verbunden sein.

Die Kombination aus Paaren von Prüfnadeln, die gemeinsam in einer Bohrung der Prüflingskontaktierungsplatte angeordnet sind, und der Verknüpfung mehrerer Prüf-
30 nadeln unterschiedlicher Bohrungen ist besonders vorteilhaft, da durch die Anordnung von zumindest zwei Prüfnadeln in jeweils einer Bohrung sich die Anzahl der Prüfnadeln pro Paralleltester erhöht, wobei durch die Verknüpfung von Prüfnadeln

die Kapazität der Auswerteeinrichtung bzw. der Auswerteelektronik nicht entsprechend erhöht werden muss.

Die Erfindung wird nachfolgend beispielhaft näher anhand der Zeichnungen beschrieben. Die Zeichnungen zeigen in:

- Fig. 1 einen Ausschnitt eines Adapters und einer Vollrasterkassette in einer Schnittansicht,
Fig. 2 den Grenzbereich zwischen dem Adapter und der Vollrasterkassette aus Fig. 1 in einer vergrößerten Darstellung,
Fig. 3 eine Führungsbohrung des Adapters aus Fig. 1 mit zwei Prüfnadeln in einer Schnittansicht,
Fig. 4 eine alternative Ausführungsform eines Adapters im Bereich einer Führungsbohrung mit zwei Prüfnadeln in einer Schnittansicht,
Fig. 5 einen Paralleltester (Universaltester) mit Vollrasterkassette und Adapter schematisch vereinfacht in einer Explosionsdarstellung, und
Fig. 6 einen Paralleltester (Dedicated-Tester) schematisch vereinfacht in einer Explosionsdarstellung.

Die Erfindung wird zunächst anhand eines Paralleltesters in Form eines Universaltesters erläutert (Fig. 1 bis 5).

Ein solcher Paralleltester weist ein plattenförmiges Grundrasterelement 1 auf (Figur 5), das eine Vielzahl von Kontaktstellen in Form von Kontaktflächen besitzt, die in einem regelmäßigen Raster angeordnet sind. Diese Kontaktstellen des Grundrasterelements 1 sind jeweils mit einem Anschluss einer Auswerteeinrichtung bzw. Auswerteelektronik 2 verbunden. Das Grundrasterelement 1 kann aus mehreren streifenförmigen Modulen 3 ausgebildet sein, wie sie z.B. aus der US 7,893,705; bzw. der EP 1 322 967 B1 bekannt sind.

Auf dem Grundrasterelement 1 ist eine Vollrasterkassette 4 angeordnet, die Federkontaktstifte 5 aufweist. Die Federkontaktstifte 5 der Vollrasterkassette 4 sind im gleichen Raster wie die Kontaktstellen des Grundrasterelementes 1 angeordnet, so dass

jede Kontaktstelle des Grundrasterelementes 1 einen Federkontaktstift 5 berührt und elektrisch kontaktiert wird. Die Federkontaktstifte 5 sind parallel zueinander angeordnet.

- 5 Die elektrische Verbindung zwischen den im regelmäßigen Raster angeordneten Federkontaktstiften 5 und den unregelmäßig angeordneten Kontaktstellen einer zu testenden Leiterplatte 6, die im folgenden als Leiterplattentestpunkte bezeichnet werden, wird über einen Adapter 7 hergestellt. Der Adapter 7 ist aus mehreren parallel zueinander angeordneten Führungsplatten 8 ausgebildet (Fig. 1). Benachbart zur
- 10 Vollrasterkassette 2 ist ein Plattenpaket 9 mit zwei Platten angeordnet, das Bohrungen im Raster der Anordnung der Federkontaktstifte 5 der Vollrasterkassette 4 bzw. der Kontaktstellen des Grundrasters aufweist. Dieses Plattenpaket wird im folgenden als Grundraster-Einheit 9 bzw. GR-Einheit 9 bezeichnet. Die GR-Einheit 9 ist aus einer Deckplatte 10 und einer Strukturplatte 11 zusammengesetzt. Die Deckplatte ist
- 15 unmittelbar angrenzend zur Vollrasterkassette 4 angeordnet und weist eine Dicke von 1,5 mm auf. Die Strukturplatte 11 liegt an der Deckplatte 10 an. Sie weist eine Dicke von 3 mm auf und verleiht dem Adapter an der zur Vollrasterkassette weisenden Seite die notwendige mechanische Festigkeit.
- 20 Da die Grundraster-Einheit 9 Bohrungen im Raster der Anordnung der Federkontaktstifte 5 der Vollrasterkassette 4 bzw. der Kontaktstellen des Grundrasters aufweist stellen die beiden Platten 10, 11 der Grundraster-Einheit jeweils eine Grundrasterführungsplatte 10, 11 dar.
- 25 Mit etwas Abstand zur Strukturplatte 11 ist eine Halteplatte 12 angeordnet. Die Halteplatte 12 weist eine Stärke von 3 mm auf.

- Vier dünne Führungsplatten 8 sind mit Abstand zueinander angeordnet. Sie weisen jeweils eine Dicke von 0,3 mm auf. Die Anzahl der Führungsplatten variiert in Abhängigkeit von der Größe der Fläche, die mit einem Adapter abgedeckt werden soll (= Prüffeld) und in Abhängigkeit vom maximalen Versatz der Leiterplattentestpunkte
- 30 bzgl. der korrespondierenden Kontaktstellen des Grundrasters und damit von der Dicke des Adapters. An der zur Leiterplatte weisenden Seite des Adapters 7 ist eine

Platteneinheit mit drei Platten vorgesehen, die im folgenden als Leiterplatteneinheit bzw. LP-Einheit 13 bezeichnet wird. Die LP-Einheit 13 ist aus einer Strukturplatte 14, einer Führungsplatte 15 und einer Deckplatte 16 zusammengesetzt. Die Strukturplatte 14 verleiht der LP-Einheit 13 die notwendige mechanische Festigkeit. Diese Strukturplatte ist im vorliegenden Ausführungsbeispiel mit einer Dicke von 4 mm ausgebildet.

Die Deckplatte 10 und die Deckplatte 16 sind außerhalb des Testfeldes mit den übrigen Platten 11, 14 des Adapters verschraubt. Diese Schraubverbindungen können somit nicht die elektrischen Eigenschaften des Adapters beeinflussen.

Die Führungsplatte 15 ist wiederum eine dünne Führungsplatte mit einer Dicke von 0,3 mm. In einer derart dünnen Platte können die Bohrungen zum Führen der Prüfnadeln und Kontaktstifte einfacher mit einer hohen Präzision als in den dicken Struktur- und Halteplatten eingebracht werden. Die Führungsplatte 15 bzw. die Deckplatte 16 weist ein Bohrmuster auf, das dem Muster der Leiterplattentestpunkte entspricht und stellt somit sicher, dass die Prüfnadeln des Adapters 7 exakt auf die Leiterplattentestpunkte ausgerichtet sind.

Alle Platten mit Ausnahme der Deckplatten 10, 16 werden von mehreren an sich bekannten Säulenmechanismen 17 auf Abstand gehalten. Zwischen der GR-Einheit 9 und der LP-Einheit 13 erstrecken sich Ausrichtstifte 18, die jeweils ein Loch in der Halteplatte 12 und den Führungsplatten 8 formschlüssig durchgreifen, so dass die Platten 8, 12 exakt zueinander ausgerichtet sind. Die Ausrichtstifte dienen zudem als Abstandshalter zwischen der Grundraster-Einheit 9 und der Leiterplatten-Einheit 13.

Der Adapter 7 weist Prüfnadeln 19 auf die in den Führungsplatten 8, 15 geführt sind. Die Prüfnadeln 19 dienen zum Kontaktieren von Padfeldern auf der zu testenden Leiterplatte 6. Neben den Prüfnadeln 19 können im Adapter auch Kontaktstifte 20 vorgesehen sein. Die Kontaktstifte 20 sind zum Kontaktieren von Durchkontaktierungen der Leiterplatte 6 vorgesehen.

- Die Prüfnadeln 19 können mit unterschiedlichen Durchmessern ausgebildet sein. Die Prüfnadeln 19 weisen jeweils einen kreisförmigen Querschnitt auf. Sie sind an ihren zur Vollrasterkassette weisenden Enden jeweils mit einer Verdickung 21 versehen. Diese Verdickung 21 kann durch eine aufgesteckte bzw. aufgeschrumpfte Hülse oder durch eine Quetschung der Prüfnadel 19 ausgebildet sein. Eine Quetschung ist einfacher und kostengünstiger herstellbar. Sie erfordert jedoch eine gewisse Materialstärke der Prüfnadel und ist vor allem für dickere Prüfnadeln geeignet. Bei dünneren Prüfnadeln ist es zweckmäßiger eine zusätzliche Hülse vorzusehen.
- 5
- 10 In der Deckplatte 10 sind Stufenbohrungen zur Aufnahme der Verdickungen 21 der Prüfnadeln 19 vorgesehen (Fig. 1, 2). Diese Stufenbohrungen dienen dazu, dass die Prüfnadeln 19 mit ihrer Verdickung 21 nicht durch die Platte 10 hindurchbewegt werden können und somit gegen ein Herausfallen in Richtung zur Seite der zu testenden Leiterplatte 6 gesichert sind. Die Prüfnadeln 19 sind in Richtung zur Vollrasterkassette 2 frei beweglich im Adapter 7 gelagert.
- 15

- Die dünnen Führungsplatten 8, 15 sind mit wesentlich kleineren Durchgangsbohrungen als die beiden Deckplatten 10, 16, Strukturplatte 11 und Halteplatte 12 versehen. Die Position der Prüfnadeln 19 wird somit im wesentlichen von den Durchgangsbohrungen der dünnwandigen Führungsplatten 8, 15, festgelegt. Die an der Prüflingsseite des Adapters 7 angeordnete Führungsplatte 15, die Bestandteil der Leiterplatteinheit 13 ist und sich zwischen der Strukturplatte 14 und der Deckplatte 16 befindet, wird im folgenden auch als Prüflingsführungsplatte bezeichnet, da die in dieser Führungsplatte 15 angeordneten Durchgangsbohrungen im Muster der Leiterplattentestpunkte einer zu testenden Leiterplatte (Prüfling) 6 angeordnet sind. Erfindungsgemäß sind in mehreren Durchgangsbohrungen der Prüflingsführungsplatte 15 zumindest zwei Prüfnadeln 19 angeordnet. Figur 3 zeigt eine solche Durchgangsbohrung der Prüflingsführungsplatte 15, die auch als Führungsbohrung 22 bezeichnet wird, durch welche sich zwei Prüfnadeln 19 erstrecken. Die entsprechenden Durchgangsbohrungen in der angrenzenden Strukturplatte 14 und Deckplatte 16 sind so groß bemessen, dass sie nicht mit den Prüfnadeln 19 in Berührung kommen. Die Position der Prüfnadeln 19 wird somit alleine von der Führungsbohrung 22 in der Prüflingsführungsplatte 15 festgelegt.
- 20
- 25
- 30

Die Prüfnadeln 19 weisen eine konische Spitze 23 auf und einen sich daran anschließenden zylinderförmigen Grundkörper 24. Im Bereich des Grundkörpers besitzen die Prüfnadeln einen Durchmesser von etwa 80 μm . Der Durchmesser liegt vorzugsweise im Bereich von 70 μm bis 100 μm und insbesondere im Bereich von 75 μm bis 85 μm . Die Prüfnadeln sind aus Metall, insbesondere einer gut leitenden Kupferlegierung ausgebildet. Die Führungsbohrung 22 des vorliegenden Ausführungsbeispiels weist einen Durchmesser von etwa 180 μm auf. Der Durchmesser der Führungsbohrung kann im Bereich von 170 bis 190 μm liegen.

Die Prüfnadeln 19 sind an dem sich durch die Prüflingsführungsplatte 15 hindurch erstreckenden Abschnitt mit einer isolierenden Beschichtung 25 versehen. Die Beschichtung 25 ist beispielsweise eine Keramikbeschichtung aus Aluminiumoxid oder Titanoxid. Sie kann auch eine Kohlenstoffbeschichtung sein, wobei der Kohlenstoff in einer elektrisch nicht leitenden Struktur ähnlich der Diamantstruktur vorliegt. Diese Beschichtungen bilden abriebfeste Beschichtungen, so dass selbst bei einem mehrmaligen gegenseitigen Reiben der Prüfnadeln 19 die Isolation auf Dauer sichergestellt ist. Die Beschichtung erstreckt sich vom Bereich der konusförmigen Spitze 23 soweit in Richtung zum zur Vollrasterkassette weisenden Ende der Prüfnadeln 19, dass sichergestellt ist, dass zwei benachbarte Prüfnadeln nicht mit dem nicht-beschichteten Bereich in Kontakt kommen können. Der zum Prüfling weisende Bereich der konischen Spitze 23 ist frei von der isolierenden Beschichtung 25, um einen elektrischen Kontakt mit dem Leiterplattentestpunkt des Prüflings 6 herstellen zu können. Vorzugsweise erstreckt sich jedoch die Beschichtung auch über einen Abschnitt der konischen Spitze 23. Im vorliegenden Ausführungsbeispiel weist die konische Spitze 23 einen Winkel von etwa 90 Grad auf. Die konische Spitze kann jedoch auch mit einem kleineren Winkel ausgebildet sein.

Die beiden Prüfnadeln 19 in einer Führungsbohrung 22 kommen mit dem gleichen Leiterplattentestpunkt der zu testenden Leiterplatte in Kontakt, so dass durch eine der beiden Prüfnadeln 19 ein Messstrom mit vorbestimmter Stromstärke geleitet werden kann und mit der anderen Prüfnadel die Spannung, die an der entsprechenden Leiterbahn in der zu testenden Leiterplatte abfällt, abgenommen werden kann. Die-

ses Messprinzip wird auch als Vier-Draht-Messung bezeichnet. Bei der Ermittlung des ohmschen Widerstandes der gemessenen Leiterbahn der zu testenden Leiterplatte entfällt bei der Vier-Draht-Messung der Übergangswiderstand zwischen den Prüfnadeln 19 und dem Leiterplattentestpunkt. Hierdurch ist diese Messung sehr präzise.

Bei dem in Figur 3 gezeigten Ausführungsbeispiel erstreckt sich durch die Durchgangsbohrungen der weiteren Führungsplatten 8 jeweils nur eine einzige Prüfnadel 19, so dass die Prüfnadel 19 im Bereich der weiteren Führungsplatten 8 räumlich voneinander getrennt sind.

Bei einem alternativen Ausführungsbeispiel (Figur 4) werden jeweils zwei Prüfnadeln 19 durch eine Führungsbohrung 22 der Prüflingsführungsplatte 15 als auch durch eine Durchgangsbohrung einer zur Prüflingsführungsplatte 15 benachbarten Führungsplatte 8 geführt.

Bei dieser Anordnung ist der Bereich, in dem sich die beiden Prüfnadeln 19 berühren können, wesentlich größer, weshalb auch der Abschnitt, in dem die beiden Prüfnadeln 19 elektrisch isoliert sind, entsprechend länger auszubilden ist. Dies heißt, dass die Beschichtung sich vom Bereich der Spitze 23 weiter in Richtung zum gegenüberliegenden Ende der Prüfnadeln erstreckt als bei der Ausführungsform nach Figur 3. Dieser Abschnitt erstreckt sich somit noch durch die benachbart zur Leiterplatten-Einheit 13 angeordneten Führungsplatte 8. Der Vorteil dieser Ausführungsform liegt darin, dass der Abschnitt der Prüfnadeln, der benachbart zur testenden Leiterplatte ist, weniger stark gegenüber einer Vertikalen zu den Führungsplatten 8, 15 bzw. zur testenden Leiterplatte als bei der Ausführungsform nach Figur 3 geneigt ist. Diese geringere Schrägstellung in dem zum Prüfling benachbarten Abschnitt führt dazu, dass die Enden der Spitze 23 der beiden in einer Führungsbohrung 22 befindlichen Prüfnadeln 19 enger beieinander liegen, wodurch kleinere Leiterplattentestpunkte kontaktierbar sind. Die Prüfnadeln 19 sind biegsam, so dass sie durch die Führung mittels der weiteren Führungsplatte 8 mit den übrigen Abschnitten voneinander weggebogen werden können.

Es wurden interne, nicht veröffentlichte Versuche durchgeführt, einen Adapter mit Prüfnadeln herzustellen, wobei alle Prüfnadeln in separaten Durchgangsbohrungen in der Prüflingsführungsplatte geführt sind, wobei jedoch die Prüfnadeln und die Bohrung so klein gewählt werden sollten, dass eine Vier-Draht-Messung möglich ist. Dies wäre theoretisch mit Prüfnadeln mit einem Durchmesser von 60 μm und Bohrungen mit einem Durchmesser von 80 μm möglich, wobei der Mindestabstand zwischen den Rändern zweier Bohrungen 40 μm beträgt. Es ist einerseits schwierig, derart kleine Bohrungen korrekt in eine Führungsplatte einzubringen. Dies ist zwar aufwendig, jedoch mit den jetzt vorhandenen technischen Mitteln prinzipiell möglich. Es hat sich jedoch gezeigt, dass Prüfnadeln mit einem Durchmesser von nur 60 μm sehr schwer handhabbar sind. Beispielsweise sind derartige Prüfnadeln so leicht und die Bohrungen so klein, dass aufgrund der beim Einführen auftretenden Reibungskräfte es sehr schwierig ist, die Prüfnadeln durch die einzelnen Führungsplatten hindurchzuführen. Es hat sich gezeigt, dass Führungsnadeln mit einer Dicke von zumindest 70 μm , vorzugsweise 75 μm und insbesondere vorzugsweise 80 μm wesentlich einfacher handhabbar sind, da sie sowohl stabiler als auch schwerer sind und so ein Adapter wesentlich einfacher mit diesen Prüfnadeln bestückt werden kann.

Zudem sind die beiden in einer gemeinsamen Führungsbohrung 22 befindlichen Prüfnadeln 19 wesentlich enger zueinander angeordnet, als die dünneren in separaten Führungsbohrungen geführten Prüfnadeln, so dass mit der erfindungsgemäßen Anordnung kleinere Leiterplattetestpunkte kontaktierbar sind.

Durch die gegenseitige Isolierung der innerhalb einer Führungsbohrung 22 befindlichen Prüfnadeln 19 wird sichergestellt, dass die Vier-Draht-Messung zuverlässig ausführbar ist. Im vorliegenden Ausführungsbeispiel wird diese elektrische Isolierung mittels einer abriebfesten Beschichtung bewerkstelligt.

Im Rahmen der Erfindung ist es auch möglich, eine abriebfeste Kunststoffolie als Isolationsschicht zwischen den beiden Nadeln vorzusehen. Für Rasteradapter gibt es bereits Prüfnadeln, die mit einem elektrisch isolierenden Kunststoff beschichtet sind. Derartige herkömmliche Kunststoffbeschichtungen stellen eine zufriedenstellende Isolierung bei einem statischen Gebrauch der Prüfnadeln sicher, bei dem sich zwei

Nadeln nur kurzzeitig und mit geringer Krafteinwirkung berühren. Diese bekannten Kunststoffbeschichtungen sind jedoch nicht abriebfest, so dass sie nicht zur dauerhaften Isolierung der durch eine gemeinsame Durchgangsbohrung geführten Abschnitte der Prüfnadeln genügen. Zweckmäßigerweise werden faserverstärkte Kunststoffbeschichtungen vorgesehen, insbesondere mit Nanofasern verstärkte Kunststoffbeschichtungen, die mit einer geringen Dicke und dennoch hohen Festigkeit auf den Nadeln aufgebracht werden können. Anstelle einer solchen Kunststoffbeschichtung kann auch eine dünne Kunststoffhülse oder Kunststofffolie zwischen den beiden Nadeln angeordnet werden.

5

10

Die Erfindung ist oben anhand eines Universaltesters mit einem Grundraster und einem Adapter erläutert worden.

15

20

25

30

Die Erfindung ist jedoch auch für einen Dedicated-Tester (Figur 6) geeignet. Ein solcher Dedicated-Tester weist eine Prüflingskontaktierungsplatte 26 auf, in welcher die Prüfnadeln 19 im Muster der Leiterplattentestpunkte einer zu testenden Leiterplatte fixiert sind. Benachbart zur Prüflingskontaktierungsplatte 26 können eine oder mehrere Führungsplatten (nicht dargestellt) auf der von der zu testenden Leiterplatte 6 abgewandten Seite der Prüflingskontaktierungsplatte 26 vorgesehen sein. Diese Führungsplatten dienen dazu die von der zu testenden Leiterplatte weg weisenden Enden der Prüfnadeln so weit auf Abstand anzuordnen, dass an ihnen jeweils ein Draht 27 mittels Lötens befestigt werden kann. In diesen Führungsplatten können die Prüfnadeln durch Reib- und/oder Formschluss gehalten werden. Der Reibschluss wird beispielsweise hergestellt, indem zwei benachbarte Führungsplatten ein Stück gegeneinander verschoben werden, so dass die Prüfnadeln in Durchgangsbohrungen in den Führungsplatten geklemmt werden. Ein Formschluss kann beispielsweise durch eine spezielle Geometrie der Prüfnadeln, wie z.B. ein dickes Ende, hergestellt werden, mit welchen die Prüfnadeln formschlüssig in eine entsprechende Bohrung einer Führungsplatte eingreifen. Die Prüfnadeln sind einzeln mit den Drähten 27 verlötet, die zu Anschlüssen der Auswerteelektronik 2 führen. Mehrere solcher Drähte 27 können in Kabeln zusammengefasst sein.

Erfindungsgemäß sind in mehreren Bohrungen der Prüflingskontaktierungsplatte jeweils ein paar Prüfnadeln angeordnet, um gleichzeitig einen gemeinsamen Leiterplattentestpunkt zu kontaktieren. Diese Prüfnadeln sind wiederum elektrisch voneinander isoliert, beispielsweise durch eine der oben erläuterten Beschichtungen. Durch das Anordnen von zumindest zwei elektrisch voneinander isolierten Prüfnadeln in jeweils einer Bohrung der Prüflingskontaktierungsplatte werden die gleichen Vorteile wie bei dem oben erläuterten Universaltester erzielt, dass einerseits eine sehr präzise Vier-Draht-Messung möglich ist und andererseits Leiterplatten mit einer hohen Dichte an Leiterplattentestpunkten zuverlässig kontaktierbar sind.

In den Figuren 5 und 6 ist jeweils ein Paralleltester zum zweiseitigen Test einer Leiterplatte gezeigt. Deshalb sind jeweils zwei Prüflingskontaktierungsplatten vorgesehen, wobei bei dem Universaltester gemäß Figur 5 die Prüflingskontaktierungsplatte durch den jeweiligen Adapter 7 bzw. dessen Leiterplatten-Einheit 13 dargestellt wird. Die Erfindung kann selbstverständlich auch in einem Paralleltester zum einseitigen Testen einer unbestückten Leiterplatte ausgeführt werden.

Die vorliegende Erfindung kann folgendermaßen kurz zusammengefasst werden:

Die vorliegende Erfindung betrifft einen Adapter für einen Paralleltester zum Testen von unbestückten Leiterplatten und einen Paralleltester zum Testen von unbestückten Leiterplatten.

Erfindungsgemäß sind in mehreren Führungsbohrungen einer angrenzend zu einem Prüfling anordbaren Prüflingskontaktierungsplatte jeweils zumindest zwei Prüfnadeln angeordnet und diese Prüfnadeln sind voneinander elektrisch isoliert.

Hierdurch ist es möglich in einem Paralleltester eine Vier-Draht-Messung durchzuführen und dennoch eine hohe Dichte an Kontaktstellen bereitzustellen.

Bezugszeichenliste

- 1 Grundrasterelement
- 5 2 Auswerteeinrichtung
- 3 Modul
- 4 Vollrasterkassette
- 5 Federkontaktstifte
- 6 Leiterplatte
- 10 7 Adapter
- 8 Führungsplatte
- 9 Grundraster-Einheit
- 10 Deckplatte
- 11 Strukturplatte
- 15 12 Halteplatte
- 13 Leiterplatten-Einheit
- 14 Strukturplatte
- 15 Führungsplatte (Prüflingsführungsplatte)
- 16 Deckplatte
- 20 17 Säulenmechanismus
- 18 Ausrichterstift
- 19 Prüfnadel
- 20 Kontaktstift
- 21 Verdickung
- 25 22 Führungsbohrung
- 23 Spitze
- 24 Grundkörper
- 25 Beschichtung
- 26 Prüflingskontaktierungsplatte
- 30 27 Draht
- 28 Kabel

5

10

Patentansprüche

1. Adapter für einen Paralleltester zum Testen von unbestückten Leiterplatten, umfassend

15 zumindest eine Grundrasterführungsplatte (10, 11) und einer Prüflingsführungsplatte (15), wobei die Grundrasterführungsplatte (10, 11) in einem regelmäßigen Raster angeordnete Bohrungen aufweist, deren Raster einem Grundraster eines Paralleltesters entspricht,

20 und die Prüflingsführungsplatte (15) in einem Muster angeordnete Führungsbohrungen (22) aufweist, das dem Muster von Leiterplattentestpunkten einer zu testenden Leiterplatte (6) entspricht, und

Prüfnadeln (19), die mit jeweils einem Endbereich in einer der Bohrungen der Grundrasterführungsplatte (10, 11) und mit dem anderen Endbereich in einer der Führungsbohrungen (22) der Prüflingsführungsplatte (15) lagern,

dadurch gekennzeichnet,

25 dass in mehreren Führungsbohrungen (22) der Prüflingsführungsplatte (15) jeweils zumindest zwei Prüfnadeln (19) angeordnet sind und diese Prüfnadeln (19) voneinander isoliert sind.

2. Adapter nach Anspruch 1,

30 **dadurch gekennzeichnet,**

dass zumindest eine der gemeinsam in Führungsbohrungen (22) der Prüflingsplatte (15) angeordneten Prüfnadeln (19) eine elektrisch isolierende Beschichtung (25) aufweist, die zumindest den im Bereich dieser Führungsbohrung (22) befindlichen Ab-

schnitt der Prüfnadel (19) umfasst, wobei eine hierzu benachbarte Spitze (23) der Prüfnadel (19) nicht beschichtet ist.

3. Adapter nach Anspruch 2,

5 **dadurch gekennzeichnet,**

dass alle der gemeinsam in Führungsbohrungen (22) der Prüflingsführungsplatte (15) angeordneten Prüfnadeln (19) mit der elektrisch isolierenden Beschichtung (25) versehen sind.

10 4. Adapter nach Anspruch 2 oder 3,

dadurch gekennzeichnet,

dass die Beschichtung (25) ausgebildet ist aus Aluminiumoxid, Titanoxid oder aus einer Kohlenstoffbeschichtung.

15 5. Adapter nach einem der Ansprüche 1 bis 4,

dadurch gekennzeichnet,

dass die Prüfnadeln (19), die gemeinsam in einer der Führungsbohrungen (22) angeordnet sind, einen Durchmesser von zumindest 70 μm und vorzugsweise von zumindest 75 μm aufweisen.

20

6. Adapter nach einem der Ansprüche 1 bis 5,

dadurch gekennzeichnet,

dass der Durchmesser der Führungsbohrungen (22), in dem zwei Prüfnadeln (19) angeordnet sind, im Bereich von 160 μm bis 200 μm und vorzugsweise im Bereich

25

von 170 μm bis 190 μm liegt.

7. Adapter nach einem der Ansprüche 1 bis 6,

dadurch gekennzeichnet,

dass gemeinsam in Führungsbohrungen (22) der Prüflingsführungsplatte (15) angeordnete Prüfnadeln (19) auch gemeinsam in einer Bohrung einer weiteren Führungsplatte (8) angeordnet sind.

30

8. Paralleltester umfassend eine Prüflingskontaktierungsplatte (26, 15) mit in einem Muster angeordneten Bohrungen (22), das dem Muster von Leiterplattentestpunkten einer zu testenden Leiterplatte (6) entspricht, wobei mehrere Paare von Prüfnadeln (19) jeweils in einer gemeinsamen Bohrung der Prüflingskontaktierungsplatte (26, 15) mit einem ihrer Endbereiche angeordnet sind.
9. Paralleltester nach Anspruch 8,
dadurch gekennzeichnet,
- 10 eine jede der Prüfnadeln (19) mit einer Einheit einer Auswerteeinrichtung (2) elektrisch verbunden ist, wobei jeweils zwei oder mehr Prüfnadeln (19) jeweils mit demselben Anschluss der Auswerteeinrichtung (2) verbunden sind, und die mit demselben Anschluss der Auswerteeinrichtung verbundenen Prüfnadeln in jeweils unterschiedlichen Bohrungen (22) der Prüflingskontaktierungsplatte (26, 15) angeordnet sind.
- 15
10. Paralleltester nach Anspruch 8 oder 9,
dadurch gekennzeichnet,
- 20 dass zumindest eine der paarweise gemeinsam in Bohrungen (22) der Prüflingskontaktierungsplatte (26, 15) angeordneten Prüfnadeln (19) eine elektrisch isolierende Beschichtung (25) aufweist, die zumindest den im Bereich dieser Bohrung (22) befindlichen Abschnitt der Prüfnadel (19) umfasst, wobei eine hierzu benachbarte Spitze (23) der Prüfnadel (19) nicht beschichtet ist.
11. Paralleltester nach Anspruch 10,
dadurch gekennzeichnet,
- 25 dass beide der paarweise gemeinsam in jeweils einer der Bohrungen (22) der Prüflingskontaktierungsplatte (26, 15) angeordneten Prüfnadeln (19) mit der elektrisch isolierenden Beschichtung (25) versehen sind.
- 30 12. Paralleltester nach einem der Ansprüche 8 bis 11,
dadurch gekennzeichnet,
- dass der Paralleltester ein plattenförmiges Grundrasterelement (1) aufweist, auf der ein Adapter (7) angeordnet ist, und die Prüflingskontaktierungsplatte Bestandteil des

Adapters (7) ist, wobei vorzugsweise das plattenförmiges Grundrasterelement (1) in einem regelmäßigen Raster angeordnete Kontaktpunkte zum Kontaktieren jeweils einer Prüfnadel (19) aufweist, und jeweils zwei oder mehr Kontaktpunkte des plattenförmigen Grundrasterelements (1) mittels jeweils einer Leiterbahn elektrisch miteinander verbunden sind.

13. Paralleltester nach Anspruch 12,
dadurch gekennzeichnet,
dass der Adapter (7) gemäß einem der Ansprüche 1 bis 7 ausgebildet ist, wobei die Prüflingsführungsplatte (15) des Adapters (7) die Prüflingskontaktierungsplatte darstellt.

14. Paralleltester nach einem der Ansprüche 9 bis 13,
dadurch gekennzeichnet,
dass die Prüfnadeln (19) mittels Drähte mit der Auswerteeinrichtung (2) verbunden sind.

2/4

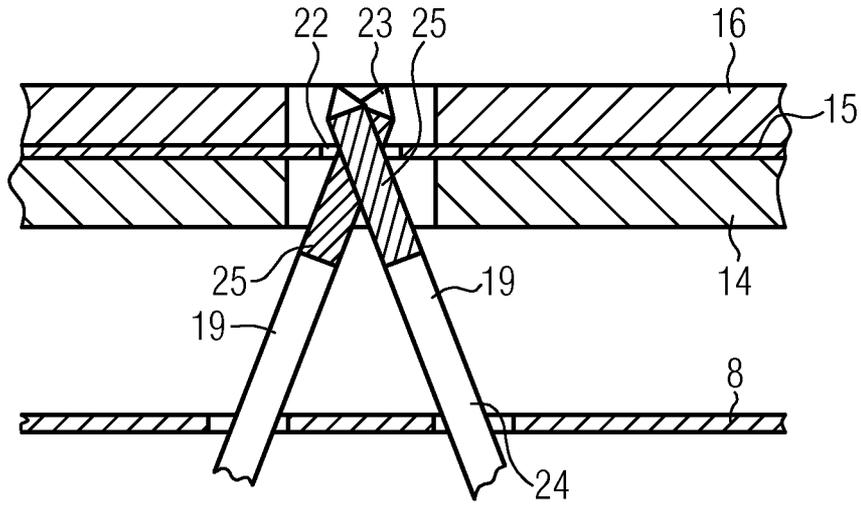


FIG. 3

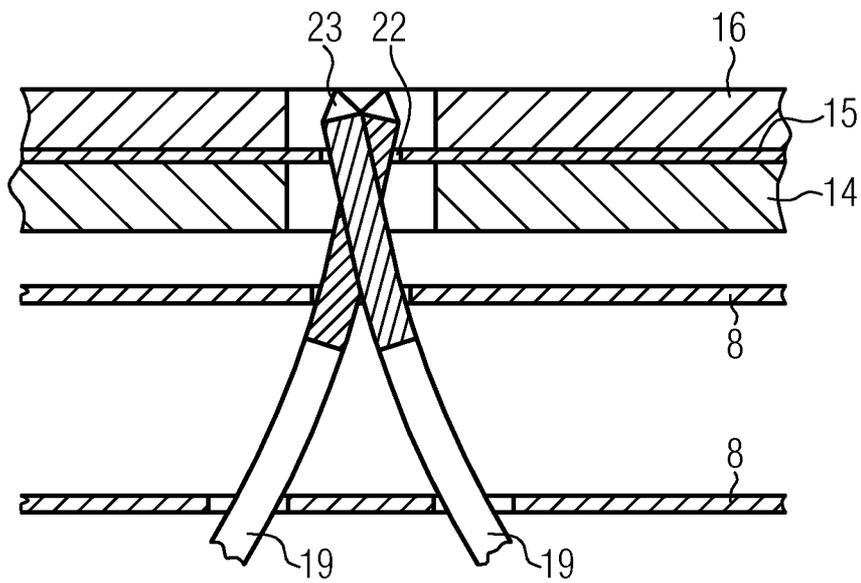


FIG. 4

3/4

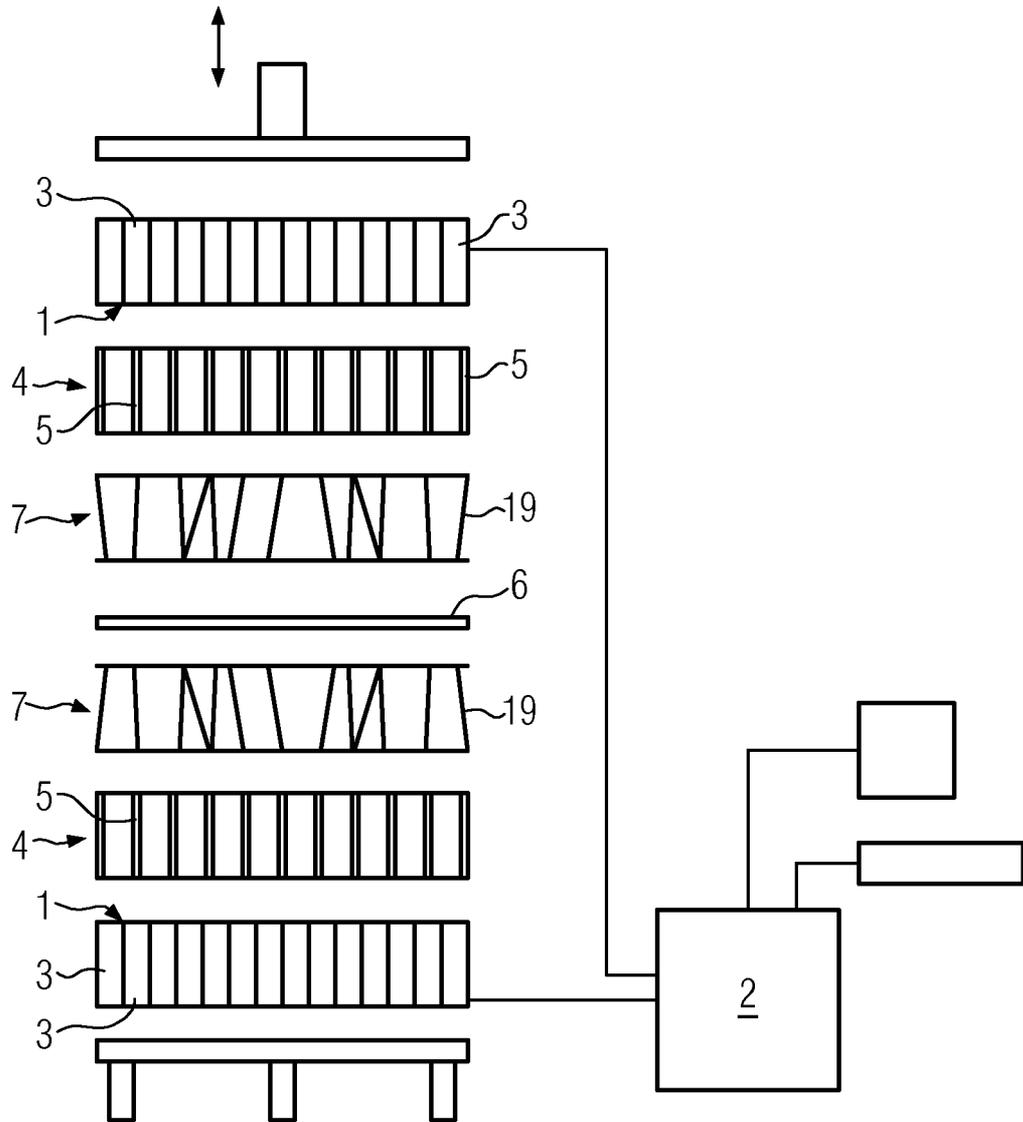


FIG. 5

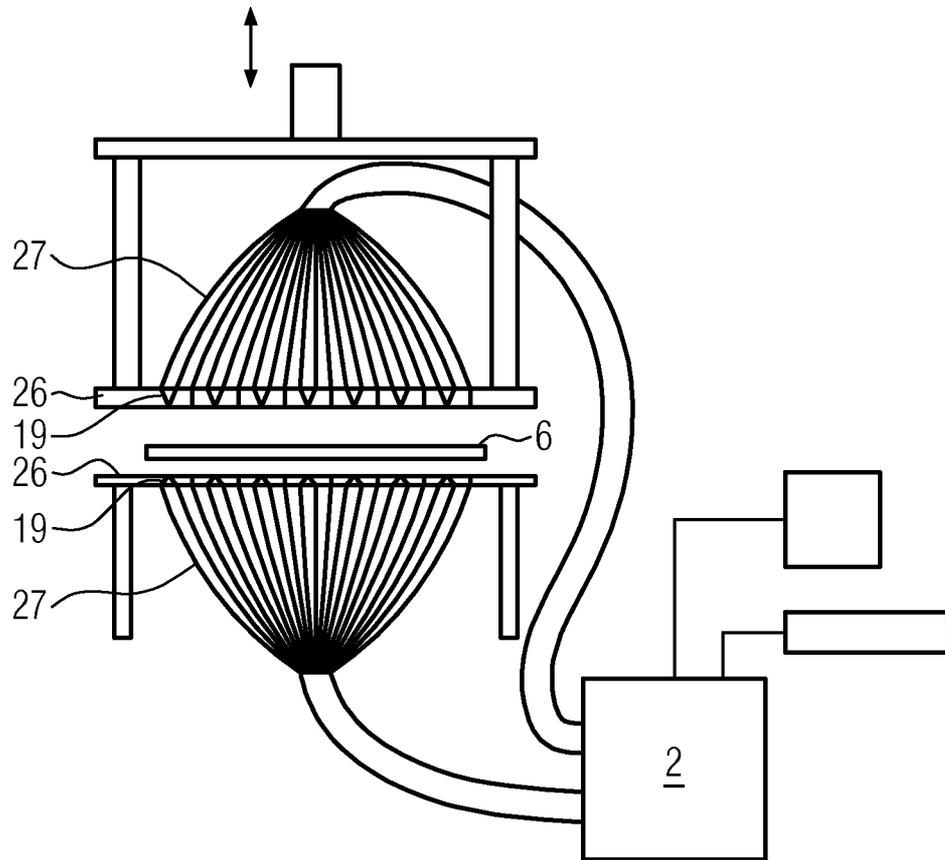


FIG. 6

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/063109

A. CLASSIFICATION OF SUBJECT MATTER
INV. G01R1/04 G01R31/28 G01R1/073
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	DE 196 44 725 C1 (ATG TEST SYSTEMS GMBH [DE]) 2 April 1998 (1998-04-02) abstract column 2, line 53 - column 6, line 29; figures 1-3	1-14
Y	DE 197 15 094 A1 (METHODE ELECTRONICS INC [US]) 6 November 1997 (1997-11-06) cited in the application abstract column 3, line 66 - column 8, line 48; figures 1-6	1-14
	----- -/--	

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

<p>"A" document defining the general state of the art which is not considered to be of particular relevance</p> <p>"E" earlier application or patent but published on or after the international filing date</p> <p>"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>"O" document referring to an oral disclosure, use, exhibition or other means</p> <p>"P" document published prior to the international filing date but later than the priority date claimed</p>	<p>"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>"&" document member of the same patent family</p>
---	---

Date of the actual completion of the international search 25 October 2012	Date of mailing of the international search report 05/11/2012
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Bergado Colina, J
--	---

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/063109

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 268 969 A1 (LUTHER ERICH [DE]; MAELZER MARTIN [DE]) 1 June 1988 (1988-06-01) abstract column 3, line 17 - column 9, line 5; figures 1-14	1-14
A	----- EP 0 149 776 A1 (MAELZER MARTIN [DE]; LUTHER ERICH [DE]) 31 July 1985 (1985-07-31) abstract page 10, line 13 - page 18, line 36; figures 1-8	1-14
A	----- DE 10 2007 047269 A1 (ATG LUTHER & MAELZER GMBH [DE]) 9 April 2009 (2009-04-09) cited in the application abstract page 6, paragraph [0038] - page 10, paragraph [0074]; figures 1-8 -----	1-14

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2012/063109

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 19644725	C1	02-04-1998	NONE

DE 19715094	A1	06-11-1997	DE 19715094 A1 06-11-1997
			US 5939892 A 17-08-1999

EP 0268969	A1	01-06-1988	DE 3736689 A1 26-05-1988
			EP 0268969 A1 01-06-1988
			HK 18697 A 20-02-1997
			US 4899104 A 06-02-1990

EP 0149776	A1	31-07-1985	DE 3444708 A1 27-06-1985
			EP 0149776 A1 31-07-1985

DE 102007047269	A1	09-04-2009	CN 101849188 A 29-09-2010
			DE 102007047269 A1 09-04-2009
			EP 2210115 A2 28-07-2010
			KR 20100084169 A 23-07-2010
			TW 200929720 A 01-07-2009
			US 2010283498 A1 11-11-2010
			WO 2009047160 A2 16-04-2009

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. G01R1/04 G01R31/28 G01R1/073 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) G01R		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	DE 196 44 725 C1 (ATG TEST SYSTEMS GMBH [DE]) 2. April 1998 (1998-04-02) Zusammenfassung Spalte 2, Zeile 53 - Spalte 6, Zeile 29; Abbildungen 1-3 -----	1-14
Y	DE 197 15 094 A1 (METHODE ELECTRONICS INC [US]) 6. November 1997 (1997-11-06) in der Anmeldung erwähnt Zusammenfassung Spalte 3, Zeile 66 - Spalte 8, Zeile 48; Abbildungen 1-6 ----- -/--	1-14
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts	
25. Oktober 2012	05/11/2012	
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Bergado Colina, J	

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	EP 0 268 969 A1 (LUTHER ERICH [DE]; MAELZER MARTIN [DE]) 1. Juni 1988 (1988-06-01) Zusammenfassung Spalte 3, Zeile 17 - Spalte 9, Zeile 5; Abbildungen 1-14	1-14
A	----- EP 0 149 776 A1 (MAELZER MARTIN [DE]; LUTHER ERICH [DE]) 31. Juli 1985 (1985-07-31) Zusammenfassung Seite 10, Zeile 13 - Seite 18, Zeile 36; Abbildungen 1-8	1-14
A	----- DE 10 2007 047269 A1 (ATG LUTHER & MAELZER GMBH [DE]) 9. April 2009 (2009-04-09) in der Anmeldung erwähnt Zusammenfassung Seite 6, Absatz [0038] - Seite 10, Absatz [0074]; Abbildungen 1-8 -----	1-14

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2012/063109

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 19644725	C1	02-04-1998	KEINE
DE 19715094	A1	06-11-1997	DE 19715094 A1 06-11-1997 US 5939892 A 17-08-1999
EP 0268969	A1	01-06-1988	DE 3736689 A1 26-05-1988 EP 0268969 A1 01-06-1988 HK 18697 A 20-02-1997 US 4899104 A 06-02-1990
EP 0149776	A1	31-07-1985	DE 3444708 A1 27-06-1985 EP 0149776 A1 31-07-1985
DE 102007047269	A1	09-04-2009	CN 101849188 A 29-09-2010 DE 102007047269 A1 09-04-2009 EP 2210115 A2 28-07-2010 KR 20100084169 A 23-07-2010 TW 200929720 A 01-07-2009 US 2010283498 A1 11-11-2010 WO 2009047160 A2 16-04-2009