



[12] 发明专利说明书

[21] ZL 专利号 98811449.6

[43] 授权公告日 2003 年 4 月 16 日

[11] 授权公告号 CN 1106101C

[22] 申请日 1998.9.28 [21] 申请号 98811449.6

[30] 优先权

[32] 1997.10.1 [33] US [31] 08/941,949

[86] 国际申请 PCT/US98/20274 1998.9.28

[87] 国际公布 WO99/17508 英 1999.4.8

[85] 进入国家阶段日期 2000.5.23

[71] 专利权人 罗斯蒙德公司

地址 美国明尼苏达州

[72] 发明人 迈克尔·J·加博利 冯晓新

审查员 贾丹明

[74] 专利代理机构 中科专利商标代理有限责任公司

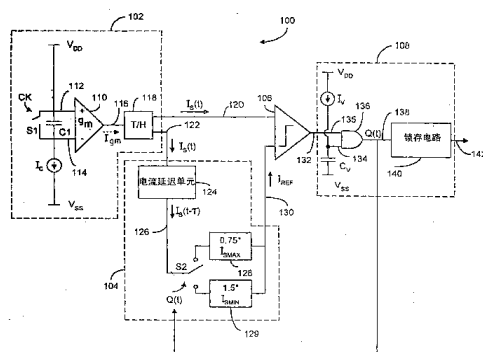
代理人 朱海波

权利要求书 3 页 说明书 13 页 附图 7 页

[54] 发明名称 具有超线性积分器的解码电路及方法

[57] 摘要

在此公开一种用于对编码信号解码的方法和装置。编码信号的第一数据位被接收并且用超线性积分器(502)来积分,以提供第一积分信号(120, 122)。如果前一数据位具有第一数值则通过把前一积分信号(126)乘以大于1的数,并且如果前一数据位具有第二数值则通过把前一积分信号乘以小于1的数,使得第一参考信号(130)被提供作为与该编码信号的前一数据位相关的前一积分信号的函数。第一积分信号(120)被与第一参考信号(130)相比较,并且根据该比较提供输出信号(142)的第一数据位。输出信号的第一数据位表示编码于该编码信号的第一数据位中的信息。



1. 一种用于把频率编码的信号解码为至少两个数据状态的解码电路
5 (100; 31), 该电路包括:

超线性积分器(S_1 、 C_1 、 I_C 、110), 其在该信号的半个周期上积分该信号, 以在半个周期的结束时提供积分数据, 其中该超线性积分器具有作为时间的函数 $y=mt^x$ 的响应, 其中 x 大于 1;

参考值产生器(104); 以及

10 连接到积分器(S_1 、 C_1 、 I_C 、110)和参考值产生器(104)的比较器(106), 该比较器在另一半周期把积分数值与参考数值相比较, 并且相应地提供一个表示数据状态的输出;

连接到比较器并响应比较器的输出来提供输出的输出电路 (108);
和

15 连接在积分器与参考值发生器和接收积分值并在另一半周期期间保持该积分值的比较器二者之间的跟踪保持器件。

2. 根据权利要求 1 所述的解码电路, 其特征在于参考值产生器(104)包括连接到积分器并且由开关(S_2)有选择地控制的乘法器(128、129), 该乘法器通过把以前的积分数值($I_S(t-\tau)$)乘以一个大于或小于 1 的因子产生
20 一个参考数值(I_{REF}), 作为与以前积分数值相关的以前数据状态的一个函数。

3. 根据权利要求 2 所述的解码电路, 其特征在于一个跨导放大器(110)在跨导放大器的输出端(116)提供积分值。

4. 根据权利要求 3 所述的解码电路, 其中跟踪保持器件连接在跨导
25 放大器(110)的输出端与比较器(106)之间, 以及连接在跨导放大器的输出端与乘法器(128、129)之间。

5. 根据权利要求 4 所述的解码电路, 其中还包括连接在跟踪保持器件(118)与乘法器(128、129)之间的电流延迟单元(124), 该电流延迟单元在另一半周期过程中接收和存储积分数值, 并且在另一半周期过程中把
30 以前的积分数值提供到乘法器。

6. 根据权利要求 5 所述的解码电路, 其特征在于, 积分器(S_1 、 C_1 、 I_C 、110)、跨导放大器(110)、跟踪保持电路(118)、电流延迟单元(124)和比较器(106)是 MOS 器件。

7. 根据权利要求 2 所述的解码电路, 其特征在于, 该开关(S_2)被控制使得乘法器(128、129)有选择地把先前的积分值乘以 1.5 或 0.75 的因子, 作为与先前积分值相关的先前数据状态。

8. 根据权利要求 2 所述的解码电路, 其特征在于, 该积分值等于最大积分值($I_{S_{MAX}}$)或最小积分值($I_{S_{MIN}}$)中的一个, 其中大于 1 的因子和小于 1 的因子被选择, 使得大于 1 的因子乘以积分值约等于小于 1 的因子乘以最大积分值。

9. 一种过程控制装置(10)包括:

置于第一壳体(19)中的传感器电路(18);

置于第二壳体(17)中并且连接到过程控制环路(12)的测量电路(16), 该测量电路把与过程有关的数据通过过程控制环路发送; 以及

15 传输线路(22、24; 27、29), 其包括隔离阻挡器(20; 25)并载送传感器电路(18)与测量电路(16)之间的编码信号, 其中具有第一周期的编码信号的一个循环表示第一数据状态位, 并且具有不同于第一周期的第二周期的编码信号的一个循环表示第二数据状态位;

其中该传感器电路(18)还包括解码电路(100; 31),

20 该解码电路包括:

跃变检测电路(102), 其连接到传输线路(22、24; 27、29), 检测该编码信号在第一循环中的第一跃变, 并且响应地产生从初始检测信号值在第一方向上改变的检测信号, 以及检测该编码信号在第一循环中该编码信号的第二跃变, 其中该第二跃变在第一循环中编码信号的第一跃变之后, 其中在跃变检测电路(102)检测到第二跃变之后使检测信号到达最终的检测信号值,

跃变检测电路(102)包括积分电路, 该积分电路包括接收作为输入的编码信号和在编码信号的单个循环的一半循环期间对该编码信号积分, 并据此利用关系式 $y=mt^x$ 来提供作为时间 t 的函数的积分输出信号的超线性积分电路, 其中 x 大于 1, m 是常数;

产生阈值的参考值产生器；

比较电路(106)，其连接到跃变检测电路(102)和参考值产生器，该比较电路在第二跃变的检测之后的一个时刻把最终检测信号值与该阈值相比较；以及

- 5 输出电路(108)，其连接到比较电路(106)，该电路在最终检测信号值大于该阈值时提供具有第一类型的第一数据位，并且当最终检测信号值小于该阈值时提供具有第二类型的第一数据位。

10 10. 根据权利要求 9 所述的过程控制装置，其特征在于该编码信号(CK)在具有第一周期和具有第二周期的二个循环过程中是百分之五十工作周期的信号。

11、根据权利要求 10 所述的过程控制装置，其特征在于第一和第二周期中的一个基本上是第一和第二周期中的另外一个的两倍。

12. 根据权利要求 10 所述的过程控制装置，其特征在于该积分电路(S_1 、 C_1 、 I_C 、110)以电流信号的形式提供积分输出信号，其特征在于该
15 阈值是一个阈值电流值(I_{REF})，并且该比较电路包括用于把积分输出信号($I_S(t)$)与该阈值电流值(I_{REF})相比较的电流比较电路(106)。

13. 一种对编码信号解码的方法，该方法包括：

接收编码信号(CK)的第一位；

20 用超线性积分器(S_1 、 C_1 、 I_C 、110)对编码信号的第一位积分，以提供与该编码信号的第一位相关的第一积分信号；

如果以前数位具有第一数值，则通过把第一积分信号的以前数值乘以大于一的量，如果以前数位具有第二数值，则通过把第一积分信号的以前数值乘以小于一的量，提供第一参考信号作为与编码信号的以前数位相关的第一积分信号的以前数值的一个函数；以及

25 把第一积分信号与第一参考信号相比较，并且根据该比较提供输出信号的第一数位，其中输出信号的第一数位表示在编码信号的第一数位中编码的信息。

具有超线性积分器的解码电路及方法

5

技术领域

本发明一般涉及过程控制装置的领域。更加特别地，本发明涉及用于促进在过程控制装置中的串行通信的系统和方法。

10 背景技术

在过程控制工业中的变送器一般通过双线电路或者控制环路与控制器进行通信。变送器通过双线控制环路从控制器接收命令，并且把表示所感应的物理参数的输出信号发送回该控制器。该变送器本身可以包括
15 象微处理器、存储器件、模数转换器、数模转换器、数字信号处理器(DSP)、传感器和其它外围设备这样的多个器件。在该变送器内部的多个器件之间的通信一般在包括时钟线和多个数据线的总线上进行。由于考虑到电流消耗和复杂度，因此使各种器件之间的通信所需的数据总线的数目最小化是很重要的。

在许多过程控制装置中，为了安全的目的，过程控制装置的传感器
20 必须与在该过程控制装置中的测量电路或者其它器件电绝缘。绝缘阻挡器被用于使该传感器与在该变送器中的其它电路电绝缘。该传感器通过通过阻挡器接收能量并且与测量电路进行通信。该阻挡器避免有时存在于过程控制回路上的有害放电进入该测量电路。同时对安全或其它目的的需要，包括该绝缘阻挡器减少了允许在传感器和其它器件之间用于通
25 信、时钟信息和能量的电连接的数目。用于通过绝缘阻挡器传输数据的常规串行通信技术通常导致所不希望的高能耗和/或复杂电路。

授予 Nicola Montefusco 的美国专利第 4,021,744(文档 D1)针对于一种用于频率键控通信系统的解调器。在此处描述的 Montefusco 的专利以及相关的背景技术中，公开一种解调器区别紧紧相邻的输入频率。参见
30 文献 D1 的第 1 列，第 53-61 行。公开的解调器是用于该类型的通信系统，

其中在两个键控频率被交替产生，以发送信息，例如，莫尔斯码的点和划，以及博多码的空格。参见文献 D1 的第 1 列，第 6-10 行。

公开于 Montefusco 的专利中的解调器包括限幅器，其接收两个键控频率之间交替变化的输入振荡，并且响应地提供方波信号。响应该方波信号，零交叉检测器 DF 传送一串信号脉冲 c 以复位脉冲计数器 CN 的输出，该计数器的分步输入接收一连串时钟脉冲。该脉冲计数器的输出被馈送到数字比较器 CM，并且与固定数值相比较，该数值应当不小于从一个键控频率获得的计数 K，但是应当远低于从第二键控频率获得的计数 K+X。相应地，比较器 CM 发出一连串矩形脉冲，其与输入到解调器的振荡的各个半周期相一致。这些脉冲被在一个低通滤波器 12 中积分，该低通滤波器的输出电压在超过阈值电平时提供表示键控频率的矩形脉冲。参见文献 D1 的第 2 列，第 22-60 行。

发明内容

在此公开一种用于对编码信号解码的方法和装置。

根据本发明的一个方面，提供一种用于把频率编码的信号解码为至少两个数据状态的解码电路，该电路包括：超线性积分器，其在该信号的半个周期上积分该信号，以在半周期的结束时提供积分数据，其中该超线性积分器具有作为时间的函数 $y=mt^x$ 的响应，其中 x 大于 1；参考值产生器；连接到积分器和参考值产生器的比较器，该比较器在另一半周期把积分数值与参考数值相比较，并且相应地提供一个表示数据状态的输出；连接到比较器并响应比较器的输出来提供输出的输出电路；和耦合在积分器与参考值发生器和接收积分值并在另一半周期期间保持该积分值的比较器二者之间的跟踪保持器件。

根据本发明的另一方面，提供一种过程控制装置包括：置于第一壳体中的传感器电路；置于第二壳体中并且连接到过程控制环路的测量电路，该测量电路把与过程有关的数据通过过程控制环路发送；以及传输线路，其包括隔离阻挡器并载送传感器电路与测量电路之间的编码信号，其中具有第一周期的编码信号的一个循环表示第一数据状态位，并且具有不同于第一周期的第二周期的编码信号的一个循环表示第二数据状态

位；其中该传感器电路还包括解码电路，该解码电路包括：跃变检测电路，其连接到传输线路，检测该编码信号在第一循环中的第一跃变，并且响应地产生从初始检测信号值在第一方向上改变的检测信号，以及检测该编码信号在第一循环中该编码信号的第二跃变，其中该第二跃变在第一循环中编码信号的第一跃变之后，其中在跃变检测电路检测到第二跃变之后使检测信号到达最终的检测信号值，跃变检测电路)包括积分电路，该积分电路包括接收作为输入的编码信号和在编码信号的单个循环的一半循环期间对该编码信号积分，并据此利用关系式 $y=mt^x$ 来提供作为时间 t 的函数的积分输出信号的超线性积分电路，其中 x 大于 1， m 是常数；产生阈值的参考值产生器；比较电路，其连接到跃变检测电路和参考值产生器，该比较电路在第二跃变的检测之后的一个时刻把最终检测信号值与该阈值相比较；以及输出电路，其连接到比较电路，该电路在最终检测信号值大于该阈值时提供具有第一类型的第一数据位，并且当最终检测信号值小于该阈值时提供具有第二类型的第一数据位。

根据本发明的另一方面，提供对编码信号解码的方法，包括步骤：编码信号的第一数据位被接收并且用超线性积分器来积分，以提供第一积分信号。如果前一数据位具有第一数值则通过把前一积分信号乘以大于 1 的数，并且如果前一数据位具有第二数值则通过把前一积分信号乘以小于 1 的数，使得第一参考信号被提供作为与该编码信号的前一数据位相关的前一积分信号的函数。第一积分信号被与第一参考信号相比较，并且根据该比较提供输出信号的第一数据位。输出信号的第一数据位表示编码于该编码信号的第一数据位中的信息。

本发明的方法和装置特别适用于跨过程控制装置中的阻挡器进行串行通信。用于该过程控制装置的壳体具有第一隔间、第二隔间和第一与第二隔间之间的电阻挡器。在第一隔间中的编码电路耦合到该阻挡器，用于编码在用于跨过阻挡器传输的信号中的数据。具有第一周期的循环信号表示第一数据状态，而具有第二周期的信号表示第二数据状态，在第二隔间中的解码电路耦合到该阻挡器，并且接收和解码具有变化周期的信号。在一些优选实施例中，该编码信号具有百分之五十的工作周期，以减少该阻挡器的功耗，并且提高所传送信号的质量。本发明的解码电

路可以被用于解码调频信号或者脉宽调制信号。

附图说明

图 1 为使用本发明的通信技术和电路的一种过程控制变送器的简化
5 方框图。

图 2 为示出根据本发明用于串行通信的编码系统的时序图。

图 3 为用于解码按照图 2 中所示的方式编码的串行数据流的解码器
电路的示意图。

图 4 为用于图 3 的电路以及根据本发明的串行通信的优选方法的时
10 序图。

图 5 为用于图 3 的电流发生器的具体电路图。

图 6 为进一步示出根据本发明的图 3 和 5 中所示的电路的操作的示
意图。

图 7 为用于编码串行数据流的编码电路的示意图。

15

具体实施方式

图 1 为变送器 10 的简化方框图，该变送器使用本发明的串行通信技
术，在该变送器中或与该变送器相关的各种器件之间进行通信。如图所
示，变送器 10 包括壳体 11、测量电路 16 和传感器电路 18。测量电路 16
20 位于壳体 11 的隔间 17 内。传感器电路 18 位于壳体 11 的隔间 19 内。传
感器电路 18 的部分还可以位于壳体 11 的外部。

测量电路 16 通过连接端 14 耦合到双线环路 12，并且用于在环路 12
上接收和发送信息。环路 12 耦合到模型化为电源 15 和电阻 13 的控制室。
测量电路 16 和/或传感器电路 18 可以包括两类多个节点：一般为微处理
25 器的主节点或者一般为象存储器这样的外围设备的从节点。可以包含在
测量电路 16 或者传感器电路 18 中的其它外围设备的例子是：用于从流
过环路 12、调制解调器以及其它通信和输入/输出设备的电流提取用于变
送器的能量的设备、信号处理设备、显示设备、模数转换器、数模转换
器、温度传感器、流量传感器、pH 值传感器、水位传感器、压力传感器、
30 压差传感器，等等。

如上文所述，在一个实施例中，测量电路 16 和传感器电路 18 位于变送器 10 的分离隔间 17 和 19 中，并且由隔离器 20 和 25 电绝缘。该隔离器可以是变压器、光学阻挡器、或者其它本领域内已知的绝缘阻挡器，并且需要用于电隔离传感器电路 18 和来自测量电路 16 的处理。该隔离器还可以减少在由传感器电路 18 所检测的参数的测量值中的接地环路噪声。传输线 22 和 24 把测量电路 16 和传感器电路 18 耦合到隔离器 20，用于促进传感器电路 18 与测量电路 16 之间跨过隔离器 20 进行通信。在所示的实施例中，线路 22 和 24 表示单条数据线，在其上信息必须串行地从测量电路 16 通过隔离器 20 发送到传感器电路 18。类似地，信息串行地从传感器电路 18 通过隔离器 25 发送到测量电路 16。

如图所示，测量电路 16 包括频率调制器或者编码器电路 30、解码器电路 31、微处理器 32、数字信号处理电路 33 和输入/输出(I/O)电路 34。I/O 电路 34 耦合到微处理器 32 以及环路 12，用于通过环路 12 接收数据和指令，用于通过环路发送数据，以及用于调节从该环路到变送器 10 的功率。微处理器 32 通过 DSP(数字信号处理)电路 33 耦合到 I/O 电路 34、调制器 30 和解码器 31，用于与变送器 10 的各种设备之间传输处理信号和数据。通常，微处理器 32 用于控制变送器 10 的操作。调制器 30 对要被在传输线路 24、隔离器 20 和传输路线 22 上传输到传感器电路 18 的信号进行频率调制。解码器 31 接收从传感器电路 18 跨过传输线路 27、隔离器 25 和传输线路 29 发送的调制信号。

传感器电路 18 包括控制寄存器 21、调制器或者编码电路 23、传感器 26、信号转换电路 28 和解调器 100。传感器 26 检测过程变量，并且把一个输出提供给信号转换器 28。电路 28 可以包括 Σ - Δ 调制器、完全模数转换器、或者其它信号转换电路。调制器 23 可以是类似于调制器 30 的类型，其对要被在传输线路 27、隔离器 25 和传输线路 29 发送到测量电路 16 的过程变量相关信号进行频率调制。但是，可以使用其它调制技术来跨过隔离器 24 发送信号。

解码器 100 对从根据本发明的调制器 30 跨过绝缘阻挡器发送的频率调制信号进行解码。跨过隔离器 20 发送的信号载有编码信息，并且被用于产生用在传感器电路 18 的操作中的时钟信号。该解码信号被提供到在

传感器电路 18 中的其它电路, 例如控制寄存器 21, 并且可以被用于控制在传感器电路 18 中的各种设备。控制寄存器 21 控制测试功能、滤波器, 等等。而在其它实施例中, 测量电路 16 和传感器电路 18 可以包括除了图 1 中所示之外的其它设备, 在一些实施例中, 调制器 23 和 30 以及解码器 31 和 100 可以被用于在测量电路 16 和传感器电路 18 之间传输或传送信息。

变送器 10 连接到电模型化为电压源 15 和电阻器 13 的控制器, 其可以向变送器 10 提供所有能量。在优选实施例中, 传感器电路 18 还包括用于整流跨过隔离器 20 发送的信号, 以对传感器电路 18 提供能量。但是, 传感器电路 18 和测量电路 17 还可以被从外部电源通过线路提供能量, 如在直读式频率计中。

在过程控制环(由变送器 10、电源 15 和电阻器 13 所形成)中的电流一般表示由变送器 10 中的传感器所测量的过程变量, 或者表示来自变送器 10 的控制信号。根据 ISA 4-20mA 标准, 电流范围在 4 和 20mA 之间。相应地, 变送器 10 必须在小于 4mA 的电流下工作。变送器 10 还可以被配置为通过 4-20mA 的电流进行数字通信, 如在 HART®协议中, 或者可以是完全的数字通信, 如在 Fieldbus 协议中。

本发明包括用于跨过如图 1 中所示的隔离器 20 和 25 这样的隔离电路提供串行通信的方法和装置。为了便于说明, 仅仅讨论跨过隔离器 20 发送的信号的编码和解码。但是, 相同的技术和特点也可以被用于编码的解码跨过隔离器 25 发送的信号。根据本发明的优选实施例, 串行数据流是通过使用频率或周期调制技术的调制器 30 所编码的。逻辑“0”(第一数据状态)被发送作为具有第一周期 T_0 的信号的一个循环, 逻辑“1”(第二数据状态)被作为具有不同于第一周期的第二周期 T_1 的信号的一个循环。按照这种方式编码的串行数据流在图 2 中示出。设置 $T_1 \approx 2T_0$ 以减小编码和解码电路的复杂性是方便的, 但不是必须的。在一个优选实施例中, 当在操作的高精度模式中, T_1 被设置为约 $1.10\mu s$ ($F_1 \approx 900\text{KHz}$), 而 T_0 被设置为约 $0.55\mu s$ ($F_0 \approx 1.8\text{MHz}$)。在该实施例中, 当在操作的低功率模式中, F_1 被设置为约 460.5KHz , 而 F_0 被设置为约 921KHz 。

如图 2 中所示的编码数据流被跨过根据本发明的隔离阻挡器 20 发

送，并且随后由解码器 100 所解码。通过改变信号周期来表示各种数据状态，与仅仅改变信号的工作周期(脉宽调制)相反，跨过隔离阻挡器的传输误差被减小。脉宽调制可以导致在变压器型隔离阻挡器中的变压器的铁芯的饱和。如果变压器铁芯饱和，则在铁芯中产生功率损耗使变压器发热。在电子仪器附近产生不必要热量是所不希望的，因为它会造成元件故障、减小元件的寿命、并且会降低元件的电子性能。并且浪费的能量是极其令人所不希望的，特别是在能量通过该环路提供的过程控制装置的情况下。另外，变压器的饱和铁芯使该信号失真，导致传输错误。

在本发明的优选实施例中，编码信号约为百分之五十工作周期的信号，而与信号循环的周期无关。因此，本发明的编码信号潜在地比脉宽调制技术更加容易产生。另外，百分之五十工作周期的信号与脉宽调制编码相比应当提供更加稳定的功耗。另外，百分之五十工作周期的信号的对称性应当有助于减少与该信号相关的谐波，减少对附近元件的干扰。

图 2 示出一个编码信号的 8 个连续周期 50、52、54、56、58、60、62、64。每个周期表示所发送周期的一个位，另外，每个周期可以表示用于在器件之间传输的多个可能数据状态。在每个周期中，上升沿(跃变)68 和下降沿(跃变)70 被优选地定时，使得该信号约具有百分之五十的工作周期，而与在周期过程中的信号周期无关。如图所示，周期 50、52、54、60 和 64 具有周期 T_0 (在频率 F_0 处)。该信号的周期 56、58 和 62 具有时间周期 T_1 (在频率 F_1)。因此，在本发明的两个数据状态的实现中，图 2 的数据流应当表示序列 00011010。

用于解码图 2 的周期编码的一个电路在图 3 中示出，但是也可以有其它实现方式。用于编码图 2 的周期编码数据在图 7 中示出。使用在图 3 中示出的串行数据编码电路 100，利用图 2 的技术编码并且跨过隔离变压器或其他阻挡器传输的单个数据流可以被解码。并且，解码电路还可以被用于解码脉宽调制数据流。因此，图 3 中所示的电路非常适合用于测量电路 16 和/或传感器电路 18，以解码跨过隔离阻挡器发送的数据。另外，本发明的方法和电路可以被用于在任何适当的数据总线或其他数据线路上促进串行数据通信。

解码器电路 100 包括电流产生器 102、参考电流产生器 104、边沿触

发比较器 106 和输出电路 108。电流产生器 102 包括开关 S_1 、电容器 C_1 、电流吸收器 I_c 、跨导放大器极 110 和跟踪保持电路 118。跨导放大器 110 的输入端 112 连接到源电压 V_{DD} 。电容器 C_1 和开关 S_1 并联跨接放大器 110 的输入端 112 和 114。电流吸收器 I_c 连接在放大器 110 的输入端 114 与源电压 V_{SS} 之间。放大器 110 的输出端 116 提供电流 I_{gm} 作为对跟踪保持电路 118 的输入。跟踪保持电路 118 在输入端 110 和 122 提供作为 I_{gm} 的延迟的电流 $I_s(t)$ 。

开关 S_1 用输入的编码数据信号 CK 来控制。在 CK 信号工作周期的高电压部分过程中, 开关 S_1 开路。开关 S_1 、电容器 C_1 、电流吸收器 I_c 和跨导放大器 110 一同形成超线性积分电路。术语“超线性”表示作为时间的函数积分电路的输出可以用 $y=mt^x$ (其中 x 大于 1) 表示。根据输入信号 CK 的周期或频率控制开关 S_1 , 在放大器 110 的输出端 116 处的输出电流 I_{gm} 将具有两个周期或频率决定的最终数值中的一个, 每个最终数值对应于两个编码的数据状态中的一个。但是, 在另一个实施例, 该电路可以适合于提供对应于三个或多个可能数据状态的三个或多个数据状态。

跟踪保持电路 118 在 CK 信号工作周期的低电压部分过程中保持电流 I_{gm} , 使得跟踪保持电路 118 的输出电流 $I_s(t)$ 基本保持与在 CK 信号的低电压部分过程中的 I_{gm} 相同。跟踪保持电路 118 利用开关电流镜象电路实现, 该电路即使在输入电流改变之后也保持输出电流。另外, 可以使用电压型采样和保持(S/H)电路。来自电路 118 的输出电流 $I_s(t)$ 以输入端 120 提供到比较器 106, 并且在输入端 122 提供给参考电流产生器 104。因此, 电流 $I_s(t)$ 被镜象复制, 使得它能提供于两个跟踪保持电路的输出端。下面参照图 5 和 6 更加具体的讨论和示出电流产生器 102 的操作。但是, 为了便于说明, 在图 5 和 6 中仅仅示出一个 $I_s(t)$ 的输出电流的产生。

参考电流产生器 104 产生参考电流 I_{REF} , 其被提供到边沿触发比较器 106, 用于与电流 $I_s(t)$ 相比较。随着电流 I_c 被适当地调节, 参考电流产生器 104 对任何给定的编码输入信号频率的集合产生基本恒定的参考电流, 并且如果 $I_s(t)$ 由于处理过程或温度而略微变化, 则自动适当地调节

参考电流。参考电流产生器 104 包括电流延迟单元 124、开关 S_2 、乘法电路 128 和乘法电路 129。开关延迟单元 124 可以是开关电流镜象电路或者其它已知的电路，其接收输入电流 $I_S(t)$ ，把该输入电流保持 τ 的时间段，然后在以后的时间中继续提供相同的电流 $I_S(t-\tau)$ 。因此，电流延迟单元 124 在其输入端 126 提供约等于来自输入编码数据信号 CK 的以前周
5 周期的电流 $I_S(t)$ 。通常，根据由解码器 100 所接收的数据状态的序列， τ 将具有两个数字状态中的一个。当以前和当前数位分别表示逻辑“0”的数据状态时， τ 将约等于 T_0 。当以前和当前数位分别表示逻辑“1”的数据状态时， τ 将约等于 T_1 。当以前和当前数位表示从逻辑“1”的数据状态跃变到逻辑“0”的数据状态时，或相反情况， τ 将约等于 $1/2 \times (T_0 + T_1)$ 。

根据解码器 100 的输出 $Q(t)$ (在下文中更加具体地描述)，开关 S_2 把电流延迟单元 124 的输出端 126 连接到一个乘法器电路 128 和 129。如果被选择的话，乘法器电路 128 把电流 $I_S(t-\tau)$ 乘以 0.75，而乘法器电路 129 把电流 $I_S(t-\tau)$ 乘以 1.5。如果例如除了 900MHz 和 1.8MHz 之外的频率被
15 用于编码在操作的高精度模式中的数据，则可以使用其他乘法因子。通过控制电流 I_C 以改变超线性积分器的积分速率，可以避免或者容许当高精度和低功率频率范围之间的切换时将出现在 $I_S(t)$ 中的大的波动。通常， I_C 被控制使得电流 $I_S(t)$ 通常总是约为相同的数值。

从电流产生器 102 提供的电流 $I_S(t)$ 的最小值 $I_{S\text{MIN}}$ (对应于周期 T_0 ，
20 因此也对应于逻辑“0”或者第一数据状态)最好被设置为大约电流 $I_S(t)$ 的最大电流值 $I_{S\text{MAX}}$ (对应于周期 T_1 ，因此也对应于逻辑“1”或第二数据状态)的一半。因此，在参考电流产生器 104 的输出端 130 处的参考电流 I_{REF} 将基本保持恒定，如方程 1 中所示：

$$25 \quad I_{\text{REF}}(\text{对于所有 } t) = 1.5 \times I_{S\text{MIN}} = 0.75 \times I_{S\text{MAX}} \quad \text{方程 1}$$

由于比较器 106 是边沿触发的，因此输出 $Q(t)$ 将对应于以前编码的数位，直到比较器再次锁存。因此，利用也提供对应于以前解码的数位的电流 $I_S(t-\tau)$ 的电流延迟单元 124，开关 S_2 被控制使得校正乘法电路
30 被选择以提供参考电流 I_{REF} 。解码器电路 100 的一个优点是，电流 I_C 可

以被控制使得电流产生器 104 提供适当的参考电流，而与被选择为表示数据流中的逻辑电平的特定周期组无关(因此也与 $I_{S\text{MIN}}$ 和 $I_{S\text{MAX}}$ 的可能值无关)。通过适当地选择乘法器 128 和 129，参考电流 I_{REF} 在 $I_S(t)$ 的微小变化过程中保持，该变化是由温度或过程变化所造成的。这提供如下优点，即解码器电路 100 可以被用于解码利用任何宽范围的周期组来编码的信号，而只有小的电路改变或者没有电路改变。随着 I_C 的改变，该适应性允许周期被方便或必须地选择或改变，而不改变电路 100。能够改变信号周期而不改变电路的能力节省时间和成本。当在输入数据或时钟信号 CK 中出现小的改变时，乘法电路 128 和 129 的使用允许适当的参考电流得以产生。

电流比较器 106 在其中的一个输入端从电流产生器 102 的输出端 120 接收电流 $I_S(t)$ 。电流比较器 106 在它的另一个输入端从参考电流产生器 106 输出端 130 接收参考电流 I_{REF} 。在输出端 132 处，比较器 106 提供高或低的电压输出，这取决于电流 $I_S(t)$ 是大于还是小于参考电流 I_{REF} 。因此，比较器输入 132 表示在开关 S_1 接收的编码信号是否包含编码的“1”或“0”。

在比较器 106 的输出端 132 的输出电压信号被提供到输出电路 108。应当指出，当比较器 106 被优选地作为电流比较器时，解码器电路 100 的全部或部分可以利用电压模式电路取代电流模式电路来实现。例如，电流产生器 102 可以用电压产生电路来代替。类似地，参考电流产生器 104 可以用参考电压产生器电路来代替。在这种情况下，比较器 106 将被电压比较器电路所代替。但是，由于电流模式电路的噪声抗干扰性和降低功率的要求，因此优选图 3 中所示的电流模式电路。

输出电路 108 包括电流源 I_V 、电容器 C_V 、“与”门 136、和锁存电路 140。电流源 I_V 被连接在源电压 V_{DD} 和“与”门 136 的输入端 134 之间。“与”门 136 的输入端 134 还通过电容器 C_V 连接到源电压 V_{SS} 。比较器 106 的输出端 132 连接到“与”门 136 的输入端 135。“与”门 136 的输出信号 $Q(t)$ 提供于锁存电路 140 的输入端 138。锁存电路 140 在输出端 142 提供一个表示在信号 CK 中编码的数据流的状态的输出。紧接着在复位或启动之后，电流源 I_V 和电容器 C_V 合作使“与”门 136 的输

入端 134 保持在低逻辑电平电压。因此,在启动之后输出 $Q(t)$ 于几个周期中保持为低,直到电容器 C_V 充足电为止。这防止由于噪声或其他上电过程状态所造成的错误输出。另外,除了使用由电流源 I_V 和电容器 C_V 所形成的延迟电路之外,上电复位电路可以被用于驱动“与”门 136 的输入节点 134。

在电容器 C_V 被充足电之后,输出 $Q(t)$ 将反映比较器 106 的输出端的状态。锁存电路 140 接收“与”门输出 $Q(t)$ 作为输入,并且在输出端 142 提供一个输出。锁存器 140 被用于把各个解码的数位锁存到在发射器的其它电路中,该解码的输入对应于在串行数据流 CK 中接收的编码数位。

图 4 为示出作为输入信号 CK 的一个函数的输出 $Q(t)$ 的时序图。图 4 示出对于周期编码数据信号 CK 的每个数位或周期的解码数位(在信号 $Q(t)$)。输出 $Q(t)$ 在相应接收的周期编码数位的中点(或者下降沿 402)变为对于编码信号 CK 的每个数位的相应数值。因此,在从所接收周期编码“0”跃变到所接收周期编码“1”的过程中, $Q(t)$ (在其上升沿 404)在所接收周期编码“1”位的中点(即下降沿 402)从“0”变为“1”。尽管在本发明的优选实施例中 $Q(t)$ 在所接收周期编码信号的相应位的下降沿跃变,多种其他实施例也是可能的。例如, $Q(t)$ 可以被设计为在所接收的下一个编码数位的起点(上升沿 406)跃变。

图 5 为更加具体地示出电流产生器 102 的电路图。如图 5 中所示,电流产生器 102 在功能上被分为超线性积分电路和跟踪保持电路 118。积分电路 502 包括开关 S_1 、电容器 C_1 、电流源 I_C 和跨导放大器 110。如图 5 中所示,跨导放大器 110 包括晶体管 Q_{MN1} 和 Q_{MN2} 以及电流源 I_D , 构成一个差分放大器。跨导放大器 110 与开关 S_1 、电容器 C_1 和电流源 I_C 结合形成超线性积分电路,其提供具有一个幅度的输出电流 I_{gm} , 这取决于编码输入信号 CK 循环的周期长度。电流源 I_1 被包括在内以提供低电平电流,以便于保持晶体管 Q_{MN2} 导通。跟踪保持电路 118 包括晶体管 Q_{MP1} 和 Q_{MP2} 、电容器 C_2 、以及复位开关 S_3 。晶体管 Q_{MP1} 、晶体管 Q_{MP2} 、电容器 C_2 和开关 S_3 构成开关电流镜像电路。

电流产生器 102 一般功能如下。在信号 CK 的每个编码周期或数位的高电压部分过程中,开关 S_1 开路。在此时,晶体管 C_1 充电并且电压

V1 下降。因此, 通过晶体管 Q_{MN2} 的控制节点连接到电压源 V_{DD} , 在晶体管 Q_{MN1} 和 Q_{MN2} 的控制节点之间产生电压差, 造成更大部分的电流 I_D 的通过晶体管 Q_{MN2} 。由于导通电流 I_1 与电流 I_D 相比非常小, 因此流过晶体管 Q_{MN2} 的电流在幅度上接近于流到跟踪保持电路 118 的晶体管 Q_{MP1} 的电流 I_{gm} 。

通常, 当开关 S_1 开路时, 开关 S_3 闭合, 反之亦然。如图所示, 开关 S_1 和 S_3 为 PMOS 型开关。但是, 通过微小的改变也可以使用其它开关类型。在所示的实施例, 在输入信号 CK 的高电压部分过程中, 开关 S_3 闭合, 并且跟踪保持电路 118 工作为一个电流镜像电路。因此, 流过晶体管 Q_{MP2} 的电流 I_s 将约等于电流 I_{gm} 。在信号 CK 的每个周期或数位的低电压部分过程中, 开关 S_3 开路, 并且在电容器 C_2 上的电荷使晶体管 Q_{MP2} 保持导通, 因此即使当电流 I_{gm} 改变时, 输出电流 I_s 也得到保持。因此, 该开关电流镜像电路涉及保持由跨导电路级 110 所产生的电流, 以用于下半个周期过程中。用于跟踪保持电路 118 类型的开关电流镜像电路还被用作为电流延迟单元 124。

图 6 示出来自电流产生器 102 的电流 I_s 与输入编码信号 CK 之间的对应关系。如图 6 中所示, 在第一周期 602(具有对应于“0”数位的周期 T_0) 的下降沿 605 被在编码信号 CK 中接收之后, 电流 I_s 取其最小有效电流值 I_{sMIN} 。在信号 CK 的下一周期 604(具有对应于“1”数位的周期 T_1) 的上升沿, I_s 下降到基本上为 0。在周期 604 的下降沿 607, 电流 I_s 取其最大值 I_{sMAX} 。随着电流 I_s 取数值 I_{sMIN} 或者数值 I_{sMAX} , 这对输入数据信号 CK 的每个数位或周期连续进行。跟踪保持电路 118 对编码数位的剩余周期保持电流值(在 I_{sMIN} 或者在 I_{sMAX})。在下一个编码数位的上升沿之后, 开关 S_3 使电流 I_s 复位为 0。

图 7 示出根据本发明用于对跨过隔离器 20 传输的信号进行频率或周期编码的调制器 30 一个优选实施例。调制器 30 包括约具有百分之五十的工作周期的时钟信号 CLOCK、分频器 702 和多路复用器 706。百分之五十工作周期的时钟信号 CLOCK 例如可以具有对应于逻辑 0 位的传输的频率 F_0 。该时钟信号被提供到分频器 702 的输入端 703 和多路复用器 706 的输入端 708。在被分频器 702 分频之后, 具有百分之五十工作周期

但是频率约为时钟信号 CLOCK 的一半(即, 具有频率 F_1)的信号被提供到多路复用器 706 的输入端 704。利用多路复用器 706 的控制信号输入 710, 在各个周期过程中多路复用器的输出端 712 被选择性地连接到适当的一个输入端 704 和 708。按照这种方式, 具有约百分之五十的工作周期的频率编码信号可以在输出端 712 产生。

本发明提供多个优于现有技术的优点。例如, 超线性积分电路的使用有助于增加第一和第二数据状态的编码数位之间的积分信号差。这反过来提供更大的噪声抗干扰性, 并且减小传输错误发生的可能性。并且, 本发明的优选实施例仅仅需要单个积分电路。与现有技术的两个积分通道的解码器相比, 本发明的解码器的单积分通道特性降低了复杂性和成本。另外, 利用百分之五十工作周期的信号来编码所发送的数据减少了热量的产生, 减少由于来自饱和的隔离变压器的失真信号所造成的数据丢失, 并且降低对附近元件的干扰, 该干扰有时可以从非百分之五十工作周期中的谐波产生。另外, 百分之五十工作周期的信号降低解码器电路的复杂性, 并且增加产生编码信号的容易程度。

本发明的方法和电路可以用各种硬件、软件和硬件/软件的组合来实现, 以编码和解码的用于发送和接收信息的数据信号。由于本发明的低电流消耗特性, 因此本发明特别适用于过程控制变送器、阀门控制器、以及在过程控制领域中的通用设备。如在此所用的, 术语“过程控制装置”是指任何这些和其他过程控制设备。但是, 本发明可以用于任何广泛的各种应用中, 其中在印刷电路板上或者连接到普通数据线路的设备要求相互通信。

尽管本发明主要针对编码和解码逻辑“1”和“0”来描述, 但是本发明还可以用于实现多状态通信, 其中两个以上的数据状态被编码。单个超线性积分电路和其它解码电路可以被用于解码脉宽调制或频率调制信号, 而仅有微小改动或者没有改动。象解码电路、积分电路和电流产生器电路这样的术语都可以被用于表示为了解码信号的目的检测编码信号中的跃变的跃变检测电路。

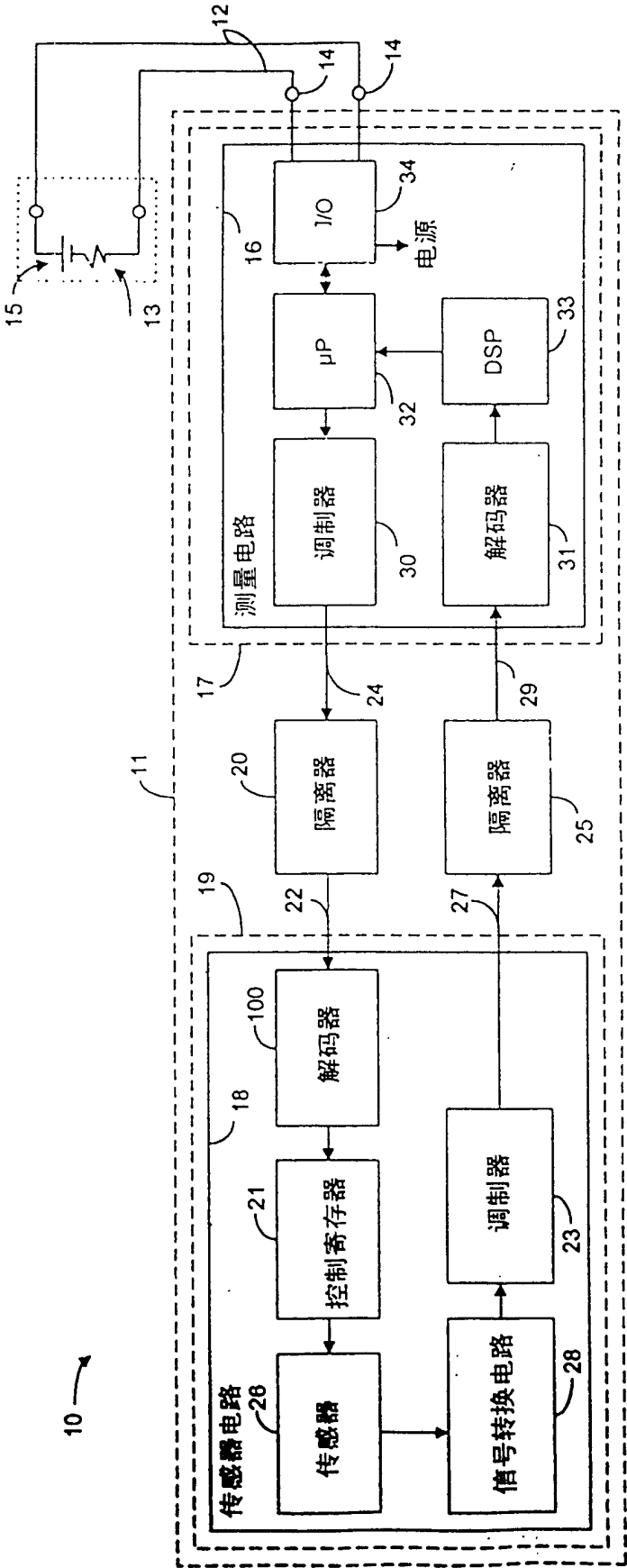
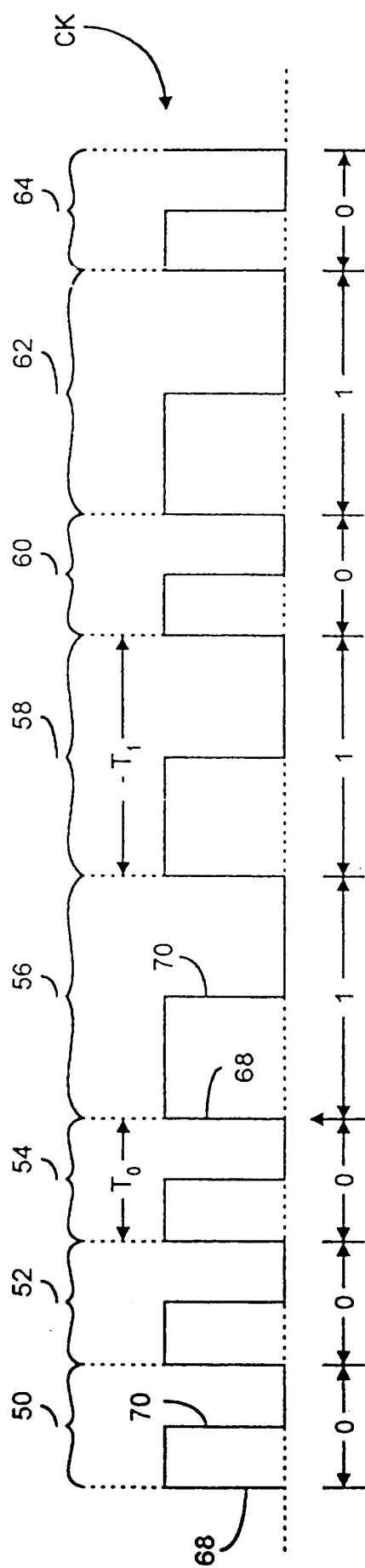


图 1



2
图

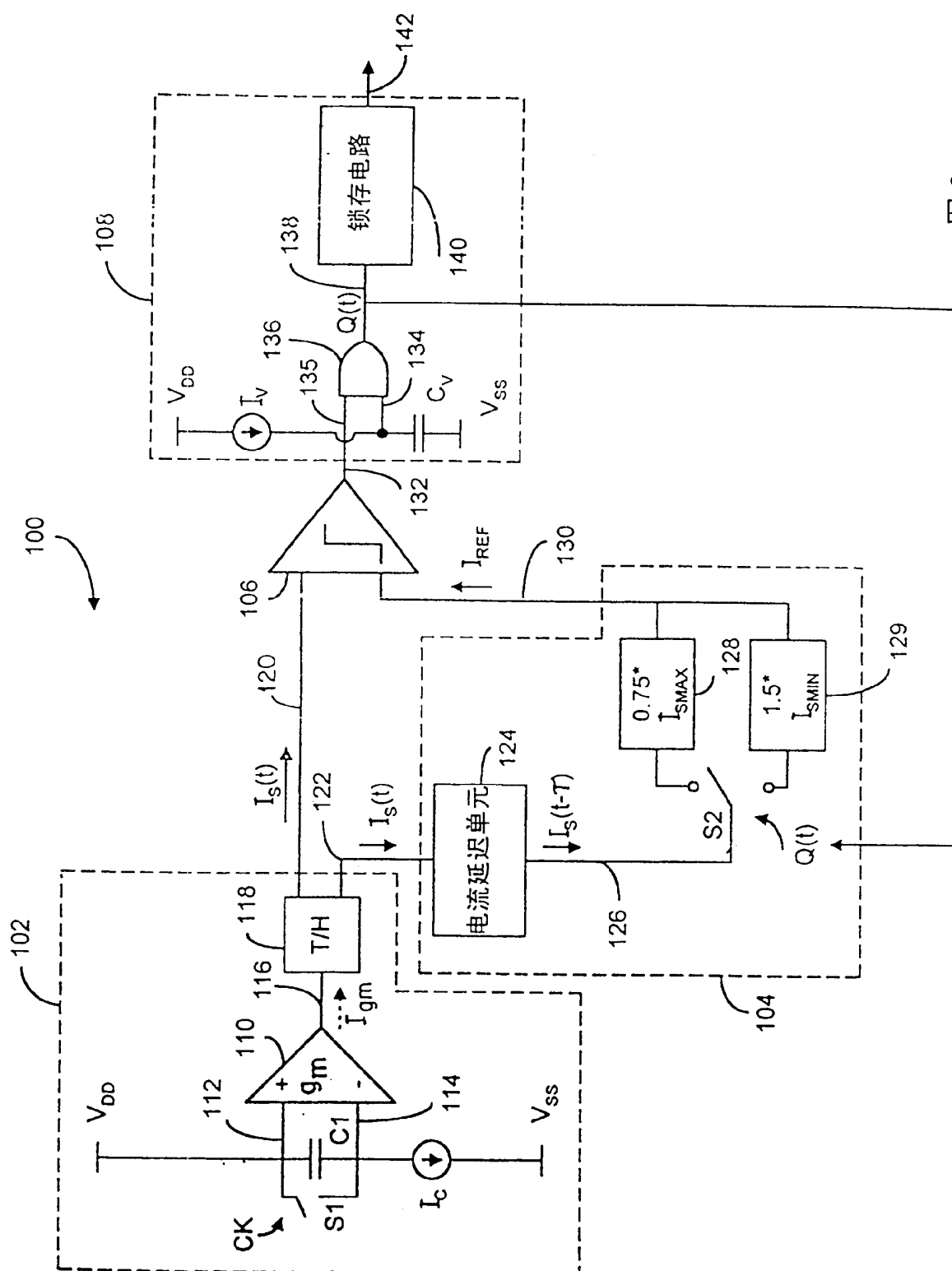


图 3

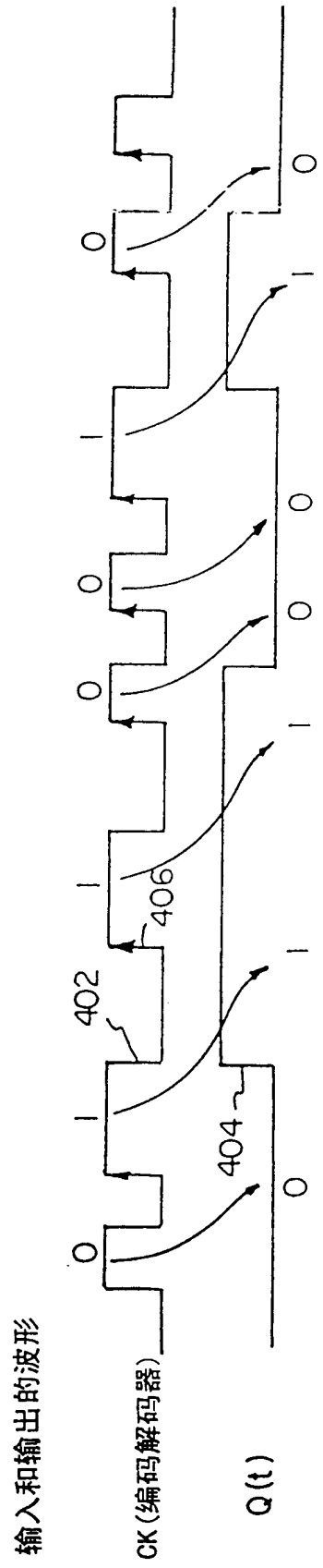
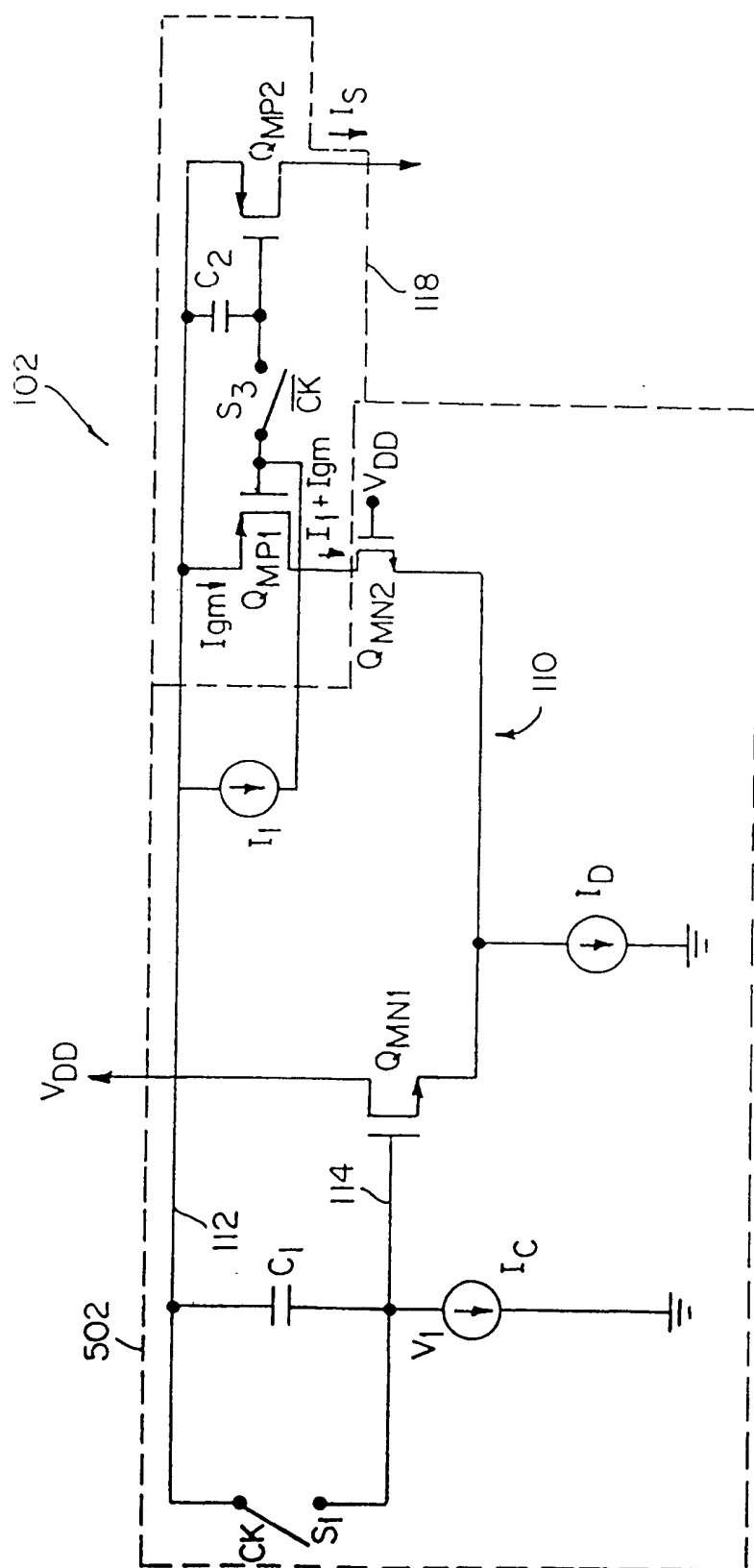


图 4



5
[Seal]

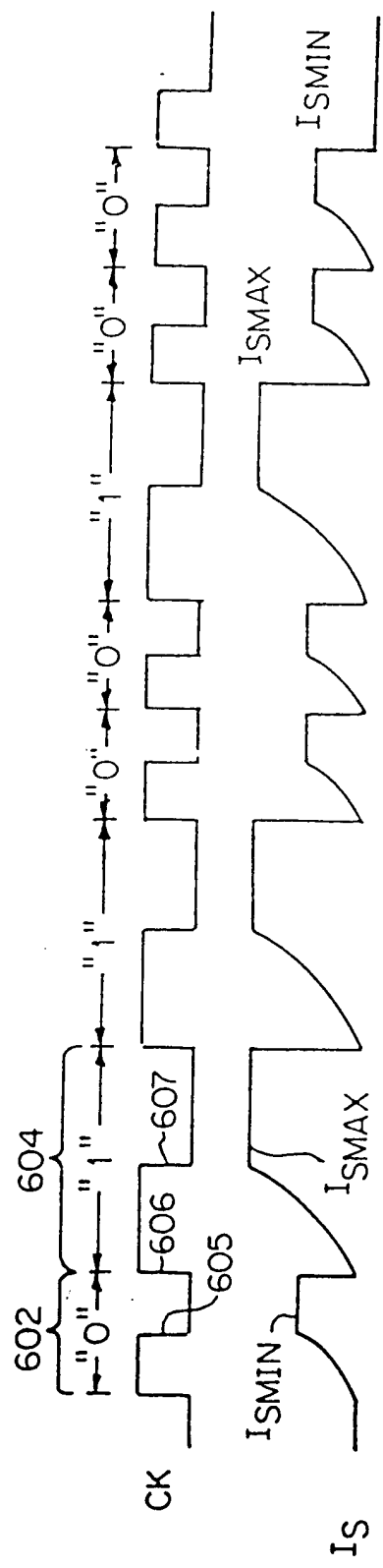


图 6

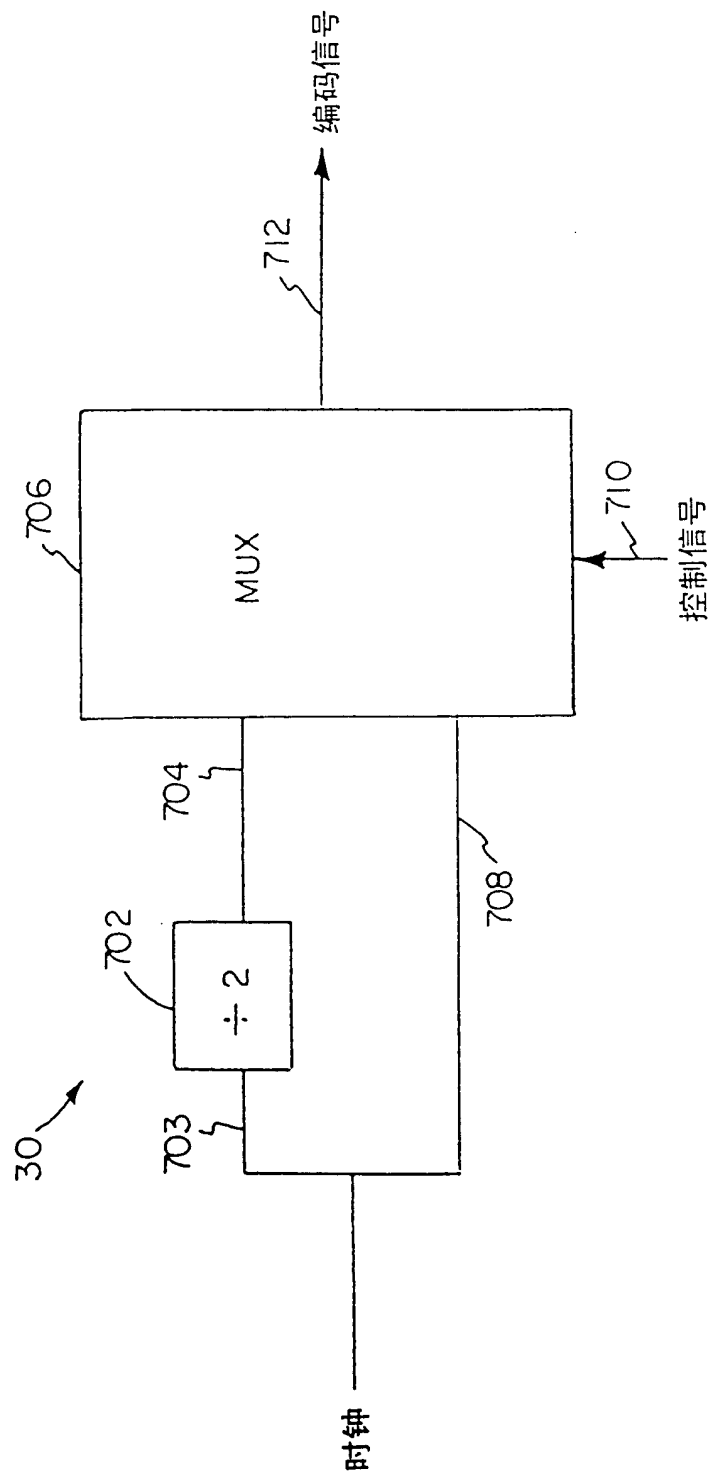


图 7