

(19) 日本国特許庁(JP)

## (12) 特 許 公 報(B2)

(11) 特許番号

特許第6101778号  
(P6101778)

(45) 発行日 平成29年3月22日(2017.3.22)

(24) 登録日 平成29年3月3日(2017.3.3)

(51) Int.Cl.

H01L 29/786 (2006.01)

F 1

H01L 29/78 617N  
H01L 29/78 618B

請求項の数 4 (全 32 頁)

(21) 出願番号 特願2015-244792 (P2015-244792)  
 (22) 出願日 平成27年12月16日 (2015.12.16)  
 (62) 分割の表示 特願2011-20373 (P2011-20373)  
     分割  
     原出願日 平成23年2月2日 (2011.2.2)  
 (65) 公開番号 特開2016-54325 (P2016-54325A)  
 (43) 公開日 平成28年4月14日 (2016.4.14)  
     審査請求日 平成27年12月21日 (2015.12.21)  
 (31) 優先権主張番号 特願2010-24385 (P2010-24385)  
 (32) 優先日 平成22年2月5日 (2010.2.5)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878  
     株式会社半導体エネルギー研究所  
     神奈川県厚木市長谷398番地  
 (72) 発明者 山崎 舜平  
     神奈川県厚木市長谷398番地 株式会社  
     半導体エネルギー研究所内  
     審査官 市川 武宣

最終頁に続く

(54) 【発明の名称】 半導体装置

## (57) 【特許請求の範囲】

## 【請求項 1】

トランジスタを有し、  
 前記トランジスタは、  
 ゲート電極と、  
 前記ゲート電極の上方に位置する第1の絶縁層と、  
 前記第1の絶縁層を介して、前記ゲート電極の上方に位置する酸化物半導体層と、  
 前記酸化物半導体層の上方に位置する第2の絶縁層と、  
 前記第2の絶縁層を介して、前記酸化物半導体層の上方に位置する導電層と、  
 前記酸化物半導体層と電気的に接続されたソース電極及びドレイン電極と、

10

を有し、

前記酸化物半導体層は、前記トランジスタのチャネル形成領域を有し、

前記トランジスタのチャネル形成領域は、前記酸化物半導体層の表面に対して垂直にc軸配向した結晶領域を有し、

前記ゲート電極及び前記導電層のそれぞれは、前記トランジスタのチャネル幅方向における前記酸化物半導体層の両端を越えて延びており、

前記トランジスタのチャネル幅方向における断面において、前記酸化物半導体層は、前記ゲート電極、前記第1の絶縁層、前記第2の絶縁層、及び前記導電層に囲まれていることを特徴とする半導体装置。

## 【請求項 2】

20

トランジスタを有し、

前記トランジスタは、

ゲート電極と、

前記ゲート電極の上方に位置する第1の絶縁層と、

前記第1の絶縁層を介して、前記ゲート電極の上方に位置する酸化物半導体層と、

前記酸化物半導体層の上方に位置する第2の絶縁層と、

前記第2の絶縁層を介して、前記酸化物半導体層の上方に位置する導電層と、

前記酸化物半導体層と電気的に接続されたソース電極及びドレイン電極と、

を有し、

前記酸化物半導体層は、前記トランジスタのチャネル形成領域を有し、

10

前記トランジスタのチャネル形成領域は、前記酸化物半導体層の表面に対して垂直にc軸配向した結晶領域を有し、

前記ゲート電極及び前記導電層のそれぞれは、前記トランジスタのチャネル幅方向における前記酸化物半導体層の両端を越えて延びており、

前記トランジスタのチャネル幅方向における断面において、前記酸化物半導体層は、前記ゲート電極、前記第1の絶縁層、前記第2の絶縁層、及び前記導電層に囲まれており、

前記トランジスタのチャネル幅方向における断面において、前記導電層は、前記第2の絶縁層を介して、前記酸化物半導体層の両端の側面に面していることを特徴とする半導体装置。

### 【請求項3】

20

トランジスタを有し、

前記トランジスタは、

ゲート電極と、

前記ゲート電極の上方に位置する第1の絶縁層と、

前記第1の絶縁層を介して、前記ゲート電極の上方に位置する酸化物半導体層と、

前記酸化物半導体層の上方に位置する第2の絶縁層と、

前記第2の絶縁層を介して、前記酸化物半導体層の上方に位置する導電層と、

前記酸化物半導体層と電気的に接続されたソース電極及びドレイン電極と、

を有し、

前記酸化物半導体層は、InとGaとZnとを含み、

30

前記酸化物半導体層は、前記トランジスタのチャネル形成領域を有し、

前記トランジスタのチャネル形成領域は、前記酸化物半導体層の表面に対して垂直にc軸配向した結晶領域を有し、

前記ゲート電極及び前記導電層のそれぞれは、前記トランジスタのチャネル幅方向における前記酸化物半導体層の両端を越えて延びており、

前記トランジスタのチャネル幅方向における断面において、前記酸化物半導体層は、前記ゲート電極、前記第1の絶縁層、前記第2の絶縁層、及び前記導電層に囲まれていることを特徴とする半導体装置。

### 【請求項4】

40

トランジスタを有し、

前記トランジスタは、

ゲート電極と、

前記ゲート電極の上方に位置する第1の絶縁層と、

前記第1の絶縁層を介して、前記ゲート電極の上方に位置する酸化物半導体層と、

前記酸化物半導体層の上方に位置する第2の絶縁層と、

前記第2の絶縁層を介して、前記酸化物半導体層の上方に位置する導電層と、

前記酸化物半導体層と電気的に接続されたソース電極及びドレイン電極と、

を有し、

前記酸化物半導体層は、InとGaとZnとを含み、

前記酸化物半導体層は、前記トランジスタのチャネル形成領域を有し、

50

前記トランジスタのチャネル形成領域は、前記酸化物半導体層の表面に対して垂直に c 軸配向した結晶領域を有し、

前記ゲート電極及び前記導電層のそれぞれは、前記トランジスタのチャネル幅方向における前記酸化物半導体層の両端を越えて延びており、

前記トランジスタのチャネル幅方向における断面において、前記酸化物半導体層は、前記ゲート電極、前記第1の絶縁層、前記第2の絶縁層、及び前記導電層に囲まれており、

前記トランジスタのチャネル幅方向における断面において、前記導電層は、前記第2の絶縁層を介して、前記酸化物半導体層の両端の側面に面していることを特徴とする半導体装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

半導体装置及び半導体装置の作製方法に関する。

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【背景技術】

【0003】

絶縁表面を有する基板上に形成された半導体薄膜を用いて薄膜トランジスタ(TFT)を構成する技術が注目されている。薄膜トランジスタは集積回路(ASIC)や画像表示装置(表示装置)のような電子デバイスに広く応用されている。

20

【0004】

薄膜トランジスタに適用可能な半導体特性を示す材料として金属酸化物が注目されており、このような半導体特性を示す金属酸化物をチャネル形成領域とする薄膜トランジスタが知られている(特許文献1及び特許文献2参照。)。

【0005】

また、薄膜トランジスタを用いた電子デバイスは、さまざまな場所や用途で用いられており、それによって軽量化、薄型化、耐衝撃性など要求される特性や形状も多様化している。よって目的にあった機能性を付与された電子デバイスの開発が進められている。

【0006】

30

例えば、遊技機に設ける半導体装置として、より遊技者が立体感を得られるように表示面を曲面状にしたディスプレイが報告されている(例えば、特許文献3参照。)。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2007-123861号公報

【特許文献2】特開2007-96055号公報

【特許文献3】特開平7-114347号公報

【発明の概要】

【発明が解決しようとする課題】

40

【0008】

上記のように半導体装置を多様な形状で用いる場合、外部からの衝撃に対して半導体装置に高い耐性を付与することが求められる。

【0009】

そこで、本発明の一形態は、酸化物半導体を用いたトランジスタを有する半導体装置において、より高い耐衝撃性を付与することを目的のーとする。

【0010】

また、本発明の一形態は、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することを目的のーとする。

【課題を解決するための手段】

50

## 【0011】

本明細書で開示する発明の構成の一形態は、基板上に、ゲート電極層と、ゲート絶縁層と、酸化物半導体層とを含むボトムゲート構造のトランジスタと、トランジスタ上に絶縁層と、絶縁層上に導電層とを有し、絶縁層は酸化物半導体層を覆い、かつゲート絶縁層と接して設けられ、酸化物半導体層のチャネル幅方向において、ゲート電極層上でゲート絶縁層と絶縁層とは端部が一致し、導電層は、酸化物半導体層のチャネル形成領域と、ゲート絶縁層及び絶縁層の端部とを覆い、かつゲート電極層と接して設けられる半導体装置である。

## 【0012】

本明細書で開示する発明の構成の一形態は、同一基板上にボトムゲート構造の駆動回路用トランジスタを含む駆動回路部と、画素用トランジスタを含む画素部とを有し、駆動回路用トランジスタは、ゲート電極層と、ゲート絶縁層と、酸化物半導体層とを含み、酸化物半導体層上に絶縁層と、絶縁層上に導電層とが設けられ、絶縁層は酸化物半導体層を覆い、かつゲート絶縁層と接して設けられ、酸化物半導体層のチャネル幅方向において、ゲート電極層上でゲート絶縁層と絶縁層とは端部が一致し、導電層は、酸化物半導体層のチャネル形成領域と、ゲート絶縁層及び絶縁層の端部とを覆い、かつゲート電極層と接して設けられる半導体装置である。 10

## 【0013】

上記構成において、ソース電極層及びドレイン電極層は、酸化物半導体層と絶縁層との間に設けてもよいし、ゲート絶縁層と酸化物半導体層の間に設けてもよい。 20

## 【0014】

上記構成においては、酸化物半導体層のチャネル形成領域はチャネル幅方向において、上下に積層するゲート絶縁層、及び絶縁層と、さらにゲート電極層及び導電層とによって囲まれているため耐衝撃性に優れ、基板に可撓性基板を用いて自由に形状を加工することができる。

## 【0015】

酸化物半導体層を含むトランジスタを可撓性基板上に設けると、可撓性を有する半導体装置を作製することができる。

## 【0016】

可撓性基板上に酸化物半導体層を含むトランジスタを直接作製してもよいし、他の作製基板に酸化物半導体層を含むトランジスタを作製し、その後可撓性基板に剥離、転置してもよい。なお、作製基板から可撓性基板に剥離、転置するために、作製基板と酸化物半導体層を含むトランジスタとの間に剥離層を設けるとよい。 30

## 【0017】

本明細書で開示する発明の構成の一形態は、可撓性基板上に、ゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層を覆って絶縁層を形成し、ゲート絶縁層及び絶縁層に開口を形成しゲート電極層を露出させ、ゲート絶縁層と絶縁層との積層の上部、及び開口においてゲート絶縁層と絶縁層との積層の端部を覆い、かつゲート電極層に接して導電層を形成する半導体装置の作製方法である。 40

## 【0018】

本明細書で開示する発明の構成の一形態は、作製基板上に剥離層を形成し、剥離層上にゲート電極層を形成し、ゲート電極層上にゲート絶縁層を形成し、ゲート絶縁層上に酸化物半導体層を形成し、酸化物半導体層を覆って絶縁層を形成し、ゲート絶縁層及び絶縁層に開口を形成しゲート電極層を露出させ、ゲート絶縁層と絶縁層との積層の上部、及び開口においてゲート絶縁層と絶縁層との積層の端部を覆い、かつゲート電極層に接して導電層を形成してトランジスタを作製し、トランジスタを剥離層を用いて作製基板から支持基板へ転置し、支持基板に転置されたトランジスタを可撓性基板上に転置する半導体装置の作製方法である。

## 【0019】

なお、第1、第2として付される序数詞は便宜上用いるものであり、工程順又は積層順を示すものではない。また、本明細書において発明を特定するための事項として固有の名称を示すものではない。

【発明の効果】

【0020】

本発明の一形態は、酸化物半導体層のチャネル形成領域をチャネル幅方向において、積層するゲート絶縁層、及び絶縁層と、さらにゲート電極層及び導電層とによって囲むことにより、耐衝撃性を付加することができる。

【0021】

本発明の一形態は、可撓性を付与することで、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。 10

【図面の簡単な説明】

【0022】

【図1】半導体装置の一形態を説明する図。

【図2】半導体装置の一形態を説明する図。

【図3】半導体装置の作製方法の一形態を説明する図。

【図4】半導体装置の作製方法の一形態を説明する図。

【図5】半導体装置の一形態を説明する図。

【図6】半導体装置の一形態を説明する図。

【図7】半導体装置の一形態を説明する図。

【図8】半導体装置の一形態を説明する図。

【図9】半導体装置の一形態を説明する図。

【図10】電子機器を示す図。

【図11】電子機器を示す図。

【発明を実施するための形態】

【0023】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更し得ることは、当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。 30

【0024】

(実施の形態1)

本実施の形態では、半導体装置及び半導体装置の作製方法の一形態を、図1及び図3を用いて説明する。本実施の形態では、半導体装置の一例としてトランジスタを示す。なお、明細書に開示する半導体装置における半導体層は、酸化物半導体層を好適に用いることができる。

【0025】

図1(A)乃至(C)に示すように、トランジスタ410の酸化物半導体層403のチャネル形成領域は、チャネル長(L)方向、及びチャネル幅(W)方向を有する。

【0026】

図1(A)はトランジスタ410の平面図であり、図1(B)は図1(A)に示すトランジスタ410のチャネル長(L)方向における線A1-A2の断面図、図1(C)はチャネル幅(W)方向における線B1-B2の断面図である。 40

【0027】

図1(A)乃至(C)に示すように、トランジスタ410は、絶縁表面を有する基板400上に、ゲート電極層401、ゲート絶縁層402、酸化物半導体層403、ソース電極層405a、ドレイン電極層405bを含む。トランジスタ410上には、絶縁層407、及び導電層411が順に積層されている。

【0028】

また、図1(C)のチャネル幅方向の断面図において酸化物半導体層403はゲート絶縁 50

層402と絶縁層407とで上下及び端部を囲まれており、ゲート絶縁層402及び絶縁層407は両端部で接している。ゲート絶縁層402の下側にはゲート電極層401が設けられ、絶縁層407上には、酸化物半導体層403、ゲート絶縁層402、及び絶縁層407の上部及びゲート絶縁層402、及び絶縁層407の両端部を覆い、かつゲート電極層401と接して導電層411が設けられている。

#### 【0029】

よって、チャネル幅方向において酸化物半導体層403はゲート絶縁層402と絶縁層407、及びゲート電極層401と導電層411とによって囲まれている。

#### 【0030】

このように、酸化物半導体層403の周囲をゲート絶縁層、ゲート電極層、絶縁層、及び導電層の積層によって保護する構成とすると、図1(C)の矢印445に示すようなチャネル幅(W)方向における力(外部から与えられる力)が加えられても、膜厚の厚い積層構造は曲がりにくいため、積層の中心に位置する酸化物半導体層403へかかる力を軽減することができる。よって外部からの衝撃による酸化物半導体層403の破損を防止することができる。

10

#### 【0031】

また、ゲート絶縁層402及び絶縁層407に、ゲート電極層401が広く露出する開口を形成し、該開口においてゲート電極層401と導電層411とが接する構成としている。ゲート電極層401と導電層411として密着性のよい導電膜を用いれば、矢印445に示す力によるゲート電極層401、ゲート絶縁層402、酸化物半導体層403、絶縁層407、又は導電層411の界面における膜剥がれを防止することができる。

20

#### 【0032】

ゲート電極層401と導電層411との密着力を高めるためには接する領域を広く設けることが好ましく、図1(A)に示すように、ゲート電極層401と導電層411とが接する領域の酸化物半導体層403のチャネル長方向における距離を、酸化物半導体層403のチャネル長の距離より長くすることが好ましい。

#### 【0033】

また、酸化物半導体層403を中心配置して、その両端をゲート絶縁層402と絶縁層407とが接して封止し、さらにその両端をゲート電極層401と導電層411とが接して封止するため、線C1-C2に対して線対称な構造とすることができる。よって矢印445に示す力が均等に分散し、酸化物半導体層403において局所的に大きな力がかかるのを防止することができる。

30

#### 【0034】

従って、トランジスタ410において酸化物半導体層403のチャネル幅方向における曲げ耐性を高め、耐衝撃性を付与することができる。

#### 【0035】

駆動回路においては、より多くの電流を流すためにトランジスタのチャネル幅を長く設けることが好ましい。しかしチャネル幅が長いトランジスタであるとチャネル幅方向における外部からの力の影響も大きくなる。よって、本実施の形態で示したようなチャネル幅方向への曲げ耐性を有するトランジスタを駆動回路に用いるとより効果的であり、耐衝撃性に優れ信頼性の高い半導体装置とすることができます。

40

#### 【0036】

耐衝撃性を有するため、基板400に可撓性基板を用い、可撓性を有する半導体装置としての適用にも対応が可能であり、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。

#### 【0037】

なお、本明細書に開示するトランジスタは特に酸化物半導体層のチャネル幅方向における曲げ耐性に優れているので、半導体装置を作製する際に曲がりやすい方向(曲げる頻度が高い方向)にチャネル幅方向をあわせてトランジスタを作製することができる。

#### 【0038】

50

図3(A1)(A2)乃至(E1)(E2)にトランジスタ410の作製方法の一例を示す。なお、図3(A1)乃至(E1)は図1(B)に対応しており、図3(A2)乃至(E2)は図1(C)に対応している。

#### 【0039】

まず、絶縁表面を有する基板400上に導電膜を形成した後、第1のフォトリソグラフィ工程によりゲート電極層401を形成する。なお、レジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

#### 【0040】

絶縁表面を有する基板400は、可撓性基板を用いることができ、例えばポリエチレンテレフタレート(PET)、ポリエチレンナフタレート(PEN)等のポリエステル樹脂、ポリアクリルニトリル樹脂、ポリイミド樹脂、ポリメチルメタクリレート樹脂、ポリカーボネート樹脂(PC)、ポリエーテルスルファン樹脂(PES)、ポリアミド樹脂、シクロオレフィン樹脂、ポリスチレン樹脂、ポリアミドイミド樹脂、ポリ塩化ビニル樹脂、などを好適に用いることができる。可撓性基板として繊維体に有機樹脂が含浸された構造体(いわゆるプリプレグ)を用いてもよい。また、基板400には予め窒化シリコンや酸化窒化シリコン等の窒素とシリコンを含む膜や窒化アルミニウム等の窒素とアルミニウムを含む膜のような透水性の低い保護膜を成膜しておいても良い。

#### 【0041】

基板400の材料中に繊維体が含まれている場合、繊維体は有機化合物または無機化合物の高強度繊維を用いる。高強度繊維とは、具体的には引張弾性率またはヤング率の高い繊維のことを言い、代表例としては、ポリビニルアルコール系繊維、ポリエステル系繊維、ポリアミド系繊維、ポリエチレン系繊維、アラミド系繊維、ポリパラフェニレンベンゾピスオキサゾール繊維、ガラス繊維、または炭素繊維が挙げられる。ガラス繊維としては、Eガラス、Sガラス、Dガラス、Qガラス等を用いたガラス繊維が挙げられる。これらは、織布または不織布の状態で用い、この繊維体に有機樹脂を含浸させ有機樹脂を硬化させた構造体を基板400として用いても良い。基板400として繊維体と有機樹脂からなる構造体を用いると、曲げや局所的押圧による破損に対する信頼性が向上するため、好ましい構成である。

#### 【0042】

また、可撓性を有する程度に薄くしたガラス基板(例えばバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラス)や、フィルム化した金属基板を用いてもよい。金属基板を構成する材料としては特に限定はないが、アルミニウム、銅、ニッケルやアルミニウム合金若しくはステンレスなどの金属の合金などを好適にもちいることができる。

#### 【0043】

可撓性を有する半導体装置を作製するには、可撓性基板上に酸化物半導体層403を含むトランジスタ410を直接作製してもよいし、他の作製基板に酸化物半導体層403を含むトランジスタ410を作製し、その後可撓性基板に剥離、転置してもよい。なお、作製基板から可撓性基板に剥離、転置するために、作製基板と酸化物半導体層を含むトランジスタとの間に剥離層を設けるとよい。

#### 【0044】

下地膜となる絶縁膜を基板400とゲート電極層401との間に設けてもよい。下地膜は、基板400からの不純物元素の拡散を防止する機能があり、窒化シリコン膜、酸化シリコン膜、窒化酸化シリコン膜、又は酸化窒化シリコン膜から選ばれた一又は複数の膜による積層構造により形成することができる。

#### 【0045】

また、ゲート電極層401の材料は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、単層で又は積層して形成することができる。

#### 【0046】

10

20

30

40

50

次いで、ゲート電極層401上にゲート絶縁層402を形成する。ゲート絶縁層402は、プラズマCVD法又はスパッタリング法等を用いて、酸化シリコン層、窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層、酸化アルミニウム層、窒化アルミニウム層、酸化窒化アルミニウム層、窒化酸化アルミニウム層、又は酸化ハフニウム層を単層で又は積層して形成することができる。

#### 【0047】

本実施の形態の酸化物半導体は、不純物を除去され、酸化物半導体の主成分以外のキャリア供与体となる不純物が極力含まれないように高純度化することにより真性（I型）化又は実質的に真性（I型）型化された酸化物半導体を用いる。

#### 【0048】

高純度化された酸化物半導体層中にはキャリアが極めて少なく（ゼロに近い）、キャリア濃度は $1 \times 10^{-4} / \text{cm}^3$ 未満、好ましくは $1 \times 10^{-2} / \text{cm}^3$ 未満、さらに好ましくは $1 \times 10^{-1} / \text{cm}^3$ 未満である。

#### 【0049】

酸化物半導体層中にキャリアが極めて少ないため、トランジスタでは、オフ電流を少なくすることができる。オフ電流は少なければ少ないほど好ましい。

#### 【0050】

このような高純度化された酸化物半導体は界面準位、界面電荷に対して極めて敏感であるため、酸化物半導体層とゲート絶縁層との界面は重要である。そのため高純度化された酸化物半導体に接するゲート絶縁層は、高品質化が要求される。

#### 【0051】

例えば、μ波（例えば周波数2.45GHz）を用いた高密度プラズマCVDは、緻密で絶縁耐圧の高い高品質な絶縁層を形成できるので好ましい。高純度化された酸化物半導体と高品質ゲート絶縁層とが密接することにより、界面準位を低減して界面特性を良好なものとすることができるからである。

#### 【0052】

もちろん、ゲート絶縁層として良質な絶縁層を形成できるものであれば、スパッタリング法やプラズマCVD法など他の成膜方法を適用することができる。また、成膜後の熱処理によってゲート絶縁層の膜質、酸化物半導体との界面特性が改質される絶縁層であっても良い。いずれにしても、ゲート絶縁層としての膜質が良好であることは勿論のこと、酸化物半導体との界面準位密度を低減し、良好な界面を形成できるものであれば良い。

#### 【0053】

また、ゲート絶縁層402、酸化物半導体膜440に水素、水酸基及び水分がなるべく含まれないようにするために、酸化物半導体膜440の成膜の前処理として、スパッタリング装置の予備加熱室でゲート電極層401が形成された基板400、又はゲート絶縁層402までが形成された基板400を予備加熱し、基板400に吸着した水素、水分などの不純物を脱離し排気することが好ましい。なお、予備加熱室に設ける排気手段はクライオポンプが好ましい。なお、この予備加熱の処理は省略することもできる。またこの予備加熱は、絶縁層407の成膜前に、ソース電極層405a及びドレイン電極層405bまで形成した基板400にも同様に行ってもよい。

#### 【0054】

次いで、ゲート絶縁層402上に、膜厚2nm以上200nm以下、好ましくは5nm以上30nm以下の酸化物半導体膜440を形成する（図3（A1）（A2）参照。）。

#### 【0055】

なお、酸化物半導体膜440をスパッタリング法により成膜する前に、アルゴンガスを導入してプラズマを発生させる逆スパッタを行い、ゲート絶縁層402の表面に付着している粉状物質（パーティクル、ごみともいう）を除去することが好ましい。逆スパッタとは、ターゲット側に電圧を印加せずに、アルゴン雰囲気下で基板側にRF電源を用いて電圧を印加して基板近傍にプラズマを形成して表面を改質する方法である。なお、アルゴン雰囲気に代えて窒素、ヘリウム、酸素などを用いてもよい。

10

20

30

40

50

## 【0056】

酸化物半導体膜440に用いる酸化物半導体としては、四元系金属酸化物であるIn-Sn-Ga-Zn-O系酸化物半導体や、三元系金属酸化物であるIn-Ga-Zn-O系酸化物半導体、In-Sn-Zn-O系酸化物半導体、In-Al-Zn-O系酸化物半導体、Sn-Ga-Zn-O系酸化物半導体、Al-Ga-Zn-O系酸化物半導体、Sn-Al-Zn-O系酸化物半導体や、二元系金属酸化物であるIn-Zn-O系酸化物半導体、Sn-Zn-O系酸化物半導体、Al-Zn-O系酸化物半導体、Zn-Mg-O系酸化物半導体、Sn-Mg-O系酸化物半導体、In-Mg-O系酸化物半導体や、In-O系酸化物半導体、Sn-O系酸化物半導体、Zn-O系酸化物半導体などを用いることができる。また、上記酸化物半導体にSiO<sub>2</sub>を含んでもよい。ここで、例えば、In-Ga-Zn-O系酸化物半導体とは、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)を有する酸化物膜、という意味であり、その化学量論比はとくに問わない。また、InとGaとZn以外の元素を含んでもよい。

## 【0057】

また、酸化物半導体膜440は、化学式InMO<sub>3</sub>(ZnO)<sub>m</sub>(m>0)で表記される薄膜を用いることができる。ここで、Mは、Ga、Al、MnおよびCoから選ばれた一または複数の金属元素を示す。例えばMとして、Ga、Ga及びAl、Ga及びMn、またはGa及びCoなどがある。

## 【0058】

本実施の形態では、酸化物半導体膜440としてIn-Ga-Zn-O系酸化物ターゲットを用いてスパッタリング法により成膜する。また、酸化物半導体膜440は、希ガス(代表的にはアルゴン)雰囲気下、酸素雰囲気下、又は希ガスと酸素の混合雰囲気下においてスパッタ法により形成することができる。

## 【0059】

酸化物半導体膜440をスパッタリング法で作製するためのターゲットとしては、例えば、組成比として、In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO=1:1:1[mol数比]の酸化物ターゲットを用い、In-Ga-Zn-O膜を成膜する。また、このターゲットの材料及び組成に限定されず、例えば、In<sub>2</sub>O<sub>3</sub>:Ga<sub>2</sub>O<sub>3</sub>:ZnO=1:1:2[mol数比]の酸化物ターゲットを用いてもよい。

## 【0060】

また、酸化物ターゲットの充填率は90%以上100%以下、好ましくは95%以上99.9%以下である。充填率の高い金属酸化物ターゲットを用いることにより、成膜した酸化物半導体膜は緻密な膜とすることができます。

## 【0061】

酸化物半導体膜440を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。

## 【0062】

減圧状態に保持された成膜室内に基板を保持し、基板温度を100以上600以下好ましくは200以上400以下とする。基板を加熱しながら成膜することにより、成膜した酸化物半導体膜に含まれる不純物濃度を低減することができる。また、スパッタリングによる損傷が軽減される。そして、成膜室内の残留水分を除去しつつ水素及び水分が除去されたスパッタガスを導入し、上記ターゲットを用いて基板400上に酸化物半導体膜440を成膜する。成膜室内の残留水分を除去するためには、吸着型の真空ポンプ、例えば、クライオポンプ、イオンポンプ、チタンサブリメーションポンプを用いることが好ましい。また、排気手段としては、ターボポンプ(ターボ分子ポンプ)にコールドトラップを加えたものであってもよい。クライオポンプを用いて排気した成膜室は、例えば、水素原子、水(H<sub>2</sub>O)など水素原子を含む化合物(より好ましくは炭素原子を含む化合物も)等が排気されるため、当該成膜室で成膜した酸化物半導体膜に含まれる不純物の濃度を低減できる。

## 【0063】

10

20

30

40

50

成膜条件の一例としては、基板とターゲットの間との距離を100mm、圧力0.6Pa、直流(DC)電源0.5kW、酸素(酸素流量比率100%)雰囲気下の条件が適用される。なお、パルス直流電源を用いると、成膜時に発生する粉状物質(パーティクル、ごみともいう)が軽減でき、膜厚分布も均一となるために好ましい。

#### 【0064】

次いで、酸化物半導体膜440を第2のフォトリソグラフィ工程により島状の酸化物半導体層に加工する。また、島状の酸化物半導体層を形成するためのレジストマスクをインクジェット法で形成してもよい。レジストマスクをインクジェット法で形成するとフォトマスクを使用しないため、製造コストを低減できる。

#### 【0065】

また、ゲート絶縁層402にコンタクトホールを形成する場合、その工程は酸化物半導体膜440の加工時に同時に行うことができる。

#### 【0066】

なお、ここでの酸化物半導体膜440のエッチングは、ドライエッチングでもウェットエッチングでもよく、両方を用いてもよい。例えば、酸化物半導体膜440のウェットエッチングに用いるエッチング液としては、磷酸と酢酸と硝酸を混ぜた溶液、アンモニア過水(31重量%過酸化水素水:28重量%アンモニア水:水=5:2:2)などを用いることができる。また、ITO07N(関東化学社製)を用いてもよい。

#### 【0067】

次いで、酸化物半導体層に第1の加熱処理を行う。この第1の加熱処理によって酸化物半導体層の脱水化または脱水素化を行うことができる。第1の加熱処理の温度は、400以上750以下、または400以上基板の歪み点未満とする。ここでは、加熱処理装置の一つである電気炉に基板を導入し、酸化物半導体層に対して窒素雰囲気下450において1時間の加熱処理を行った後、大気に触れることなく、酸化物半導体層への水や水素の再混入を防ぎ、酸化物半導体層441を得る(図3(B1)(B2)参照。)。

#### 【0068】

なお、加熱処理装置は電気炉に限らず、抵抗発熱体などの発熱体からの熱伝導または熱輻射によって、被処理物を加熱する装置を用いてもよい。例えば、GRTA(Gas Rapid Thermal Anneal)装置、LRTA(Lamp Rapid Thermal Anneal)装置等のRTA(Rapid Thermal Anneal)装置を用いることができる。LRTA装置は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどのランプから発する光(電磁波)の輻射により、被処理物を加熱する装置である。GRTA装置は、高温のガスを用いて加熱処理を行う装置である。高温のガスには、アルゴンなどの希ガス、または窒素のような、加熱処理によって被処理物と反応しない不活性気体が用いられる。

#### 【0069】

例えば、第1の加熱処理として、650~700の高温に加熱した不活性ガス中に基板を移動させて入れ、数分間加熱した後、基板を移動させて高温に加熱した不活性ガス中から出すGRTAを行ってもよい。

#### 【0070】

なお、第1の加熱処理においては、窒素、またはヘリウム、ネオン、アルゴン等の希ガスに、水、水素などが含まれないことが好ましい。または、加熱処理装置に導入する窒素、またはヘリウム、ネオン、アルゴン等の希ガスの純度を、6N(99.9999%)以上好ましくは7N(99.9999%)以上(即ち不純物濃度を1ppm以下、好ましくは0.1ppm以下)とすることが好ましい。

#### 【0071】

また、第1の加熱処理で酸化物半導体層を加熱した後、同じ炉に高純度の酸素ガス、高純度のN<sub>2</sub>Oガス、又は超乾燥エア(露点が-40以下、好ましくは-60以下)を導入してもよい。酸素ガスまたはN<sub>2</sub>Oガスに、水、水素などが含まれないことが好ましい。

10

20

30

40

50

。または、加熱処理装置に導入する酸素ガスまたはN<sub>2</sub>Oガスの純度を、6N以上好ましくは7N以上（即ち、酸素ガスまたはN<sub>2</sub>Oガス中の不純物濃度を1ppm以下、好ましくは0.1ppm以下）とすることが好ましい。酸素ガス又はN<sub>2</sub>Oガスの作用により、脱水化または脱水素化処理による不純物の排除工程によって同時に減少してしまった酸化物半導体を構成する主成分材料である酸素を供給することによって、酸化物半導体層を高純度化及び電気的にI型（真性）化する。

#### 【0072】

また、酸化物半導体層の第1の加熱処理は、島状の酸化物半導体層に加工する前の酸化物半導体膜440に行うこともできる。その場合には、第1の加熱処理後に、加熱装置から基板を取り出し、フォトリソグラフィ工程を行う。

10

#### 【0073】

なお、第1の加熱処理は、上記以外にも、酸化物半導体層成膜後であれば、酸化物半導体層上にソース電極層及びドレイン電極層を積層させた後、あるいは、ソース電極層及びドレイン電極層上に絶縁層を形成した後、のいずれで行っても良い。

#### 【0074】

また、ゲート絶縁層402にコンタクトホールを形成する場合、その工程は酸化物半導体膜440に第1の加熱処理を行う前でも行った後に行ってもよい。

#### 【0075】

また、酸化物半導体層を2回に分けて成膜し、2回に分けて加熱処理を行うことで、下地部材の材料が、酸化物、窒化物、金属など材料を問わず、膜厚の厚い結晶領域（単結晶領域）、即ち、膜表面に垂直にc軸配向した結晶領域を有する酸化物半導体層を形成してもよい。例えば、3nm以上15nm以下の第1の酸化物半導体膜を成膜し、窒素、酸素、希ガス、または乾燥空気の雰囲気下で450以上850以下、好ましくは550以上750以下の第1の加熱処理を行い、表面を含む領域に結晶領域（板状結晶を含む）を有する第1の酸化物半導体膜を形成する。そして、第1の酸化物半導体膜よりも厚い第2の酸化物半導体膜を形成し、450以上850以下、好ましくは600以上700以下の第2の加熱処理を行い、第1の酸化物半導体膜を結晶成長の種として、上方に結晶成長させ、第2の酸化物半導体膜の全体を結晶化させ、結果として膜厚の厚い結晶領域を有する酸化物半導体層を形成してもよい。

20

#### 【0076】

次いで、ゲート絶縁層402、及び酸化物半導体層441上に、ソース電極層及びドレイン電極層（これと同じ層で形成される配線を含む）となる導電膜を形成する。ソース電極層、及びドレイン電極層に用いる導電膜としては、例えば、Al、Cr、Cu、Ta、Ti、Mo、Wから選ばれた元素を含む金属膜、または上述した元素を成分とする金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タンゲステン膜）等を用いることができる。また、Al、Cuなどの金属膜の下側又は上側の一方または双方にTi、Mo、Wなどの高融点金属膜またはそれらの金属窒化物膜（窒化チタン膜、窒化モリブデン膜、窒化タンゲステン膜）を積層させた構成としても良い。また、ソース電極層、及びドレイン電極層に用いる導電膜としては、導電性の金属酸化物で形成しても良い。導電性の金属酸化物としては酸化インジウム（In<sub>2</sub>O<sub>3</sub>）、酸化スズ（SnO<sub>2</sub>）、酸化亜鉛（ZnO）、酸化インジウム酸化スズ合金（In<sub>2</sub>O<sub>3</sub>-SnO<sub>2</sub>、ITOと略記する）、酸化インジウム酸化亜鉛合金（In<sub>2</sub>O<sub>3</sub>-ZnO）またはこれらの金属酸化物材料に酸化シリコンを含ませたものを用いることができる。

30

#### 【0077】

第3のフォトリソグラフィ工程により導電膜上にレジストマスクを形成し、選択的にエッチングを行ってソース電極層405a、ドレイン電極層405bを形成した後、レジストマスクを除去する。

40

#### 【0078】

第3のフォトリソグラフィ工程でのレジストマスク形成時の露光には、紫外線やKrFレーザ光やArFレーザ光を用いるとよい。酸化物半導体層441上で隣り合うソース電極

50

層の下端部とドレイン電極層の下端部との間隔幅によって後に形成されるトランジスタのチャネル長 L が決定される。なお、チャネル長 L = 25 nm 未満の露光を行う場合には、数 nm ~ 数 10 nm と極めて波長が短い超紫外線 (Extreme Ultraviolet) を用いて第 3 のフォトリソグラフィ工程でのレジストマスク形成時の露光を行うよい。超紫外線による露光は、解像度が高く焦点深度も大きい。従って、後に形成されるトランジスタのチャネル長 L を 10 nm 以上 1000 nm 以下とすることも可能であり、回路の動作速度を高速化できる。

#### 【0079】

また、フォトリソグラフィ工程で用いるフォトマスク数及び工程数を削減するため、透過した光が複数の強度となる露光マスクである多階調マスクによって形成されたレジストマスクを用いてエッチング工程を行ってもよい。多階調マスクを用いて形成したレジストマスクは複数の膜厚を有する形状となり、エッチングを行うことでさらに形状を変形することができるため、異なるパターンに加工する複数のエッチング工程に用いることができる。よって、一枚の多階調マスクによって、少なくとも二種類以上の異なるパターンに対応するレジストマスクを形成することができる。よって露光マスク数を削減することができ、対応するフォトリソグラフィ工程も削減できるため、工程の簡略化が可能となる。

10

#### 【0080】

なお、導電膜のエッチングの際に、酸化物半導体層 441 がエッチングされ、分断するとのないようエッチング条件を最適化することが望まれる。しかしながら、導電膜のみをエッチングし、酸化物半導体層 441 を全くエッチングしないという条件を得ることは難しく、導電膜のエッチングの際に酸化物半導体層 441 は一部のみがエッチングされ、溝部（凹部）を有する酸化物半導体層となることもある。

20

#### 【0081】

本実施の形態では、導電膜として Ti 膜を用い、酸化物半導体層 441 には In-Ga-Zn-O 系酸化物半導体を用いたので、エッチャントとしてアンモニア過水（アンモニア、水、過酸化水素水の混合液）を用いる。

#### 【0082】

次いで、N<sub>2</sub>O、N<sub>2</sub>、または Ar などのガスを用いたプラズマ処理を行い、露出している酸化物半導体層の表面に付着した吸着水などを除去してもよい。プラズマ処理を行った場合、大気に触れることなく、酸化物半導体層の一部に接する絶縁層 407 を形成する。

30

#### 【0083】

絶縁層 407 は、少なくとも 1 nm 以上の膜厚とし、スパッタ法など、絶縁層 407 に水、水素等の不純物を混入させない方法を適宜用いて形成することができる。絶縁層 407 に水素が含まれると、その水素の酸化物半導体層への侵入、又は水素による酸化物半導体層中の酸素の引き抜き、が生じ酸化物半導体層のバックチャネルが低抵抗化（N 型化）してしまい、寄生チャネルが形成されるおそれがある。よって、絶縁層 407 はできるだけ水素を含まない膜になるように、成膜方法に水素を用いないことが重要である。

#### 【0084】

絶縁層 407 としては、代表的には酸化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などの無機絶縁膜を用いることができる。

40

#### 【0085】

本実施の形態では、絶縁層 407 として膜厚 200 nm の酸化シリコン膜を、スパッタリング法を用いて成膜する。成膜時の基板温度は、室温以上 300 以下とすればよく、本実施の形態では 100 とする。酸化シリコン膜のスパッタ法による成膜は、希ガス（代表的にはアルゴン）雰囲気下、酸素雰囲気下、または希ガスと酸素の混合雰囲気下において行うことができる。また、ターゲットとして酸化シリコンターゲットまたはシリコンターゲットを用いることができる。例えば、シリコンターゲットを用いて、酸素を含む雰囲気下でスパッタ法により酸化シリコン膜を形成することができる。酸化物半導体層に接して形成する絶縁層 407 は、水分や、水素イオンや、OH<sup>-</sup>などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、代表的には酸化シリコン膜

50

、酸化窒化シリコン膜、酸化アルミニウム膜、または酸化窒化アルミニウム膜などを用いる。

#### 【0086】

酸化物半導体膜440の成膜時と同様に、絶縁層407の成膜室内の残留水分を除去するためには、吸着型の真空ポンプ（クライオポンプなど）を用いることが好ましい。クライオポンプを用いて排気した成膜室で成膜した絶縁層407に含まれる不純物の濃度を低減できる。また、絶縁層407の成膜室内の残留水分を除去するための排気手段としては、ターボポンプ（ターボ分子ポンプ）にコールドトラップを加えたものであってもよい。

#### 【0087】

絶縁層407を、成膜する際に用いるスパッタガスは水素、水、水酸基又は水素化物などの不純物が除去された高純度ガスを用いることが好ましい。10

#### 【0088】

次いで、不活性ガス雰囲気下、または酸素ガス雰囲気下で第2の加熱処理（好ましくは200以上400以下、例えば250以上350以下）を行う。例えば、窒素雰囲気下で250、1時間の第2の加熱処理を行う。第2の加熱処理を行うと、酸化物半導体層の一部（チャネル形成領域）が絶縁層407と接した状態で加熱される。

#### 【0089】

以上の工程を経ることによって、酸化物半導体膜に対して第1の加熱処理を行って水素、水分、水酸基又は水素化物（水素化合物ともいう）などの不純物を酸化物半導体層より意図的に排除し、かつ不純物の排除工程によって同時に減少してしまう酸化物半導体を構成する主成分材料の一つである酸素を供給することができる。よって、酸化物半導体層は高純度化及び電気的にI型（真性）化する。20

#### 【0090】

以上の工程でトランジスタ410が形成される（図3（C1）（C2））参照。）。

#### 【0091】

また、絶縁層407に欠陥を多く含む酸化シリコン層を用いると、酸化シリコン層形成後の加熱処理によって酸化物半導体層中に含まれる水素、水分、水酸基又は水素化物などの不純物を酸化物シリコン層に拡散させ、酸化物半導体層中に含まれる該不純物をより低減させる効果を奏する。

#### 【0092】

絶縁層407上にさらに保護絶縁層を形成してもよい。例えば、RFスパッタ法を用いて窒化シリコン膜を形成する。RFスパッタ法は、量産性がよいため、保護絶縁層の成膜方法として好ましい。保護絶縁層は、水分などの不純物を含まず、これらが外部から侵入することをブロックする無機絶縁膜を用い、窒化シリコン膜、窒化アルミニウム膜などを用いる。30

#### 【0093】

保護絶縁層の形成後、さらに大気中、100以上200以下、1時間以上30時間以下の加熱処理を行ってもよい。この加熱処理は一定の加熱温度を保持して加熱してもよいし、室温から、100以上200以下の加熱温度への昇温と、加熱温度から室温までの降温を複数回くりかえして行ってもよい。40

#### 【0094】

次に、ゲート絶縁層402及び絶縁層407を選択的に除去して、ゲート電極層401が露出する開口412a、412bを形成する（図3（D1）（D2）参照。）。図3（D2）に示すように、酸化物半導体層403のチャネル幅方向において、ゲート絶縁層402及び絶縁層407が酸化物半導体層403を中央に囲んで封止するように、ゲート絶縁層402及び絶縁層407に開口412a、412bを形成する。本実施の形態では、ゲート絶縁層402と絶縁層407とを同マスクを用いてエッチングしたので、ゲート絶縁層402と絶縁層407の端部は概略一致している。

#### 【0095】

次に、絶縁層407上に導電膜を形成し、該導電膜をフォトリソグラフィ工程を用いて工50

ツチングして導電層 411 を形成する（図 3（E1）（E2）参照。）。導電層 411 は、酸化物半導体層 403 の少なくともチャネル形成領域を覆うように形成される。

#### 【0096】

図 3（E2）に示すように、ゲート電極層 401 上に設けられた酸化物半導体層 403 を囲うゲート絶縁層 402、及び絶縁層 407 の上部及びゲート絶縁層 402、及び絶縁層 407 の両端部を覆い、かつ開口に露出するゲート電極層 401 と接して、導電層 411 を形成する。導電層 411 はゲート電極層 401 と接するため、ゲート電極層 401 と同電位となる。

#### 【0097】

ゲート電極層 401 と同電位の導電層 411 を設ける構造とすることで、トランジスタ 410 のバックチャネルにリーク電流による寄生チャネルが形成することを防止することができる。

#### 【0098】

また、導電層 411 は外部の電場を遮蔽する、すなわち外部の電場が内部（トランジスタを含む回路部）に作用しないようにする機能（特に静電気に対する静電遮蔽機能）も有する。導電層 411 の遮蔽機能により、静電気などの外部の電場の影響によりトランジスタ 410 の電気的な特性が変動することを防止することができる。

#### 【0099】

本実施の形態を用いて作製した、高純度化された酸化物半導体層 403 を用いたトランジスタ 410 は、オフ状態における電流値（オフ電流値）を、チャネル幅 1 μm当たり 10 zA / μm未満、85 にて 100 zA / μm未満レベルにまで低くすることができる。

#### 【0100】

また、酸化物半導体層 403 を用いたトランジスタ 410 は、比較的高い電界効果移動度が得られるため、高速駆動が可能である。よって、液晶表示装置の画素部に上記トランジスタを用いることで、高画質な画像を提供することができる。また、高純度化された酸化物半導体層を含むトランジスタによって、同一基板上に駆動回路部または画素部を作り分けて作製することができるため、半導体装置の部品点数を削減することができる。

#### 【0101】

以上のように、酸化物半導体層のチャネル形成領域をチャネル幅方向において、積層するゲート絶縁層、及び絶縁層と、さらにゲート電極層及び導電層とによって囲むことにより、耐衝撃性を付加することができる。

#### 【0102】

また、可撓性を付与することで、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。

#### 【0103】

##### （実施の形態 2）

本実施の形態では、半導体装置の他の一形態を図 2 を用いて説明する。本実施の形態では、半導体装置の一例としてトランジスタを示す。なお、上記実施の形態 1 と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

#### 【0104】

図 2（A）（B）に並列に接続されたトランジスタ 420a、420b、420c を示す。複数のトランジスタ 420a、420b、420c は並列に接続することによって、実質チャネル幅を広くしたことと同じ効果があり、電流量を多く流すことができる。このようにチャネル幅を分割するように複数のトランジスタを並列で設ける構成などを組み合わせて用いることで、回路設計の自由度を向上させることができる。トランジスタ 420a、420b、420c のような電流量を多く流すことができる構成は、駆動回路部の駆動回路用トランジスタとして好適に用いることができる。

#### 【0105】

トランジスタ 420a、420b、420c の酸化物半導体層 423a、423b、42

10

20

30

40

50

3 c のチャネル形成領域は、チャネル長 ( L ) 方向、及びチャネル幅 ( W ) 方向を有する。

**【 0 1 0 6 】**

図 2 ( A ) はトランジスタ 4 2 0 a、4 2 0 b、4 2 0 c の平面図であり、図 2 ( B ) は図 2 ( A ) に示すトランジスタ 4 2 0 a、4 2 0 b、4 2 0 c のチャネル幅 ( W ) 方向における線 B 3 - B 4 の断面図である。

**【 0 1 0 7 】**

図 2 ( A ) ( B ) に示すように、トランジスタ 4 2 0 a、4 2 0 b、4 2 0 c は、絶縁表面を有する基板 4 0 0 上に、ゲート電極層 4 2 1、ゲート絶縁層 4 2 2 ( ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c )、酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c、ソース電極層 4 2 5 a、ドレイン電極層 4 2 5 b を含む。トランジスタ 4 2 0 a、4 2 0 b、4 2 0 c 上には、絶縁層 4 2 7 ( 絶縁層 4 2 7 a、4 2 7 b、4 2 7 c )、及び導電層 4 3 1 が順に積層されている。  
10

**【 0 1 0 8 】**

トランジスタ 4 2 0 a、4 2 0 b、4 2 0 c は、並列に接続されており、ゲート電極層 4 2 1、ソース電極層 4 2 5 a、及びドレイン電極層 4 2 5 b は共通して設けられている。

**【 0 1 0 9 】**

また、図 2 ( B ) のチャネル幅方向の断面図において酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c は、それぞれゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c と絶縁層 4 2 7 a、4 2 7 b、4 2 7 c とで上下及び端部を囲まれてあり、ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c 及び絶縁層 4 2 7 a、4 2 7 b、4 2 7 c は両端部で接している。ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c の下側にはゲート電極層 4 2 1 が設けられ、絶縁層 4 2 7 a、4 2 7 b、4 2 7 c 上には、酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c、ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c、及び絶縁層 4 2 7 a、4 2 7 b、4 2 7 c の上部及びゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c、及び絶縁層 4 2 7 a、4 2 7 b、4 2 7 c の両端部を覆い、かつゲート電極層 4 2 1 と接して導電層 4 3 1 が設けられている。  
20

**【 0 1 1 0 】**

よって、チャネル幅方向において酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c は、それぞれゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c と絶縁層 4 2 7 a、4 2 7 b、4 2 7 c 及びゲート電極層 4 2 1 と導電層 4 3 1 とによって囲まれている。  
30

**【 0 1 1 1 】**

このように、酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c の周囲をゲート電極層、ゲート絶縁層、絶縁層、及び導電層の積層によって保護する構成とすると、チャネル幅方向における力が加えられても、膜厚の厚い積層構造は曲がりにくいため、積層の中心に位置する酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c へかかる力を軽減することができる。よって外部からの衝撃による酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c の破損を防止することができる。

**【 0 1 1 2 】**

また、ゲート絶縁層 4 2 2 ( ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c ) 及び絶縁層 4 2 7 ( 絶縁層 4 2 7 a、4 2 7 b、4 2 7 c ) に、ゲート電極層 4 2 1 が広く露出する開口を形成し、該開口においてそれぞれゲート電極層 4 2 1 と導電層 4 3 1 とが接する構成としている。ゲート電極層 4 2 1 と導電層 4 3 1 として密着性のよい導電膜を用いれば、外部からの力によるゲート電極層 4 2 1、ゲート絶縁層 4 2 2 a、4 2 2 b、4 2 2 c、酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c、絶縁層 4 2 7 a、4 2 7 b、4 2 7 c、又は導電層 4 3 1 の界面における膜剥がれを防止することができる。  
40

**【 0 1 1 3 】**

ゲート電極層 4 2 1 と導電層 4 3 1 との密着力を高めるためには接する領域を広く設けることが好ましく、図 2 ( A ) に示すように、ゲート電極層 4 2 1 と導電層 4 3 1 とが接する領域の酸化物半導体層 4 2 3 a、4 2 3 b、4 2 3 c のチャネル長方向における距離を  
50

、酸化物半導体層 423a、423b、423c のチャネル長の距離より長くすることが好ましい。

**【0114】**

また、トランジスタ 420a、420b、420c において、それぞれ酸化物半導体層 423a、423b、423c を中央に配置して、その両端をゲート絶縁層 422a、422b、422c と絶縁層 427a、427b、427c とが接して封止し、さらにその両端をゲート電極層 421 と導電層 431 とが接して封止するため、それぞれ線対称な構造とすることができます。よって外部からかかる力が均等に分散し、酸化物半導体層 423a、423b、423c において局所的に大きな力がかかるのを防止することができる。

**【0115】**

従って、トランジスタ 420a、420b、420c において酸化物半導体層 423a、423b、423c のチャネル幅方向における曲げ耐性を高め、耐衝撃性を付与することができる。

**【0116】**

耐衝撃性を有するため、基板 400 に可撓性基板を用い、可撓性を有する半導体装置としての適用にも対応が可能であり、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。

**【0117】**

以上のように、酸化物半導体層のチャネル形成領域をチャネル幅方向において、積層するゲート絶縁層、及び絶縁層と、さらにゲート電極層及び導電層とによって囲むことにより、耐衝撃性を付加することができる。

**【0118】**

また、可撓性を付与することで、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。

**【0119】**

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

**【0120】**

(実施の形態 3)

本実施の形態では、半導体装置の他の一形態を図 5 を用いて説明する。本実施の形態では、半導体装置の一例としてトランジスタを示す。実施の形態 1 に示すトランジスタと、ソース電極層及びドレイン電極層の形成工程及び構造が異なる例である。よって、上記実施の形態と同一部分又は同様な機能を有する部分、及び工程は、上記実施の形態と同様に行うことができ、繰り返しの説明は省略する。また同じ箇所の詳細な説明は省略する。

**【0121】**

実施の形態 1 及び実施の形態 2 では、ソース電極層 405a 及びドレイン電極層 405b を酸化物半導体層 403 と絶縁層 407 との間に設ける例を示した。本実施の形態では、ソース電極層 405a 及びドレイン電極層 405b を、ゲート絶縁層 402 と酸化物半導体層 403 との間に設ける例を示す。

**【0122】**

図 5(A) はトランジスタ 430 の平面図であり、図 5(B) は図 5(A) に示すトランジスタ 430 のチャネル長 (L) 方向における線 A5 - A6 の断面図、図 5(C) はチャネル幅 (W) 方向における線 B5 - B6 の断面図である。

**【0123】**

図 5(A) 乃至 (C) 示すトランジスタ 430 はボトムゲート型のトランジスタであり、基板 400 上に、ゲート電極層 401、ゲート絶縁層 402、ソース電極層 405a、ドレイン電極層 405b、及び酸化物半導体層 403 を含む。また、トランジスタ 430 を覆い、酸化物半導体層 403 に接する絶縁層 407 が設けられている。

**【0124】**

トランジスタ 430 においては、ゲート絶縁層 402 は基板 400 及びゲート電極層 401 上に接して設けられ、ゲート絶縁層 402 上にソース電極層 405a、ドレイン電極層

10

20

30

40

50

405bが接して設けられている。そして、ゲート絶縁層402、及びソース電極層405a、ドレイン電極層405b上に酸化物半導体層403が設けられている。

#### 【0125】

また、図5(C)のチャネル幅方向の断面図において酸化物半導体層403はゲート絶縁層402と絶縁層407とで上下及び端部を囲まれており、ゲート絶縁層402及び絶縁層407は両端部で接している。ゲート絶縁層402の下側にはゲート電極層401が設けられ、絶縁層407上には、酸化物半導体層403、ゲート絶縁層402、及び絶縁層407の上部及びゲート絶縁層402、及び絶縁層407の両端部を覆い、かつゲート電極層401と接して導電層411が設けられている。

#### 【0126】

よって、チャネル幅方向において酸化物半導体層403はゲート絶縁層402と絶縁層407、及びゲート電極層401と導電層411とによって囲まれている。

#### 【0127】

このように、酸化物半導体層403の周囲をゲート絶縁層、ゲート電極層、絶縁層、及び導電層の積層によって保護する構成とすると、チャネル幅(W)方向における力(外部から与えられる力)が加えられても、膜厚の厚い積層構造は曲がりにくいため、積層の中心に位置する酸化物半導体層403へかかる力を軽減することができる。よって外部からの衝撃による酸化物半導体層403の破損を防止することができる。

#### 【0128】

また、ゲート絶縁層402及び絶縁層407に、ゲート電極層401が広く露出する開口を形成し、該開口においてゲート電極層401と導電層411とが接する構成としている。ゲート電極層401と導電層411として密着性のよい導電膜を用いれば、外部から与えられる力によるゲート電極層401、ゲート絶縁層402、酸化物半導体層403、絶縁層407、又は導電層411の界面における膜剥がれを防止することができる。

#### 【0129】

ゲート電極層401と導電層411との密着力を高めるためには接する領域を広く設けることが好ましく、図5(A)に示すように、ゲート電極層401と導電層411とが接する領域の酸化物半導体層403のチャネル長方向における距離を、酸化物半導体層403のチャネル長の距離より長くすることが好ましい。

#### 【0130】

また、酸化物半導体層403を中心配置して、その両端をゲート絶縁層402と絶縁層407とが接して封止し、さらにその両端をゲート電極層401と導電層411とが接して封止するため、線対称な構造とすることができます。よって外部から与えられる力が均等に分散し、酸化物半導体層403において局的に大きな力がかかるのを防止することができる。

#### 【0131】

従って、トランジスタ430において酸化物半導体層403のチャネル幅方向における曲げ耐性を高め、耐衝撃性を付与することができる。

#### 【0132】

耐衝撃性を有するため、基板400に可撓性基板を用い、可撓性を有する半導体装置としての適用にも対応が可能であり、より多様化する用途に対応でき、利便性が向上した信頼性の高い半導体装置を提供することができる。

#### 【0133】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することが可能である。

#### 【0134】

##### (実施の形態4)

本実施の形態では、他の作製基板より剥離、転置工程を行って可撓性基板上にトランジスタを設ける半導体装置の作製方法の例を示す。本発明の一態様の半導体装置について図4を用いて説明する。なお、本実施の形態は、実施の形態1と工程が一部異なる点以外は同じであるため、同じ箇所には同じ符号を行い、同じ箇所の詳細な説明は省略する。

10

20

30

40

50

**【0135】**

半導体装置の作製方法の一例を、図4を用いて詳細に説明する。

**【0136】**

第1の作製基板300上に剥離層302を形成し、剥離層302上に第1の絶縁層301を形成する。好ましくは、形成された剥離層302を大気に曝すことなく、第1の絶縁層301を連続して形成する。連続して形成することにより、剥離層302と第1の絶縁層301の間にゴミや、不純物の混入を防ぐことができる。

**【0137】**

第1の作製基板300としては、ガラス基板、石英基板、サファイア基板、セラミック基板、金属基板などを用いることができる。ガラス基板としては、バリウムホウケイ酸ガラスやアルミニオホウケイ酸ガラスなどを用いることができる。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよい。半導体装置の作製工程において、その行う工程に合わせて作製基板を適宜選択することができる。10

**【0138】**

なお、本工程では、剥離層302を第1の作製基板300の全面に設ける場合を示しているが、必要に応じて第1の作製基板300の全面に剥離層302を設けた後に当該剥離層302を選択的に除去し、所望の領域にのみ剥離層を設けてもよい。また、図4では、第1の作製基板300に接して剥離層302を形成しているが、必要に応じて、第1の作製基板300と剥離層302の間に酸化シリコン層、酸化窒化シリコン層、窒化シリコン層、窒化酸化シリコン層等の絶縁層を形成してもよい。20

**【0139】**

剥離層302は、タングステン(W)、モリブデン(Mo)、チタン(Ti)、タンタル(Ta)、ニオブ(Nb)、ニッケル(Ni)、コバルト(Co)、ジルコニウム(Zr)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、シリコン(Si)から選択された元素、又は元素を主成分とする合金材料、又は前記元素を主成分とする化合物材料からなり、単層又は積層された層である。シリコンを含む層の結晶構造は、非晶質、微結晶、多結晶のいずれの場合でもよい。

**【0140】**

剥離層302は、スパッタリング法やプラズマCVD法、塗布法、印刷法等により形成できる。なお、塗布法はスピンドルコーティング法、液滴吐出法、ディスペ ns法を含む。30

**【0141】**

剥離層302が单層構造の場合、好ましくは、タングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成する。又は、タングステンの酸化物若しくは酸化窒化物を含む層、モリブデンの酸化物若しくは酸化窒化物を含む層、又はタングステンとモリブデンの混合物の酸化物若しくは酸化窒化物を含む層を形成する。なお、タングステンとモリブデンの混合物とは、例えば、タングステンとモリブデンの合金に相当する。

**【0142】**

剥離層302が積層構造の場合、好ましくは、1層目としてタングステン層、モリブデン層、又はタングステンとモリブデンの混合物を含む層を形成し、2層目として、タングステン、モリブデン又はタングステンとモリブデンの混合物の酸化物、窒化物、酸化窒化物又は窒化酸化物を形成する。40

**【0143】**

剥離層302として、タングステンを含む層とタングステンの酸化物を含む層の積層構造を形成する場合、タングステンを含む層を形成し、その上層に酸化物で形成される絶縁層を形成することで、タングステンを含む層と絶縁層との界面に、タングステンの酸化物を含む層が形成されることを活用してもよい。

**【0144】**

また、剥離層を形成して作製基板にトランジスタを形成する場合、酸化物半導体層の脱水化、脱水素化の加熱処理によって剥離層も加熱され、後の工程で作製基板より支持基板に50

剥離を行う際、剥離層界面での剥離が容易になる。

**【0145】**

また、タンゲステンを含む層の表面を、熱酸化処理、酸素プラズマ処理、オゾン水等の酸化力の強い溶液での処理等を行ってタンゲステンの酸化物を含む層を形成してもよい。またプラズマ処理や加熱処理は、酸素、窒素、一酸化二窒素単体、あるいは前記ガスとその他のガスとの混合気体雰囲気下で行ってもよい。これは、タンゲステンの窒化物、酸化窒化物及び窒化酸化物を含む層を形成する場合も同様であり、タンゲステンを含む層を形成後、その上層に窒化シリコン層、酸化窒化シリコン層、窒化酸化シリコン層を形成するといい。

**【0146】**

剥離層302上に被剥離層304を形成する(図4(A)参照。)。被剥離層304は、第1の絶縁層301と、トランジスタ410を有する。

**【0147】**

はじめに、第1の絶縁層301を剥離層302上に形成する。第1の絶縁層301は、窒化シリコンや酸化窒化シリコン、窒化酸化シリコン等、窒素とシリコンを含む絶縁膜を単層または多層で形成するのが好ましい。

**【0148】**

第1の絶縁層301は、スパッタリング法やプラズマCVD法、塗布法、印刷法等を用いて形成することが可能であり、例えば、プラズマCVD法によって成膜温度を250～400として形成することで、緻密で非常に透水性の低い膜とすることができる。なお、第1の絶縁層301の厚さは10nm以上1000nm以下、さらには100nm以上700nm以下が好ましい。

**【0149】**

第1の絶縁層301を設けることで、後の剥離工程において剥離層302との界面での剥離が容易になる。さらに、後の剥離工程において半導体素子や配線に亀裂やダメージに入るのを防ぐことができる。また、第1の絶縁層301は半導体装置の保護層として機能する。

**【0150】**

第1の絶縁層301上にトランジスタ410を形成し、被剥離層304を形成する。被剥離層304は、実施の形態1で説明する方法を適用して形成できるためここでは詳細な説明を省く。

**【0151】**

なお、本実施の形態では絶縁層407上に保護絶縁層409との積層構造とする例を示す。本実施の形態では、保護絶縁層409として、絶縁層407まで形成された基板400を100～400の温度に加熱し、水素及び水分が除去された高純度窒素を含むスパッタガスを導入しシリコン半導体のターゲットを用いて窒化シリコン膜を成膜する(図4(A)参照。)。この場合においても、絶縁層407と同様に、処理室内の残留水分を除去しつつ保護絶縁層409を成膜することが好ましい。

**【0152】**

また、トランジスタ410上にトランジスタ起因の表面凹凸を低減するために平坦化絶縁膜を形成してもよい。平坦化絶縁膜としては、ポリイミド、アクリル、ベンゾシクロブテン、等の有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(10w-k材料)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、平坦化絶縁膜を形成してもよい。

**【0153】**

次に、除去可能な接着層305を用いて、第2の作製基板306を一時的に被剥離層304に貼り合わせる。第2の作製基板306を被剥離層304に貼り合わせることにより、被剥離層304を剥離層302から容易に剥離できる。また、剥離工程を通じて被剥離層304に加わる応力が緩和され、トランジスタを保護できる。また、除去可能な接着層305を用いるため、第2の作製基板306が不要になれば、容易に取り除くことができる

10

20

30

40

50

。

**【 0 1 5 4 】**

除去可能な接着層 305 としては、例えば水溶性樹脂をその例に挙げることができる。塗布した水溶性樹脂は被剥離層 304 の凹凸を緩和し、第 2 の作製基板 306 との貼り合わせを容易にする。また、除去可能な接着層 305 として、光または熱により剥離可能な粘着剤を水溶性樹脂に積層したもの用いてもよい。

**【 0 1 5 5 】**

次に、被剥離層 304 を第 1 の作製基板 300 から剥離する（図 4（B）参照。）。剥離方法には様々な方法を用いることができる。

**【 0 1 5 6 】**

例えば剥離層 302 として、金属酸化膜を第 1 の絶縁層 301 に接する側に形成した場合には、当該金属酸化膜を結晶化により脆弱化して、被剥離層 304 を第 1 の作製基板 300 から剥離することができる。また、当該金属酸化膜を結晶化により脆弱化した後、さらに剥離層 302 の一部を溶液や NF<sub>3</sub>、 BrF<sub>3</sub>、 ClF<sub>3</sub> 等のフッ化ハロゲンガスによりエッチングして除去し、脆弱化した金属酸化膜において剥離してもよい。

**【 0 1 5 7 】**

また剥離層 302 として、窒素、酸素や水素等を含む膜（例えば、水素を含む非晶質シリコン膜、水素含有合金膜、酸素含有合金膜など）を用い、第 1 の作製基板 300 として透光性を有する基板を用いた場合には、第 1 の作製基板 300 から剥離層 302 にレーザ光を照射して、剥離層内に含有する窒素、酸素や水素を気化させて、第 1 の作製基板 300 と剥離層 302 との間で剥離する方法を用いることができる。

**【 0 1 5 8 】**

また剥離層 302 をエッチングにより除去することで、被剥離層 304 を第 1 の作製基板 300 から剥離しても良い。

**【 0 1 5 9 】**

また、第 1 の作製基板 300 を機械的に研磨し除去する方法や、第 1 の作製基板 300 を NF<sub>3</sub>、 BrF<sub>3</sub>、 ClF<sub>3</sub> 等のフッ化ハロゲンガスまたは HF によるエッチングで除去する方法等を用いることができる。この場合、剥離層 302 を用いなくともよい。

**【 0 1 6 0 】**

また、レーザ光の照射、ガスや溶液などによるエッチング、又は、鋭いナイフやメスなどを用いて、剥離層 302 を露出させる溝を形成し、溝をきっかけとして剥離層 302 と保護層として機能する第 1 の絶縁層 301 の界面において被剥離層 304 を第 1 の作製基板 300 から剥離することもできる。

**【 0 1 6 1 】**

剥離方法としては、例えば、機械的な力を加えること（人間の手や把治具で引き剥がす処理や、ローラーを回転させながら分離する処理等）を用いて行えばよい。また、溝に液体を滴下し、剥離層 302 及び第 1 の絶縁層 301 の界面に液体を浸透させて剥離層 302 から被剥離層 304 を剥離してもよい。また、溝に NF<sub>3</sub>、 BrF<sub>3</sub>、 ClF<sub>3</sub> 等のフッ化ガスを導入し、剥離層 302 をフッ化ガスでエッチングし除去して、絶縁表面を有する第 1 の作製基板 300 から被剥離層 304 を剥離する方法を用いてもよい。また、剥離を行う際に水などの液体をかけながら剥離してもよい。

**【 0 1 6 2 】**

その他の剥離方法としては、剥離層 302 をタンゲステンで形成した場合は、アンモニア水と過酸化水素水の混合溶液により剥離層をエッチングしながら剥離を行うことができる。

**【 0 1 6 3 】**

次に、被剥離層 304 に基板 400 を、樹脂層 307 を用いて接着する（図 4（C）参照。）。

**【 0 1 6 4 】**

基板 400 としては、実施の形態 1 で示したような可撓性を有する基板を用いることがで

10

20

30

40

50

きる。

【0165】

樹脂層307としては、紫外線硬化型接着剤など光硬化型の接着剤、反応硬化型接着剤、熱硬化型接着剤、または嫌気型接着剤など各種硬化型接着剤を用いることができる。これらの接着剤の材質としてはエポキシ樹脂やアクリル樹脂、シリコーン樹脂、フェノール樹脂などを用いることができる。

【0166】

なお、基板400としてプリプレグを用いた場合には、接着剤を用いず直接被剥離層304と基板400とを圧着して貼り合わせる。この際、当該構造体の有機樹脂としては、反応硬化型、熱硬化型、紫外線硬化型など追加処理を施すことによって硬化が進行するものを用いると良い。10

【0167】

基板400を設けた後、第2の作製基板306及び除去可能な接着層305を除去して、トランジスタ410を露出させる（図4（D）参照。）。

【0168】

以上の工程により、転置工程を用いて、基板400上にトランジスタ410を形成することができる。

【0169】

なお、本実施の形態では、被剥離層にトランジスタまでを設ける方法を例示したが、本明細書中で開示する発明はこれに限らず、他の表示素子まで形成してから（例えば発光素子など）剥離及び転置を行ってもよい。20

【0170】

本実施の形態によれば、耐熱性の高い基板を利用して作製したトランジスタを、薄くかつ軽量な可撓性基板に転置できる。従って、基板の耐熱性に縛られることなく、可撓性を有する半導体装置を形成できる。

【0171】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することが可能である。

【0172】

（実施の形態5）

実施の形態1乃至4で一例を示したトランジスタを用いて表示機能を有する半導体装置（表示装置ともいう）を作製することができる。実施の形態1乃至4で一例を示したトランジスタは駆動回路部に用いることより効果的である。また、トランジスタを用いて駆動回路の一部または全体を、画素部と同じ基板上に一体形成し、システムオンパネルを形成することができる。30

【0173】

図6（A）（B）において、第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004とを囲むようにして、シール材4005が設けられている。また画素部4002と、走査線駆動回路4004の上に第2の基板4006が設けられている。よって画素部4002と、走査線駆動回路4004とは、第1の基板4001とシール材4005と第2の基板4006とによって、表示素子と共に封止されている。図6（A）（B）においては、第1の基板4001上のシール材4005によって囲まれている領域とは異なる領域に、別途用意された基板上に単結晶半導体膜又は多結晶半導体膜で形成された信号線駆動回路4003が実装されている。図6（A）（B）においては、別途形成された信号線駆動回路4003と、走査線駆動回路4004または画素部4002に与えられる各種信号及び電位は、FPC4018から供給されている。40

【0174】

また図6（A）（B）においては、信号線駆動回路4003を別途形成し、第1の基板4001に実装している例を示しているが、この構成に限定されない。走査線駆動回路を別途形成して実装しても良いし、信号線駆動回路の一部または走査線駆動回路の一部のみを別途形成して実装しても良い。50

**【 0 1 7 5 】**

なお、別途形成した駆動回路の接続方法は、特に限定されるものではなく、COG ( C h i p O n G l a s s ) 方法、ワイヤボンディング方法、或いはTAB ( T a p e A u t o m a t e d B o n d i n g ) 方法などを用いることができる。図6(A)は、COG方法により信号線駆動回路4003を実装する例であり、図6(B)は、TAB方法により信号線駆動回路4003を実装する例である。

**【 0 1 7 6 】**

また、表示装置は、表示素子が封止された状態にあるパネルと、該パネルにコントローラを含むIC等を実装した状態にあるモジュールとを含む。

**【 0 1 7 7 】**

なお、本明細書中における表示装置とは、画像表示デバイス、表示デバイス、もしくは光源（照明装置含む）を指す。また、コネクター、例えばFPCもしくはTABテープもしくはTCPが取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG方式によりIC（集積回路）が直接実装されたモジュールも全て表示装置に含むものとする。

**【 0 1 7 8 】**

また第1の基板上に設けられた画素部及び走査線駆動回路は、トランジスタを複数有しており、走査線駆動回路4004のトランジスタとして、実施の形態1乃至4で一例を示したトランジスタを適用することができる。

**【 0 1 7 9 】**

表示装置に設けられる表示素子としては液晶素子（液晶表示素子ともいう）、発光素子（発光表示素子ともいう）、を用いることができる。発光素子は、電流または電圧によって輝度が制御される素子をその範疇に含んでおり、具体的には無機EL（E l e c t r o L u m i n e s c e n c e）、有機EL等が含まれる。また、電子インクなど、電気的作用によりコントラストが変化する表示媒体も適用することができる。

**【 0 1 8 0 】**

半導体装置の一形態について、図7乃至9を用いて説明する。図7乃至9は、図6(A)のM-Nにおける断面図に相当する。

**【 0 1 8 1 】**

図7乃至9で示すように、半導体装置は接続端子電極4015及び端子電極4016を有しており、接続端子電極4015及び端子電極4016はFPC4018が有する端子と異方性導電膜4019を介して、電気的に接続されている。

**【 0 1 8 2 】**

接続端子電極4015は、第1の電極層4030と同じ導電膜から形成され、端子電極4016は、トランジスタ4010、4011のソース電極層及びドレイン電極層と同じ導電膜で形成されている。

**【 0 1 8 3 】**

また第1の基板4001上に設けられた画素部4002と、走査線駆動回路4004は、トランジスタを複数有しており、図7乃至9では、画素部4002に含まれるトランジスタ4010と、走査線駆動回路4004に含まれるトランジスタ4011とを例示している。図7では、トランジスタ4010、4011上には絶縁層4020が設けられ、図8及び図9ではさらに、絶縁層4021が設けられている。なお、絶縁膜4023は下地膜として機能する絶縁膜である。

**【 0 1 8 4 】**

本実施の形態では、走査線駆動回路4004のトランジスタ4011として、実施の形態1で一例を示したトランジスタを適用している。トランジスタ4011は酸化物半導体層のチャネル幅方向においてチャネル形成領域が上下のゲート絶縁層、ゲート電極層、絶縁層、及び導電層で囲まれた構造である。駆動回路においては、より多くの電流を流すためにトランジスタのチャネル幅を長く設けることが好ましい。よって、実施の形態1乃至4で示したようなチャネル幅方向への曲げ耐性を有するトランジスタであると、耐衝撃性に

10

20

30

40

50

優れ信頼性の高い半導体装置とすることができます。

**【0185】**

画素部4002に設けられたトランジスタ4010は表示素子と電気的に接続し、表示パネルを構成する。表示素子は表示を行うことがでれば特に限定されず、様々な表示素子を用いることができる。

**【0186】**

図7に表示素子として液晶素子用いた液晶表示装置の例を示す。図7において、表示素子である液晶素子4013は、第1の電極層4030、第2の電極層4031、及び液晶層4008を含む。なお、液晶層4008を挟持するように配向膜として機能する絶縁膜4032、4033が設けられている。第2の電極層4031は第2の基板4006側に設けられ、第1の電極層4030と第2の電極層4031とは液晶層4008を介して積層する構成となっている。10

**【0187】**

また4035は絶縁膜を選択的にエッティングすることで得られる柱状のスペーサであり、液晶層4008の膜厚(セルギャップ)を制御するために設けられている。なお球状のスペーサを用いていても良い。

**【0188】**

表示素子として、液晶素子を用いる場合、サーモトロピック液晶、低分子液晶、高分子液晶、高分子分散型液晶、強誘電性液晶、反強誘電性液晶等を用いることができる。これらの液晶材料は、条件により、コレステリック相、スマクチック相、キュービック相、カイラルネマチック相、等方相等を示す。20

**【0189】**

また、配向膜を用いないブルー相を示す液晶を用いてもよい。ブルー相は液晶相の一つであり、コレステリック液晶を昇温していくと、コレステリック相から等方相へ転移する直前に発現する相である。ブルー相は狭い温度範囲でしか発現しないため、温度範囲を改善するために5重量%以上のカイラル剤を混合させた液晶組成物を液晶層に用いる。ブルー相を示す液晶とカイラル剤とを含む液晶組成物は、応答速度が1 msec以下と短く、光学的等方性であるため配向処理が不要であり、視野角依存性が小さい。また配向膜を設けなくてもよいのでラビング処理も不要となるため、ラビング処理によって引き起こされる静電破壊を防止することができ、作製工程中の液晶表示装置の不良や破損を軽減することができる。よって液晶表示装置の生産性を向上させることができるとなる。酸化物半導体層を用いるトランジスタは、静電気の影響によりトランジスタの電気的な特性が著しく変動して設計範囲を逸脱する恐れがある。よって酸化物半導体層を用いるトランジスタを有する液晶表示装置にブルー相の液晶材料を用いることはより効果的である。30

**【0190】**

また、液晶材料の固有抵抗は、 $1 \times 10^9 \text{ } \cdot \text{cm}$ 以上であり、好ましくは $1 \times 10^{11} \text{ } \cdot \text{cm}$ 以上であり、さらに好ましくは $1 \times 10^{12} \text{ } \cdot \text{cm}$ 以上である。なお、本明細書における固有抵抗の値は、20で測定した値とする。

**【0191】**

液晶表示装置に設けられる保持容量の大きさは、画素部に配置されるトランジスタのリーク電流等を考慮して、所定の期間の間電荷を保持できるように設定される。保持容量の大きさは、トランジスタのオフ電流等を考慮して設定すればよい。高純度の酸化物半導体層を有するトランジスタを用いることにより、各画素における液晶容量に対して1/3以下、好ましくは1/5以下の容量の大きさを有する保持容量を設ければ充分である。40

**【0192】**

液晶表示装置には、TN(Twisted Nematic)モード、IPS(In-Plane-Switching)モード、FFS(Fringe Field Switching)モード、ASM(Axially Symmetric aligned Micro-cell)モード、OCB(Optical Compensated Birefringence)モード、FLC(Ferroelectric Liquid

d Crystal) モード、 AFLC (AntiFerroelectric Liquid Crystal) モードなどを用いることができる。

#### 【0193】

また、ノーマリーブラック型の液晶表示装置、例えば垂直配向 (VA) モードを採用した透過型の液晶表示装置としてもよい。垂直配向モードとしては、いくつか挙げられるが、例えば、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ASV モードなどを用いることができる。また、VA 型の液晶表示装置にも適用することができる。VA 型の液晶表示装置とは、液晶表示パネルの液晶分子の配列を制御する方式の一種である。VA 型の液晶表示装置は、電圧が印加されていないときにパネル面に対して液晶分子が垂直方向を向く方式である。また、画素 (ピクセル) をいくつかの領域 (サブピクセル) に分け、それぞれ別の方向に分子を倒すよう工夫されているマルチドメイン化あるいはマルチドメイン設計といわれる方法を用いることができる。10

#### 【0194】

また、表示装置において、ブラックマトリクス (遮光層)、偏光部材、位相差部材、反射防止部材などの光学部材 (光学基板) などは適宜設ける。例えば、偏光基板及び位相差基板による円偏光を用いてもよい。また、光源としてバックライト、サイドライトなどを用いてもよい。

#### 【0195】

また、画素部における表示方式は、プログレッシブ方式やインターレース方式等を用いることができる。また、カラー表示する際に画素で制御する色要素としては、RGB (R は赤、G は緑、B は青を表す) の三色に限定されない。例えば、RGBW (W は白を表す)、又は RGB に、イエロー、シアン、マゼンタ等を一色以上追加したものがある。なお、色要素のドット毎にその表示領域の大きさが異なっていてもよい。ただし、本発明はカラー表示の表示装置に限定されるものではなく、モノクロ表示の表示装置に適用することもできる。20

#### 【0196】

また、表示装置に含まれる表示素子として、エレクトロルミネッセンスを利用する発光素子を適用することができる。エレクトロルミネッセンスを利用する発光素子は、発光材料が有機化合物であるか、無機化合物であるかによって区別され、一般的に、前者は有機EL 素子、後者は無機 EL 素子と呼ばれている。30

#### 【0197】

有機 EL 素子は、発光素子に電圧を印加することにより、一対の電極から電子および正孔がそれぞれ発光性の有機化合物を含む層に注入され、電流が流れる。そして、それらキャリア (電子および正孔) が再結合することにより、発光性の有機化合物が励起状態を形成し、その励起状態が基底状態に戻る際に発光する。このようなメカニズムから、このような発光素子は、電流励起型の発光素子と呼ばれる。

#### 【0198】

無機 EL 素子は、その素子構成により、分散型無機 EL 素子と薄膜型無機 EL 素子とに分類される。分散型無機 EL 素子は、発光材料の粒子をバインダ中に分散させた発光層を有するものであり、発光メカニズムはドナー準位とアクセプター準位を利用するドナー - アクセプター再結合型発光である。薄膜型無機 EL 素子は、発光層を誘電体層で挟み込み、さらにそれを電極で挟んだ構造であり、発光メカニズムは金属イオンの内殻電子遷移を利用する局在型発光である。なお、ここでは、発光素子として有機 EL 素子を用いて説明する。40

#### 【0199】

発光素子は発光を取り出すために少なくとも一対の電極の一方が透明であればよい。そして、基板上にトランジスタ及び発光素子を形成し、基板とは逆側の面から発光を取り出す上面射出や、基板側の面から発光を取り出す下面射出や、基板側及び基板とは反対側の面から発光を取り出す両面射出構造の発光素子があり、どの射出構造の発光素子も適用する50

ことができる。

#### 【0200】

図8に表示素子として発光素子を用いた発光装置の例を示す。表示素子である発光素子4513は、画素部4002に設けられたトランジスタ4010と電気的に接続している。なお発光素子4513の構成は、第1の電極層4030、電界発光層4511、第2の電極層4031の積層構造であるが、示した構成に限定されない。発光素子4513から取り出す光の方向などに合わせて、発光素子4513の構成は適宜変えることができる。

#### 【0201】

隔壁4510は、有機絶縁材料、又は無機絶縁材料を用いて形成する。特に感光性の樹脂材料を用い、第1の電極層4030上に開口部を形成し、その開口部の側壁が連続した曲率を持って形成される傾斜面となるように形成することが好ましい。10

#### 【0202】

電界発光層4511は、単数の層で構成されていても、複数の層が積層されるように構成されていてもどちらでも良い。

#### 【0203】

発光素子4513に酸素、水素、水分、二酸化炭素等が侵入しないように、第2の電極層4031及び隔壁4510上に保護膜を形成してもよい。保護膜としては、窒化シリコン膜、窒化酸化シリコン膜、DLC膜等を形成することができる。また、第1の基板4001、第2の基板4006、及びシール材4005によって封止された空間には充填材4514が設けられ密封されている。このように外気に曝されないように気密性が高く、脱ガスの少ない保護フィルム（貼り合わせフィルム、紫外線硬化樹脂フィルム等）やカバー材でパッケージング（封入）することが好ましい。20

#### 【0204】

充填材4514としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC（ポリビニルクロライド）、アクリル、ポリイミド、エポキシ樹脂、シリコーン樹脂、PVB（ポリビニルブチラル）またはEVA（エチレンビニルアセテート）を用いることができる。例えば充填材として窒素を用いればよい。

#### 【0205】

また、必要であれば、発光素子の射出面に偏光板、又は円偏光板（楕円偏光板を含む）、位相差板（ $\lambda/4$ 板、 $\lambda/2$ 板）、カラーフィルタなどの光学フィルムを適宜設けてよい。また、偏光板又は円偏光板に反射防止膜を設けてよい。例えば、表面の凹凸により反射光を拡散し、映り込みを低減できるアンチグレア処理を施すことができる。30

#### 【0206】

また、表示装置として、電子インクを駆動させる電子ペーパーを提供することも可能である。電子ペーパーは、電気泳動表示装置（電気泳動ディスプレイ）とも呼ばれており、紙と同じ読みやすさ、他の表示装置に比べ低消費電力、薄くて軽い形状とすることが可能という利点を有している。

#### 【0207】

電気泳動表示装置は、様々な形態が考えられ得るが、プラスの電荷を有する第1の粒子と、マイナスの電荷を有する第2の粒子とを含むマイクロカプセルが溶媒または溶質に複数分散されたものであり、マイクロカプセルに電界を印加することによって、マイクロカプセル中の粒子を互いに反対方向に移動させて一方側に集合した粒子の色のみを表示するものである。なお、第1の粒子または第2の粒子は染料を含み、電界がない場合において移動しないものである。また、第1の粒子の色と第2の粒子の色は異なるもの（無色を含む）とする。40

#### 【0208】

このように、電気泳動表示装置は、誘電定数の高い物質が高い電界領域に移動する、いわゆる誘電泳動的効果を利用したディスプレイである。

#### 【0209】

50

上記マイクロカプセルを溶媒中に分散させたものが電子インクと呼ばれるものであり、この電子インクはガラス、プラスチック、布、紙などの表面に印刷することができる。また、カラーフィルタや色素を有する粒子を用いることによってカラー表示も可能である。

#### 【0210】

なお、マイクロカプセル中の第1の粒子および第2の粒子は、導電体材料、絶縁体材料、半導体材料、磁性材料、液晶材料、強誘電性材料、エレクトロルミネセント材料、エレクトロクロミック材料、磁気泳動材料から選ばれた一種の材料、またはこれらの複合材料を用いればよい。

#### 【0211】

また、電子ペーパーとして、ツイストボール表示方式を用いる表示装置も適用することができる。ツイストボール表示方式とは、白と黒に塗り分けられた球形粒子を表示素子に用いる電極層である第1の電極層及び第2の電極層の間に配置し、第1の電極層及び第2の電極層に電位差を生じさせての球形粒子の向きを制御することにより、表示を行う方法である。

10

#### 【0212】

図9に、半導体装置の一形態としてアクティブマトリクス型の電子ペーパーを示す。図9の電子ペーパーは、ツイストボール表示方式を用いた表示装置の例である。

#### 【0213】

トランジスタ4010と接続する第1の電極層4030と、第2の基板4006に設けられた第2の電極層4031との間には黒色領域4615a及び白色領域4615bを有し、周りに液体で満たされているキャビティ4612を含む球形粒子4613が設けられており、球形粒子4613の周囲は樹脂等の充填材4614で充填されている。第2の電極層4031が共通電極(対向電極)に相当する。第2の電極層4031は、共通電位線と電気的に接続される。

20

#### 【0214】

なお、図7乃至図9において、第1の基板4001、第2の基板4006としては、可撓性を有する基板を用いることができ、例えば透光性を有するプラスチック基板などを用いることができる。プラスチックとしては、F R P (Fiberglass-Reinforced Plastics)板、P V F (ポリビニルフルオライド)フィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることができる。また、アルミニウムホイルをP V F フィルムやポリエステルフィルムで挟んだ構造のシートを用いることもできる。

30

#### 【0215】

絶縁層4020はトランジスタの保護膜として機能する。

#### 【0216】

なお、保護膜は、大気中に浮遊する有機物や金属物、水蒸気などの汚染不純物の侵入を防ぐためのものであり、緻密な膜がほしい。保護膜は、スパッタ法を用いて、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、酸化アルミニウム膜、窒化アルミニウム膜、酸化窒化アルミニウム膜、又は窒化酸化アルミニウム膜の単層、又は積層で形成すればよい。

40

#### 【0217】

また、平坦化絶縁膜として機能する絶縁層4021は、アクリル、ポリイミド、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いることができる。また上記有機材料の他に、低誘電率材料(low-k材料)、シロキサン系樹脂、P S G (リンガラス)、B P S G (リンボロンガラス)等を用いることができる。なお、これらの材料で形成される絶縁膜を複数積層させることで、絶縁層を形成してもよい。

#### 【0218】

絶縁層4020、絶縁層4021の形成法は、特に限定されず、その材料に応じて、スパッタ法、S O G 法、スピノコート、ディップ、スプレー塗布、液滴吐出法(インクジェット法、スクリーン印刷、オフセット印刷等)、ドクターナイフ、ロールコーティング、カーテ

50

ンコーダー、ナイフコーダー等を用いることができる。

**【0219】**

表示装置は光源又は表示素子からの光を透過させて表示を行う。よって光が透過する画素部に設けられる基板、絶縁膜、導電膜などの薄膜はすべて可視光の波長領域の光に対して透光性とする。

**【0220】**

表示素子に電圧を印加する第1の電極層及び第2の電極層（画素電極層、共通電極層、対向電極層などともいう）においては、取り出す光の方向、電極層が設けられる場所、及び電極層のパターン構造によって透光性、反射性を選択すればよい。

**【0221】**

第1の電極層4030、第2の電極層4031は、酸化タンクス滕を含むインジウム酸化物、酸化タンクス滕を含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITOと示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

10

**【0222】**

また、第1の電極層4030、第2の電極層4031はタンクス滕（W）、モリブデン（Mo）、ジルコニウム（Zr）、ハフニウム（Hf）、バナジウム（V）、ニオブ（Nb）、タンタル（Ta）、クロム（Cr）、コバルト（Co）、ニッケル（Ni）、チタン（Ti）、白金（Pt）、アルミニウム（Al）、銅（Cu）、銀（Ag）等の金属、又はその合金、若しくはその金属窒化物から一つ、又は複数種を用いて形成することができる。

20

**【0223】**

また、第1の電極層4030、第2の電極層4031として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性高分子としては、いわゆる 電子共役系導電性高分子が用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、若しくはアニリン、ピロールおよびチオフェンの2種以上からなる共重合体またはその誘導体等が挙げられる。

**【0224】**

30

また、トランジスタは静電気などにより破壊されやすいため、駆動回路保護用の保護回路を設けることが好ましい。保護回路は、非線形素子を用いて構成することが好ましい。

**【0225】**

以上のように実施の形態1乃至4で示したトランジスタを適用することで、様々な機能を有する表示装置を提供することができる。

**【0226】**

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

**【0227】**

（実施の形態6）

本明細書に開示する半導体装置は、さまざまな電子機器（遊技機も含む）に適用することができる。電子機器としては、例えば、テレビジョン装置（テレビ、またはテレビジョン受信機ともいう）、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ等のカメラ、デジタルフォトフレーム、携帯電話機（携帯電話、携帯電話装置ともいう）、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。

40

**【0228】**

図10（A）（B）は、上記実施の形態を適用して形成される可撓性を有する半導体装置を電子ブックに適用した例である。図10（A）は、電子ブックを開いた状態であり、図10（B）は電子ブックを閉じた状態である。第1の表示パネル4311、第2の表示パネル4312、第3の表示パネル4313に上記実施の形態を適用して形成される可撓性

50

を有する半導体装置を用いることができる。

【0229】

第1の筐体4305は第1の表示部4301を有する第1の表示パネル4311を有し、第2の筐体4306は操作部4304及び第2の表示部4307を有する第2の表示パネル4312を有し、両面表示型パネルである第3の表示パネル4313は、第3の表示部4302及び第4の表示部4310を有し、第3の表示パネル4313は、第1の表示パネル4311と第2の表示パネル4312の間に挿入されている。第1の筐体4305、第1の表示パネル4311、第3の表示パネル4313、第2の表示パネル4312、及び第2の筐体4306は駆動回路が内部に設けられた綴じ部4308によって接続されている。図10の電子ブックは第1の表示部4301、第2の表示部4307、第3の表示部4302、及び第4の表示部4310の4つの表示画面を有している。10

【0230】

第1の筐体4305、第1の表示パネル4311、第3の表示パネル4313、第2の表示パネル4312、及び第2の筐体4306は可撓性を有しており、フレキシビリティが高い。また、第1の筐体4305、第2の筐体4306にプラスチック基板を用い、第3の表示パネル4313に薄いフィルムを用いると、薄型な電子ブックとすることができる。。

【0231】

第3の表示パネル4313は第3の表示部4302及び第4の表示部4310を有する両面表示型パネルである。第3の表示パネル4313は、両面射出型の表示パネルを用いてもよいし、片面射出型の表示パネルを貼り合わせて用いてもよい。20

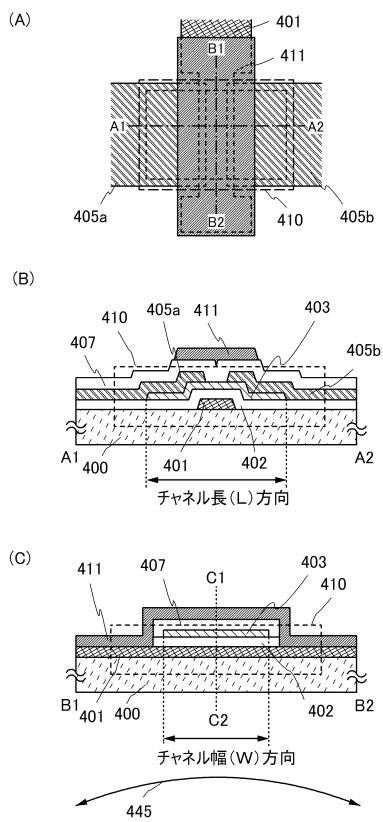
【0232】

図11は、上記実施の形態を適用して形成される半導体装置を、室内の照明装置3001として用いた例である。上記実施の形態で示した半導体装置は大面積化も可能であるため、大面積の照明装置として用いることができる。また、上記実施の形態で示した半導体装置は、卓上照明器具3000として用いることも可能である。なお、照明器具には天井固定型の照明器具、卓上照明器具の他にも、壁掛け型の照明器具、車内用照明、誘導灯なども含まれる。

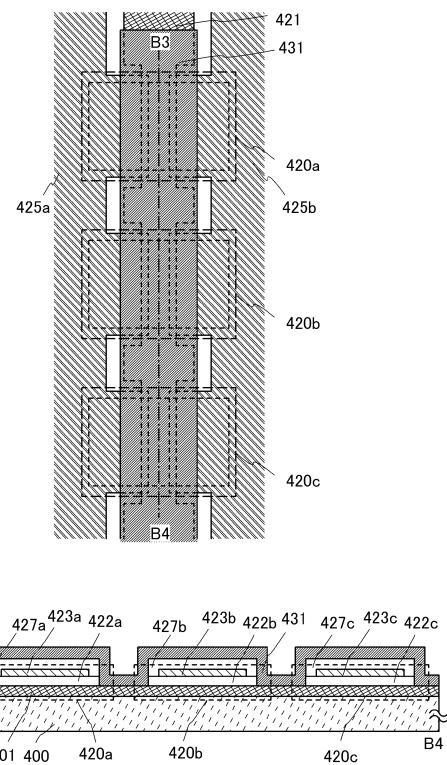
【0233】

以上のように、実施の形態1乃至5で示した半導体装置は、上記のような様々な電子機器に配置することができ、信頼性の高い電子機器を提供することができる。30

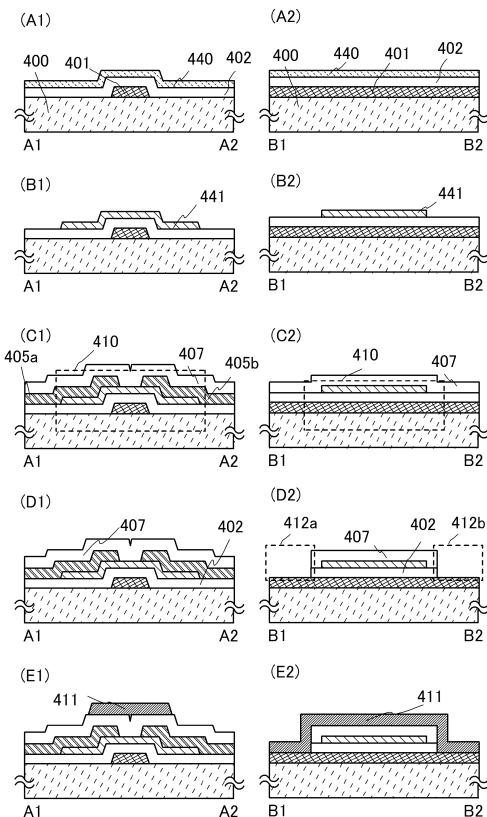
【図1】



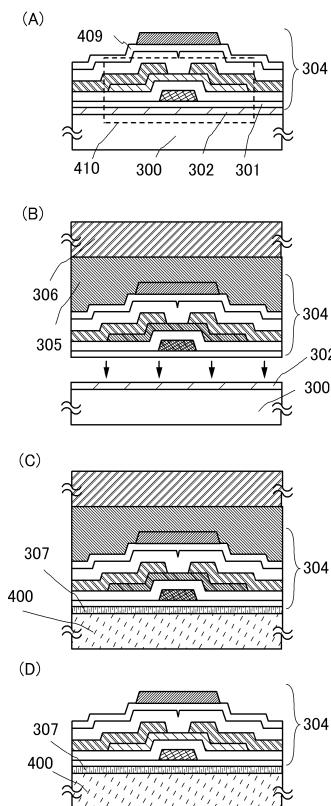
【図2】



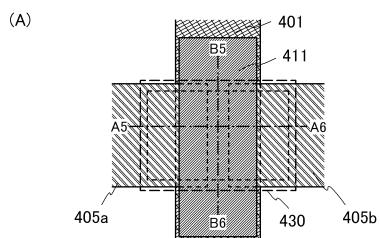
【図3】



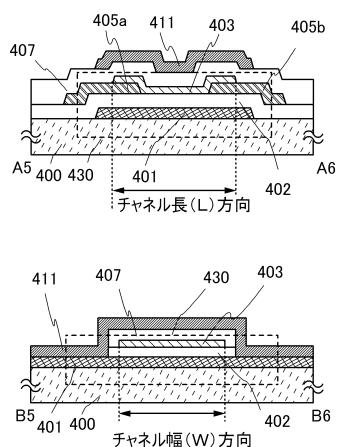
【図4】



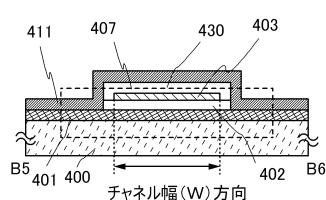
【図5】



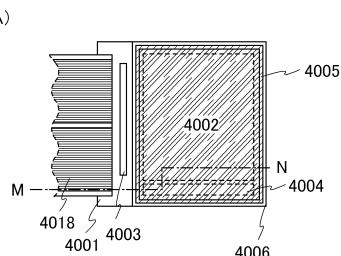
(B)



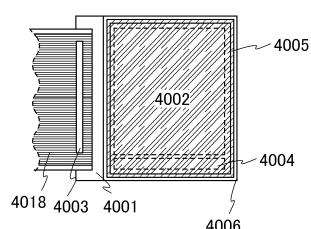
(C)



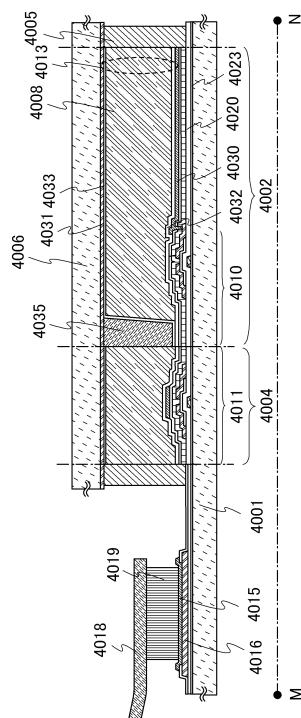
【図6】



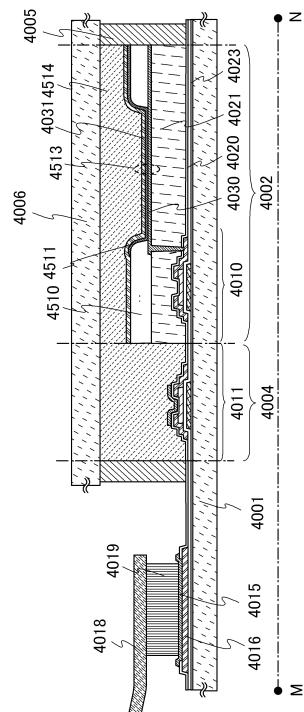
(B)



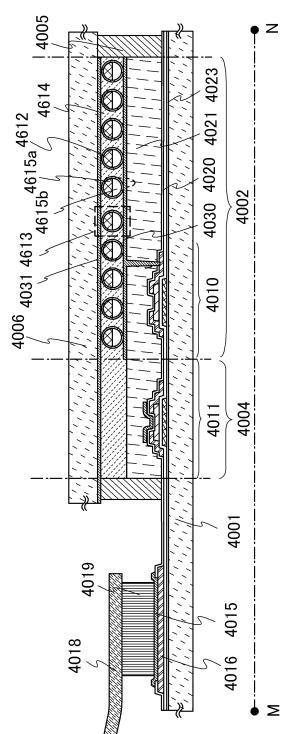
【図7】



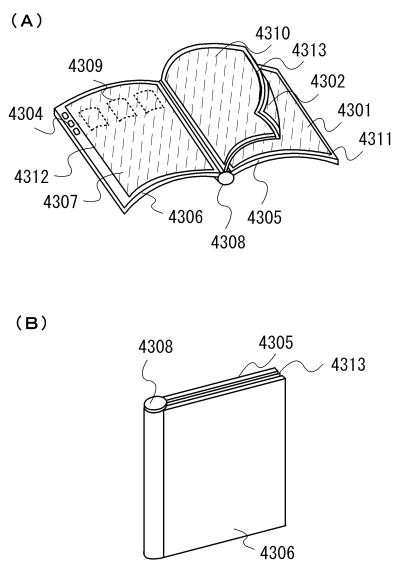
【図8】



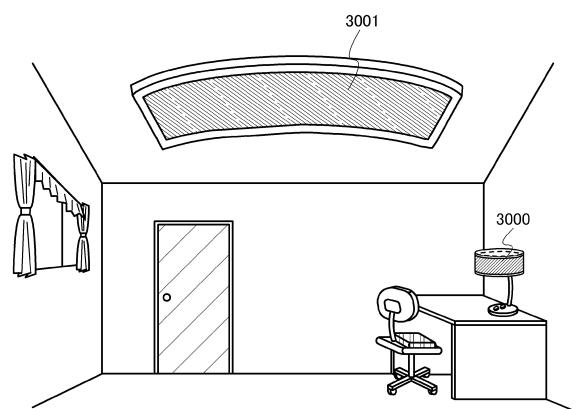
【図9】



【図10】



【図11】



---

フロントページの続き

(56)参考文献 特開2009-278115(JP,A)  
特開2009-167087(JP,A)  
特開平06-021455(JP,A)  
特開2006-171136(JP,A)  
特開2005-166713(JP,A)  
特開2003-037268(JP,A)  
特表2004-507096(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 29/786