

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月10日(10.03.2022)



(10) 国際公開番号

WO 2022/050102 A1

(51) 国際特許分類:
H03K 17/691 (2006.01) *H03K 19/0175* (2006.01)
H04L 27/02 (2006.01) *H02M 1/08* (2006.01)
H04L 25/02 (2006.01)

(21) 国際出願番号: PCT/JP2021/030759

(22) 国際出願日: 2021年8月23日(23.08.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2020-148119 2020年9月3日(03.09.2020) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町 2 1 番地 Kyoto (JP).

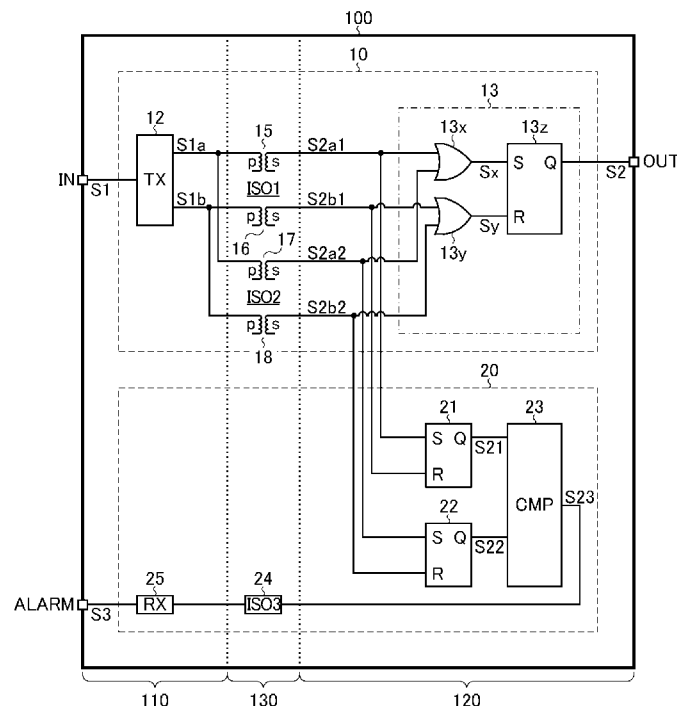
(72) 発明者: 樋口 徹(HIGUCHI Toru); 〒6158585 京
都府京都市右京区西院溝崎町 2 1 番地 ロ
ーム株式会社内 Kyoto (JP).

(74) 代理人: 特許業務法人 佐野特許事務所
(SANO PATENT OFFICE); 〒5400032 大阪府
大阪市中央区天満橋京町 2 - 6 天満橋八
千代ビル別館 5 F Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,

(54) Title: SIGNAL TRANSFERRING DEVICE, ELECTRONIC INSTRUMENT, AND VEHICLE

(54) 発明の名称: 信号伝達装置、電子機器、車両



(57) Abstract: This signal transferring device comprises, for example: a transmitting unit which is provided in a primary circuit system and which is configured to generate a transmission signal corresponding to an input signal; at least one first isolating element configured to form a first signal transfer pathway to transfer the transmission signal from the primary circuit system to a secondary circuit system; at least one second isolating element configured to form a second signal transfer pathway, different from the first signal transfer pathway, to transfer the transmission signal from the primary

EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告 (条約第21条(3))

circuit system to the secondary circuit system; and a receiving unit which is provided in the secondary circuit system, and which is configured to input a first received signal and a second received signal output respectively from the first isolating element and the second isolating element into a logic circuit, and to generate one output signal.

(57) 要約: 例えば、信号伝達装置は、一次回路系に設けられて入力信号に応じた送信信号を生成するように構成された送信部と、前記送信信号を前記一次回路系から二次回路系に伝達するために第1信号伝達経路を形成するように構成された少なくとも一つの第1絶縁素子と、前記送信信号を前記一次回路系から前記二次回路系に伝達するために前記第1信号伝達経路とは異なる第2信号伝達経路を形成するように構成された少なくとも一つの第2絶縁素子と、前記二次回路系に設けられて前記第1絶縁素子及び前記第2絶縁素子からそれぞれ出力される第1受信信号及び第2受信信号を論理回路に入力して一つの出力信号を生成するように構成された受信部と、を有する。

明 細 書

発明の名称： 信号伝達装置、電子機器、車両

技術分野

[0001] 本明細書中に開示されている発明は、信号伝達装置、及び、これを用いた電子機器並びに車両に関する。

背景技術

[0002] 従来、一次回路系と二次回路系との間を絶縁しつつ、一次回路系から二次回路系に入力パルス信号を出力パルス信号として伝達する信号伝達装置が実用化されている。

[0003] なお、上記に関連する従来技術の一例としては、特許文献 1 を挙げる事ができる。

先行技術文献

特許文献

[0004] 特許文献1：特開 2 0 1 8 - 0 1 1 1 0 8 号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、従来の信号伝達装置では、絶縁素子の故障時におけるフェイルセーフ機能が必ずしも十分ではなかった。

[0006] 本明細書中に開示されている発明は、本願の発明者により見出された上記課題に鑑み、絶縁素子の故障時でもパルス信号の伝達に支障を来しにくい信号伝達装置、及び、これを用いた電子機器並びに車両を提供することを目的とする。

課題を解決するための手段

[0007] 例えば、本明細書中に開示されている信号伝達装置は、一次回路系に設けられて入力信号に応じた送信信号を生成するように構成された送信部と、前記送信信号を前記一次回路系から二次回路系に伝達するために第 1 信号伝達経路を形成するように構成された少なくとも一つの第 1 絶縁素子と、前記送

信信号を前記一次回路系から前記二次回路系に伝達するために前記第 1 信号伝達経路とは異なる第 2 信号伝達経路を形成するように構成された少なくとも一つの第 2 絶縁素子と、前記二次回路系に設けられて前記第 1 絶縁素子及び前記第 2 絶縁素子からそれぞれ出力される第 1 受信信号及び第 2 受信信号を論理回路に入力して一つの出力信号を生成するように構成された受信部と、を有する。

[0008] なお、その他の特徴、要素、ステップ、利点、及び、特性については、以下に続く発明を実施するための形態及びこれに関する添付の図面によって、さらに明らかとなる。

発明の効果

[0009] 本明細書中に開示されている発明によれば、絶縁素子の故障時でもパルス信号の伝達に支障を来しにくい信号伝達装置、及び、これを用いた電子機器並びに車両を提供することが可能となる。

図面の簡単な説明

[0010] [図1]図 1 は、信号伝達装置の基本構成例を示す図である。

[図2]図 2 は、絶縁信号伝達回路の基本構成例を示す図である。

[図3]図 3 は、絶縁信号伝達動作の第 1 例（正常時）を示す図である。

[図4]図 4 は、絶縁信号伝達動作の第 2 例（セット異常時）を示す図である。

[図5]図 5 は、絶縁信号伝達動作の第 3 例（リセット異常時）を示す図である。

[図6]図 6 は、信号伝達装置の第 1 実施形態を示す図である。

[図7]図 7 は、絶縁信号伝達動作及び異常報知動作の第 1 例（正常時）を示す図である。

[図8]図 8 は、絶縁信号伝達動作及び異常報知動作の第 2 例（セット異常時）を示す図である。

[図9]図 9 は、絶縁信号伝達動作及び異常報知動作の第 3 例（リセット異常時）を示す図である。

[図10]図 10 は、信号伝達装置の第 2 実施形態を示す図である。

[図11]図 1 1 は、信号伝達装置の第 3 実施形態を示す図である。

[図12]図 1 2 は、信号伝達装置の第 4 実施形態を示す図である。

[図13]図 1 3 は、信号伝達装置の第 5 実施形態を示す図である。

[図14]図 1 4 は、絶縁信号伝達動作及び異常報知動作の第 4 例（正常時）を示す図である。

[図15]図 1 5 は、絶縁信号伝達動作及び異常報知動作の第 5 例（異常時）を示す図である。

[図16]図 1 6 は、信号伝達装置の第 6 実施形態を示す図である。

[図17]図 1 7 は、信号伝達装置が搭載される電子機器の一例を示す図である。

[図18]図 1 8 は、電子機器の 1 相のみを抽出して示す図である。

[図19]図 1 9 は、電子機器が搭載される車両の外観を示す図である。

発明を実施するための形態

[0011] <信号伝達装置（基本構成）>

図 1 は信号伝達装置の基本構成例を示す図である。本構成例の信号伝達装置 100 は、一次回路系 100p（Vcc1-GND1系）と二次回路系 100s（Vcc2-GND2系）との間を絶縁しつつ、一次回路系 100p から二次回路系 100s にパルス信号を伝達し、二次回路系 100s に設けられたパワートランジスタ（不図示）のゲートを駆動する半導体集積回路装置（いわゆる絶縁ゲートドライバ IC）である。

[0012] なお、信号伝達装置 100 は、装置外部との電気的な接続を確立する手段として、複数本の外部端子（本図では、VCC1ピン、INピン、GND1ピン、VCC2ピン、OUTピン、及び、GND2ピンを例示）を備えている。

[0013] 一次回路系 100pにおいて、VCC1ピン（一次側電源端子）は、一次回路系 100pの電源ライン（＝電源電圧Vcc1の印加端）に接続されている。INピン（パルス信号入力端子）は、不図示の入力パルス信号源（ECU [electric control unit] など）に接続されている。GND1ピン（

一次側接地端子)は、一次回路系100pの接地ライン(=接地電圧GND1の印加端)に接続されている。

[0014] 二次回路系100sにおいて、VCC2ピン(二次側電源端子)は、二次回路系100sの電源ライン(=電源電圧Vcc2の印加端)に接続されている。OUTピン(パルス信号出力端子)は、図示しないパワートランジスタのゲートに接続されている。GND2ピン(二次側接地端子)は、二次回路系100sの接地ライン(=接地電圧GND2の印加端)に接続されている。

[0015] なお、信号伝達装置100は、一次回路系100pと二次回路系100sとの間を絶縁しながら相互間の信号伝達を行う必要のあるアプリケーション全般(高電圧を取り扱うモータドライバまたはDC/DCコンバータなど)に広く適用することが可能である。

[0016] 引き続き、図1を参照しながら、信号伝達装置100の内部構成について説明する。本構成例の信号伝達装置100は、コントローラチップ110(=第1チップに相当)と、ドライバチップ120(=第2チップに相当)と、トランスチップ130(=第3チップに相当)と、を有する。

[0017] コントローラチップ110は、電源電圧Vcc1(例えばGND1基準で最大7V)の供給を受けて動作する一次回路系100pの回路素子を集積化した半導体チップである。ドライバチップ120は、電源電圧Vcc2(例えばGND2基準で最大30V)の供給を受けて動作する二次回路系100sの回路素子を集積化した半導体チップである。トランスチップ130は、コントローラチップ110とドライバチップ120との間を絶縁しつつ、双方向の信号伝達を行うためのトランスを集積化した半導体チップである。

[0018] このように、本構成例の信号伝達装置100は、コントローラチップ110及びドライバチップ120とは別に、トランスのみを搭載するトランスチップ130を独立に有しており、これら3つのチップを単一のパッケージに封止して成る。

[0019] このような構成とすることにより、コントローラチップ110、及び、ド

ライバチップ１２０については、いずれも一般の低耐圧～中耐圧プロセス（数Ｖ～数十Ｖ耐圧）で形成することができるので、専用の高耐圧プロセス（数千Ｖ耐圧）を用いる必要がなくなり、製造コストを低減することが可能となる。

[0020] また、コントローラチップ１１０、及び、ドライバチップ１２０については、いずれも実績のある既存プロセスで作成することが可能であり、新たに信頼性試験を行う必要がないので、開発期間の短縮及び開発コストの低減に貢献することができる。

[0021] また、トランス以外の絶縁素子（例えばキャパシタまたはフォトカプラ）を用いる場合であっても、トランスチップ１３０のみを載せ換えることにより、容易に対応することが可能となるので、コントローラチップ１１０及びドライバチップ１２０まで開発し直す必要がなくなり、開発期間の短縮及び開発コストの低減に貢献することができる。

[0022] また、信号伝達装置１００は、主たる機能ブロックとして、絶縁信号伝達回路１０を備えている。

[0023] 絶縁信号伝達回路１０は、トランスチップ１３０に集積化された第１絶縁素子ＩＳＯ１（トランスなど）を介して、一次回路系１００ｐと二次回路系１００ｓとの間を絶縁しつつ、一次回路系１００ｐから二次回路系１００ｓにパルス信号を伝達する。本図に即して述べると、絶縁信号伝達回路１０は、一次回路系１００ｐのＩＮピンに入力される入力パルス信号Ｓ１を、二次回路系１００ｓのＯＵＴピンから出力される出力パルス信号Ｓ２として伝達する。

[0024] なお、絶縁信号伝達回路１０の回路要素は、コントローラチップ１１０、ドライバチップ１２０、及び、トランスチップ１３０に分散して集積化されている（詳細は後述）。

[0025] ＜絶縁信号伝達回路＞

図２は、絶縁信号伝達回路１０の基本構成例を示す図である。本構成例の絶縁信号伝達回路１０は、シュミットバッファ１１と、パルス送信部１２と

、パルス受信部 13 と、ドライバ 14 と、トランス 15 及び 16（先出の第 1 絶縁素子 ISO1 に相当）とを含む。

[0026] シュミットバッファ 11 は、波形整形手段の一例であり、INピンとパルス送信部 12 との間に接続されている。

[0027] パルス送信部 12 は、INピンからシュミットバッファ 11 を介して入力される入力パルス信号 S1 の論理レベルに応じて、送信パルス信号 S1a 及び S1b のいずれか一方をパルス駆動する。例えば、パルス送信部 12 は、入力パルス信号 S1 がハイレベルである旨を通知するときに、トランス 15 の一次巻線 15p に印加される送信パルス信号 S1a のパルス駆動（単発または複数発の送信パルス出力）を行い、入力パルス信号 S1 がローレベルである旨を通知するときに、トランス 16 の一次巻線 16p に印加される送信パルス信号 S1b のパルス駆動を行う。

[0028] なお、上記のシュミットバッファ 11 及びパルス送信部 12 は、いずれも一次回路系 100p（Vcc1-GND1系）のコントローラチップ 110 に集積化されている。

[0029] パルス受信部 13 は、トランス 15 及び 16 からそれぞれ入力される受信パルス信号 S2a 及び S2b に応じて、受信パルス信号 S2c を生成する。例えば、パルス受信部 13 は、送信パルス信号 S1a のパルス駆動を受けてトランス 15 の二次巻線 15s に現れる受信パルス信号 S2a の誘起パルスを検出したときに、受信パルス信号 S2c をローレベルに立ち下げる。一方、パルス受信部 13 は、送信パルス信号 S1b のパルス駆動を受けてトランス 16 の二次巻線 16s に現れる受信パルス信号 S2b の誘起パルスを検出したときに、受信パルス信号 S2c をハイレベルに立ち上げる。

[0030] ドライバ 14 は、パルス受信部 13 から入力される受信パルス信号 S2c に応じて出力パルス信号 S2（＝図示しないパワートランジスタのゲート信号に相当）を生成する。例えば、ドライバ 14 としてインバータを用いた場合、受信パルス信号 S2c がローレベルであるときに出力パルス信号 S2 がハイレベルとなり、受信パルス信号 S2c がハイレベルであるときに出力パ

ルス信号 S 2 がローレベルとなる。すなわち、出力パルス信号 S 2 の論理レベルは、入力パルス信号 S 1 の論理レベルに応じて切り替わる。

[0031] なお、上記のパルス受信部 1 3 及びドライバ 1 4 は、いずれも二次回路系 1 0 0 s (V c c 2 - G N D 2 系) のドライバチップ 1 2 0 に集積化されている。

[0032] トランス 1 5 は、一次巻線 1 5 p に入力される送信パルス信号 S 1 a に応じて、二次巻線 1 5 s から受信パルス信号 S 2 a を出力する。一方、トランス 1 6 は、一次巻線 1 6 p に入力される送信パルス信号 S 1 b に応じて、二次巻線 1 6 s から受信パルス信号 S 2 b を出力する。

[0033] なお、上記のトランス 1 5 及び 1 6 は、いずれもトランスチップ 1 3 0 に集積化されている。トランスチップ 1 3 0 は、トランス 1 5 及び 1 6 を用いてコントローラチップ 1 1 0 とドライバチップ 1 2 0 との間を絶縁しつつ、パルス送信部 1 2 から入力される送信パルス信号 S 1 a 及び S 1 b をそれぞれ受信パルス信号 S 2 a 及び S 2 b としてパルス受信部 1 3 に出力する。

[0034] このように、絶縁間通信に用いられるスパイラルコイルの特性上、入力パルス信号 S 1 は、2 本の送信パルス信号 S 1 a 及び S 1 b (= ライズ信号及びフォール信号に相当) に分離された後、2 系統のトランス 1 5 及び 1 6 を介して一次回路系 1 0 0 p から二次回路系 1 0 0 s に伝達される。

[0035] <絶縁信号伝達動作>

図 3 は、絶縁信号伝達回路 1 0 による絶縁信号伝達動作の第 1 例 (正常時) を示す図であり、上から順に、入力パルス信号 S 1、送信パルス信号 S 1 a 並びに S 1 b、受信パルス信号 S 2 a ~ S 2 c、及び、出力パルス信号 S 2 が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。

[0036] パルス送信部 1 2 は、時刻 t 1 における入力パルス信号 S 1 の立上リエッジで送信パルス信号 S 1 a のパルス駆動を行う一方、時刻 t 2 における入力パルス信号 S 1 の立下リエッジで送信パルス信号 S 1 b のパルス駆動を行う。パルス受信部 1 3 は、送信パルス信号 S 1 a のパルス駆動により生じる受

信パルス信号 S 2 a の誘起パルスを検出して受信パルス信号 S 2 c をローレベルに立ち下げる一方、送信パルス信号 S 1 b のパルス駆動により生じる受信パルス信号 S 2 b の誘起パルスを検出して受信パルス信号 S 2 c をハイレベルに立ち上げる。その結果、入力パルス信号 S 1 がハイレベルに立ち上がると、これに合わせて出力パルス信号 S 2 もハイレベルに立ち上がり、逆に、入力パルス信号 S 1 がローレベルに立ち下がると、これに合わせて出力パルス信号 S 2 もローレベルに立ち下がる。

[0037] ただし、基本構成例（図 2）の絶縁信号伝達回路 10 では、第 1 絶縁素子 I S O 1（トランス 15 または 16）が故障してしまうと、入力パルス信号 S 1 を出力パルス信号 S 2 として伝達することができなくなる。

[0038] 図 4 は、絶縁信号伝達回路 10 による絶縁信号伝達動作の第 2 例（セット異常時）を示す図であり、先の図 3 と同じく、上から順に、入力パルス信号 S 1、送信パルス信号 S 1 a 並びに S 1 b、受信パルス信号 S 2 a～S 2 c、及び、出力パルス信号 S 2 が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。

[0039] 例えば、トランス 15 が故障した場合には、時刻 t 11 において、入力パルス信号 S 1 がハイレベルに立ち上がり、送信パルス信号 S 1 a のパルス駆動が行われても、受信パルス信号 S 2 a に誘起パルスが生じなくなる。その結果、受信パルス信号 S 2 c がローレベルに立ち下がらないので、出力パルス信号 S 2 がハイレベルに立ち上がらなくなる。

[0040] 図 5 は、絶縁信号伝達回路 10 による絶縁信号伝達動作の第 3 例（リセット異常時）を示す図であり、先の図 3 と同じく、上から順に、入力パルス信号 S 1、送信パルス信号 S 1 a 並びに S 1 b、受信パルス信号 S 2 a～S 2 c、及び、出力パルス信号 S 2 が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。

[0041] 例えば、トランス 16 が故障した場合には、時刻 t 22 において、入力パルス信号 S 1 がローレベルに立ち下がり、送信パルス信号 S 1 b のパルス駆動が行われても、受信パルス信号 S 2 b に誘起パルスが生じなくなる。その

結果、受信パルス信号 S 2 c がハイレベルに立ち上がらないので、出力パルス信号 S 2 がローレベルに立ち下がらなくなる。

[0042] 上記のように、第 1 絶縁素子 I S O 1 が故障してしまい、一次回路系 1 0 0 p から二次回路系 1 0 0 s への信号伝達が不能になると、二次回路系 1 0 0 s に設けられた負荷の駆動に支障を来す。例えば、車両（特に電気自動車又はハイブリッドカーなどの電動車両）に搭載されるモータの駆動手段として信号伝達装置 1 0 0 が使用されている場合には、E C U からの制御信号がパワートランジスタに伝達されず、パワートランジスタに接続され得るモータの制御が不能となる。その結果、走る・止まるなどの基本的な車両の安全機構を損なうので、重大な事故を招くおそれがある。

[0043] 特に、一次回路系 1 0 0 p (V c c 1 - G N D 1 系) と二次回路系 1 0 0 s (V c c 2 - G N D 2 系) との間を絶縁する第 1 絶縁素子 I S O 1 は、強い電界に晒されて故障しやすい状況で使用される。そのため、第 1 絶縁素子 I S O 1 の故障時におけるフェイルセーフ機能は極めて重要であると言える。

[0044] 以下では、上記の考察に鑑み、絶縁素子の故障時でもパルス信号の伝達に支障を来しにくい信号伝達装置 1 0 0 を提案する。

[0045] <信号伝達装置（第 1 実施形態）>

図 6 は、信号伝達装置 1 0 0 の第 1 実施形態を示す図である。本実施形態の信号伝達装置 1 0 0 では、先出の基本構成例（図 1 及び図 2）を基本としつつ、絶縁信号伝達回路 1 0 に複数の絶縁素子を用いたフェイルセーフ機能が追加されると共に、別途新たに異常報知回路 2 0 が導入されている。なお、本図では、先出のシュミットバッファ 1 1 とドライバ 1 4 が省略されている。

[0046] まず、フェイルセーフ機能を導入した絶縁信号伝達回路 1 0 について詳細に説明する。本実施形態の絶縁信号伝達回路 1 0 は、第 1 絶縁素子 I S O 1 （トランス 1 5 及び 1 6）に加えて、第 2 絶縁素子 I S O 2 （トランス 1 7 及び 1 8）を含む。

- [0047] トランス 15 は、一次巻線 15 p に入力される送信パルス信号 S 1 a に応じて、二次巻線 15 s から受信パルス信号 S 2 a 1 を出力する。一方、トランス 16 は、一次巻線 16 p に入力される送信パルス信号 S 1 b に応じて、二次巻線 16 s から受信パルス信号 S 2 b 1 を出力する。
- [0048] トランス 17 は、一次巻線 17 p に入力される送信パルス信号 S 1 a に応じて、二次巻線 17 s から受信パルス信号 S 2 a 2 を出力する。一方、トランス 18 は、一次巻線 18 p に入力される送信パルス信号 S 1 b に応じて、二次巻線 18 s から受信パルス信号 S 2 b 2 を出力する。
- [0049] なお、本実施形態の信号伝達装置 100 において、上記のトランス 15 ～ 18 は、いずれも単一のトランスチップ 130 に集約して集積化されている。
- [0050] パルス受信部 13 は、2つのORゲート 13 x 及び 13 y と、1つのRSフリップフロップ 13 z を含む。
- [0051] ORゲート 13 x は、トランス 15 の二次巻線 15 s に現れる受信パルス信号 S 2 a 1 と、トランス 17 の二次巻線 17 s に現れる受信パルス信号 S 2 a 2 との論理和信号 S x を生成する。論理和信号 S x は、受信パルス信号 S 2 a 1 及び S 2 a 2 の少なくとも一方がハイレベルであるときにハイレベルとなり、受信パルス信号 S 2 a 1 及び S 2 a 2 の双方がローレベルであるときにローレベルとなる。
- [0052] ORゲート 13 y は、トランス 16 の二次巻線 16 s に現れる受信パルス信号 S 2 b 1 と、トランス 18 の二次巻線 18 s に現れる受信パルス信号 S 2 b 2 との論理和信号 S y を生成する。論理和信号 S y は、受信パルス信号 S 2 b 1 及び S 2 b 2 の少なくとも一方がハイレベルであるときにハイレベルとなり、受信パルス信号 S 2 b 1 及び S 2 b 2 の双方がローレベルであるときにローレベルとなる。
- [0053] なお、ORゲート 13 x 及び 13 y それぞれの前段には、シュミットバッファなどの波形整形手段を配置してもよい。
- [0054] RSフリップフロップ 13 z は、セット端 (S) に入力される論理和信号

S_xと、リセット端（R）に入力される論理和信号S_yに基づいて、出力端（Q）から出力される出力パルス信号S₂の論理レベルを切り替える。例えば、RSフリップフロップ13zは、論理和信号S_xがハイレベルに立ち上がるときに出力パルス信号S₂をハイレベルにセットし、論理和信号S_yがハイレベルに立ち上がるときに出力パルス信号S₂をローレベルにリセットする。なお、本図では、RSフリップフロップ13zの出力端（Q）とOUTピンが直接接続されているように描写したが、インバータまたはバッファなどのドライバ14を介在させてもよい。

[0055] このように、本実施形態の信号伝達装置100（特に絶縁信号伝達回路100）は、一次回路系100pに設けられて入力パルス信号S₁に応じた送信パルス信号S_{1a}及びS_{1b}を生成するように構成されたパルス送信部12と、送信パルス信号S_{1a}を一次回路系100pから二次回路系100sに伝達するために第1信号伝達経路を形成するように構成された少なくとも一つの第1絶縁素子ISO1（トランス15及び16）と、送信パルス信号S_{1b}を一次回路系100pから二次回路系100sに伝達するために上記の第1信号伝達経路とは異なる第2信号伝達経路を形成するように構成された少なくとも一つの第2絶縁素子ISO2（トランス17及び18）と、二次回路系100sに設けられて第1絶縁素子ISO1及び第2絶縁素子ISO2からそれぞれ出力される第1受信パルス信号（S_{2a1}及びS_{2b1}）及び第2受信パルス信号（S_{2a2}及びS_{2b2}）を論理回路（ORゲート13x並びに13y、及び、RSフリップフロップ13z）に入力することにより一つの出力パルス信号S₂を生成するように構成されたパルス受信部13と、を有する。

[0056] なお、パルス受信部13は、上記の論理回路として、現在の入力で出力を決定する組み合わせ回路（ORゲートまたはANDゲートなど）と、現在の入力と過去の入力で出力を決定する順序回路（RSフリップフロップまたはDフリップフロップなど）と、を含んでいてもよい。

[0057] 従って、第1絶縁素子ISO1及び第2絶縁素子ISO2の一方が故障し

たとしても、もう一方が正常に動作していれば、一次回路系 100p の入力パルス信号 S1 を二次回路系 100s の出力パルス信号 S2 として伝達することができるので、二次回路系 100s に設けられた負荷の駆動に支障を来さずに済む。例えば、車両（特に電気自動車またはハイブリッドカーなどの電動車両）に搭載されるモータの駆動手段として信号伝達装置 100 が使用されている場合には、ECU からの制御信号をパワートランジスタに正しく伝達することができるので、パワートランジスタに接続され得るモータの制御を継続することができる。その結果、走る・止まるなどの基本的な車両の安全機構を維持して、重大な事故を未然に回避することが可能となる。

[0058] なお、絶縁信号伝達回路 10 に組み込まれる絶縁素子は、3 つ以上であってもよい。すなわち、送信パルス信号 S1a 及び S1b をそれぞれ一次回路系 100p から二次回路系 100s に伝達するための信号伝達経路は、3 系統以上であってもよい。

[0059] 次に、新規導入された異常報知回路 20 について説明する。異常報知回路 20 は、第 1 受信パルス信号（S2a1 及び S2b1）及び第 2 受信パルス信号（S2a2 及び S2b2）の双方を監視して第 1 絶縁素子 ISO1 及び第 2 絶縁素子 ISO2 いずれかの異常を示すアラーム信号 S3 を生成する回路ブロックであり、RS フリップフロップ 21 及び 22 と、信号比較部 23 と、絶縁素子 24（＝第 3 絶縁素子 ISO3 に相当）と、パルス受信部 25 と、を含む。

[0060] RS フリップフロップ 21（＝第 1 順序回路に相当）は、セット端（S）に入力される受信パルス信号 S2a1 とリセット端（R）に入力される受信パルス信号 S2b1 に基づいて出力端（Q）から出力される仮想出力パルス信号 S21 の論理レベルを切り替える。例えば、RS フリップフロップ 21 は、受信パルス信号 S2a1 がハイレベルに立ち上がるときに仮想出力パルス信号 S21 をハイレベルにセットし、受信パルス信号 S2b1 がハイレベルに立ち上がるときに仮想出力パルス信号 S21 をローレベルにリセットする。

- [0061] RSフリップフロップ22（第2順序回路に相当）は、セット端（S）に入力される受信パルス信号S2a2とリセット端（R）に入力される受信パルス信号S2b2に基づいて、出力端（Q）から出力される仮想出力パルス信号S22の論理レベルを切り替える。例えば、RSフリップフロップ22は、受信パルス信号S2a2がハイレベルに立ち上がるときに仮想出力パルス信号S22をハイレベルにセットし、受信パルス信号S2b2がハイレベルに立ち上がるときに仮想出力パルス信号S22をローレベルにリセットする。
- [0062] 信号比較部23は、仮想出力パルス信号S21及びS22を比較することにより、両信号の一致／不一致を示す比較パルス信号S23を出力する。例えば、比較パルス信号S23は、仮想出力パルス信号S21及びS22が一致しているときにローレベル（＝正常時の論理レベル）となり、仮想出力パルス信号S21及びS22が一致していないときにハイレベル（＝異常時の論理レベル）となる。
- [0063] なお、絶縁信号伝達回路10に組み込まれる絶縁素子が3つ以上である場合、全ての仮想出力パルス信号が一致しているときに比較パルス信号S23をローレベル（＝正常時の論理レベル）とし、一つでも一致していないときに比較パルス信号S23をハイレベル（＝異常時の論理レベル）とすればよい。
- [0064] 絶縁素子24は、例えば、トランスチップ130に集積化されたトランス（＝第3絶縁素子ISO3）であり、一次回路系100pと二次回路系100sとの間を絶縁しつつ、二次回路系100sから一次回路系100pに比較パルス信号S23を伝達する。
- [0065] このように、信号伝達装置100には、本来的に一次回路系100pから二次回路系100sへの信号伝達に用いられる第1絶縁素子ISO1及び第2絶縁素子ISO2を集積化したトランスチップ130が内蔵されている。従って、上記のトランスチップ130に異常報知用の第3絶縁素子ISO3を追加で集積化することにより、信号伝達装置100の内部において、異常

報知回路 20 の監視結果（＝比較パルス信号 S 2 3）を二次回路系 100 s から一次回路系 100 p に伝達することが可能となる。

[0066] パルス受信部 25（＝アラーム信号生成部に相当）は、絶縁素子 24 を介して入力される比較パルス信号 S 2 3 に応じたアラーム信号 S 3 を生成して A L A R M ピンから装置外部（E C U など）に出力する。

[0067] 上記の異常報知回路 20 を搭載することにより、仮想出力パルス信号 S 2 1 及び S 2 2 が不一致となった時点、すなわち、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 の一方が故障した時点で、信号伝達装置 100 に異常が生じた旨を遅滞なく装置外部に報知することができる。従って、例えば、アラーム信号 S 3 を監視する E C U では、信号伝達装置 100 に何らかの異常（＝第 1 絶縁素子 I S O 1 及び I S O 2 いずれかの故障）が生じていることを把握することができるので、車両を安全に停止させたり、運転者に警告を出したりすることが可能となる。

[0068] なお、本図では、A L A R M ピンからアラーム信号 S 3 のパルス出力を行う例を挙げたが、異常を報知する手段については任意である。例えば、異常報知回路 20 にアラーム信号 S 3 の信号値を格納しておくレジスタを設け、I²C [inter-integrated circuit] または U A R T [universal asynchronous receiver/transmitter] などの C P U [central processing unit] インタフェイス、或いは、L I N [local interconnect network] 及び C A N [controller area network] などの車載向け通信規格に準拠したインタフェイスを使用して、装置外部に異常を報知しても構わない。

[0069] <信号伝達動作及び異常報知動作（第 1 実施形態）>

図 7 は、絶縁信号伝達動作及び異常報知動作の第 1 例（正常時）を示す図であり、上から順に、入力パルス信号 S 1、送信パルス信号 S 1 a 並びに S 1 b、受信パルス信号 S 2 a 1 並びに S 2 b 1、受信パルス信号 S 2 a 2 並びに S 2 b 2、論理和信号 S x 並びに S y、出力パルス信号 S 2、仮想出力パルス信号 S 2 1 並びに S 2 2、及び、比較パルス信号 S 2 3（延いてはアラーム信号 S 3）が描写されている。本図では、説明の便宜上、信号遅延の

描写が省略されている。

[0070] パルス送信部 12 は、時刻 t_{31} における入力パルス信号 S_1 の立上りエッジで送信パルス信号 S_{1a} のパルス駆動を行う一方、時刻 t_{32} における入力パルス信号 S_1 の立下りエッジで送信パルス信号 S_{1b} のパルス駆動を行う。

[0071] ここで、第 1 絶縁素子 ISO_1 及び第 2 絶縁素子 ISO_2 がいずれも故障していない場合、時刻 t_{31} では、受信パルス信号 S_{2a1} 及び S_{2a2} の双方に誘起パルスが生じるので、論理和信号 S_x がハイレベルに立ち上がる。また、時刻 t_{32} では、受信パルス信号 S_{2b1} 及び S_{2b2} の双方に誘起パルスが生じるので、論理和信号 S_y がハイレベルに立ち上がる。その結果、入力パルス信号 S_1 がハイレベルに立ち上がると、これに合わせて出力パルス信号 S_2 もハイレベルに立ち上がり、逆に、入力パルス信号 S_1 がローレベルに立ち下がると、これに合わせて出力パルス信号 S_2 もローレベルに立ち下がる。

[0072] また、第 1 絶縁素子 ISO_1 及び第 2 絶縁素子 ISO_2 がいずれも故障していない場合には、時刻 t_{31} において、受信パルス信号 S_{2a1} 及び S_{2a2} それぞれの誘起パルスにより仮想出力パルス信号 S_{21} 及び S_{22} がいずれもハイレベルに立ち上がる一方、時刻 t_{32} において、受信パルス信号 S_{2b1} 及び S_{2b2} それぞれの誘起パルスにより仮想出力パルス信号 S_{21} 及び S_{22} がいずれもローレベルに立ち下がる。すなわち、仮想出力パルス信号 S_{21} 及び S_{22} それぞれの論理レベルが一致しているので、比較パルス信号 S_{23} （延いてはアラーム信号 S_3 ）がローレベルとなる。

[0073] 図 8 は、絶縁信号伝達動作及び異常報知動作の第 2 例（セット異常時）を示す図であって、先の図 7 と同じく、上から順に、入力パルス信号 S_1 、送信パルス信号 S_{1a} 並びに S_{1b} 、受信パルス信号 S_{2a1} 並びに S_{2b1} 、受信パルス信号 S_{2a2} 並びに S_{2b2} 、論理和信号 S_x 並びに S_y 、出力パルス信号 S_2 、仮想出力パルス信号 S_{21} 並びに S_{22} 、及び、比較パルス信号 S_{23} （延いてはアラーム信号 S_3 ）が描写されている。本図では

、説明の便宜上、信号遅延の描写が省略されている。

[0074] 例えば、トランス 15 が故障してしまった場合には、時刻 t_{41} において、入力パルス信号 S_1 がハイレベルに立ち上がり、送信パルス信号 S_{1a} のパルス駆動が行われても、受信パルス信号 S_{2a1} に誘起パルスが生じなくなる。一方、トランス 17 が故障していなければ、受信パルス信号 S_{2a2} に誘起パルスが生じるので、論理和信号 S_x がハイレベルに立ち上がる。従って、出力パルス信号 S_2 は、支障なくハイレベルに立ち上がる。

[0075] これに対して、仮想出力パルス信号 S_{21} は、受信パルス信号 S_{2a1} に誘起パルスが生じなければハイレベルに立ち上がらない。その結果、仮想出力パルス信号 S_{21} 及び S_{22} それぞれの論理レベルが一致しなくなるので、時刻 t_{41} において、比較パルス信号 S_{23} (延いてはアラーム信号 S_3) がハイレベルに立ち上がる。

[0076] 図 9 は、絶縁信号伝達動作及び異常報知動作の第 3 例 (リセット異常時) を示す図であり、先の図 7 及び図 8 と同じく、上から順に、入力パルス信号 S_1 、送信パルス信号 S_{1a} 並びに S_{1b} 、受信パルス信号 S_{2a1} 並びに S_{2b1} 、受信パルス信号 S_{2a2} 並びに S_{2b2} 、論理和信号 S_x 並びに S_y 、出力パルス信号 S_2 、仮想出力パルス信号 S_{21} 並びに S_{22} 、及び、比較パルス信号 S_{23} (延いてはアラーム信号 S_3) が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。

[0077] 例えば、トランス 16 が故障してしまった場合には、時刻 t_{52} において、入力パルス信号 S_1 がローレベルに立ち下がり、送信パルス信号 S_{1b} のパルス駆動が行われても、受信パルス信号 S_{2b1} に誘起パルスが生じなくなる。一方、トランス 18 が故障していなければ、受信パルス信号 S_{2b2} に誘起パルスが生じるので、論理和信号 S_y がハイレベルに立ち上がる。従って、出力パルス信号 S_2 は、支障なくローレベルに立ち下がる。

[0078] これに対して、仮想出力パルス信号 S_{21} は、受信パルス信号 S_{2b1} に誘起パルスが生じなければローレベルに立ち下がりません。その結果、仮想出力パルス信号 S_{21} 及び S_{22} それぞれの論理レベルが一致しなくなるので

、時刻 t_{52} において、比較パルス信号 S_{23} （延いてはアラーム信号 S_3 ）がハイレベルに立ち上がる。

[0079] <信号伝達装置（第2実施形態）>

図10は、信号伝達装置100の第2実施形態を示す図である。本実施形態の信号伝達装置100は、先出の第1実施形態（図6）を基本としつつ、異常報知回路20の内部構成が変更されている。本図に即して述べると、異常報知回路20は、先出のRSフリップフロップ21及び22と信号比較部23に代えて、ANDゲート26～29とORゲート2Aを含む。

[0080] ANDゲート26は、受信パルス信号 S_{2a1} と受信パルス信号 S_{2a2} との論理積信号 S_{26} を生成する。論理積信号 S_{26} は、受信パルス信号 S_{2a1} 及び S_{2a2} の少なくとも一方がローレベルであるときにローレベルとなり、受信パルス信号 S_{2a1} 及び S_{2a2} の双方がハイレベルであるときにハイレベルとなる。

[0081] ANDゲート27は、受信パルス信号 S_{2b1} と受信パルス信号 S_{2b2} との論理積信号 S_{27} を生成する。論理積信号 S_{27} は、受信パルス信号 S_{2b1} 及び S_{2b2} の少なくとも一方がローレベルであるときにローレベルとなり、受信パルス信号 S_{2b1} 及び S_{2b2} の双方がハイレベルであるときにハイレベルとなる。

[0082] なお、ANDゲート26及び27それぞれの前段には、シュミットバッファなどの波形整形手段を配置してもよい。

[0083] ANDゲート28は、論理和信号 S_x と論理積信号 S_{26} との論理積信号 S_{28} を生成する。論理積信号 S_{28} は、論理和信号 S_x と論理積信号 S_{26} の少なくとも一方がローレベルであるときにローレベルとなり、論理和信号 S_x と論理積信号 S_{26} の双方がハイレベルであるときにハイレベルとなる。

[0084] ANDゲート29は、論理和信号 S_y と論理積信号 S_{27} との論理積信号 S_{29} を生成する。論理積信号 S_{29} は、論理和信号 S_y と論理積信号 S_{27} の少なくとも一方がローレベルであるときにローレベルとなり、論理和信

号 S_y と論理積信号 S_{27} の双方がハイレベルであるときにハイレベルとなる。

[0085] ORゲート2Aは、論理積信号 S_{28} と論理積信号 S_{29} との論理和信号 S_A を生成する。論理和信号 S_A は、論理積信号 S_{28} 及び S_{29} の少なくとも一方がハイレベルであるときにハイレベルとなり、論理積信号 S_{28} 及び S_{29} の双方がローレベルであるときにローレベルとなる。

[0086] 絶縁素子24は、例えば、トランスチップ130に集積化されたトランス（＝第3絶縁素子ISO3）であり、一次回路系100pと二次回路系100sとの間を絶縁しつつ、二次回路系100sから一次回路系100pに論理和信号 S_A を伝達する。

[0087] パルス受信部25は、絶縁素子24を介して入力される論理和信号 S_A に応じたアラーム信号 S_3 を生成してALARMピンから装置外部（ECUなど）に出力する。第1絶縁素子ISO1及び第2絶縁素子ISO2がいずれも正常である場合には、入力パルス信号 S_1 の論理レベルが切り替わる毎にアラーム信号 S_3 にパルスが生成される。これに対して、第1絶縁素子ISO1及び第2絶縁素子ISO2の一方が故障している場合には、アラーム信号 S_3 のパルス抜けが生じる。

[0088] 上記の異常報知回路20を搭載することにより、第1絶縁素子ISO1及び第2絶縁素子ISO2の一方が故障した時点で、信号伝達装置100に異常が生じた旨を遅滞なく装置外部に報知することができる。従って、例えば、アラーム信号 S_3 を監視するECUでは、信号伝達装置100に何らかの異常（＝第1絶縁素子ISO1及びISO2いずれかの故障）が生じていることを把握することができるので、車両を安全に停止させたり、運転者に警告を出したりすることが可能となる。

[0089] <信号伝達装置（第3実施形態）>

図11は、信号伝達装置100の第3実施形態を示す図である。本実施形態の信号伝達装置100では、先出の第1実施形態（図6）または第2実施形態（図10）を基本としつつ、単一のトランスチップ130に代えて、複

数のトランスチップ130x及び130yがパッケージングされている。

[0090] なお、トランスチップ130xには、第1絶縁素子ISO1（トランス15及び16）を集積化するとよい。一方、トランスチップ130yには、第2絶縁素子ISO2（トランス17及び18）を集積化するとよい。

[0091] このように、第1絶縁素子ISO1及び第2絶縁素子ISO2をそれぞれ複数のトランスチップ130x及び130yに分散して集積化することにより、第1絶縁素子ISO1及び第2絶縁素子ISO2が同時に破壊しにくくなるので、信号伝達装置100の安全性を高めることが可能となる。

[0092] なお、既存のトランスチップを再設計することなく簡易にフェイルセーフ機能を実現するためには、トランスチップ130x及び130yとして、いずれも同一構造のチップ（同一の製品）を並べて用いるとよい。

[0093] <信号伝達装置（第4実施形態）>

図12は、信号伝達装置100の第4実施形態を示す図である。本実施形態の信号伝達装置100は、先出の第1実施形態（図6）を基本としつつ、トランス15～18がそれぞれキャパシタ19～1Cに置換されている。

[0094] キャパシタ19の第1端は、パルス送信部12の第1出力端（＝送信パルス信号S1aの出力端）に接続されている。キャパシタ19の第2端は、ORゲート13xの第1入力端（＝受信パルス信号S2a1の入力端）に接続されている。

[0095] キャパシタ1Aの第1端は、パルス送信部12の第2出力端（＝送信パルス信号S1bの出力端）に接続されている。キャパシタ1Aの第2端は、ORゲート13yの第1入力端（＝受信パルス信号S2b1の入力端）に接続されている。

[0096] キャパシタ1Bの第1端は、パルス送信部12の第1出力端（＝送信パルス信号S1aの出力端）に接続されている。キャパシタ1Bの第2端は、ORゲート13xの第2入力端（＝受信パルス信号S2a2の入力端）に接続されている。

[0097] キャパシタ1Cの第1端は、パルス送信部12の第2出力端（＝送信パルス

ス信号 S 1 b の出力端) に接続されている。キャパシタ 1 C の第 2 端は、O R ゲート 1 3 y の第 2 入力端 (= 受信パルス信号 S 2 b 2 の入力端) に接続されている。

[0098] このように、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 は、必ずしもトランスに限らず、キャパシタであっても構わない。また、改めて図示はしないが、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 は、フォトカプラであってもよい。

[0099] <信号伝達装置 (第 5 実施形態)>

図 1 3 は、信号伝達装置 1 0 0 の第 5 実施形態を示す図である。本実施形態の信号伝達装置 1 0 0 は、先出の第 1 実施形態 (図 6) を基本としつつ、パルス送信部 1 2 に信号変調機能が組み込まれており、これに伴って後段回路にも種々の変更が加えられている。

[0100] まず、フェイルセーフ機能が導入された絶縁信号伝達回路 1 0 について、詳細に説明する。本実施形態の絶縁信号伝達回路 1 0 において、パルス送信部 1 2 は、O O K [on-off keying] 方式 (A S K [amplitude-shift keying] 方式の一種) の変調器を備え、入力パルス信号 S 1 に応じてオン／オフ変調 (= 送信パルス信号 S 1 c の振幅を変化させる振幅偏移変調の一種) が施された送信パルス信号 S 1 c を生成する。

[0101] トランス 1 D a は、一次巻線 1 D a p に入力される送信パルス信号 S 1 c に応じて、二次巻線 1 D a s から受信パルス信号 S 2 c 1 を出力する。

[0102] トランス 1 D b は、一次巻線 1 D b p に入力される送信パルス信号 S 1 c に応じて、二次巻線 1 D b s から受信パルス信号 S 2 c 2 を出力する。

[0103] パルス受信部 1 3 は、復調器 1 3 X 及び 1 3 Y と O R ゲート 1 3 Z を含む。

[0104] 復調器 1 3 X は、受信パルス信号 S 2 c 1 に所定の復調処理を施すことにより、復調パルス信号 S X を生成する。

[0105] 復調器 1 3 X は、受信パルス信号 S 2 c 1 に所定の復調処理を施すことにより、復調パルス信号 S Y を生成する。

[0106] ORゲート13Zは、復調パルス信号SXと復調パルス信号SYとの論理和演算により出力パルス信号S2を生成する。従って、出力パルス信号S2は、復調パルス信号SX及びSYの少なくとも一方がハイレベルであるときにハイレベルとなり、復調パルス信号SX及びSYの双方がローレベルであるときにローレベルとなる。

[0107] このように、本実施形態の信号伝達装置100（特に絶縁信号伝達回路100）は、一次回路系100pに設けられて入力パルス信号S1に応じた送信パルス信号S1cを生成するパルス送信部12と、送信パルス信号S1cを一次回路系100pから二次回路系100sに伝達するために第1信号伝達経路を形成する第1絶縁素子ISO1（トランス1Da）と、送信パルス信号S1cを一次回路系100pから二次回路系100sに伝達するために上記の第1信号伝達経路とは異なる第2信号伝達経路を形成する第2絶縁素子ISO2（トランス1Db）と、二次回路系100sに設けられて第1絶縁素子ISO1及び第2絶縁素子ISO2からそれぞれ出力される受信パルス信号S2c1及びS2c2を論理回路（ORゲート13Z）に入力することにより一つの出力パルス信号S2を生成するパルス受信部13と、を有する。

[0108] 従って、第1絶縁素子ISO1及び第2絶縁素子ISO2の一方が故障したとしても、もう一方が正常に動作していれば、一次回路系100pの入力パルス信号S1を二次回路系100sの出力パルス信号S2として伝達することができるので、二次回路系100sに設けられた負荷の駆動に支障を来さずに済む。

[0109] 次に、異常報知回路20について説明する。異常報知回路20は、先出のRSフリップフロップ21及び22に代えてANDゲート2Bを含む。

[0110] ANDゲート2Zは、復調パルス信号SXと復調パルス信号SYとの論理積信号SBを生成する。論理積信号SBは、復調パルス信号SXと復調パルス信号SYの少なくとも一方がローレベルであるときにローレベルとなり、復調パルス信号SXと復調パルス信号SYの双方がハイレベルであるときに

ハイレベルとなる。

[0111] 信号比較部 23 は、出力パルス信号 S2 と論理積信号 SB を比較することにより、両信号の一致／不一致を示す比較パルス信号 S23 を出力する。例えば、比較パルス信号 S23 は、出力パルス信号 S2 と論理積信号 SB が一致しているときにローレベル（＝正常時の論理レベル）となり、出力パルス信号 S2 と論理積信号 SB が一致していないときにハイレベル（＝異常時の論理レベル）となる。

[0112] 絶縁素子 24 は、一次回路系 100p と二次回路系 100s との間を絶縁しつつ、二次回路系 100s から一次回路系 100p に比較パルス信号 S23 を伝達する。

[0113] パルス受信部 25 は、絶縁素子 24 を介して入力される比較パルス信号 S23 に応じたアラーム信号 S3 を生成して ALARM ピンから装置外部（ECU など）に出力する。

[0114] 上記の異常報知回路 20 を搭載することにより、出力パルス信号 S2 と論理積信号 SB が不一致となった時点、すなわち、第 1 絶縁素子 ISO1 及び第 2 絶縁素子 ISO2 の一方が故障した時点で、信号伝達装置 100 に異常が生じた旨を遅滞なく装置外部に報知することができる。従って、例えば、アラーム信号 S3 を監視する ECU では、信号伝達装置 100 に何らかの異常（＝第 1 絶縁素子 ISO1 及び ISO2 いずれかの故障）が生じていることを把握することができるので、車両を安全に停止させたり、運転者に警告を出したりすることが可能となる。

[0115] <信号伝達動作（第 5 実施形態）>

図 14 は、絶縁信号伝達動作及び異常報知動作の第 4 例（正常時）を示す図であり、上から順に、入力パルス信号 S1、送信パルス信号 S1c、受信パルス信号 S2c1 並びに S2c1、復調パルス信号 SX 及び SY、出力パルス信号 S2、論理積信号 SB、及び、比較パルス信号 S23（延いてはアラーム信号 S3）が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。

- [0116] パルス送信部 12 は、入力パルス信号 S 1 のハイレベル期間（＝時刻 t 6 1 ～ t 6 2）において、送信パルス信号 S 1 c のオン／オフ変調を行う。
- [0117] ここで、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 がいずれも故障していない場合、入力パルス信号 S 1 のハイレベル期間（＝時刻 t 6 1 ～ t 6 2）には、受信パルス信号 S 2 c 1 及び S 2 c 2 の双方に誘起パルスが生じるので、復調パルス信号 S X 及び S Y がいずれもハイレベルに立ち上がる。その結果、入力パルス信号 S 1 がハイレベルに立ち上がると、これに合わせて出力パルス信号 S 2 もハイレベルに立ち上がり、逆に、入力パルス信号 S 1 がローレベルに立ち下がると、これに合わせて出力パルス信号 S 2 もローレベルに立ち下がる。
- [0118] また、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 がいずれも故障していない場合には、入力パルス信号 S 1 のハイレベル期間（＝時刻 t 6 1 ～ t 6 2）において、論理積信号 S B がハイレベルに立ち上がる。すなわち、出力パルス信号 S 2 と論理積信号 S B それぞれの論理レベルが一致しているので、比較パルス信号 S 2 3（延いてはアラーム信号 S 3）がローレベルとなる。
- [0119] 図 1 5 は、絶縁信号伝達動作及び異常報知動作の第 5 例（異常時）を示す図であって、先の図 1 4 と同様、上から順に、入力パルス信号 S 1、送信パルス信号 S 1 c、受信パルス信号 S 2 c 1 並びに S 2 c 2、復調パルス信号 S X 並びに S Y、出力パルス信号 S 2、論理積信号 S B、及び、比較パルス信号 S 2 3（延いてはアラーム信号 S 3）が描写されている。本図では、説明の便宜上、信号遅延の描写が省略されている。
- [0120] 例えば、第 1 絶縁素子 I S O 1 が故障してしまった場合には、入力パルス信号 S 1 のハイレベル期間（＝時刻 t 6 1 ～ t 6 2）において、受信パルス信号 S 2 c 1 に誘起パルスが生じないので、復調パルス信号 S X がローレベルのままとなる。一方、第 2 絶縁素子 I S O 2 が故障していなければ、受信パルス信号 S 2 c 2 に誘起パルスが生じるので、復調パルス信号 S Y がハイレベルに立ち上がる。従って、出力パルス信号 S 2 は、支障なくハイレベル

に立ち上がる。

[0121] これに対して、論理積信号 S B は、復調パルス信号 S X がローレベルのままなので、ハイレベルに立ち上がらない。その結果、出力パルス信号 S 2 及び論理積信号 S B それぞれの論理レベルが一致しなくなるので、時刻 t 7 1 ~ t 7 2 において、比較パルス信号 S 2 3（延いてはアラーム信号 S 3）がハイレベルに立ち上がる。

[0122] なお、改めて図示はしないが、第 2 絶縁素子 I S O 2 が故障した場合でも、出力パルス信号 S 2 は、支障なくハイレベルに立ち上がる。

[0123] <信号伝達装置（第 6 実施形態）>

図 1 6 は、信号伝達装置 1 0 0 の第 6 実施形態を示す図である。本実施形態の信号伝達装置 1 0 0 は、先出の第 5 実施形態（図 1 3）を基本としつつ、トランス 1 D a 及び 1 D b がそれぞれキャパシタ 1 E a 及び 1 E b に置換されている。

[0124] キャパシタ 1 E a の第 1 端は、パルス送信部 1 2 の出力端（＝送信パルス信号 S 1 c の出力端）に接続されている。キャパシタ 1 E a の第 2 端は、復調器 1 3 X の入力端（＝受信パルス信号 S 2 c 1 の入力端）に接続されている。

[0125] キャパシタ 1 E b の第 1 端は、パルス送信部 1 2 の出力端（＝送信パルス信号 S 1 c の出力端）に接続されている。キャパシタ 1 E b の第 2 端は、復調器 1 3 Y の入力端（＝受信パルス信号 S 2 c 2 の入力端）に接続されている。

[0126] このように、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 は、必ずしもトランスに限らず、キャパシタであっても構わない。また、改めて図示はしないが、第 1 絶縁素子 I S O 1 及び第 2 絶縁素子 I S O 2 は、フォトカプラであってもよい。

[0127] <電子機器>

図 1 7 は、信号伝達装置 1 0 0 が搭載される電子機器の一構成例を示す図である。本構成例の電子機器 A は、上側ゲートドライバ I C 1 H（u / v /

w) と、下側ゲートドライバ I C 1 L (u / v / w) と、上側パワートランジスタ 2 H (u / v / w) と、下側パワートランジスタ 2 L (u / v / w) と、E C U 3 と、モータ 4 と、を有する。

[0128] 上側ゲートドライバ I C 1 H (u / v / w) は、それぞれ、E C U 3 と上側パワートランジスタ 2 H (u / v / w) との間を絶縁しつつ、E C U 3 から入力される上側ゲート制御信号 (= 入力パルス信号 S 1) に応じて上側ゲート駆動信号 (= 出力パルス信号 S 2) を生成することにより、上側パワートランジスタ 2 H (u / v / w) を駆動する。

[0129] 下側ゲートドライバ I C 1 L (u / v / w) は、それぞれ、E C U 3 と下側パワートランジスタ 2 L (u / v / w) との間を絶縁しつつ、E C U 3 から入力される下側ゲート制御信号 (= 入力パルス信号 S 1) に応じて下側ゲート駆動信号 (= 出力パルス信号 S 2) を生成することにより、下側パワートランジスタ 2 L (u / v / w) を駆動する。

[0130] なお、本図では、上側ゲートドライバ I C 1 H (u / v / w) 及び下側ゲートドライバ I C 1 L (u / v / w) として、これまでに説明してきた第 1 ~ 第 6 実施形態いずれかの信号伝達装置 1 0 0 が用いられている。

[0131] 上側パワートランジスタ 2 H (u / v / w) は、それぞれ、3 相 (U 相 / V 相 / W 相) のハーフブリッジ出力段を形成する上側スイッチとして、パワー系電源端 (= モータ駆動電圧 P V D D の印加端) とモータ 4 の各相入力端との間に接続されている。

[0132] 下側パワートランジスタ 2 L (u / v / w) は、それぞれ、3 相 (U 相 / V 相 / W 相) のハーフブリッジ出力段を形成する下側スイッチとして、モータ 4 の各相入力端とパワー系接地端との間に接続されている。

[0133] なお、本図では、上側パワートランジスタ 2 H (u / v / w) 及び下側パワートランジスタ 2 L (u / v / w) として、それぞれ、N チャネル型の M O S F E T [metal oxide semiconductor field effect transistor] が用いられているが、例えば、上側パワートランジスタ 2 H (u / v / w) としては、P チャネル型の M O S F E T を用いてもよい。また、M O S F E

Tに代えてIGBT [insulated gate bipolar transistor] を用いることもできる。また、上側パワートランジスタ2H (u/v/w) 及び下側パワートランジスタ2L (u/v/w) としては、一般的なSiデバイスのほか、ワイドバンドギャップ半導体を用いたデバイス (SiCデバイス又はGaNデバイスなど) を用いてもよい。

[0134] ECU3は、上側ゲートドライバIC1H (u/v/w) 及び下側ゲートドライバIC1L (u/v/w) を介して、上側パワートランジスタ2H (u/v/w) 及び下側パワートランジスタ2L (u/v/w) をそれぞれ駆動することにより、モータ4の回転駆動を制御する。また、ECU3は、上側ゲートドライバIC1H (u/v/w) 及び下側ゲートドライバIC1L (u/v/w) それぞれの異常報知回路20 (不図示) から入力されるアラーム信号S3に基づいて、各種の安全制御を行う機能も備えている。

[0135] モータ4は、3相 (U相/V相/W相) のハーフブリッジ出力段からそれぞれ入力される3相の駆動電圧U/V/Wに応じて回転駆動される3相モータである。

[0136] 図18は、電子機器Aの1相のみを抽出して示す図である。本図で示すように、上側ゲートドライバIC1H及び下側ゲートドライバIC1LそれぞれのINピン及びALARMピンは、ECU3に接続されている。一方、上側ゲートドライバIC1H及び下側ゲートドライバIC1LそれぞれのOUTピンは、それぞれ、上側パワートランジスタ2H及び下側パワートランジスタ2Lそれぞれのゲートに接続されている。

[0137] このような構成であれば、ECU3は、上側ゲートドライバIC1H及び下側ゲートドライバIC1Lそれぞれから入力されるアラーム信号S3に基づいて信号伝達の異常有無を把握し、適切な安全制御を実施することが可能となる。

[0138] <車両への適用>

図19は、電子機器が搭載される車両の外観を示す図である。本構成例の車両Xは、バッテリー (本図では不図示) と、バッテリーから電力供給を受けて

動作する種々の電子機器X11～X18と、を搭載している。

[0139] 車両Xには、エンジン車のほか、電動車（BEV [battery electric vehicle]、HEV [hybrid electric vehicle]、PHEV／PHV (plug-in hybrid electric vehicle／plug-in hybrid vehicle]、又は、FCEV／FCV (fuel cell electric vehicle／fuel cell vehicle]などのxEV) も含まれる。

[0140] なお、本図における電子機器X11～X18の搭載位置については、図示の便宜上、実際とは異なる場合がある。

[0141] 電子機器X11は、エンジンに関連する制御（インジェクション制御、電子スロットル制御、アイドリング制御、酸素センサヒータ制御、及び、オートクルーズ制御など）、または、モータに関する制御（トルク制御、及び、電力回生制御など）を行う電子制御ユニットである。

[0142] 電子機器X12は、HID [high intensity discharged lamp] 及びDRL [daytime running lamp] などの点消灯制御を行うランプコントロールユニットである。

[0143] 電子機器X13は、トランスミッションに関連する制御を行うトランスミッションコントロールユニットである。

[0144] 電子機器X14は、車両Xの運動に関連する制御（ABS [anti-lock brake system] 制御、EPS [electric power steering] 制御、電子サスペンション制御など）を行う制動ユニットである。

[0145] 電子機器X15は、ドアロック及び防犯アラームなどの駆動制御を行うセキュリティコントロールユニットである。

[0146] 電子機器X16は、ワイパー、電動ドアミラー、パワーウィンドウ、ダンパー（ショックアブソーバー）、電動サンルーフ、及び、電動シートなど、標準装備品またはメーカーオプション品として、工場出荷段階で車両Xに組み込まれている電子機器である。

[0147] 電子機器X17は、車載A／V [audio/visual] 機器、カーナビゲーションシステム、及び、ETC [electronic toll collection system] など

、ユーザオプション品として任意で車両Xに装着される電子機器である。

[0148] 電子機器X18は、車載ブロア、オイルポンプ、ウォーターポンプ、バッテリー冷却ファンなど、高耐圧系モータを備えた電子機器である。

[0149] なお、電子機器X11～X18は、先に説明した電子機器Aの具体例として理解することができる。すなわち、先述の信号伝達装置100は、電子機器X11～X18のいずれにも組み込むことが可能である。

[0150] <総括>

以下では、これまでに説明してきた種々の実施形態について総括的に述べる。

[0151] 例えば、本明細書中に開示されている信号伝達装置は、一次回路系に設けられて入力信号に応じた送信信号を生成するように構成された送信部と、前記送信信号を前記一次回路系から二次回路系に伝達するために第1信号伝達経路を形成するように構成された少なくとも一つの第1絶縁素子と、前記送信信号を前記一次回路系から前記二次回路系に伝達するために前記第1信号伝達経路とは異なる第2信号伝達経路を形成するように構成された少なくとも一つの第2絶縁素子と、前記二次回路系に設けられて前記第1絶縁素子及び前記第2絶縁素子からそれぞれ出力される第1受信信号及び第2受信信号を論理回路に入力して一つの出力信号を生成するように構成された受信部と、を有する構成（第1の構成）とされている。

[0152] なお、上記第1の構成から成る信号伝達装置において、前記論理回路は、現在の入力で出力を決定するように構成された組み合わせ回路、及び、現在の入力と過去の入力で出力を決定するように構成された順序回路の少なくとも一方を含む構成（第2の構成）にしてもよい。

[0153] 上記第1または第2の構成から成る信号伝達装置は、前記第1受信信号及び前記第2受信信号の双方を監視して前記第1絶縁素子及び前記第2絶縁素子いずれかの異常を示すアラーム信号を生成するように構成された異常報知回路をさらに有する構成（第3の構成）にしてもよい。

[0154] また、上記第3の構成から成る信号伝達装置において、前記異常報知回路

は、前記二次回路系に設けられて前記第 1 受信信号から第 1 仮想出力信号を生成するように構成された第 1 順序回路と、前記二次回路系に設けられて前記第 2 受信信号から第 2 仮想出力信号を生成するように構成された第 2 順序回路と、前記二次回路系に設けられて前記第 1 仮想出力信号及び前記第 2 仮想出力信号を比較することにより比較信号を生成するように構成された信号比較部と、前記二次回路系から前記一次回路系に前記比較信号を伝達するように構成された第 3 絶縁素子と、前記一次回路系に設けられて前記第 3 絶縁素子経由で入力される前記比較信号に応じて前記アラーム信号を生成するように構成されたアラーム信号生成部と、を含む構成（第 4 の構成）にしてもよい。

[0155] また、第 1 ～第 5 いずれかの構成から成る信号伝達装置において、前記送信部は、前記入力信号に応じて前記送信信号の振幅を変化させる構成（第 5 の構成）にしてもよい。

[0156] また、上記第 5 の構成から成る信号伝達装置において、前記送信部は、ASK [amplitude-shift keying] 方式の変調器を含む構成（第 6 の構成）にしてもよい。

[0157] また、上記第 5 の構成から成る信号伝達装置において、前記送信部は、OOK [on-off keying] 方式の変調器を含む構成（第 7 の構成）にしてもよい。

[0158] また、上記第 1 ～第 7 いずれかの構成から成る信号伝達装置は、前記一次回路系の回路素子を集積化した第 1 チップと、前記二次回路系の回路素子を集積化した第 2 チップと、前記第 1 絶縁素子及び前記第 2 絶縁素子を集積化した少なくとも一つの第 3 チップと、を単一のパッケージに封止した構成（第 8 の構成）にしてもよい。

[0159] また、上記第 8 の構成から成る信号伝達装置において、前記第 1 絶縁素子及び前記第 2 絶縁素子は、いずれも単一の前記第 3 チップに集約して集積化されている構成（第 9 の構成）にしてもよい。

[0160] また、上記第 8 の構成から成る信号伝達装置において、前記第 1 絶縁素子

及び前記第2絶縁素子は、それぞれ複数の前記第3チップに分散して集積化されている構成（第10の構成）にしてもよい。

[0161] また、上記第10の構成から成る信号伝達装置において、複数の前記第3チップは、いずれも同一構造である構成（第11の構成）にしてもよい。

[0162] また、上記第1～第11の構成から成る信号伝達装置において、前記第1絶縁素子及び前記第2絶縁素子は、いずれもトランス、キャパシタまたはフォトカプラである構成（第12の構成）にしてもよい。

[0163] また、例えば、本明細書中に開示されている電子機器は、パワートランジスタと、前記パワートランジスタのゲートを駆動するように構成されたゲートドライバICとを有し、前記ゲートドライバICは、上記第1～第12いずれかの構成から成る信号伝達装置である構成（第13の構成）とされている。

[0164] また、例えば、本明細書中に開示されている車両は、上記第13の構成から成る電子機器を有する構成（第14の構成）とされている。

[0165] <その他の変形例>

なお、本明細書中に開示されている種々の技術的特徴は、上記実施形態のほか、その技術的創作の主旨を逸脱しない範囲で種々の変更を加えることが可能である。すなわち、上記実施形態は、全ての点で例示であって制限的なものではないと考えられるべきであり、本発明の技術的範囲は、特許請求の範囲の記載により規定されるものであって、特許請求の範囲と均等の意味及び範囲内に属する全ての変更が含まれると理解されるべきである。

符号の説明

[0166]	1 H (u / v / w)	上側ゲートドライバIC
	1 L (u / v / w)	下側ゲートドライバIC
	2 H (u / v / w)	上側パワートランジスタ
	2 L (u / v / w)	下側パワートランジスタ
	3 ECU	
	4 モータ	

- 1 0 絶縁信号伝達回路
- 1 1 シュミットバッファ
- 1 2 パルス送信部
- 1 3 パルス受信部
- 1 3 x、1 3 y ORゲート
- 1 3 z RSフリップフロップ
- 1 3 X、1 3 Y 復調器
- 1 3 Z ORゲート
- 1 4 ドライバ
- 1 5、1 6、1 7、1 8、1 D a、1 D b トランス
- 1 5 p、1 6 p、1 7 p、1 8 p、1 D a p、1 D b p 一次巻線
- 1 5 s、1 6 s、1 7 s、1 8 s、1 D a s、1 D b s 二次巻線
- 1 9、1 A、1 B、1 C、1 E a、1 E b キャパシタ
- 2 0 異常報知回路
- 2 1、2 2 RSフリップフロップ
- 2 3 信号比較部
- 2 4 絶縁素子
- 2 5 パルス受信部
- 2 6、2 7、2 8、2 9、2 B ANDゲート
- 2 A ORゲート
- 1 0 0 信号伝達装置（絶縁ゲートドライバ I C）
- 1 0 0 p 一次回路系
- 1 0 0 s 二次回路系
- 1 1 0 コントローラチップ
- 1 2 0 ドライバチップ
- 1 3 0、1 3 0 x、1 3 0 y トランスチップ
- A 電子機器
- I S O 1 第 1 絶縁素子

I S O 2 第 2 絶縁素子

I S O 3 第 3 絶縁素子

X 車両

X 1 1 ～ X 1 8 電子機器

請求の範囲

- [請求項1] 一次回路系に設けられて入力信号に応じた送信信号を生成するように構成された送信部と、
- 前記送信信号を前記一次回路系から二次回路系に伝達するために第1信号伝達経路を形成するように構成された少なくとも一つの第1絶縁素子と、
- 前記送信信号を前記一次回路系から前記二次回路系に伝達するために前記第1信号伝達経路とは異なる第2信号伝達経路を形成するように構成された少なくとも一つの第2絶縁素子と、
- 前記二次回路系に設けられて前記第1絶縁素子及び前記第2絶縁素子からそれぞれ出力される第1受信信号及び第2受信信号を論理回路に入力して一つの出力信号を生成するように構成された受信部と、
- を有する、信号伝達装置。
- [請求項2] 前記論理回路は、現在の入力で出力を決定するように構成された組み合わせ回路、及び、現在の入力と過去の入力で出力を決定するように構成された順序回路の少なくとも一方を含む、請求項1に記載の信号伝達装置。
- [請求項3] 前記第1受信信号及び前記第2受信信号の双方を監視して前記第1絶縁素子及び前記第2絶縁素子いずれかの異常を示すアラーム信号を生成するように構成された異常報知回路をさらに有する、請求項1または2に記載の信号伝達装置。
- [請求項4] 前記異常報知回路は、
- 前記二次回路系に設けられて前記第1受信信号から第1仮想出力信号を生成するように構成された第1順序回路と、
- 前記二次回路系に設けられて前記第2受信信号から第2仮想出力信号を生成するように構成された第2順序回路と、
- 前記二次回路系に設けられて前記第1仮想出力信号及び前記第2仮想出力信号を比較することにより比較信号を生成するように構成され

た信号比較部と、

前記二次回路系から前記一次回路系に前記比較信号を伝達するように構成された第3絶縁素子と、

前記一次回路系に設けられて前記第3絶縁素子経由で入力される前記比較信号に応じて前記アラーム信号を生成するように構成されたアラーム信号生成部と、

を含む、請求項3に記載の信号伝達装置。

[請求項5] 前記送信部は、前記入力信号に応じて前記送信信号の振幅を変化させる、請求項1～4のいずれか一項に記載の信号伝達装置。

[請求項6] 前記送信部は、A S K [amplitude-shift keying] 方式の変調器を含む、請求項5に記載の信号伝達装置。

[請求項7] 前記送信部は、O O K [on-off keying] 方式の変調器を含む、請求項5に記載の信号伝達装置。

[請求項8] 前記一次回路系の回路素子を集積化した第1チップと、
前記二次回路系の回路素子を集積化した第2チップと、
前記第1絶縁素子及び前記第2絶縁素子を集積化した少なくとも一つの第3チップと、
を単一のパッケージに封止した、請求項1～7のいずれか一項に記載の信号伝達装置。

[請求項9] 前記第1絶縁素子及び前記第2絶縁素子は、いずれも単一の前記第3チップに集約して集積化されている、請求項8に記載の信号伝達装置。

[請求項10] 前記第1絶縁素子及び前記第2絶縁素子は、それぞれ複数の前記第3チップに分散して集積化されている、請求項8に記載の信号伝達装置。

[請求項11] 複数の前記第3チップはいずれも同一構造である、請求項10に記載の信号伝達装置。

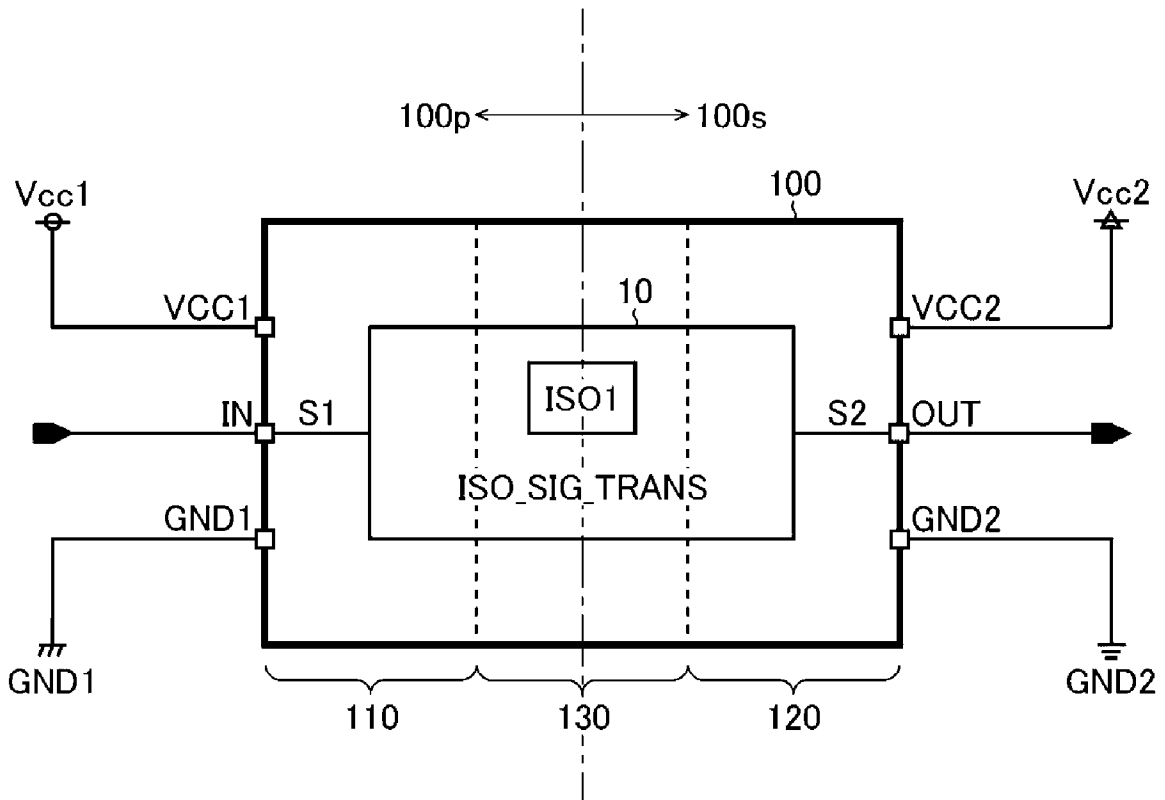
[請求項12] 前記第1絶縁素子及び前記第2絶縁素子は、いずれもトランス、キ

ャパシタまたはフォトカプラである、請求項 1 ～ 1 1 のいずれか一項に記載の信号伝達装置。

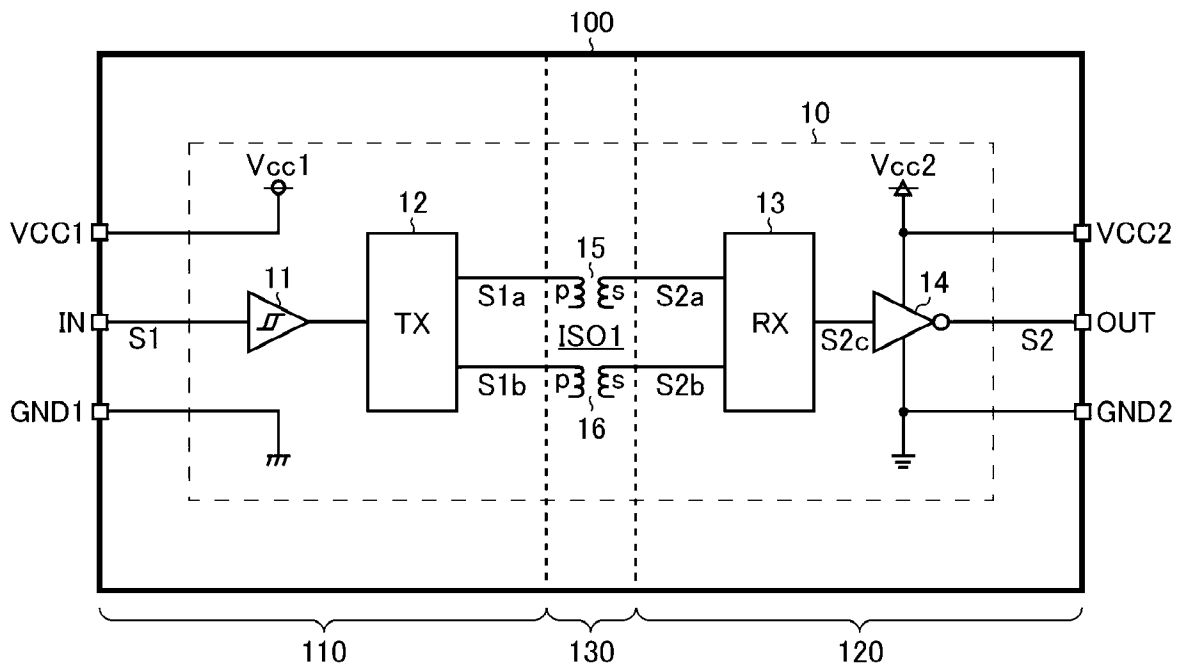
[請求項13] パワートランジスタと、前記パワートランジスタのゲートを駆動するように構成されたゲートドライバ IC と、を有し、前記ゲートドライバ IC は、請求項 1 ～ 1 2 のいずれか一項に記載の信号伝達装置である、電子機器。

[請求項14] 請求項 1 3 に記載の電子機器を有する、車両。

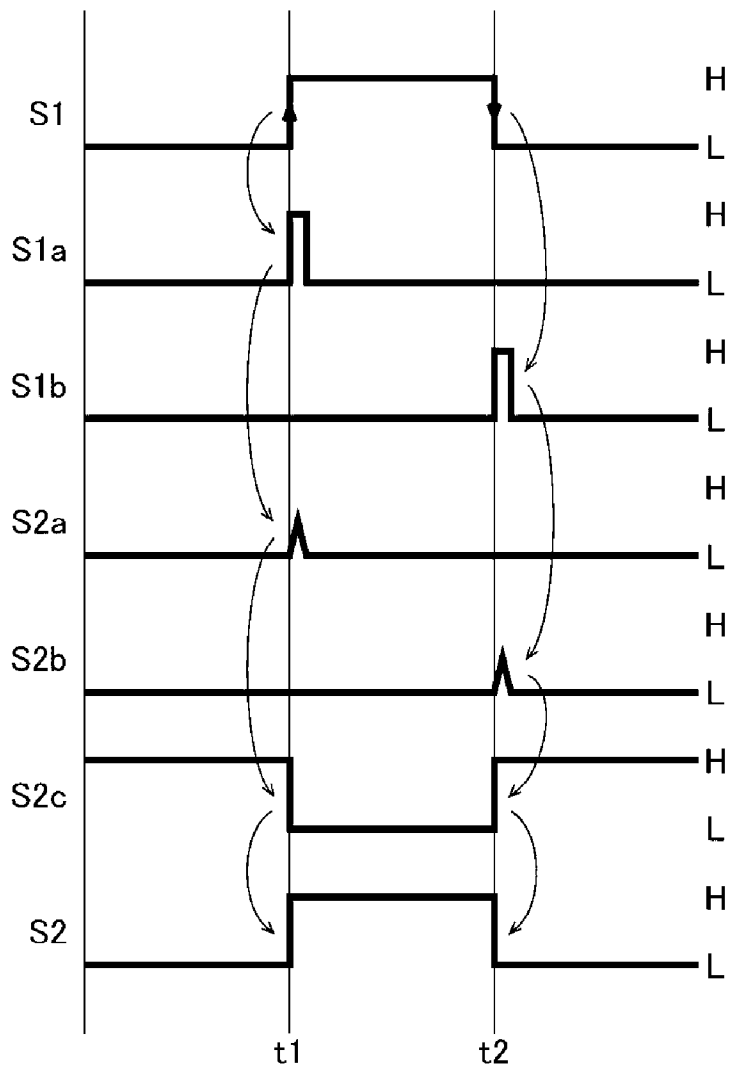
[図1]



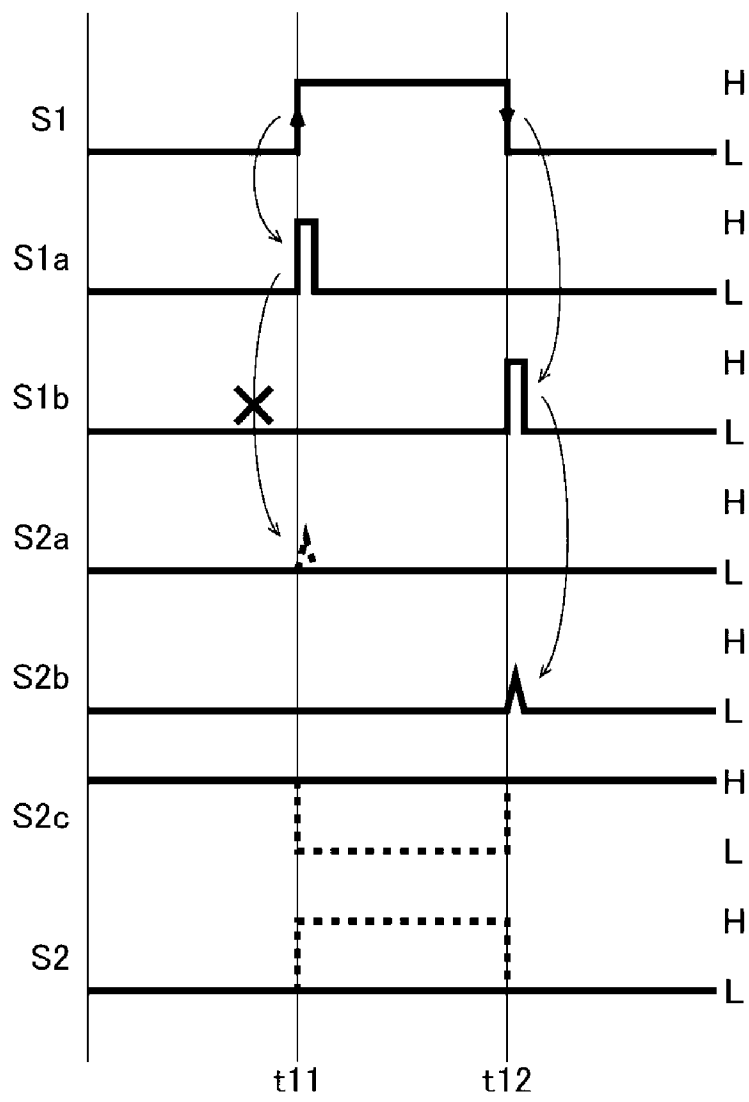
[図2]



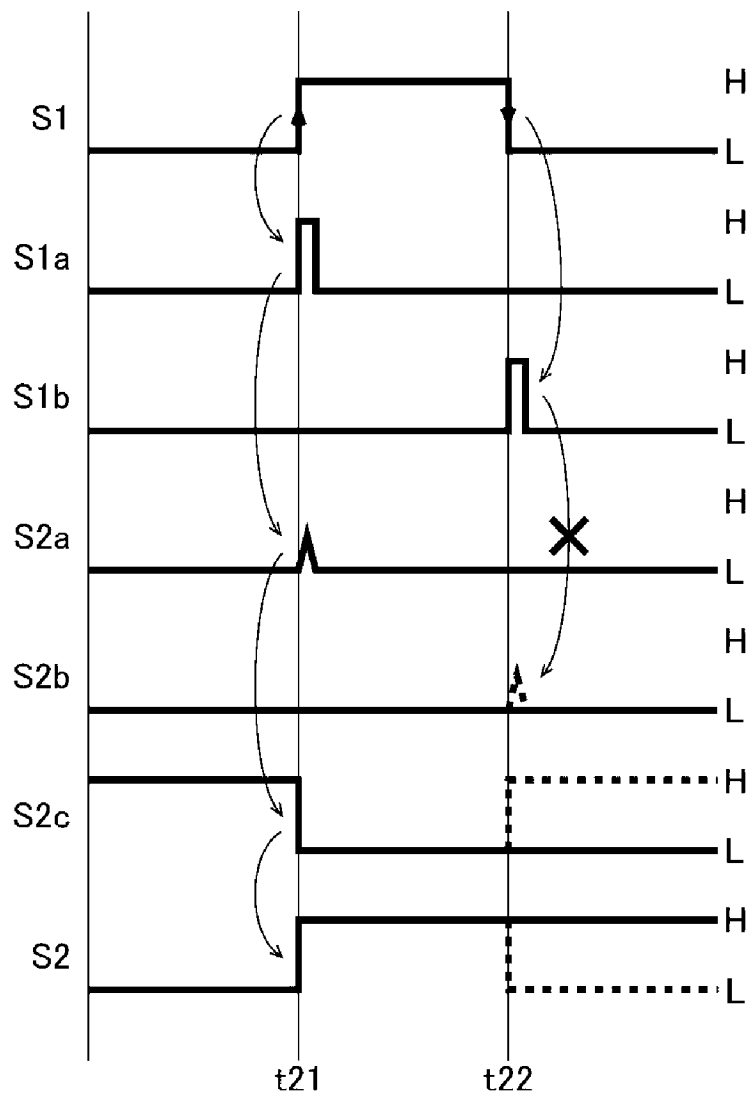
[図3]



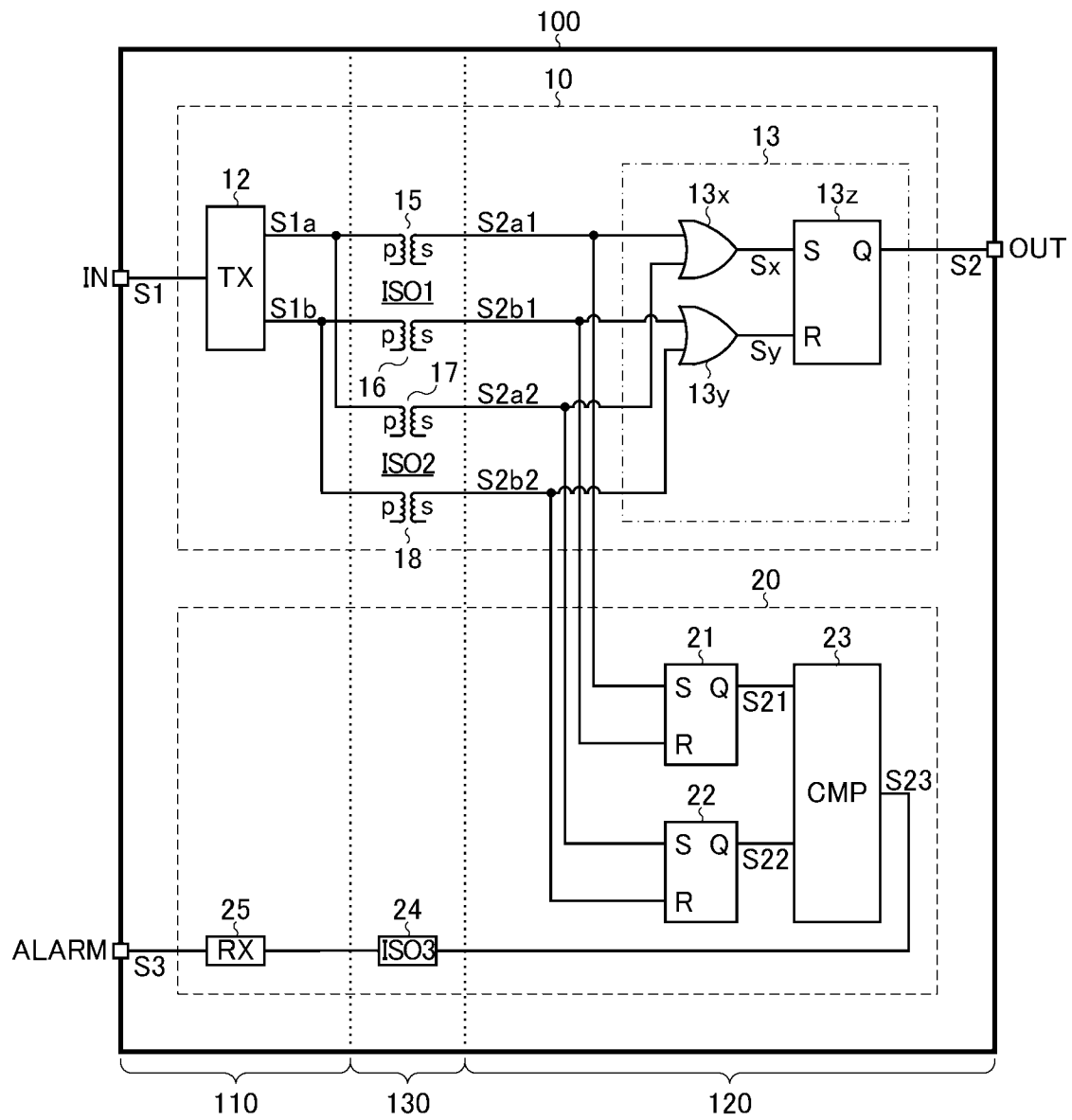
[図4]



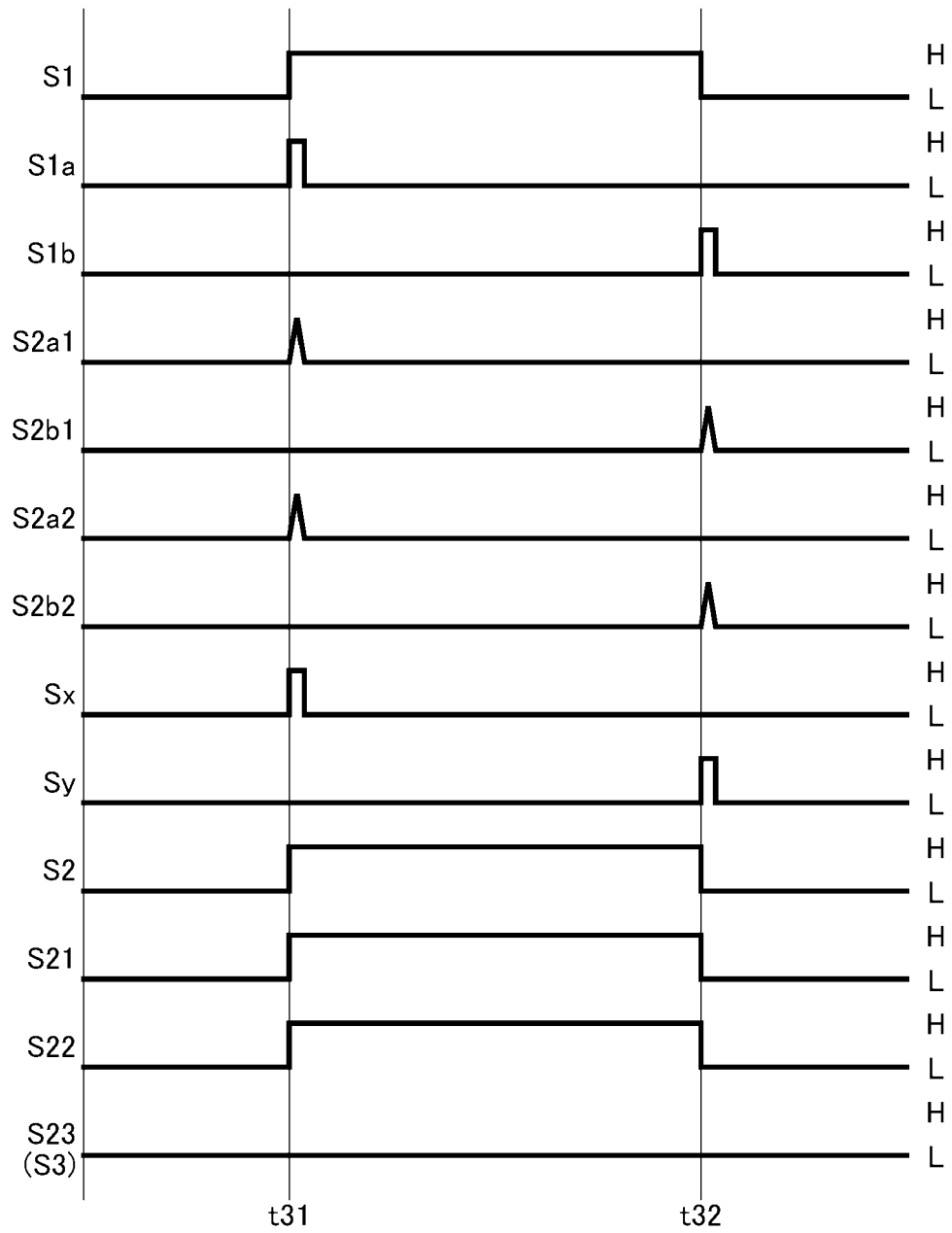
[図5]



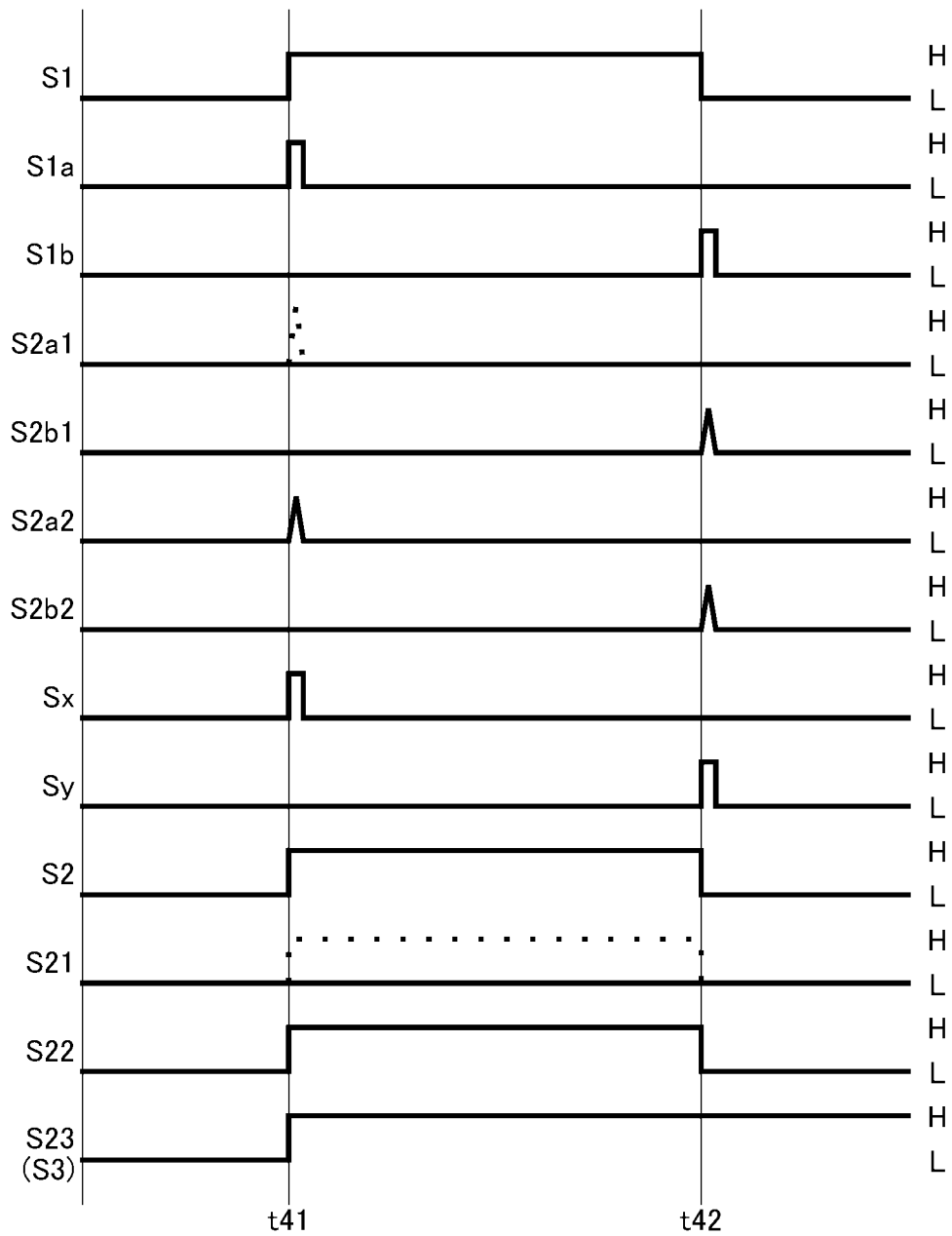
[図6]



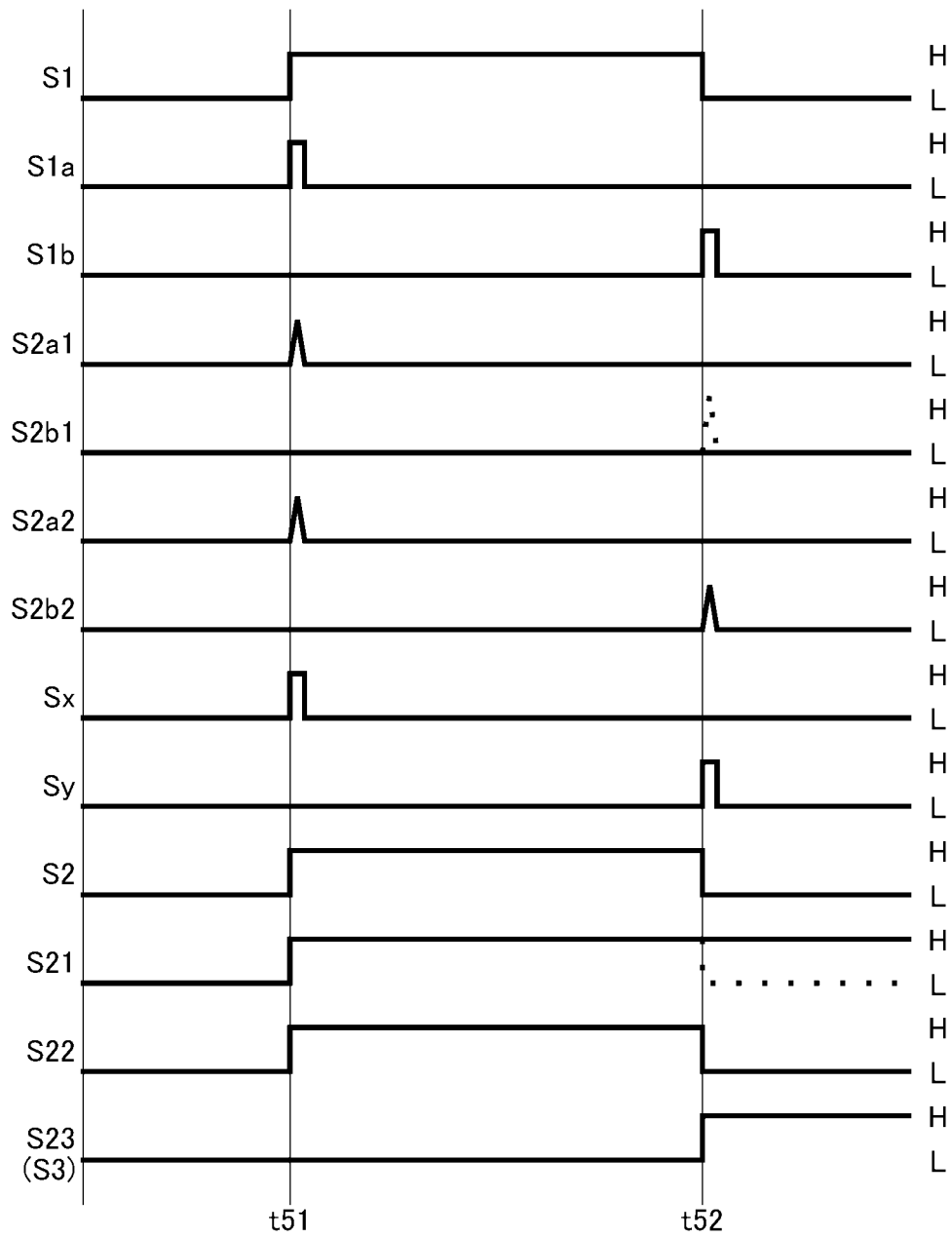
[図7]



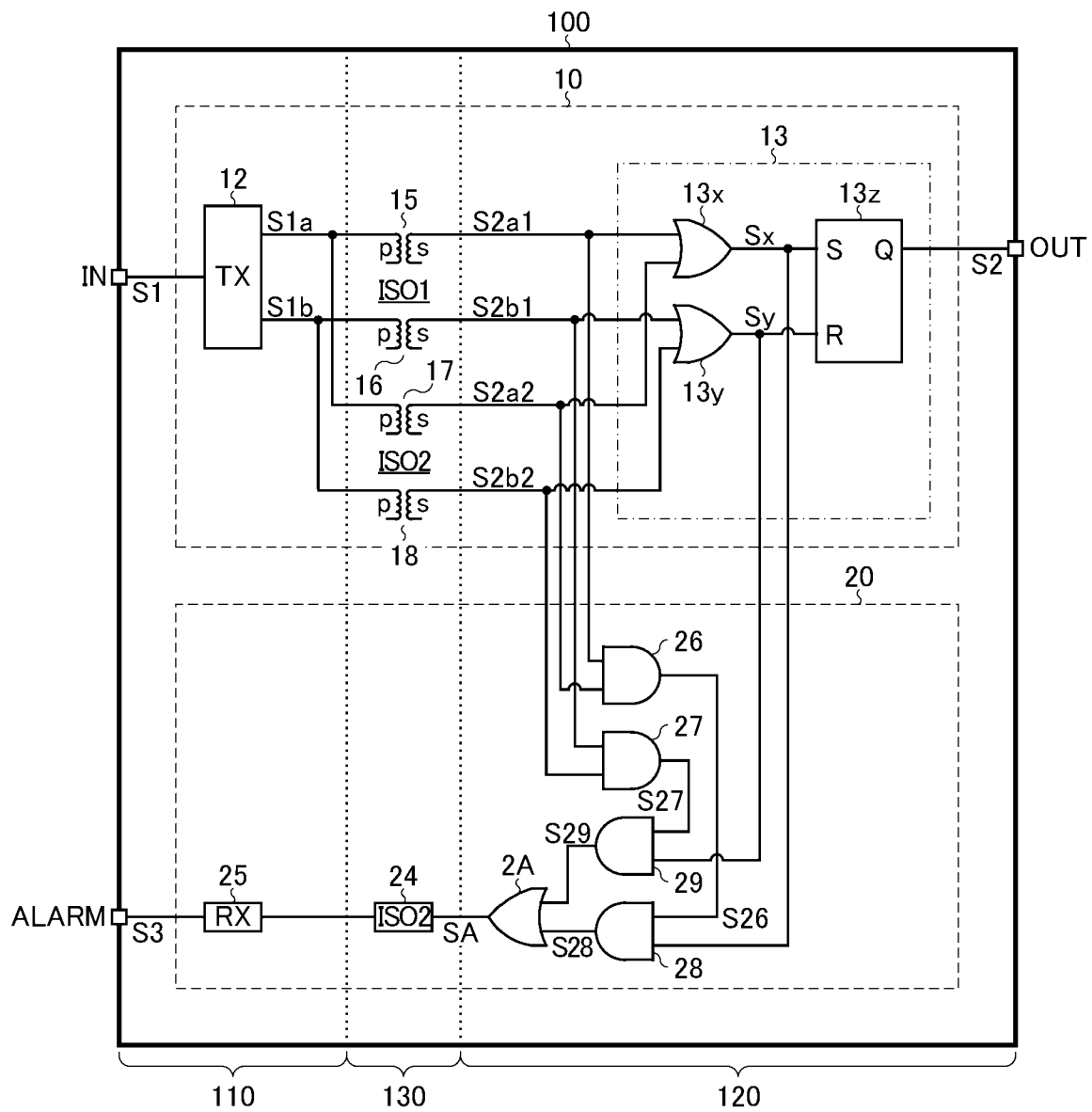
[図8]



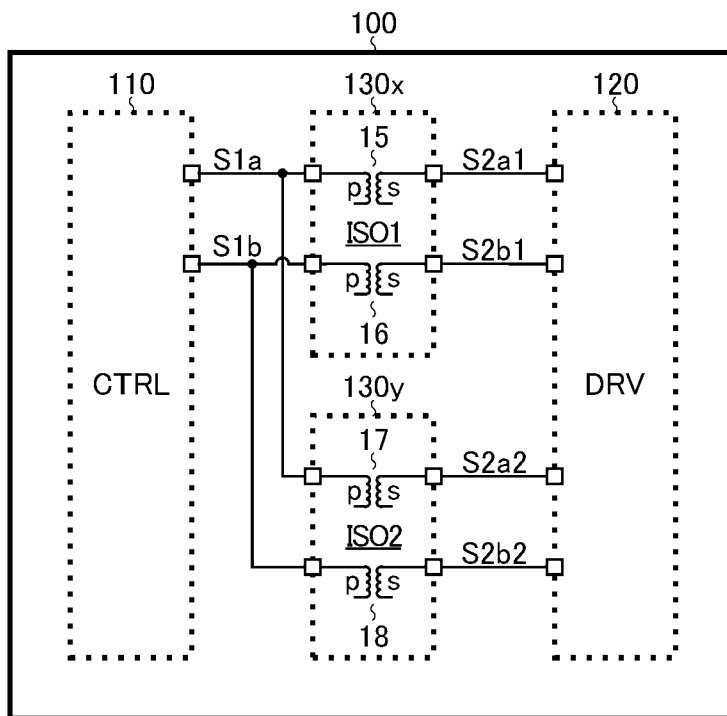
[図9]



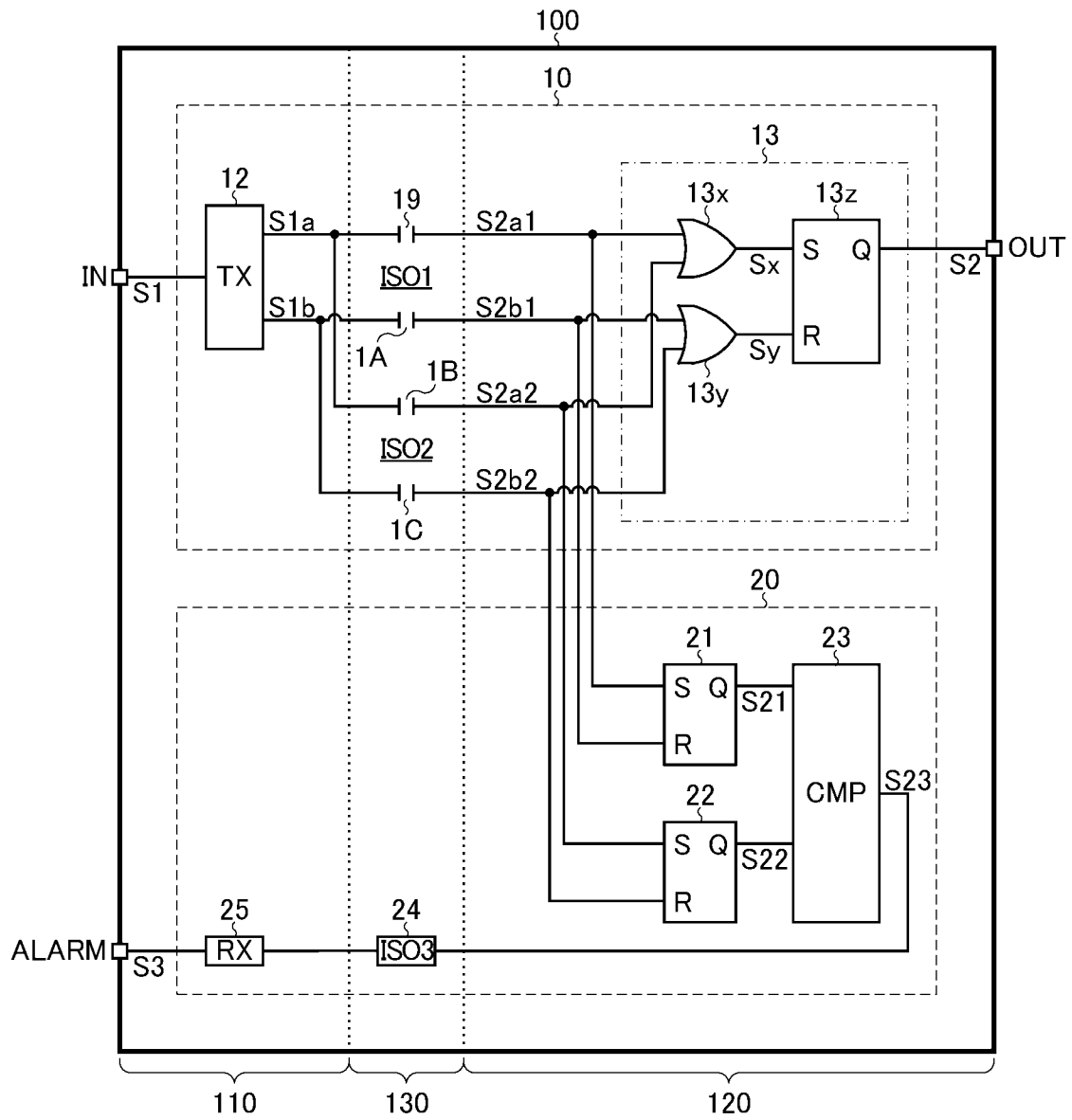
[図10]



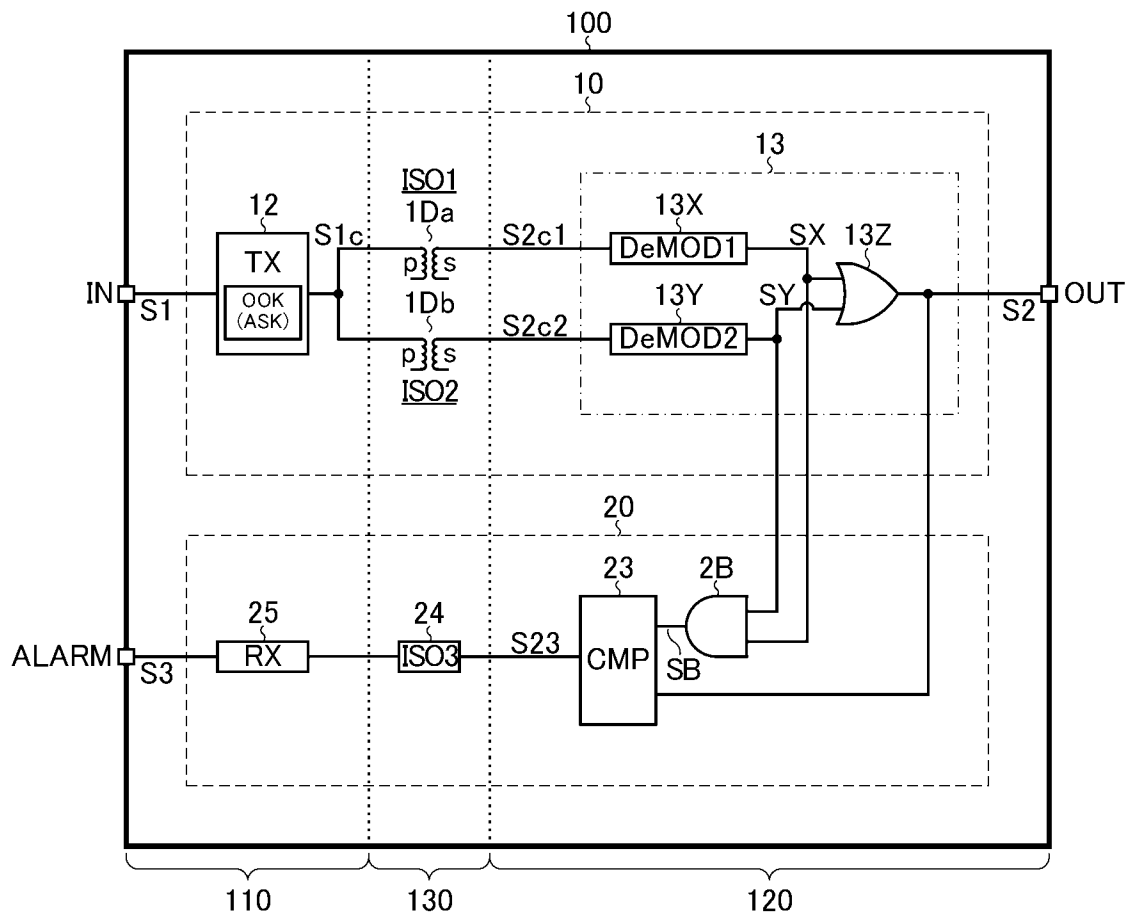
[図11]



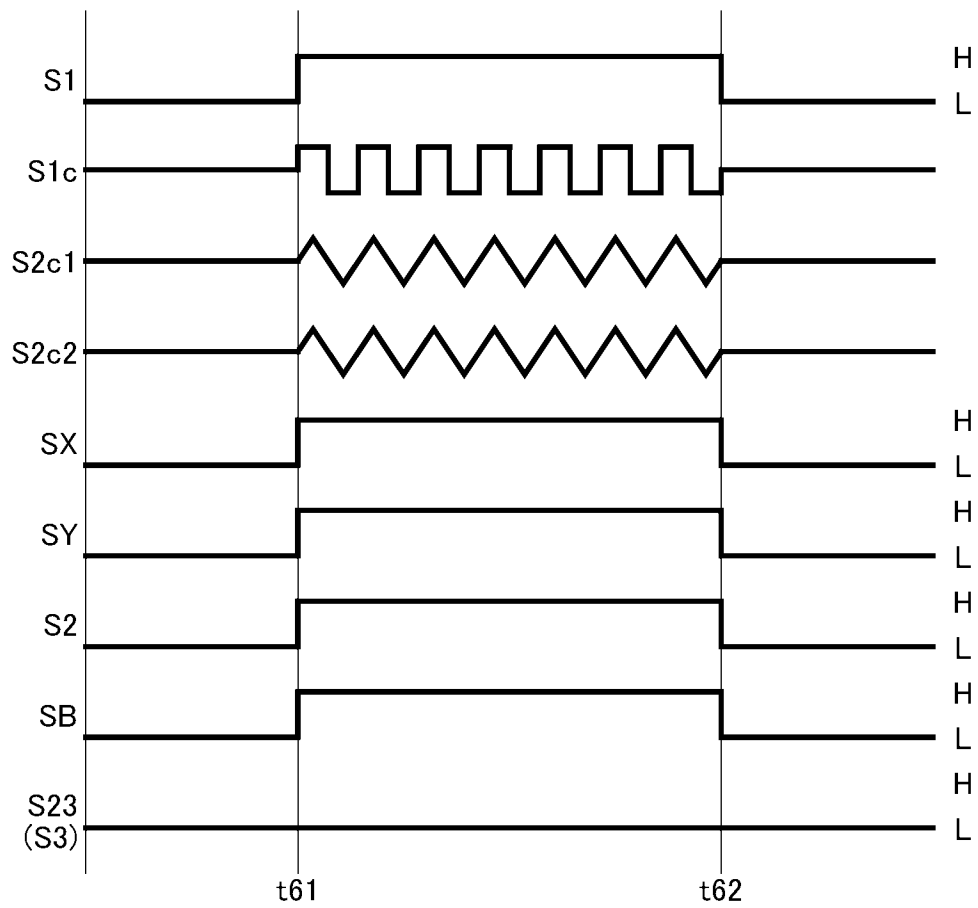
[図12]



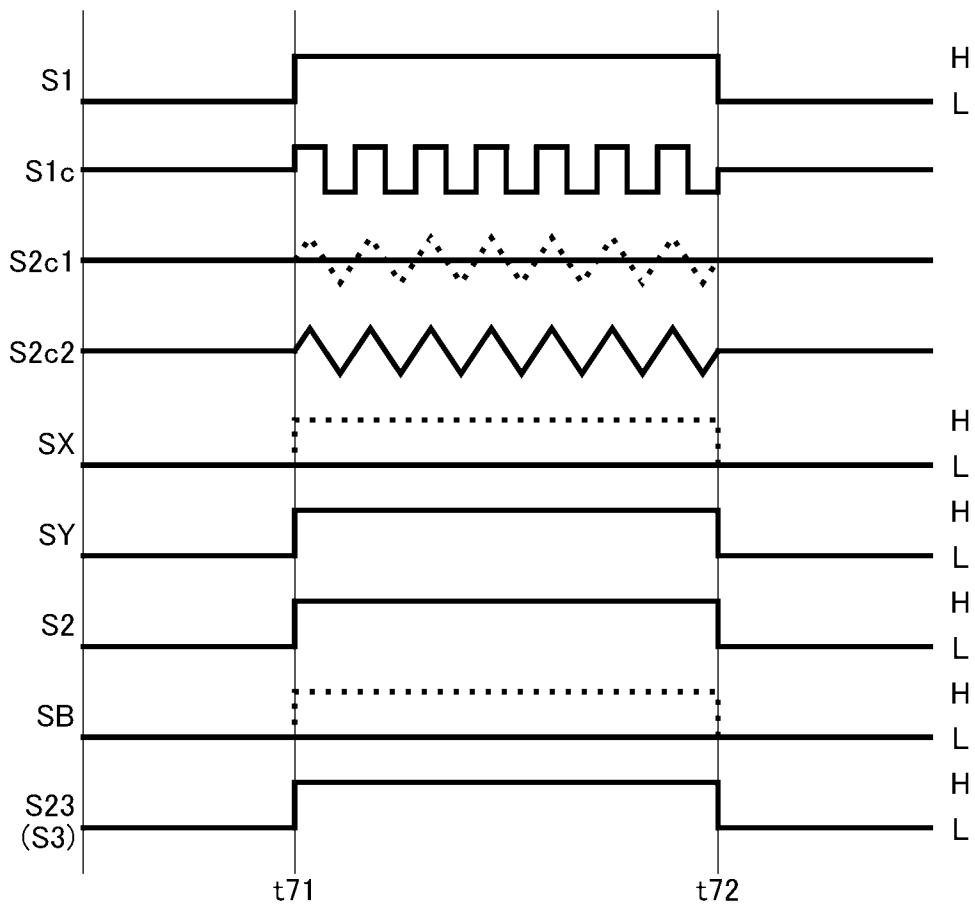
[図13]



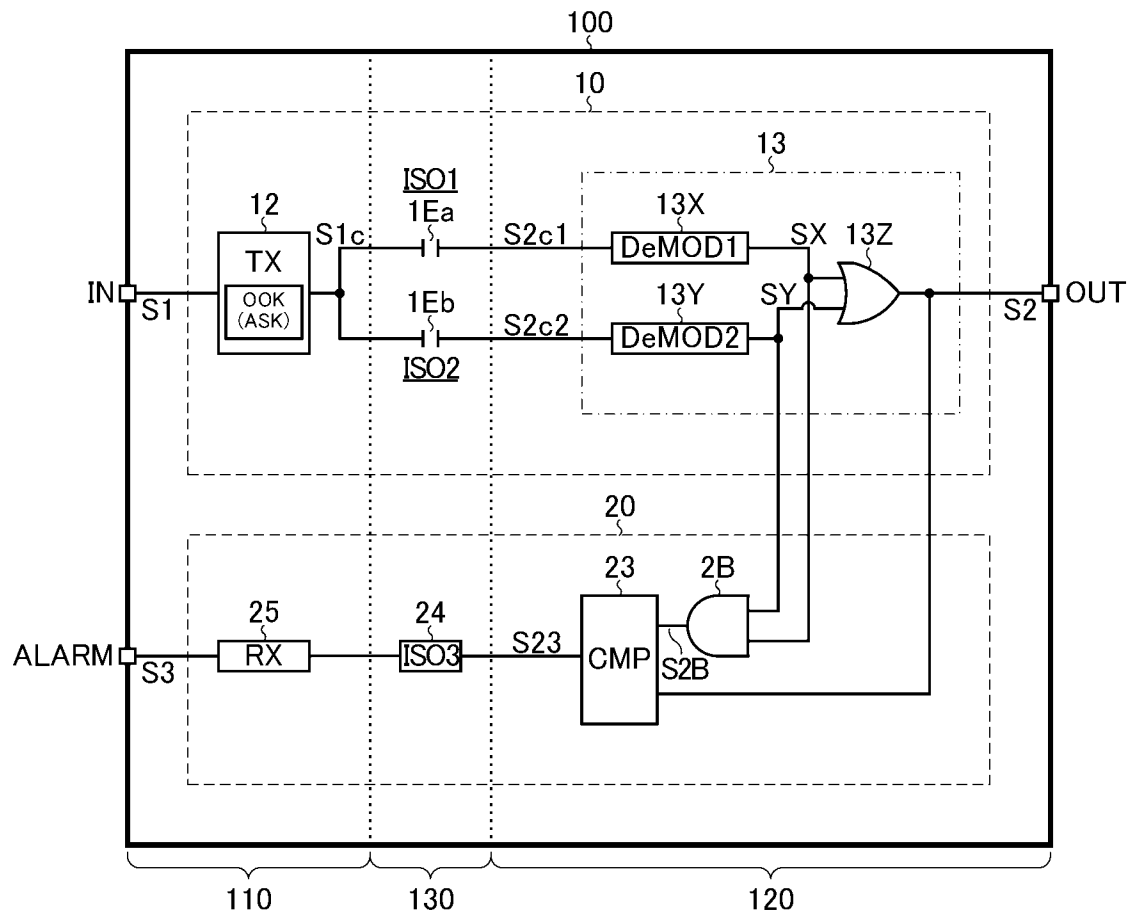
[図14]



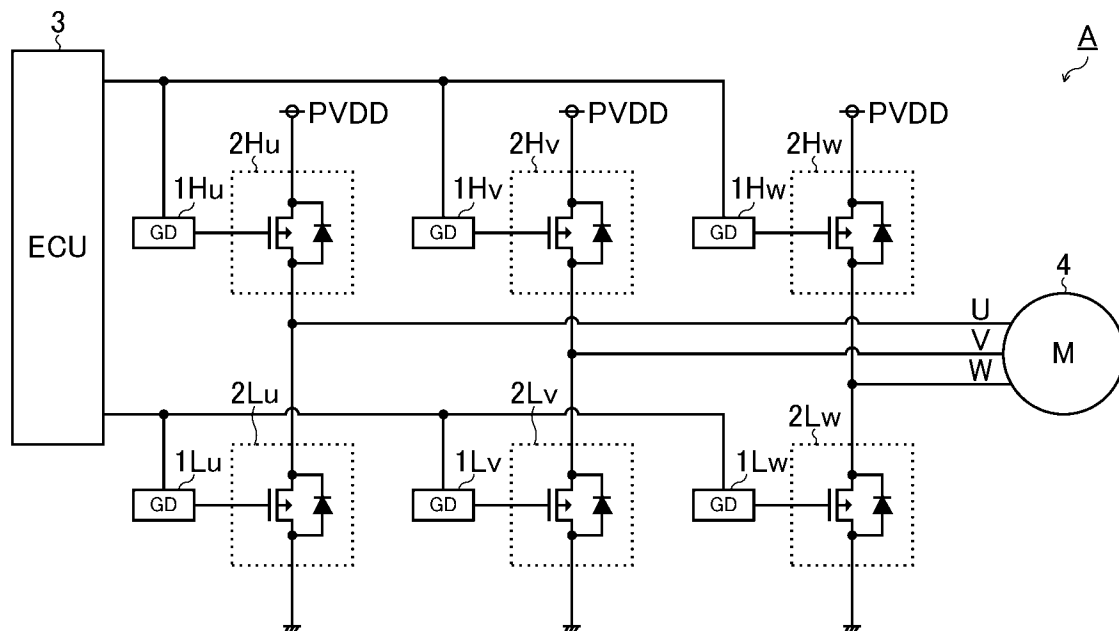
[図15]



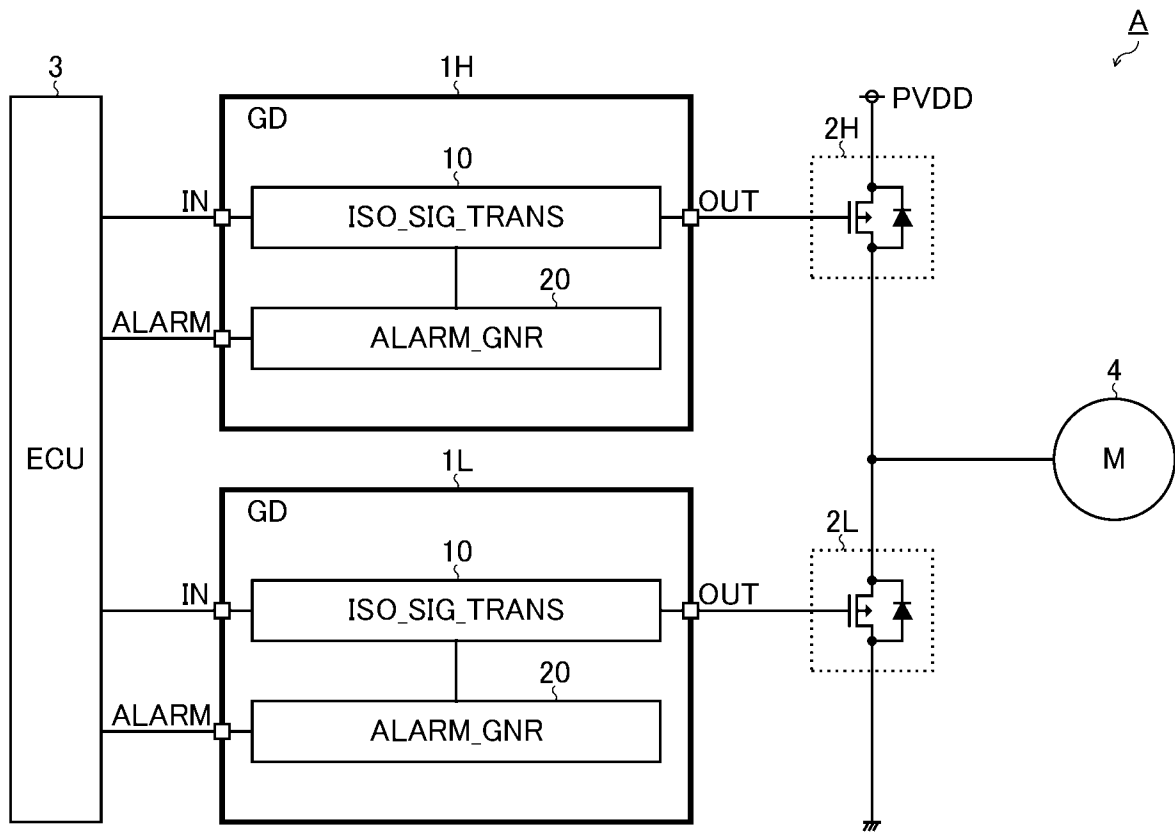
[図16]



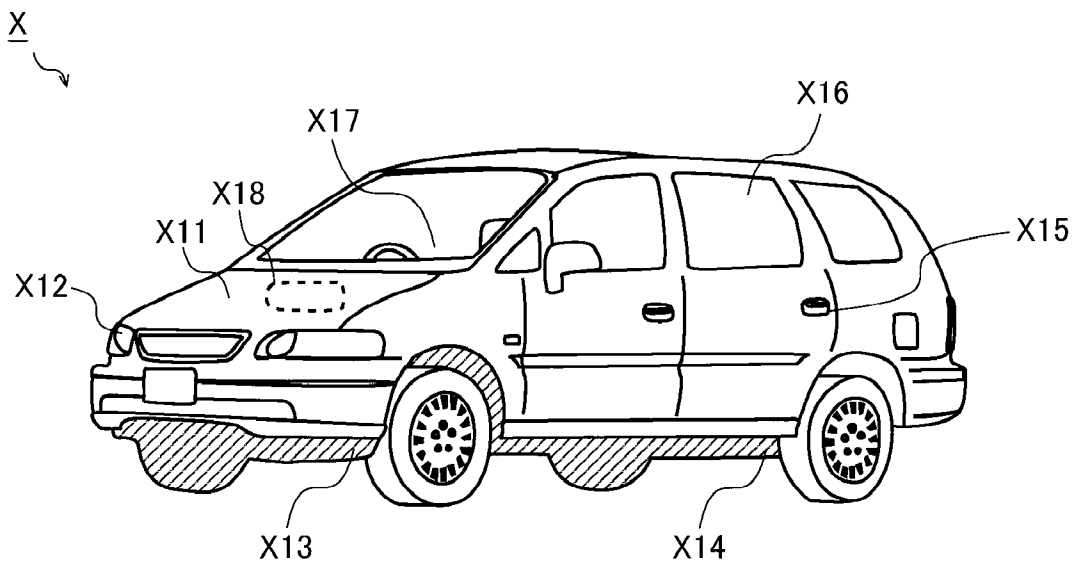
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/030759

A. CLASSIFICATION OF SUBJECT MATTER

H03K 17/691(2006.01)i; **H04L 27/02**(2006.01)i; **H04L 25/02**(2006.01)i; **H03K 19/0175**(2006.01)i; **H02M 1/08**(2006.01)i
 FI: H03K17/691; H04L25/02 303B; H03K19/0175 280; H02M1/08 301; H04L25/02 301D; H04L27/02 Z

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K17/691; H04L27/02; H04L25/02; H03K19/0175; H02M1/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2018-11108 A (MITSUBISHI ELECTRIC CORP) 18 January 2018 (2018-01-18) entire text, all drawings	1-14
A	JP 2015-15697 A (ROHM CO LTD) 22 January 2015 (2015-01-22) entire text, all drawings	1-14
A	JP 2009-94576 A (TOYOTA INDUSTRIES CORP) 30 April 2009 (2009-04-30) entire text, all drawings	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

25 October 2021

Date of mailing of the international search report

02 November 2021

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/030759

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2018-11108	A	18 January 2018	US	2018/0013419	A1	
				entire text, all drawings			
				DE	102017211494	A1	
				CN	107612532	A	
JP	2015-15697	A	22 January 2015	US	2014/0361810	A1	
				entire text, all drawings			
JP	2009-94576	A	30 April 2009	US	2009/0091413	A1	
				entire text, all drawings			

A. 発明の属する分野の分類（国際特許分類（IPC）） H03K 17/691(2006.01)i; H04L 27/02(2006.01)i; H04L 25/02(2006.01)i; H03K 19/0175(2006.01)i; H02M 1/08(2006.01)i FI: H03K17/691; H04L25/02 303B; H03K19/0175 280; H02M1/08 301; H04L25/02 301D; H04L27/02 Z		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H03K17/691; H04L27/02; H04L25/02; H03K19/0175; H02M1/08 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2018-11108 A（三菱電機株式会社）18.01.2018（2018-01-18） 全文全図	1-14
A	JP 2015-15697 A（ローム株式会社）22.01.2015（2015-01-22） 全文全図	1-14
A	JP 2009-94576 A（株式会社豊田自動織機）30.04.2009（2009-04-30） 全文全図	1-14
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 25.10.2021		国際調査報告の発送日 02.11.2021
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 工藤 一光 5W 9274 電話番号 03-3581-1101 内線 3576

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/030759

引用文献			公表日	パテントファミリー文献			公表日
JP	2018-11108	A	18.01.2018	US	2018/0013419	A1	
				全文全図			
				DE	102017211494	A1	
				CN	107612532	A	
JP	2015-15697	A	22.01.2015	US	2014/0361810	A1	
				全文全図			
JP	2009-94576	A	30.04.2009	US	2009/0091413	A1	
				全文全図			