



DEMANDE INTERNATIONALE PUBLIEE EN VERTU DU TRAITE DE COOPERATION EN MATIERE DE BREVETS (PCT)

(51) Classification internationale des brevets ⁶ : C23C 14/00, 14/58, 14/48	A1	(11) Numéro de publication internationale: WO 97/43461 (43) Date de publication internationale: 20 novembre 1997 (20.11.97)
(21) Numéro de la demande internationale: PCT/FR97/00842		(81) Etats désignés: JP, KR, US, brevet européen (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).
(22) Date de dépôt international: 13 mai 1997 (13.05.97)		
(30) Données relatives à la priorité: 96/06085 15 mai 1996 (15.05.96) FR		Publiée Avec rapport de recherche internationale.
(71) Déposant (<i>pour tous les Etats désignés sauf US</i>): COMMIS-SARIAT A L'ENERGIE ATOMIQUE [FR/FR]; 31/33, rue de la Fédération, F-75015 Paris (FR).		
(72) Inventeurs; et		
(75) Inventeurs/Déposants (<i>US seulement</i>): BRUEL, Michel [FR/FR]; Presvert No. 9, F-38113 Veurey (FR). ASPAR, Bernard [FR/FR]; 110, lotissement du Hameau des Ayes, F-38140 Rives (FR).		
(74) Mandataire: BREVATOME; 25, rue de Ponthieu, F-75008 Paris (FR).		

(54) Title: METHOD FOR MAKING A THIN FILM OF SOLID MATERIAL, AND USES THEREOF

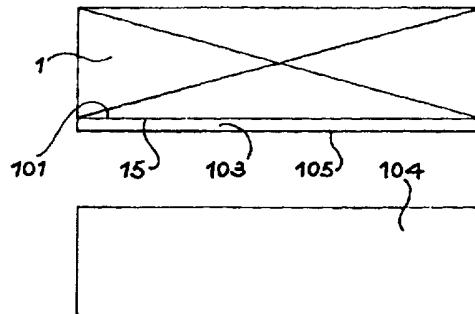
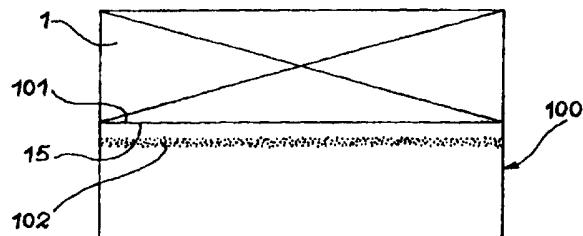
(54) Titre: PROCEDE DE REALISATION D'UN FILM MINCE DE MATERIAU SOLIDE ET APPLICATIONS DE CE PROCEDE

(57) Abstract

A method for making a thin film of optionally crystalline solid material selected from a dielectric material, a conductive material, a semi-insulating material and an unordered semiconductor material. The method comprises an ion implantation step wherein a substrate of the solid material is bombarded with ions selected from rare gas and hydrogen gas ions in order to form a layer of microcavities in the body of the substrate at a depth adjacent to the average ion penetration depth, and thus divide the substrate into two areas; and a heat treatment step wherein the microcavity layer is heated to a temperature high enough to cause separation of the two areas of the substrate either naturally or by means of an applied stress. The method is useful for producing a ferroelectric capacitor storage.

(57) Abrégé

L'invention concerne un procédé de réalisation d'un film mince de matériau solide, cristallin ou non, choisi parmi un matériau diélectrique, un matériau conducteur, un matériau semi-isolant, un matériau semiconducteur non ordonné. Le procédé consiste à soumettre un substrat dudit matériau solide aux étapes suivantes: une étape d'implantation ionique au cours de laquelle une face du substrat est bombardée par des ions choisis parmi les ions de gaz rares et de gaz hydrogène, afin de créer, dans le volume du substrat et à un profondeur voisine de la profondeur moyenne de pénétration des ions, une couche de microcavités séparant le substrat en deux régions, une étape de traitement thermique destinée à porter la couche de microcavités à une température suffisante pour provoquer une séparation entre les deux régions du substrat soit naturellement, soit avec l'aide d'une contrainte appliquée. Application à la réalisation de mémoires à condensateurs ferroélectriques.



UNIQUEMENT A TITRE D'INFORMATION

Codes utilisés pour identifier les Etats parties au PCT, sur les pages de couverture des brochures publiant des demandes internationales en vertu du PCT.

AL	Albanie	ES	Espagne	LS	Lesotho	SI	Slovénie
AM	Arménie	FI	Finlande	LT	Lituanie	SK	Slovaquie
AT	Autriche	FR	France	LU	Luxembourg	SN	Sénégal
AU	Australie	GA	Gabon	LV	Lettonie	SZ	Swaziland
AZ	Azerbaïdjan	GB	Royaume-Uni	MC	Monaco	TD	Tchad
BA	Bosnie-Herzégovine	GE	Géorgie	MD	République de Moldova	TG	Togo
BB	Barbade	GH	Ghana	MG	Madagascar	TJ	Tadjikistan
BE	Belgique	GN	Guinée	MK	Ex-République yougoslave de Macédoine	TM	Turkménistan
BF	Burkina Faso	GR	Grèce	ML	Mali	TR	Turquie
BG	Bulgarie	HU	Hongrie	MN	Mongolie	TT	Trinité-et-Tobago
BJ	Bénin	IE	Irlande	MR	Mauritanie	UA	Ukraine
BR	Brésil	IL	Israël	MW	Malawi	UG	Ouganda
BY	Bélarus	IS	Islande	MX	Mexique	US	Etats-Unis d'Amérique
CA	Canada	IT	Italie	NE	Niger	UZ	Ouzbékistan
CF	République centrafricaine	JP	Japon	NL	Pays-Bas	VN	Viet Nam
CG	Congo	KE	Kenya	NO	Norvège	YU	Yougoslavie
CH	Suisse	KG	Kirghizistan	NZ	Nouvelle-Zélande	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	République populaire démocratique de Corée	PL	Pologne		
CM	Cameroun	KR	République de Corée	PT	Portugal		
CN	Chine	KZ	Kazakstan	RO	Roumanie		
CU	Cuba	LC	Sainte-Lucie	RU	Fédération de Russie		
CZ	République tchèque	LI	Liechtenstein	SD	Soudan		
DE	Allemagne	LK	Sri Lanka	SE	Suède		
DK	Danemark	LR	Libéria	SG	Singapour		
EE	Estonie						

**PROCEDE DE REALISATION D'UN FILM MINCE
DE MATERIAU SOLIDE ET APPLICATIONS DE CE PROCEDE**

La présente invention concerne un procédé de réalisation d'un film mince de matériau solide, 5 ce matériau pouvant être un diélectrique, un conducteur ou un semi-isolant. Il peut être cristallin ou non. Il peut s'agir d'un semiconducteur amorphe ou polycristallin dont les plans cristallographiques sont d'orientation quelconque. Ce matériau peut posséder 10 des propriétés ferroélectriques, piézoélectriques, magnétiques, électro-optiques, etc.

Une application particulièrement intéressante du procédé selon l'invention concerne la réalisation de mémoires à condensateurs ferroélectriques.

On connaît de nombreux procédés de réalisation 15 de films minces de matériau solide. Ces procédés dépendent de la nature du matériau et de l'épaisseur du film désiré. On peut ainsi déposer des films minces d'un matériau solide sur la surface d'une pièce par projection, pulvérisation, électrodéposition, etc. 20 On peut aussi obtenir un film mince en amincissant une plaquette du matériau désiré par abrasion mécanochimique ou chimique, le film mince obtenu étant ensuite collé ou fixé sur une pièce servant de support.

Généralement, la fixation d'un film mince 25 sur la surface d'une pièce est destinée à modifier superficiellement les propriétés de la pièce.

Dans le domaine des semiconducteurs, on est aussi quelquefois amené à réaliser des films minces semiconducteurs, par exemple pour fabriquer des 30 substrats dits "Silicium Sur Isolant". Différentes méthodes de réalisation de films minces semiconducteurs ont été développées. L'une des méthodes les plus récentes est basée sur le fait que l'implantation d'ions d'un gaz rare ou d'hydrogène dans un matériau

semiconducteur induit la formation de zones fragilisées à une profondeur voisine de la profondeur moyenne de pénétration des ions. Le document FR-A-2 681 472 divulgue un procédé qui utilise cette propriété pour 5 obtenir un film mince de matériau semiconducteur. Ce procédé consiste à soumettre une plaquette du matériau semiconducteur désiré et comportant une face plane aux étapes suivantes :

- une première étape d'implantation par 10 bombardement de la face plane de la plaquette au moyen d'ions créant, dans le volume de la plaquette et à une profondeur voisine de la profondeur de pénétration des ions, une couche de "microbulle gazeuse" séparant la plaquette en une région inférieure constituant la 15 masse du substrat et une région supérieure constituant le film mince, les ions étant choisis parmi les ions de gaz rares ou de gaz hydrogène ;

- une deuxième étape de mise en contact intime de la face plane de la plaquette avec un support 20 constitué au moins d'une couche de matériau rigide. Ce contact intime pouvant être réalisé par exemple à l'aide d'une substance adhésive ou par l'effet d'une préparation préalable des surfaces et éventuellement d'un traitement thermique ou/et électrostatique pour 25 favoriser les liaisons interatomiques entre le support et la plaquette ;

- une troisième étape de traitement thermique de l'ensemble plaquette et support à une température supérieure à la température durant laquelle 30 l'implantation a été effectuée et suffisante pour créer une séparation entre le film mince et la masse du substrat. Cette température est supérieure ou égale à environ 400°C pour le silicium.

Cette implantation est apte à créer une couche de microbulles gazeuses qui aboutira en fin de traitement thermique à une zone de fracture. Cette couche de microbulles créée ainsi dans le volume de la 5 plaquette, à une profondeur voisine de la profondeur moyenne de pénétration des ions, délimite dans le volume de la plaquette deux régions séparées par cette couche : une région destinée à constituer le film mince et une région formant le reste du substrat. Au cours de 10 la troisième étape, le traitement thermique est réalisé à une température suffisante pour créer, par effet de réarrangement cristallin dans le matériau semiconducteur tel que par exemple par effet de croissance des microcavités et/ou par effet de pression 15 des microbulles, la zone de fracture et la séparation entre les deux régions.

Suivant les conditions d'implantation, après implantation d'un gaz comme par exemple l'hydrogène, des cavités ou microbulles sont observables ou non en microscopie électronique à transmission. Dans le cas du silicium, on peut avoir des microcavités dont la taille peut varier de quelques nm à quelques centaines de nm. Ainsi, en particulier lorsque la température 20 d'implantation est faible, ces cavités ne sont observables qu'au cours de l'étape de traitement thermique, étape au cours de laquelle on réalise alors une nucléation pour permettre d'aboutir en fin de 25 traitement thermique à la fracture entre le film mince et le reste du substrat.

Jusqu'à présent on pensait que le procédé 30 divulgué par le document FR-A-2 681 472 ne pouvait

s'appliquer qu'à la réalisation d'un film mince à partir d'un substrat de matériau semiconducteur. Dans ce document, on propose l'explication suivante aux différents phénomènes constatés par l'expérience. Tout 5 d'abord, la première étape d'implantation ionique est menée en présentant à un faisceau d'ions une face plane d'une plaquette de matériau semiconducteur, le plan de cette face plane étant soit sensiblement parallèle à un plan cristallographique principal dans le cas 10 où le matériau semiconducteur est parfaitement monocristallin, soit faiblement incliné par rapport à un plan cristallographique principal de mêmes indices pour tous les grains dans le cas où le matériau est polycristallin. On crée ainsi dans le volume de la 15 plaquette, à une profondeur voisine de la profondeur moyenne de pénétration des ions, une couche de "microbulles gazeuses" correspondant à des zones de fragilisation et délimitant, dans le volume de la plaquette deux régions séparées par cette couche : 20 une région destinée à constituer le film mince et une région formant le reste du substrat. Par l'expression "microbulles gazeuses" on entend toute cavité ou microcavité générée par l'implantation d'ions de gaz hydrogène ou de gaz rares dans le matériau. Les cavités 25 peuvent se présenter sous forme très aplatie, c'est-à-dire de faible hauteur, par exemple de l'ordre de quelques distances inter-atomiques, aussi bien que sous forme sensiblement sphérique ou sous tout autre forme différente des deux formes précédentes. Ces 30 cavités peuvent ou non contenir une phase gazeuse libre et/ou des atomes de gaz issus des ions implantés fixés sur des atomes du matériau formant les parois des cavités. Ces cavités sont généralement appelées en terminologie anglo-saxonne "platelets", "microblisters" 35 ou même "bubbles". Au cours de la troisième étape,

le traitement thermique est réalisé à une température suffisante (pour la durée du traitement appliqué) pour créer la séparation entre les deux régions. Le couple temps et température du traitement thermique dépend 5 de la dose d'ions implantés.

Le procédé décrit dans le document FR-A-2 681 472 se rapporte à la réalisation d'un film mince à partir d'un substrat en matériau semiconducteur de structure cristalline. Le déroulement des différentes 10 étapes du procédé a été expliqué comme résultant de l'interaction entre des ions implantés et la maille cristalline du matériau semiconducteur.

Cependant, les inventeurs de la présente invention ont eu la surprise de constater que ce procédé 15 pouvait s'appliquer à tous les types de matériaux solides, cristallins ou non. Il est possible d'appliquer ce procédé à des matériaux diélectriques, conducteurs, semi-isolants, ainsi qu'à des matériaux semiconducteurs amorphes et même aux semiconducteurs polycristallins 20 dont les grains n'ont pas de plans cristallographiques principaux sensiblement parallèles à la face plane de la plaquette. Ces derniers, ainsi que les semiconducteurs amorphes seront désignés dans la suite 25 de la description par l'expression semiconducteurs non ordonnés. En outre, ce procédé ne modifie pas fondamentalement les propriétés du matériau auquel il s'applique.

Les inventeurs de la présente invention ont eu la surprise de constater que l'implantation d'ions 30 de gaz hydrogène ou de gaz rares peut aussi provoquer la formation de microcavités dans des matériaux solides autres qu'un matériau semiconducteur cristallin, et qu'un traitement thermique subséquent peut provoquer la séparation, au niveau des microcavités, de la masse 35 du matériau en deux parties. En effet, le traitement thermique conduit, quel que soit le type de matériau solide, à la coalescence des microcavités qui amènent

une fragilisation de la structure au niveau de la couche de microcavités. Cette fragilisation permet la séparation du matériau sous l'effet de contraintes internes et/ou de pression dans les microcavités, cette 5 séparation pouvant être naturelle ou assistée par application de contraintes externes.

On entend par couche de microcavités une zone contenant des microcavités pouvant être situées à différentes profondeurs et pouvant être adjacentes 10 ou non entre elles.

L'invention a donc pour objet un procédé de réalisation d'un film mince de matériau solide, cristallin ou non, choisi parmi un matériau diélectrique, un matériau conducteur, un matériau 15 semi-isolant, un matériau semiconducteur non ordonné, caractérisé en ce qu'il consiste à soumettre un substrat dudit matériau solide aux étapes suivantes :

- une étape d'implantation ionique au cours de laquelle une face du substrat est bombardée par 20 des ions choisis parmi les ions de gaz rares et de gaz hydrogène, afin de créer, dans le volume du substrat et à une profondeur voisine de la profondeur moyenne de pénétration des ions, une couche de microcavités séparant le substrat en deux régions,

25 - une étape de traitement thermique destinée à porter la couche de microcavités à une température suffisante pour provoquer une séparation entre les deux régions du substrat soit naturellement, soit avec l'aide d'une contrainte appliquée.

30 Il peut être prévu, entre l'étape d'implantation ionique et l'étape de traitement thermique, une étape de fixation de ladite face du substrat sur un support. Cette étape peut être nécessaire au cas où la couche mince n'est pas 35 suffisamment rigide par elle-même. Elle peut être

désirée puisque, généralement, la couche mince est destinée à être placée sur un support. Dans ce cas, le support doit pouvoir supporter l'étape de traitement thermique finale.

5 La fixation de ladite face du substrat sur le support peut se faire au moyen d'une substance adhésive ou au moyen d'un traitement favorisant les liaisons interatomiques.

10 Ce procédé selon l'invention s'applique notamment à l'obtention d'un film mince de matériau ferroélectrique, à partir d'un substrat en matériau ferroélectrique, et à sa fixation sur un support.

15 Avantageusement, le support étant en matériau semiconducteur, au moins un circuit de commande électronique est élaboré sur une face de ce support, le film mince de matériau ferroélectrique est fixé sur le support de façon à servir de diélectrique à une capacité mémoire commandée par ledit circuit de commande électronique pour constituer ainsi un point 20 mémoire.

De préférence, le circuit de commande électronique est du type à transistor MOS.

25 Le procédé selon l'invention peut aussi être appliqué pour obtenir un film mince de saphir sur un support, un film mince de métal résistant à la corrosion sur un support ou un film mince de matériau magnétique sur un support.

30 L'invention sera mieux comprise et d'autres avantages et particularités apparaîtront à la lecture de la description qui va suivre, donnée à titre d'exemple non limitatif, accompagnée des dessins annexés parmi lesquels :

35 - la figure 1 est une vue partielle en coupe transversale d'un circuit intégré réalisé sur une face d'un substrat semiconducteur,

- la figure 2 illustre l'étape d'implantation ionique effectuée au travers d'une face d'un substrat en matériau ferroélectrique, selon la présente invention,

5 - la figure 3 illustre l'étape de fixation selon la présente invention, consistant à faire adhérer la face du substrat semi-conducteur où le circuit intégré a été réalisé sur la face du substrat en matériau ferroélectrique ayant été bombardée par les ions,

10 - la figure 4 illustre l'étape du procédé selon l'invention conduisant à la séparation du film mince du reste du substrat en matériau ferroélectrique,

15 - la figure 5 est une vue partielle en coupe d'un point mémoire à condensateur ferroélectrique réalisé selon la présente invention.

Le procédé selon l'invention s'applique aux matériaux solides, cristallins ou non, suivants :

20 - les matériaux isolants ou diélectriques,
- les matériaux conducteurs,
- les matériaux semi-conducteurs non ordonnés,
- les matériaux semi-isolants, principalement ceux dont la résistivité à température ambiante est supérieure à environ $10^7 \Omega \cdot \text{cm}$,
- les métaux monocristallins et les supraconducteurs de façon générale.

25 Il est ainsi possible selon l'invention de réaliser des films minces de quartz monocristallin à partir de quartz monocristallin massif. On peut également obtenir des films minces de matériaux magnétiques, piézoélectriques, ferroélectriques, pyroélectriques, des matériaux présentant des propriétés d'optique non linéaire ou des effets électro-optiques, acousto-optiques.

30 On va décrire maintenant un exemple particulier : la réalisation de mémoires à

condensateurs ferroélectriques sur un circuit intégré.

Le circuit électronique représenté en coupe à la figure 1 a été réalisé selon les techniques actuelles de la micro-électronique. On a mis en oeuvre 5 la technique dite "plug", la technique de planarisation mécanochimique des oxydes et la technique dite "Damascene" permettant de réaliser des connexions enterrées dans un oxyde mais affleurant à la surface de celui-ci.

10 Le circuit a été élaboré sur une face 2 d'un substrat 1 en silicium de type P. A partir de la face 2 on a réalisé des caissons, seuls les caissons 31, 32 et 33 de type N⁺ étant représentés sur cette figure, et on a fait croître de l'oxyde de champ pour obtenir 15 des zones d'isolation 41 et 42 à gauche du caisson 31 et à droite du caisson 33. Les caissons 31 et 33 sont destinés à constituer les drains de deux transistors de type MOS, le caisson 32 constituant leur source commune. Sur la face 2, des lignes de mots 20 51 et 52 en silicium polycristallin ont été déposées, avec interposition de couches d'oxyde mince 61 et 62. Les lignes de mots 51 et 52 ont été recouvertes de couches de matériau isolant 65 et 66. Ce matériau isolant recouvre aussi les zones 41 et 42 sous forme 25 de couches 63 et 64. Une ligne de bits 8 en aluminium assure le contact électrique avec la source 32. Une couche d'oxyde 7 a été déposée pour recouvrir l'ensemble des éléments décrits précédemment. Dans la couche d'oxyde 7 sont déposées des électrodes affleurantes 30 91 et 92 en platine et pourvues de sous-couches barrière en TiN. Les électrodes 91 et 92 sont connectées par des "plugs" 11 et 12 aux drains 31 et 33 des transistors. Elles sont enterrées, le circuit présentant alors une face plane externe 15.

35 On va maintenant décrire la réalisation d'un film mince en matériau ferroélectrique selon le procédé

de la présente invention, ce film mince étant destiné à former, le diélectrique de condensateurs.

La figure 2 représente, vu latéralement, un substrat 100 en matériau ferroélectrique, par exemple en PbZrTiO₃ (PZT). La face plane 101 du substrat 100 est bombardée par des ions, par exemple des ions hydrogène d'énergie 200 keV et selon une dose égale à 10¹⁷ cm⁻². Le bombardement ionique est figuré par des flèches sur la figure 2. Les ions implantés induisent des microcavités qui se répartissent dans une couche 102 au voisinage d'un plan parallèle à la face plane 101, ce plan étant situé à une distance de la face plane 101 correspondant à la profondeur moyenne de pénétration des ions. La couche 102 de matériau implanté à une épaisseur très faible, de l'ordre de quelques dizaines de nm, par exemple de 50 à 100 nm. Elle sépare le substrat 100 en deux régions : une première région 103, située du côté de la face plane 101 et destinée à former le film mince, et une seconde région 104 formant le reste du substrat. L'épaisseur de la région 103 est d'environ 800 nm. La couche 102 est formée d'une couche de microcavités.

La face plane 101 du substrat en matériau ferroélectrique 100 et la face plane 15 du circuit électronique réalisé sur le substrat semiconducteur 1 sont traitées par exemple par voie chimique de façon à les rendre adhérentes entre elles par simple mise en contact. La figure 3 représente les deux substrats 100 et 1 associés, la face plane 15 du substrat semiconducteur 1 adhérant à la face plane 101 du substrat 100 en matériau ferroélectrique.

L'ensemble est alors traité thermiquement à environ 500°C, ce qui a pour conséquence d'induire une séparation des deux régions 103 et 104 du substrat 100 en matériau ferroélectrique au niveau de la couche 102 comme le montre la figure 4. On obtient un substrat

semiconducteur pourvu d'un circuit électronique auquel est fixé un film mince en matériau ferroélectrique.

La face externe 105 du film mince 103 est éventuellement polie finement.

5 On obtient le dispositif représenté à la figure 5 où un point mémoire à deux condensateurs est constitué par le dépôt sur la face plane 105 du film mince 103 d'une électrode commune 16.

10 Une encapsulation finale peut être ajoutée pour protéger l'ensemble du circuit.

Un tel film mince ferroélectrique peut également être utilisé pour constituer une couche de matériau ferroélectrique déposée directement sur le silicium pour réaliser des transistors MOS où la grille 15 de commande est remplacée par cette couche ferroélectrique dont l'état de polarisation détermine l'état bloqué ou passant du transistor.

L'application du procédé selon l'invention aux matériaux diélectriques permet notamment de réaliser 20 des couches anti-usure en saphir (β -alumine) sur des supports en verre ou en silice. Une telle couche mince d'alumine permet de protéger le verre ou la silice servant de support par exemple à des composants optiques 25 de l'usure et des rayures. Une implantation d'ions hydrogène d'environ 8.10^{16} atomes/cm² et de 110 keV d'énergie permet d'obtenir une couche mince ou saphir d'environ 1 μm d'épaisseur. Cette faible épaisseur est compatible avec une mise en forme ultérieure éventuelle du verre ou de la silice servant de support 30 pour réaliser des optiques par exemple.

Le procédé selon l'invention s'applique aussi aux matériaux métalliques. Il permet de réaliser des couches anti-corrosion et des barrières de diffusion. La possibilité de réaliser des couches monocristallines 35 métalliques au lieu de couches polycristallines apporte un avantage significatif en termes d'efficacité comme

barrière de diffusion aux agressions chimiques et à la corrosion en particulier. En effet, l'existence de phénomènes de diffusions importantes aux joints de grains, dans les matériaux polycristallins, limite 5 l'efficacité des couches minces réalisées en ces matériaux. A titre d'exemple, on peut citer le dépôt d'un film mince de niobium monocristallin de 500 nm d'épaisseur sur un substrat d'acier pour la réalisation d'objets devant résister à des températures élevées 10 en milieu corrosif. Pour obtenir ce film mince, on peut mettre en oeuvre une implantation d'ions H⁺ d'environ 2.10¹⁷ atomes/cm² à 200 keV d'énergie.

Un autre exemple d'application concerne la réalisation de mémoires utilisant, pour le stockage 15 de l'information, des domaines magnétiques (bulles) et les parois de domaines magnétiques (parois de Bloch). Pour cela, on peut partir d'un substrat massif de grenat non magnétique sur lequel on a fait croître par épitaxie une couche de grenat ferrimagnétique. Le procédé selon 20 l'invention permet de reporter une couche mince de matériau en grenat ferrimagnétique sur un substrat en silicium servant de support et comportant des circuits intégrés. Ces circuits intégrés combinent des dispositifs électroniques, logiques et analogiques, 25 des microbobinages intégrés aptes à générer des champs magnétiques localisés de façon à piloter, déplacer et détecter les domaines magnétiques ou les parois des domaines dans la couche mince de grenat ferrimagnétique.

REVENDICATIONS

1. Procédé de réalisation d'un film mince de matériau solide (103), cristallin ou non, choisi parmi un matériau diélectrique, un matériau conducteur, 5 un matériau semi-isolant, un matériau semiconducteur non ordonné, caractérisé en ce qu'il consiste à soumettre un substrat (100) dudit matériau solide aux étapes suivantes :

- une étape d'implantation ionique au cours 10 de laquelle une face (101) du substrat (100) est bombardée par des ions choisis parmi les ions de gaz rares et de gaz hydrogène, afin de créer, dans le volume du substrat (100) et à une profondeur voisine de la profondeur moyenne de pénétration des ions, une couche 15 de microcavités (102) séparant le substrat en deux régions (103, 104),

- une étape de traitement thermique destinée 20 à porter la couche de microcavités (102) à une température suffisante pour provoquer une séparation entre les deux régions (103, 104) du substrat soit naturellement, soit avec l'aide d'une contrainte appliquée.

2. Procédé selon la revendication 1, caractérisé en ce que, entre l'étape d'implantation ionique et l'étape de traitement thermique, il est prévu une étape de fixation de ladite face (101) du substrat (100) sur un support (1).

3. Procédé selon la revendication 2, caractérisé en ce que ladite face (101) du substrat (100) est fixée sur le support (1) au moyen d'une substance adhésive.

4. Procédé selon la revendication 2, caractérisé en ce que ladite face (101) du substrat (100) est fixée sur le support (1) par un traitement favorisant les liaisons interatomiques.

5. Application du procédé selon l'une quelconque des revendications 1 à 4 pour obtenir un film mince (103) de matériau ferroélectrique, à partir d'un substrat (100) en matériau ferroélectrique, et 5 sa fixation sur un support (1).

6. Application selon la revendication 5, caractérisée en ce que, le support (1) étant en matériau semiconducteur, au moins un circuit de commande électronique est élaboré sur une face (15) de ce support 10 (1), le film mince (103) de matériau ferroélectrique est fixé sur le support (1) de façon à servir de diélectrique à une capacité mémoire commandée par ledit circuit de commande électronique pour constituer ainsi un point mémoire.

15 7. Application selon la revendication 6, caractérisée en ce que le circuit de commande électronique est du type à transistor MOS.

8. Application du procédé selon l'une quelconque des revendications 1 à 4 pour obtenir un 20 film mince de saphir sur un support.

9. Application du procédé selon l'une quelconque des revendications 1 à 4 pour obtenir un film mince de métal résistant à la corrosion sur un support.

25 10. Application du procédé selon l'une quelconque des revendications 1 à 4 pour obtenir un film mince de matériau magnétique sur un support.

1/3

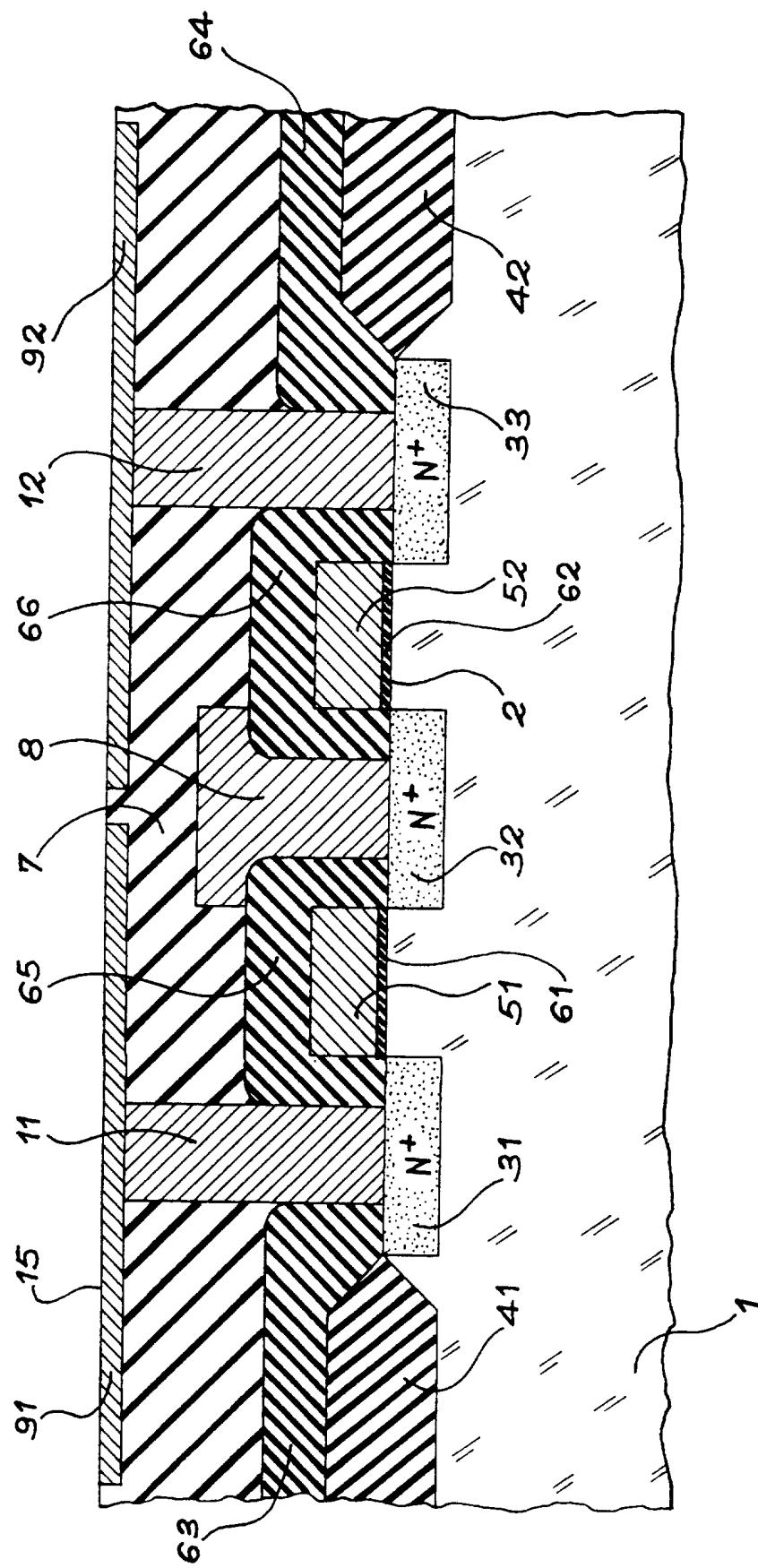


FIG. 1

2/3

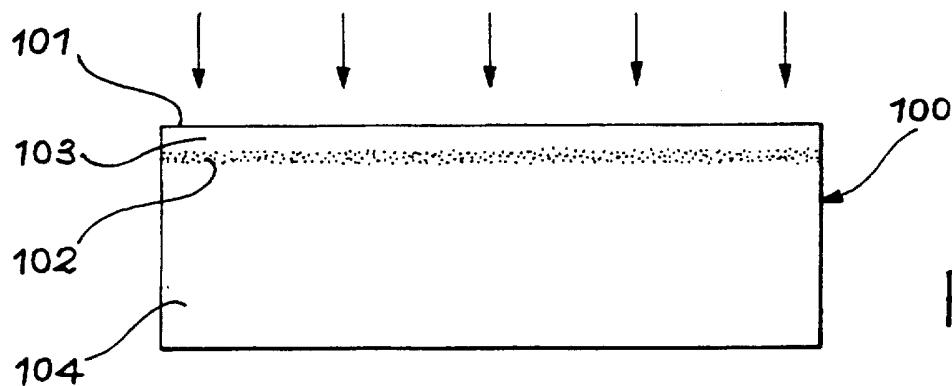


FIG. 2

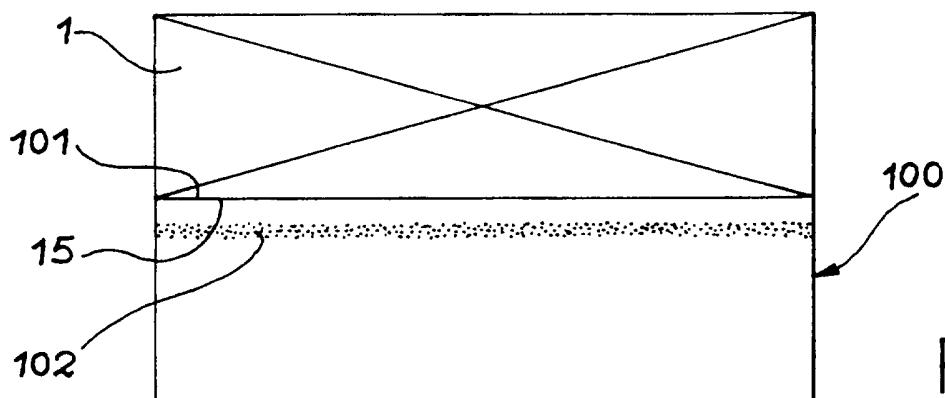


FIG. 3

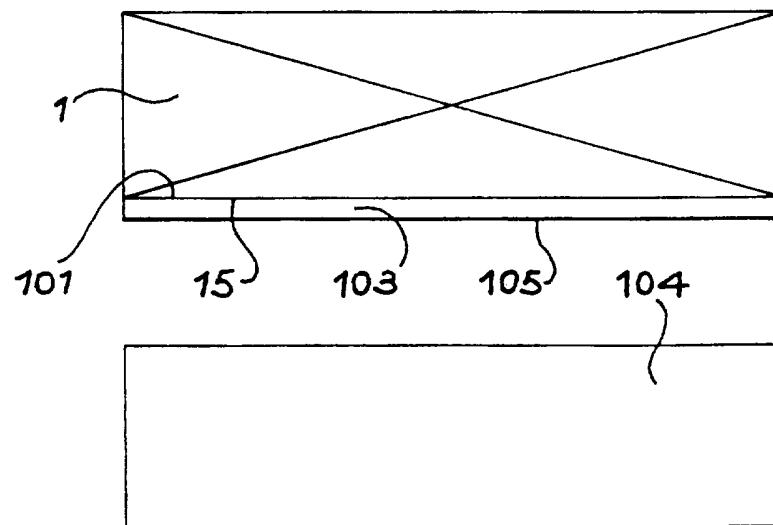


FIG. 4

3/3

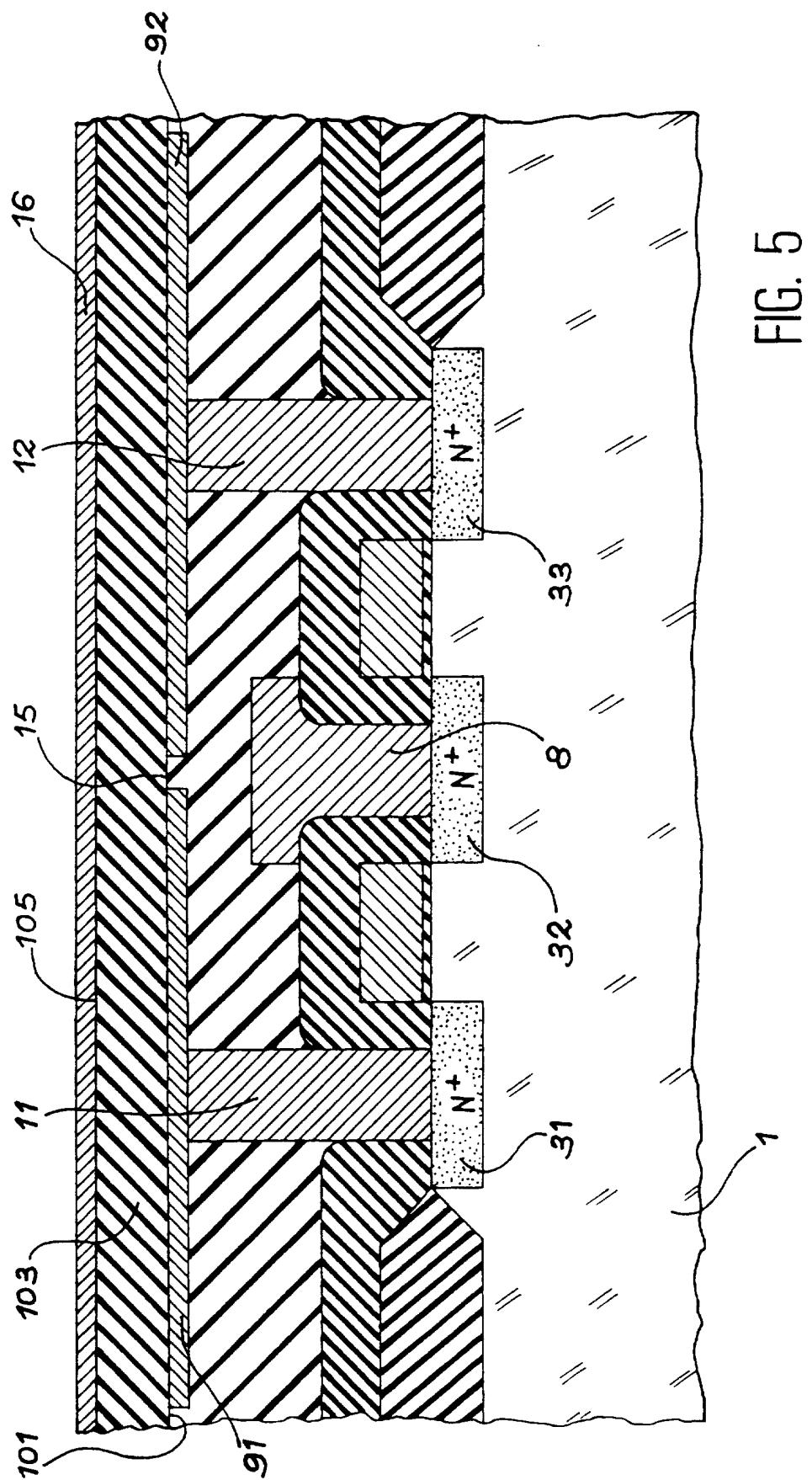


FIG. 5

INTERNATIONAL SEARCH REPORT

In. national Application No

PCT/FR 97/00842

A. CLASSIFICATION OF SUBJECT MATTER
 IPC 6 C23C14/00 C23C14/58 C23C14/48

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 IPC 6 C23C H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	FR 2 681 472 A (COMMISSARIAT ENERGIE ATOMIQUE) 19 March 1993 cited in the application see the whole document ---	1-4,8
Y	JOURNAL OF ELECTRON MICROSCOPY, vol. 40, no. 3, 1 June 1991, pages 157-161, XP000265613 KIICHI HOJOU ET AL: "IN-SITU OBSERVATION OF STRUCTURAL DAMAGE IN SiC CRYSTALS INDUCED BY HYDROGEN ION IRRADIATION AND SUCCESSIVE ELECTRON IRRADIATION" see the whole document ---	1-4,8 -/-

Further documents are listed in the continuation of box C.

Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *&* document member of the same patent family

1 Date of the actual completion of the international search 1 August 1997	Date of mailing of the international search report 19 -08- 1997
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl, Fax (+ 31-70) 340-3016	Authorized officer Albrecht, C

INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 97/00842

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	ELECTRONICS LETTERS, vol. 31, no. 14, 6 July 1995, page 1201/1202 XP000525349 BRUEL M: "SILICON ON INSULATOR MATERIAL TECHNOLOGY" see the whole document ---	1-4,8
A	EP 0 563 667 A (RAMTRON INTERNATIONAL CORP) 6 October 1993 see column 7, line 13 - line 48; figures 7,8 -----	6,7

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No
PCT/FR 97/00842

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
FR 2681472 A	19-03-93	EP 0533551 A JP 5211128 A US 5374564 A	24-03-93 20-08-93 20-12-94
EP 0563667 A	06-10-93	US 5216572 A JP 6013572 A	01-06-93 21-01-94

RAPPORT DE RECHERCHE INTERNATIONALE

Document Internationale No

PCT/FR 97/00842

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
 CIB 6 C23C14/00 C23C14/58 C23C14/48

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)
 CIB 6 C23C H01L

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés)

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
Y	FR 2 681 472 A (COMMISSARIAT ENERGIE ATOMIQUE) 19 Mars 1993 cité dans la demande voir le document en entier ---	1-4, 8
Y	JOURNAL OF ELECTRON MICROSCOPY, vol. 40, no. 3, 1 Juin 1991, pages 157-161, XP000265613 KIICHI HOJOU ET AL: "IN-SITU OBSERVATION OF STRUCTURAL DAMAGE IN SIC CRYSTALS INDUCED BY HYDROGEN ION IRRADIATION AND SUCCESSIVE ELECTRON IRRADIATION" voir le document en entier ---	1-4, 8

Voir la suite du cadre C pour la fin de la liste des documents

Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgarion orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

T document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention

X document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément

Y document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier

& document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée 1 Août 1997	Date d'expédition du présent rapport de recherche internationale 19 -08- 1997
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+ 31-70) 340-2040, Tx. 31 651 epo nl, Fax (+ 31-70) 340-3016	Fonctionnaire autorisé Albrecht, C

RAPPORT DE RECHERCHE INTERNATIONALE

De la Internationale No
PCT/FR 97/00842

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	ELECTRONICS LETTERS, vol. 31, no. 14, 6 Juillet 1995, page 1201/1202 XP000525349 BRUEL M: "SILICON ON INSULATOR MATERIAL TECHNOLOGY" voir le document en entier ---	1-4,8
A	EP 0 563 667 A (RAMTRON INTERNATIONAL CORP) 6 Octobre 1993 voir colonne 7, ligne 13 - ligne 48; figures 7,8 -----	6,7

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Dc de Internationale No

PCT/FR 97/00842

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
FR 2681472 A	19-03-93	EP 0533551 A JP 5211128 A US 5374564 A	24-03-93 20-08-93 20-12-94
EP 0563667 A	06-10-93	US 5216572 A JP 6013572 A	01-06-93 21-01-94