

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4342356号
(P4342356)

(45) 発行日 平成21年10月14日(2009.10.14)

(24) 登録日 平成21年7月17日(2009.7.17)

(51) Int. Cl. F I
A 6 3 F 13/12 (2006.01) A 6 3 F 13/12 C
A 6 3 F 13/10 (2006.01) A 6 3 F 13/12 B
 A 6 3 F 13/10

請求項の数 13 (全 25 頁)

<p>(21) 出願番号 特願2004-83026 (P2004-83026) (22) 出願日 平成16年3月22日 (2004.3.22) (65) 公開番号 特開2005-261856 (P2005-261856A) (43) 公開日 平成17年9月29日 (2005.9.29) 審査請求日 平成19年2月26日 (2007.2.26)</p>	<p>(73) 特許権者 000233778 任天堂株式会社 京都府京都市南区上鳥羽鉾立町1番地1 (74) 代理人 100098291 弁理士 小笠原 史朗 (72) 発明者 大江 徹 京都府京都市南区上鳥羽鉾立町1番地1 任天堂株式会社内 審査官 宇佐田 健二</p>
--	--

最終頁に続く

(54) 【発明の名称】 ゲームシステム、ゲーム装置、およびゲームプログラム

(57) 【特許請求の範囲】

【請求項1】

所定長さの処理周期毎にゲーム処理を行う第1ゲーム装置および第2ゲーム装置を含み、当該第1ゲーム装置と当該第2ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムであって、

前記第1ゲーム装置は、

自機の前記処理周期に基づいて、当該処理周期内の所定基準時に対する第1タイミングを示す第1タイミング情報を取得する第1タイミング情報取得手段と、

前記第1タイミング情報を前記第2ゲーム装置に送信する第1タイミング情報送信制御手段とを備え、

前記第2ゲーム装置は、

前記第1ゲーム装置から前記第1タイミング情報を受信する第1タイミング情報受信制御手段と、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第2タイミングを示す第2タイミング情報を取得する第2タイミング情報取得手段と、

前記第2タイミング情報と前記第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の前記所定基準時と前記第1ゲーム装置の前記所定基準時との差を検出する検出手段と、

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする第1周期変更手段とを備え、

前記検出手段は、前記第 1 タイミングを示す時刻が前記第 2 タイミングを示す時刻より早いとき、当該第 2 タイミングの時刻より遅くなるまで当該第 1 タイミングの時刻に前記処理周期の所定長さを加算し、当該加算後の第 1 タイミングの時刻と第 2 タイミングの時刻との差を前記所定基準時の差として検出することを特徴とする、ゲームシステム。

【請求項 2】

所定長さの処理周期毎にゲーム処理を行う第 1 ゲーム装置および第 2 ゲーム装置を含み、当該第 1 ゲーム装置と当該第 2 ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムであって、

前記第 1 ゲーム装置は、

自機の前記処理周期に基づいて、当該処理周期内の所定基準時に対する第 1 タイミングを示す第 1 タイミング情報を取得する第 1 タイミング情報取得手段と、

前記第 1 タイミング情報を前記第 2 ゲーム装置に送信する第 1 タイミング情報送信制御手段とを備え、

前記第 2 ゲーム装置は、

前記第 1 ゲーム装置から前記第 1 タイミング情報を受信する第 1 タイミング情報受信制御手段と、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第 2 タイミングを示す第 2 タイミング情報を取得する第 2 タイミング情報取得手段と、

前記第 2 タイミング情報と前記第 1 タイミング情報受信制御手段が受信した第 1 タイミング情報に基づいて、自機の前記所定基準時と前記第 1 ゲーム装置の前記所定基準時との差を検出する検出手段と、

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする第 1 周期変更手段とを備え、

前記第 1 ゲーム装置および前記第 2 ゲーム装置は、それぞれ

カウント値を自動的に更新し、所定範囲で巡回するカウンタと、

前記カウンタのカウント値の一巡を前記処理周期の 1 周期としてゲーム処理するゲーム処理手段とを、さらに備え、

前記第 1 周期変更手段は、前記カウンタのカウント値を調整することによって、前記処理周期を長くすることを特徴とする、ゲームシステム。

【請求項 3】

前記第 1 ゲーム装置および前記第 2 ゲーム装置は、それぞれ前記カウンタのカウント値に応じて表示位置を指定し、当該表示位置に対する画面表示を更新する表示制御手段と、さらに備え、

前記処理周期は、前記カウンタのカウント値に応じて、前記画面表示が更新される表示期間と前記画面表示が更新されないブランキング期間とに分割されており、

前記第 1 周期変更手段は、前記カウンタがブランキング期間中を示すカウント値を示しているときに当該カウント値を調整することを特徴とする、請求項 2 に記載のゲームシステム。

【請求項 4】

前記第 1 周期変更手段は、前記調整した後のカウント値も前記ブランキング期間中を示すカウント値になるように、前記カウンタのカウント値を調整することを特徴とする、請求項 3 に記載のゲームシステム。

【請求項 5】

前記第 1 タイミング情報取得手段は、所定の時間間隔で前記第 1 タイミング情報を取得し、

前記第 1 タイミング情報送信制御手段は、前記第 1 タイミング情報の取得に応じて当該第 1 タイミング情報を前記第 2 ゲーム装置に送信し、

前記第 2 タイミング情報取得手段は、前記第 1 タイミング情報の受信に応じて前記第 2 タイミング情報を取得し、

前記検出手段は、前記第 2 タイミング情報の取得に応じて、前記第 2 タイミング情報と

10

20

30

40

50

前記第 1 タイミング情報に基づいて、自機の前記所定基準時と前記第 1 ゲーム装置の前記所定基準時との差を検出することを特徴とする、請求項 1 に記載のゲームシステム。

【請求項 6】

前記第 1 ゲーム装置および前記第 2 ゲーム装置は、それぞれ計時して計時値を生成する計時手段と、

他のゲーム装置との間で前記計時値を同期させる計時同期手段とを、さらに備えており、

前記第 1 タイミング情報取得手段は、前記第 1 タイミングにおける自機の前記計時手段の計時値を前記第 1 タイミング情報として取得し、

前記第 2 タイミング情報取得手段は、前記第 2 タイミングにおける自機の前記計時手段の計時値を前記第 2 タイミング情報として取得することを特徴とする、請求項 1 に記載のゲームシステム。

10

【請求項 7】

所定長さの処理周期毎にゲーム処理を行う第 1 ゲーム装置および第 2 ゲーム装置を含み、当該第 1 ゲーム装置と当該第 2 ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムであって、

前記第 1 ゲーム装置は、

自機の前記処理周期に基づいて、当該処理周期内の所定基準時に対する第 1 タイミングを示す第 1 タイミング情報を取得する第 1 タイミング情報取得手段と、

前記第 1 タイミング情報を前記第 2 ゲーム装置に送信する第 1 タイミング情報送信制御手段とを備え、

20

前記第 2 ゲーム装置は、

前記第 1 ゲーム装置から前記第 1 タイミング情報を受信する第 1 タイミング情報受信制御手段と、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第 2 タイミングを示す第 2 タイミング情報を取得する第 2 タイミング情報取得手段と、

前記第 2 タイミング情報と前記第 1 タイミング情報受信制御手段が受信した第 1 タイミング情報に基づいて、自機の前記所定基準時と前記第 1 ゲーム装置の前記所定基準時との差を検出する検出手段と、

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする第 1 周期変更手段とを備え、

30

前記第 1 ゲーム装置は、所定タイミングで自機の前記処理周期を一時的に長くする第 2 周期変更手段を、さらに備えることを特徴とする、ゲームシステム。

【請求項 8】

前記第 2 周期変更手段が自機の処理周期を一時的に長くする前記所定タイミングは、前記第 1 ゲーム装置および前記第 2 ゲーム装置に想定されている処理周期の個体差に基づいて設定されることを特徴とする、請求項 7 に記載のゲームシステム。

【請求項 9】

前記第 1 タイミング情報送信制御手段は、前記第 1 タイミング情報をブロードキャスト送信することを特徴とする、請求項 1 に記載のゲームシステム。

40

【請求項 10】

前記第 2 ゲーム装置は、前記検出手段が検出した差が所定値未満のとき、前記第 1 ゲーム装置との同期を確立したことを示す同期確立情報を前記第 1 ゲーム装置に送信する同期確立情報送信制御手段を、さらに備え、

前記第 1 ゲーム装置は、

前記第 2 ゲーム装置から送信された前記同期確立情報を受信する同期確立情報受信制御手段と、

前記同期確立情報受信制御手段の前記同期確立情報の受信にตอบสนองして、前記第 2 ゲーム装置とのマルチプレイゲーム処理を開始するゲーム処理開始手段とを、さらに備えることを特徴とする、請求項 1 に記載のゲームシステム

50

【請求項 1 1】

所定長さの処理周期毎にゲーム処理を行う他のゲーム装置と互いに通信してマルチプレイゲームを行い、当該処理周期毎にゲーム処理を行うゲーム装置であって、

他のゲーム装置の処理周期に基づいて、当該処理周期内の所定基準時に対する第 1 タイミングを示す第 1 タイミング情報が他のゲーム装置から送信され、

他のゲーム装置から前記第 1 タイミング情報を受信する第 1 タイミング情報受信制御手段と、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第 2 タイミングを示す第 2 タイミング情報を取得する第 2 タイミング情報取得手段と、

前記第 2 タイミング情報と前記第 1 タイミング情報受信制御手段が受信した第 1 タイミング情報に基づいて、自機の前記所定基準時と他のゲーム装置の前記所定基準時との差を検出する検出手段と、

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする周期変更手段とを備え、

前記検出手段は、前記第 1 タイミングを示す時刻が前記第 2 タイミングを示す時刻より早いとき、当該第 2 タイミングの時刻より遅くなるまで当該第 1 タイミングの時刻に前記処理周期の所定長さを加算し、当該加算後の第 1 タイミングの時刻と第 2 タイミングの時刻との差を前記所定基準時の差として検出することを特徴とする、ゲーム装置。

【請求項 1 2】

所定長さの処理周期毎にゲーム処理を行う他のゲーム装置と互いに通信してマルチプレイゲームを行い、当該処理周期毎にゲーム処理を行うゲーム装置のコンピュータに実行させるゲームプログラムであって、

他のゲーム装置の処理周期に基づいて、当該処理周期内の所定基準時に対する第 1 タイミングを示す第 1 タイミング情報が他のゲーム装置から送信され、

前記コンピュータを、

他のゲーム装置から前記第 1 タイミング情報を受信する第 1 タイミング情報受信制御手段、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第 2 タイミングを示す第 2 タイミング情報を取得する第 2 タイミング情報取得手段、

前記第 2 タイミング情報と前記第 1 タイミング情報受信制御手段が受信した第 1 タイミング情報に基づいて、自機の前記所定基準時と他のゲーム装置の前記所定基準時との差を検出する検出手段、および

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする周期変更手段、として機能させ、

前記検出手段は、前記第 1 タイミングを示す時刻が前記第 2 タイミングを示す時刻より早いとき、当該第 2 タイミングの時刻より遅くなるまで当該第 1 タイミングの時刻に前記処理周期の所定長さを加算し、当該加算後の第 1 タイミングの時刻と第 2 タイミングの時刻との差を前記所定基準時の差として検出することを特徴とする、ゲームプログラム。

【請求項 1 3】

親機および子機のいずれかに設定された複数のゲーム装置が互いに通信してマルチプレイゲームを行い、所定長さの処理周期毎にゲーム処理を行う複数のゲーム装置のコンピュータに実行させるゲームプログラムであって、

前記コンピュータを、所定の条件に基づいて親機および子機のいずれか一方に自機を設定する親子設定手段として機能させ、

前記親子設定手段が自機を親機に設定したとき、前記コンピュータを、

自機の前記処理周期に基づいて、当該処理周期内の所定基準時に対する第 1 タイミングを示す第 1 タイミング情報を取得する第 1 タイミング情報取得手段、

前記第 1 タイミング情報を前記子機に設定されたゲーム装置に定期的に送信する第 1 タイミング情報送信制御手段、および

所定タイミングで自機の前記処理周期を一時的に長くする第 1 周期変更手段として機

10

20

30

40

50

能させ、

前記親子設定手段が自機を子機に設定したとき、前記コンピュータを、

前記親機に設定されたゲーム装置から前記第1タイミング情報を受信する第1タイミング情報受信制御手段、

自機の前記処理周期に基づいて、当該処理周期内の前記所定基準時に対する第2タイミングを示す第2タイミング情報を取得する第2タイミング情報取得手段、

前記第2タイミング情報と前記第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の前記所定基準時と前記親機に設定されたゲーム装置の前記所定基準時との差を検出する検出手段、および

前記検出手段が差を検出したとき、または、前記検出手段が検出した差が所定値以上のとき、自機の前記処理周期を一時的に長くする第2周期変更手段として機能させることを特徴とする、ゲームプログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数のゲーム装置間で通信するゲームシステム、ゲーム装置、およびゲームプログラムに関し、より特定的には、通信機能を使用して複数のプレイヤー間でゲームを実行させるゲームシステム、ゲーム装置、およびゲームプログラムに関する。

【背景技術】

【0002】

従来、複数のゲーム装置間を通信線で接続した有線通信や近距離無線通信を用いてゲーム進行するゲームシステムが知られている。このようなゲームシステムでは、ネットワークを用いた複数のゲーム装置間でマルチプレイが行われ、各ゲーム装置の処理タイミングを合わせるによりゲーム進行が共通化される（例えば、特許文献1および特許文献2参照）。ゲームシステムでは、各ゲーム装置の処理タイミングの同期を取ることで、時系列情報がずれて処理されることを防止することができる。例えば、各ゲーム装置は、それぞれが有する動作クロックに基づいて処理が進行するが、それらの動作クロックが同一周波数で動作しても個体差などによって微小なずれが生じる。この動作クロックのずれは、処理が進むにつれて徐々に大きくなり、ゲーム装置の処理に支障をきたすことになる。

【0003】

上記特許文献1で開示されたゲーム機制御装置システムでは、親機から他の子機にリセット指令を送信する。そして、リセット指令を受信した子機は、当該リセット指令に基づいてゲームの制御周期を司る同期カウンタをリセットする。また、上記特許文献2で開示されたゲームシステムでは、ゲームデータ配信装置から配信されるゲームデータを、ゲームプレイヤーにとって目立たない状態のときに再生するようにゲーム装置の再生タイミングが調整される。

【特許文献1】特開平8-243255号公報

【特許文献2】特開2000-107453号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上記特許文献1で開示されたゲーム機制御装置システムでは、親機から送信されたりセット指令を受信した子機が同期カウンタをリセットする。その結果、子機では、必然的にリセットが発生したときの制御周期長さが短くなる。したがって、子機では、親機からリセット指令を受信したときに、当該子機におけるゲーム処理に必要な時間を確保することが困難となる。

【0005】

また、上記特許文献2で開示されたゲームシステムでは、静止画から動画への切り替えタイミング、動画から静止画への切り替えタイミング、フラッシュシーンのように、各ゲ

10

20

30

40

50

ーム装置において再生タイミングを調整することができる機会が限られており、常に処理タイミングの同期を取ることはできるわけではなかった。

【0006】

それ故に、本発明の目的は、複数のゲーム装置においてゲーム処理に必要な時間を確保しながら、それらゲーム装置間における処理タイミングの同期を適切に調整することができるゲームシステム、ゲーム装置、およびゲームプログラムを提供することである。

【課題を解決するための手段】

【0007】

上記の目的を達成するために、本発明は以下の構成を採用した。なお、括弧内の参照符号、ステップ番号、および補足説明等は、本発明の理解を助けるために後述する実施形態との対応関係を示したものであって、本発明の範囲を何ら限定するものではない。

【0008】

第1の発明は、所定長さの処理周期（フレーム周期）毎にゲーム処理を行う第1ゲーム装置（ゲーム装置1a）および第2ゲーム装置（ゲーム装置1bあるいはゲーム装置1c）を含み、その第1ゲーム装置とその第2ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムである。第1ゲーム装置は、第1タイミング情報取得手段（S38）および第1タイミング情報送信制御手段（S39）を備える。第1タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時（フレームの開始時）に対する第1タイミング（ V_COUNT 値 = 0に対する親TSF値）を示す第1タイミング情報（親 V_TSF 値）を取得する。第1タイミング情報送信制御手段は、第1タイミング情報を第2ゲーム装置に送信する（ビーコン）。第2ゲーム装置は、第1タイミング情報受信制御手段（S54～S56）、第2タイミング情報取得手段（S60）、検出手段（S61）、および第1周期変更手段（S62～S65、S68～S71）を備える。第1タイミング情報受信制御手段は、第1ゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミング（ V_COUNT 値 = 0に対する子TSF値）を示す第2タイミング情報（子 V_TSF 値）を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と第1ゲーム装置の所定基準時との差を検出する。第1周期変更手段は、検出手段が差を検出したとき自機の処理周期を一時的に長くする（ $V_COUNT - L$ ）。または、第1周期変更手段は、検出手段が検出した差が所定値以上（ L_t 以上）のとき、自機の処理周期を一時的に長くする（ $V_COUNT - L$ ）。検出手段は、第1タイミングを示す時刻が第2タイミングを示す時刻より早いとき、当該第2タイミングの時刻より遅くなるまで当該第1タイミングの時刻に処理周期の所定長さを加算し、当該加算後の第1タイミングの時刻と第2タイミングの時刻との差を所定基準時の差として検出する。

【0009】

ここで、一時的とは、自機の所定基準時と第1ゲーム装置の所定基準時の差が所定値以下になるまで（または一致するまで）の間であってもよい。また、所定数（1つでもよい）の処理周期の間に限り長くするようにしても良い。例えば、検出手段が差を検出したとき、または、検出手段によって所定値以上の差が検出されたときに、検出があった時点の処理周期のみの長さを長くするようにしても良い。すなわち、第1周期変更手段は、検出手段が差を検出したとき、または、検出手段が所定値以上の差を検出したとき、自機の処理周期を長くし、その後所定条件を満たしたときに処理周期を所定長さ（本来の長さ）に戻すようにする。また、検出手段が自機の所定基準時と第1ゲーム装置の所定基準時との一致を検出するようにし、不一致のときに第1周期変更手段が処理周期を長くする程度（長さ）を決定するようにしてもよい。

【0010】

また、検出手段は、第1タイミング情報が示す時刻と第2タイミング情報が示す時刻とを用いて、第2ゲーム装置の所定基準時と第1ゲーム装置の所定基準時との差を検出してもよい。

【 0 0 1 2 】

第2の発明は、所定長さの処理周期（フレーム周期）毎にゲーム処理を行う第1ゲーム装置（ゲーム装置1a）および第2ゲーム装置（ゲーム装置1bあるいはゲーム装置1c）を含み、その第1ゲーム装置とその第2ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムである。第1ゲーム装置は、第1タイミング情報取得手段（S38）および第1タイミング情報送信制御手段（S39）を備える。第1タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時（フレームの開始時）に対する第1タイミング（V__COUNT値=0に対する親TSF値）を示す第1タイミング情報（親V__TSF値）を取得する。第1タイミング情報送信制御手段は、第1タイミング情報を第2ゲーム装置に送信する（ビーコン）。第2ゲーム装置は、第1タイミング情報受信制御手段（S54～S56）、第2タイミング情報取得手段（S60）、検出手段（S61）、および第1周期変更手段（S62～S65、S68～S71）を備える。第1タイミング情報受信制御手段は、第1ゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミング（V__COUNT値=0に対する子TSF値）を示す第2タイミング情報（子V__TSF値）を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と第1ゲーム装置の所定基準時との差を検出する。第1周期変更手段は、検出手段が差を検出したとき自機の処理周期を一時的に長くする（V__COUNT-L）。または、第1周期変更手段は、検出手段が検出した差が所定値以上（Lt以上）のとき、自機の処理周期を一時的に長くする（V__COUNT-L）。第1ゲーム装置および第2ゲーム装置は、それぞれカウンタ（131）およびゲーム処理手段を、さらに備える。カウンタは、カウント値（V__COUNT値）を自動的に更新し、所定範囲で巡回（0～262）する。ゲーム処理手段は、カウンタのカウント値の一巡を処理周期の1周期としてゲーム処理する。第1周期変更手段は、カウンタのカウント値を調整（V__COUNT-L）することによって、処理周期を長くする。

10

20

【 0 0 1 3 】

第3の発明は、上記第2の発明において、第1ゲーム装置および第2ゲーム装置は、それぞれ表示制御手段（13）をさらに備える。表示制御手段は、カウンタのカウント値に応じて表示位置を指定し、その表示位置に対する画面表示を更新する。処理周期は、カウンタのカウント値に応じて、画面表示が更新される表示期間（0～191）と画面表示が更新されないブランキング期間（192～262）とに分割されている。第1周期変更手段は、カウンタがブランキング期間中を示すカウント値（212）を示しているときにそのカウント値を調整する。

30

【 0 0 1 4 】

第4の発明は、上記第3の発明において、第1周期変更手段は、調整した後のカウント値もブランキング期間中を示すカウント値になるように、カウンタのカウント値を調整する。

【 0 0 1 5 】

第5の発明は、上記第1の発明において、第1タイミング情報取得手段は、所定の時間間隔（500ms間隔）で第1タイミング情報を取得する。第1タイミング情報送信制御手段は、第1タイミング情報の取得に応じてその第1タイミング情報を第2ゲーム装置に送信する。第2タイミング情報取得手段は、第1タイミング情報の受信に応じて第2タイミング情報を取得する。検出手段は、第2タイミング情報の取得に応じて、第2タイミング情報と第1タイミング情報に基づいて、自機の所定基準時と第1ゲーム装置の所定基準時との差を検出する。

40

【 0 0 1 6 】

第6の発明は、上記第1の発明において、第1ゲーム装置および第2ゲーム装置は、それぞれ計時手段（33）および計時同期手段（S39、S56）を、さらに備えている。計時手段は、計時して計時値（TSF値）を生成する。計時同期手段は、他のゲーム装置

50

との間で計時値を同期させる。第1タイミング情報取得手段は、第1タイミング ($V_COUNT = 0$) における自機の計時手段の計時値 (親 $T S F$ 値) を第1タイミング情報 (親 $V_T S F$ 値) として取得する。第2タイミング情報取得手段は、第2タイミング ($V_COUNT = 0$) における自機の計時手段の計時値 (子 $T S F$ 値) を第2タイミング情報 (子 $V_T S F$ 値) として取得する。

【0017】

第7の発明は、所定長さの処理周期 (フレーム周期) 毎にゲーム処理を行う第1ゲーム装置 (ゲーム装置 1 a) および第2ゲーム装置 (ゲーム装置 1 b あるいはゲーム装置 1 c) を含み、その第1ゲーム装置とその第2ゲーム装置とが互いに通信してマルチプレイゲームを行うゲームシステムである。第1ゲーム装置は、第1タイミング情報取得手段 (S 3 8) および第1タイミング情報送信制御手段 (S 3 9) を備える。第1タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時 (フレームの開始時) に対する第1タイミング (V_COUNT 値 = 0 に対する親 $T S F$ 値) を示す第1タイミング情報 (親 $V_T S F$ 値) を取得する。第1タイミング情報送信制御手段は、第1タイミング情報を第2ゲーム装置に送信する (ビーコン)。第2ゲーム装置は、第1タイミング情報受信制御手段 (S 5 4 ~ S 5 6)、第2タイミング情報取得手段 (S 6 0)、検出手段 (S 6 1)、および第1周期変更手段 (S 6 2 ~ S 6 5、S 6 8 ~ S 7 1) を備える。第1タイミング情報受信制御手段は、第1ゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミング (V_COUNT 値 = 0 に対する子 $T S F$ 値) を示す第2タイミング情報 (子 $V_T S F$ 値) を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と第1ゲーム装置の所定基準時との差を検出する。第1周期変更手段は、検出手段が差を検出したとき自機の処理周期を一時的に長くする ($V_COUNT - L$)。または、第1周期変更手段は、検出手段が検出した差が所定値以上 ($L t$ 以上) のとき、自機の処理周期を一時的に長くする ($V_COUNT - L$)。第1ゲーム装置は、第2周期変更手段 (S 3 2 ~ S 3 6) をさらに備える。第2周期変更手段は、所定タイミングで自機の処理周期を一時的に長くする (S 3 5)。第2周期変更手段は、所定の時間間隔 (フレーム数 n) で自機の処理周期を一時的に長くしてもよいし、所定の条件を満たしたときに (例えば、第1ゲーム装置の所定基準時が第2ゲーム装置の所定基準時よりも早くなった場合に)、自機の処理周期を一時的に長くしてもよい。なお、後者の場合には、第2ゲーム装置から第1ゲーム装置に対して、第1ゲーム装置の所定基準時が第2ゲーム装置の所定基準時よりも早くなったことを通知する手段を設ける。一時的とは、所定数 (1 つでもよい) の処理周期に限り長くしても良いし、所定条件を満たすまで (例えば、第1ゲーム装置の所定基準時が第2ゲーム装置の所定基準時と比べて一致するか遅くなるまで)、自機の処理周期を一時的に長くしてもよい。

【0018】

第8の発明は、上記第7の発明において、第2周期変更手段が自機の処理周期を一時的に長くする所定タイミングは、第1ゲーム装置および第2ゲーム装置に想定されている処理周期の個体差 (ppm) に基づいて設定される。

【0019】

第9の発明は、上記第1の発明において、第1タイミング情報送信制御手段は、第1タイミング情報をブロードキャスト送信する。

【0020】

第10の発明は、上記第1の発明において、第2ゲーム装置は、同期確立情報送信制御手段 (S 2 2、S 6 6) をさらに備える。同期確立情報送信制御手段は、検出手段が検出した差が所定値未満のとき、第1ゲーム装置との同期を確立したことを示す同期確立情報 (同期 OK フラグが「1」) を第1ゲーム装置に送信する。第1ゲーム装置は、同期確立情報受信制御手段 (S 1 3) およびゲーム処理開始手段 (S 1 5) をさらに備える。同期確立情報受信制御手段は、第2ゲーム装置から送信された同期確立情報を受信する。ゲー

10

20

30

40

50

ム処理開始手段は、同期確立情報受信制御手段の同期確立情報の受信に応答して、第2ゲーム装置とのマルチプレイゲーム処理を開始する。

【0021】

第11の発明は、所定長さの処理周期毎にゲーム処理を行う他のゲーム装置（ゲーム装置1a）と互いに通信してマルチプレイゲームを行い、その処理周期毎にゲーム処理を行うゲーム装置（ゲーム装置1bあるいはゲーム装置1c）である。ゲーム装置へは、他のゲーム装置の処理周期に基づいて、その処理周期内の所定基準時に対する第1タイミングを示す第1タイミング情報が他のゲーム装置から送信される。ゲーム装置は、第1タイミング情報受信制御手段、第2タイミング情報取得手段、検出手段、および周期変更手段（S62～S65、S68～S71）を備える。第1タイミング情報受信制御手段は、他のゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミングを示す第2タイミング情報を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と他のゲーム装置の所定基準時との差を検出する。周期変更手段は、検出手段が差を検出したとき、または、検出手段が検出した差が所定値以上のとき、自機の処理周期を一時的に長くする。検出手段は、第1タイミングを示す時刻が第2タイミングを示す時刻より早いとき、当該第2タイミングの時刻より遅くなるまで当該第1タイミングの時刻に処理周期の所定長さを加算し、当該加算後の第1タイミングの時刻と第2タイミングの時刻との差を所定基準時の差として検出する。

10

20

【0023】

第12の発明は、所定長さの処理周期毎にゲーム処理を行う他のゲーム装置（ゲーム装置1a）と互いに通信してマルチプレイゲームを行い、その処理周期毎にゲーム処理を行うゲーム装置（ゲーム装置1bあるいはゲーム装置1c）のコンピュータ（11）に実行させるゲームプログラムである。他のゲーム装置の処理周期に基づいて、その処理周期内の所定基準時に対する第1タイミングを示す第1タイミング情報が他のゲーム装置からゲーム装置に送信される。ゲームプログラムは、コンピュータを、第1タイミング情報受信制御手段、第2タイミング情報取得手段、検出手段、および周期変更手段（S62～S65、S68～S71）として機能させる。第1タイミング情報受信制御手段は、他のゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミングを示す第2タイミング情報を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と他のゲーム装置の所定基準時との差を検出する。周期変更手段は、検出手段が差を検出したとき、または、検出手段が検出した差が所定値以上のとき、自機の処理周期を一時的に長くする。検出手段は、第1タイミングを示す時刻が第2タイミングを示す時刻より早いとき、当該第2タイミングの時刻より遅くなるまで当該第1タイミングの時刻に処理周期の所定長さを加算し、当該加算後の第1タイミングの時刻と第2タイミングの時刻との差を所定基準時の差として検出する。

30

【0025】

第13の発明は、親機および子機のいずれかに設定された複数のゲーム装置が互いに通信してマルチプレイゲームを行い、所定長さの処理周期毎にゲーム処理を行う複数のゲーム装置のコンピュータに実行させるゲームプログラムである。ゲームプログラムは、コンピュータを、親子設定手段（最初に無線通信を行おうとしたゲーム装置1を親機に設定など）として機能させる。親子設定手段は、所定の条件に基づいて親機および子機のいずれか一方に自機を設定する。親子設定手段が自機を親機に設定したとき、ゲームプログラムは、第1タイミング情報取得手段、第1タイミング情報送信制御手段、および第1周期変更手段（S32～S36）としてコンピュータを機能させる。第1タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第1タイミングを示す第1タイミング情報を取得する。第1タイミング情報送信制御手段は、第1タイミ

40

50

ング情報を子機に設定されたゲーム装置に定期的に送信する。第1周期変更手段は、所定タイミングで自機の処理周期を一時的に長くする。親子設定手段が自機を子機に設定したとき、ゲームプログラムは、第1タイミング情報受信制御手段、第2タイミング情報取得手段、検出手段、および第2周期変更手段(S62~S65、S68~S71)としてコンピュータを機能させる。第1タイミング情報受信制御手段は、親機に設定されたゲーム装置から第1タイミング情報を受信する。第2タイミング情報取得手段は、自機の処理周期に基づいて、その処理周期内の所定基準時に対する第2タイミングを示す第2タイミング情報を取得する。検出手段は、第2タイミング情報と第1タイミング情報受信制御手段が受信した第1タイミング情報に基づいて、自機の所定基準時と親機に設定されたゲーム装置の所定基準時との差を検出する。第2周期変更手段は、検出手段が差を検出したとき、または、検出手段が検出した差が所定値以上のとき、自機の処理周期を一時的に長くする。

10

【発明の効果】**【0026】**

上記第1の発明によれば、第2ゲーム装置は、自機の処理周期を長くすることによって第1ゲーム装置との同期処理を行うため、各処理周期において一定の処理時間を確保しつつ第1ゲーム装置間で処理の同期を確保することができる。また、第1タイミング情報取得手段による第1タイミングの取得時期と、第2タイミング情報取得手段による第2タイミング情報の取得時期にずれがある場合であっても、そのずれを考慮して、対応する処理基準時の差を検出することができる。

20

【0028】

上記第2の発明によれば、第2ゲーム装置は、自機の処理周期を長くすることによって第1ゲーム装置との同期処理を行うため、各処理周期において一定の処理時間を確保しつつ第1ゲーム装置間で処理の同期を確保することができる。また、表示制御に用いるカウンタ機能を使用することによって第1ゲーム装置および第2ゲーム装置とが効率的に同期を確保することができる。

【0029】

上記第3および第4の発明によれば、第2ゲーム装置の周期変更は、ブランキング期間に行われ、かつ、調整後のカウント値をブランキング期間内のカウント値に更新するため、第2ゲーム装置の画面表示を乱すことなく各ゲーム装置間で処理の同期を確保することができる。

30

【0030】

上記第5の発明によれば、第1ゲーム装置から第2ゲーム装置へ定期的に第1タイミング情報が送信されるため、定期的に適切な同期調整を行うことができる。また、ゲーム装置間で処理周期のずれが生じたときにすぐに同期調整を行うことができる。

【0031】

上記第6の発明によれば、第1ゲーム装置および第2ゲーム装置で基準となる計時値が同期し、この計時値に基づいて処理周期のタイミングが評価されるため、処理周期のずれを正確に検出することができる。

【0032】

40

上記第7の発明によれば、第1ゲーム装置は、その処理周期のタイミングが第2ゲーム装置の処理周期のタイミングよりも遅くなる傾向を作為的に作り出し、第2ゲーム装置がそれにあわせて自機の処理周期を長く調整するような処理をすることによって、全体として処理周期を長くする方向で処理周期のタイミングを合わせることで、処理周期の最低期間を確保しつつ、安定的に同期調整を行うことができる。

【0033】

上記第8の発明によれば、各ゲーム装置の個体差を想定しながら処理周期の最低期間を確保しつつ、安定的に同期調整を行うことができる。

【0034】

上記第9の発明によれば、第1ゲーム装置は第1タイミング情報をブロードキャストで

50

送信し、第2ゲーム装置は受信した第1タイミング情報を用いて同期処理するため、第1ゲーム装置と複数の第2ゲーム装置とが通信する場合にも、個別に第1タイミング情報を送信することなく、全てのゲーム装置間で同期調整をすることができる。

【0035】

上記第10の発明によれば、第1ゲーム装置が第2ゲーム装置との同期を確認した後にゲームを開始するため、同期ずれによる処理エラーを軽減することができる。

【0036】

また、本発明のゲーム装置によれば、上述したゲームシステムに含まれる第1ゲーム装置または第2ゲーム装置と同様の効果を得ることができる。さらに、本発明のゲームプログラムによれば、当該ゲームプログラムを上述したゲームシステムに含まれるゲーム装置のコンピュータに実行させることによって、上述したゲームシステムと同様の効果を得ることができる。

【発明を実施するための最良の形態】

【0037】

図面を参照して、本発明の一実施形態に係るゲームシステムに含まれるゲーム装置1の構造について説明する。なお、図1は、当該ゲームシステムに含まれる携帯ゲーム装置1の外観図であるが、本発明のゲームシステムの構成は、携帯ゲーム装置1に限定されるものではなく、据置型のゲーム装置にも適用することができる。また、複数のゲーム装置1の間を通信する手段として近距離無線通信を用いて説明するが、当該ゲーム装置1同士を通信ケーブルなどで接続して互いに有線通信を行ってもかまわない。また当該ゲーム装置1同士を遅延の少ない広域ネットワークシステムで接続して通信を行ってもかまわない。

【0038】

図1において、ゲーム装置1は、ゲーム装置本体10にゲームカートリッジ(以下、単にカートリッジと記載する)4および無線通信ユニット3が装着されて構成される。カートリッジ4は、ゲームプログラム等の情報記憶媒体として用いられ、カートリッジ4をゲーム装置本体10の背面に装着することによって、カートリッジ4に含まれる半導体メモリ等(図2に示すROM41およびバックアップRAM42)とゲーム装置本体10とが電氣的に接続される。ゲーム装置本体10の背面上部には、カートリッジ4を着脱自在に装着するためのカートリッジ挿入孔(図示せず)が形成され、この挿入口の底部付近にカートリッジ4と電氣的に接続するためのコネクタ18(図示破線領域)が設けられる。無線通信ユニット3は他のゲーム装置との間で無線通信を行い、無線通信ユニット3をゲーム装置本体10の背面に装着することによって、受信した通信データがゲーム装置本体10に出力され、ゲーム装置本体10から出力される通信データを他のゲーム装置へ送信する。ゲーム装置本体10の背面下部には、無線通信ユニット3が有するコネクタ35と電氣的に接続するためのコネクタ17(図示破線領域)が設けられる。

【0039】

ゲーム装置本体10は、ハウジング23を含み、その一方主面(図示の表面)の中央領域に液晶表示器(LCD)21が形成されるとともに、LCD21を挟んだ外側の空き領域やハウジング23の側面にスピーカ20および操作スイッチ22a~22gがそれぞれ設けられている。これらの操作スイッチ22a~22gは、ゲーム装置1で処理されるゲームプログラムの内容によって、操作指示を与える内容が異なるが、典型的には、操作スイッチ(十字キー)22aが移動方向指示を与え、操作スイッチ22bおよび22cが「A」および「B」等の動作指示を与え、操作スイッチ22dおよび22eが「START」および「SELECT」等の動作指示を与え、操作スイッチ22fおよび22gが「L」および「R」等の動作指示を与える。

【0040】

無線通信ユニット3は、その下部に設けられたコネクタ35と、その上部に設けられた1対のつまみ部36aおよび36bと、コネクタ35と同じ下部に設けられた1対の掛止部37aおよび37bとを有している。つまみ部36aおよび36bは、無線通信ユニット3の上部左右に突出しており、プレイヤーが双方を外側から内側方向へそれぞれ引き寄せ

10

20

30

40

50

ることによって、下部に突出している掛止部 37a および 37b がそれぞれ外側方向へ動く。そして、プレイヤがつまみ部 36a および 36b の操作を止めれば、つまみ部 36a および 36b が共に外側方向へ付勢されているため、掛止部 37a および 37b がそれぞれ内側方向へ動く。一方、ゲーム装置本体 10 には、掛止部 37a および 37b とそれぞれ嵌合する掛止孔（図示せず）が形成されている。プレイヤは、無線通信ユニット 3 のコネクタ 35 とゲーム装置本体 10 のコネクタ 17 とを接続すると同時に、掛止部 37a および 37b をそれぞれ上記掛止孔と嵌合することによって、無線通信ユニット 3 はゲーム装置本体 10 に装着される。また、無線通信ユニット 3 が他のゲーム装置と無線通信するためのアンテナは、ハウジング内部の基板上に形成されており、ハウジング外部には露出していない。本実施例における無線通信ユニット 3 は、無線 LAN の規格 IEEE 802 . 11 に基づいて通信を行う。

10

【0041】

図 2 は、ゲーム装置本体 10、カートリッジ 4、および無線通信ユニット 3 を有するゲーム装置 1 の機能ブロック図である。図 2 において、ゲーム装置本体 10 は、上述した構成部の他に、中央処理ユニット（CPU コア）11、ブート ROM 12、LCD コントローラ 13、ワーキング RAM（WRAM）14、ビデオ RAM（VRAM）15、周辺回路 16、およびオーディオアンプ 19 を含んでいる。また、無線通信ユニット 3 は、上述した構成部の他に、ベースバンド IC 31、電源回路 32、TSF（Timing Synchronization Function: IEEE 802 . 11 のタイミング同期機能）レジスタ 33、および RF - IC（Radio Frequency - IC）34 を含んでいる。また、カートリッジ 4 は、上述した構成部の他に、ROM 41 およびバックアップ RAM 42 を含んでいる。

20

【0042】

ROM 41 には、ゲーム装置 1 でプレイされるゲームの内容が記述されたゲームプログラムとその画像および音声データとが格納されている。CPU コア 11 は、ROM 41 に格納されたゲームプログラムに基づいて、ゲーム処理モードで動作する。CPU コア 11 は、所定のバスを介して各構成要素と接続されており、コネクタ 17 および 18 も接続されている。それらコネクタ 17 および 18 から入力したデータは、CPU コア 11 に出力される。また、CPU コア 11 で処理されたデータは、コネクタ 17 および 18 にも出力可能である。

30

【0043】

CPU コア 11 は、ブート ROM 12 に記憶されている立ち上げプログラムを処理するとともに、ROM 41 に格納されているゲームプログラムに基づいてゲーム処理モードで動作するものであって、カートリッジ 4 がゲーム装置本体 10 に装着されていると、コネクタ 18 を介して ROM 41 にアクセスする。また、CPU コア 11 は、操作スイッチ 22 によって入力される操作信号と当該ゲームプログラムとに基づいてゲーム処理を実行し、処理途中のデータを WRAM 14 に記憶させるとともに、画像データを VRAM 15 に一時記憶させる。

【0044】

WRAM 14 には、CPU コア 11 がゲーム処理モードで動作するとき、ゲームプログラム、処理データ、および他のゲーム装置と同期を取って無線通信するためのデータなどが格納されて、適時 CPU コア 11 が行う処理に必要な記憶領域として用いられる。また、ゲーム装置 1 が他のゲーム装置と無線通信する場合、WRAM 14 に格納された各データが適時用いられ、CPU コア 11 の指示に基づいてコネクタ 17 を介して無線通信ユニット 3 へ出力される。また、他のゲーム装置から無線通信ユニット 3 を介して受け取った受信データは、CPU コア 11 で処理されて WRAM 14 に適時格納される。

40

【0045】

オーディオアンプ 19 は、D/A 変換回路および増幅回路を含み、CPU コア 11 のゲームプログラムの処理結果に基づく音声データを音声信号（アナログ信号）に変換し、かつ適宜増幅してスピーカ 20 から音声や効果音として出力させる。

50

【 0 0 4 6 】

CPUコア11は、WRAM14およびVRAM15の記憶領域を用いて画像処理を行う。CPUコア11は、これらを用いてLCD21に表示すべきゲーム画像データを生成し、VRAM15に格納する。LCDコントローラ13は、VRAM15に格納された画像データをLCD21に表示させるための表示制御を行い、LCD21に表示させる。VRAM15は、CPUコア11で処理された画像データが一時格納される。また、LCDコントローラ13は、その内部にV_COUNTレジスタ131を含んでいる。V_COUNTレジスタ131は、LCDコントローラ13がLCD21の走査ライン毎にVRAM15に格納された画像データを表示する表示ライン番号を指定するカウンタであり、所定のクロックタイミングでカウンタが更新される。つまり、V_COUNTレジスタ131が示すカウント値（以下、V_COUNT値と記載する）は、LCD21の表示ライン番号を示しており、CPUコア11は、V_COUNTレジスタ131を読むことで表示ライン番号を取得できる。また、CPUコア11は、V_COUNTレジスタ131のカウント値を設定することで、LCDコントローラ13が走査する表示ライン番号を変更することもできる。

10

【 0 0 4 7 】

周辺回路16は、音声処理、DMA（ダイレクト・メモリ・アクセス）、タイマまたは入出力制御等の処理を行う。

【 0 0 4 8 】

一方、カートリッジ4のROM41には、ゲームプログラム、ゲームプログラムに利用される各種データ、および無線通信のためのデータなどが固定的に記憶される。バックアップRAM42には、ゲームプログラムの実行によって得られたゲームデータがコネクタ18を介して書き換え可能かつ不揮発的に記憶される。バックアップRAM42に記憶されるゲームデータとしては、例えば、ゲームを終了したときの経過を示すバックアップデータが含まれる。なお、バックアップRAM42は、フラッシュメモリ等で構成されることもある。

20

【 0 0 4 9 】

無線通信ユニット3のベースバンドIC31は、送出すべきデータをゲーム装置本体10からコネクタ17および35を介して受信して、そのデータをエンコードしてRF-IC34に送出する。RF-IC34は、ベースバンドIC31からのデータを変調してアンテナから電波で送信する。また、他のゲーム装置から送信された電波は、アンテナを介して受信してRF-IC34で復調される。そして、RF-IC34で復調された復調信号がベースバンドIC31に出力される。ベースバンドIC31は、復調信号をデコードしてデータを復調し、そのデータをコネクタ35および17を介してゲーム装置本体10に転送する。TSFレジスタ33は、複数のゲーム装置1間でデータを送受信するなど処理の同期を確立するためのカウンタであり、所定の動作クロックに基づいて動作する計時手段である。例えば、TSFレジスタ33は、無線LANの規格IEEE802.11などで用意されている無線通信に用いるタイミング同期機能が用いられる。本実施例では、CPUコア11がコネクタ17および35を介してTSFレジスタ33の値（以下、TSF値と記載する）を読み出すことによって、その瞬間のTSF値（単位は μ s（マイクロ秒））を取得することができる。電源回路32は、無線通信ユニット3内の各構成要素への電源を供給する。なお、本実施例では、微弱電波を使った近距離無線によって無線通信が行われる。

30

40

【 0 0 5 0 】

次に、図3～図5を参照して、本実施形態のデータマップのイメージやゲーム装置1で実行されるフローチャートを説明する前に、本発明の理解を容易にするためにゲームシステム全体の動作などを参照して、当該ゲームプログラムを実行するゲーム装置1によって提供される通信同期処理の概要について説明する。なお、図3は、複数のゲーム装置1間で送受信されるゲームデータを説明するための図である。図4は、V_COUNT値、LCD21の走査ライン、およびフレームの関係を示す説明図である。図5は、親機のゲー

50

ム装置 1 a および子機のゲーム装置 1 b が、互いに同期を確立する手順を説明するための図である。

【 0 0 5 1 】

図 3 は、3 台のゲーム装置 1 が互いに無線通信することによってゲーム進行するゲームシステムの一例である。本実施例では、ゲームシステムに含まれるゲーム装置 1 のうち、1 台のゲーム装置 1 が親機に設定され、他のゲーム装置 1 が子機に設定される。なお、親機および子機の決定は、最初に無線通信を行おうとしたゲーム装置 1 を親機に設定してもかまわないし、操作スイッチ 2 2 を操作など任意の方法で親機を設定してもかまわない。本実施例では、ゲームシステムに含まれるゲーム装置 1 は、親機および子機のいずれにも設定することができる。以下の説明においては、親機および子機を参照符号で区別する場合、親機をゲーム装置 1 a、子機をゲーム装置 1 b または 1 c とし、その構成要素も同様の参照符号「 a 」、「 b 」、または「 c 」を付与する。

10

【 0 0 5 2 】

図 3 では、後述する同期処理によって同期が確立された状態において、ゲーム装置 1 が、LCD 2 1 にゲーム画像を 1 画面表示する期間を 1 周期 (1 フレーム) として処理を繰り返す。ゲームが進行していく様子を説明する。この 1 フレームの間に、親機のゲーム装置 1 a が子機のゲーム装置 1 b および 1 c にそれぞれゲームデータを送信し (親ゲームデータ)、ゲーム装置 1 b および 1 c がそれぞれゲーム装置 1 a にゲームデータを返信する (子ゲームデータ)。これらのゲームデータを送受信することによって、ゲーム装置 1 a ~ 1 c の処理が同期してゲームが進行する。ここで、ゲームデータは、ゲームの内容に応じてゲーム装置 1 毎のキーデータ (操作スイッチ 2 2 を操作したデータ) やゲームパラメータを含み、本実施例では後述する同期 OK フラグが子ゲームデータにさらに付与されている。また、ゲームデータは、ゲームシステムで用いる無線通信で規定される送信フレームに基づいて送信されるが、ここでは詳細な説明を省略する。

20

【 0 0 5 3 】

図 4 において、上述した 1 フレームは、表示期間およびブランキング期間に分けられる。例えば、V__COUNT レジスタ 1 3 1 は、V__COUNT 値が 0 から 2 6 2 までを 1 周期としてカウントし、この V__COUNT 値が 0 から 2 6 2 までが 1 フレームに定義される。そして、図 4 に示すように LCD 2 1 の表示画面の解像度が 2 5 6 d o t × 1 9 2 d o t であり、図示左右方向に並ぶ 1 d o t を 1 走査ラインとする場合、V__COUNT 値が 0 から 1 9 1 までが表示期間となる。そして、V__COUNT 値が 0 から 1 9 1 までの表示期間は、LCD 2 1 の表示画面が LCD コントローラ 1 3 によって 1 走査ラインずつ V R A M 1 5 の内容に応じて変更されていく。一方、V__COUNT 値が 1 9 2 から 2 6 2 までがブランキング期間となる。このブランキング期間で V R A M 1 5 の内容を変更することで、LCD 2 1 に表示されるゲーム画像を乱すことなく表示するゲーム画像を変化させていく。本実施例では、1 走査ラインの走査に要する時間を L t、1 フレームの走査に要する時間を F t としている。例えば、ゲーム装置 1 は、1 秒間に 6 0 フレームを描画する。この場合、1 フレームの走査に要する時間 F t = 1 6 . 6 7 m s (ミリ秒) となり、1 走査ラインの走査に要する時間 L t = 6 3 . 3 7 μ s となる。

30

【 0 0 5 4 】

図 5 を参照して、親機のゲーム装置 1 a および子機のゲーム装置 1 b (以下、単に親機および子機とそれぞれ記載するときがある) が、互いに接続を確立した後に同期を確立する手順の概要について説明する。

40

【 0 0 5 5 】

親機と子機とが接続を確立した後、親機は、自機の V__TSF 値を取得する。V__TSF 値とは、自機の V__COUNT レジスタ 1 3 1 が示す V__COUNT 値が 0 のときに自機の TSF レジスタ 3 3 が示す TSF 値であり、親機の V__TSF 値を親 V__TSF 値とし、子機の V__TSF 値を子 V__TSF 値とする。これらの取得方法の詳細については、後述する。

【 0 0 5 6 】

50

次に、親機は、ビーコン (Beacon) を子機に送信する。このビーコンは、無線ネットワークにおける各ゲーム装置 1 のデータ送信のタイミングを同期させるために、親機が一定間隔 (例えば、500ms 間隔) で全ての子機にブロードバンド送信するパケットである。本実施例では、親機は、このパケットに取得した親 V_TSF 値と、ビーコン送信タイミングにおける当該親機の TSF レジスタ 33 の値である親 TSF 値を記述して、ビーコンを子機に送信する。

【0057】

子機は、親機からビーコンを受信し、子機の TSF 値 (子 TSF 値) を当該ビーコンに記述された親 TSF 値に一致させる。そして、子機は、自機のずれ調節割り込みのタイミング (上記ランキング期間に設定され、例えば V_COUNT 値が 212 のタイミング) k1 において、親機との同期を確認する。具体的には、子機がタイミング k1 において自機の子 V_TSF 値を取得し、ビーコンに記述された親 V_TSF 値と子 V_TSF 値との差 A1 によって、親機との同期ずれを検出する。つまり、子機は、ビーコンに記述された親 V_TSF 値を用いて、親機のフレーム周期と自機のフレーム周期とのずれを検出する。

10

【0058】

そして、子機は、親機との同期ずれの差 A1 を縮めるために、自機のフレーム周期を当該差 A1 以下の時間 j1 だけ長くする。具体的には、子機は、時間 j1 を走査ライン数 (例えば、10 以下の自然数) で設定する。そして、子機は、自機の V_COUNT レジスタ 131 が示す V_COUNT 値を上記走査ライン数だけ減算することによって、自機のフレーム周期を長くする。ここで、子機が一度の調整でフレーム周期を長くする走査ライン数の最大値は、ハードウェアの構成に合わせて実現可能な数値に設定すればよい。例えば、図 4 で説明したフレーム構成の場合、V_COUNT 値の減算をランキング期間に行うためには、V_COUNT 値を 262 から 192 に減算 (つまり調整する走査ライン数が 70) することが理論上可能となるが、本実施例では一度の調整で V_COUNT 値を 212 から 10 以下の数を減算する。

20

【0059】

次に、子機は、次のずれ調節割り込みのタイミング (次の V_COUNT 値が 212 のタイミング) k2 において、前回の調整で親機との同期が確立したか否かを確認する。そして、子機は、親機との同期ずれが残っている場合、さらに自機のフレーム周期を当該差 A1 以下の時間 j2 だけ長くする。具体的には、子機は、時間 j2 も走査ライン数 (例えば、10 以下の自然数) で設定する。そして、子機は、自機の V_COUNT レジスタ 131 が示す V_COUNT 値を上記走査ライン数だけ減算することによって、自機のフレーム周期を長くする。このような調整を親機との同期ずれが 0 となるまで繰り返すことによって、子機と親機との同期が確立する。

30

【0060】

一方、親機は、所定時間毎のタイミング h1 において、自機のフレーム周期を時間 i だけ長くする。具体的には、子機は、時間 i を走査ライン数 (例えば、1) で設定する。そして、親機は、自機の V_COUNT レジスタ 131 が示す V_COUNT 値を上記走査ライン数だけ減算することによって、自機のフレーム周期を長くする。この親機のフレーム周期調整は、ゲームシステムを構成するゲーム装置 1 の間における動作クロックの個体差を吸収するためであり、親機が自機のフレーム周期を調整するタイミング h1 とその調整ライン数 i とは、想定される当該個体差に応じて設定される。これらの設定の詳細については、後述する。

40

【0061】

その後、一定間隔で繰り返されるビーコンの送信タイミングが来ると、親機は、新たな親 V_TSF 値を取得する。そして、親機は、ビーコンパケットに新たな親 V_TSF 値と現在の TSF 値 (親 TSF 値) とを記述して、ビーコンを子機に送信する。

【0062】

子機は、親機からビーコンを受信し、子機の TSF 値 (子 TSF 値) を当該ビーコンに

50

記述された親TSF値に一致させる。そして、子機は、自機のずれ調節割り込みのタイミングにおいて親機との同期を確認し、上述と同様にして親機との同期を確立する。したがって、親機がタイミングh1においてフレーム周期を調整ライン数iだけ長く調整しているが、子機は、親機が調整したフレーム周期との同期を確立する。

【0063】

例えば、子機の動作クロックの周波数が親機の動作クロックの周波数より若干高い（つまり、子機のフレーム周期が短い）と仮定する。この場合、子機は、上述したように自機のフレーム周期を長く調整することによって容易に親機との同期を確立することができる。一方、親機の動作クロックの周波数が子機の動作クロックの周波数より若干高い（つまり、親機のフレーム周期が短い）と仮定する。この場合、親機のフレーム周期の調整が行われなければ、子機は、自機のフレーム周期を短く調整することによって親機との同期を確立しなければならず、調整時のフレームにおいて自機の処理時間が確保できないことが生じる。ここで、親機がフレーム周期を調整するタイミングh1および調整ライン数iは、上記個体差の想定される最大値に応じて設定されている。つまり、上記個体差を想定しても親機のフレーム周期が子機に対して先行しないようにタイミングh1および調整ライン数iを設定することによって、子機は、上述したように自機のフレーム周期を長く調整することによって容易に親機との同期を確立することができる。つまり、親機および子機におけるフレーム周期の調整は、必ず自機のフレーム周期を長く調整して互いの同期を確立しているため、当該調整時のフレームにおいても自機の処理時間を確保することが可能となる。

【0064】

このように、ゲームシステムに含まれる複数のゲーム装置は、子機がタイミングk1およびk2において、時間j1およびj2だけそれぞれフレーム周期を長くすることによって親機との同期処理を行う。また、親機がタイミングh1において、時間iだけフレーム周期を長くすることによって、子機のフレーム周期よりも遅くなる傾向を作為的に作り出し、子機がタイミングk3において時間j3だけ自機のフレーム周期を長く調整するような処理をする。したがって、各ゲーム装置の個体差を想定しながら処理周期の最低期間を確保しつつ、安定的に同期調整を行うことができる。

【0065】

図6は、上記同期確立のためにWRAM14に記憶されるデータのイメージを示す図である。なお、図6では、親機のゲーム装置1aをWRAM14aとし、子機のゲーム装置1bをWRAM14bとして区別している。

【0066】

図6において、親機のWRAM14aには、親V__TSF値141、同期OKフラグ142、V__COUNT値143、および親TSF値144が記憶される。親V__TSF値141は、親機のCPUコア11aが必要に応じて自機のV__COUNT値が0のときのTSF値を演算することによって取得され、WRAM14aに記憶される。同期OKフラグ142は、子機からゲームデータに付与されて送信され、親機が接続確立した子機に応じてそれぞれWRAM14aに記憶される。V__COUNT値143は、自機のV__COUNTレジスタ131aがカウントしている数値をCPUコア11aが読み出し、当該読み出しに応じて更新してWRAM14aに記憶される。親TSF値144は、TSFレジスタ33aがカウントしている数値をCPUコア11aが読み出し、当該読み出しに応じて更新してWRAM14aに記憶される。

【0067】

子機のWRAM14bには、親V__TSF値145、親V__TSF__old値146、子V__TSF値147、調整ライン数148、調整ライン残り数149、同期OKフラグ150、V__COUNT値151、および子TSF値152が記憶される。親V__TSF値145は、一定間隔で親機からビーコンに付与されて送信され、WRAM14bに記憶される。そして、親V__TSF値145は、所定の更新条件に基づいて、親V__TSF__old値146としてWRAM14bに記憶される。子V__TSF値147は、子機のC

P Uコア 1 1 bが必要に応じて自機のV__C O U N T値が0のときのT S F値を演算することによって取得され、W R A M 1 4 bに記憶される。調整ライン数 1 4 8 および調整ライン残り数 1 4 9 は、子機がずれ調節割り込みタイミングにおいて演算される。同期OKフラグ 1 5 0 は、親V__T S F値 1 4 5 と子V__T S F値 1 4 7 との差が所定範囲内となった場合に「1」が代入され、所定範囲外の場合に「0」が代入される。V__C O U N T値 1 5 1 は、自機のV__C O U N Tレジスタ 1 3 1 bがカウントしている数値をC P Uコア 1 1 bが読み出し、当該読み出しに応じて更新してW R A M 1 4 bに記憶される。子T S F値 1 5 2 は、T S Fレジスタ 3 3 bがカウントしている数値をC P Uコア 1 1 bが読み出し、当該読み出しに応じて更新してW R A M 1 4 bに記憶される。

【0068】

次に、図7を参照して、ゲームデータ送受信処理について説明する。なお、図7は、ゲームデータ送受信処理を行う親機および子機の動作を示すフローチャートである。なお、ゲームデータ送受信処理は、1フレームを1周期としており、当該1フレームの間に親機が子機にゲームデータを送信し、子機が親機にゲームデータを返信する処理である（図3参照）。

【0069】

図7において、親機は、自機のV__C O U N T値が所定値に到達するのを待つ（ステップS 1 1）。ステップS 1 1では、V__C O U N Tが所定値になったときに発生するように設定されたハードウェア割り込みが発生したかどうかを判断する。あるいは、C P Uコア 1 1 aが自機のV__C O U N Tレジスタ 1 3 1 aがカウントしているV__C O U N T値を読み出し、当該V__C O U N T値と所定値（例えば、10）とを比較することによって判断してもよい。そして、C P Uコア 1 1 aは、V__C O U N T値が所定値に到達したとき、ゲームデータを子機にそれぞれ送信する（ステップS 1 2）。

【0070】

一方、子機は、親機から送信されるゲームデータの受信を待っている（ステップS 2 1）。そして、子機は、親機からゲームデータを受信した場合、自機のW R A M 1 4 bに記憶されている同期OKフラグ 1 5 0を付与して、ゲームデータを親機に送信する（ステップS 2 2）。このステップS 2 1およびS 2 2の処理は、子機が送受信処理を終了するまで繰り返される（ステップS 2 3）。

【0071】

親機は、子機から上記ステップS 2 2で送信されたゲームデータを受信し（ステップS 1 3）、受信したゲームデータに付与された同期OKフラグが「1」であるか否かを判断する（ステップS 1 4）。そして、親機は、同期OKフラグが「1」である場合、その同期OKフラグを送信した子機とのマルチプレイゲームが可能と判断して、当該子機とマルチプレイゲーム開始可能状態に設定し（ステップS 1 5）、処理を次のステップS 1 6に進める。親機は、マルチプレイゲーム開始可能状態に設定されると、同期OKフラグ「1」を送信した子機とのマルチプレイゲームを開始する。一方、親機は、同期OKフラグが「0」である場合、その同期OKフラグを送信した子機とのマルチプレイゲームが不可能と判断して、そのまま処理を次のステップS 1 6に進める。これらステップS 1 1～S 1 5の処理は、親機が送受信処理を終了するまで繰り返される（ステップS 1 6）。

【0072】

次に、図8～図10を参照して、親機および子機が互いに同期を確立する処理について説明する。なお、図8は、親機のゲーム装置 1 aが行う同期処理を示すフローチャートである。図9は、子機のゲーム装置 1 bが行う同期処理を示すフローチャートである。図10は、図8のステップS 3 8で処理される親V__T S F値取得処理および図9のステップS 6 0で処理される子V__T S F値取得処理を示すサブルーチンである。

【0073】

まず、図8を参照して、親機が子機と互いに同期を確立する処理について説明する。図8において、親機は、子機との間の無線通信における接続処理を行って接続を確立し（ステップS 3 1）、自機の定周期タイマのカウントTをスタートさせる（ステップS 3 2）

10

20

30

40

50

。そして、親機のCPUコア11aは、V__Blank割り込みのタイミングか否かを判断する(ステップS33)。V__Blank割り込みとは、上記表示期間からブランキング期間に移行したときに1フレームに1回のみ発生するV__COUNTの割り込みである。例えば、図4で示した一例では、V__COUNT値が192のとき、CPUコア11aがV__Blank割り込みのタイミングであると判断する。そして、親機のCPUコア11aは、V__Blank割り込みのタイミングである場合、定周期タイマのカウントTが予め設定された所定時間より長いかなかを判断する(ステップS34)。以下、ステップS34の判断で用いられる所定時間の設定方法について説明する。

【0074】

ここで、ゲームシステムに接続されるゲーム装置1の動作クロックに想定されている個体差(例えば、設計値の公差)の最大幅を考える。この動作クロックの個体差の最大幅がw ppm(parts per million)とする。これは、あるゲーム装置1の100万回動作に対して、他のゲーム装置1が100万回+w回動作する個体差を示している。そして、双方の動作クロックの個体差がw ppmとなる2つのゲーム装置1における処理タイミングが、1走査ラインずれるフレーム数nを、

$$n = (1000000 / w) * \{ 1 / (Cmax + 1) \}$$

で計算する。ここで、Cmaxは、V__COUNTレジスタ131がカウントするV__COUNT値の最大値(図4の例では262)である。上記ステップS34の判断で用いられる所定時間は、このフレーム数nや当該フレーム数nに相当する時間が設定される。例えば、上記個体差が±30 ppm(最大幅w=60)およびCmax=262とすると、フレーム数n=63となる。このように上記ステップS34の判断で用いられる所定時間は、ゲーム装置1に想定されている動作クロックの個体差およびV__COUNT値の最大値を用いて、予め設定される。

【0075】

図8に戻り、親機のCPUコア11aは、定周期タイマのカウントTが上記所定時間より長い場合、V__COUNT値から1減算してV__COUNT値を更新する(ステップS35)。このステップS35における更新が、図5のタイミングh1におけるフレーム周期を時間iだけ長くする処理に相当する。つまり、親機は、ステップS35を上記所定時間毎に繰り返すことによって、自機のフレーム周期を1走査ライン分長く調整している。このように、ブランキング期間中にV__COUNT値を調整し、かつ、調整後のV__COUNT値をブランキング期間内のV__COUNT値に更新することによって、親機はLCD21aに表示されるゲーム画像を乱すことなくフレーム周期を調整することができる。そして、親機のCPUコア11aは、自機の定周期タイマのカウントTを初期化してカウントをスタートさせ(ステップS36)、処理を次のステップS37に進める。また、親機のCPUコア11aは、V__Blank割り込みのタイミングでない、あるいは定周期タイマのカウントTが上記所定時間以下の場合、そのまま処理を次のステップS37に進める。

【0076】

ステップS37において、親機のCPUコア11aは、子機へビーコンを送信するタイミングか否かを判断する。次に、親機のCPUコア11aは、ビーコン送信タイミングである場合、親V__TSF値を取得する(ステップS38)。そして、親機のCPUコア11aは、自機のTSF値(親TSF値)およびステップS38で取得した親V__TSF値をビーコンにのせて子機に送信し(ステップS39)、上記ステップS33に戻って処理を繰り返す。一方、親機のCPUコア11aは、ビーコン送信タイミングでない場合、そのまま上記ステップS33に戻って処理を繰り返す。以下、図10を参照して、親V__TSF値取得処理の詳細な処理について説明する。なお、親機が自機のV__TSF値を取得する処理を親V__TSF値取得処理、子機が自機のV__TSF値を取得する処理を子V__TSF値取得処理として区別している。しかしながら、それぞれV__TSF値を取得する処理は同じであるため、以下の説明では親機および子機の区別なく総称して説明を行う。

【0077】

10

20

30

40

50

図10において、CPUコア11は、自機のTSFレジスタ33がカウントしているTSF値を読み出し、WRAM14に記憶させる(ステップS81)。次に、CPUコア11は、自機のV_COUNTレジスタ131がカウントしているV_COUNT値を読み出し、WRAM14に記憶させる(ステップS82)。そして、CPUコア11は、ステップS81で取得したTSF値およびステップS82で取得したV_COUNT値を用いて、自機のV_TSF値を以下の数式で算出する(ステップS83)。

$$V_TSF = TSF + (Cmax - V_COUNT + 1) * Lt$$

ここで、Cmaxは、V_COUNTレジスタ131がカウントするV_COUNT値の最大値(図4の例では262)である。Ltは、1走査ラインの走査に要する時間である。この数式によって、自機のV_COUNTレジスタ131が次にV_COUNT値を0とするとときに自機のTSFレジスタ33が示すTSF値を、自機のV_TSF値として算出することができる。

10

【0078】

次に、図9を参照して、子機が親機と互いに同期を確立する処理について説明する。図9において、子機は、親機との間の無線通信における接続処理を行って接続を確立し(ステップS51)、自機の同期OKフラグを「0」に設定する(ステップS52)。そして、子機のCPUコア11bは、ずれ調節割り込みのタイミングか否かを判断する(ステップS53)。ずれ調節割り込みとは、上記ブランキング期間中に親機との同期を取るために1フレームに1回のみ発生するV_COUNTの割り込みである。例えば、図4で示した一例では、V_COUNT値が212のとき、CPUコア11bがずれ調節割り込みのタイミングであると判断する。なお、後述するV_COUNT値が調整されると、同じフレーム内でV_COUNT値が212を少なくとも2回発生するが、子機のCPUコア11bは、2回目以降をずれ調節割り込みのタイミングでないと判断する。

20

【0079】

子機のCPUコア11bは、ずれ調節割り込みのタイミングでない場合、親機からのビーコンを受信したか否かを判断する(ステップS54)。次に、子機のCPUコア11bは、ビーコンを受信した場合、当該ビーコンのパケットに記述されている親V_TSF値をWRAM14bの親V_TSF値145として格納する(ステップS55)。そして、子機のCPUコア11bは、上記ビーコンのパケットに記述されている親TSF値に自機のTSF値(子TSF値)を合わせて(ステップS56)、上記ステップS53に戻って処理を繰り返す。一方、子機のCPUコア11bは、ビーコンを受信していない場合、そのまま上記ステップS53に戻って処理を繰り返す。

30

【0080】

上記ステップS53においてずれ調節割り込みのタイミングであると判断された場合、子機のCPUコア11bは、WRAM14bに格納されている親V_TSF値145と親V_TSF_old値146とが等しいか否かを判断する(ステップS57)。後述により明らかとなるが、親機からビーコンを受信してWRAM14bに格納されている親V_TSF値145が更新された場合、親V_TSF値145と親V_TSF_old値146とが異なる値(つまりステップS57でNo)となる。

【0081】

親V_TSF値145と親V_TSF_old値146とが異なる値の場合、子機のCPUコア11bは、調整ライン残り数Bを0に設定し(ステップS58)、WRAM14bに格納されている親V_TSF_old値146を親V_TSF値145に更新して(ステップS59)、子V_TSF値を取得する(ステップS60)。この子V_TSF値取得処理の詳細な処理については、図10で示すサブルーチンと同様であるため、詳細な説明を省略する。

40

【0082】

次に、子機のCPUコア11bは、WRAM14bに格納されている親V_TSF値とステップS60で取得した子V_TSF値とを比較し、親V_TSF値が子V_TSF値以上か否かを判断する(ステップS61)。そして、親V_TSF値が子V_TSF値未

50

満である場合、CPUコア11bは、当該親V__TSF値に1フレームの走査に要する時間Ftを加算して、新たな親V__TSF値に更新する(ステップS62)。このステップS62は、更新された親V__TSF値が子V__TSF値以上となるまで繰り返される。一方、CPUコア11bは、親V__TSF値が子V__TSF値以上である場合、親V__TSF値から子V__TSF値を減算した差Aを演算する(ステップS63)。このステップS61~S63における差Aの演算が、図5のタイミングk1における差A1を演算する処理に相当し、この処理は親機において親V-TSF値を取得した処理周期と、子機においてずれ調節を行う処理周期がFtの整数倍程度ずれる事が想定されるため、その対処としての処理である。そして、CPUコア11bは、調整ライン数Lを演算する(ステップS64)。CPUコア11bは、調整ライン数Lを $L = A / Lt$ で演算し、WRAM14bに格納する。ここで、Ltは、1走査ラインの走査に要する時間である。なお、調整ライン数Lが整数でない場合、小数点以下を切り捨てる。このステップS64によって、子機と親機との同期ずれを1走査ラインの走査時間に換算したライン数Lが導かれる。

10

【0083】

次に、CPUコア11bは、WRAM14bに格納されている調整ライン数Lが10より大きいか否かを判断する(ステップS65)。そして、CPUコア11bは、L=10の場合、同期OKフラグを「1」に設定し(ステップS66)、処理を次のステップS69に進める。つまり、調整ライン数が10以下の場合、子機は、後述するV__COUNT値の調整によって親機との同期が確立するものと判断する。一方、CPUコア11bは、L>10の場合、同期OKフラグを「0」に設定する(ステップS67)。そして、CPUコア11bは、調整ライン数Lから10減算した値を調整ライン残り数Bに設定し、調整ライン数Lを10に設定してそれぞれWRAM14bに格納し(ステップS68)、処理を次のステップS69に進める。

20

【0084】

ステップS69において、子機のCPUコア11bは、自機のV__COUNT値から調整ライン数Lを減算してV__COUNT値を更新し、上記ステップS53に戻って処理を継続する。このステップS69における更新が、図5のタイミングk1、k2、およびk3におけるフレーム周期を時間j1、j2、およびj3だけそれぞれ長くする処理に相当する。

【0085】

一方、上記ステップS57において親V__TSF値145と親V__TSF__old値146とが等しい値の場合、子機のCPUコア11bは、現在設定されている調整ライン残り数Bが0か否かを判断する(ステップS70)。そして、CPUコア11bは、調整ライン残り数Bが0でない場合、調整ライン数Lを調整ライン残り数Bとし、調整ライン残り数B=0としてWRAM14bに格納し(ステップS71)、処理を上記ステップS65に進める。一方、CPUコア11bは、調整ライン残り数Bが0である場合、処理を上記ステップS54に進める。

30

【0086】

ここで、ステップS65~S71の一連の処理は、子機が一度の調整でフレーム周期を長くする走査ライン数の最大値を10に設定している例である。つまり、子機が走査ライン数の最大値10を限度にフレーム周期を調整し、その残りを調整ライン残り数Bとして次のフレームでフレーム周期を調整している。この最大値は、ハードウェアの構成に合わせて実現可能な数値に設定すればよい。例えば、図4で説明したフレーム構成の場合、V__COUNT値の調整をランキング期間に行うためには、V__COUNT値を262から192に調整(最大値70)することが理論上可能となる。このように、ランキング期間でV__COUNT値を調整し、かつ、調整後のV__COUNT値をランキング期間内のV__COUNT値に更新することによって、子機はLCD21aに表示されるゲーム画像を乱すことなくフレーム周期を調整することができる。

40

【0087】

このように、本発明の一実施形態に係るゲームシステムによれば、子機に設定されたゲ

50

ーム装置は、自機のフレーム周期を長くすることによって同期処理を行うため、各フレーム周期において一定の処理時間を確保しつつ親機との処理の同期を確立することができる。また、親機のゲーム装置は、そのフレーム周期が子機のフレーム周期よりも遅くなる傾向を作為的に作り出し、子機が自機のフレーム周期を長く調整するような処理をすることによって、各ゲーム装置の個体差を想定しながら処理周期の最低期間を確保しつつ、安定的に同期調整を行うことができる。また、各ゲーム装置の同期調整では、ゲーム画像の表示更新に用いられるカウンタ機能を使用するため、効率的に同期を行うことができる。また同期を行うことで、データの送受信タイミングが予想可能になることで、通信を行わないゲームにおけるゲーム処理と同じような処理タイミングでゲーム処理を行うことが可能になりゲーム制作の効率アップにつなげることができる。さらに、各ゲーム装置の同期調整は、ブランキング期間に行われ、かつ、調整後のカウント値をブランキング期間内のカウント値に更新するため、ゲーム装置の画面表示を乱すことなく各ゲーム装置間で処理の同期を確保することができる。

10

【0088】

なお、本実施例のゲームシステムでは、複数のゲーム装置1間でデータを送受信するなど処理の同期を確立するための計時手段として、無線LANの規格IEEE802.11などで用意されている無線通信に用いるタイミング同期機能(TSF)を用いたが、他の計時手段を用いてもかまわない。例えば、衛星から送信される時刻情報を各ゲーム装置で受信して、各ゲーム装置の計時手段を同期させるようにしてもよい。またネットワークタイムプロトコル(NTP)を用いて各ゲーム装置の計時手段の同期を行っても良い。ゲーム装置1間で無線通信あるいは有線通信を行う規格に応じて他の計時手段を用いても、同様に本発明を適用することができる。

20

【産業上の利用可能性】

【0089】

本発明にかかるゲームシステム、ゲーム装置、およびゲームプログラムは、複数のゲーム装置が互いに処理の同期を確立して通信を行って各周期における処理時間を確保しながらゲーム進行することができ、複数のゲーム装置が互いに無線通信あるいは有線通信しながら処理するマルチプレイゲーム等に適用できる。

【図面の簡単な説明】

【0090】

30

【図1】本発明の一実施形態に係るゲームシステムに含まれるゲーム装置1の外観図

【図2】図1のゲーム装置1の機能ブロック図

【図3】複数のゲーム装置1間で送受信されるゲームデータを説明するための図

【図4】V__COUNT値、LCD21の走査ライン、およびフレームの関係を示す説明図

【図5】親機のゲーム装置1aおよび子機のゲーム装置1bが、互いに同期を確立する手順を説明するための図

【図6】図2のWRAM14に記憶されるデータのイメージを示す図

【図7】ゲームデータ送受信処理を行う親機および子機のゲーム装置1の動作を示すフローチャート

40

【図8】親機のゲーム装置1aが行う同期処理を示すフローチャート

【図9】子機のゲーム装置1bが行う同期処理を示すフローチャート

【図10】図8のステップS38で処理される親V__TSF値取得処理および図9のステップS60で処理される子V__TSF値取得処理を示すサブルーチン

【符号の説明】

【0091】

1 ... ゲーム装置

10 ... ゲーム装置本体

11 ... CPUコア

12 ... プートROM

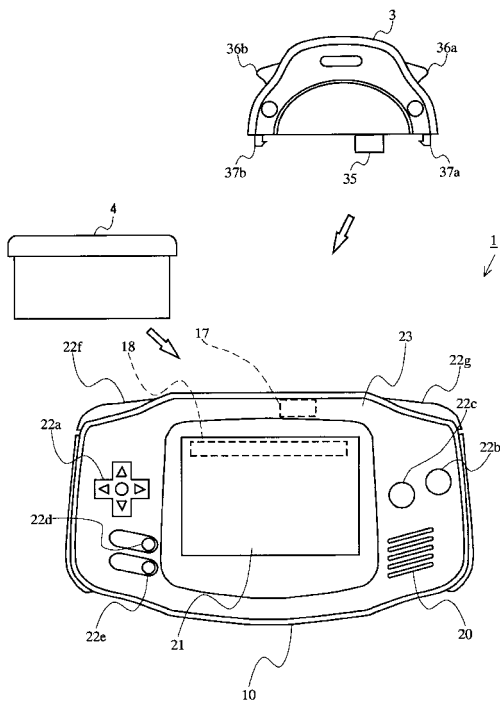
50

- 1 3 ... LCDコントローラ
- 1 3 1 ... V_COUNTレジスタ
- 1 4 ... WRAM
- 1 5 ... VRAM
- 1 6 ... 周辺回路
- 1 7、1 8、3 5 ... コネクタ
- 1 9 ... オーディオアンプ
- 2 0 ... スピーカ
- 2 1 ... LCD
- 2 2 ... 操作スイッチ
- 2 3 ...ハウジング
- 3 ...無線通信ユニット
- 3 1 ... ベースバンドIC
- 3 2 ... 電源回路
- 3 3 ... T S Fレジスタ
- 3 4 ... R F - I C
- 3 6 ... つまみ部
- 3 7 ... 掛止部
- 4 ...カートリッジ
- 4 1 ... ROM
- 4 2 ...バックアップRAM

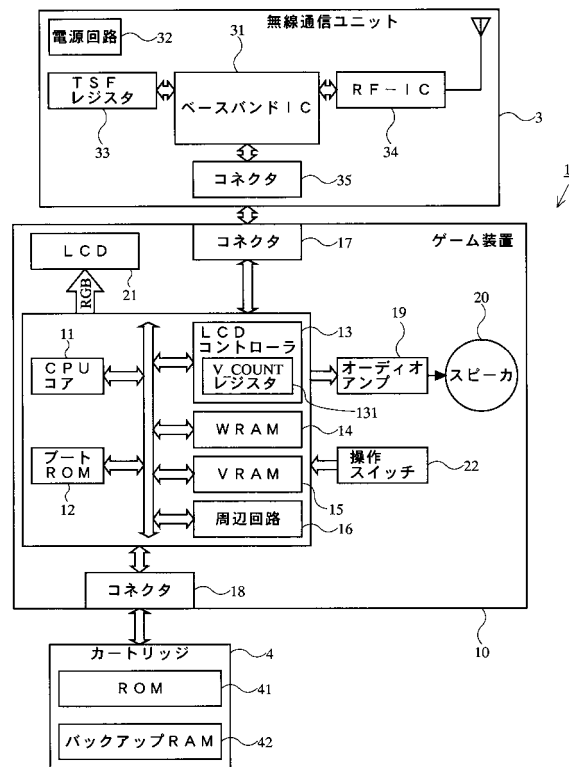
10

20

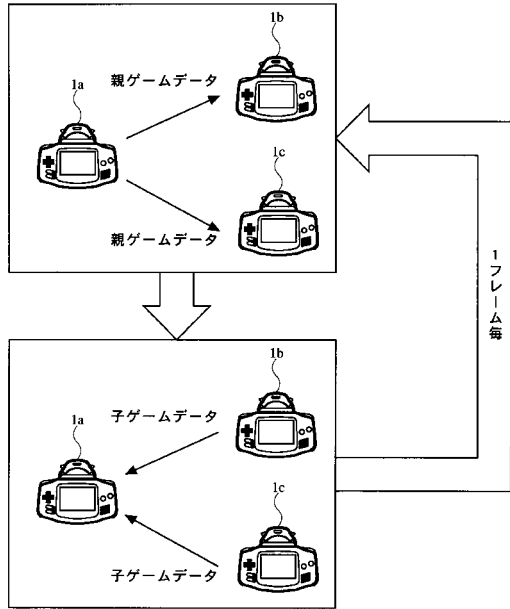
【図1】



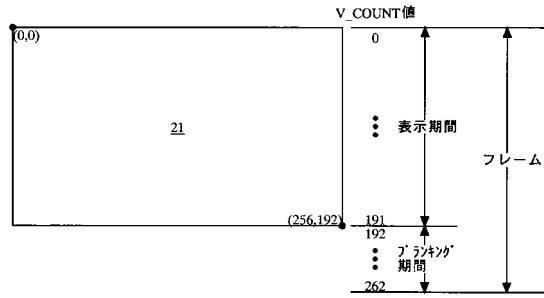
【図2】



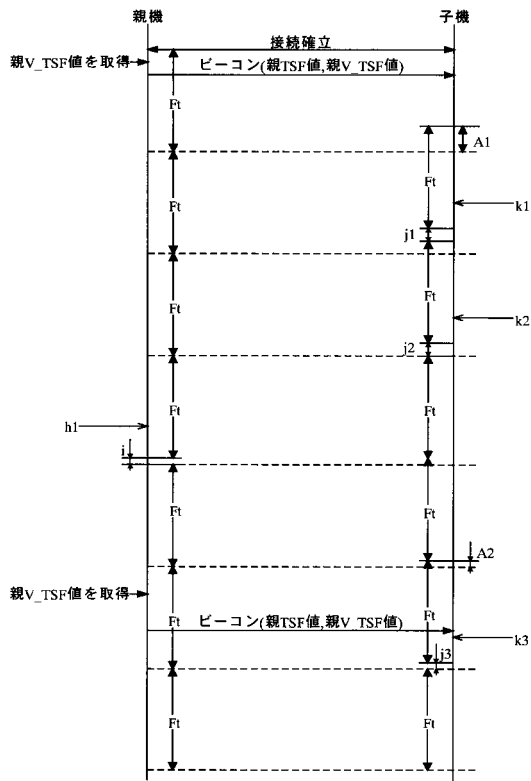
【図3】



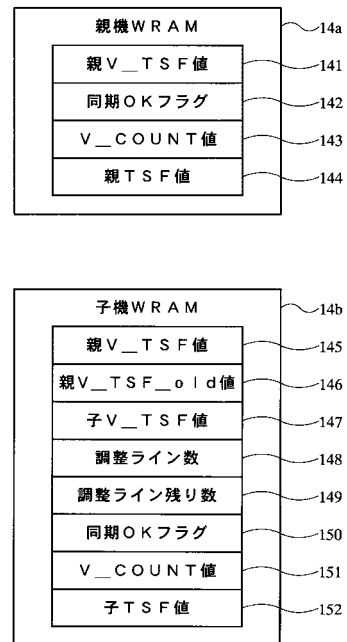
【図4】



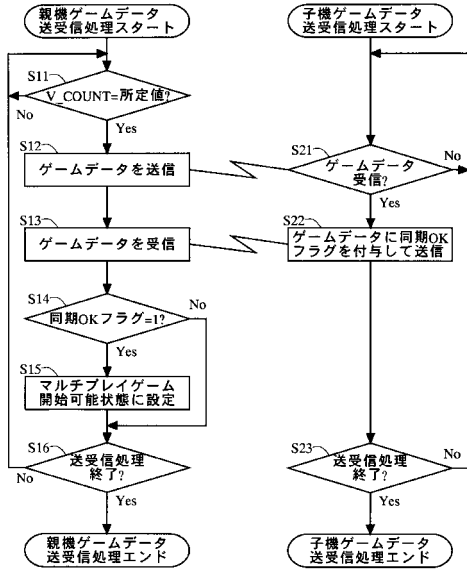
【図5】



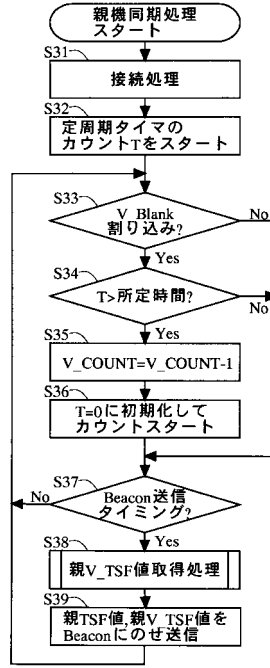
【図6】



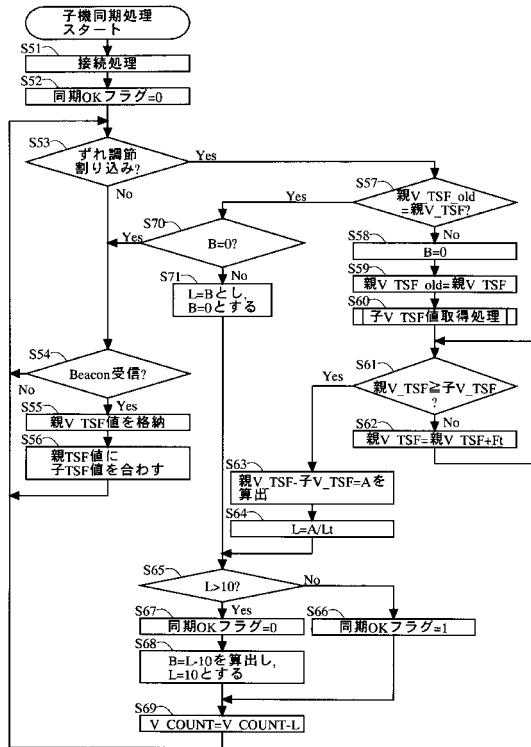
【図7】



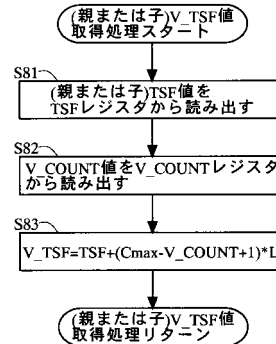
【図8】



【図9】



【図10】



フロントページの続き

- (56)参考文献 特開2000-288256(JP,A)
特開2002-271307(JP,A)
特開2002-186785(JP,A)
特開2000-295206(JP,A)
特開平07-213744(JP,A)
特開2003-071137(JP,A)
特開平08-243255(JP,A)

(58)調査した分野(Int.Cl., DB名)

A63F 13/00 - 13/12, 9/24,
G06F 15/177,
H04L 7/00