



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0143550
(43) 공개일자 2016년12월14일

(51) 국제특허분류(Int. Cl.)
H01M 4/13 (2010.01) H01M 10/05 (2010.01)
H01M 4/139 (2010.01) H01M 4/38 (2006.01)
H01M 4/80 (2006.01)
(52) CPC특허분류
H01M 4/13 (2013.01)
H01M 10/05 (2013.01)
(21) 출원번호 10-2016-0068964
(22) 출원일자 2016년06월02일
심사청구일자 2016년06월02일
(30) 우선권주장
1020150080168 2015년06월05일 대한민국(KR)

(71) 출원인
경상대학교산학협력단
경상남도 진주시 진주대로 501 (가좌동)
(72) 발명자
조권구
경상남도 진주시 평거로39번길 9, 105동 207호(평거동, 들말한보타운)
안주현
경상남도 진주시 충의로 67, 502동 1401호(충무공동, 혁신도시엘에이치아파트5단지)
(뒷면에 계속)
(74) 대리인
정홍식, 김태현

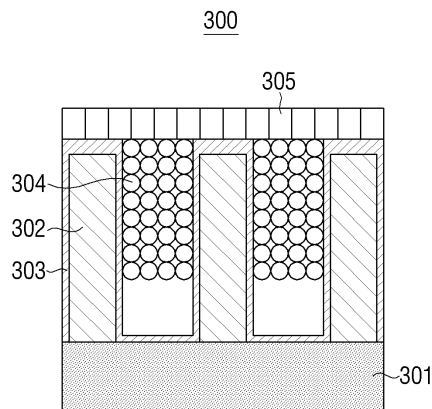
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 전극, 전지 및 전극의 제조방법

(57) 요약

본 발명은 전극, 전지 및 그 제조방법을 개시한다. 본 발명에 따른 전극은, 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층, 전자 통로 역할을 수행하는 집전체, 활물질층 상부 표면에 형성되어 상기 활물질의 분리를 방지하는 코팅층을 포함하는 것을 특징으로 한다.

대표도 - 도3



(52) CPC특허분류

H01M 4/139 (2013.01)

H01M 4/38 (2013.01)

H01M 4/80 (2013.01)

Y02E 60/12 (2013.01)

(72) 발명자

김기원

경상남도 진주시 새평거리 30, 113동 304호(평거동, 엠코타운 더 프라하)

곽용규

부산광역시 기장군 일광면 황계길 94

안효준

경상남도 진주시 진주대로829번길 21, 102동 1402호(주약동, 삼환나우빌)

조규봉

경상남도 진주시 진주대로815번길 11, 105동 1702호(주약동, 주약현대아파트)

류호석

경상남도 진주시 하대로40번길 4, 1동 1102호(하대동, 도동대림아파트)

송주석

경상남도 사천시 청닐샘터길 35, 다동 301호(서동, 화신동백빌라)

하중근

경상남도 진주시 금산면 덕의길 15, 107동 202호(진주푸르지오1단지아파트)

남태현

경상남도 진주시 진주대로 1317, 107동 1002호(이현동, 이현하이클래스웰가아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711015147

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 중견연구자지원

연구과제명 고용량 Li/S 전지용 맞춤형 3차원 황복합 전극 개발

기 여 율 1/1

주관기관 경상대학교

연구기간 2014.06.01 ~ 2015.05.31

명세서

청구범위

청구항 1

전극에 있어서,
 상기 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층;
 전자 통로 역할을 수행하는 집전체;
 상기 활물질층의 상부 표면에 형성되어 활물질의 분리를 방지하는 코팅층;을 포함하는 전극.

청구항 2

제 1항에 있어서,
 상기 코팅층은 금속, 세라믹 및 고분자 물질 중 어느 하나인 것을 특징으로 하는 전극.

청구항 3

제 1항에 있어서,
 상기 코팅층은 전해질과 반응하지 않는 물질로 이루어진 것을 특징으로 하는 전극.

청구항 4

제 1항에 있어서,
 상기 집전체는, 3차원 구조의 다공성 집전체로, 전도체 및 전도체로 코팅된 비전도체 중 어느 하나이고,
 상기 활물질은 상기 3차원 구조의 다공성 집전체 표면의 다공성 영역에 삽입되는 것을 특징으로 하는 전극.

청구항 5

제 4항에 있어서,
 상기 3차원 구조의 다공성 집전체는 탄소 코팅된 다공성 양극 산화 알루미늄, TiO_2 나노 튜브와 Ti의 일체형 및 가공된 Cu, Al, Ni, SUS 중 어느 하나인 것을 특징으로 하는 전극.

청구항 6

제 1항에 있어서,
 상기 활물질은 Si, Sn 및 S 중 어느 하나인 것을 특징으로 하는 전극.

청구항 7

전지에 있어서,
 양극;
 전해질; 및
 음극;을 포함하며,
 상기 양극 및 음극 중 어느 하나 이상은,
 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층;
 전자 통로 역할을 수행하는 집전체;
 상기 집전체의 상부 표면에 형성되어 상기 활물질의 분리를 방지하는 코팅층;을 포함하는, 전지.

청구항 8

전극을 제조하는 방법에 있어서,

전자 통로 역할을 하는 집전체 상부 표면에, 전극의 기전 반응을 수행하는 활물질을 포함하는 활물질층을 생성하는 단계; 및

상기 활물질층의 상부를 코팅하는 단계;를 포함하는 전극의 제조 방법.

청구항 9

제 8항에 있어서,

상기 코팅하는 단계는 금속, 세라믹 및 고분자 물질 중 어느 하나를 이용하는 것을 특징으로 하는 전극의 제조 방법.

청구항 10

제 8항에 있어서,

상기 코팅하는 단계는 전해질과 반응하지 않는 물질을 이용하는 것을 특징으로 하는 전극의 제조 방법.

청구항 11

제 8항에 있어서,

상기 집전체는, 표면이 다공성 형상인 3차원 구조의 집전체로, 전도체 및 전도체로 코팅된 비전도체 중 어느 하나이고,

상기 활물질은 상기 3차원 구조의 다공성 집전체 표면의 다공성 영역에 삽입되는 것을 특징으로 하는 전극을 제조하는 방법.

청구항 12

제 11항에 있어서,

상기 3차원 구조의 다공성 집전체는 탄소 코팅된 다공성 양극 산화 알루미늄, TiO_2 나노 튜브와 Ti의 일체형 및 가공된 Cu, Al, Ni, SUS 중 어느 하나인 것을 특징으로 하는 전극의 제조 방법.

청구항 13

제 8항에 있어서,

상기 활물질은 Si, Sn 및 S 중 어느 하나인 것을 특징으로 하는 전극의 제조 방법.

청구항 14

제1항에 있어서,

상기 코팅층은,

도전재 및 바인더를 혼합한 것을 특징으로 하는 전극.

청구항 15

제1항에 있어서,

상기 코팅층의 두께는,

500nm 이상 $1\mu m$ 이하인 것을 특징으로 하는 전극.

청구항 16

제1항에 있어서,

상기 활물질의 평균 입도는,
8 μ m 이하인 것을 특징으로 하는 전극.

청구항 17

제7항에 있어서,
상기 코팅층은,
도전재 및 바인더를 혼합한 것을 특징으로 하는 전지.

청구항 18

제8항에 있어서,
상기 코팅하는 단계는,
도전재 및 바인더를 혼합하여 코팅층 슬러리를 제조하는 단계; 및
상기 코팅층 슬러리를 상기 활물질층의 상부에 도포하는 단계;를 포함하는 것을 특징으로 하는 전극의 제조 방법.

청구항 19

제18항에 있어서,
상기 도포하는 단계는,
4000RPM 이하의 스핀 코팅 방식을 이용하는 것을 특징으로 하는 전극의 제조 방법.

청구항 20

제8항에 있어서,
상기 활물질층을 생성하는 단계는,
상기 활물질을 분쇄하는 단계;
상기 분쇄된 활물질, 도전재 및 바인더를 혼합하여 상기 활물질층 슬러리를 제조하는 단계; 및
상기 제조된 활물질층 슬러리를 상기 집전체 상부 표면에 도포하는 단계;를 포함하는 것을 특징으로 하는 전극의 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 전극, 전지 및 전극의 제조 방법에 관한 것으로, 더욱 상세하게는, 전극의 표면에 코팅층을 추가 형성하여 활물질의 분리 방지가 가능한 전극, 전지 및 전극의 제조 방법에 관한 것이다.

배경 기술

[0002] 현재 충방전이 가능한 이차전지는 핸드폰, 노트북, 디지털 카메라, PDA 등 소형 전원으로 사용될 뿐만 아니라, 최근 수요가 급격히 증가하고 있는 하이브리드 자동차, 전기 자전거 등 중대형 전원으로 사용되고 있다. 또한, 전력저장(energy storage system, ESS) 등의 용도로도 적용범위가 점차 확대되고 있다.

[0003] 전지는 전극(양극과 음극), 전해질, 분리막, 집전체 및 케이스로 이루어 진다.

[0004] 이때, 전극 제조에 사용되는 활물질으로는 S, LiCoO₂, LiMn₂O₄, LiFePO₄, LiNi_xCo_yAl_{(1-(x+y))}O₂, LiNi_xCo_yMn_{(1-(x+y))}O₂, Si, Sn, Al, Ge, C 및 이들의 혼합물 등이 있다. 여기서, Si는 리튬 이온 전지에 Li_{4.4}Si로서 사용되면 4200mAh/g의 높은 이론적 정전 용량을 기대하게 하는 물질이다. 이는 흑연을 사용한 전지의 용량의 약 11배에 해당한다.

[0005] 그러나 $\text{Li}_{4.4}\text{Si}$ 의 형성은 전극의 부피 팽창을 야기하고, 이 부피 팽창은 기계적인 응력(stress), 재료의 균열과 부서짐 등을 초래하고, 이로 인해 활물질이 집전체로부터 분리되면서 용량의 급격한 저하를 초래하였다.

[0006] 이에 따라, 충방전이 계속되어도 에너지 밀도가 유지되도록 활물질의 분리가 일어나지 않는 전극에 대한 필요성이 증대되었다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 상술한 필요성에 따른 것으로, 본 발명의 목적은 전극의 표면에 코팅층을 추가 형성하여 활물질의 분리 방지가 가능한 전극, 전지 및 전극의 제조 방법을 제공함에 있다.

과제의 해결 수단

[0008] 상술한 목적을 달성하기 위한 본 발명의 일 실시 예에 따른 전극은, 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층, 전자 통로 역할을 수행하는 집전체 및 상기 활물질층 상부 표면에 형성되어 활물질의 분리를 방지하는 코팅층을 포함한다.

[0009] 이 경우, 상기 코팅층은 금속, 세라믹 및 고분자 물질 중 어느 하나일 수 있다.

[0010] 이 경우, 상기 코팅층은 전해질과 반응하지 않는 물질로 이루어질 수 있다.

[0011] 한편, 상기 집전체는 3차원 구조의 다공성 집전체로, 전도체 및 전도체로 코팅된 비전도체 중 어느 하나이고, 상기 활물질은 상기 3차원 구조의 다공성 집전체 표면의 다공성 영역에 삽입될 수 있다.

[0012] 이 경우, 상기 3차원 구조의 다공성 집전체는 탄소 코팅된 다공성 양극 산화 알루미늄, TiO_2 나노 튜브와 Ti의 일체형 및 가공된 Cu, Al, Ni, SUS 중 어느 하나일 수 있다.

[0013] 한편, 상기 활물질은 Si, Sn 및 S 중 어느 하나일 수 있다.

[0014] 한편, 상기 코팅층은, 도전재 및 바인더를 혼합한 것일 수 있다.

[0015] 한편, 상기 코팅층의 두께는, 500nm 이상 $1\mu\text{m}$ 이하일 수 있다.

[0016] 한편, 상기 활물질의 평균 입도는, $8\mu\text{m}$ 이하일 수 있다.

[0017] 한편, 본 발명의 일 실시 예에 따른 전지는, 양극, 전해질 및 음극을 포함하며, 상기 양극 및 음극 중 어느 하나 이상은, 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층, 전자 통로 역할을 수행하는 집전체, 상기 활물질층 표면에 형성되어 활물질의 분리를 방지하는 코팅층을 포함한다.

[0018] 이 경우, 상기 코팅층은, 도전재 및 바인더를 혼합한 것일 수 있다.

[0019] 한편, 본 발명의 일 실시 예에 따른 전극을 제조하는 방법은, 전자 통로 역할을 하는 집전체의 상부 표면에, 전극의 기전 반응을 수행하는 활물질을 포함하는 활물질층을 생성하는 단계 및 상기 활물질층의 상부를 코팅하는 단계를 포함한다.

[0020] 이 경우, 상기 코팅하는 단계는 금속, 세라믹 및 고분자 물질 중 어느 하나를 이용할 수 있다.

[0021] 이 경우, 상기 코팅하는 단계는 전해질과 반응하지 않는 물질을 이용할 수 있다.

[0022] 한편, 상기 집전체는, 표면이 다공성 형상인 3차원 구조의 집전체로, 전도체 및 전도체로 코팅된 비전도체 중 어느 하나이고, 상기 활물질은 상기 3차원 구조의 다공성 집전체 표면의 다공성 영역에 삽입될 수 있다.

[0023] 이 경우, 3차원 구조의 다공성 집전체는 탄소 코팅된 다공성 양극 산화 알루미늄, TiO_2 나노 튜브와 Ti의 일체형 및 가공된 Cu, Al, Ni, SUS 중 어느 하나일 수 있다.

[0024] 한편, 상기 활물질은 Si, Sn 및 S 중 어느 하나일 수 있다.

[0025] 한편, 상기 코팅하는 단계는, 도전재 및 바인더를 혼합하여 코팅층 슬러리를 제조하는 단계 및 상기 코팅층 슬러리를 상기 활물질층의 상부에 도포하는 단계를 포함할 수 있다.

[0026] 한편, 상기 도포하는 단계는, 4000RPM 이하의 스핀 코팅 방식을 이용할 수 있다.

[0027] 한편, 상기 활물질층을 생성하는 단계는, 상기 활물질을 분쇄하는 단계, 상기 분쇄된 활물질, 도전제 및 바인더를 혼합하여 상기 활물질층 슬러리를 제조하는 단계 및 상기 제조된 활물질층 슬러리를 상기 집전체 상부 표면에 도포하는 단계를 포함할 수 있다.

발명의 효과

[0028] 상술한 바와 같은 다양한 실시 예에 따르면, 전극의 표면에 코팅층을 추가 형성하여 전극을 제조함으로써, 전지의 반복적인 충방전에 의해 부피가 팽창된 활물질이 집전체로부터 분리되는 것을 방지하고, 생성되는 석출상의 성장을 저지하여 전극의 수명을 향상시킬 수 있다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 일 실시 예에 따라 제조된 전극의 구성을 도시한 도면,
 도 2는 본 발명의 일 실시 예에 따른 전극의 제조 방법을 설명하기 위한 흐름도,
 도 3은 본 발명의 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면,
 도 4는 본 발명의 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 흐름도,
 도 5는 본 발명의 일 실시 예에 따른 전극의 제조 방법을 설명하기 위한 전극의 구성을 도시한 도면의 흐름도,
 도 6은 본 발명의 다른 실시 예에 따라 처리한 전극의 단면, 표면의 FE-SEM 이미지,
 도 7은 본 발명의 다른 실시 예에 따라 제조된 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면,
 도 8은 본 발명의 또 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면,
 도 9는 본 발명의 또 다른 실시 예에 따른 전극의 제조방법을 설명하기 위한 흐름도,
 도 10은 본 발명의 또 다른 실시 예에 기재된 TiO_2 와 Ti 일체형의 표면과 단면의 FE-SEM 이미지,
 도 11은 본 발명의 또 다른 실시 예에 따라 제조된 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면,
 도 12는 본 발명의 또 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면,
 도 13은 본 발명의 또 다른 실시 예에 따른 전극의 제조방법을 설명하기 위한 흐름도,
 도 14는 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 FE-SEM이미지의 흐름도,
 도 15는 본 발명의 또 다른 실시 예에 따라 제조한 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면,
 도 16은 본 발명의 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도,
 도 17은 본 발명의 다른 실시 예에 따라 제조된 전극의 표면의 FE-SEM 이미지, 그리고,
 도 18은 본 발명의 다른 실시 예에 따라 제조된 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0030] 이하에서는 도면을 참조하여 본 발명에 대해 상세히 설명하도록 한다. 본 발명을 설명함에 있어서, 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그에 대한 상세한 설명은 생략한다. 덧붙여, 하기 실시예는 여러 가지 다른 형태로 변형될 수 있으며, 본 발명의 기술적 사상의 범위가 하기 실시예에 한정되는 것은 아니다. 오히려, 이들 실시예는 본 개시를 더욱 충실하고 완전하게 하고, 당업자에게 본 발명의 기술적 사상을 완전하게 전달하기 위하여 제공되는 것이다.

[0031] 또한, 어떤 구성요소를 '포함'한다는 것은, 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있다는 것을 의미한다. 나아가, 도면에서의 다양한 요소와 영역은 개략적인

로 그려진 것이다. 따라서, 본 발명의 기술적 사상은 첨부한 도면에 그려진 상대적인 크기나 간격에 의해 제한되지 않는다.

- [0032] 전지는 전극(양극과 음극), 전해질, 분리막, 집전체 및 케이스로 이루어진다. 상기 전지를 이루는 양극과 음극 중 적어도 어느 하나 이상은, 이하 본 발명의 다양한 실시 예에 따라 제조된 전극일 수 있다.
- [0033] 본 발명의 다양한 실시 예에 따라 제조된 전극은, 전극의 기전 반응을 수행하는 활물질로 구성된 활물질층, 전자 통로 역할을 수행하는 집전체, 활물질층의 상부 표면에 형성되어 상기 활물질의 분리를 방지하는 코팅층을 포함할 수 있다.
- [0034] 본 발명의 다양한 실시 예에 따른 전극은 리튬 이차 전지의 음극에 이용 가능하다. 하지만 이에 한정되지 않으며, 전극의 재료로 금속을 이용한 전지 뿐만 아니라, 망간 건전지, 알카라인 건전지, 이산화망간 리튬 전지, 불화흑연 리튬 전지, 이산화황 리튬 전지, 염화 싸이오닐 리튬 전지, 공기 아연 전지, 열 전지 등의 일차 전지, Ni-Fe 이차 전지, NaS 이차 전지, 연축전지, Ni-Cd 이차 전지, Ni-MH 이차 전지 등의 이차 전지 외 모든 전지에 이용 가능하다. 또한 음극 뿐만 아니라, 양극에도 이용 가능하다.
- [0035] 그리고, 본 발명의 실시 예에 따른 전극이 이용되는 전지는 분리막과 전해질의 종류에 따라 리튬 이온 전지, 리튬 이온 폴리머 전지, 및 리튬 폴리머 전지 등으로 분류될 수 있다.
- [0036] 또한, 형태에 따라 코인형(버튼형), 시트형, 실린더형, 원통형, 각형, 파우치형 등으로 분류될 수 있으며, 사이즈에 따라 벌크 타입과 박막 타입으로 나눌 수 있다. 이하에선 설명의 편의를 위해 본 전극이 리튬 이차 전지에 사용되는 것으로 가정하도록 한다.
- [0037] 도 1은 본 발명의 일 실시 예에 따라 제조된 전극의 구성을 도시한 도면이다.
- [0038] 도 1을 참조하면, 전극(100)은 집전체(101), 활물질층(102) 및 코팅층(103)으로 구성될 수 있다.
- [0039] 집전체(101)는 극판을 제조하는데 사용되는 금속 호일이며, 특히 박막 극판을 제조하는 데 중요한 구성요소이다. 집전체(101)는 활물질에서 전기 화학 반응이 일어나도록 전자를 외부에서 전달하거나 또는 활물질에서 전자를 받아 외부로 흘러보내는 통로 역할을 한다.
- [0040] 리튬 이차 전지에서는 양극에는 Al(알루미늄), 음극에는 Cu(구리) 집전체를 주로 사용한다. 집전체의 두께는 통상 10~20 μ m 정도이다.
- [0041] Al, Cu에 한정되지 않고, Li(리튬), Na(나트륨), K(칼륨), Ru(루비듐), Cs(세슘), Fr(프랑슘) 등의 1족 원소, Be(베릴륨), Mg(마그네슘), Ca(칼슘), Sr(스트론튬), Ba(바륨), Ra(라듐) 등의 2족 원소, Pb(납), Ni(니켈), Cu(구리), Al(알루미늄), Ti(티탄), SUS(Steel Use Stainless), 철계 합금 등 대부분의 금속을 이용하여 전극을 제조할 수 있으며, 집전체의 상부 표면에 형성될 수 있다.
- [0042] 활물질층(102)은 활물질, 도전재 및 바인더로 구성될 수 있다.
- [0043] 활물질은 전극의 기전 반응을 수행하는 물질이다. 예를 들어, 본 발명의 실시예와 같이 리튬 이차 전지를 이용하는 경우, 리튬 이온을 가역적으로 삽입 또는 탈리할 수 있는 물질로 전지의 용량, 구동 전압 등의 특성에 가장 큰 영향을 미치는 물질이다.
- [0044] 본 발명의 일 실시 예에서는 50nm이하의 직경을 갖는 Si 나노 파우더를 활물질로 사용하였다.
- [0045] 대표적인 양극 활물질로는 PbO_2 , MnO_2 , Ni_2O_3 , $LiMn_2O_4$, $LiFeO_4$ 등 리튬 함유 전이금속 산화물이 있으며, 음극 활물질로는 Zn, Pb, Si, Sn, Al, Ge, 및 리튬이 삽입된 탄소재 등이 있다. 활물질의 또 다른 예로서, 황(S), 황화합물, $LiCoO_2$, $LiNiO_2$, $LiMnO_2$, $LiMn_2O_4$, $Li(Ni_aCo_bMn_c)O_2$ ($0 < a < 1$, $0 < b < 1$, $0 < c < 1$, $a+b+c=1$), $LiNi_{1-y}Co_yO_2$, $LiCo_{1-y}Mn_yO_2$, $LiNi_{1-y}Mn_yO_2$ (여기에서, $0 < y < 1$), $Li(Ni_aCo_bMn_c)O_4$ ($0 < a < 2$, $0 < b < 2$, $0 < c < 2$, $a+b+c=2$), $LiMn_{2-z}Ni_zO_4$, $LiMn_{2-z}Co_zO_4$ (여기에서, $0 < z < 2$), $LiCoPO_4$, 및 $LiFePO_4$ 중 적어도 어느 하나가 활물질로서 이용될 수 있다.
- [0046] 전지의 충방전시 부피 변화가 큰 물질의 경우, 충방전이 진행됨에 따라 쉽게 깨지고 집전체와 분리되어 전지의 수명 단축을 초래한다. 따라서, 전지의 충방전시 부피 변화가 큰 물질, 예를 들어 Si, Sn 및 반응 중 중간 생성물이 전해질로 용해되는 S 등을 활물질로서 사용하는 경우에 특히 본 발명이 의도한 효과가 크게 나타난다. S를 활물질로 사용하는 실시 예는 이하 도 16 내지 18을 참조하여 자세히 설명한다.
- [0047] 도전재는 전극 내에 전자전도 채널을 형성함으로써 전자전도도를 향상시키는 목적이며, 도전재의 예로는, 천연

흑연이나 인조 흑연 등의 흑연, Super-P 카본블랙, 아세틸렌 블랙, 케첸 블랙, 채널 블랙, 퍼네이스 블랙, 램프 블랙, 서머 블랙 등의 카본블랙류 또는 탄소 섬유나 금속 섬유 등의 도전성 섬유, 불화 카본, 알루미늄, 니켈 분말 등의 금속 분말, 산화아연, 티탄산 칼륨 등의 도전성 위스키, 산화 티탄 등의 도전성 금속 산화물, 폴리페닐렌 유도체 등의 도전성 소재가 있다. 현재 가장 널리 사용되고 있는 도전재는 카본블랙류이다.

[0048] 바인더는 활물질 분말을 결합시켜 집전체인 금속 집전체에 고정시키는 역할을 수행한다. 바인더 물질은 기본적으로 절연체이며, 전극의 구조를 유지시켜준다. 바인더 물질의 예로는, 폴리아크릴로니트릴(PAN), 폴리아미드(PAI), 폴리비닐리덴디플루오라이드(PVDF), 폴리비닐알코올, 카르복시메틸셀룰로오스(CMC), 전분, 히드록시프로필셀룰로오스, 재생 셀룰로오스, 폴리비닐피롤리돈(polyvinyl pyrrolidone), 테트라플루오로에틸렌(tetrafluoroethylene), 폴리에틸렌, 폴리프로필렌, 에틸렌-프로필렌-디엔 테르 폴리머(EPDM), 술폰화 EPDM, 스티렌 부타디엔 고무(SBR), 불소고무 등 다양한 고분자 소재가 있으며, 폴리비닐리덴디플루오라이드(PVDF, polyvinylidene difluoride)가 가장 보편적인 바인더 물질이다. 최근에는 음극 바인더로 스티렌 부타디엔 고무(SBR, styrene butadiene rubber)도 많이 사용되고 있다.

[0049] 코팅층(103)은 활물질이 삽입된 집전체의 상부 표면에 형성되어 전지의 충방전이 진행됨에 따라 삽입된 활물질이 집전체로부터 분리되는 것을 방지하고, 생성되는 석출상 등의 성장을 저지한다. 그리고, 코팅층(103)은 집전체 상부 표면에 형성된 활물질층(102)상부 표면에 형성될 수도 있다.

[0050] 코팅층을 형성하는 물질은 대표적으로 바인더 물질이 이용된다. 본 발명의 일 실시 예에서는 활물질층 상부 표면 코팅재로 PVDF를 사용한다. 그러나 이에 한정하지 않고, 코팅층을 형성하는 물질은 전도성, 비전도성의 구분 없이 없고, 전지 내의 모든 반응에 무관하게 전해질과 반응하지 않는 물질은 모두 이용 가능하다.

[0051] 따라서, Au(금), Ag(은), Ti(티타늄), Co(코발트), Ni(니켈), Cr(크롬), Ta(탄탈륨), W(텅스텐), SUS 등의 금속, SiC(탄화규소), SiN(질화규소), 지르코니아, 알루미늄, 탄화 텅스텐 등 금속의 산화물 또는 질화물, 합금의 산화물 또는 질화물 등의 세라믹 및 PVDF, PAI, CMC, SBR, 매니큐어 등의 고분자 물질 등이 코팅재로 이용 가능하다.

[0052] 한편, 이상에서는 코팅층(103)은 금속, 세라믹 및 고분자물질 중 어느 하나인 것으로 한정하여 설명하였으나, 실제 구현시에는 둘 이상의 물질이 혼합된 혼합물 형태일 수 있다. 구체적으로, 코팅층(103)은 바인더 물질에 도전재를 추가한 혼합물일 수 있으며, 이 때, 코팅층(103)을 구성하는 바인더는 활물질층(102)에 포함된 바인더와는 다른 종류일 수 있다.

[0053] 예를 들어, 코팅층(103)은 바인더인 PVDF에 도전재인 super-P 카본 블랙을 1:1 비율로 혼합하여 슬러리 형태로 제조될 수 있으며, 제조된 슬러리는, 집전체의 상부 표면에 형성된 활물질층(102)의 상부 표면에 도포될 수 있다. 이와 같이, 코팅층(103)에 도전재를 추가함으로써, 전극 표면의 전도성을 향상시키고, 활물질과 전해질의 반응물질을 흡착할 수 있다. 바인더 물질에 도전재를 더 추가한 코팅층을 포함하는 실시 예에 대해서는 이하도 16 내지 도 18을 참조하여 자세히 설명한다.

[0054] 활물질층(102)의 상부 표면에 형성된 PVDF 코팅층(103)은 건조 과정을 거치면서 쌀알무늬와 유사한 구상의 형태로 변하는데, 이로 인해 다수의 미세한 틈이 형성되고, 리튬 이온의 이동을 가능하게 한다.

[0055] 충방전 사이클이 계속되는 동안 Si 나노 파우더의 부피는 약 400% 팽창하고, 결국 부서져 전해질층에 퍼지면서 전지 용량의 저하를 초래하는데, PVDF 코팅층(103)이 존재할 경우, 삽입된 Si 나노 파우더가 집전체에서 분리되는 것을 방지할 수 있다.

[0056] 이로써 충방전 사이클이 진행되는 동안 PVDF 코팅층(103)을 통하여 리튬 이온은 이동하지만, Si 입자는 이동할 수 없음이 확인된다. 즉, 전극 표면에 PVDF 코팅층(103)을 형성하는 경우 용량의 저하를 막아 전지의 수명을 향상시킬 수 있다.

[0057] 코팅층(103)의 두께가 두꺼울수록 본 발명의 목적에 부합하는 전지의 특성이 향상된다. 즉, 상기 코팅층(103)의 두께가 두꺼울수록 Si의 탈리를 방지하여 전지의 수명이 향상된다.

[0058] 그러나, 코팅층(103)의 두께에 따라 전지의 충방전의 속도가 영향을 받는데, 코팅층(103)의 두께가 두꺼울수록 리튬 이온의 이동이 어려워져 전지의 충방전의 속도가 감소한다. 상기 두 가지 특성을 참고한 결과 바람직한 코팅층의 두께는 약 500nm 내지 약 1 μ m이다.

[0059] 도 2를 참조하여, 활물질의 분리를 방지하는 코팅층(103)을 포함한 전극을 제조하는 방법에 대하여 설명한다.

- [0060] 도 2은 본 발명의 일 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도이다.
- [0061] 도 2를 참조하면, 본 발명의 일 실시 예에 따른 전극의 제조 방법은, 활물질, 도전재, 바인더 물질을 특정 비율로 유기용매와 섞어 슬러리(Slurry) 형태로 제조(S210)하는 단계, 제조한 슬러리를 집전체 위에 얇게 도포(S220)하여 활물질층을 생성하는 단계, 활물질층 상부 표면에 PVDF 코팅층을 형성(S230)하는 단계를 포함할 수 있다.
- [0062] 슬러리를 제조(S210)하는 단계는 일차적으로 바인더 용액을 제조하는 단계와 제조된 바인더 용액을 이용하여 슬러리를 제조하는 단계, 제조된 슬러리에 녹아 있는 가스나 기포를 제거하기 위해 탈포하는 단계로 이루어진다.
- [0063] 본 발명의 일 실시 예에서는 바인더로 PVDF를 사용한다. 그러나 이에 한정되지 않고, 모든 바인더 물질이 사용 가능하다.
- [0064] 슬러리 제조 단계는, 우선, 1-메틸-2-피로리디논(NMP)에 PVDF를 넣고 바인더 용액을 제조한 후, 바인더 용액에 활물질과 도전재를 넣어 혼합하여 슬러리를 제조한다. 제조된 슬러리에 녹아있는 가스나 기포를 제거하기 위해 슬러리를 데시케이터(desicator)에 넣고 진공 펌프를 이용하여 탈포한다. 이는 대표적인 슬러리 제조 방법에 불과하며, 이에 한정되지 않는다.
- [0065] 슬러리를 집전체 위에 도포(S220)하여 활물질층을 생성하는 단계는, 집전체의 세척 단계, 슬러리를 도포하는 단계로 이루어져 있다. 집전체의 표면을 이소프로필알콜(isopropyl alcohol) 등으로 닦고, 슬러리를 도포한 후, 닥터 블레이드(Doctor Blade)를 통과시켜 일정한 두께로 만든다. 이후 NMP를 제거하기 위해 80℃에서 24시간 동안 건조한다.
- [0066] 활물질층의 상부 표면을 PVDF로 코팅하는 단계(S230)는, PVDF와 NMP를 1:10(PVDF:NMP) 중량 퍼센트로 혼합한 혼합물을 사용한다. 혼합물을 브러쉬 방법으로 도포한 후, 80℃에서 24시간 동안 건조하여 최종적인 전극을 얻는다. PVDF로 코팅하는 단계(S230)의 추가로 인해 충방전 사이클이 계속되는 동안 활물질층이 집전체에서 분리되는 것을 방지할 수 있다.
- [0067] 본 발명의 일 실시 예에서는 활물질층 상부 표면 코팅재로도 PVDF를 사용한다. 그러나 이에 한정되지 않고, 전도성 및 비전도성의 구분이 없고, 전지 내의 모든 반응에 무관하게 전해질과 반응하지 않는 금속, 세라믹, 및 고분자 물질 등 모든 물질을 이용할 수 있다. 구체적으로, 바인더 물질에 도전재를 혼합하여 코팅재로서 사용할 수 있는데, 이에 대한 자세한 설명은 이하 도 16을 참조하여 자세히 설명한다.
- [0068] 상기 본 발명의 일 실시 예에 따르면, 플레이트 형태의 집전체에 활물질층을 형성하고, 코팅층을 추가하여 최종적으로 전극을 얻는다. 그러나, 집전체가 3차원 구조체인 경우 슬러리 제조 단계 없이 활물질 자체를 직접 집전체에 삽입하고, 집전체 상부 표면에 코팅층을 형성하여 전극을 제조할 수 있다.
- [0069] 이 경우, 코팅층 추가로 인한 활물질의 분리 방지 효과가 극대화될 뿐만 아니라, 도전재, 바인더와 혼합 없이 활물질만을 3차원 구조의 집전체의 다공성 영역에 직접 삽입함으로써 공정을 단순화할 수 있고, 전극 구동에 있어 보다 효율적으로 작용하여 전지 자체의 무게는 줄이면서 고에너지 밀도를 갖는 우수한 전지를 얻을 수 있다. 이하 여러 실시예를 자세히 설명한다.
- [0070] 도 3는 본 발명의 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면이다.
- [0071] 도 3을 참조하면, 전극(300)은 집전체(301), 집전체를 가공하여 얻어진 3차원 구조의 비전도체(302), 비전도체를 코팅한 전도체(303), 활물질(304), 코팅층(305)으로 구성될 수 있다.
- [0072] 본 발명의 일 실시 예에서는 Al을 집전체로 사용하였다.
- [0073] 집전체의 표면을 가공하여 얻어진 3차원 구조의 비전도체(302)는 다공성 형상이다.
- [0074] 여기서 다공성이란, 표면에 작은 빈틈을 많이 가진 상태를 말한다. 해면과 같은 형태로 빈틈이 외부로 통하는 것도 있고, 나노 튜브와 같이 기둥 모양인 것도 있다.
- [0075] 집전체의 표면을 가공하는 공정은 화학적, 양극 산화 등의 전기화학적, 레이저 가공 등의 물리적 가공 등을 포함한다. 이하 여러 실시 예에서 보다 상세하게 설명한다.
- [0076] 본 발명의 일 실시 예에서는 Al 플레이트의 표면을 양극 산화하여 다공성 형태인 양극 산화 알루미늄을 제조하여 활물질(304)이 다공성 영역에 직접 삽입되게 한다.

- [0077] 여기서 양극 산화란, 전기 분해에 있어 양극에서 일어나는 산화 반응으로, Al소지 제품을 전해액 중 양극으로, 납 등 불활성 재료를 음극으로 사용한다. 양극에서는 전자가 전해질 중의 화합물에서 전극 내부로 움직이는 방향으로 전류가 흐르므로 그 화합물은 전자를 탈취 당해 산화된다. 이에 대해 음극에서는 음극 환원이 일어난다.
- [0078] 양극 산화 알루미늄(302)은, 나노 튜브 형태이며, 본 발명에 사용된 양극 산화 알루미늄층의 두께는 약 50 μ m 이하 이고, 나노 튜브의 직경은 200nm 이하이다.
- [0079] 전기적으로는 비전도체이다. 전극을 안정하게 고정하는 지지체 역할을 하는 3차원 구조체가 전도체이면 그대로 전극 제조에 적용 가능하고, 비전도체이면 전도체를 코팅한 후 적용 가능하다.
- [0080] 비전도체에 코팅되는 전도체(303)는 전기적으로 비전도체인 양극 산화 알루미늄이 집전체 역할을 할 수 있게 전도성을 부여하기 위한 것이다. 본 발명의 실시 예에서는 탄소를 사용하였지만, 이 외에도 Au(금) 등 전도도가 좋은 물질이 코팅의 재료로 사용될 수 있다.
- [0081] 본 발명의 일 실시 예에서는 화학 기상 증착법(CVD)에 의해 탄소 코팅 과정이 진행되었으나, 이에 한정되지 않고, 도금 등 전기 화학적 방법도 사용 가능하다.
- [0082] 도 4와 5를 참조하여, 집전체를 가공하여 형성된 3차원 구조체가 비전도체인 경우 전극을 제조하는 방법에 대하여 설명한다.
- [0083] 도 4는 본 발명의 일 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도이다. 도 5는 본 발명의 일 실시 예에 따른 전극의 제조 방법을 설명하기 위한 전극의 구성을 도시한 도면의 흐름도이다.
- [0084] 도 4와 5를 참조하면, 본 발명의 일 실시 예에 따른 전극의 제조 방법은, Al 플레이트(501)를 양극 산화하여 나노 튜브 형태의 다공성 양극 산화 알루미늄(AAO, 502)을 생성(S410)하는 단계, 집전체 역할을 위해 필요한 전도성을 얻기 위하여 탄소(503)를 코팅(S420)하는 단계, 브러쉬 방법을 이용하여 활물질인 Si 나노 파우더(504)를 탄소 코팅된 양극 산화 알루미늄의 다공성 영역 내에 삽입(S430)하는 단계, 이후 상기 탄소 코팅된 양극 산화 알루미늄(502)의 표면에 PVDF 코팅층(505)을 형성(S440)하는 단계를 포함할 수 있다.
- [0085] 상기 탄소(503) 코팅된 양극 산화 알루미늄(502)은 Al(501) 지지체와 일체형이고 표면이 다공성인 3차원 구조의 집전체이다. 이와 같은 과정을 통하여 얻은 전극을 포함하여 전지를 제조할 수 있다.
- [0086] 탄소(503)를 코팅하는 단계(S420)는 화학 기상 증착법(CVD)를 이용하지만 이에 한정되지 않는다. 탄소(503) 코팅을 위해 아세틸렌(C_2H_2) 가스를 800 $^{\circ}C$ 에서 바람직하게는 20sccm(standard cubic centimeter per minutes)의 유량으로 5분 동안 흘려 준다.
- [0087] Si 나노 파우더(304)를 삽입하는 단계(S430)는, 탄소 코팅 단계(S420)가 끝나면, Si 나노 파우더(504)를 에틸알콜과 1:100(Si:에틸알콜) 중량 퍼센트로 혼합한 혼합물을 탄소 코팅된 양극 산화 알루미늄(502)의 상부에 브러쉬 방법을 이용하여 나노 튜브의 다공성 영역에 상기 Si 나노 파우더(503)를 삽입 후 60 $^{\circ}C$ 에서 6시간 동안 건조한다.
- [0088] 양극 산화 알루미늄(302)의 상부 표면을 PVDF(505)로 코팅하는 단계(S440)는, 대표적인 바인더 물질인 PVDF와 1-메틸-2-피로리디논(NMP)을 1:10(PVDF:NMP) 중량 퍼센트로 혼합한 혼합물을 사용한다. 혼합물을 브러쉬 방법으로 도포한 후, 80 $^{\circ}C$ 에서 24시간 동안 건조하여 최종적인 전극을 얻는다. 여기서, 상부 표면이란, 도 3에 도시된 바와 같이, 삽입된 활물질까지 포함한 집전체 전체의 상부를 말한다.
- [0089] PVDF(505)로 코팅하는 단계(S440)의 추가로 인해 충방전 사이클이 계속되는 동안 삽입된 Si 나노 파우더(504)가 양극 산화 알루미늄(502)의 다공성 영역에서 분리되는 것을 방지할 수 있다.
- [0090] 도 6은 본 발명의 다른 실시 예에 따라 처리한 전극의 단면, 표면의 FE-SEM 이미지이다. 도 6(a)부터 도 6(c)는 탄소 코팅된 양극 산화 알루미늄에 Si 나노 파우더 삽입 후, PVDF 코팅층 형성 전의 상부, 중앙부, 하부의 단면의 FE-SEM 이미지이다. 도 6(d)는 PVDF 코팅층 형성 후 전극 표면의 FE-SEM 이미지이다.
- [0091] FE-SEM은 전자총으로 전자를 물질에 쏘아 보내 튀어나오는 2차 전자, X선 등을 분석하여 물질 표면의 미세구조를 관찰하거나 구성원소를 분석하는 장비이다. 상기 FE-SEM은 열전자총을 사용하는 기존 SEM과 달리 Field Emission 전자총을 사용하는데, 상기 Field Emission 전자총은 뾰족한 금속 부분에 높은 전압을 걸어 생성된 높은 전기장에 의해 전자가 튀어나가게 하는 것을 원리로 한다. 상기 FE-SEM은 기존 SEM에 비해 분해능이 높아 화질이 더 좋은 장점을 갖고 있다.

- [0092] 도 6(d)를 참조하면, 바인더 코팅층은 건조 과정을 거치면서 쌀알무늬와 유사한 구상의 형태로 변하여 미세한 틈이 다수 생성되는 것을 확인할 수 있다.
- [0093] 도 7은 본 발명의 일 실시 예에 따라 제조된 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면이다. 비용량이란 단위 무게 또는 단위 부피 당 전지의 용량을 말하는 것이다. 충방전 사이클이 진행됨에 따라 비용량의 낙폭이 크지 않을수록 수명이 우수한 전지에 해당된다고 할 수 있다.
- [0094] 도 7을 참조하면, 본 발명의 일 실시 예에 따라 제조한 전극이 150 사이클이 진행된 후에도 여전히 1002.5mAh/g의 비용량을 갖는다는 것을 확인할 수 있다. 즉, 전극 상부에 코팅층을 형성하는 경우 집전체의 다공성 영역에서 활물질의 분리를 저지하여 용량의 저하를 막아 전지의 수명을 향상시킬 수 있음을 확인할 수 있다.
- [0095] 도 8과 9를 참조하여, 집전체를 가공하여 형성된 3차원 구조체가 전도체인 경우의 전극 및 그 전극의 제조 방법에 대하여 설명한다.
- [0096] 도 8은 본 발명의 또 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면이다.
- [0097] 도 8을 참조하면, 전극(800)은, 집전체(801), 집전체의 표면에 일정 공정을 거쳐 형성된 3차원 구조체의 전도체(802), 활물질(803), 코팅층(804)으로 구성될 수 있다.
- [0098] 집전체(801)는 극판을 제조하는데 사용되는 금속 호일이며, 본 발명의 다른 실시 예에서는 Ti를 집전체로 사용하였다.
- [0099] 집전체의 표면을 가공하여 얻어진 3차원 구조의 전도체(802)는 다공성 형상이다. Ti 플레이트(801)의 표면을 양극 산화하여 얻은 나노 튜브 형태의 TiO_2 (802)는 전도도가 약하기는 하나, 집전체의 역할을 수행하는데 만족할 만한 전도성은 있어 본 발명의 일 실시 예에서의 탄소 코팅과 같은 별도의 전도체 코팅 단계는 필요하지 않다.
- [0100] 도 9는 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도이다.
- [0101] 도 8과 9를 참조하면, 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법은, Ti 플레이트(801)를 양극 산화하여 Ti 플레이트 표면에 나노 튜브 형태의 다공성 TiO_2 (802)를 생성(S910)하는 단계, 상기 TiO_2 (802) 위에 브러쉬 방법을 이용하여 활물질인 Si 나노 파우더(803)를 TiO_2 (802)의 다공성 영역 내에 삽입(S920)하는 단계, 이후 상기 TiO_2 (802)의 상부 표면에 PVDF 코팅층(804)을 형성(S930)하는 단계를 포함할 수 있다. 여기서 상부 표면이란, 도 8에 도시된 바와 같이, 삽입된 활물질까지 포함한 집전체 전체의 상부를 말한다.
- [0102] TiO_2 (802)의 다공성 영역에 활물질인 Si 나노 파우더(803)를 삽입하는 방법은 본 발명에 기재된 브러쉬 방법에 한정되지 않고, 스퍼터링(sputtering) 등의 방법을 이용하여 삽입할 수도 있다.
- [0103] 상기 TiO_2 (802)나노 튜브와 Ti(801) 일체형은, 지지체와 일체형이고 표면이 다공성인 3차원 구조 집전체이다. 이와 같은 과정을 통하여 얻은 전극을 포함하여 전지를 제조할 수 있다.
- [0104] 도 10은 본 발명의 또 다른 실시 예에 기재된 TiO_2 와 Ti 일체형의 표면과 단면의 FE-SEM 이미지이다. 도 10의 좌측 이미지를 참조하여 TiO_2 의 표면을 살펴보면, Ti 플레이트 표면을 양극 산화하여 얻은 TiO_2 는 나노 튜브 형태인 것을 확인할 수 있다. 도 10의 우측 이미지를 참조하여 TiO_2 의 단면을 살펴보면, 나노 튜브 형태의 TiO_2 의 다공성 영역에 Si가 삽입됨을 확인할 수 있다.
- [0105] 도 11은 본 발명의 또 다른 실시 예에 따라 제조된 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면이다.
- [0106] 도 11을 참조하여, 스퍼터링을 통해 Si를 삽입하고, PVDF 코팅층을 형성하여 제조한 전극의 비용량 곡선을 보면, 100 사이클이 진행되면서 낙폭의 차가 큰 바, 코팅층 형성의 효과가 크지 않은 것을 확인할 수 있다.
- [0107] 반면, 본 발명의 또 다른 실시 예에 의해 제조된 전극은 코팅층 형성 단계(S930)의 추가로 인해 전지의 특성이 크게 향상된 것을 확인할 수 있다.
- [0108] 100 사이클이 진행된 이후 약 2500mAh/g의 비용량을 갖고, 비용량의 낙폭이 크지 않은 바, 사이클이 더 진행되어도 다른 비교예들에 비해 비용량의 감소가 적을 것을 예상할 수 있다. 따라서, 본 발명의 다른 실시 예에 의해 제조된 전극을 이용하면 다른 비교 예들에 비해 수명이 더 증가된 전지를 얻을 수 있음을 확인할 수 있다.

- [0109] 도 12와 13을 참조하여, 집전체를 가공하여 형성된 다공성 집전체를 이용한 전극, 및 그 전극의 제조 방법에 대하여 설명한다.
- [0110] 도 12는 본 발명의 또 다른 실시 예에 따라 제조된 전극의 구성을 도시한 도면이다.
- [0111] 도 12를 참조하면, 전극(1200)은, 표면에 일정 공정을 거친 다공성 집전체(1201), 활물질(1202), 코팅층(1203)으로 구성될 수 있다.
- [0112] 집전체(1200)는 극판을 제조하는데 사용되는 금속 호일이며, 본 발명의 또 다른 실시 예에서는 Cu를 집전체로 사용하였다. 그러나 Cu에 한정되는 것은 아니고, Al, Ni, SUS 등 집전체로 사용되는 모든 물질이 이용될 수 있다.
- [0113] 집전체를 가공하여 다공성 영역을 생성하는 방법에는 상기 양극 산화와 같은 전기 화학적 방법도 있으나, 레이저 가공 등과 같은 물리적 방법으로도 가능하다. 본 발명의 또 다른 실시 예에서는 레이저 가공을 통하여 Cu 집전체(1201)의 표면을 가공하였다.
- [0114] Cu 집전체(1201) 상부에 형성된 PVDF 코팅층(1203)은, 건조 과정을 거치며 쌀알무늬와 유사한 구상의 형태로 변하는데, 이로 인해 리튬 이온이 이동할 수 있는 미세한 틈이 다수 발생한다.
- [0115] 본 발명의 일 실시 예에서 살펴본 바와 같이 상기 미세한 틈을 통해 리튬 이온은 이동 가능하나, Si 입자는 이동이 불가능한 바, Cu의 다공성 영역에 삽입된 Si 입자가 분리되는 것을 저지할 수 있고, 전지의 수명이 증가하는 결과를 얻을 수 있다.
- [0116] 도 13은 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도이다.
- [0117] 도 12와 13을 참조하면, 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법은, Cu 플레이트(1201)를 레이저 가공(S1310)하여 다공성 영역을 만드는 단계, 브러쉬 방법을 이용하여 활물질인 Si 나노 파우더(1202)를 상기 레이저 가공된 Cu의 다공성 영역에 삽입(S1320)하는 단계, 이후 가공된 상기 Cu(1201)의 표면에 PVDF 코팅층(1203)을 형성(S1330)하는 단계를 포함할 수 있다.
- [0118] 상기 레이저 가공된 Cu(1201)는 표면이 다공성인 3차원 구조의 집전체이다. 이와 같은 과정을 통하여 얻은 전극을 포함하여 전지를 제조할 수 있다.
- [0119] 도 14는 본 발명의 또 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 FE-SEM이미지의 흐름도이다.
- [0120] 도 14(a)는 레이저 가공하여 다공성 영역이 생성된 Cu 플레이트의 FE-SEM 이미지이다. 도 14(b)는 Si 나노 파우더를 브러쉬 방법을 통하여 Cu의 다공성 영역에 삽입한 후의 FE-SEM 이미지이다. 도 14(c)는 Cu의 다공성 영역에 Si 나노 파우더를 삽입 후 코팅층을 형성한 후의 FE-SEM 이미지이다.
- [0121] 도 14(c)를 참조하면, 코팅층에 미세한 틈이 다수 발생하는 것을 확인할 수 있다.
- [0122] 도 15는 본 발명의 또 다른 실시 예에 따라 제조한 전극과 비교 예들의 사이클에 따른 비용량의 변화를 나타내는 도면이다.
- [0123] 도 15를 참조하면, 슬러리를 이용하여 제조된 보통의 Si 전극에 비해, 본 발명의 또 다른 실시 예에 따라 제조된 전극은, 200 사이클이 진행되었음에도 여전히 약 1800mAh/g의 비용량을 갖는다는 것을 확인할 수 있다.
- [0124] 즉, 전극 상부에 코팅층을 형성하는 경우 집전체의 다공성 영역에서 활물질의 분리를 저지하여 용량의 저하를 막아 전지의 수명을 향상시킬 수 있음을 확인할 수 있다.
- [0125] 상기에서 설명한 바와 같이, 본 발명은 표면에 코팅층을 추가 형성하여 전극을 제조함으로써, 전지의 반복적인 충방전에 의해 부피가 팽창된 활물질이 집전체로부터 분리되는 것을 방지하고, 생성되는 석출상의 성장을 저지하여 전극의 수명을 향상시킬 수 있다.
- [0126] 도 16은 본 발명의 다른 실시 예에 따른 전극의 제조 방법을 설명하기 위한 간단한 흐름도이다. 이때, 사용되는 활물질은 S(황)일 수 있다.
- [0127] 도 16을 참조하면, 우선 활물질을 분쇄한다(S1601). 이때, 활물질은 볼 밀링(ball milling), 어트리션 밀링(attrition milling), 스펙스 밀링(spex milling), 임팩트 밀링(impact milling), 롤링 밀링(rolling milling) 중 적어도 어느 하나의 방식에 의해 분쇄될 수 있다.
- [0128] 이 때, 밀링(milling)은 물질을 분쇄하는 공정일 수 있다. 구체적으로, 볼 밀링은 원통 안에 쇠구슬과 분쇄 대

상 물질을 함께 넣어 원통을 돌리면 분쇄 대상 물질이 쇠구슬에 의해 분쇄되는 방식이다. 볼 밀링 방식은 주로 광물의 분쇄에서 사용될 수 있다.

[0129] 한편, 어트리션 밀링은 핀 타입(pin type)에 의한 각반 밀링 방식으로 물질에 가하는 전단력 및 충격 에너지가 강하여 분쇄력이 우수하고, 초기 입도가 비교적 큰 물질의 1차 또는 2차 분쇄기로 적합하여 고른 입도 분포도를 기대할 수 있다.

[0130] 한편, 스펙스 밀링은 일반 볼 밀링과는 달리 3차원적으로 혼합하는 방법이므로 볼 밀링에 비해 짧은 시간에 충분한 효과를 기대할 수 있는 분말 합성 방식이다.

[0131] 한편, 임팩트 밀링은 물리적인 충격력을 이용하여 분쇄 대상의 입자 크기를 줄이는 방식이다.

[0132] 이 때, 밀링의 정도, 즉 밀링 시간에 따라 활물질 입자의 크기가 조절 가능하다. 예를 들어, 볼 밀링을 기준으로 할 때, 약 400 rpm의 속도로 약 5시간 동안 밀링을 할 수 있다. 약 400rpm의 속도로 약 5시간 동안 밀링을 하면, 본 발명의 일 실시 예에 따른 전극에 가장 적합한 $8\mu\text{m}$ 이하의 평균 입도를 갖는 활물질 입자를 얻을 수 있다. 이때, 평균 입도란 활물질 입자의 직경을 의미할 수 있다.

[0133] 이와 같이, 기계적인 단순한 방법으로 활물질을 미세화하여 표면적을 증가시킴으로써, 전극의 전도성을 향상시킬 수 있다.

[0134] 그 다음, 활물질층 슬러리를 제조할 수 있다(S1602). 구체적으로, 활물질층 슬러리는 분쇄된 활물질, 도전재 및 바인더를 혼합하여 제조할 수 있다. 이때, 활물질은 S, 도전재는 아세틸렌 블랙, 그리고 바인더로는 CMC와 SBR을 중량으로 3:2의 비율로 혼합한 것일 수 있다. 한편, 활물질, 도전재 및 바인더는 중량으로 6:2:2의 비율로서 혼합될 수 있다. 구체적인 활물질층 슬러리 제조 방법은 도 2에 대한 설명에 이미 기재된 바, 중복되는 내용은 생략한다.

[0135] 그 다음, 제조된 활물질층 슬러리를 집전체 상부에 도포할 수 있다(S1603). 구체적으로, 집전체 상부를 이소프로필알콜 등으로 닦고, 제조된 활물질층 슬러리를 집전체의 상부 표면에 얇게 도포할 수 있다. 한편, 도시되어 있지는 않으나, 활물질층 슬러리를 집전체 상부에 도포한 후, 닥터 블레이드를 통과시켜 일정한 두께로 만들어 건조시킬 수 있다. 이와 같은 활물질층 생성 과정은 도 2에 대한 설명에 자세히 기재된 바, 동일한 내용의 설명은 생략한다.

[0136] 그 다음, 코팅층 슬러리를 제조할 수 있다(S1604). 구체적으로, 코팅층 슬러리는 도전재와 활물질층에 포함된 바인더와 구별되는 바인더를 혼합하여 제조될 수 있다. 이때, 코팅층 슬러리는 바인더인 PVDF에 도전재인 super-P 카본 블랙을 1:1 비율로 혼합하여 슬러리 형태로 제조될 수 있다.

[0137] 그 다음, 제조된 코팅층 슬러리를 활물질층 상부에 도포할 수 있다(S1605). 구체적으로, 스핀 코팅 방식에 의해 코팅층 슬러리를 활물질층 상부에 도포할 수 있다. 여기서, 스핀 코팅 방식은, 코팅할 물질의 용액이나 액체 물질을 모재 위에 떨어뜨리고, 모재를 고속으로 회전시켜 얇게 퍼지게 하는 코팅 방법을 말한다. 코팅 두께는 모재 회전의 각속도에 의해 조절되며, 각속도가 빠를수록 코팅 두께가 얇아진다.

[0138] 이때, 코팅층이 상부에 형성될 활물질층을 포함하는 집전체는 약 4000RPM(revolutions per minute) 이하로 회전할 수 있다. 이에 따라, 형성된 코팅층의 두께는 $1\mu\text{m}$ 이하일 수 있고, 바람직하게는, 500nm 이상 $1\mu\text{m}$ 이하일 수 있다.

[0139] 이와 같이, 도전재와 바인더를 이용하여 코팅층을 형성함으로써, 전극 표면의 전도성이 향상되고, 활물질의 용출을 억제하고, 집전체로부터의 활물질의 분리방지 효과를 극대화하며, 활물질인 S와 전해질이 만나 형성되는 리튬폴리설파이드(lithium polysulfide)를 흡착하여 전극의 수명을 향상시킬 수 있다.

[0140] 한편, 이상에서는 집전체 상부에 활물질층이 형성된 이후 코팅층 슬러리를 제조하는 것으로 설명하였으나, 이에 한정되지 않고, 활물질층 형성 이전에 코팅층 슬러리를 제조할 수 있음은 물론이다.

[0141] 도 17은 본 발명의 다른 실시 예에 따라 제조된 전극의 표면의 FE-SEM 이미지이다. 구체적으로, 도 17(a)는 활물질층 상부에 코팅층을 형성하기 전의 전극 표면의 이미지이고, 도 17(b)는 활물질층 상부에 코팅층을 형성한 후의 전극 표면의 이미지이다.

[0142] 도 17(a)를 참조하면, 전극의 표면에는 황(1701)이 돌출되어 있음을 확인할 수 있으며, 돌출된 황은 전해질과 만나 리튬폴리설파이드를 형성하는 주된 요인이 될 수 있다. 한편, 도 17(b)를 참조하면, 전극 표면에 도전재와 바인더를 혼합하여 코팅함으로 인해, 황이 돌출되어 있지 않음(1702)을 확인할 수 있으며, 이와 같이 황 전극의

표면을 코팅함으로써, 전극의 전도성 향상 및 리튬폴리설파이드(석출상)의 용출을 억제할 수 있다.

[0143] 도 18은 본 발명의 다른 실시 예에 따라 제조된 전극과 비교 예들의 싸이클에 따른 비용량의 변화를 나타내는 도면이다.

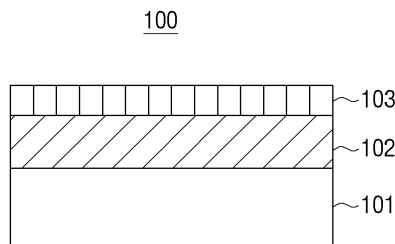
[0144] 도 18을 참조하면, 황 슬러리만을 이용하여 제조된 보통 전극에 비해, 본 발명의 다른 실시 예에 따라 제조한 전극은 100 사이클이 진행된 후에도 약 700mAh/g의 비용량을 갖는다는 것을 확인할 수 있다. 즉, 전극 상부에 코팅층을 형성하는 경우에는 집전체로부터 활물질의 분리를 저지하여 용량의 저하를 막아 전지의 수명을 향상시킬 수 있음을 확인할 수 있다.

[0145] 상기에서 설명한 바와 같이, 본 발명은 표면에 도전재 및 바인더를 포함하는 코팅층을 추가 형성하여 전극을 제조함으로써, 전극 표면의 전도성이 향상하고, 전지의 반복적인 충방전에 의해 부피가 팽창된 활물질이 집전체로부터 분리되는 것을 방지하여, 생성되는 석출상의 성장을 저지하여 전극의 수명을 향상시킬 수 있다.

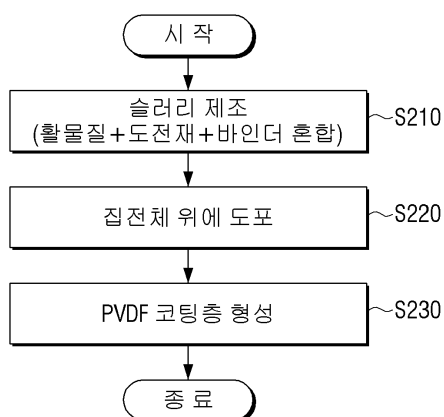
[0146] 이상에서는 본 발명의 바람직한 실시예에 대하여 도시하고 설명하였지만, 본 발명은 상술한 특징의 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 기술분야에서 통상의 지식을 가진자에 의해 다양한 변형실시가 가능한 것은 물론이고, 이러한 변형실시들은 본 발명의 기술적 사상이나 전망으로부터 개별적으로 이해되어서는 안될 것이다.

도면

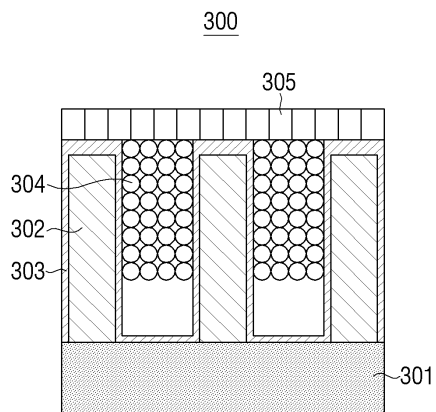
도면1



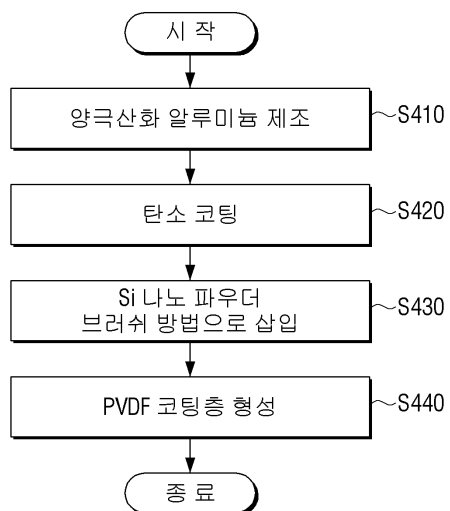
도면2



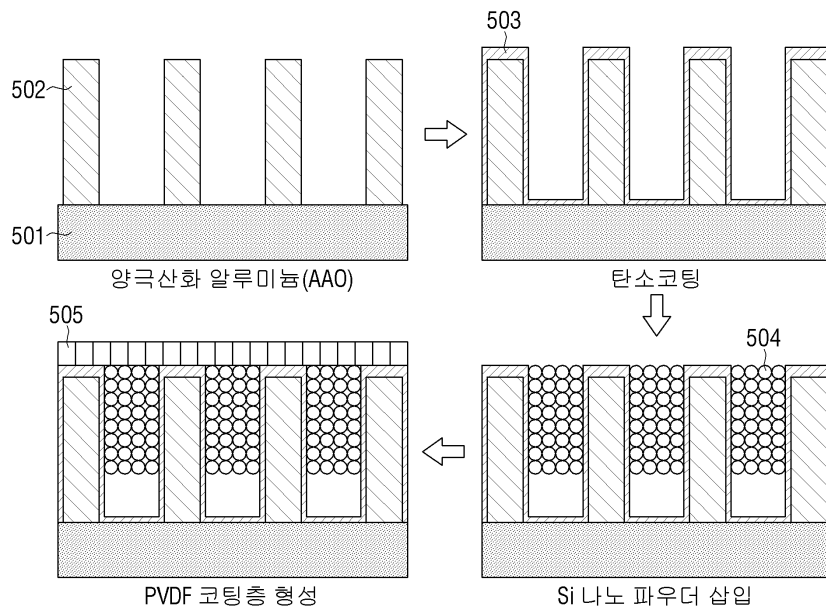
도면3



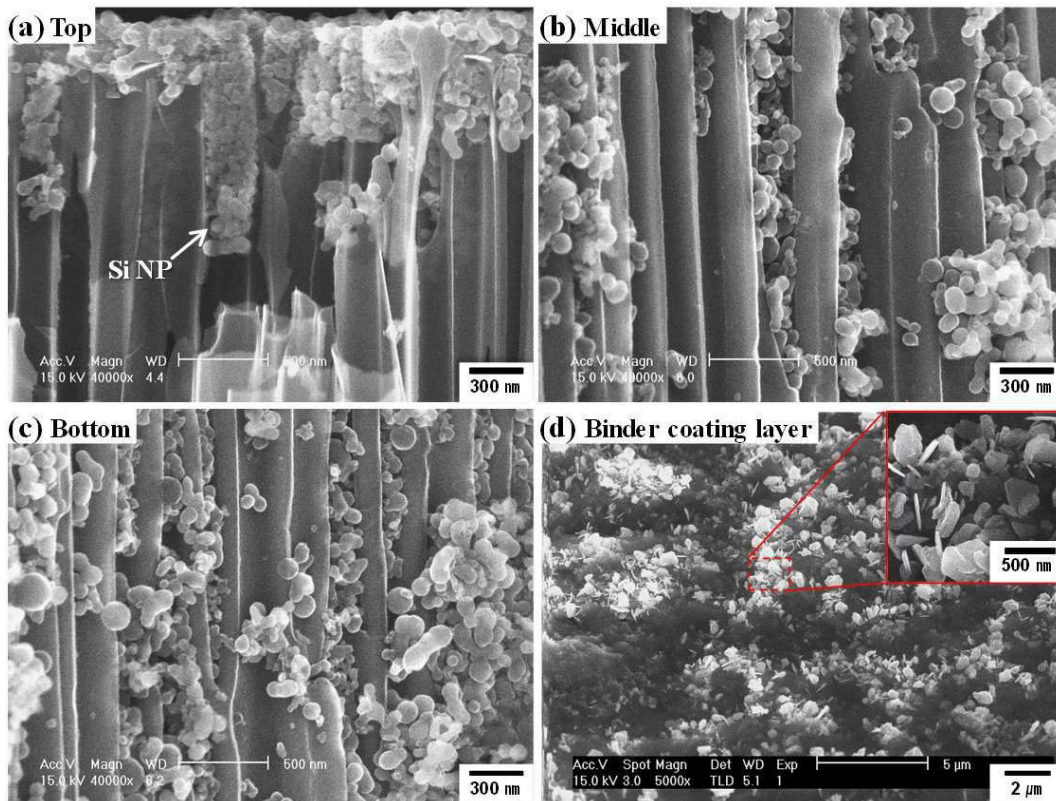
도면4



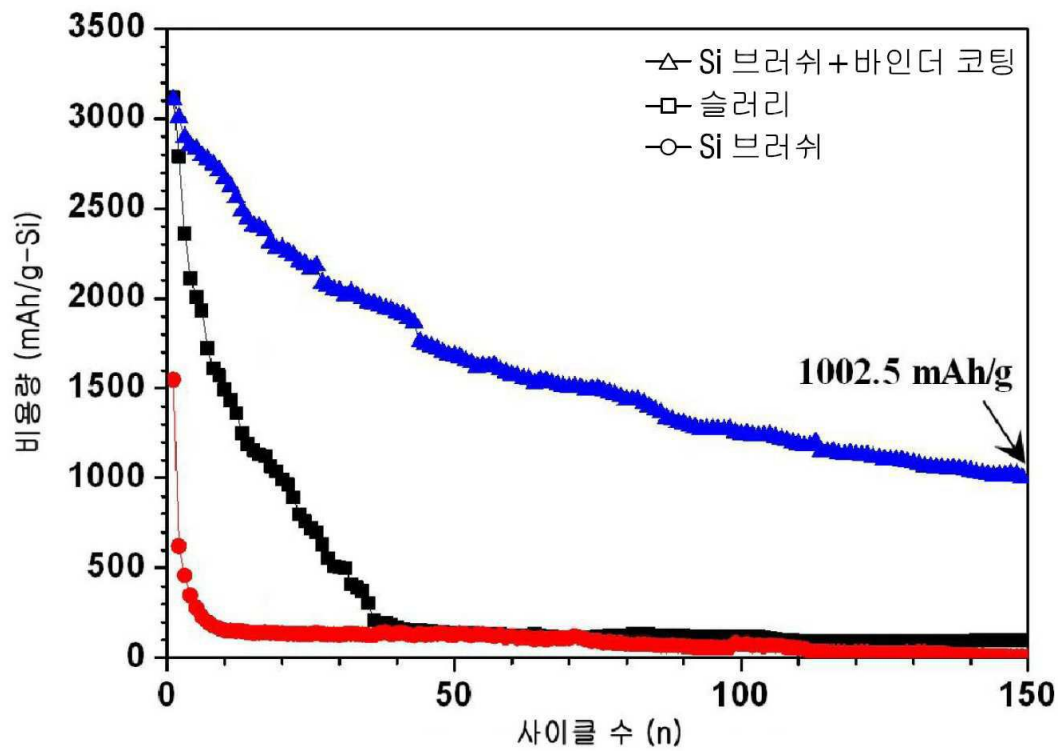
도면5



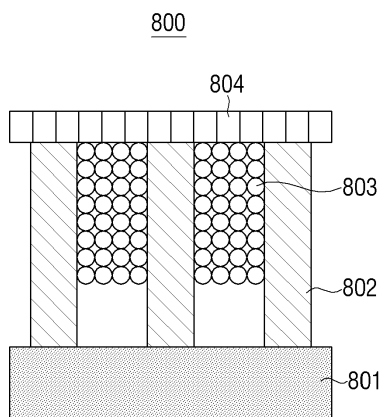
도면6



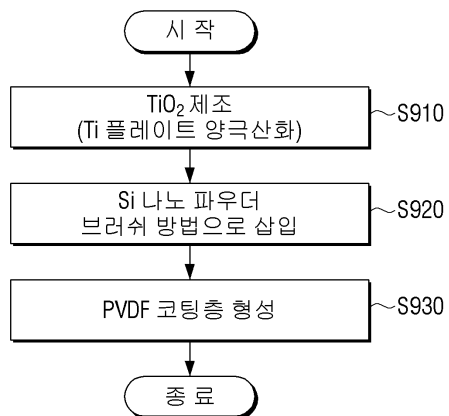
도면7



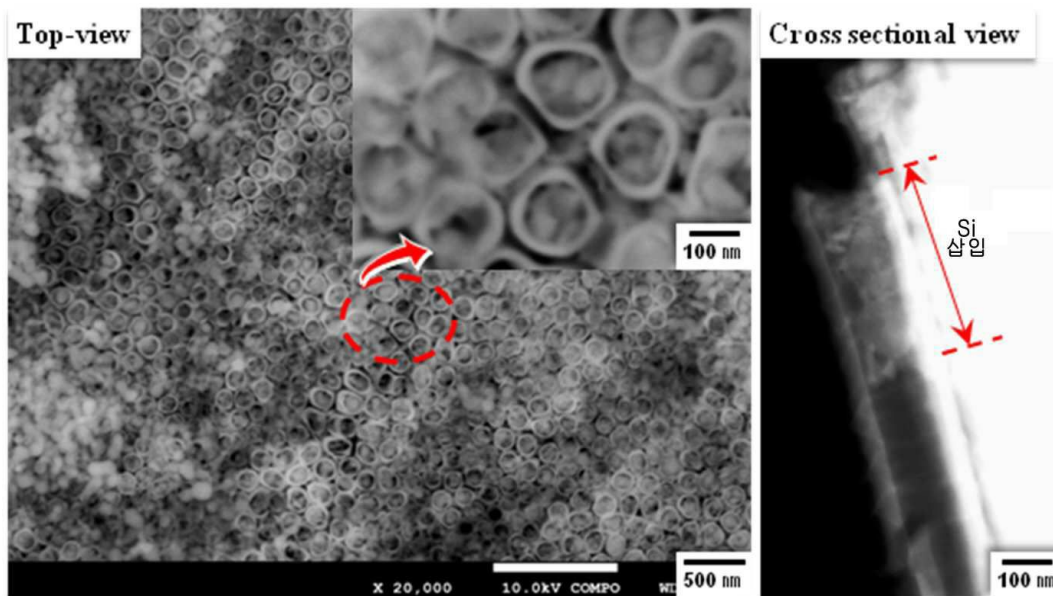
도면8



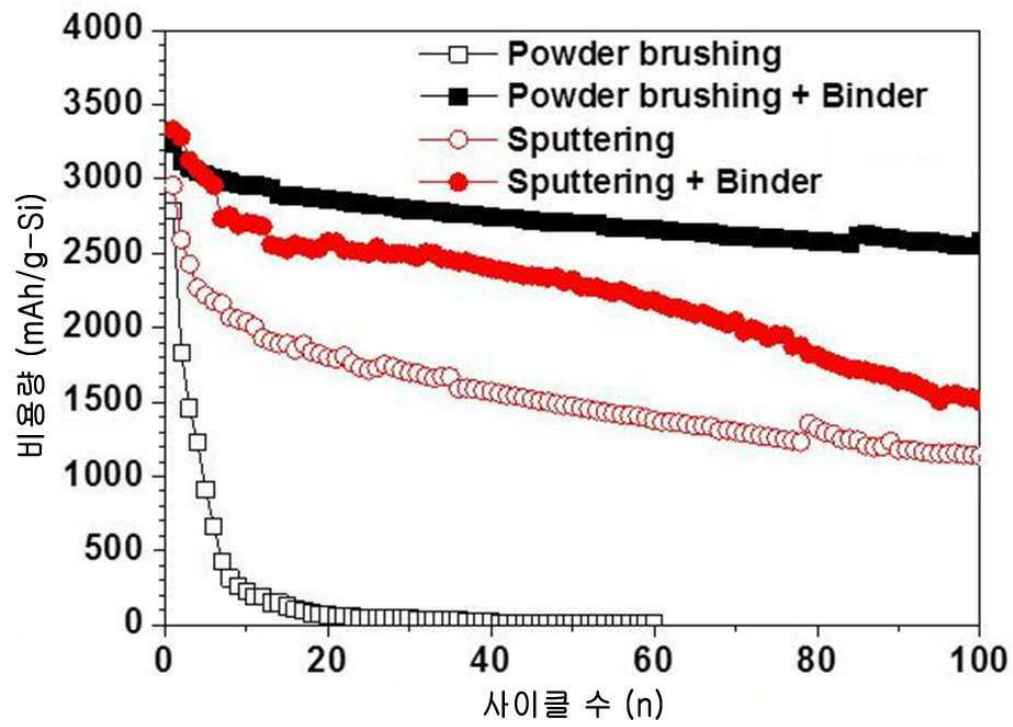
도면9



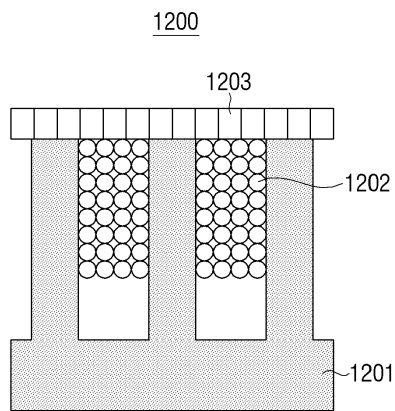
도면10



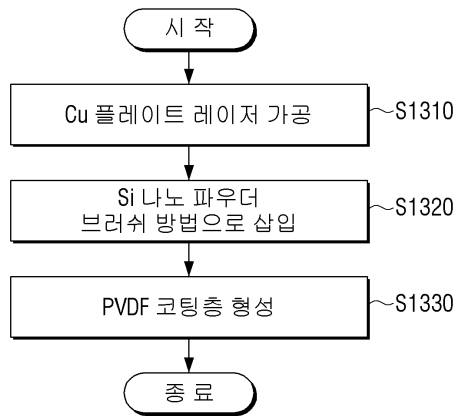
도면11



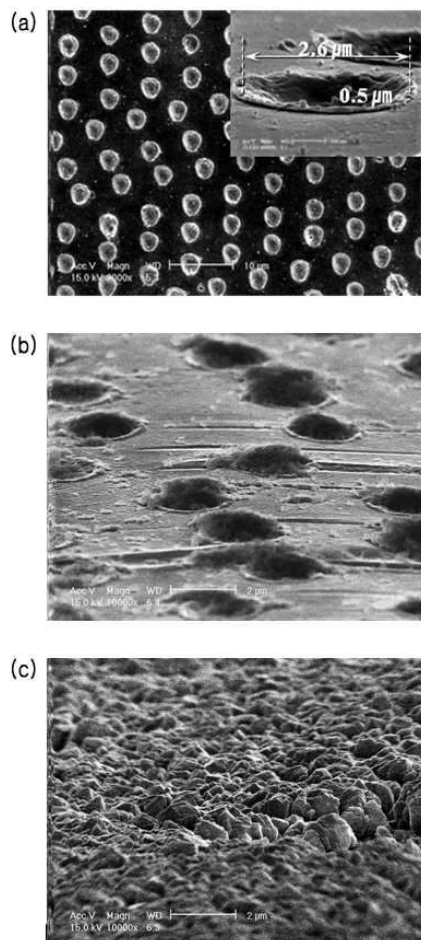
도면12



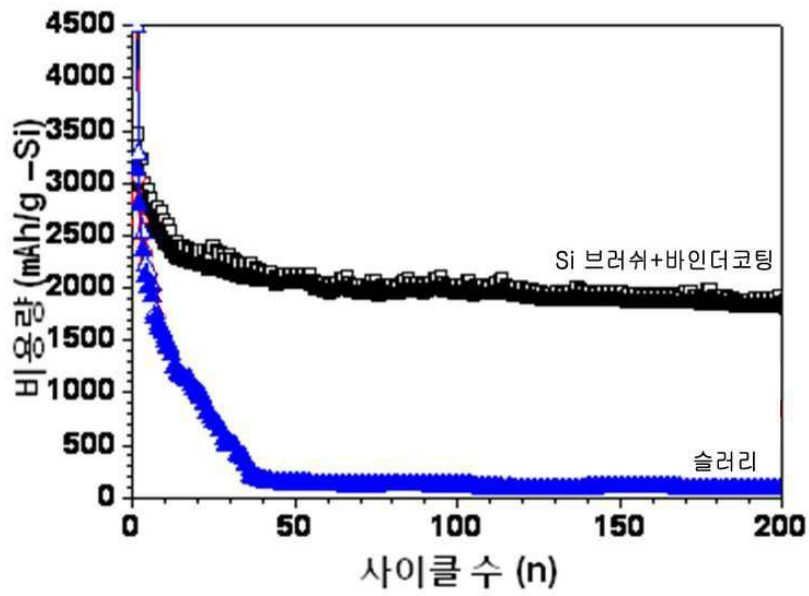
도면13



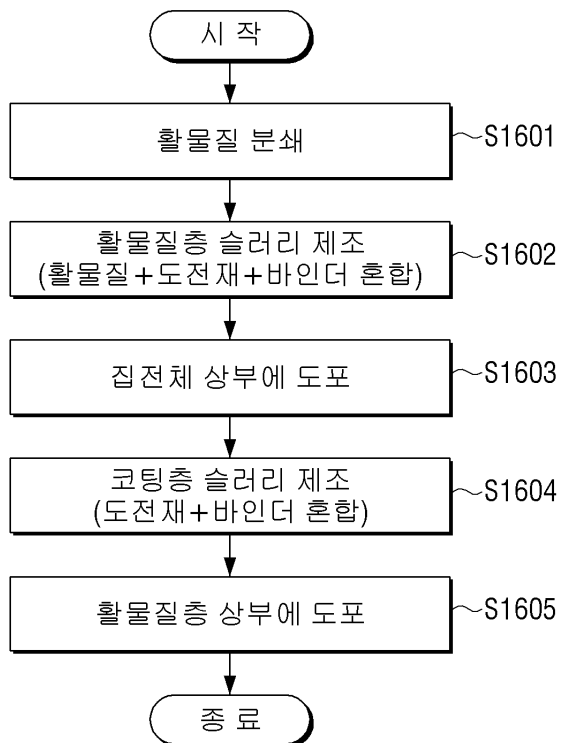
도면14



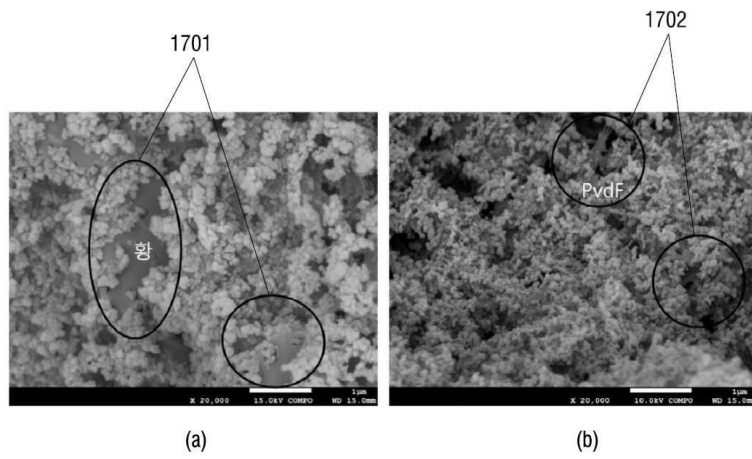
도면15



도면16



도면17



도면18

