



(12) 发明专利申请

(10) 申请公布号 CN 113439343 A

(43) 申请公布日 2021.09.24

(21) 申请号 202080014086.7

(22) 申请日 2020.03.19

(30) 优先权数据

2019-055382 2019.03.22 JP

(85) PCT国际申请进入国家阶段日

2021.08.12

(86) PCT国际申请的申请数据

PCT/JP2020/012313 2020.03.19

(87) PCT国际申请的公布数据

W02020/196271 JA 2020.10.01

(71) 申请人 日亚化学工业株式会社

地址 日本德岛县

(72) 发明人 秋元肇

(74) 专利代理机构 北京市柳沈律师事务所
11105

代理人 韩锋

(51) Int.Cl.

H01L 33/00 (2006.01)

H01L 33/32 (2006.01)

G09F 9/00 (2006.01)

G09F 9/30 (2006.01)

G09F 9/33 (2006.01)

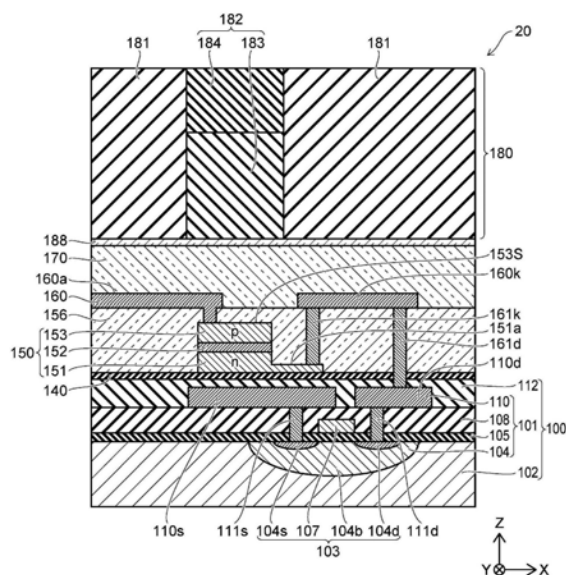
权利要求书3页 说明书20页 附图26页

(54) 发明名称

图像显示装置的制造方法和图像显示装置

(57) 摘要

实施方式的图像显示装置的制造方法具备：准备在第一基板上形成了包含发光层在内的半导体层的基板的工序；在形成有包含电路元件在内的电路的第二基板上贴合所述半导体层的工序；对所述半导体层进行蚀刻而形成发光元件的工序；形成将所述发光元件覆盖的绝缘膜的工序；形成贯穿所述绝缘膜而到达所述电路的过孔的工序；在所述发光元件的与所述第二基板侧的面对置的面侧将所述发光元件和所述电路元件经由所述过孔电连接的工序。所述过孔将设置在不同层的所述发光元件和所述电路元件彼此连接。



1. 一种图像显示装置的制造方法,其特征在于,具备:
准备在第一基板上形成了包含发光层在内的半导体层的基板的工序;
在形成有包含电路元件在内的电路的第二基板上贴合所述半导体层的工序;
对所述半导体层进行蚀刻而形成发光元件的工序;
形成将所述发光元件覆盖的绝缘膜的工序;
形成贯穿所述绝缘膜而到达所述电路的过孔的工序;
将所述发光元件和所述电路元件经由所述过孔电连接的工序;
所述过孔将设置在不同层的所述发光元件和所述电路元件彼此连接。
2. 根据权利要求1所述的图像显示装置的制造方法,
进一步具备在将所述半导体层贴合于所述第二基板之前将所述第一基板除去的工序。
3. 根据权利要求1所述的图像显示装置的制造方法,
进一步具备在将所述半导体层贴合于所述第二基板之后将所述第一基板除去的工序。
4. 根据权利要求2所述的图像显示装置的制造方法,
进一步具备使所述发光元件的表面露出的工序。
5. 根据权利要求4所述的图像显示装置的制造方法,
进一步具备在露出的所述发光元件的露出面形成透明电极的工序。
6. 根据权利要求1所述的图像显示装置的制造方法,
使所述半导体层在形成于所述第一基板上的缓冲层上成长。
7. 根据权利要求6所述的图像显示装置的制造方法,
所述缓冲层包含氮化物。
8. 根据权利要求1所述的图像显示装置的制造方法,
所述第一基板包含硅或蓝宝石。
9. 根据权利要求1所述的图像显示装置的制造方法,
所述半导体层包含氮化镓系化合物半导体,
所述第二基板包含硅。
10. 根据权利要求1所述的图像显示装置的制造方法,
进一步包含在所述发光元件上形成波长变换部件的工序。
11. 一种图像显示装置,其特征在于,具备:
电路元件;
第一配线层,其与所述电路元件电连接;
第一绝缘膜,其将所述电路元件和所述第一配线层覆盖;
发光元件,其配设在所述第一绝缘膜上;
第二绝缘膜,其覆盖所述发光元件的至少一部分;
第二配线层,其与所述发光元件电连接,配设在所述第二绝缘膜上;
第一过孔,其贯穿所述第一绝缘膜和所述第二绝缘膜,将所述第一配线层和所述第二配线层电连接。
12. 根据权利要求11所述的图像显示装置,
具有使所述发光元件的与所述第一绝缘膜侧的面对置的发光面露出的开口,在所述发光面上具备透明电极。

13. 根据权利要求12所述的图像显示装置,从所述开口露出的露出面包含粗糙面。

14. 根据权利要求11所述的图像显示装置,

所述第一配线层包含第一配线,

包含所述第一配线的至少一部分的部分设置在所述发光元件的正下方,

所述部分的外周在俯视时包含投影到所述部分的所述发光元件的外周。

15. 根据权利要求11所述的图像显示装置,

在所述第一绝缘膜与所述发光元件之间进一步具备缓冲层。

16. 根据权利要求11所述的图像显示装置,

所述电路元件包含晶体管,

所述发光元件包含第一导电型的第一半导体层、与所述第一导电型不同的第二导电型的第二半导体层、在所述第一半导体层与所述第二半导体层之间设置的发光层,从所述第一绝缘膜向所述第二配线层依次层叠所述第一半导体层、所述发光层以及所述第二半导体层,

所述第一配线层包含与所述晶体管的第一主电极连接的第二配线,

所述第二配线层包含与所述第一半导体层连接的第三配线,

所述第一过孔的一端与所述第二配线连接,

所述第一过孔的另一端与所述第三配线连接。

17. 根据权利要求16所述的图像显示装置,

进一步具备贯穿所述第二绝缘膜的第二过孔,

所述第二过孔的一端与所述第一半导体层连接,

所述第二过孔的另一端与所述第三配线连接。

18. 根据权利要求16所述的图像显示装置,

所述第一导电型为p形,

所述第二导电型为n形,

所述晶体管为p沟道晶体管。

19. 根据权利要求16所述的图像显示装置,

所述第一导电型为n形,

所述第二导电型为p形,

所述晶体管为n沟道晶体管。

20. 根据权利要求11所述的图像显示装置,

所述发光元件包含氮化镓系化合物半导体,

所述电路元件形成于基板,所述基板包含硅。

21. 根据权利要求11所述的图像显示装置,

在所述发光元件上进一步具备波长变换部件。

22. 一种图像显示装置,其特征在于,具备:

多个晶体管;

第一配线层,其与所述多个晶体管电连接;

第一绝缘膜,其覆盖所述多个晶体管和所述第一配线层;

第一导电型的第一半导体层,其配设在所述第一绝缘膜上;

发光层,其配设在所述第一半导体层上;

与所述第一导电型不同的第二导电型的第二半导体层,其配设在所述发光层上;

第二绝缘膜,其将所述第一绝缘膜、所述发光层以及所述第一半导体层覆盖并且将所述第二半导体层的至少一部分覆盖;

第二配线层,其与对应于所述多个晶体管而从所述第二绝缘膜分别露出的、在所述第二半导体层的多个露出面上配设的透明电极连接;

第一过孔,其贯穿所述第一绝缘膜和所述第二绝缘膜,将所述第一配线层的配线和所述第二配线层的配线电连接。

23. 根据权利要求22所述的图像显示装置,

所述第一配线层包含与所述多个晶体管中的第一晶体管的主电极连接的第一配线,

所述第二配线层包含与所述第一半导体层连接的第二配线,

所述第一过孔设置在所述第一配线与所述第二配线之间。

24. 根据权利要求23所述的图像显示装置,

所述第一配线层包含与所述多个晶体管中的与所述第一晶体管不同的第二晶体管的主电极连接的第三配线,

所述第二配线层包含与所述第一半导体层连接的第四配线,

与所述第一过孔不同的第二过孔设置在所述第三配线与所述第四配线之间。

25. 根据权利要求22所述的图像显示装置,

所述第二半导体层被所述第二绝缘膜分离。

图像显示装置的制造方法和图像显示装置

技术领域

[0001] 本发明的实施方式涉及图像显示装置的制造方法和图像显示装置。

背景技术

[0002] 一直期望实现一种高辉度、广视角、高对比度而低功耗的薄型图像显示装置。为了响应这样的市场需求,正在进行使用自发光元件的显示装置的开发。

[0003] 作为自发光元件,期待微细发光元件即使用了微型LED的显示装置的出现。作为使用了微型LED的显示装置的制造方法,介绍了一种将各单独形成的微型LED依次转移到驱动电路的方法。然而,随着全高清或4K、8K等高画质的出现,如果微型LED的元件数量增加,分别形成多个微型LED并将其依次转移到形成了驱动电路等的基板上,则转移工序需要大量的时间。另外,也存在发生微型LED和驱动电路等的连接不良等或成品率降低的可能。

[0004] 已知一种在Si基板上使包含发光层的半导体层成长,在半导体层上形成了电极之后,将其贴合于形成了驱动电路的电路基板的技术(例如专利文献1)。

[0005] 现有技术文献

[0006] 专利文献

[0007] 专利文献1:(日本)特开2002-141492号公报

发明内容

[0008] 发明所要解决的技术问题

[0009] 实施方式提供一种缩短了发光元件的转移工序、提高了成品率的图像显示装置的制造方法和图像显示装置。

[0010] 用于解决技术问题的技术方案

[0011] 本发明一实施方式的图像显示装置的制造方法具备:准备在第一基板上形成了包含发光层在内的半导体层的基板的工序;在形成有包含电路元件在内的电路的第二基板上贴合所述半导体层的工序;对所述半导体层进行蚀刻而形成发光元件的工序;形成将所述发光元件覆盖的绝缘膜的工序;形成贯穿所述绝缘膜而到达所述电路的过孔的工序;在所述发光元件的与所述第二基板侧的面对置的面侧将所述发光元件和所述电路元件经由所述过孔电连接的工序。所述过孔将设置在不同层的所述发光元件和所述电路元件彼此连接。

[0012] 本实施方式的图像显示装置具备:电路元件;第一配线层,其与所述电路元件电连接;第一绝缘膜,其将所述电路元件和所述第一配线层覆盖;发光元件,其配设在所述第一绝缘膜上;第二绝缘膜,其覆盖所述发光元件的至少一部分;第二配线层,其与所述发光元件电连接,配设在所述第二绝缘膜上;第一过孔,其贯穿所述第一绝缘膜和所述第二绝缘膜,将所述第一配线层和所述第二配线层电连接。

[0013] 本实施方式的图像显示装置具备:多个晶体管;第一配线层,其与所述多个晶体管电连接;第一绝缘膜,其覆盖所述多个晶体管和所述第一配线层;第一导电型的第一半导体

层,其配设在所述第一绝缘膜上;发光层,其配设在所述第一半导体层上;与所述第一导电型不同的第二导电型的第二半导体层,其配设在所述发光层上;第二绝缘膜,其将所述第一绝缘膜、所述第一半导体层以及所述发光层覆盖并且将所述第二半导体层的至少一部分覆盖;第二配线层,其与对应于所述多个晶体管而从所述第二绝缘膜分别露出的、在所述第二半导体层的多个露出面上配设的透明电极连接;第一过孔,其贯穿所述第一绝缘膜和所述第二绝缘膜,将所述第一配线层的配线和所述第二配线层的配线电连接。

[0014] 发明的效果

[0015] 根据本实施方式的一个实施方式,能够实现缩短了发光元件的转移工序、提高了成品率的图像显示装置的制造方法和图像显示装置。

附图说明

[0016] 图1是例示第一的实施方式的图像显示装置的一部分的示意性剖视图。

[0017] 图2A是例示第一实施方式的图像显示装置的变形例的一个的示意性剖视图。

[0018] 图2B是例示第一实施方式的图像显示装置的变形例的一个的示意性剖视图。

[0019] 图2C是例示第一实施方式的图像显示装置的变形例的一个的示意性剖视图。

[0020] 图3是例示第一实施方式的图像显示装置的示意性框图。

[0021] 图4是例示第一实施方式的图像显示装置的一部分的示意性俯视图。

[0022] 图5A是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0023] 图5B是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0024] 图5C是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0025] 图6A是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0026] 图6B是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0027] 图6C是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0028] 图7A是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0029] 图7B是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0030] 图8A是例示第一实施方式的图像显示装置的变形例的一个的制造方法的示意性剖视图。

[0031] 图8B是例示第一实施方式的图像显示装置的变形例的一个的制造方法的示意性剖视图。

[0032] 图9是例示第一实施方式的图像显示装置的制造方法的示意性剖视图。

[0033] 图10A是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0034] 图10B是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0035] 图10C是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0036] 图10D是例示第一实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0037] 图11是例示第二实施方式的图像显示装置的一部分的示意性剖视图。

- [0038] 图12是例示第二实施方式的图像显示装置的示意性框图。
- [0039] 图13A是例示第二实施方式的图像显示装置的制造方法的示意性剖视图。
- [0040] 图13B是例示第二实施方式的图像显示装置的制造方法的示意性剖视图。
- [0041] 图14A是例示第二实施方式的图像显示装置的制造方法的示意性剖视图。
- [0042] 图14B是例示第二实施方式的图像显示装置的制造方法的示意性剖视图。
- [0043] 图15是例示第二实施方式的图像显示装置的变形例的一部分的示意性剖视图。
- [0044] 图16是例示第三实施方式的图像显示装置的一部分的示意性剖视图。
- [0045] 图17A是例示第三实施方式的图像显示装置的制造方法的示意性剖视图。
- [0046] 图17B是例示第三实施方式的图像显示装置的制造方法的示意性剖视图。
- [0047] 图18A是例示第三实施方式的图像显示装置的制造方法的示意性剖视图。
- [0048] 图18B是例示第三实施方式的图像显示装置的制造方法的示意性剖视图。
- [0049] 图19是例示第三实施方式的图像显示装置的变形例的一部分的示意性剖视图。
- [0050] 图20A是例示第三实施方式的图像显示装置的变形例的制造方法的示意性剖视图。
- [0051] 图20B是例示第三实施方式的图像显示装置的变形例的制造方法的示意性剖视图。
- [0052] 图21是例示像素LED的特性的曲线图。
- [0053] 图22是例示第四实施方式的图像显示装置的框图。
- [0054] 图23是例示第四实施方式的图像显示装置的变形例的框图。
- [0055] 图24是示意性地例示第一~第三实施方式及其变形例的图像显示装置的立体图。

具体实施方式

[0056] 以下,参照附图对本发明的实施方式进行说明。

[0057] 需要说明的是,附图是示意性或概念性的,各部分的厚度和宽度的关系、部分之间的大小的比率等,并不一定限于与现实情况一致。并且,即使在表示相同部分的情况下,也存在根据附图而相互尺寸或比率表示为不同的情况。

[0058] 需要说明的是,在本申请说明书和各附图中,对于已经出现的附图来说,对与前述的内容相同的要素赋予相同的附图标记而适当省略详细的说明。

[0059] (第一实施方式)

[0060] 图1是例示实施方式的图像显示装置的一部分的示意性剖视图。

[0061] 图1中示意性地表示了本实施方式的图像显示装置的亚像素20的结构。构成图像显示装置表示的图像的像素10通过多个亚像素20构成。

[0062] 以下存在使用XYZ的三维坐标系说明的情况。亚像素20在二维平面上排列。将亚像素20排列的二维平面作为XY平面。亚像素20沿着X轴方向和Y轴方向排列。

[0063] 亚像素20具有与XY平面几乎平行的发光面153S。发光面153S主要向与XY平面正交的Z轴的正方向而输出光。

[0064] 图1示意性地表示用与XZ平面平行的面切断亚像素20情况的剖面。该剖视图是后述的图4的A-A'线的向视剖面。

[0065] 如图1所示,图像显示装置的亚像素20具备晶体管103、第一配线层110、第一绝缘

膜(层间绝缘膜)112、发光元件150、第二绝缘膜(层间绝缘膜)156、第二配线层160、过孔161d。亚像素20进一步具备彩色滤光片180。彩色滤光片(波长变换部件)180经由透明薄膜接合层188设置在表面树脂层170上。表面树脂层170设置在发光元件150、层间绝缘膜156和配线层160上。

[0066] 晶体管103形成于基板102。如后述的图3和图12所示那样,基板102上除了晶体管103之外,还形成其他的晶体管或电阻、电容器等的电路元件,通过配线等构成电路101。以下,电路101是包含形成电路元件的元件形成区域104、绝缘层105、配线层110、连接配线层110和电路元件的过孔以及使电路元件间等绝缘的绝缘膜108的电路。存在包含基板102、电路101和层间绝缘膜112等的其他构成要素而称作电路基板100的情况。

[0067] 晶体管103包含p形半导体区域104b;n形半导体区域104s,104d;栅107。栅107经由绝缘层105设置于p形半导体区域104b的上面。绝缘层105是为了使元件形成区域104和栅107绝缘,并且使其与邻接的其他电路元件充分绝缘而设置的。如果在栅107施加电压,则能够在p形半导体区域104b形成沟道。晶体管103为n沟道MOSFET。

[0068] 元件形成区域104设置于基板102。基板102例如为Si基板。元件形成区域104包含p形半导体区域104b和n形半导体区域104s,104d。p形半导体区域104b设置于基板102的表面附近。n形半导体区域104s,104d在p形半导体区域104b内相互远离地设置于p形半导体区域104b的表面附近。

[0069] 基板102的表面设置绝缘层105。绝缘层105也覆盖元件形成区域104,也覆盖p形半导体区域104b和n形半导体区域104s,104d的表面。绝缘层105例如为 SiO_2 。绝缘层105可以与覆盖的区域对应而为包含 SiO_2 或 Si_3N_4 等的多层绝缘层。绝缘层105可以包含具有高介电常数的绝缘材料的层。

[0070] 经由绝缘层105,栅107设置于p形半导体区域104b的上面。栅107设置于n形半导体区域104s,104d之间。栅107例如为多晶Si。栅107可以包含与多晶Si相比低电阻的硅化物等。

[0071] 在该例中,栅107和绝缘层105被绝缘膜108覆盖。绝缘膜108例如为 SiO_2 或 Si_3N_4 等。为了在形成配线层110中使表面平坦化,可以进一步设置PSG(Phosphorus Silicon Glass)或BPSG(Boron Phosphorus Silicon Glass)等的有机绝缘膜。

[0072] 绝缘膜108形成过孔111s,111d。绝缘膜108上形成第一配线层(第一配线层)110。第一配线层110包含电位能够不同的多个配线,也包含配线110s,110d。需要说明的是,像这样,在图1以后的剖视图中,配线层的附图标记表示在该配线层包含的一个配线的横向位置。过孔111s,111d分别设置在配线层110的配线110s,110d和n形半导体区域104s,104d之间,而将它们电连接。配线层110和过孔111s,111d例如通过Al或Cu等的金属形成。配线层110和过孔111s,111d可以包含高熔点金属等。

[0073] 在绝缘膜108和配线层110上,进一步作为平坦化膜而设置第一层间绝缘膜112。层间绝缘膜(第一绝缘膜)112例如为PSG或BPSG等的有机绝缘膜。第一层间绝缘膜112也可以在电路基板100中作为保护其表面的保护膜而发挥作用。

[0074] 在层间绝缘膜112上设置缓冲层140。缓冲层(缓冲层)140例如包含AlN等的渗氮物。通过设置缓冲层140,能够期待减少在使发光元件150外延成长时产生的结晶缺陷。像这样,不仅限于在发光元件150和第一层间绝缘膜112之间设置缓冲层140的情况,也可以在第

一层间绝缘膜112上直接设置发光元件150。

[0075] 电路基板100中的配线110s直至发光元件150的搭载位置为止一直在X轴方向延伸设置。如后述图4所示,配线110s也在Y轴方向延伸至发光元件的Y轴方向的长度程度或长于该长度。

[0076] 换言之,配线110s的外周包含在XY俯视图中将发光元件150从Z轴上方投影时的外周。由此,配线110s能够遮挡朝向发光元件150下方的光散射,而使其不能到达晶体管103。通过适当选择配线110s的材料,能够使向发光元件150下方的散射向发光面153S侧反射而使发光效率提高。并且,配线110s通过遮挡向发光元件150下方的散射光,而能够抑制向晶体管103光的到达,也能够防止晶体管103的误动作。

[0077] 发光元件150包含n形半导体层(第一半导体层)151、发光层152、p形半导体层(第二半导体层)153。n形半导体层151、发光层152和p形半导体层153从电路基板100的层间绝缘膜112向Z轴的正方向,也就是向发光面153S以该顺序层叠。发光元件150例如在XY俯视图中具有大致正方形或长方形状,角部也可以变为圆角。发光元件150可以例如在XY俯视图中具有椭圆形状或圆形状。通过适当地选定俯视图中的发光元件的形状和配置等,而设计的自由度提高。n形半导体层151在该例中,缓冲层140上面具有在沿X轴方向延伸的阶梯部151a。

[0078] 发光元件150中例如能够适当地使用 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x, 0 \leq y, x+y < 1$) 等的氮化物半导体。发光元件150也就是蓝色发光二极管,发光元件150发出的光的波长例如为 $467\text{nm} \pm 20\text{nm}$ 程度。发光元件150发出的光的波长可以为 $410\text{nm} \pm 20\text{nm}$ 程度的蓝紫光。发光元件150发出的光的波长并不限于上述值,而能够为合适的波长。

[0079] 第二层间绝缘膜(第二绝缘膜)156覆盖缓冲层140和发光元件150。第二层间绝缘膜156利用透明树脂形成。层间绝缘膜156具有保护发光元件150,并且具有为了在第二层间绝缘膜156上形成的配线层160而能够使表面平坦化的功能。

[0080] 贯通第二层间绝缘膜156设置过孔(第二过孔)161k。过孔161k的一端与阶梯部151a连接。

[0081] 过孔(第一过孔)161d贯通层间绝缘膜112,156设置。过孔161d的一端与配线110d连接。

[0082] 配线层160设置在平坦化的层间绝缘膜156上面。配线层160包含配线160a,160k。配线160a经由向层间绝缘膜156开口的接触孔而连接于p形半导体层153。配线160a在该图中没有表示,然而与向亚像素20提供电源的电源线连接。

[0083] 配线160k与过孔161k,161d的另一端连接。因此,发光元件150的n形半导体层151经由过孔161k,161d和配线160k,110d,与晶体管103的主电极电连接。

[0084] 表面树脂层170覆盖第二层间绝缘膜156和第二配线层160。表面树脂层170为透明树脂,保护层间绝缘膜156和配线层160,并且提供用于接合彩色滤光片180的平坦化面。

[0085] 彩色滤光片180包含遮光部181和颜色变换部182。颜色变换部182在发光元件150的发光面153S的正上方与发光面153S的形状对应设置。在彩色滤光片180中,颜色变换部182以外的部分作为遮光部181。遮光部181也就是黑矩阵,能够减少邻接的颜色变换部182发出的光的混色等导致的模糊,而能够表示清晰的图像。

[0086] 颜色变换部182为一层或两层。图1中表示两层的部分。一层还是两层根据亚像素

20发出的光的颜色,即根据波长决定。在亚像素20的发光色为红或绿的情况下,颜色变换部182优选为两层。在亚像素20的发光色为蓝的情况下,优选为一层。

[0087] 在颜色变换部182为两层的情况下,靠近发光元件150的第一层为颜色变换层183,第二层为过滤层184。也就是说,过滤层184层叠于颜色变换层183上面。

[0088] 颜色变换层183是将发光元件150发出的光的波长变换为所期望波长的层。在发出红光的亚像素20的情况下,将发光元件150的波长、 $467\text{nm} \pm 20\text{nm}$ 的光例如变换为 $630\text{nm} \pm 20\text{nm}$ 程度波长的光。在发出绿光的亚像素20的情况下,将发光元件150的波长、 $467\text{nm} \pm 20\text{nm}$ 的光例如变换为 $532\text{nm} \pm 20\text{nm}$ 程度波长的光。

[0089] 过滤层184遮断没有颜色变换层183颜色变换而残存的蓝色光的波长成分。

[0090] 在亚像素20发出的光的颜色为蓝色的情况下,亚像素20可以经由颜色变换层183而输出光,也可以不经由颜色变换层183而维持原样地输出光。在发光元件150发出的光的波长为 $467\text{nm} \pm 20\text{nm}$ 程度的情况下,亚像素20可以不经由颜色变换层183而输出光。在发光元件150发出的光的波长为 $410\text{nm} \pm 20\text{nm}$ 的情况下,为了将输出的光的波长变换为 $467\text{nm} \pm 20\text{nm}$ 程度,优选设置一层的颜色变换层183。

[0091] 即使在蓝色的亚像素20的情况下,亚像素20也可以具有过滤层184。通过在蓝色的亚像素20设置过滤层184,而抑制在发光元件150的表面产生的微小的外光反射。

[0092] (变形例)

[0093] 对亚像素结构的变形例进行说明。

[0094] 图2A~图2C分别为例示本实施方式的图像显示装置的变形例的示意性剖视图。

[0095] 在图2A以后的亚像素的剖视图中,为了避免繁杂,而省略表面树脂层170和彩色滤光片180的表示。特别是在没有记载的情况下,在第二层间绝缘膜和第二配线层上面设置表面树脂层和彩色滤光片。后述的其他实施方式及其变形例的情况也相同。

[0096] 在图2A和图2B的情况下,亚像素20a,20b的发光元件150a的结构与上述的第一实施方式的情况不同。其他的构成要素与上述的第一实施方式的情况相同,而适当省略详细的说明。

[0097] 如图2A所示,亚像素20a包含发光元件150a。发光元件150a可以被第二层间绝缘膜(第二绝缘膜)256覆盖。第二层间绝缘膜256优选为白色树脂。通过层间绝缘膜256为白色树脂,发光元件150a使发出的光向横向或向下反射,而能够实质地使发光元件150a的辉度提高。

[0098] 第二层间绝缘膜256可以为黑色树脂。通过层间绝缘膜256为黑色树脂,抑制亚像素内的光散射,并且更有效地抑制杂散光。抑制了杂散光的图像显示装置能够表示更清晰的图像。

[0099] 第二层间绝缘膜256具有开口158。开口158通过除去发光元件150a的上方的层间绝缘膜256的一部分形成。配线160a1与开口158处露出的p形半导体层153a连接。

[0100] p形半导体层153a通过开口158而具有露出的发光面153S。发光面153S为p型半导体层153a的面中与发光层152相界面相对的面。优选发光面153S进行表面粗糙处理。在发光元件150a的发光面153S为粗糙表面的情况下,能够使光的提取效率提高。

[0101] 如图2B所示,在亚像素20b中,透明电极159a,159k分别设置于配线160a2,160k上面。透明电极159a设置于开口的p形半导体层153a的发光面153S上面,将配线160a2和p形半

导体层153a电连接。

[0102] 通过在发光面153S上面设置透明电极159a,而能够使与3p形半导体层153a的连接面积变大,能够使发光效率提高。在发光面153S为粗糙表面的情况下,能够使发光面153S和透明电极159a的连接面积增大,而能够减小接触电阻。

[0103] 图2C表示晶体管103等的电路元件和发光元件150的XY平面上的位置相互错位配置的情况。

[0104] 根据以下的理由,存在俯视图中以使发光元件150和晶体管130不重合的方式配置的情况。在p形半导体区域104b和n形的基板102之间产生耗尽层区域,该耗尽层区域存在作为寄生光电二极管作用的情况。优选该寄生光电二极管与在发光元件150的正下方产生的光被照射区域不重合。在该情况下,优选以XY俯视图将发光层152投影于基板102的表面时的端部和p形半导体区域104b的边界的距离至少间隔1 μ m程度上。

[0105] 如图2C所示,亚像素20c中,配线110s3没有延伸至搭载发光元件150的位置。也就是说,在XY俯视图中配线110s3从Z轴上方投影的时候,不一定包含发光元件150的外周部。另一方面,配线160k3与上述的实施方式或其他的变形例的情况相比,在X轴方向更长地延伸。

[0106] 像这样,在发光元件150从电路元件充分远离配置的情况下,由于向Z轴负方向的散射光变少,因而难以产生光导致的晶体管103等电路元件的误动作。在根据电路基板100内的配线而不需要遮光的情况下,由于不在遮光中使用配线,因而能够提高电路配置的自由度,而能够使堆积密度提高。

[0107] 在本实施方式中,能够包含上述所示的亚像素20~20c的结构中的任意一个。

[0108] 图3是例示本实施方式的图像显示装置的示意性框图。

[0109] 如图3所示,本实施方式的图像显示装置1具备显示区域2。亚像素20排列于显示区域2。亚像素20例如排列为格子状。例如,亚像素20沿X轴排列n个,沿Y轴排列m个。

[0110] 像素10包含发出不同颜色的光的多个亚像素20。亚像素20R发出红色的光。亚像素20G发出绿色的光。亚像素20B发出蓝色的光。通过三种亚像素20R,20G,20B以所期望的辉度发光而决定一个像素10的发光色和辉度。

[0111] 一个像素10包含三个亚像素20R,20G,20B,亚像素20R,20G,20B例如像该例那样,在X轴上呈直线状排列。各像素10的相同颜色的亚像素可以在相同列排列,也可以像该例这样,每列排列不同颜色的亚像素。

[0112] 图像显示装置1进一步具有电源线3和接地线4。电源线3和接地线4沿着亚像素20的排列而布线为格子状。电源线3和接地线4与各亚像素20电连接,从连接于电源端子3a和GND端子4a之间的直流电源向各亚像素20供给电力。电源端子3a和GND端子4a分别设置在电源线3和接地线4的端部,与设置在显示区域2的外部的直流电源电路连接。电源端子3a以GND端子4a为基准而供给正电压。

[0113] 图像显示装置1进一步具备扫描线6和信号线8。扫描线6在与X轴平行的方向布线。也就是说,扫描线6沿着亚像素20的行方向的排列布线。信号线8在与Y轴平行的方向布线。也就是说,信号线8沿着亚像素20的列方向的排列布线。

[0114] 图像显示装置1进一步具有行选择电路5和信号电压输出电路7。行选择电路5和信号电压输出电路7沿着显示区域2的外缘设置。行选择电路5沿着显示区域2的外缘的Y轴方

向设置。行选择电路5经由扫描线6与各列的亚像素20电连接,向各亚像素20供给选择信号。

[0115] 信号电压输出电路7沿着显示区域2的外缘设置。信号电压输出电路7沿着显示区域2的外缘的X轴方向设置。信号电压输出电路7经由信号线8与各行的亚像素20电连接,向各亚像素20供给信号电压。

[0116] 亚像素20包含发光元件22、选择晶体管24、驱动晶体管26、电容器28。在图3中,存在选择晶体管24表示为T1,驱动晶体管26表示为T2,电容器28表示为Cm的情况。

[0117] 发光元件22与驱动晶体管26串联。在本实施方式中,驱动晶体管26为n沟道MOSFET,驱动晶体管26的主电极即漏电极与发光元件22的n电极即阴极电极连接。发光元件22和驱动晶体管26的串联电路连接于电源线3和接地线4之间。驱动晶体管26与图1等的晶体管103对应,发光元件22与图1等的发光元件150对应。根据施加于驱动晶体管26的栅-源间的电压,决定流经发光元件22的电流,发光元件22以流经发光元件22的电流对应的辉度发光。

[0118] 选择晶体管24经由主电极连接于驱动晶体管26的栅电极和信号线8之间。选择晶体管24的栅电极与扫描线6连接。驱动晶体管26的栅电极与接地线4之间连接有电容器28。

[0119] 行选择电路5从m行的亚像素20的排列选择出1行而向扫描线6供给选择信号。信号电压输出电路7向所选择的行的各亚像素20供给具有所需的模拟电压值的信号电压。向所选择的行的亚像素20的驱动晶体管26的栅-源之间施加信号电压。信号电压由电容器28保持。驱动晶体管26使与信号电压对应的电流向发光元件22流通。发光元件22以与所流通的电流对应的辉度发光。

[0120] 行选择电路5依次切换所选择的行而供给选择信号。也就是说,行选择电路5对排列有亚像素20的行进行扫描。在依次扫描了亚像素20的发光元件22流通有与信号电压相应的电流而发光。各像素10以由RGB各色的亚像素20所发光的发光色和辉度所决定的发光色和辉度发光而在显示区域2显示图像。

[0121] 图4是例示本实施方式的图像显示装置的一部分的示意性俯视图。

[0122] 在本实施方式中,如同在图1中说明的那样,发光元件22(150)和驱动晶体管26(103)在Z轴方向上层叠,通过过孔161d将发光元件22(150)的阴极电极和驱动晶体管26(103)的漏电极电连接。

[0123] 在图4的上部示意性地显示第I层的俯视图,在下部示意性地显示第II层的俯视图。在图4中,将第I层表述为“I”,将第二层表述为“II”。第I层是形成有发光元件22(150)的层。即,第I层包含在图1中从缓冲层140向Z轴的正向直至第二配线层160的层。在图4中,没有示出缓冲层140和第二层间绝缘膜156。第II层包含在图1中从基板102向Z轴的正向直至第一层间绝缘膜112的层。在图4中,没有示出基板102、绝缘层105、绝缘膜108以及第一层间绝缘膜112。在该图中,作为元件形成区域104示出了沟道区域104c。

[0124] 图1的剖面是在第I层和第II层中分别以点划线表示的部位的AA'线的向视剖面。

[0125] 如图4所示,成为发光元件150的阴极电极的n形半导体层151经由过孔161k(图1)及其接触孔161k1连接有配线160k。配线160k经由在第二层间绝缘膜156设置的接触孔161d1与过孔161d的一端连接。过孔161d在附图中以双点划线示意性地表示。

[0126] 过孔161d的另一端经由在第一层间绝缘膜112设置的接触孔161d2与配线110d连接。配线110d经由在绝缘膜108开口的接触孔111c1与过孔111d(图1)连接,并且与晶体管

103的漏电极连接。这样,通过贯穿层间绝缘膜156,112的过孔161d能够将在不同的层即第I层和第II层上分别形成的发光元件150和晶体管103电连接。

[0127] 使用图4对通过配线110s对发光元件150的发光进行遮光的配置进行说明。

[0128] 配线110s具有遮光部110s1。遮光部(部分)110s1是具有X轴方向的长度L2和Y轴方向的长度W2的长方形状的部分。遮光部110s1设置在发光元件150的正下方。发光元件150具有长方形的底面,该长方形的底面具有X轴方向的长度L1和Y轴方向的长度W1。

[0129] 各部分的长度设定为 $L2 > L1$ 、 $W2 > W1$ 。遮光部110s1设置在发光元件150的正下方,因而遮光部110s1的外周包含发光元件150的外周。遮光部110s1的外周包含发光元件150的外周即可,遮光部110s1的形状不限于方形的情况而能够成为适当的任意形状。

[0130] 发光元件150朝向上方发光并且存在朝向下方的发光、层间绝缘膜112与表面树脂层170的界面上的反射光、散射光等。因此,优选遮光部110s1的外周设定为包含在XY俯视图中投影到遮光部110s1的发光元件150的外周。通过以这种方式设定遮光部110s1,能够抑制光到达发光元件150的下方,减轻光对电路元件的影响。

[0131] 对本实施方式的图像显示装置1的制造方法进行说明。

[0132] 图5A~图6C是例示本实施方式的图像显示装置的制造方法的示意性剖视图。

[0133] 如图5A所示,准备半导体成长基板1194。半导体成长基板1194具有在结晶成长用基板(第一基板)1001上成长的半导体层1150。结晶成长用基板1001例如为Si基板或蓝宝石基板等。优选使用Si基板。

[0134] 在该例子中,在结晶成长用基板1001的一方的面形成有缓冲层1140。缓冲层(缓冲层)1140优选使用AlN等渗氮物。缓冲层1140能够在使GaN外延成长时,缓和GaN结晶与结晶成长用基板1001的界面处的不匹配。

[0135] 在半导体成长基板1194中,在缓冲层1140上从缓冲层1140侧依次层叠n形半导体层1151、发光层1152以及p形半导体层1153。半导体层1150的成长例如使用气相成长法(Chemical Vapor Deposition,CVD法),优选使用有机金属气相成长法(Metal Organic Chemical Vapor Deposition,MOCVD法)。半导体层1150例如为 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x, 0 \leq y, x+y < 1$) 等。

[0136] 如图5B所示,在形成了半导体层1150之后,在与设有结晶成长用基板1001的一侧相对的一侧的p形半导体层1153的开放的面接合有支承基板1190。支承基板1190例如通过Si或石英等形成。之后,除去结晶成长用基板1001。在结晶成长用基板1001的除去中例如使用激光。

[0137] 准备电路基板1100。电路基板(第二基板)1100关于亚像素20的结构具有在图1等中进行了说明的电路101。

[0138] 如图中的箭头所示,将电路基板1100的一方的面与半导体层1150的缓冲层1140的面对齐而将两者贴合。电路基板1100的贴合面是在配线层160上形成的层间绝缘膜112的露出面。

[0139] 在将两个基板贴合的晶片键合中,例如对两个基板进行加热而通过热压接将两个基板贴合。在进行加热压接时,可以使用低熔点金属和低熔点合金。低熔点金属例如为Sn或In等,低熔点合金例如能够成为以Zn、In、Ga、Sn、Bi等为主成分的合金。

[0140] 在晶片键合中,除了上述之外,可以使用化学机械研磨(Chemical Mechanical

Polishing,CMP)等使各个基板的贴合面平坦化,并且在真空中对贴合面进行等离子处理而进行净化,使其紧密贴合。

[0141] 如图5C所示,在晶片键合中,可以在支承基板1190上贴合半导体层1150,在将结晶成长用基板1001除去之后,也将缓冲层1140除去。支承于支承基板1190的半导体层1150将除去了缓冲层1140而开放的n形半导体层1151的面贴合于电路基板1100。或者,可以不设置缓冲层1140而使用使半导体层1150结晶成长的半导体成长基板。以下,对在设置了缓冲层1140的状态下进行晶片键合的情况进行说明,但将缓冲层1140删除的情况下也能够同样地进行制造。

[0142] 如图6A和图6B所示,电路基板1100通过晶片键合而经由缓冲层1140与半导体层1150接合。半导体层1150成形为发光元件150的形状。在发光元件150的成形中,例如使用干式蚀刻工艺,优选使用各向异性等离子蚀刻(Reactive Ion Etching,RIE)。

[0143] 如图6C所示,将发光元件150覆盖而形成层间绝缘膜。在层间绝缘膜形成过孔孔洞。之后,向过孔孔洞充填导电性的金属材料。在过孔孔洞的形成中能够使用湿式蚀刻或干式蚀刻的任一种。

[0144] 之后,通过溅射等在过孔孔洞内形成导电层,通过光刻法来形成配线层160。可以在形成了过孔孔洞之后,同时形成过孔和配线层。

[0145] 亚像素20之外的电路的一部分形成在电路基板100中。例如行选择电路5(图3)能够与驱动晶体管、选择晶体管等一起形成在电路基板100中。也就是说,存在行选择电路5与上述的制造工序同时装入的情况。另一方面,信号电压输出电路7与CPU、其他电路要素一起安装于另一基板,例如在装入后述彩色滤光片之前或装入彩色滤光片之后,与电路基板100的配线相互连接。

[0146] 优选电路基板1100为包含电路101的晶片。在电路基板1100上形成有用于一个或多个图像显示装置的电路101。或者,在更大图像尺寸等的情况下,可以将用于构成一个图像显示装置的电路101分割地形成在多个电路基板1100上,将所分割的所有电路组合而构成一个图像显示装置。

[0147] 并且,优选结晶成长用基板1001是与晶片状的电路基板1100相同大小的晶片。或者,可以将多个结晶成长用基板1001上形成的半导体层1150接合于一个电路基板1100。

[0148] 图7A和图7B是例示本实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0149] 图7A和图7B表示的是用于形成图2A的亚像素20a的制造工序。在本变形例中,在形成第二层间绝缘膜256(156)之前,具有与第一实施方式的情况相同的工序。以下,对在图6B或图6C的工序之后执行图7A、图7B的工序的情况进行说明。

[0150] 如图7A所示,通过蚀刻在第二层间绝缘膜256(156)形成开口158,使p形半导体层153的面露出。蚀刻可以是湿式蚀刻,也可以是干式蚀刻。

[0151] 之后,为使发光效率提高而使露出的p形半导体层153的发光面153S粗糙化。

[0152] 如图7B所示,包含开口158地对配线层成膜,通过光刻法形成各配线160a1,160k。配线160a1形成为与露出的p形半导体层153的发光面153S连接。

[0153] 通过这种方式,形成变形例的亚像素20a。

[0154] 图8A和图8B是例示本实施方式的图像显示装置的一个变形例的制造方法的示意

性剖视图。

[0155] 图8A和图8B表示的是用于形成图2B的亚像素20b的制造工序。在本变形例中,在形成开口158之前,与上述的变形例的情况下具有同一工序。因此,以下,对图7A之后,执行图8A、图8B的工序的情况进行说明。

[0156] 如图8A所示,在以使p形半导体层153的发光面153S露出的方式形成了开口158之后,形成各配线160a2,160k。配线160a2不与p形半导体层153的发光面153S连接。

[0157] 如图8B所示,形成将配线层160、第二层间绝缘膜256(156)以及p形半导体层153的发光面153S覆盖的透明导电膜。透明导电膜优选使用ITO膜或ZnO膜等。通过光刻法形成所需的透明电极159a,159k。透明电极159a形成在配线160a2上,也形成在p形半导体层153的发光面153S上。因此,配线160a2和p形半导体层153电连接。优选透明电极159a以覆盖所露出的发光面153S的整个面的方式设置,并且与发光面153S连接。

[0158] 通过这种方式形成变形例的亚像素20b。

[0159] 图9是例示本实施方式的图像显示装置的制造方法的示意性剖视图。

[0160] 需要说明的是,在图9中,为了避免麻烦,对于电路板100内或层间绝缘膜112,156内等的配线等,对齐进行省略。并且,在图9中,表示的是彩色滤光片180等颜色变换部件的一部分。在这里,将包含缓冲层140、发光元件150、过孔161k,161d、配线层160、层间绝缘膜156以及表面树脂层170在内的构造物称作发光电路部172。并且,将在电路板100上设有发光电路部172的构造物称为构造体1192。

[0161] 如图9所示,彩色滤光片180在一方的面与构造体1192接合。彩色滤光片180的另一方的面与玻璃基板186接合。在彩色滤光片180的一方的面设有透明薄膜接合层188,经由透明薄膜接合层188与构造体1192的发光电路部172侧的面接合。

[0162] 彩色滤光片180在该例子中以红色、绿色、蓝色的顺序在X轴正向上排列有颜色变换部。对于红色和绿色来说,在第一层分别设有红色的颜色变换层183R和绿色的颜色变换层183G,在第二层分别设有过滤层184。对于蓝色,设有单层的颜色变换层183B。在各颜色变换部之间设有遮光部181。

[0163] 使各色的颜色变换层183R,183G,183B的位置与发光元件150的位置对齐,将彩色滤光片180贴附于构造体1192。

[0164] 图10A~图10D是表示本实施方式的图像显示装置的变形例的制造方法的示意性剖视图。

[0165] 在图10A~图10D中表示的是通过喷墨来形成彩色滤光片的方法。

[0166] 如图10A所示,准备在电路板100上贴附有发光电路部172的构造体1192。

[0167] 如图10B所示,在构造体1192上形成有遮光部181a。遮光部181a使用例如丝网印刷或光刻技术等形成。

[0168] 如图10C所示,与发光色对应的荧光体183a从喷墨喷嘴喷出。荧光体183a对未形成遮光部181a的区域进行着色。荧光体183a采用例如使用通常的荧光体材料或量子点荧光体材料的荧光涂料。在使用量子点荧光体材料的情况下,能够实现各发光色,并且单色性高、能够提高颜色再现性因而优选。在通过喷墨喷嘴进行描绘后,以适当的温度和时间进行干燥处理。着色时的涂膜的厚度设定为比遮光部181a的厚度薄。

[0169] 如同已经说明的那样,对于蓝色发光的亚像素,由于存在不形成颜色变换部的情

况,因而不被喷出荧光体。并且,对于蓝色发光的亚像素,在形成蓝色的颜色变换层的情况下,颜色变换部为一层即可,因而优选蓝色荧光体的涂膜的厚度与遮光部181a的厚度为相同程度。

[0170] 如图10D所示,用于过滤层的涂料184a从喷墨喷嘴喷出。涂料184a与荧光体183a的涂膜重叠涂布。荧光体183a和涂料184a的涂膜的总厚度与遮光部181a的厚度为相同程度。

[0171] 这样,能够制造图像显示装置1。

[0172] 对本实施方式的图像显示装置1的效果进行说明。

[0173] 在本实施方式的图像显示装置1的制造方法中,在包含对发光元件150进行驱动的晶体管103等电路元件在内的电路基板1100(100)上贴合包含用于发光元件150的发光层1152在内的半导体层1150。之后,对半导体层1150进行蚀刻来形成发光元件150。因此,与将单片化的发光元件逐个转移到电路基板1100(100)相比,能够显著缩短对发光元件进行转移的工序。

[0174] 例如,在4K画质的图像显示装置中,亚像素的数量超过2400万个,在8K画质的图像显示装置的情况下,亚像素的数量超过9900万个。将如此大量的发光元件逐个安装于电路基板需要大量时间,难以以现实的成本来实现基于微型LED的图像显示装置。并且,如果将大量的发光元件逐个安装,则安装时的连接不良等造成成品率低下,无法避免进一步的成本上升。

[0175] 与此相对,在本实施方式的图像显示装置1的制造方法中,在对半导体层1150进行单片化之前,将整个半导体层1150贴附于电路基板1100(100),因而能够一次完成转移工序。

[0176] 在电路基板上,在通过蚀刻等直接形成了发光元件之后,通过形成过孔来将发光元件和电路基板1100(100)内的电路元件电连接,因而能够以均一的连接构造实现,能够抑制成品率的降低。

[0177] 另外,由于不预先将半导体层1150单片化、不在与电路元件对应的位置形成电极地而以晶片级别贴附于电路基板1100(100),因此不需要进行排列。因此,能够以短时间进行贴附工序。由于不需要在贴附时进行排列,因而容易实现发光元件150的小型化,适合高分辨率的显示屏。

[0178] (第二实施方式)

[0179] 图11是例示本实施方式的图像显示装置的一部分的示意性剖视图。

[0180] 在本实施方式中,发光元件250的结构和对发光元件250进行驱动的晶体管203的结构与上述另一实施方式的情况不同。对于与上述另一实施方式的情况相同的构成要素,标注同一附图标记而适当省略详细的说明。

[0181] 如图11所示,本实施方式的图像显示装置的亚像素220包含晶体管203和发光元件250。晶体管203形成于在基板102上形成的元件形成区域204。元件形成区域204包含n形半导体区域204b和p形半导体区域204s,204d。n形半导体区域204b设置在基板102的表面附近。p形半导体区域204s,204d在n形半导体区域204b内在n形半导体区域204b的表面附近相互分离设置。

[0182] 经由绝缘层105在n形半导体区域204b之上设有栅107。栅107设置在p形半导体区域204s,204d之间。

[0183] 晶体管203的上部的构造和配线的构造与上述另一实施方式的情况相同。在本实施方式中,晶体管203为p沟道MOSFET。

[0184] 发光元件250包含p形半导体层(第一半导体层)253、发光层252、n形半导体层(第二半导体层)251。p形半导体层253、发光层252以及n形半导体层251从电路基板100的第一层间绝缘膜112向发光面251S依次层叠。发光元件250在XY俯视图中例如成为大致正方形且长方形状,但角部可以带有圆角。发光元件250在XY俯视图中例如可以具有椭圆形状或圆形形状。通过适当地选择俯视图中的发光元件的形状和配置等,能够使设计的自由度提高。p形半导体层253在该例子中具有在第一层间绝缘膜112上向X轴方向延伸的阶梯部253a。

[0185] 发光元件250与上述另一实施方式的情况为相同材料即可。发光元件250例如发出 $467\text{nm} \pm 20\text{nm}$ 左右的蓝色光或 $410\text{nm} \pm 20\text{nm}$ 的波长的蓝紫色光。

[0186] 在本实施方式中,发光元件250不经由缓冲层地设置在层间绝缘膜(第一绝缘膜)112上。

[0187] 第二层间绝缘膜(第二绝缘膜)256将第一层间绝缘膜112和发光元件250覆盖。第二层间绝缘膜256具有开口258。开口258形成在发光元件250上,层间绝缘膜256可以不设置在发光元件250的发光面251S上。层间绝缘膜256优选使用白色树脂,从而能够将发光元件250所发出的光反射而从开口258高效地输出。

[0188] 发光面251S是n形半导体层251的面中与发光层252接触的面相对的面。发光面251S被粗糙化。

[0189] 贯穿层间绝缘膜256地设有过孔(第二过孔)261a。过孔261a的一端与阶梯部253a连接。

[0190] 过孔(第一过孔)161d贯穿层间绝缘膜112,256设置。过孔161d的一端与配线110d连接。

[0191] 配线层260设置在层间绝缘膜256上。配线层260包含配线260k,260a。配线260a与过孔261a,161d的另一端连接。因此,发光元件250的p形半导体层253经由过孔261a,161d与晶体管203的主电极电连接。

[0192] 配线260k虽未图示,但与接地线连接。在配线260k上设有透明电极259k。透明电极259k延伸到发光面251S而遍及发光面251S的整个面地设置。因此,n形半导体层251经由透明电极259k和配线260k与接地线连接。

[0193] 在配线260a上配设有透明电极259a。

[0194] 在层间绝缘膜256和透明电极259k,259a上设有表面树脂层170。

[0195] 图12是例示本实施方式的图像显示装置的示意性框图。

[0196] 如图12所示,本实施方式的图像显示装置201具备显示区域2、行选择电路205以及信号电压输出电路207。在显示区域2与上述另一实施方式的情况相同,例如亚像素220呈格子状排列。

[0197] 在本实施方式中,发光元件222设置在接地线4侧,与发光元件222串联连接的驱动晶体管226设置在电源线3侧。也就是说,驱动晶体管226与比发光元件222处于高电位侧连接。驱动晶体管226为p沟道MOSFET。

[0198] 在驱动晶体管226的栅电极与信号线208之间连接有选择晶体管224。电容器228与驱动晶体管226的栅电极与电源线3之间连接。

[0199] 行选择电路205和信号电压输出电路207为了驱动p沟道MOSFET即驱动晶体管226,将与上述另一实施方式不同的极性的选择信号和信号电压向扫描线206和信号线208供给。

[0200] 在本实施方式中,驱动晶体管226的极性为p沟道,因而选择信号和信号电压的极性等与上述另一实施方式的情况不同。即,行选择电路205以从m行的亚像素220的排列中依次选择1行的方式向扫描线206供给选择信号。信号电压输出电路207向所选择的行的各亚像素220供给具有必要的模拟电压值的信号电压。所选择的行的亚像素220的驱动晶体管226使与信号电压对应的电流向发光元件222流通。发光元件222以与所流通的电流对应的辉度发光。

[0201] 对本实施方式的图像显示装置201的制造方法进行说明。

[0202] 图13A~图14B是例示本实施方式的图像显示装置的制造方法的示意性剖视图。

[0203] 在本实施方式中,使用在图5A中已经进行了说明的半导体成长基板1194。以下,对准备在结晶成长用基板1001上具有经由缓冲层1140外延成长的半导体层1150的半导体成长基板1194之后的工序进行说明。

[0204] 如图13A所示,在本实施方式中,不从半导体成长基板1194除去结晶成长用基板1001而使半导体成长基板1194上下翻转地贴附于电路基板1100。也就是说,使与结晶成长用基板1001位于相反侧的p形半导体层1153的露出面如附图中的箭头所示地通过晶片键合贴附于电路基板1100的层间绝缘膜112的平坦化的面上。晶片键合能够与上述另一实施方式的情况同样地进行。

[0205] 如图13B所示,通过激光照射等除去结晶成长用基板1001。

[0206] 如图14A所示,将半导体层1150与缓冲层1140一起进行蚀刻而形成发光元件250。由于在发光元件250上残留有缓冲层240,进一步进行蚀刻而除去缓冲层240。缓冲层240也可以在形成发光元件250之前除去。

[0207] 如图14B所示,形成将第一层间绝缘膜112和发光元件250覆盖的第二层间绝缘膜256。之后,以贯穿第二层间绝缘膜256的方式形成过孔孔洞。将导电性的金属材料填充于过孔孔洞。

[0208] 在第二层间绝缘膜256形成有开口258,使n形半导体层251的发光面251S露出。开口258通过湿式或干式中的任一蚀刻法形成。

[0209] 之后,为使发光效率提高而使露出的n形半导体层251的发光面251S粗糙化。

[0210] 包含开口258地对配线层成膜,通过光刻法来形成各配线260k,260a。配线260a与过孔261a,161d连接。配线260k与未图示的接地线连接。

[0211] 之后,在配线260a,260k上分别设置透明电极259a,259k。透明电极259k延伸到发光面251S设置。透明电极259k遍及发光面251S的整个面设置。因此,n形半导体层251经由透明电极259k和配线260k与接地线4连接。

[0212] 图15是例示本实施方式的图像显示装置的变形例的一部分的示意性剖视图。

[0213] 如图15所示,在该变形例中,不使用透明电极而实现配线与发光面的电连接。在亚像素220a中,构图为配线260k1不经由透明电极而直接与n形半导体层251连接。

[0214] 在本实施方式中,从发光效率的观点出发,优选使n形半导体层的发光面粗糙化,但也可以如第一实施方式的情况那样,不进行粗糙化而直接经由透明的层间绝缘膜156发光。

[0215] 对本实施方式的图像显示装置201的效果进行说明。

[0216] 在本实施方式中,具有与上述另一实施方式的情况同样的效果。即,在电路基板1100上贴合半导体层1150之后,通过蚀刻来形成个别的发光元件250,因而能够显著地缩短发光元件的转移工序。

[0217] 除了上述另一实施方式的情况下的效果之外,在本实施方式中,通过使n形半导体层251成为发光面251S,能够更为容易地实现粗糙化,通过将配线260k1与发光面251S连接,能够形成发光效率高的亚像素。

[0218] (第三实施方式)

[0219] 在本实施方式中,通过在包含发光层的单一的半导体层形成相当于多个发光元件的多个发光面,从而实现发光效率更高的图像显示装置。在以下的说明中,对于与上述另一实施方式的情况相同的构成要素标注同一附图标记而适当省略详细的说明。

[0220] 图16是例示本实施方式的图像显示装置的一部分的示意性剖视图。

[0221] 如图16所示,图像显示装置具备亚像素群320。亚像素群320包含晶体管103-1,103-2、第一配线层310、第一层间绝缘膜112、半导体层350、第二层间绝缘膜356、第二配线层360、过孔361d1,361d2。

[0222] 半导体层350包含两个发光面351S1,351S2,亚像素群320实质上包含两个亚像素。在本实施方式中,与上述另一实施方式的情况相同,通过使实质上包含两个亚像素的亚像素群320配置成格子状来形成显示区域。

[0223] 晶体管103-1,103-2分别形成于元件形成区域104-1,104-2。在该例子中,元件形成区域104-1,104-2为n形的半导体层,与n形的半导体层分离地形成p形的半导体层。n形的半导体层包含沟道区域,p形的半导体层分别包含源区域和漏区域。

[0224] 在元件形成区域104-1,104-2上形成有绝缘层105,经由绝缘层105分别形成有栅107-1,107-2。栅107-1,107-2是晶体管103-1,103-2的栅。在该例子中,晶体管103-1,103-2为p沟道MOSFET。

[0225] 在两个晶体管103-1,103-2上覆盖有绝缘膜108。在绝缘膜108上形成有配线层(第一配线层)310。

[0226] 在晶体管(第一晶体管)103-1的p形的半导体层与配线层310之间分别设有过孔111s1,111d1。在晶体管(第二晶体管)103-2的p形的半导体层与配线层310之间设有过孔111s2,111d2。

[0227] 第一配线层310包含配线310s,310d1,310d2。配线310s经由过孔111s1,111s2与和晶体管103-1,103-2的源电极对应的p形的半导体层电连接。配线310s虽未图示,但与电源线连接。

[0228] 配线310d1经由过孔111d1与和晶体管103-1的漏电极对应的p形的半导体层连接。配线310d2经由过孔111d2与晶体管103-2的漏电极连接。

[0229] 第一层间绝缘膜(第一绝缘膜)112将晶体管103-1,103-2以及配线层310覆盖。半导体层350设置在层间绝缘膜112的上方。单一的半导体层350设置在沿着X轴方向配置的两个驱动用晶体管103-1,103-2之间。

[0230] 半导体层350包含p形半导体层(第一半导体层)353、发光层352和n形半导体层(第二半导体层)351。半导体层350从层间绝缘膜112侧朝向发光面351S1,351S2依次层叠p形半

导体层353、发光层352以及n形半导体层351。p形半导体层353具有阶梯部353a1,353a2。阶梯部353a1设置在晶体管103-1侧,阶梯部353a2设置在晶体管103-2侧。

[0231] 第二层间绝缘膜(第二绝缘膜)356将第一层间绝缘膜112和半导体层350之上覆盖。层间绝缘膜356将半导体层350的一部分覆盖。优选层间绝缘膜356除了半导体层350的发光面(露出面)351S1,351S2而将n形半导体层351的面覆盖。层间绝缘膜356将半导体层350的侧面和阶梯部353a1,353a2覆盖。层间绝缘膜356优选为白色树脂。

[0232] 透明电极359k覆盖半导体层350中未被层间绝缘膜356覆盖的部分。透明电极359k设置在分别从层间绝缘膜356的开口358-1,358-2露出的n形半导体层351的发光面351S1,351S2上。透明电极359k与n形半导体层351电连接。

[0233] 过孔361a1,361a2贯穿层间绝缘膜356设置。过孔361a1,361a2的一端分别与阶梯部353a1,353a2连接。

[0234] 过孔361d1,361d2贯穿层间绝缘膜356,112设置。过孔361d1,361d2的一端分别与配线310d1,310d2连接。

[0235] 第二配线层(第二配线层)360设置在层间绝缘膜356上。配线层360包含配线360a1,360a2。过孔(第一过孔)361d1设置在配线(第一配线)310d1与配线(第二配线)360a1之间。过孔(第二过孔)361d2设置在配线(第三配线)310d2与配线(第四配线)360a2之间。

[0236] 配线360a1经由过孔361a1与p形半导体层353连接。配线360a2经由过孔361a2与p形半导体层353连接。因此,p形半导体层353经由配线360a1、过孔361d1以及配线310d1与晶体管103-1的漏电极连接。p形半导体层353经由配线360a2、过孔361d2以及配线310d2与晶体管103-2的漏电极连接。

[0237] 配线层360包含配线360k。在配线360k上设有透明电极359k,配线360k与透明电极359k电连接。透明电极359k向开口358-1,358-2延伸。透明电极359k遍及分别从开口358-1,358-2露出的发光面351S1,351S2的整个面设置并且电连接。在配线360a1,360a2上分别设有透明电极359a1,359a2并且相互电连接。

[0238] 开口358-1设置在配线360a1,360k之间。开口358-2设置在配线360k,360a2之间。配线360k在该例子中设置在开口358-1,358-2之间。开口358-1,358-2在XY俯视图中例如为正方形或长方形状。不限于方形,也可以是圆形、椭圆形或六边形等多边形。发光面351S1,351S2在XY俯视图中为正方形、长方形、其他多边形或圆形等。发光面351S1,351S2的形状可以与开口358-1,358-2的形状相似,也可以为不同的形状。

[0239] 如上所述,在从开口358-1,358-2露出的发光面351S1,351S2分别连接有透明电极359k。因此,从透明电极359k供给的电子从露出的发光面351S1,351S2被注入n形半导体层351。另一方面,在p形半导体层353经由配线360a1、过孔361d1以及配线310d1从晶体管103-1注入空穴。并且,在p形半导体层353经由配线360a2、过孔361d2以及配线310d2从晶体管103-2注入有空穴。

[0240] 晶体管103-1,103-2是相邻的亚像素的驱动晶体管,并且被依次驱动。因此,从两个晶体管103-1,103-2的任一方注入的空穴被注入发光层352,从配线360k被注入的电子被注入发光层352而发光。

[0241] 在这里,开口358-1设置在配线360k与配线360a1之间,因而在晶体管103-1接通时,由从开口358-1露出的发光面351S1发光。另一方面,开口358-2设置在配线360k与配线

360a2之间,因而在晶体管103-2接通时,由从开口358-2露出的发光面351S2发光。

[0242] 对本实施方式的图像显示装置的制造方法进行说明。

[0243] 图17A~图18B是例示实施方式的图像显示装置的制造方法的示意性剖视图。

[0244] 如图17A所示,包含半导体层1150所外延成长的结晶成长用基板1001在内的半导体成长基板1194通过晶片键合与电路基板3100相互接合。对于结晶成长用基板1001上的半导体层1150等,与在上述另一实施方式的情况下已经说明的构造相同,因而省略详细的说明。并且,对于电路基板3100来说,电路的结构与上述另一实施方式的情况不同,但其他大部分与已经说明的构造相同。以下,仅替换了附图标记而适当省略详细的说明。

[0245] 如图17B所示,在该例子中,半导体层1150的与结晶成长用基板1001所在的面位于相反侧的面与电路基板3100的层间绝缘膜112的平坦面接合。也就是说,半导体层1150的p形半导体层1153的露出面与层间绝缘膜112接合。

[0246] 如图18A所示,半导体层1150被蚀刻而形成有p形半导体层353的端部。p形半导体层353的端部形成有过孔连接用的阶梯部353a1,353a2。在p形半导体层353的阶梯部之外上形成有发光层352和n形半导体层351。

[0247] 之后,形成将层间绝缘膜356和半导体层350覆盖的层间绝缘膜,并且形成过孔。进一步形成配线层360,通过蚀刻来形成配线360a1,360k等。

[0248] 如图18B所示,在配线360a1,360k之间的部分和配线360a2,360k之间的部分分别形成有开口358-1,358-2。通过开口358-1,358-2露出的n形的半导体层的发光面351S1,351S2分别被粗糙化。之后,形成透明电极359a1,359a2,359k。

[0249] 这样,形成具有将两个发光面351S1,351S2部共享的半导体层350的亚像素。

[0250] 在本实施例中,在一个半导体层350设有两个发光面351S1,351S2,但发光面的数量不限于两个,能够将三个以上的发光面设置于一个半导体层350。作为一个例子,可以通过单一的半导体层350来实现一行或两列亚像素。由此,如后所述,能够增强削减每个发光面的无助于发光的再结合电流,并且实现更为微细的发光元件的效果。

[0251] (变形例)

[0252] 图19是例示本实施方式的图像显示装置的变形例的一部分的示意性剖视图。

[0253] 在本变形例中,在发光层352上设有两个n形半导体层3351a1,3351a2的点与上述第三实施方式的情况不同。在其他点,与第三实施方式的情况相同。

[0254] 如图19所示,本变形例的图像显示装置具备亚像素群320a。亚像素群320a包含半导体层350a。半导体层350a包含p形半导体层353、发光层352、n形半导体层3351a1,3351a2。p形半导体层353、发光层352以及n形半导体层3351a1,3351a2从层间绝缘膜356向发光面3351S1,3351S2依次层叠。

[0255] n形半导体层3351a1,3351a2在发光层352上沿着X轴方向分离配置。在n形半导体层3351a1,3351a2之间设有层间绝缘膜356,n形半导体层3351a1,3351a2被层间绝缘膜356分离。在该层间绝缘膜356上设有配线360k。

[0256] n形半导体层3351a1,3351a2在XY俯视图中具有大致相同的形状,其形状为大致正方形或长方形状,也可以是其他多边形形状或圆形等。

[0257] n形半导体层3351a1,3351a2分别具有发光面3351S1,3351S2。发光面3351S1,3351S2是通过开口358-1,358-2分别露出的n形半导体层3351a1,3351a2的面。

[0258] 发光面3351S1,3351S2的XY俯视图中的形状与第三实施方式的情况下的发光面的形状同样地具有大致相同的形状,为大致正方形等的形状。发光面3351S1,3351S2的形状不限于本实施方式那样的方形,可以是圆形、椭圆形或六边形等多边形。发光面3351S1,3351S2的形状可以与开口358-1,358-2的形状相似,也可以是不同的形状。

[0259] 在发光面3351S1上设有透明电极359k。在发光面3351S2上也设有透明电极359k。透明电极359k也设置在配线360k上,经由与发光面3351S1,3351S2连接的透明电极359k,n形半导体层3351a1,3351a2与配线360k连接。配线360k虽未图示,但与GND线连接。

[0260] 图20A和图20B是例示本变形例的图像显示装置的制造方法的示意性剖视图。

[0261] 在本变形例中,在形成半导体层1150之前,采用与在第三实施方式的情况下在图17A~图18A中进行了说明的工序相同的工序。以下,对其后的工序进行说明。

[0262] 如图20A所示,在本变形例中,对缓冲层1140、n形半导体层1151、发光层1152以及p形半导体层1153进行蚀刻,在形成了发光层352和p形半导体层353之后,进一步通过蚀刻形成两个n形半导体层3351a1,3351a2。两个n形半导体层3351a1,3351a2上的缓冲层340a在之后被除去。缓冲层340a可以根据所利用的制造工艺的状况而在进行n形半导体层3351a1,3351a2的蚀刻之前被除去。

[0263] n形半导体层3351a1,3351a2可以通过更深的蚀刻形成。例如,用于形成n形半导体层3351a1,3351a2的蚀刻可以进行至到达发光层352内或p形半导体层353内的深度。这样,在将n形半导体层深度蚀刻的情况下,优选n形半导体层351的蚀刻位置与后述n形半导体层的发光面3351S1,3351S2相距1 μ m以上。通过使蚀刻位置从发光面3351S1,3351S2分离,能够抑制再结合电流。

[0264] 如图20B所示,形成有将层间绝缘膜112和半导体层3350a覆盖的层间绝缘膜,之后形成有过孔。进一步形成配线层360,通过蚀刻而形成配线360a1,360k等。

[0265] 在层间绝缘膜分别形成有开口358-1,358-2。通过开口358-1,358-2露出的n形的半导体层的发光面3351S1,3351S2分别粗糙化。之后,形成透明电极359a1,359a2,359k。

[0266] 这样,形成具有两个发光面3351S1,3351S2的亚像素群320a。

[0267] 本变形例的情况与第三实施方式的情况相同,发光面的数量不限于两个,可以将三个以上的发光面设置于一个半导体层3350。

[0268] 对本实施方式的图像显示装置的效果进行说明。

[0269] 图21是例示像素LED的特性的曲线图。

[0270] 图21的纵轴表示的是发光效率[%]。横轴通过相对值来表示向像素LED流通的电流的电流密度。

[0271] 如图21所示,在电流密度的相对值小于1.0的区域,像素LED的发光效率大致恒定,单调增加。在电流密度的相对值大于1.0的区域,发光效率单调减少。也就是说,在像素LED中存在发光效率为最大的适当的电流密度。

[0272] 期待通过将电流密度抑制到能够从发光元件得到充足的辉度的程度,来实现高效率的图像显示装置。然而,如果是低电流密度,则如图21所示,伴随着电流密度的降低,存在发光效率降低的倾向。

[0273] 如同在第一实施方式、第二实施方式中说明的那样,发光元件通过利用蚀刻等将包含发光层在内的半导体层1150的整个层个别地分离而形成。此时,发光层与n形半导体层

的接合面在端部露出。同样,发光层与p形半导体层的接合面在端部露出。

[0274] 在存在这样的端部的情况下,电子和空穴在端部发生再结合。另一方面,这样的再结合无助于发光。端部处的再结合与向发光元件流通的电流无关地发生。再结合与有助于端部发光的接合面的长度相对地发生。

[0275] 在使同一尺寸的立方体形状的发光元件以两个发光的情况下,端部在每一个发光元件四方形成,因而在共计八个端部会发生再结合。

[0276] 与此相对,在本实施方式中,在具有两个发光面的半导体层350,350a,3350a中,端部为四个。开口358-1,358-2之间的区域电子和空穴的注入少,几乎无助于发光,作为有助于发光的端部,考虑为六个。这样,在本实施方式中,通过实质性地减少端部的数量,能够减少无助于发光的再结合,能够相应地降低驱动电流。

[0277] 在为了实现高清晰度而缩短亚像素之间的距离的情况或电流密度较高的情况等,在第三实施方式的亚像素群320中,发光面351S1,351S2的距离变短。在该情况下,如果n形半导体层351是被共享的,则存在向相邻的发光面侧注入的电子的一部分分流而未被驱动的一侧的发光面微发光的可能。在变形例中,通过将n形半导体层针对发光面分离,能够减低在未被驱动的一侧的发光面发生微发光的可能。

[0278] 在本实施方式中,包含发光层的半导体层从层间绝缘膜侧以p形半导体层、发光层以及n形半导体层的顺序进行层叠,从使n形半导体层的露出面粗糙化而使发光效率提高的观点出发是优选的。与第一实施方式的情况相同,可以代替p形半导体层和n形半导体层的层叠顺序而以n形半导体层、发光层和p形半导体层的顺序进行层叠。

[0279] (第四实施方式)

[0280] 上述图像显示装置作为具有适当像素数的图像显示模组而能够成为例如计算机用显示器、电视、手机等便携终端或者导航仪等。

[0281] 图22是例示本实施方式的图像显示装置的框图。

[0282] 图22表示的是计算机用显示器的结构的主要部分。

[0283] 如图22所示,图像显示装置401具备图像显示模组402。图像显示模组402是具备例如上述第一实施方式的情况下的结构的图像显示装置。图像显示模组402包含排列有亚像素20的显示区域2、行选择电路5以及信号电压输出电路7。

[0284] 图像显示装置401进一步具备控制器470。控制器470输入由未图示的接口电路分离、生成的控制信号而相对于行选择电路5和信号电压输出电路7对各亚像素的驱动和驱动顺序进行控制。

[0285] (变形例)

[0286] 图23是例示本变形例的图像显示装置的框图。

[0287] 图23表示的是高清超薄电视机的结构。

[0288] 如图23所示,图像显示装置501具备图像显示模组502。图像显示模组502例如是具备上述第一实施方式的情况下的结构的图像显示装置1。图像显示装置501具备控制器570和帧存储器580。控制器570基于由总线540供给的控制信号,对显示区域2的各亚像素的驱动顺序进行控制。帧存储器580存储1帧的显示数据,用于实现流畅的动态播放等处理。

[0289] 图像显示装置501具有I/O电路510。I/O电路510提供用于与外部终端或装置等连接的接口电路等。I/O电路510例如包含与外界硬盘装置等连接的USB接口、音频接口等。

[0290] 图像显示装置501具有调谐器520和信号处理电路530。调谐器520与天线522,从由天线522接收的电波中分离并生成所需的信号。信号处理电路530包含DSP (Digital Signal Processor)、CPU (Central Processing Unit) 等,由调谐器520分离、生成的信号通过信号处理电路530被分离生成成为图像数据或声音数据等。

[0291] 通过使调谐器520和信号处理电路530成为手机收发用、WiFi用或GPS接收器等高频通信模组,能够得到另一图像显示装置。例如,具备适当的画面尺寸和分辨率的图像显示模组的图像显示装置能够成为智能手机或导航系统等便携式信息终端。

[0292] 本实施方式的情况下的图像显示模组不限于第一实施方式的情况下的图像显示装置的结构,可以成为其变形例或其他实施方式的情况。

[0293] 图24是示意性地例示第一~第三实施方式以及它们的变形例的图像显示装置的立体图。

[0294] 如图24所示,第一~第三实施方式的图像显示装置如上所述地在电路基板100上设有具有大量亚像素的发光电路172。在发光电路部172上设有彩色滤光片180。需要说明的是,在第六实施方式中,包含电路基板100、发光电路部172以及彩色滤光片180的构造物为图像显示模组402,502,装入图像显示装置401,501。

[0295] 根据以上说明的实施方式,能够实现缩短发光元件的转移工序、提高了成品率的图像显示装置的制造方法以及图像显示装置。

[0296] 以上,对本发明的一些实施方式进行了说明,但这些实施方式仅为例示,并非意在对发明的范围进行限定。这些新的实施方式能够以除此之外的各种形态实施,在不脱离发明要旨的范围内,能够进行各种省略、置换和变更。这些实施方式或其变形包含于发明的范围和要旨,并且包含于权利要求书所记载的发明及其等价物的范围内。并且,前述各实施方式能够相互组合实施。

[0297] 附图标记说明

[0298] 1,201,401,501图像显示装置;2显示区域;3电源线;4接地线;5,205行选择电路;6,206扫描线;7,207信号电压输出电路;8信号线;10像素;20,20a,20b,20c亚像素;22,222发光元件;4,224选择晶体管;26,226驱动晶体管;28,228电容器;100电路基板;101电路;103,103-1,103-2晶体管;104,104-1,104-2元件形成区域;105绝缘层;107,107-1,107-2栅;108绝缘膜;110,210,310第一配线层;112第一层间绝缘膜;140缓冲层;150,250发光元件;156,256,356第二层间绝缘膜;160,260,360第二配线层;161d,161k,261a,361a1,361a2,361d1,361d2过孔;180彩色滤光片;320,320a亚像素群;470,570控制器;1001结晶成长用基板;1100,3100电路基板;1140缓冲层;1150半导体层;1190支承基板;1192构造体;1194半导体成长基板。

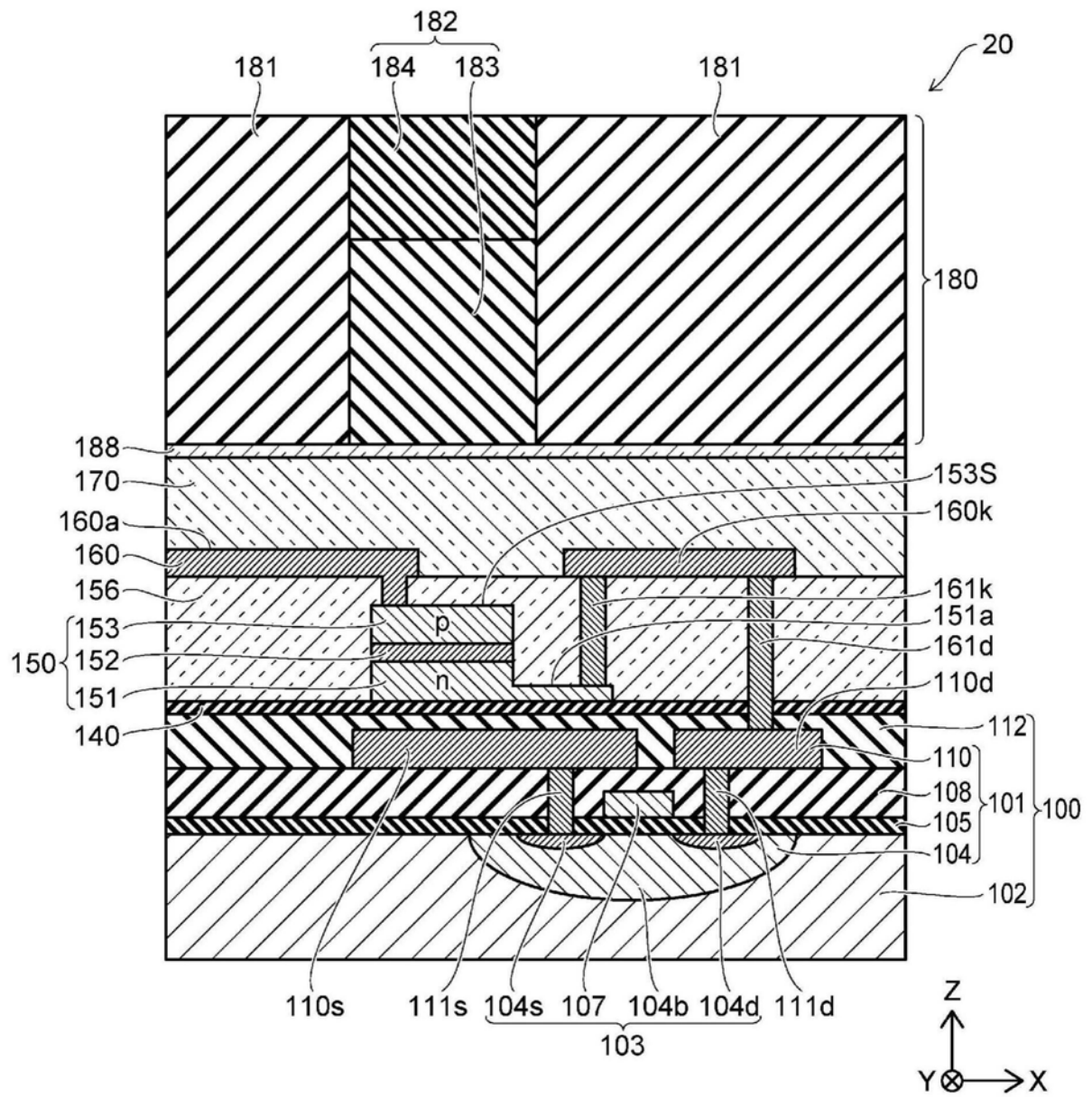


图1

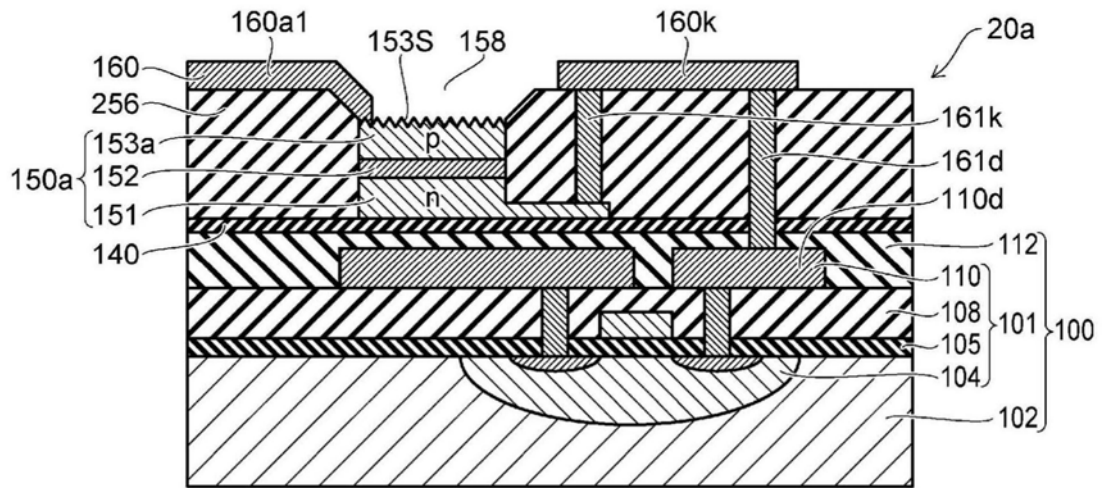


图2A

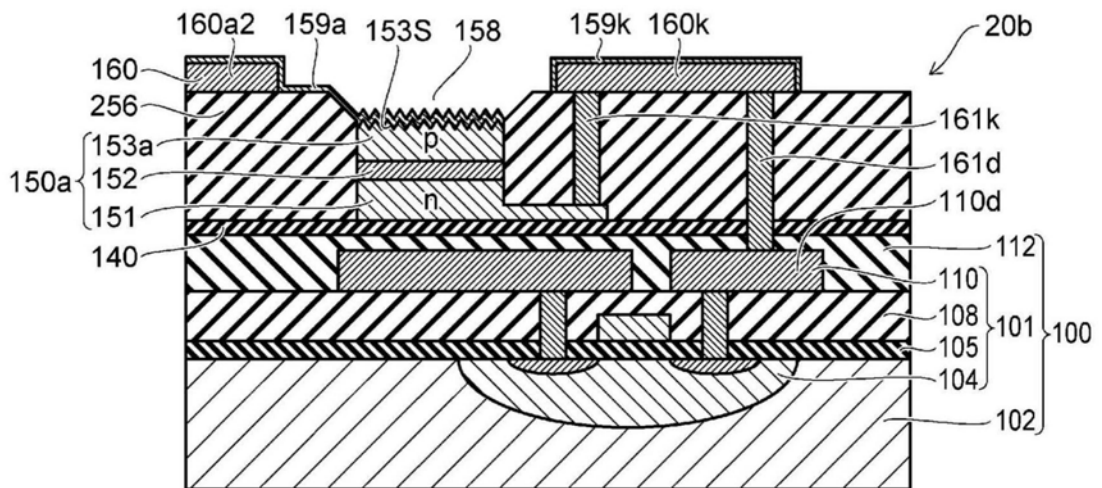


图2B

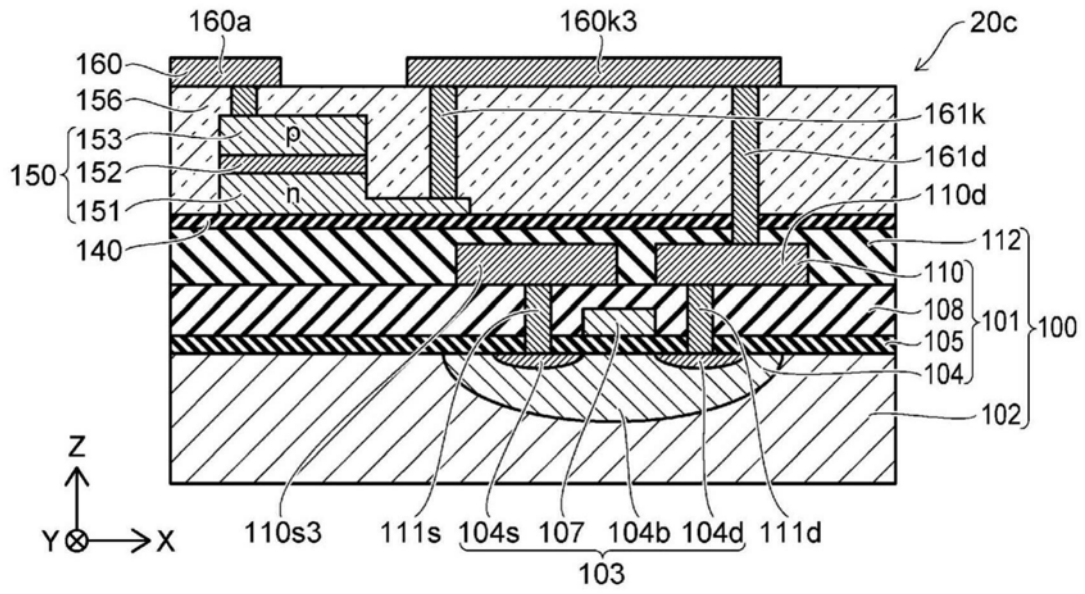


图2C

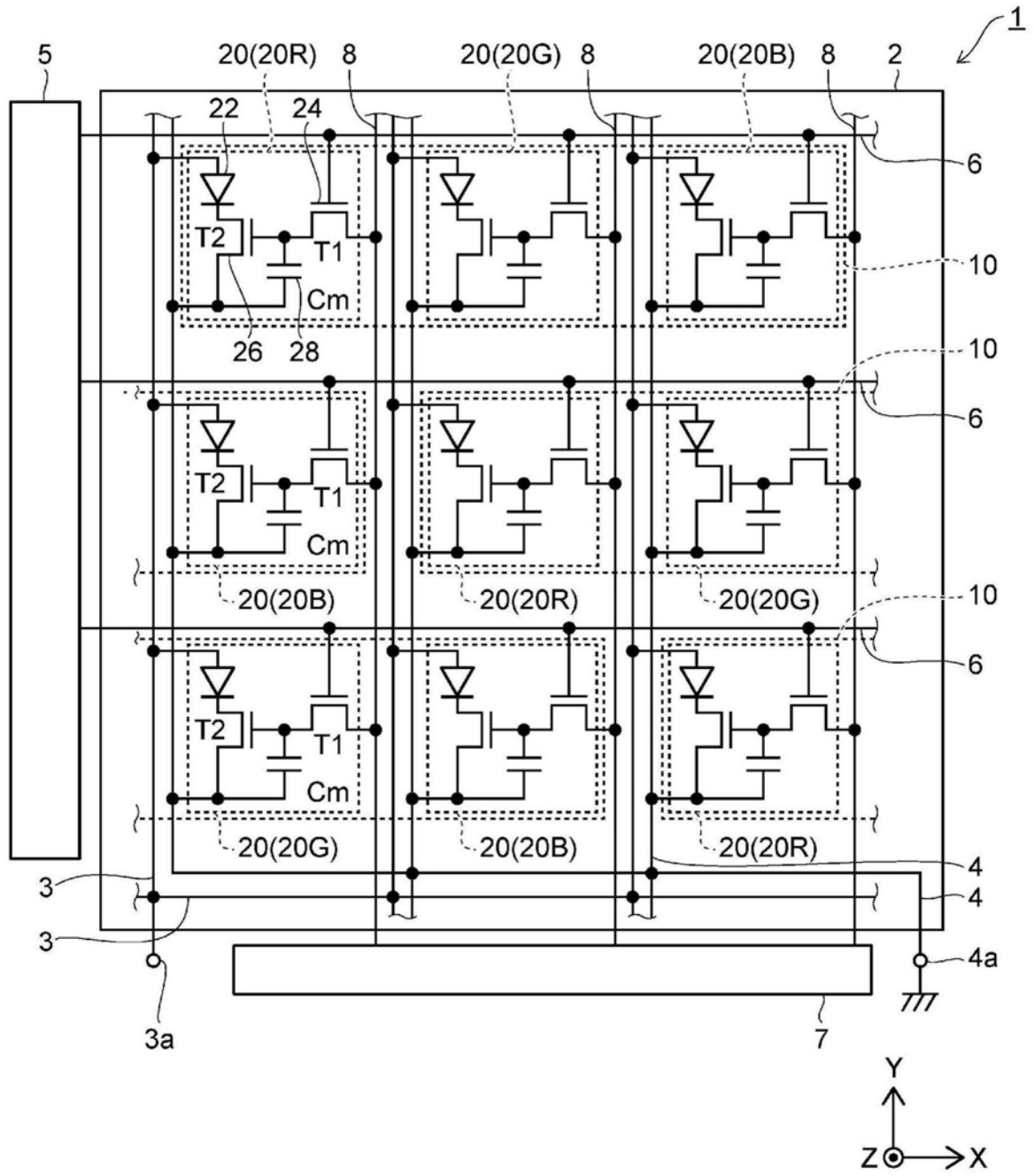


图3

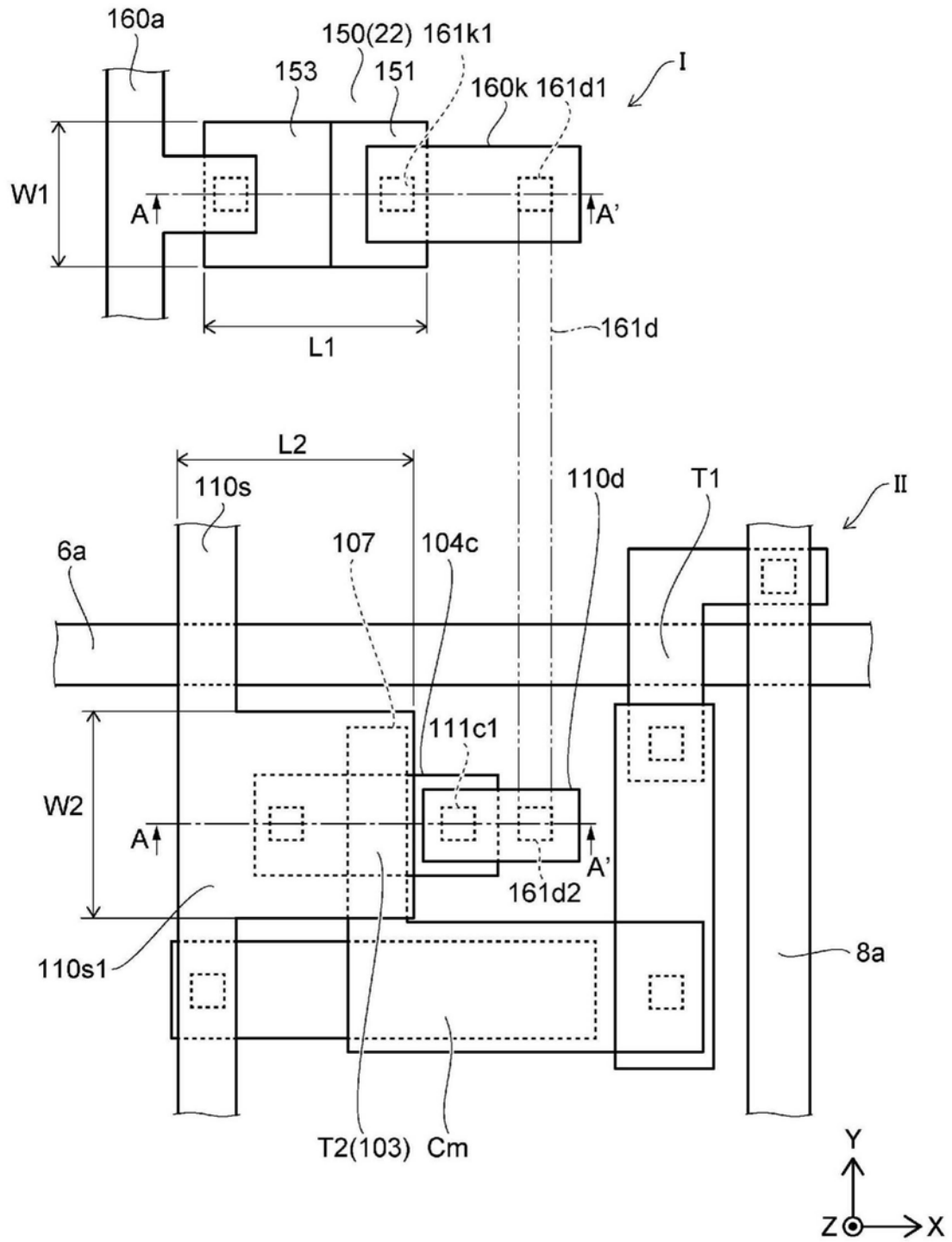


图4

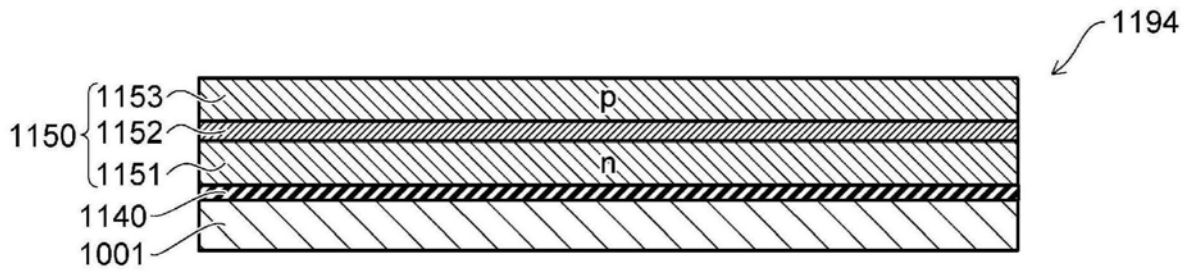


图5A

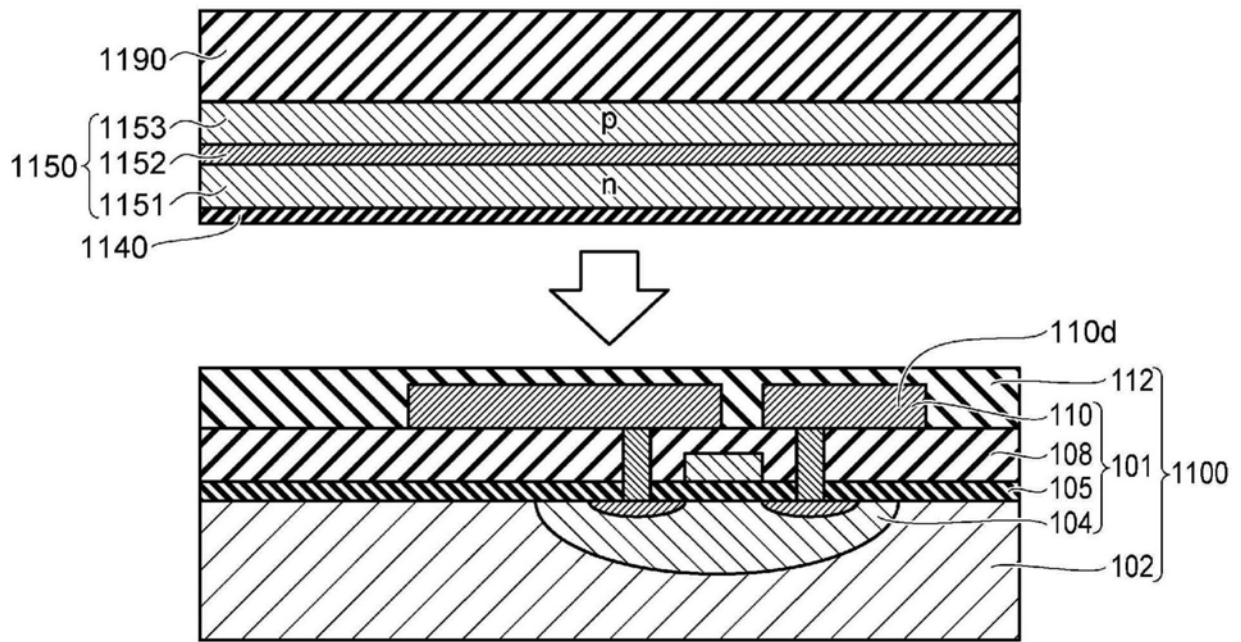


图5B

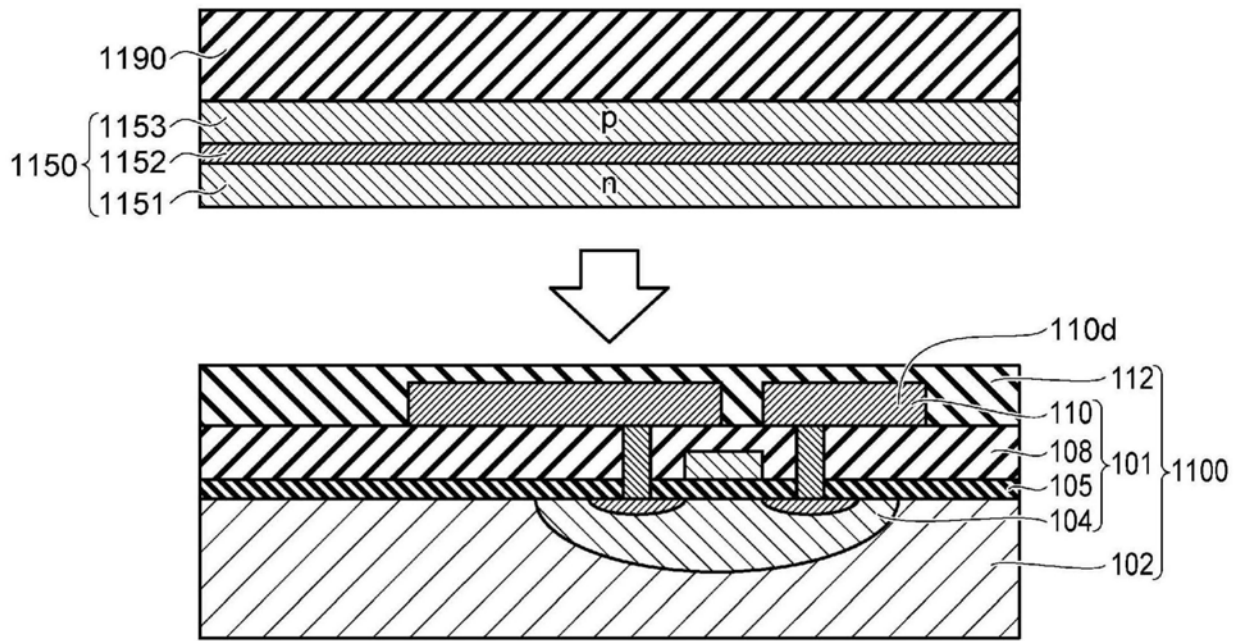


图5C

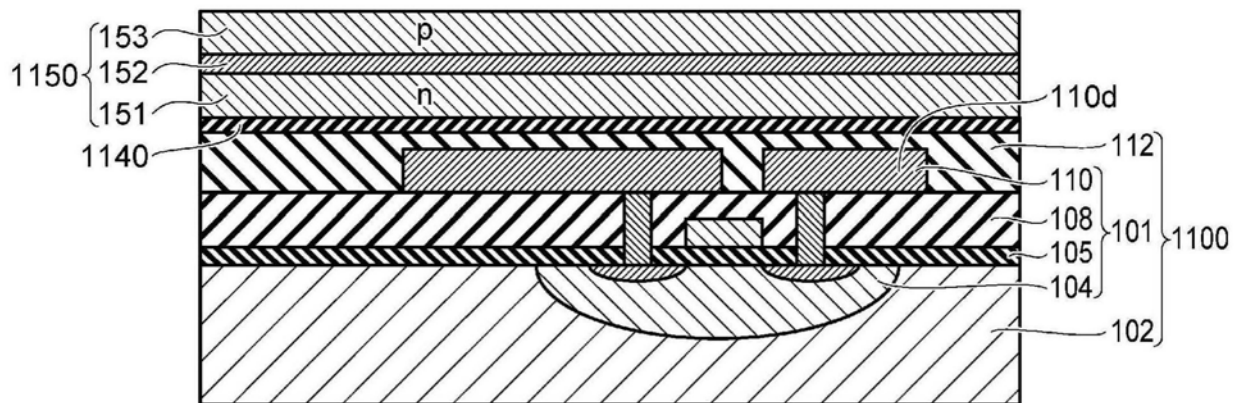


图6A

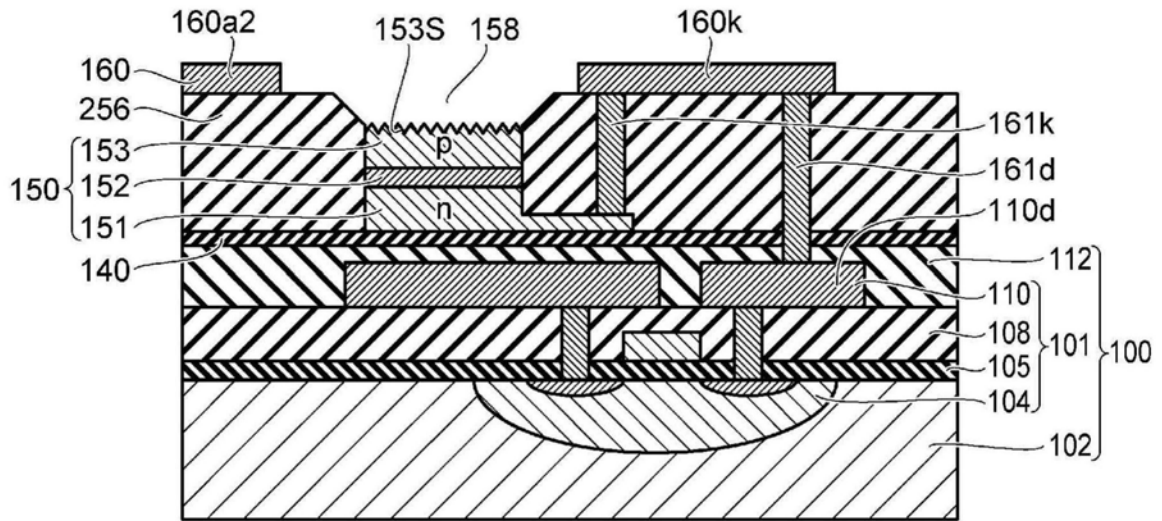


图8A

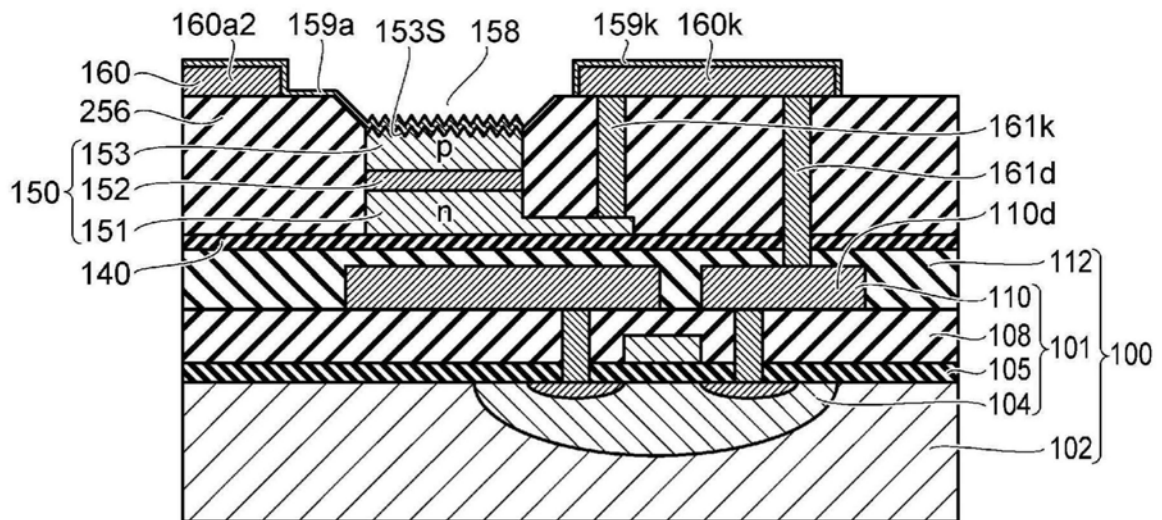


图8B

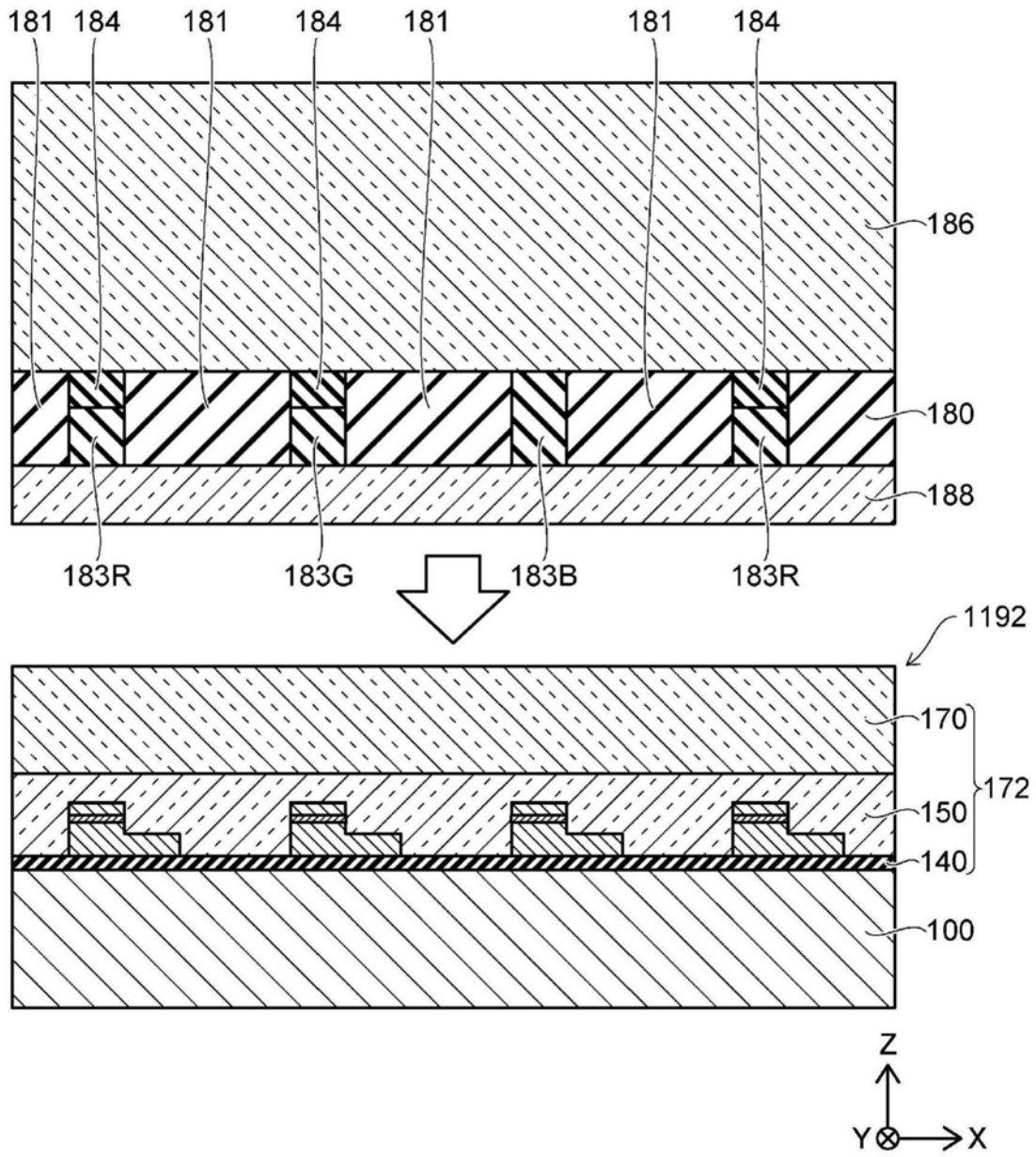


图9

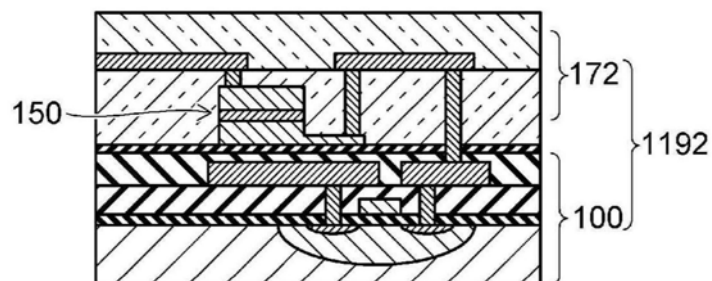


图10A

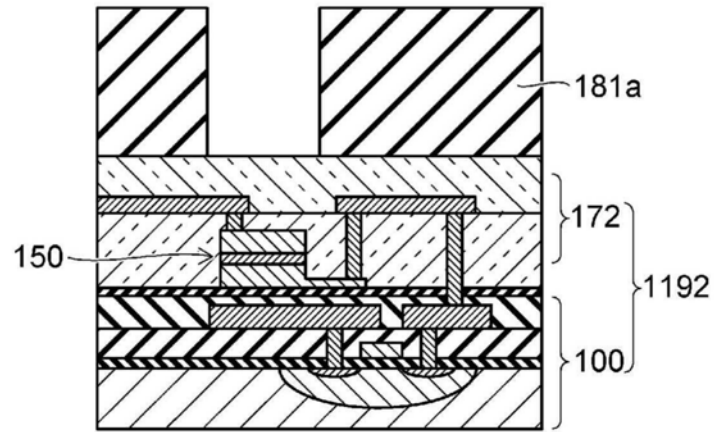


图10B

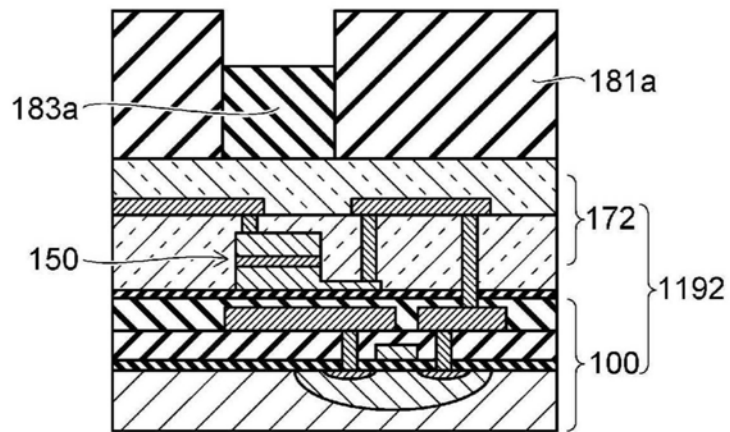


图10C

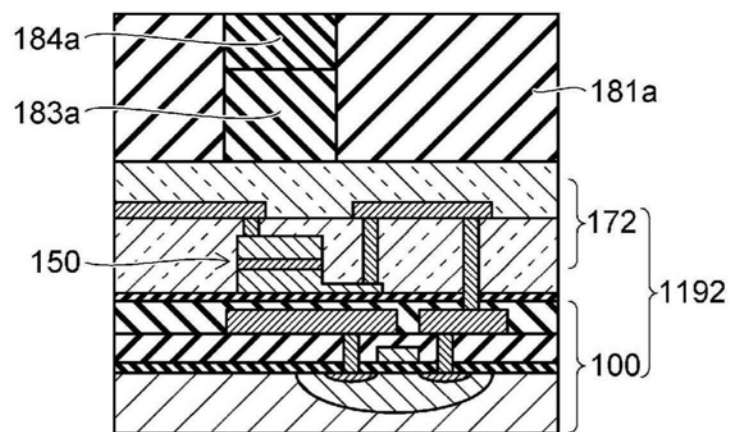


图10D

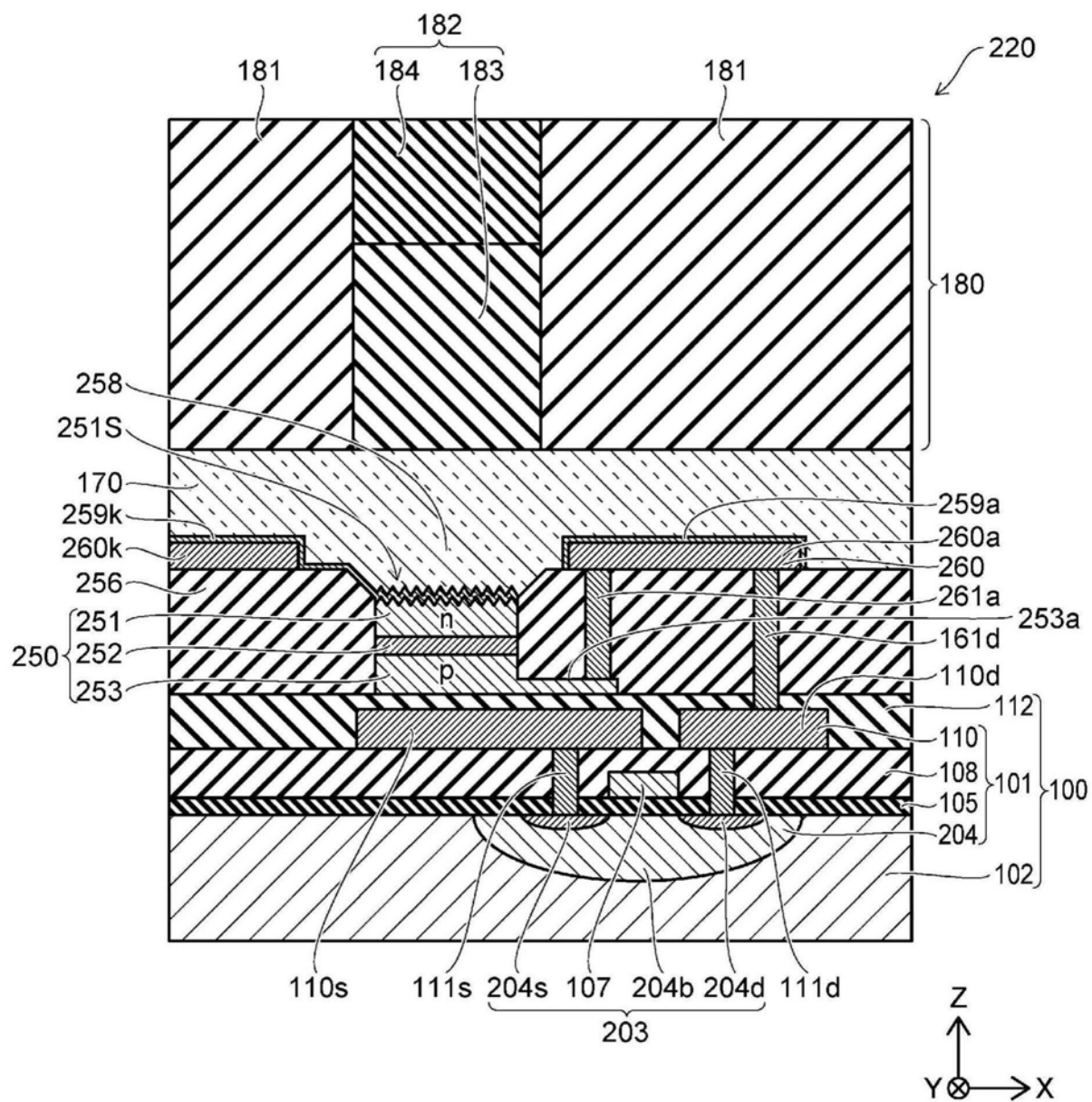


图11

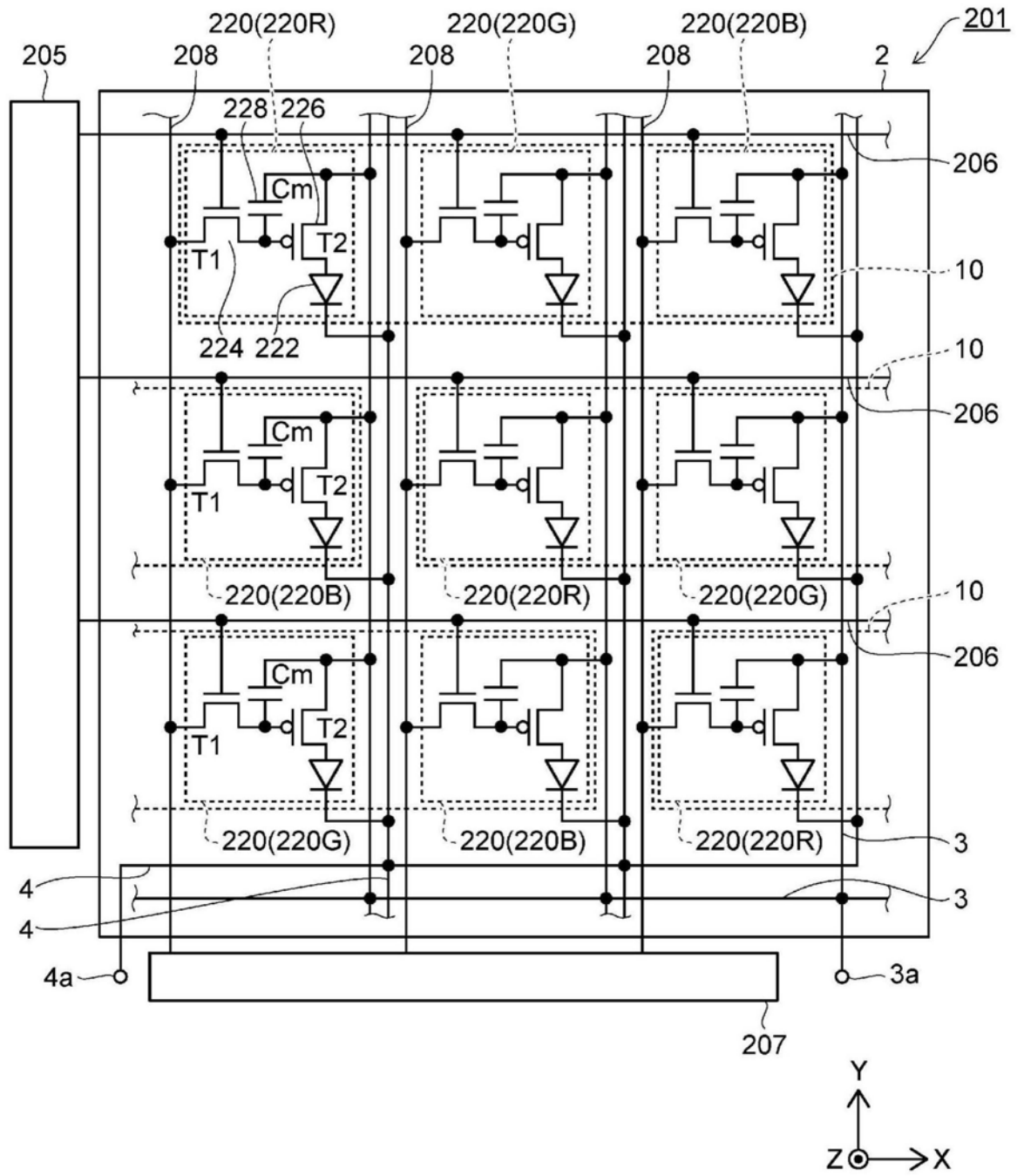


图12

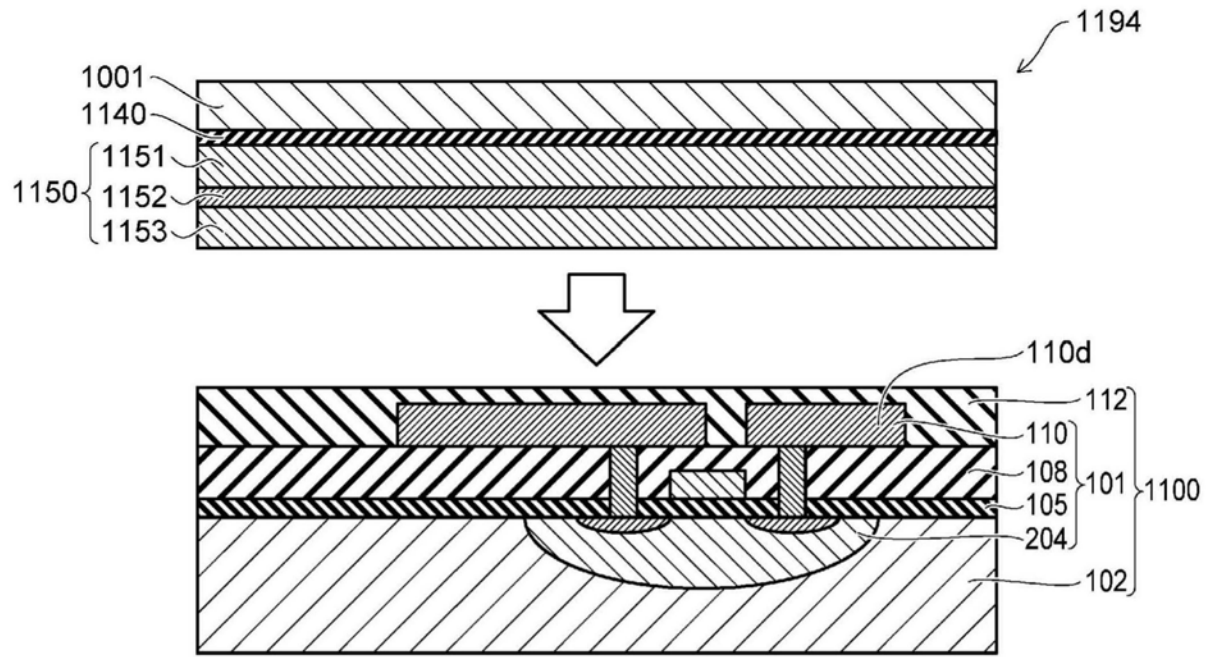


图13A

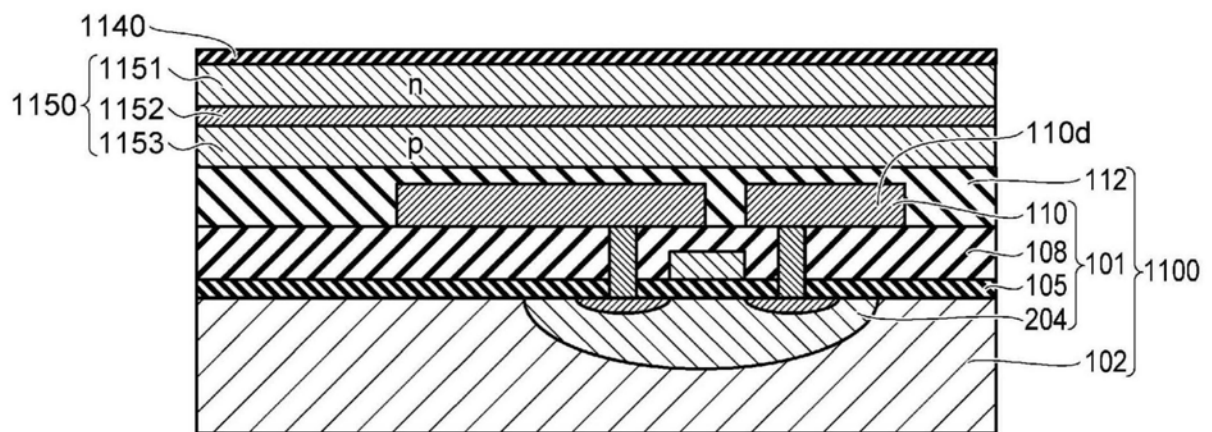


图13B

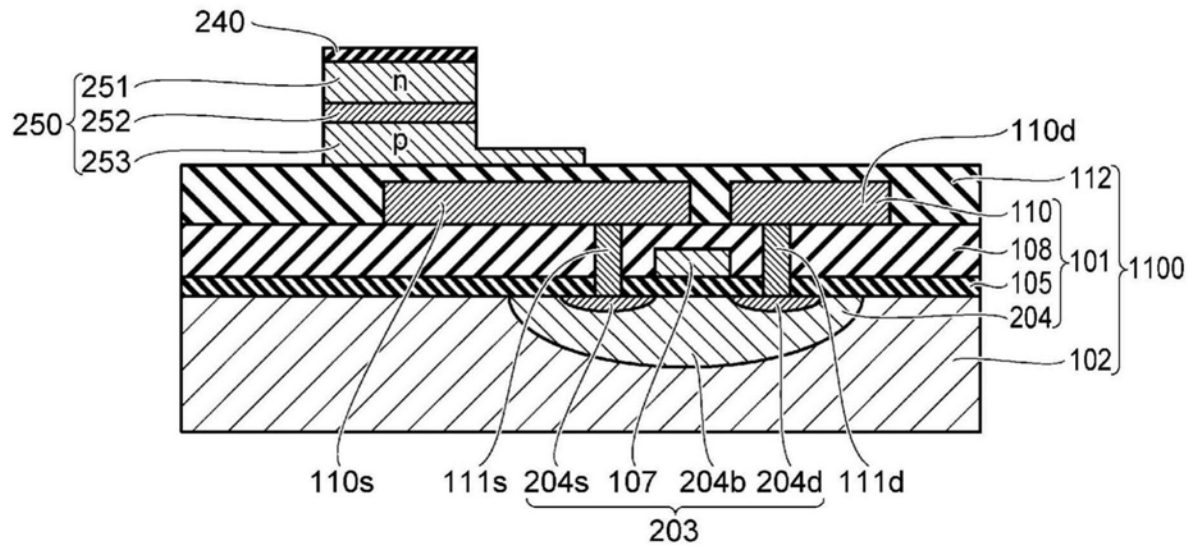


图14A

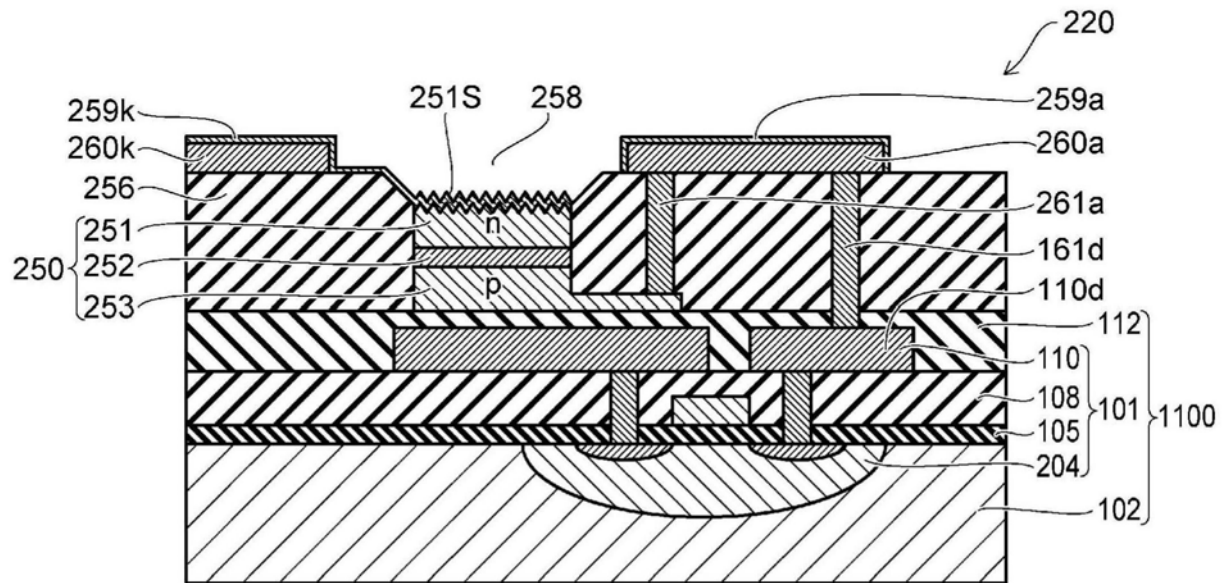


图14B

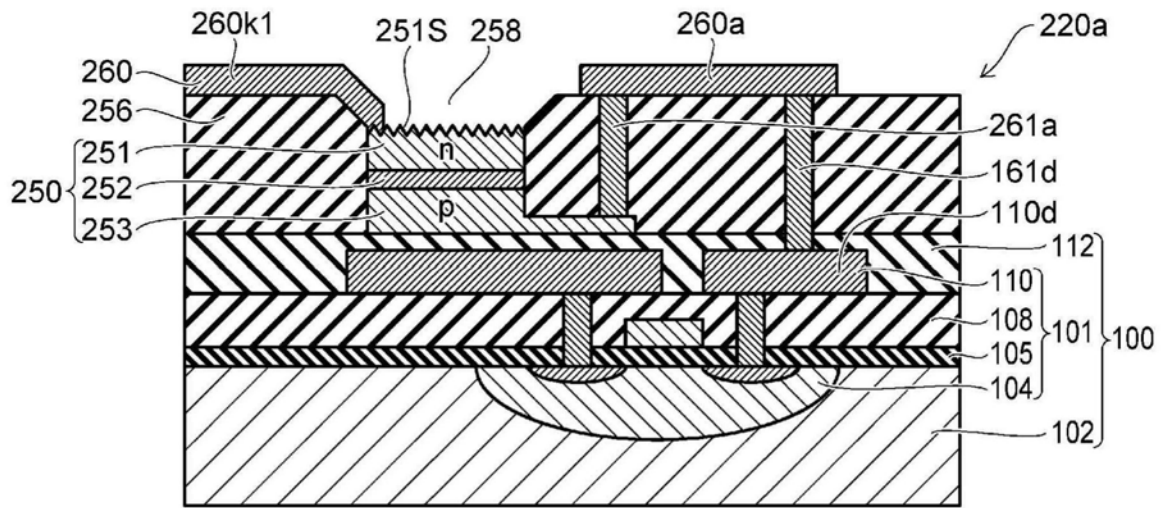


图15

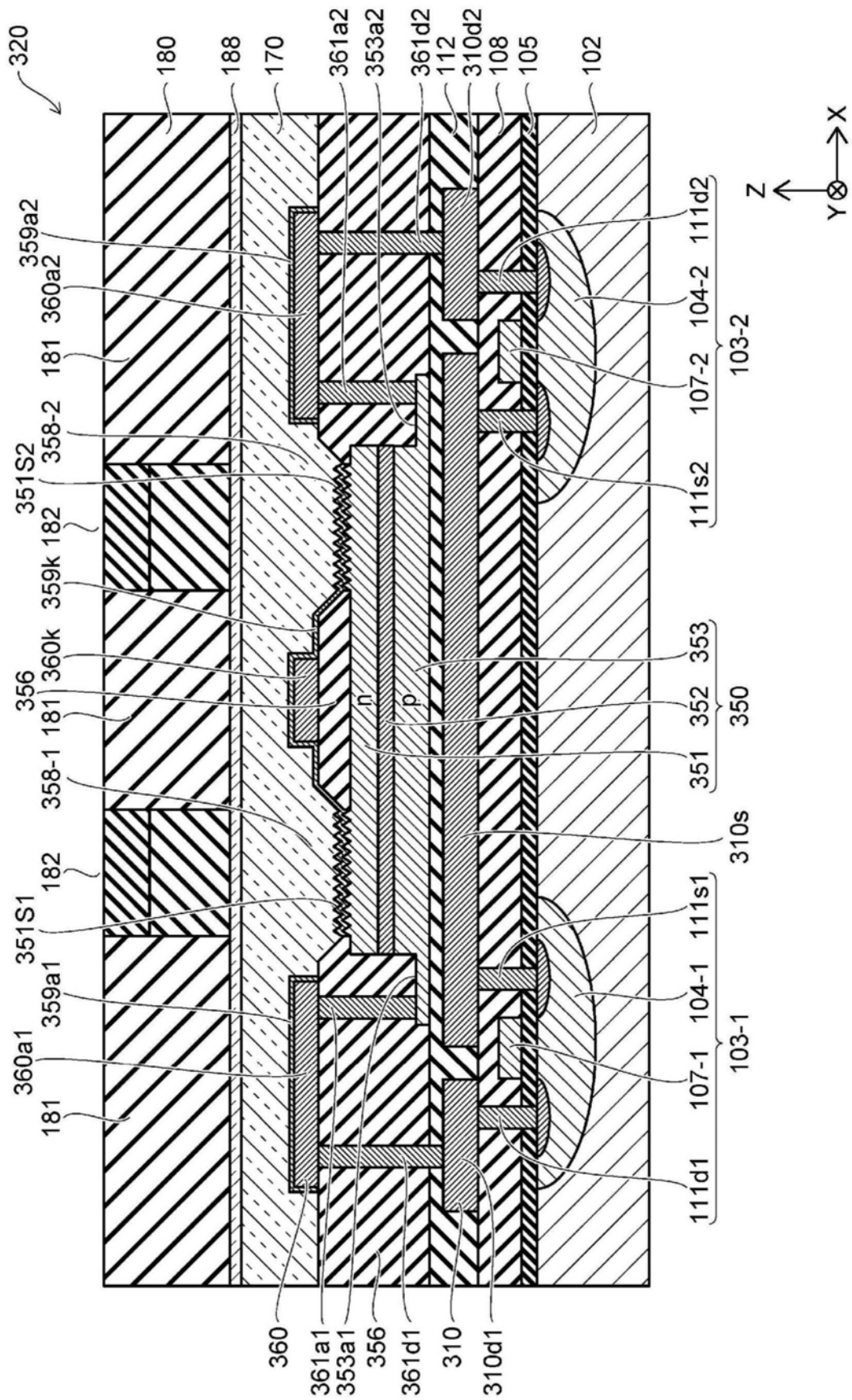


图16

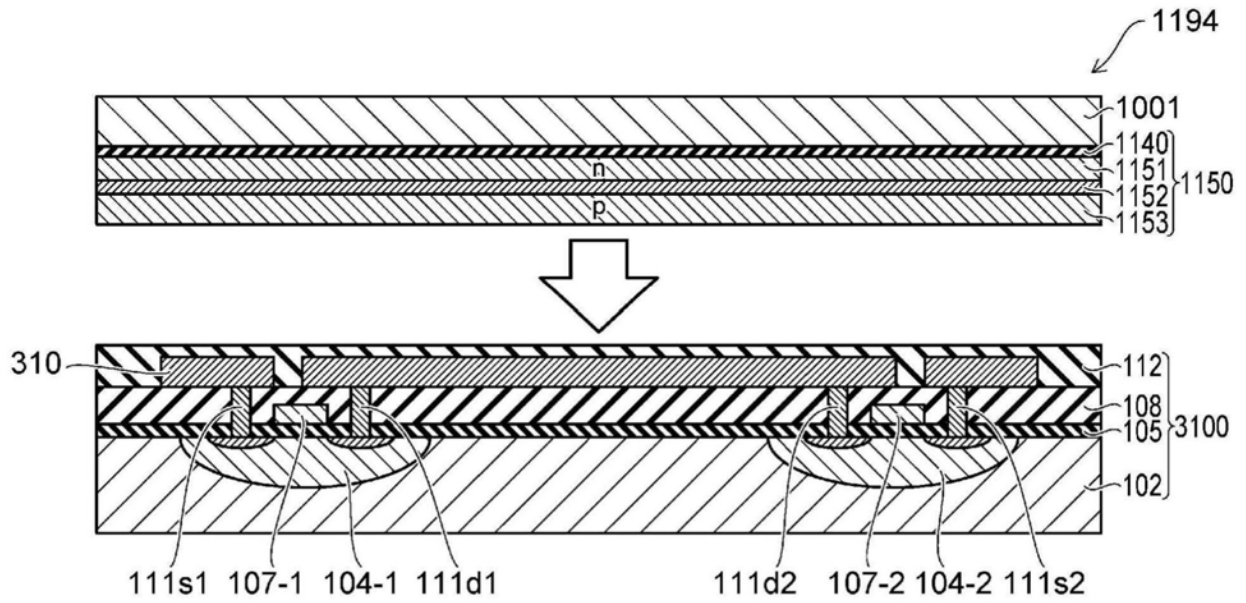


图17A

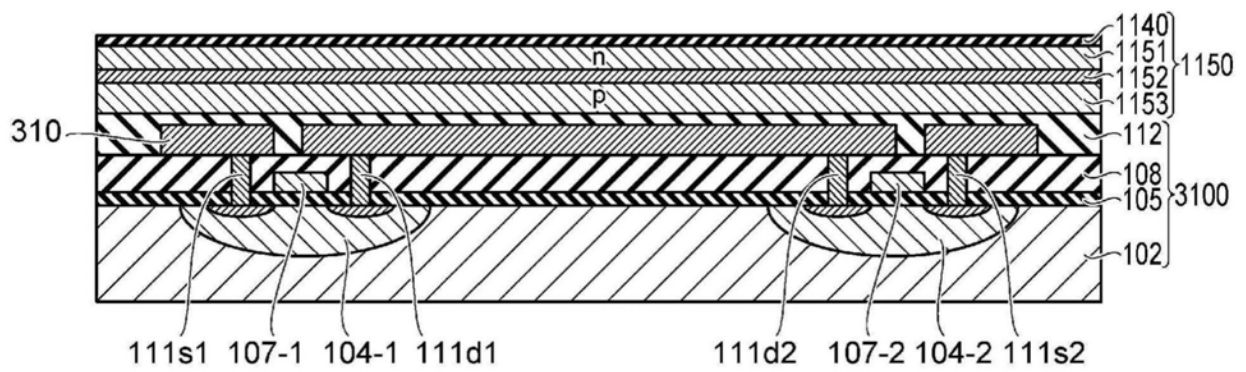


图17B

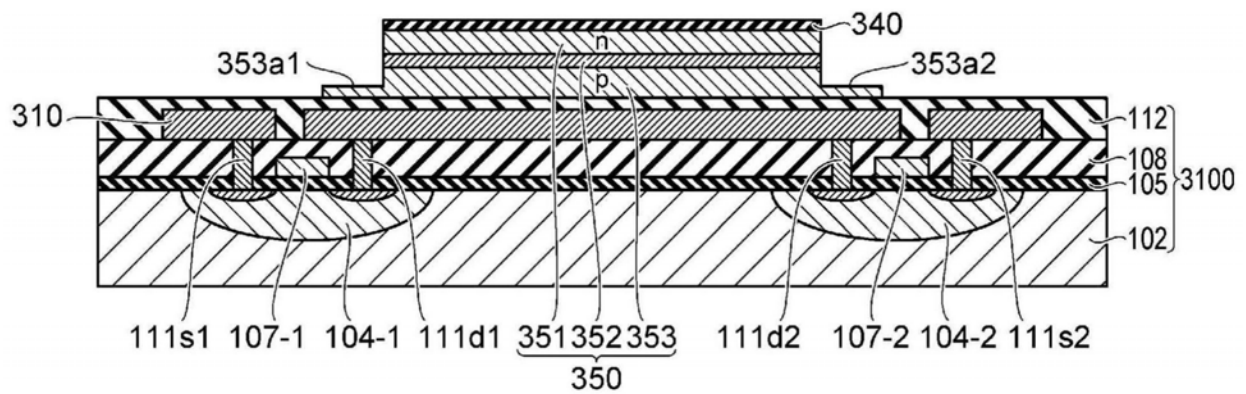


图18A

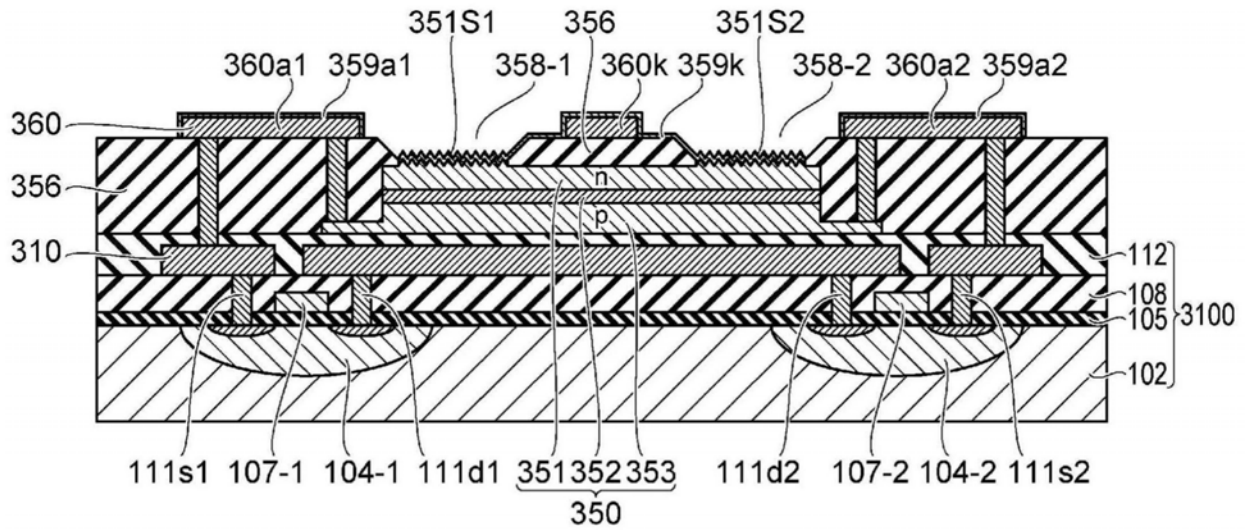


图18B

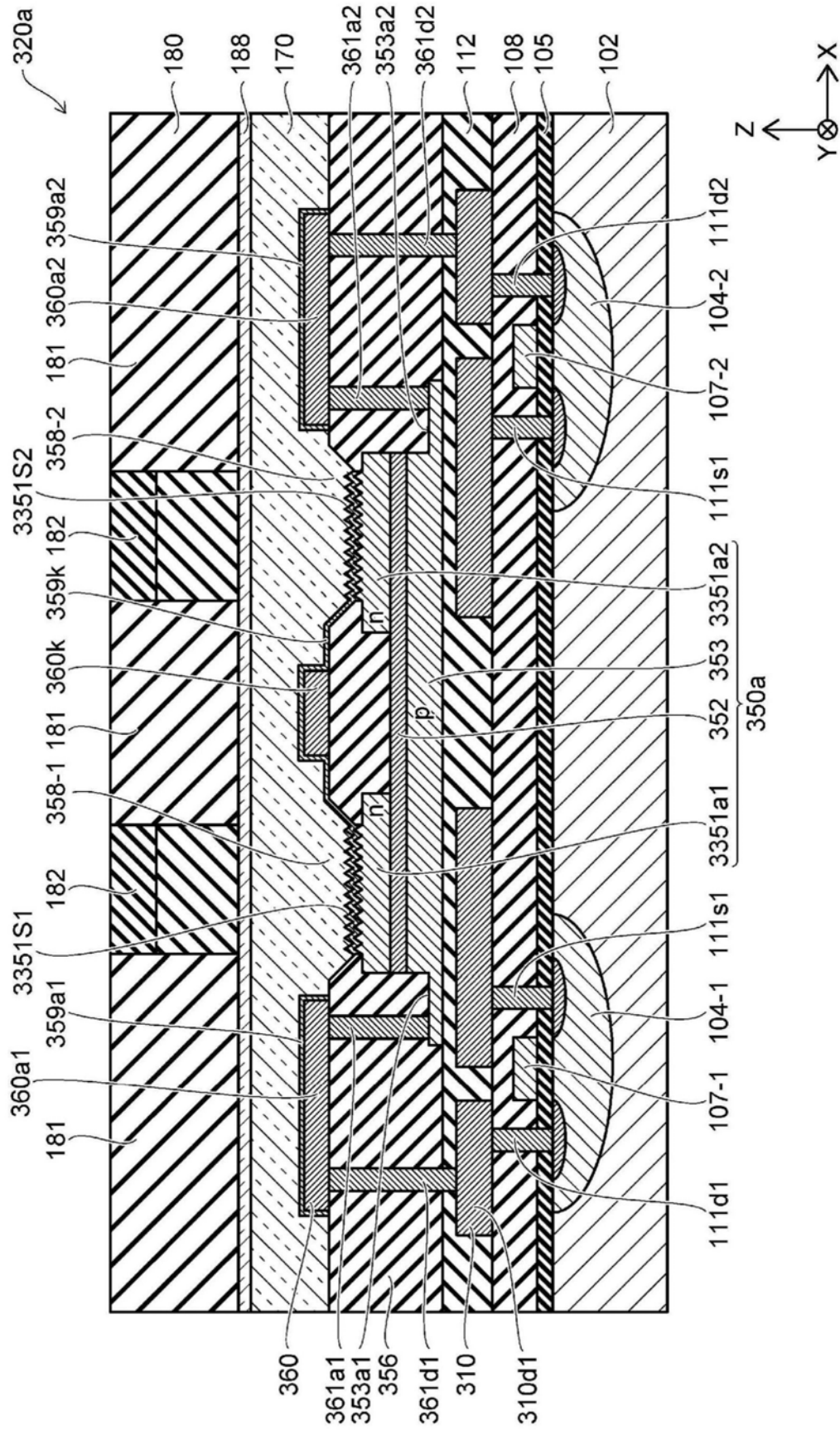


图19

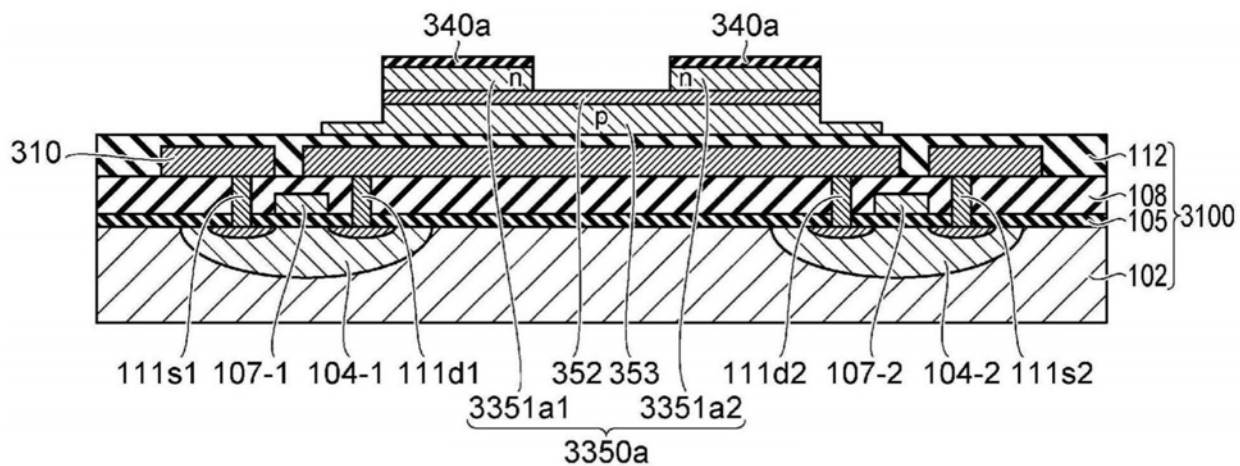


图20A

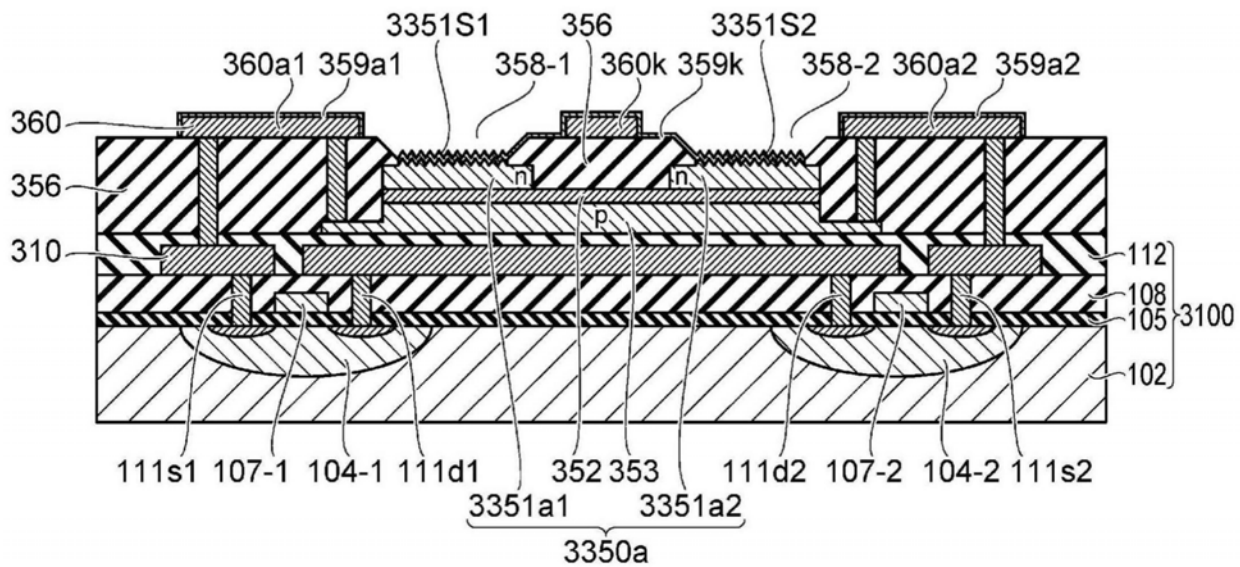


图20B

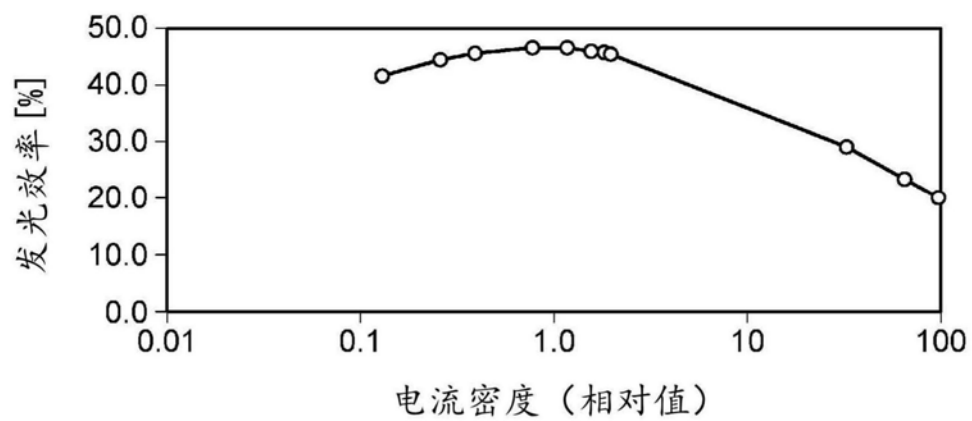


图21

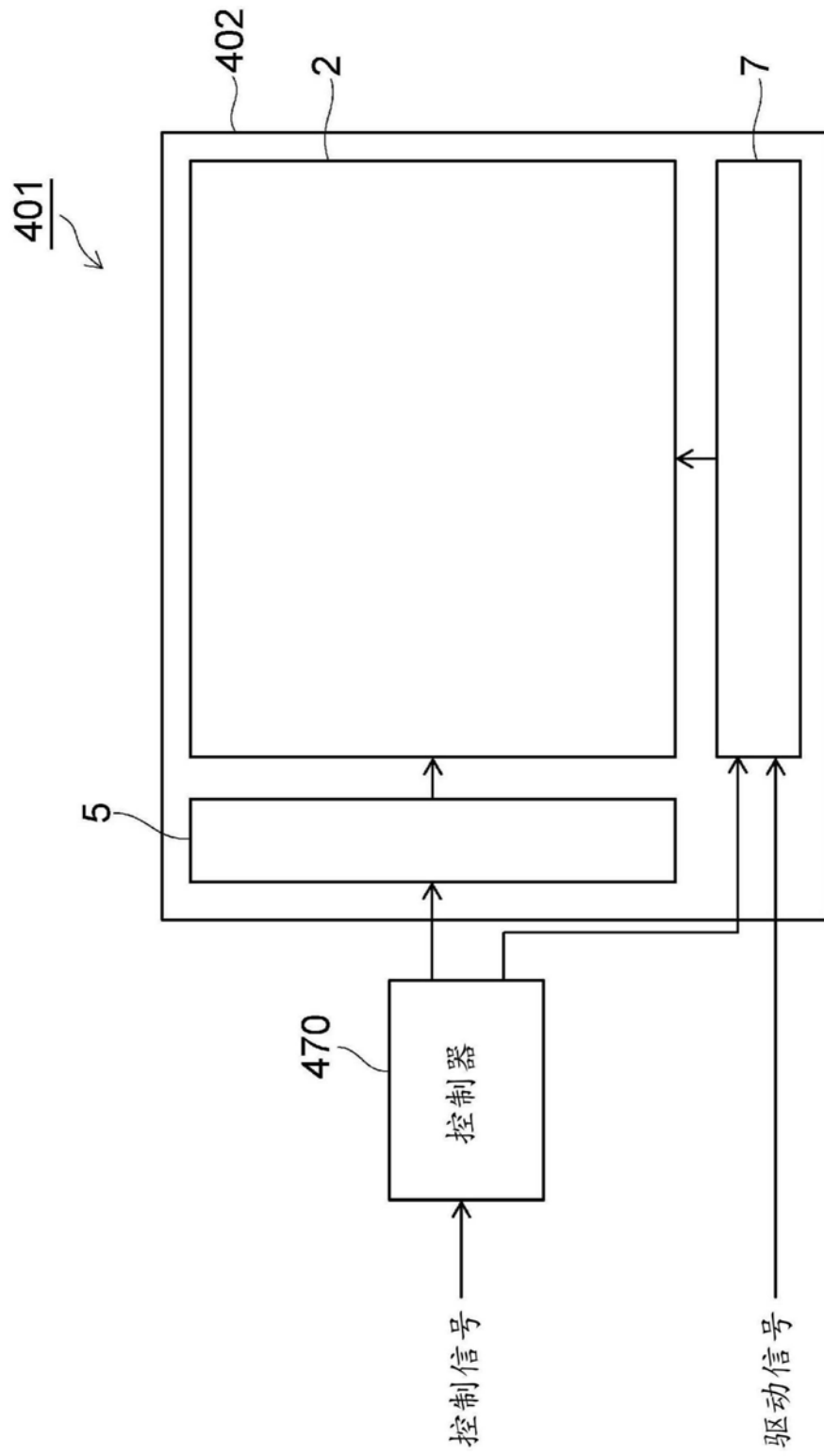


图22

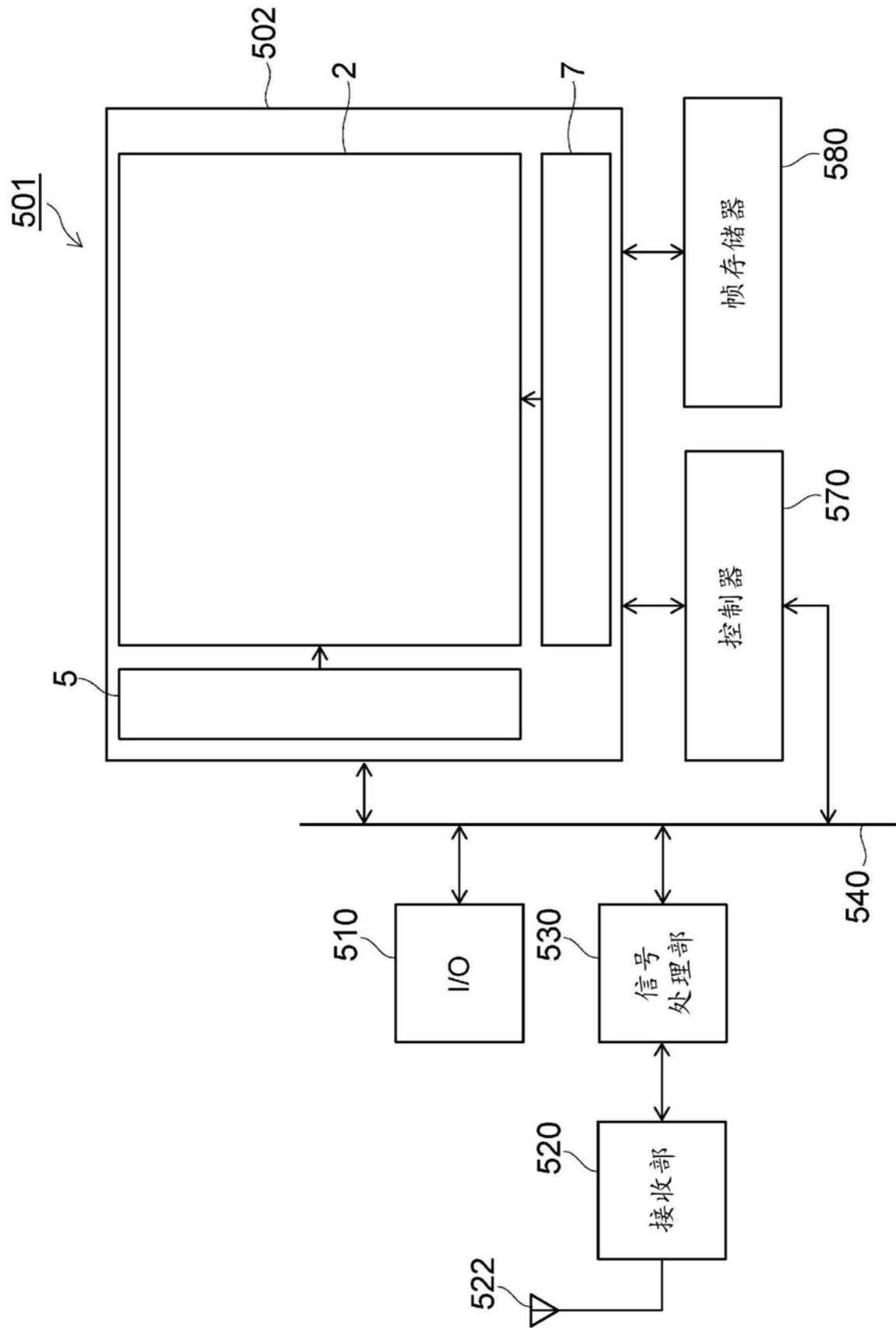


图23

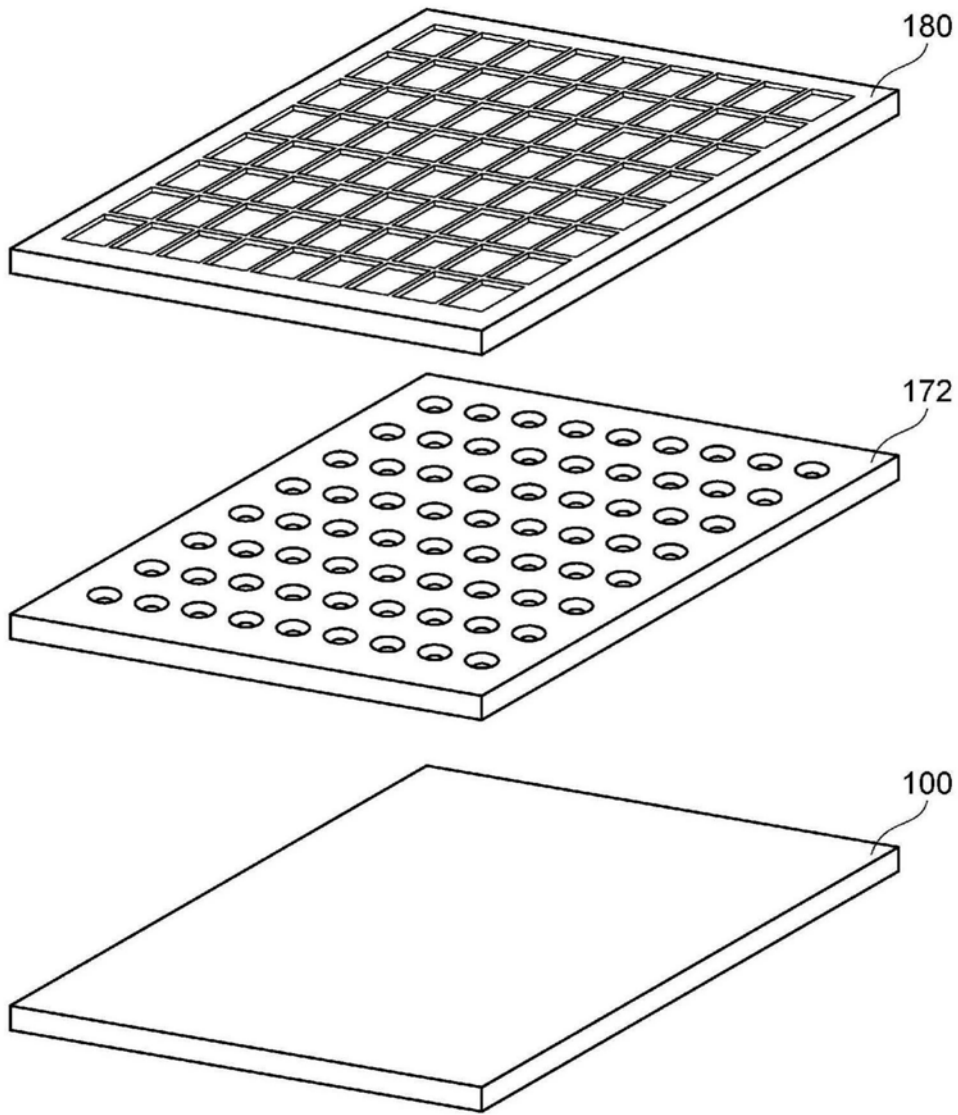


图24