

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年9月6日(06.09.2024)



(10) 国際公開番号

WO 2024/180973 A1

(51) 国際特許分類:

H01L 29/78 (2006.01) H01L 29/739 (2006.01)
H01L 21/336 (2006.01) H01L 29/861 (2006.01)
H01L 21/76 (2006.01) H01L 29/868 (2006.01)
H01L 29/06 (2006.01)

(21) 国際出願番号: PCT/JP2024/002747

(22) 国際出願日: 2024年1月30日(30.01.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2023-031997 2023年3月2日(02.03.2023) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町2番地 Kyoto (JP).

(72) 発明者: 後田 敦史 (NOCHIDA Atsushi);
〒6158585 京都府京都市右京区西院溝崎町2
番地 ローム株式会社内 Kyoto (JP).

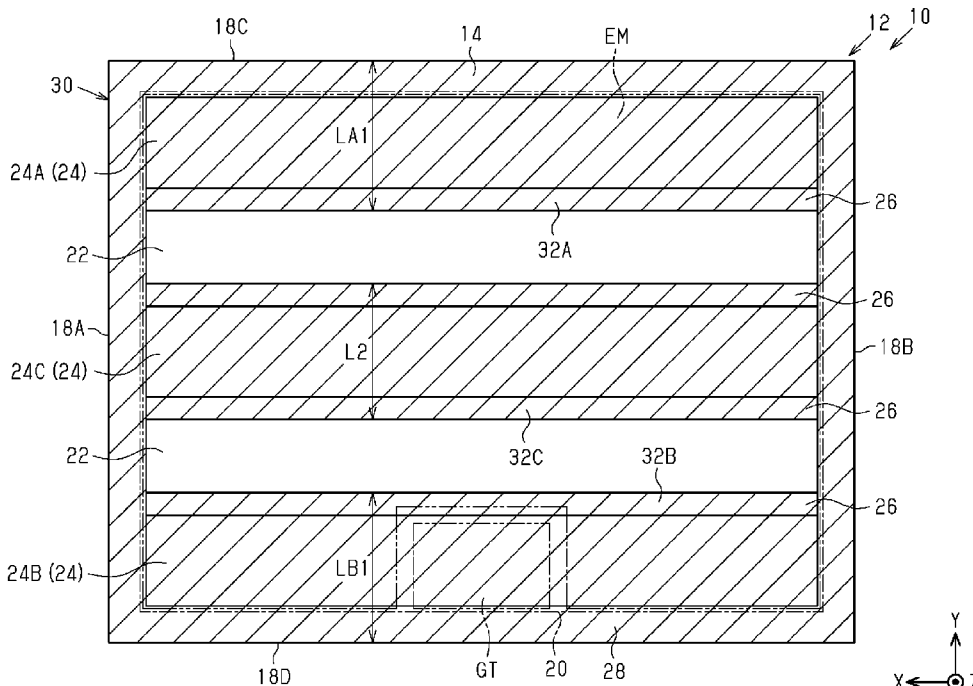
(74) 代理人: 恩田 誠, 外 (ONDA Makoto et al.);
〒5008731 岐阜県岐阜市大宮町二丁目
12番地 1 Gifu (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: RC-IGBT AND PRODUCTION METHOD FOR RC-IGBT

(54) 発明の名称: RC-IGBTおよびRC-IGBTの製造方法

図3



(57) Abstract: Provided is an RC-IGBT wherein an active region of a semiconductor substrate comprises an IGBT region, a plurality of diode regions, a boundary region, and a lifetime control region. The boundary region is formed between the IGBT region and a diode region adjacent thereto. The lifetime control region overlaps an outer peripheral region, the plurality of diode regions, and the boundary region in plan view. The plurality of diode regions includes a first end diode region. The first end diode region is formed at both ends of the active region in the Y direction in plan view and is

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

continuous with the outer peripheral region. The lifetime control region includes a first end region formed so as to span the first end diode region and the portion of the outer peripheral region that is continuous with the first end diode region.

- (57) 要約: R C - I G B Tにおいて、半導体基板のアクティブ領域は、I G B T領域と、複数のダイオード領域と、境界領域と、ライフタイムコントロール領域と、を備える。境界領域は、隣り合うI G B T領域とダイオード領域との間に形成される。ライフタイムコントロール領域は平面視において外周領域、複数のダイオード領域、および境界領域と重なる。複数のダイオード領域は第1端部ダイオード領域を含む。第1端部ダイオード領域は平面視においてY方向におけるアクティブ領域の両端に形成されるとともに外周領域と連続する。ライフタイムコントロール領域は、第1端部ダイオード領域と、外周領域における第1端部ダイオード領域に連続する部分と、に跨って形成された第1端部領域を含む。

明 細 書

発明の名称： R C - I G B T および R C - I G B T の製造方法
技術分野

[0001] 本開示は、R C - I G B T (Reverse Conducting-Insulated Gate Bipolar Transistor) および R C - I G B T の製造方法に関する。

背景技術

[0002] 半導体装置として、I G B T が形成された I G B T 領域と、還流ダイオードが形成されたダイオード領域とを含む R C - I G B T が知られている（例えば特許文献 1 参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開 2 0 1 8 - 1 2 0 9 9 0 号公報

発明の概要

発明が解決しようとする課題

[0004] R C - I G B T は、I G B T 領域とダイオード領域との間に形成された境界領域をさらに含む。ところで、R C - I G B T のダイオード領域には、スイッチング損失を低減するためのライフタイムコントロール領域が形成される場合がある。

[0005] この場合、ライフタイムコントロール領域の位置ずれ等を考慮して、境界領域にもライフタイムコントロール領域が形成される。しかし、境界領域は、I G B T 領域およびダイオード領域の双方と異なる構成であるため、I G B T の電気的特性およびダイオードの電気的特性の双方に寄与しにくい。このため、境界領域の数は少ないことが好ましい。

課題を解決するための手段

[0006] 本開示の一態様である R C - I G B T は、半導体基板と、前記半導体基板に設けられたアクティブ領域と、前記半導体基板に設けられ、前記半導体基板の厚さ方向から視て前記アクティブ領域を囲む外周領域と、を備え、前記

アクティブ領域は、第1方向に並んだIGBT領域および複数のダイオード領域と、前記第1方向に隣り合う前記IGBT領域と前記複数のダイオード領域の1つであるダイオード領域との間に形成された境界領域と、を含み、前記半導体基板内に設けられ、前記厚さ方向から視て前記外周領域、前記複数のダイオード領域、および前記境界領域と重なるライフタイムコントロール領域を備え、前記複数のダイオード領域は第1端部ダイオード領域を含み、前記第1端部ダイオード領域は、前記厚さ方向から視て、前記第1方向における前記アクティブ領域の両端に形成されるとともに前記外周領域と連続し、前記ライフタイムコントロール領域は、前記第1端部ダイオード領域と、前記外周領域における当該第1端部ダイオード領域に連続する部分と、に跨って形成された第1端部領域を含む。

[0007] 本開示の一態様であるRC-IGBTの製造方法は、第1ウエハ主面および前記第1ウエハ主面とは反対側の第2ウエハ主面を有し、アクティブ領域と、前記アクティブ領域を囲む外周領域とに区画されたウエハを用意する工程と、第1方向に並んだIGBT領域および複数のダイオード領域と、前記第1方向に隣り合う前記IGBT領域と前記複数のダイオード領域の1つであるダイオード領域との間に形成された境界領域と、を前記アクティブ領域に形成する工程と、前記ウエハの厚さ方向から視て前記外周領域、前記複数のダイオード領域、および前記境界領域と重なるライフタイムコントロール領域を前記ウエハ内に設ける工程と、を備え、前記複数のダイオード領域は第1端部ダイオード領域を含み、前記第1端部ダイオード領域は、前記厚さ方向から視て、前記第1方向における前記アクティブ領域の両端に形成されるとともに前記外周領域と連続し、前記ライフタイムコントロール領域を前記ウエハ内に設ける工程では、前記第1端部ダイオード領域と、前記外周領域における当該第1端部ダイオード領域に連続する部分と、に跨るように前記ライフタイムコントロール領域を形成する。

発明の効果

[0008] 上記RC-IGBTおよびRC-IGBTの製造方法によれば、境界領域

の数を減らすことができる。

図面の簡単な説明

- [0009] [図1] 図1は、第1実施形態のRC-IGBTの概略平面図である。
- [図2] 図2は、図1のRC-IGBTの半導体基板の概略平面図である。
- [図3] 図3は、図2の半導体基板について、ライフタイムコントロール領域を示す概略平面図である。
- [図4] 図4は、図2のF4-F4線でRC-IGBTを切断した概略断面図である。
- [図5] 図5は、図2のF5-F5線でRC-IGBTを切断した概略断面図である。
- [図6] 図6は、第1実施形態のRC-IGBTの例示的な製造工程を示す概略断面図である。
- [図7] 図7は、図6に続く製造工程を示す概略断面図である。
- [図8] 図8は、図7に続く製造工程を示す概略断面図である。
- [図9] 図9は、図8に続く製造工程を示す概略断面図である。
- [図10] 図10は、図9に続く製造工程を示す概略断面図である。
- [図11] 図11は、図10に続く製造工程を示す概略断面図である。
- [図12] 図12は、図11に続く製造工程を示す概略断面図である。
- [図13] 図13は、図12に続く製造工程を示す概略断面図である。
- [図14] 図14は、図13に続く製造工程を示す概略断面図である。
- [図15] 図15は、図14に続く製造工程を示す概略断面図である。
- [図16] 図16は、図15に続く製造工程を示す概略断面図である。
- [図17] 図17は、図16に続く製造工程を示す概略断面図である。
- [図18] 図18は、図17に続く製造工程を示す概略断面図である。
- [図19] 図19は、図18に続く製造工程を示す概略断面図である。
- [図20] 図20は、第2実施形態のRC-IGBTについて、半導体基板の概略平面図である。
- [図21] 図21は、図20の半導体基板について、ライフタイムコントロール

領域を示す概略平面図である。

[図22]図 2 2 は、第 3 実施形態の R C - I G B T の概略平面図である。

[図23]図 2 3 は、図 2 2 の R C - I G B T の半導体基板の概略平面図である。

[図24]図 2 4 は、図 2 3 の半導体基板について、ライフタイムコントロール領域を示す概略平面図である。

[図25]図 2 5 は、変更例の R C - I G B T について、半導体基板の概略平面図である。

[図26]図 2 6 は、変更例の R C - I G B T について、アクティブ領域の概略断面図である。

発明を実施するための形態

[0010] 以下、添付図面を参照して、本開示における R C - I G B T (Reverse Conducting-Insulated Gate Bipolar Transistor) のいくつかの実施形態について説明する。なお、説明を簡単かつ明確にするため、図面に示される構成要素は、必ずしも一定の縮尺で描かれていない。また、理解を容易にするため、断面図ではハッチング線が省略されている場合がある。添付図面は、本開示の実施形態を例示するに過ぎず、本開示を制限するものとみなされるべきではない。

[0011] 以下の詳細な説明は、本開示の例示的な実施形態を具体化する装置、システム、および方法を含む。この詳細な記載は本來說明のためのものに過ぎず、本開示の実施形態またはこのような実施形態の適用および使用を限定することを意図しない。

[0012] また以下の説明において、「A 部品の幅が B 部品の幅と等しい」、「A 部品の深さが B 部品の深さと等しい」、「A 部品の長さが B 部品の長さと等しい」、および「A 部品の寸法が B 部品の寸法と等しい」との記載は、A 部品の幅（深さ、長さ、寸法）と B 部品の幅（深さ、長さ、寸法）との差が A 部品の幅（深さ、長さ、寸法）の 10% 以内であることを意味する。

[0013] <第 1 実施形態>

[RC-IGBTの全体構造]

図1～図3を参照して、第1実施形態のRC-IGBT10の全体構成について説明する。図1はRC-IGBT10の平面構造の一例を示している。図2はRC-IGBT10の後述する半導体基板12の平面構造の一例を示している。図3は図2における後述するライフタイムコントロール領域30を示している。なお、図2および図3では、図面を容易に理解するために後述するエミッタ電極EMおよびゲート電極GTを二点鎖線で示している。

[0014] 図1に示される互いに直交するXYZ軸のZ方向は、RC-IGBT10の厚さ方向に対応している。なお、本明細書において使用される「平面視」という用語は、明示的に別段の記載がない限り、Z方向に沿ってRC-IGBT10を視ることをいう。

[0015] 図1～図3に示すように、RC-IGBT10は、IGBTと、IGBTと逆並列に接続された還流ダイオード（フリーホイールダイオード：FWD）とを1チップで構成した半導体装置である。

[0016] 図1に示すように、RC-IGBT10は、Z方向を厚さ方向とする矩形平板状の半導体基板12を含む。半導体基板12は「チップ」または「半導体チップ」と称されてもよい。半導体基板12は、例えばシリコン単結晶基板によって構成された単層構造を有する。半導体基板12は、第1主面14と、Z方向において第1主面14とは反対側の第2主面16（図4参照）と、第1主面14および第2主面16を接続する第1～第4側面18A～18Dと、を有する。

[0017] 第1主面14および第2主面16の双方は、平面視において矩形状に形成されている。第1側面18Aおよび第2側面18Bは半導体基板12のX方向の両端面を構成し、第3側面18Cおよび第4側面18Dは半導体基板12のY方向の両端面を構成している。

[0018] RC-IGBT10は、半導体基板12に設けられたアクティブ領域20と、半導体基板12に設けられ、平面視においてアクティブ領域20を囲む外周領域28と、を含む。図1では、図面を容易に理解するためにアクティ

ブ領域 20 を一点鎖線で示している。

[0019] アクティブ領域 20 は、第 1 主面 14 に形成されている。アクティブ領域 20 は、例えば第 1 主面 14 よりも一回り小さい矩形状の領域として形成されている。外周領域 28 は、平面視においてアクティブ領域 20 と第 1 ～第 4 側面 18 A ～ 18 D とによって区画された領域である。

[0020] R C - I G B T 10 は、エミッタ電極 E M、ゲート電極 G T、およびコレクタ電極 C L（図 4 参照）を含む。エミッタ電極 E M およびゲート電極 G T は、第 1 主面 14 上に形成されている。コレクタ電極 C L は、第 2 主面 16 上に形成されている。

[0021] 図 1 に示すように、エミッタ電極 E M およびゲート電極 G T は、例えばアクティブ領域 20 に形成されている。エミッタ電極 E M は、アクティブ領域 20 の大部分にわたり形成されている。一例では、アクティブ領域 20 の Y 方向の第 4 側面 18 D 寄りの端部かつ X 方向の中央には、ゲート電極 G T が形成されている。なお、ゲート電極 G T の位置は任意に変更可能である。一例では、ゲート電極 G T は、アクティブ領域 20 の 4 つのコーナ部分のうち 1 つに形成されていてもよい。

[0022] エミッタ電極 E M およびゲート電極 G T は、1 つの金属膜または複数の金属膜の積層構造を有する。エミッタ電極 E M およびゲート電極 G T は、チタン（T i）、タングステン（W）、アルミニウム（A l）、および銅（C u）のうち少なくとも 1 つを含んでいてよい。一例では、エミッタ電極 E M およびゲート電極 G T は、T i 系金属膜および A l 系金属膜を含む積層構造を有する。なお、エミッタ電極 E M およびゲート電極 G T は、同一材料によって形成された構成を例示したが、これに限られない。エミッタ電極 E M およびゲート電極 G T は、互いに異なる材料によって形成されていてもよい。

[0023] 図 4 に示すコレクタ電極 C L は、例えば第 2 主面 16 の全域を覆っている。コレクタ電極 C L は、1 つの金属膜または複数の金属膜の積層構造を有する。コレクタ電極 C L は、T i、ニッケル（N i）、パラジウム（P d）、金（A u）、銀（A g）、および A l のうち少なくとも 1 つを含む。一例で

は、コレクタ電極CLは、第2主面16に接するTi膜を含む。一例では、コレクタ電極CLは、第2主面16側からこの順に積層されたTi膜、Ni膜、Pd膜、およびAu膜を含む積層構造を有してよい。

[0024] 図2に示すように、アクティブ領域20は、少なくとも1つ（第1実施形態では複数）のIGBT領域22と、複数のダイオード領域24と、を含む。一例では、アクティブ領域20は、複数（第1実施形態では2つ）のIGBT領域22および複数（第1実施形態では3つ）のダイオード領域24を含む。複数のIGBT領域22および複数のダイオード領域24は、Y方向において交互に配列されている。

[0025] アクティブ領域20は、隣り合うIGBT領域22とダイオード領域24との間に形成された少なくとも1つの境界領域26を含む。一例では、アクティブ領域20は、複数の境界領域26を含む。第1実施形態では、2つのIGBT領域22および3つのダイオード領域24が設けられているため、境界領域26は4つとなる。ここで、Y方向は「第1方向」に対応している。第1方向は、IGBT領域22、ダイオード領域24、および境界領域26の配列方向であるといえる。

[0026] IGBT領域22、ダイオード領域24、および境界領域26の各々は、X方向が長手方向となり、Y方向が短手方向となる帯状に形成されている。このため、IGBT領域22、ダイオード領域24、および境界領域26の各々は、X方向が長さ方向であり、Y方向が幅方向であるともいえる。第1実施形態では、IGBT領域22、ダイオード領域24、および境界領域26の各々は、その短手方向（幅方向）に沿って配列されている。

[0027] 一例では、IGBT領域22、ダイオード領域24、および境界領域26の各々の長さ寸法は、互いに等しい。IGBT領域22、ダイオード領域24、および境界領域26の各々は、例えばアクティブ領域20のX方向の全体にわたり形成されている。つまり、IGBT領域22、ダイオード領域24、および境界領域26の各々の長さ寸法は、X方向におけるアクティブ領域20の寸法と等しい。

[0028] 境界領域 26 の幅寸法は、IGBT 領域 22 およびダイオード領域 24 の双方の幅寸法よりも小さい。一例では、境界領域 26 の幅寸法は、IGBT 領域 22 およびダイオード領域 24 の双方の幅寸法の $1/2$ 以下である。アクティブ領域 20 における IGBT 領域 22 の面積とダイオード領域 24 の面積との関係は、RC-IGBT10 の電気的特性に応じて設定される。第 1 実施形態では、複数のダイオード領域 24 の面積の合計は、複数の IGBT 領域 22 の面積の合計よりも大きい。また、各ダイオード領域 24 の幅寸法は、各 IGBT 領域 22 の幅寸法よりも大きい。このため、各ダイオード領域 24 の面積は、各 IGBT 領域 22 の面積よりも大きい。

[0029] 複数のダイオード領域 24 は、平面視において、Y 方向におけるアクティブ領域 20 の両端に形成された第 1 端部ダイオード領域 24 A、24 B と、Y 方向において第 1 端部ダイオード領域 24 A、24 B よりもアクティブ領域 20 の中央寄りに形成された中央ダイオード領域 24 C と、を含む。第 1 実施形態では、中央ダイオード領域 24 C は、アクティブ領域 20 の Y 方向の中央に形成されている。第 1 端部ダイオード領域 24 A は、Y 方向におけるアクティブ領域 20 の両端のうち第 3 側面 18 C に近い方の端に形成されている。第 1 端部ダイオード領域 24 B は、Y 方向におけるアクティブ領域 20 の両端のうち第 4 側面 18 D に近い方の端に形成されている。第 1 端部ダイオード領域 24 A、24 B は、X 方向に沿って延びている。ここで、X 方向は「第 2 方向」に対応する。つまり、X 方向（第 2 方向）は、平面視において Y 方向（第 1 方向）と直交する方向である。

[0030] アクティブ領域 20 の外側に形成された外周領域 28 は、第 1 主面 14 に形成されている。外周領域 28 は、IGBT 領域 22、ダイオード領域 24、および境界領域 26 を含まない領域である。一例では、外周領域 28 は、平面視において矩形枠状に形成されている。外周領域 28 は、例えば RC-IGBT10 の絶縁耐圧を向上させる終端構造が設けられた領域である。終端構造の詳細については後述する。

[0031] 第 1 端部ダイオード領域 24 A、24 B の各々は、Y 方向において外周領

域 2 8 と隣り合う領域である。第 1 端部ダイオード領域 2 4 A, 2 4 B の各々は、Y 方向において外周領域 2 8 と連続しているともいえる。平面視において、第 1 端部ダイオード領域 2 4 A は、外周領域 2 8 のうちアクティブ領域 2 0 と第 3 側面 1 8 C との Y 方向の間の領域と隣り合っている。第 1 端部ダイオード領域 2 4 B は、外周領域 2 8 のうちアクティブ領域 2 0 と第 4 側面 1 8 D との Y 方向の間の領域と隣り合っている。平面視において、第 1 端部ダイオード領域 2 4 A は、外周領域 2 8 のうちアクティブ領域 2 0 と第 3 側面 1 8 C との Y 方向の間の領域と連続しているともいえる。平面視において、第 1 端部ダイオード領域 2 4 B は、外周領域 2 8 のうちアクティブ領域 2 0 と第 4 側面 1 8 D との Y 方向の間の領域と連続しているともいえる。

[0032] また、第 1 端部ダイオード領域 2 4 A, 2 4 B の各々は、X 方向において外周領域 2 8 と隣り合っている。第 1 端部ダイオード領域 2 4 A, 2 4 B の各々は、X 方向において外周領域 2 8 と連続しているともいえる。より詳細には、第 1 端部ダイオード領域 2 4 A, 2 4 B の各々の X 方向の両端のうち第 1 側面 1 8 A に近い方の端は、外周領域 2 8 のうちアクティブ領域 2 0 と第 1 側面 1 8 A との X 方向の間の領域と隣り合っている。第 1 端部ダイオード領域 2 4 A, 2 4 B の各々の X 方向の両端のうち第 2 側面 1 8 B に近い方の端は、外周領域 2 8 のうちアクティブ領域 2 0 と第 2 側面 1 8 B との X 方向の間の領域と隣り合っている。第 1 端部ダイオード領域 2 4 A, 2 4 B の各々の X 方向の両端のうち第 1 側面 1 8 A に近い方の端は、外周領域 2 8 のうちアクティブ領域 2 0 と第 1 側面 1 8 A との X 方向の間の領域と連続しているともいえる。第 1 端部ダイオード領域 2 4 A, 2 4 B の各々の X 方向の両端のうち第 2 側面 1 8 B に近い方の端は、外周領域 2 8 のうちアクティブ領域 2 0 と第 2 側面 1 8 B との X 方向の間の領域と連続しているともいえる。

[0033] なお、中央ダイオード領域 2 4 C、I G B T 領域 2 2、および境界領域 2 6 の各々も同様に、X 方向において外周領域 2 8 と隣り合っている。中央ダイオード領域 2 4 C、I G B T 領域 2 2、および境界領域 2 6 の各々も同様

に、X方向において外周領域28と連続しているともいえる。

[0034] 図3に示すように、RC-IGBT10は、ライフタイムコントロール領域30を含む。ライフタイムコントロール領域30は、半導体基板12に設けられている。なお、図3では、ライフタイムコントロール領域30には、ハッチングが付されている。ここで、ライフタイムとは、過剰キャリアが再結合して平衡に達する前に半導体材料中に存在する平均時間である。

[0035] ライフタイムコントロール領域30は、例えば半導体基板12の内部に不純物を注入することによってライフタイムキラーが意図的に形成された領域である。ライフタイムキラーは、キャリアの再結合中心であって、ライフタイムを短くする要因となるものである。ライフタイムキラーの一例は、結晶欠陥である。つまり、ライフタイムコントロール領域30は、半導体基板12の内部に結晶欠陥が形成された領域であるといえる。ライフタイムコントロール領域30は、半導体基板12に例えばヘリウム(He)を注入することによって形成されている。

[0036] なお、ライフタイムキラーは、結晶欠陥に限られず、空孔、複空孔、空孔または複空孔と半導体基板12を構成する元素との複合欠陥、転移、ヘリウム、ネオン(Ne)等の希ガス元素、白金(Pt)等の金属元素等であってもよい。

[0037] ライフタイムコントロール領域30は、平面視において、アクティブ領域20および外周領域28のうちIGBT領域22以外の領域に形成されている。換言すると、ライフタイムコントロール領域30は、平面視において、外周領域28、複数のダイオード領域24、および複数の境界領域26と重なる領域に形成されている。このため、ライフタイムコントロール領域30は、第1端部ダイオード領域24A、24Bと、外周領域28における第1端部ダイオード領域24A、24Bに連続する部分とに跨って形成された第1端部領域32A、32Bと、Y方向において第1端部領域32A、32Bよりもアクティブ領域20の中央寄りに形成された中央領域32Cと、を含む。一例では、ライフタイムコントロール領域30は、平面視において、複

数のダイオード領域 24、複数の境界領域 26、および外周領域 28 の各々の全体にわたり形成されている。

[0038] 第 1 端部領域 32 A は、第 1 端部ダイオード領域 24 A と、外周領域 28 における第 1 端部ダイオード領域 24 A と Y 方向に連続する部分とに跨って形成された領域を含む。また、第 1 端部領域 32 A は、第 1 端部ダイオード領域 24 A と、外周領域 28 における第 1 端部ダイオード領域 24 A の X 方向の両端と X 方向に連続する部分とに跨って形成された領域を含む。また、第 1 端部領域 32 A は、Y 方向において第 1 端部ダイオード領域 24 A に対して外周領域 28 とは反対側に連続する境界領域 26 を含む。つまり、第 1 端部領域 32 A は、第 1 端部ダイオード領域 24 A と、外周領域 28 における第 1 端部ダイオード領域 24 A に連続する部分と、第 1 端部ダイオード領域 24 A に連続する境界領域 26 とに跨って形成されている。

[0039] 一例では、第 1 端部領域 32 A は、平面視において外周領域 28 のうち第 1 端部ダイオード領域 24 A と第 3 側面 18 C との Y 方向の間の第 1 外周領域、第 1 端部ダイオード領域 24 A および境界領域 26 と第 1 側面 18 A との X 方向の間の第 2 外周領域、および第 1 端部ダイオード領域 24 A および境界領域 26 と第 2 側面 18 B との X 方向の間の第 3 外周領域を含む。第 1 外周領域は、例えば平面視において第 3 側面 18 C と第 1 側面 18 A とによって構成されたコーナ領域と、第 3 側面 18 C と第 2 側面 18 B とによって構成されたコーナ領域とを含む。一例では、第 1 端部領域 32 A は、平面視において、第 1 端部ダイオード領域 24 A、第 1 端部ダイオード領域 24 A と Y 方向において隣り合う境界領域 26、第 1 外周領域、第 2 外周領域、および第 3 外周領域の各々の全体にわたり形成されている。

[0040] 第 1 端部領域 32 B は、第 1 端部ダイオード領域 24 B と、外周領域 28 における第 1 端部ダイオード領域 24 B と Y 方向に連続する部分とに跨って形成された領域を含む。また、第 1 端部領域 32 B は、第 1 端部ダイオード領域 24 B と、外周領域 28 における第 1 端部ダイオード領域 24 B の X 方向の両端と X 方向に連続する部分とに跨って形成された領域を含む。また、

第1端部領域32Bは、Y方向において第1端部ダイオード領域24Bに対して外周領域28とは反対側に連続する境界領域26を含む。つまり、第1端部領域32Bは、第1端部ダイオード領域24Bと、外周領域28における第1端部ダイオード領域24Bに連続する部分と、第1端部ダイオード領域24Bに連続する境界領域26とに跨って形成されている。

[0041] 一例では、第1端部領域32Bは、平面視において外周領域28のうち第1端部ダイオード領域24Bと第4側面18DとのY方向の間の第4外周領域、第1端部ダイオード領域24Bおよび境界領域26と第1側面18AとのX方向の間の第5外周領域、および第1端部ダイオード領域24Bおよび境界領域26と第2側面18BとのX方向の間の第6外周領域を含む。第4外周領域は、例えば平面視において第4側面18Dと第1側面18Aとによって構成されたコーナ領域と、第4側面18Dと第2側面18Bとによって構成されたコーナ領域とを含む。一例では、第1端部領域32Bは、平面視において、第1端部ダイオード領域24B、第1端部ダイオード領域24BとY方向において隣り合う境界領域26、第4外周領域、第5外周領域、および第6外周領域の各々の全体にわたり形成されている。

[0042] 中央領域32Cは、中央ダイオード領域24Cと、中央ダイオード領域24CのY方向の両側に連続している境界領域26とに跨って形成された領域を含む。中央領域32Cは、ライフタイムコントロール領域30のうち外周領域28における第1側面18A寄りの部分および第2側面18B寄りの部分と連続している。

[0043] 一例では、中央領域32Cは、平面視において外周領域28のうち中央ダイオード領域24CおよびそのY方向の両側の境界領域26と第1側面18AとのX方向の間の第7外周領域と、中央ダイオード領域24CおよびそのY方向の両側の境界領域26と第2側面18BとのX方向の間の第8外周領域とを含む。一例では、中央領域32Cは、平面視において、中央ダイオード領域24C、中央ダイオード領域24CのY方向の両側の境界領域26、第7外周領域、および第8外周領域の各々の全体にわたり形成されている。

[0044] 第1端部領域32AのY方向の寸法 L_{A1} は、中央領域32CのY方向の寸法 L_2 よりも大きい。第1端部領域32BのY方向の寸法 L_{B1} は、中央領域32CのY方向の寸法 L_2 よりも大きい。寸法 L_{A1} は、寸法 L_{B1} と等しい。

[0045] [RC-IGBTのアクティブ領域の断面構造]

図4を参照して、RC-IGBT10のアクティブ領域20における断面構造の一例について説明する。図4は、IGBT領域22、ダイオード領域24、および境界領域26の断面構造の一例を示している。

[0046] 図4に示すように、半導体基板12は、n型の半導体層36を含む。半導体層36は、半導体基板12の内部の全域に形成されている。半導体層36は、第1主面36A、および第1主面36Aとは反対側の第2主面36Bを含む。第2主面36Bは、例えば半導体基板12の第2主面16を構成している。半導体層36は、例えば「ドリフト層」または「ドリフト領域」と称してもよい。半導体層36のn型不純物濃度は、例えば $1 \times 10^{13} \text{ cm}^{-3}$ 以上 $1 \times 10^{15} \text{ cm}^{-3}$ 以下であってよい。第1実施形態では、n型は「第1導電型」に対応している。

[0047] RC-IGBT10は、第2主面36Bの表層部に形成されたn型のバッファ領域38を含む。バッファ領域38は、第2主面36Bに沿って層状に延び、第1～第4側面18A～18D（図3参照）の一部から露出している。バッファ領域38は、半導体層36よりも高いn型不純物濃度を有する。バッファ領域38のn型不純物濃度は、例えば $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下であってよい。

[0048] 半導体層36は、各IGBT領域22に対応する第1領域R1と、各ダイオード領域24に対応する第2領域R2と、境界領域26に対応する第3領域R3と、外周領域28に対応する第4領域R4（図5参照）と、を含む。

[0049] 第1領域R1におけるIGBT構造について説明する。

各IGBT領域22は、第2主面36Bの表層部に形成されたp型のコレクタ領域40を含む。コレクタ領域40は、第2主面36Bのうち各IGBT

T領域22に対応する領域の全域に形成されている。コレクタ領域40のp型不純物濃度は、 $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であってよい。第1実施形態では、p型は「第2導電型」に対応している。第2主面36Bから露出したコレクタ領域40は、コレクタ電極CLと電氣的に接続されている。

[0050] 各IGBT領域22は、第1主面36Aの表層部に形成されたp型のベース領域42を含む。ベース領域42は、「ボディ領域」または「チャネル領域」と称されてもよい。ベース領域42のp型不純物濃度は、半導体層36のn型不純物濃度よりも高くてもよい。ベース領域42のp型不純物濃度は、例えば $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であってよい。

[0051] RC-IGBT10は、各IGBT領域22において第1主面36Aに形成された第1トレンチ電極構造44を含む。一例では、各IGBT領域22は、複数の第1トレンチ電極構造44を含んでいてよい。第1トレンチ電極構造44は、「ゲートトレンチ構造」と称されてもよい。第1トレンチ電極構造44には、ゲート電位が付与される。

[0052] 複数の第1トレンチ電極構造44は、平面視においてY方向において互いに離隔している。各第1トレンチ電極構造44は、平面視においてX方向に延びた帯状に形成されている。このように、複数の第1トレンチ電極構造44は、X方向に延びるストライプ状に配列されている。各第1トレンチ電極構造44は、YZ平面で切断した断面視（以下、単に「断面視」）において半導体層36に達するようにベース領域42を貫通している。

[0053] 複数の第1トレンチ電極構造44は、Y方向に $1 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下の間隔をあけて配列されていてよい。各第1トレンチ電極構造44は、 $0.5 \mu\text{m}$ 以上 $3 \mu\text{m}$ 以下の幅を有してもよい。各第1トレンチ電極構造44は、 $1 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下の深さを有してもよい。ここで、各第1トレンチ電極構造44の幅は、平面視における第1トレンチ電極構造44のX方向の寸法によって定義できる。

[0054] 第1トレンチ電極構造44は、第1トレンチ46、第1絶縁膜48、およ

び第1埋込電極50を含む。

第1トレンチ46は、第1主面36Aから第2主面36Bに向けてZ方向に延びている。第1トレンチ46は、第1トレンチ電極構造44の壁面を区画している。断面視において第1トレンチ46は、底壁および側壁を含む。図4では、側壁は、第1トレンチ46の開口から底壁に向けて開口幅が一定となる。底壁は、第2主面36Bに向かうにつれて開口幅が狭くなる。図4に示すとおり、底壁は、湾曲状に形成されてよい。

[0055] なお、断面視における第1トレンチ46の形状は、任意に変更可能であり、例えば側壁は、開口から底壁に向けて開口幅が狭くなる先細り形状に形成されてもよい。また、底壁は、例えば第1主面36Aに対して平行となるように形成されていてもよい。この場合、第1トレンチ46の側壁と底壁との間の角部は、湾曲状に形成されていてもよい。ここで、壁面は、側壁を構成する側面および底壁を構成する底面を含む。

[0056] 第1絶縁膜48は、第1トレンチ46の壁面を膜状に被覆することによって、第1トレンチ46内においてリセス空間を区画している。第1絶縁膜48は、酸化シリコン膜(SiO_2)、窒化シリコン膜(SiN)、酸窒化シリコン膜(SiON)、および酸化アルミニウム膜(Al_2O_3)のうち少なくとも1つを含んでよい。一例では、第1絶縁膜48は、半導体基板12の酸化物によって形成される酸化シリコン膜を含む。

[0057] 第1埋込電極50は、第1絶縁膜48を挟んで第1トレンチ46に埋め込まれている。第1埋込電極50には、ゲート電位が付与される。第1埋込電極50は、導電性ポリシリコンを含んでよい。第1埋込電極50は、第1絶縁膜48を挟んで半導体層36およびベース領域42に対向している。

[0058] RC-IGBT10は、各IGBT領域22において、複数の第1トレンチ電極構造44に電氣的に接続される2つのトレンチ接続構造(図示略)を含む。つまり、各IGBT領域22は、2つのトレンチ接続構造を含むといえる。より詳細には、各第1トレンチ電極構造44は、X方向の両端部を構成する第1端部および第2端部を含む。一方のトレンチ接続構造は、複数の

第1トレンチ電極構造44の第1端部を互いに接続している。他方のトレンチ接続構造は、複数の第1トレンチ電極構造44の第2端部を互いに接続している。各トレンチ接続構造は、平面視においてY方向に延びる帯状に形成されている。各トレンチ接続構造の構成は、例えば第1トレンチ電極構造44と同じである。

[0059] RC-IGBT10は、各IGBT領域22において第1主面36Aに形成された複数の第2トレンチ電極構造52を含む。第2トレンチ電極構造52は、「エミッタトレンチ構造」と称されてもよい。第2トレンチ電極構造52には、ゲート電位とは異なる電位（第1実施形態ではエミッタ電位）が付与される。このように、RC-IGBT10は、第1電位が付与される第1トレンチ電極構造44と、第1電位とは異なる第2電位が付与される第2トレンチ電極構造52と、を含むといえる。第1実施形態では、第1電位はゲート電位に対応し、第2電位はエミッタ電位に対応する。

[0060] 複数の第2トレンチ電極構造52は、平面視においてY方向において互いに離隔している。各第2トレンチ電極構造52は、平面視においてX方向に延びた帯状に形成されている。このように、複数の第2トレンチ電極構造52は、X方向に延びるストライプ状に配列されている。各第2トレンチ電極構造52は、断面視において半導体層36に達するようにベース領域42を貫通している。

[0061] 一例では、複数の第1トレンチ電極構造44および複数の第2トレンチ電極構造52は、Y方向において1つずつ交互に配列されている。1つの第2トレンチ電極構造52は、例えばこの第2トレンチ電極構造52のY方向の両隣の第1トレンチ電極構造44とトレンチ接続構造とによって区画されたメサ領域に形成されている。第2トレンチ電極構造52は、トレンチ接続構造に対してX方向に離隔して配置されている。このため、各第2トレンチ電極構造52のX方向の長さは、各第1トレンチ電極構造44のX方向の長さよりも短い。

[0062] 複数の第2トレンチ電極構造52は、Y方向において1.5 μm 以上15

μm 以下の間隔をあけて配列されていてよい。一例では、各第2トレンチ電極構造52の幅は、各第1トレンチ電極構造44の幅と等しい。第2トレンチ電極構造52の幅は、平面視における第2トレンチ電極構造52のX方向の寸法によって定義できる。一例では、各第2トレンチ電極構造52の深さは、各第1トレンチ電極構造44の深さと等しい。

[0063] 各第2トレンチ電極構造52は、第2トレンチ54、第2絶縁膜56、および第2埋込電極58を含む。第2トレンチ54、第2絶縁膜56、および第2埋込電極58の構成および材料は、第1トレンチ46、第1絶縁膜48、および第1埋込電極50の構成および材料と同じである。断面視における第2トレンチ54、第2絶縁膜56、および第2埋込電極58の各々の形状は、断面視における第1トレンチ46、第1絶縁膜48、および第1埋込電極50の各々の形状と同じである。このため、第2トレンチ54、第2絶縁膜56、および第2埋込電極58の詳細な説明は省略する。ただし、第2埋込電極58にはエミッタ電位が付与される。

[0064] RC-IGBT10は、各IGBT領域22において、ベース領域42の表層部に形成されたn型の複数のエミッタ領域60を含む。つまり、各IGBT領域22は、エミッタ領域60を含むといえる。エミッタ領域60は、第1トレンチ電極構造44と第2トレンチ電極構造52とのY方向の間にそれぞれ配置されている。各エミッタ領域60は、第1トレンチ電極構造44（第2トレンチ電極構造52）に沿ってX方向に延びる帯状に形成されている。各エミッタ領域60は、半導体層36よりも高いn型不純物濃度を有する。各エミッタ領域60のn型不純物濃度は、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であってよい。

[0065] RC-IGBT10は、各IGBT領域22において、ベース領域42の直下の領域に形成されたn型の複数のCS領域62 (Carrier storage region) を含む。つまり、各IGBT領域22は、CS領域62を含む。複数のCS領域62は、ベース領域42へのキャリア（正孔）の排出を抑制し、複数の第1トレンチ電極構造44の直下の領域におけるキャリア（正孔）の蓄積

を促す。つまり、複数のCS領域62は、半導体基板12の内部から低オン抵抗化および低オン電圧化を促す。ここで、CS領域62は、キャリアの蓄積を促す「蓄積領域」と称してもよい。

[0066] CS領域62は、第1トレンチ電極構造44と第2トレンチ電極構造52のY方向の間に配置されている。各CS領域62は、第1トレンチ電極構造44（第2トレンチ電極構造52）に沿ってX方向に延びる帯状に形成されている。複数のCS領域62は、Z方向においてベース領域42の底部と第1トレンチ電極構造44（第2トレンチ電極構造52）の底壁との間の領域に形成されている。一例では、複数のCS領域62は、第1トレンチ電極構造44（第2トレンチ電極構造52）の底壁に対して離隔して形成されている。一例では、複数のCS領域62の底部は、Z方向において第1トレンチ電極構造44（第2トレンチ電極構造52）の中間部よりも第1トレンチ電極構造44（第2トレンチ電極構造52）の底部寄りに位置している。

[0067] 一例では、複数のCS領域62は、エミッタ領域60よりも低いn型不純物濃度を有する。複数のCS領域62のn型不純物濃度は、例えば $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{17} \text{ cm}^{-3}$ 以下であってよい。

[0068] このように、各IGBT領域22は、第1主面36Aに形成されたp型のベース領域42、ベース領域42に形成されたn型のエミッタ領域60、および第1絶縁膜48を介してベース領域42およびエミッタ領域60に対向する第1埋込電極50を含むトランジスタ構造を含む。ここで、第1絶縁膜48は「ゲート絶縁層」に対応し、第1埋込電極50は「ゲート電極」に対応している。

[0069] RC-IGBT10は、各IGBT領域22において、第1主面36Aに形成された複数のコンタクト孔64を含む。コンタクト孔64は、第1トレンチ電極構造44と第2トレンチ電極構造52のY方向の間に形成されている。各コンタクト孔64は、ベース領域42に達するようにエミッタ領域60を貫通していてよい。各コンタクト孔64は、平面視において例えばX方向に延びる帯状に形成されている。

- [0070] RC-IGBT10は、各IGBT領域22において、ベース領域42の表層部において複数のエミッタ領域60とは異なる領域に形成されたp型の複数のコンタクト領域66を含む。つまり、IGBT領域22は、複数のコンタクト領域66を含む。複数のコンタクト領域66は、平面視において対応するコンタクト孔64に沿う領域にそれぞれ形成されている。複数のコンタクト領域66は、平面視において対応するコンタクト孔64に沿って延びる帯状にそれぞれ形成されている。
- [0071] 各コンタクト領域66の底部は、コンタクト孔64の底壁およびベース領域42の底部のZ方向の間の領域に形成されている。各コンタクト領域66は、ベース領域42よりも高いp型不純物濃度を有する。各コンタクト領域66のp型不純物濃度は、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であってよい。
- [0072] 第2領域R2におけるダイオード構造について説明する。
- RC-IGBT10は、各ダイオード領域24において、第2主面36Bの表層部に形成されたn型のカソード領域68を含む。つまり、各ダイオード領域24は、カソード領域68を含む。カソード領域68は、バッファ領域38に接続されるようにコレクタ領域40を貫通している。一例では、カソード領域68は、半導体層36（バッファ領域38）よりも高いn型不純物濃度を有する。カソード領域68のn型不純物濃度は、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であってよい。
- [0073] RC-IGBT10は、各ダイオード領域24において、第1主面36Aの表層部に形成されたp型のアノード領域70を含む。つまり、各ダイオード領域24は、アノード領域70を含む。アノード領域70は、Z方向においてカソード領域68と対向している。一例では、アノード領域70の全域がカソード領域68の少なくとも一部に対向している。一例では、アノード領域70の深さは、ベース領域42の深さと等しい。アノード領域70のp型不純物濃度は、例えば $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であってよい。

- [0074] なお、アノード領域 70 の位置、深さ、不純物濃度の各々は任意に変更可能である。一例では、アノード領域 70 は、Z 方向においてコレクタ領域 40 の一部およびカソード領域 68 の一部に対向していてもよい。一例では、アノード領域 70 は、Z 方向においてベース領域 42 よりも深く形成されていてもよい。一例では、アノード領域 70 の p 型不純物濃度は、ベース領域 42 の p 型不純物濃度よりも高くてもよい。一例では、アノード領域 70 の p 型不純物濃度は、ベース領域 42 の p 型不純物濃度よりも低くてもよい。
- [0075] アノード領域 70 は、半導体層 36 と p n 接合を形成する。これにより、アノード領域 70 をアノードとし、カソード領域 68（半導体層 36）をカソードとする p n 接合ダイオードが形成されている。
- [0076] R C - I G B T 10 は、各ダイオード領域 24 において第 1 主面 36 A に形成された複数の第 3 トレンチ電極構造 72 を含む。第 3 トレンチ電極構造 72 は、「アノードトレンチ構造」と称されてもよい。第 3 トレンチ電極構造 72 は、ゲート電位とは異なる電位（第 1 実施形態ではアノード電位）が付与される。一例では、アノード電位は、エミッタ電位と同じ電位であってよい。
- [0077] 複数の第 3 トレンチ電極構造 72 は、断面視において半導体層 36 に達するようにアノード領域 70 を貫通している。複数の第 3 トレンチ電極構造 72 は、平面視において Y 方向において互いに離隔して配列されている。各第 3 トレンチ電極構造 72 は、平面視において X 方向に延びる帯状に形成されている。つまり、複数の第 3 トレンチ電極構造 72 は、X 方向に延びるストライプ状に配列されている。各第 3 トレンチ電極構造 72 の X 方向の長さは、第 1 トレンチ電極構造 44 の X 方向の長さよりも短い。各第 3 トレンチ電極構造 72 の X 方向の長さは、第 2 トレンチ電極構造 52 の X 方向の長さと等しい。
- [0078] 一例では、複数の第 3 トレンチ電極構造 72 の間隔は、第 1 トレンチ電極構造 44 と第 2 トレンチ電極構造 52 との Y 方向の間隔と等しい。一例では、各第 3 トレンチ電極構造 72 の幅は、各第 1 トレンチ電極構造 44 の幅と

等しい。一例では、各第3トレンチ電極構造72の深さは、各第1トレンチ電極構造44の深さと等しい。なお、複数の第3トレンチ電極構造72の間隔、各第3トレンチ電極構造72の幅、および各第3トレンチ電極構造72の深さの各々は任意に変更可能である。

[0079] 各第3トレンチ電極構造72は、第3トレンチ74、第3絶縁膜76、および第3埋込電極78を含む。第3トレンチ74、第3絶縁膜76、および第3埋込電極78の構成および材料は、例えば第1トレンチ46、第1絶縁膜48、および第1埋込電極50の構成および材料と同じである。断面視における第3トレンチ74、第3絶縁膜76、および第3埋込電極78の各々の形状は、例えば断面視における第1トレンチ46、第1絶縁膜48、および第1埋込電極50の各々の形状と同じである。このため、第3トレンチ74、第3絶縁膜76、および第3埋込電極78の詳細な説明は省略する。ただし、第3埋込電極78には、アノード電位が付与される。

[0080] R C - I G B T 1 0 は、各ダイオード領域24において、複数の第3トレンチ電極構造72に電氣的に接続されるように第1主面36Aに形成された2つのアノードトレンチ接続構造（図示略）を含む。つまり、各ダイオード領域24は、2つのアノードトレンチ接続構造を含むといえる。より詳細には、各第3トレンチ電極構造72は、X方向の両端部を構成する第1端部および第2端部を含む。一方のアノードトレンチ接続構造は、複数の第3トレンチ電極構造72の第1端部を互いに接続している。他方のアノードトレンチ接続構造は、複数の第3トレンチ電極構造72の第2端部を互いに接続している。各アノードトレンチ接続構造は、平面視においてY方向に延びる帯状に形成されている。各アノードトレンチ接続構造の構成は、例えば第3トレンチ電極構造72と同じである。

[0081] R C - I G B T 1 0 は、各ダイオード領域24において、第1主面36Aに形成された複数のコンタクト孔80を含む。コンタクト孔80は、複数の第3トレンチ電極構造72のY方向の間に形成されている。各コンタクト孔80は、アノード領域70に達するように形成されている。各コンタクト孔

80は、平面視において例えばX方向に延びる帯状に形成されている。

[0082] R C - I G B T 10は、各ダイオード領域24において、アノード領域70の表層部に形成されたp型の複数のコンタクト領域82を含む。つまり、ダイオード領域24は、複数のコンタクト領域82を含む。複数のコンタクト領域82は、対応するコンタクト孔80に沿う領域にそれぞれ形成されている。複数のコンタクト領域82は、平面視において対応するコンタクト孔80に沿う領域にそれぞれ形成されている。複数のコンタクト領域82は、平面視において対応するコンタクト孔80に沿って延びる帯状にそれぞれ形成されている。

[0083] 各コンタクト領域82の底部は、コンタクト孔80の底壁およびアノード領域70の底部のZ方向の間の領域に形成されている。各コンタクト領域82は、アノード領域70よりも高いp型不純物濃度を有する。一例では、各コンタクト領域82のp型不純物濃度は、I G B T領域22のコンタクト領域66のp型不純物濃度と等しい。各コンタクト領域82のp型不純物濃度は、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であってよい。

[0084] 第3領域R3におけるI G B T構造とダイオード構造との間の領域の構造について説明する。

R C - I G B T 10は、各境界領域26において第1主面36Aに形成された複数の第4トレンチ電極構造84を含む。各第4トレンチ電極構造84は、断面視において半導体層36に達するようにZ方向に延びている。複数の第4トレンチ電極構造84は、平面視においてY方向において互いに離隔して配列されている。各第4トレンチ電極構造84は、平面視においてX方向に延びる帯状に形成されている。つまり、複数の第4トレンチ電極構造84は、X方向に延びるストライプ状に配列されている。各第4トレンチ電極構造84のX方向の長さは、各第1トレンチ電極構造44のX方向の長さよりも短い。

[0085] 各第4トレンチ電極構造84は、2つのアノードトレンチ接続構造に電氣的に接続されている。より詳細には、各第4トレンチ電極構造84は、X方

向の両端部を構成する第1端部および第2端部を含む。一方のアノードトレンチ接続構造は、複数の第4トレンチ電極構造84の第1端部を互いに接続している。他方のアノードトレンチ接続構造は、複数の第4トレンチ電極構造84の第2端部を互いに接続している。

[0086] 一例では、複数の第4トレンチ電極構造84の間隔は、第1トレンチ電極構造44と第2トレンチ電極構造52とのY方向の間隔と等しい。一例では、各第4トレンチ電極構造84の幅は、各第1トレンチ電極構造44の幅と等しい。一例では、各第4トレンチ電極構造84の深さは、各第1トレンチ電極構造44の深さと等しい。なお、複数の第4トレンチ電極構造84の間隔、各第4トレンチ電極構造84の幅、および各第4トレンチ電極構造84の深さの各々は任意に変更可能である。

[0087] 各第4トレンチ電極構造84は、第4トレンチ86、第4絶縁膜88、および第4埋込電極90を含む。第4トレンチ86、第4絶縁膜88、および第4埋込電極90の構成および材料は、第1トレンチ46、第1絶縁膜48、および第1埋込電極50の構成および材料と同じである。断面視における第4トレンチ86、第4絶縁膜88、および第4埋込電極90の各々の形状は、断面視における第1トレンチ46、第1絶縁膜48、および第1埋込電極50の各々の形状と同じである。このため、第4トレンチ86、第4絶縁膜88、および第4埋込電極90の詳細な説明は省略する。ただし、第4埋込電極90には、アノード電位が付与される。

[0088] R C - I G B T 10は、各境界領域26において第1主面36Aに形成されたp型の複数の境界ウェル領域92を含む。つまり、境界領域26は、複数の境界ウェル領域92を含む。複数の境界ウェル領域92は、複数の第4トレンチ電極構造84のY方向の間に形成されている。境界ウェル領域92は、一对の第4トレンチ電極構造84と一对のアノードトレンチ接続構造とによって区画されたメサ領域に形成されている。

[0089] 境界ウェル領域92は、各境界領域26において第1主面36Aに沿って延びる層状に形成されている。境界ウェル領域92は、Z方向においてコレ

クタ領域40と対向している。一例では、境界ウェル領域92の全域がZ方向においてコレクタ領域40に対向している。一例では、境界ウェル領域92の深さは、ベース領域42の深さと等しい。一例では、境界ウェル領域92は、アノード領域70のp型不純物濃度よりも高いp型不純物濃度を有する。境界ウェル領域92のp型不純物濃度は、 $1 \times 10^{15} \text{ cm}^{-3}$ 以上 $1 \times 10^{18} \text{ cm}^{-3}$ 以下であってよい。一例では、境界ウェル領域92は、電氣的にフローティング状態である。

[0090] なお、境界ウェル領域92の位置、深さ、不純物濃度の各々は任意に変更可能である。一例では、境界ウェル領域92は、Z方向においてコレクタ領域40の一部およびカソード領域68の一部に対向していてもよい。一例では、境界ウェル領域92は、Z方向においてベース領域42よりも深く形成されていてもよい。一例では、境界ウェル領域92のp型不純物濃度は、アノード領域70のp型不純物濃度よりも低くてもよい。一例では、境界ウェル領域92のp型不純物濃度は、アノード領域70のp型不純物濃度と等しくてもよい。

[0091] 境界ウェル領域92は、各境界領域26において境界IE構造(Injection Enhanced structure)を構成している。より詳細には、境界ウェル領域92は、複数の第4トレンチ電極構造84とともに境界IE構造を形成し、IGBT領域22(第1領域R1)における境界ウェル領域92(第3領域R3)と隣り合う第1トレンチ電極構造44を、ダイオード領域24(第2領域R2)における境界ウェル領域92(第3領域R3)と隣り合う第3トレンチ電極構造72から離隔させている。境界IE構造は、境界領域26においてベース領域42に流れ込む正孔の移動経路を制限することによってベース領域42の直下の領域における正孔の蓄積を促す。

[0092] RC-IGBT10は、各境界領域26において、第1主面36Aに形成された複数のコンタクト孔94を含む。コンタクト孔94は、複数の第4トレンチ電極構造84のY方向の間に形成されている。各コンタクト孔94は、境界ウェル領域92に達するように形成されている。各コンタクト孔94

は、平面視において例えばX方向に延びる帯状に形成されている。

[0093] R C - I G B T 1 0 は、各境界領域 2 6 において、境界ウェル領域 9 2 の表層部に形成された p 型の複数のコンタクト領域 9 6 を含む。つまり、境界領域 2 6 は、複数のコンタクト領域 9 6 を含む。複数のコンタクト領域 9 6 は、対応するコンタクト孔 9 4 に沿う領域にそれぞれ形成されている。複数のコンタクト領域 9 6 は、平面視において対応するコンタクト孔 9 4 に沿う領域にそれぞれ形成されている。複数のコンタクト領域 9 6 は、平面視において対応するコンタクト孔 9 4 に沿って延びる帯状にそれぞれ形成されている。

[0094] 各コンタクト領域 9 6 の底部は、コンタクト孔 9 4 の底壁および境界ウェル領域 9 2 の底部の Z 方向の間の領域に形成されている。各コンタクト領域 9 6 は、境界ウェル領域 9 2 よりも高い p 型不純物濃度を有する。一例では、各コンタクト領域 9 6 の p 型不純物濃度は、I G B T 領域 2 2 のコンタクト領域 6 6 の p 型不純物濃度と等しい。各コンタクト領域 9 6 の p 型不純物濃度は、例えば $1 \times 10^{19} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であってよい。

[0095] 次に、アクティブ領域 2 0 における半導体層 3 6 上の構成について説明する。

R C - I G B T 1 0 は、第 1 主面 3 6 A の選択的に覆う主面絶縁膜 9 8 を含む。主面絶縁膜 9 8 は、各トレンチ電極構造 4 4, 5 2, 7 2, 8 4 の各絶縁膜 4 8, 5 6, 7 6, 8 8 に連続している。主面絶縁膜 9 8 は、各 I G B T 領域 2 2 のエミッタ領域 6 0、各ダイオード領域 2 4 のアノード領域 7 0、および各境界領域 2 6 の境界ウェル領域 9 2 の各々を覆っている。主面絶縁膜 9 8 の厚さは、各絶縁膜 4 8, 5 6, 7 6, 8 8 の厚さと等しい。主面絶縁膜 9 8 は、酸化シリコン膜、窒化シリコン膜、酸窒化シリコン膜、および酸化アルミニウム膜のうち少なくとも 1 つを含んでいてよい。一例では、主面絶縁膜 9 8 は、半導体基板 1 2 の酸化物によって形成された酸化シリコン膜を含む。一例では、主面絶縁膜 9 8 は、単一の絶縁膜によって構成された単層構造を有する。

- [0096] RC-IGBT10は、主面絶縁膜98を覆う層間絶縁膜100を含む。
層間絶縁膜100は、酸化シリコン膜、窒化シリコン膜、酸窒化シリコン膜、および酸化アルミニウム膜のうち少なくとも1つを含んでいてよい。層間絶縁膜100は、酸化シリコン膜の一例として、NSG (Non-doped Silicate Glass) 膜、PSG (Phosphor Silicate Glass) 膜、およびBPSG (Boron Phosphor Silicate Glass) 膜のうち少なくとも1つを含んでいてよい。層間絶縁膜100は、単一の絶縁膜によって構成された単層構造、または、複数の絶縁膜を含む積層構造を有する。層間絶縁膜100は、主面絶縁膜98よりも厚い厚さを有する。層間絶縁膜100の厚さは、 $0.5\mu\text{m}$ 以上 $5\mu\text{m}$ 以下であってよい。一例では、層間絶縁膜100の厚さは、 $1\mu\text{m}$ 以上である。
- [0097] 層間絶縁膜100は、各トレンチ電極構造44, 52, 72, 84を覆っている。層間絶縁膜100は、各エミッタ領域60、各アノード領域70、および各境界ウェル領域92を選択的に覆っている。
- [0098] 層間絶縁膜100は、複数の第1開口102、複数の第2開口104、および複数の第3開口106を含む。複数の第1開口102は、複数のエミッタ領域60を個別に露出するとともに、対応するコンタクト孔64に連通している。複数の第2開口104は、複数のアノード領域70を個別に露出するとともに、対応するコンタクト孔80に連通している。複数の第3開口106は、複数の境界ウェル領域92を個別に露出するとともに、対応するコンタクト孔94に連通している。なお、各第1開口102、各第2開口104、および各第3開口106の数、形状、およびサイズはそれぞれ任意に変更可能である。
- [0099] RC-IGBT10は、複数の第1開口102に埋め込まれた複数の第1プラグ電極108と、複数の第2開口104に埋め込まれた複数の第2プラグ電極110と、複数の第3開口106に埋め込まれた複数の第3プラグ電極112と、を含む。
- [0100] 第1プラグ電極108は、第1開口102からコンタクト孔64内に埋め

込まれることによって、エミッタ領域60およびコンタクト領域66に電氣的に接続されている。第2プラグ電極110は、第2開口104からコンタクト孔80内に埋め込まれることによって、アノード領域70およびコンタクト領域82に電氣的に接続されている。第3プラグ電極112は、第3開口106からコンタクト孔94内に埋め込まれることによって、境界ウェル領域92およびコンタクト領域96に電氣的に接続されている。

[0101] 各プラグ電極108, 110, 112は、第1電極部および第2電極部を含む積層構造を有してよい。第1電極部は、各開口102, 104, 106および各コンタクト孔64, 80, 94を構成する壁面に沿って膜状に形成されている。第2電極部は、第1電極部が区画したリセス空間を埋めるように形成されている。第1電極部は、1つの金属膜または複数の金属膜の積層構造を有する。第1電極部は、チタン系金属膜を含んでいてよい。第1電極部は、チタン膜または窒化チタン(TiN)膜によって構成された単層構造を有してよい。第1電極部は、任意の順序で積層されたチタン膜および窒化チタン膜を含む積層構造を有してよい。第2電極部は、タングステン、モリブデン(Mo)、ニッケル、純アルミニウム(純度が99%以上のアルミニウム)、純銅(純度が99%以上の銅)、アルミニウム合金、および銅合金のうち少なくとも1種を含んでいてよい。一例では、第2電極部は、アルミニウム合金(銅合金)の一例として、AlCu合金、AlSi合金、およびAlSiCu合金のうち少なくとも1つを含んでいてよい。一例では、第2電極部を構成する材料は、第1電極部を構成する材料とは異なる。一例では、第2電極部は、タングステンによって形成されている。アクティブ領域20において層間絶縁膜100上には、エミッタ電極EMが形成されている。エミッタ電極EMは、各プラグ電極108, 110, 112と接している。

[0102] [RC-IGBTの外周領域の断面構造]

図5を参照して、RC-IGBT10の外周領域28における断面構造の一例について説明する。図5は、ダイオード領域24および外周領域28の断面構造の一例を示している。

- [0103] R C - I G B T 1 0 は、外周領域 2 8 における電界集中を緩和する終端構造として、第 1 主面 3 6 A の表層部に形成された少なくとも 1 つの p 型のフィールド領域 1 2 0 を含む。一例では、フィールド領域 1 2 0 の一部（内周端部）は、第 1 端部ダイオード領域 2 4 A に入り込んでいてもよい。つまり、フィールド領域 1 2 0 の一部は、アクティブ領域 2 0 に入り込んでいてもよい。
- [0104] 第 1 実施形態では、R C - I G B T 1 0 は、複数のフィールド領域 1 2 0 を含む。複数のフィールド領域 1 2 0 は、平面視においてアクティブ領域 2 0 を囲む環状に形成されている。複数のフィールド領域 1 2 0 は、ベース領域 4 2（図 4 参照）よりも高い p 型不純物濃度を有してよい。複数のフィールド領域 1 2 0 は、アノード領域 7 0 よりも高い p 型不純物濃度を有してよい。複数のフィールド領域 1 2 0 は、電氣的にフローティング状態である。
- [0105] 一例では、複数のフィールド領域 1 2 0 は、ベース領域 4 2 よりも深く形成されている。一例では、複数のフィールド領域 1 2 0 は、アノード領域 7 0 よりも深く形成されている。一例では、複数のフィールド領域 1 2 0 のうち最外のフィールド領域 1 2 0 は、他のフィールド領域 1 2 0 よりも幅広に形成されている。
- [0106] R C - I G B T 1 0 は、終端構造として、外周領域 2 8 において第 1 主面 3 6 A の表層部に形成された n 型のチャネルストップ領域 1 2 2 を含む。チャネルストップ領域 1 2 2 は、複数のフィールド領域 1 2 0 から半導体基板 1 2 の周縁側に離隔して形成されている。チャネルストップ領域 1 2 2 は、半導体層 3 6 よりも高い n 型不純物濃度を有する。チャネルストップ領域 1 2 2 は、平面視において複数のフィールド領域 1 2 0 を囲む環状に形成されている。チャネルストップ領域 1 2 2 は、半導体基板 1 2 の第 1 ～第 4 側面 1 8 A ～ 1 8 D（図 3 参照）から露出していてよい。
- [0107] R C - I G B T 1 0 は、外周領域 2 8 において第 1 主面 3 6 A を覆う外周絶縁膜 1 2 4 を含む。外周絶縁膜 1 2 4 は、アクティブ領域 2 0 における主面絶縁膜 9 8 および層間絶縁膜 1 0 0 によって構成されている。

- [0108] 外周絶縁膜 124 は、各フィールド領域 120 を選択的に露出させる少なくとも 1 つのフィールド開口 126 を含む。一例では、1 つのフィールド領域 120 に対して複数のフィールド開口 126 によってフィールド領域 120 が露出している。各フィールド開口 126 は、対応するフィールド領域 120 に沿って延びる環状に形成されている。
- [0109] R C - I G B T 10 は、フィールド領域 120 に電氣的に接続されるフィールド接続電極 128 を含む。フィールド接続電極 128 は、複数のフィールド領域 120 に対応させて複数設けられている。フィールド接続電極 128 は、フィールド開口 126 に埋め込まれることによってフィールド領域 120 に接している。各フィールド接続電極 128 は、電氣的にフローティング状態である。各フィールド接続電極 128 は、1 つの金属膜または複数の金属膜の積層構造を有する。各フィールド接続電極 128 は、チタン、タングステン、アルミニウム、および銅のうち少なくとも 1 つを含んでいてよい。一例では、各フィールド接続電極 128 は、チタン系金属膜およびタングステン系金属膜を含む積層構造を有する。
- [0110] R C - I G B T 10 は、終端構造として、外周絶縁膜 124 上に形成された複数のフィールド電極 130 を含む。複数のフィールド電極 130 は、複数のフィールド領域 120 に対応して個別に形成されている。1 つのフィールド電極 130 は、1 つのフィールド領域 120 に接続された複数のフィールド接続電極 128 の各々に接続されている。これにより、複数のフィールド電極 130 は、複数のフィールド領域 120 と個別に電氣的に接続されている。各フィールド電極 130 は、電氣的にフローティング状態である。各フィールド電極 130 は、対応するフィールド領域 120 に沿って延びる環状に形成されている。
- [0111] 複数のフィールド電極 130 のうち最外のフィールド電極 130 は、半導体基板 12 の周縁側に向けて引き出された引き出し部 132 を含む。これにより、最外のフィールド電極 130 は、他のフィールド電極 130 よりも幅広に形成されている。

[0112] 各フィールド電極130は、1つの金属膜または複数の金属膜の積層構造を有する。各フィールド電極130は、チタン、タングステン、アルミニウム、および銅のうち少なくとも1つを含んでいてよい。一例では、各フィールド電極130は、チタン系金属膜およびアルミニウム系金属膜を含む積層構造を有する。

[0113] 外周絶縁膜124は、チャネルストップ領域122を露出するチャネルストップ開口134を含む。つまり、外周絶縁膜124の外縁は、平面視において半導体基板12よりも一回り小さい。

[0114] RC-IGBT10は、終端構造として、外周絶縁膜124上に形成されたチャネルストップ電極136を含む。チャネルストップ電極136は、チャネルストップ開口134に入り込むとともにチャネルストップ領域122に接している。これにより、チャネルストップ電極136は、チャネルストップ領域122と電氣的に接続されている。チャネルストップ電極136は、平面視においてチャネルストップ領域122に沿って延びる環状に形成されている。チャネルストップ電極136は、1つの金属膜または複数の金属膜の積層構造を有する。チャネルストップ電極136は、チタン、タングステン、アルミニウム、および銅のうち少なくとも1つを含んでいてよい。一例では、チャネルストップ電極136は、チタン系金属膜およびアルミニウム系金属膜を含む積層構造を有してよい。

[0115] [ライフタイムコントロール領域の断面構造]

図4および図5を参照して、RC-IGBT10のライフタイムコントロール領域30における断面構造の一例について説明する。

[0116] 図4および図5に示すように、ライフタイムコントロール領域30においては、半導体層36内に結晶欠陥138が形成されている。ライフタイムコントロール領域30がダイオード領域24、境界領域26、および外周領域28にわたり形成されているため、結晶欠陥138は、半導体層36のうち第2領域R2、第3領域R3、および第4領域R4に存在している。

[0117] 図4に示すように、結晶欠陥138は、境界領域26およびダイオード領

域 2 4 に跨って形成されている。換言すると、結晶欠陥 1 3 8 は、第 2 領域 R 2 および第 3 領域 R 3 に跨って形成されている。一例では、結晶欠陥 1 3 8 は、平面視において、各ダイオード領域 2 4 および各境界領域 2 6 の各々の全域に形成されている。つまり、結晶欠陥 1 3 8 は、平面視において、第 2 領域 R 2 および第 3 領域 R 3 の全域に形成されている。

[0118] 結晶欠陥 1 3 8 は、Z 方向において第 3 トレンチ電極構造 7 2 および第 4 トレンチ電極構造 8 4 よりも第 2 主面 3 6 B 寄りに形成されている。結晶欠陥 1 3 8 は、Z 方向において第 3 トレンチ電極構造 7 2 および第 4 トレンチ電極構造 8 4 から離隔している。

[0119] 図 5 に示すように、結晶欠陥 1 3 8 は、第 1 端部ダイオード領域 2 4 A および外周領域 2 8 に跨って形成されている。換言すると、結晶欠陥 1 3 8 は、第 2 領域 R 2 のうち第 1 端部ダイオード領域 2 4 A に対応する領域およびこの領域に隣り合う第 4 領域 R 4 に跨って形成されている。一例では、結晶欠陥 1 3 8 は、平面視において、第 1 端部ダイオード領域 2 4 A および外周領域 2 8 の各々の全域に形成されている。つまり、結晶欠陥 1 3 8 は、平面視において、第 2 領域 R 2 のうち第 1 端部ダイオード領域 2 4 A に対応する領域および第 4 領域 R 4 の全域に形成されている。結晶欠陥 1 3 8 は、平面視においてライフタイムコントロール領域 3 0 の全域に形成されているといえる。

[0120] 結晶欠陥 1 3 8 は、例えば Z 方向においてフィールド領域 1 2 0 およびチャネルストップ領域 1 2 2 よりも第 2 主面 3 6 B 寄りに形成されている。結晶欠陥 1 3 8 は、Z 方向においてフィールド領域 1 2 0 およびチャネルストップ領域 1 2 2 から離隔している。

[0121] [RC-IGBT の製造方法]

図 6 ～図 1 9 を参照して、RC-IGBT 1 0 の製造方法の一例について説明する。以下では、RC-IGBT 1 0 におけるアクティブ領域 2 0 の製造方法の一例について説明する。なお、以下の説明において、RC-IGBT 1 0 と共通の構成要素には同一の符号を付す。

[0122] 図6に示すように、RC-IGBT10の製造方法は、半導体基板12のベースであるn型のウエハ200を用意する工程を備える。ウエハ200は、FZ (Floating Zone) 法を経て形成されたFZ基板であってもよい。ウエハ200は、第1ウエハ主面202および第2ウエハ主面204を有する。第1ウエハ主面202および第2ウエハ主面204は、半導体基板12の第1主面14および第2主面16にそれぞれ対応している。続いて、ウエハ200に、アクティブ領域20および外周領域28 (図2参照) が設定される。つまり、ウエハ200は、アクティブ領域20と外周領域28とに区画されている。

[0123] 図7～図17に示すように、RC-IGBT10の製造方法は、Y方向に並んだIGBT領域22および複数のダイオード領域24と、Y方向に隣り合うIGBT領域22とダイオード領域24との間に形成された境界領域26とをアクティブ領域20に形成する工程を備える。以下、この工程の詳細について説明する。

[0124] 図7に示すように、アクティブ領域20に複数の第1トレンチ46、複数の第2トレンチ54、複数の第3トレンチ74、および複数の第4トレンチ86が形成される。この工程では、所定パターンを有するハードマスク (図示略) が第1ウエハ主面202上に形成される。ハードマスクは、第1ウエハ主面202のうち第1～第4トレンチ46, 54, 74, 86を形成すべき領域を露出させ、その領域以外の領域を覆っている。ハードマスクは、無機絶縁膜によって形成されていてもよい。続いて、ハードマスクを用いたエッチング法によってウエハ200の不要な部分が除去される。エッチング法は、ドライエッチング法およびウエットエッチング法の少なくとも一方が用いられてよい。第1～第4トレンチ46, 54, 74, 86が形成された後、ハードマスクは除去される。

[0125] 図8に示すように、ベース絶縁膜206が第1ウエハ主面202に形成される。ベース絶縁膜206は、第1絶縁膜48、第2絶縁膜56、第3絶縁膜76、第4絶縁膜88、および主面絶縁膜98を含む。ベース絶縁膜20

6は、例えばCVD（Chemical Vapor Deposition）法および酸化処理法（例えば熱酸化処理法）の少なくとも一方によって形成されてよい。

[0126] 図9に示すように、ベース電極膜208がベース絶縁膜206上に形成される。ベース電極膜208は、第1埋込電極50、第2埋込電極58、第3埋込電極78、および第4埋込電極90のベースとなる電極膜である。ベース電極膜208は、ベース絶縁膜206を挟んで第1～第4トレンチ46、54、74、86に埋め込まれ、ベース絶縁膜206を挟んで第1ウエハ主面202を覆う。ベース電極膜208は、導電性ポリシリコンを含む。ベース電極膜208は、CVD法によって形成されてよい。

[0127] 図10に示すように、例えばエッチング法によってベース電極膜208（図9参照）の不要な部分が除去される。エッチング法としては、ドライエッチング法およびウエットエッチング法の少なくとも一方が用いられる。ベース電極膜208の不要な部分が除去されることによって、主面絶縁膜98が露出する。そして、第1埋込電極50、第2埋込電極58、第3埋込電極78、および第4埋込電極90が形成される。

[0128] 図11に示すように、p型のベース領域42、n型のエミッタ領域60、n型のCS領域62、p型のアノード領域70、およびp型の境界ウェル領域92がアクティブ領域20において第1ウエハ主面202の表層部に形成される。ベース領域42、エミッタ領域60、およびCS領域62がIGBT領域22の第1ウエハ主面202の表層部に形成され、アノード領域70がダイオード領域24の第1ウエハ主面202の表層部に形成され、境界ウェル領域92が境界領域26の第1ウエハ主面202の表層部に形成される。これらの不純物領域の形成工程の順番は任意である。これらの不純物領域は、所定パターンを有するレジストマスク（図示略）を介するn型不純物またはp型不純物の注入によって形成される。

[0129] 図12に示すように、第1絶縁膜48、第2絶縁膜56、第3絶縁膜76、第4絶縁膜88、および主面絶縁膜98を覆う層間絶縁膜100が形成される。層間絶縁膜100は、例えばCVD法によって形成されてよい。

- [0130] 図13に示すように、所定パターンを有するレジストマスク210が層間絶縁膜100上に形成される。レジストマスク210は、第1開口102、第2開口104、および第3開口106を形成すべき領域を露出させ、その領域以外の領域を覆っている。
- [0131] 続いて、レジストマスク210を用いたエッチング法によって、層間絶縁膜100の不要な部分が除去される。エッチング法としては、ドライエッチング法およびウエットエッチング法の少なくとも一方が用いられてよい。層間絶縁膜100の不要な部分が除去されることによって、主面絶縁膜98が露出する。これにより、層間絶縁膜100に第1開口102、第2開口104、および第3開口106が形成される。
- [0132] 続いて、エッチング法によって、第1開口102、第2開口104、および第3開口106から露出した第1ウエハ主面202が除去される。エッチング法としては、ドライエッチング法およびウエットエッチング法の少なくとも一方が用いられてよい。これにより、第1開口102に連通するコンタクト孔64、第2開口104に連通するコンタクト孔80、および第3開口106に連通するコンタクト孔94が形成される。
- [0133] 続いて、イオン注入法によって、p型不純物が第1ウエハ主面202のうち複数のコンタクト孔64、80、94から露出する部分に注入される。これにより、p型のコンタクト領域66、82、96が形成される。その後、レジストマスク210は除去される。なお、層間絶縁膜100のエッチングおよびウエハ200のエッチングに異なるレジストマスクを用いてもよい。
- [0134] 図14に示すように、プラグ電極膜212が層間絶縁膜100上に形成される。プラグ電極膜212は、第1プラグ電極108、第2プラグ電極110、および第3プラグ電極112のベースとなる電極膜である。また、プラグ電極膜212は、複数のコンタクト孔64、80、94に埋め込まれる。プラグ電極膜212は、スパッタ法および蒸着法の少なくとも一方によって形成されてよい。
- [0135] 図15に示すように、プラグ電極膜212（図14参照）の不要な部分が

除去される。プラグ電極膜 212 の不要な部分は、エッチング法によって除去されてよい。エッチング法としては、ドライエッチング法およびウエットエッチング法の少なくとも一方が用いられる。プラグ電極膜 212 の不要な部分として、プラグ電極膜 212 のうち第 1 開口 102、第 2 開口 104、第 3 開口 106 外に位置する部分が除去される。これにより、第 1 プラグ電極 108、第 2 プラグ電極 110、および第 3 プラグ電極 112 が形成される。

[0136] 図 16 に示すように、主面電極膜 214 が層間絶縁膜 100 上に形成される。主面電極膜 214 は、エミッタ電極 EM およびゲート電極 GT (図 1 参照) のベースとなる電極膜である。主面電極膜 214 は、スパッタ法および蒸着法の少なくとも一方によって形成されてよい。続いて、レジストマスク (図示略) を用いたパターンニングによって、主面電極膜 214 の不要な部分が除去される。これにより、エミッタ電極 EM およびゲート電極 GT が形成される。

[0137] 図 17 に示すように、n 型のバッファ領域 38、p 型のコレクタ領域 40、および n 型のカソード領域 68 が第 2 ウエハ主面 204 の表層部に形成される。これらの不純物領域の形成工程の順番は任意である。バッファ領域 38 は第 2 ウエハ主面 204 の表層部の全域に n 型不純物を注入することによって形成されてよい。コレクタ領域 40 は、第 2 ウエハ主面 204 の表層部の IGBT 領域 22 および境界領域 26 の全域に p 型不純物を注入することによって形成されてよい。カソード領域 68 は、第 2 ウエハ主面 204 の表層部のダイオード領域 24 の全域に n 型不純物を注入することによって形成されてよい。

[0138] 以上の工程を経て、Y 方向に並んだ IGBT 領域 22 および複数のダイオード領域 24 と、Y 方向に隣り合う IGBT 領域 22 とダイオード領域 24 との間に形成された境界領域 26 とがアクティブ領域 20 に形成される。ここで、アクティブ領域 20 の X 方向の両端には、外周領域 28 と連続する第 1 端部ダイオード領域 24A、24B (図 2 参照) が形成される。

- [0139] 図18に示すように、RC-IGBT10の製造方法は、平面視において、外周領域28（図5参照）、複数のダイオード領域24、および境界領域26と重なるライフタイムコントロール領域30をウエハ200内に設ける工程を備える。
- [0140] この工程は、第2ウエハ主面204においてIGBT領域22を覆い、複数のダイオード領域24、境界領域26、および外周領域28を露出するメタルマスク216を形成する工程と、第2ウエハ主面204側からウエハ200の半導体層36にヘリウム（He）を照射する工程と、を含む。
- [0141] 一例では、まず所定パターンを有するメタルマスク216が第2ウエハ主面204上に形成される。メタルマスク216は、第2ウエハ主面204に接している。メタルマスク216は、第2ウエハ主面204のうちダイオード領域24、境界領域26、および外周領域28を露出し、IGBT領域22を覆っている。続いて、第2ウエハ主面204に向けてヘリウムが照射される。これにより、ウエハ200の半導体層36のうちメタルマスク216から露出した領域であるダイオード領域24、境界領域26、および外周領域28の各々には、結晶欠陥138が形成される。一方、ウエハ200のうちメタルマスク216によって覆われた領域であるIGBT領域22には、メタルマスク216によってヘリウムがIGBT領域22の半導体層36に打ち込まれない。このため、IGBT領域22には、結晶欠陥138が形成されていない。つまり、半導体層36のうちダイオード領域24に対応する第2領域R2、境界領域26に対応する第3領域R3、および外周領域28に対応する第4領域R4（図5参照）には、結晶欠陥138が形成される。一方、半導体層36のうちIGBT領域22に対応する第1領域R1には、結晶欠陥138が形成されていない。以上の工程を経て、ライフタイムコントロール領域30が形成される。
- [0142] このように、ライフタイムコントロール領域30をウエハ200内に設ける工程では、アクティブ領域20のY方向の両端に形成された第1端部ダイオード領域24A、24B（図3参照）と、外周領域28における第1端部

ダイオード領域 24 A, 24 B に連続する部分とに跨るようにライフタイムコントロール領域 30 を形成する。

[0143] ここで、メタルマスク 216 の位置は、IGBT 領域 22 を少なくとも覆い、ダイオード領域 24 を露出するように設定される。このため、メタルマスク 216 の位置ずれに起因して、メタルマスク 216 によって境界領域 26 が覆われることは許容される。また、メタルマスク 216 の位置ずれに起因してダイオード領域 24 のうち境界領域 26 寄りの一部がメタルマスク 216 によって覆われることは許容される。また、メタルマスク 216 の位置ずれに起因して IGBT 領域 22 のうち境界領域 26 寄りの一部がメタルマスク 216 から露出することは許容される。

[0144] 図 19 に示すように、RC-IGBT 10 の製造方法は、第 2 ウエハ主面 204 にコレクタ電極 CL を形成する工程を備える。この工程は、ライフタイムコントロール領域 30 をウエハ 200 内に設ける工程（図 18 参照）の後に実施される。

[0145] 一例では、スパッタ法および蒸着法の少なくとも一方によってコレクタ電極 CL が第 2 ウエハ主面 204 上に形成される。その後、例えばダイシングによってウエハ 200 がその厚さ方向に切断されることによって、複数の RC-IGBT 10 が切り出される。以上の工程を経て、RC-IGBT 10 が製造される。

[0146] [作用]

第 1 実施形態の RC-IGBT 10 の作用について説明する。

アクティブ領域 20 において、IGBT 領域 22 がダイオード領域 24 よりも Y 方向において外周領域 28 寄りに形成された場合、Y 方向において最外となる IGBT 領域 22 と、この IGBT 領域 22 と Y 方向に並ぶ外周領域 28 との間には境界領域 26 が形成される。つまり、アクティブ領域 20 の Y 方向の両端のそれぞれには、ライフタイムコントロール領域 30 を IGBT 領域 22 に形成させないために境界領域 26 が形成される。アクティブ領域 20 における境界領域 26 の数が増えると、その分だけ IGBT 領域 2

2 およびダイオード領域 24 の少なくとも一方の面積が減る。このため、IGBT およびダイオードの少なくとも一方の電気的特性の向上を図ることが難しくなる。また、アクティブ領域 20 における境界領域 26 の数が増えると、IGBT およびダイオードの電気的特性を維持した状態で RC-IGBT10 の小型化を図ることが難しい。

[0147] 第1実施形態の RC-IGBT10 によれば、アクティブ領域 20 の Y 方向の両端には、第1端部ダイオード領域 24A, 24B が形成されている。換言すると、アクティブ領域 20 の Y 方向の両端に境界領域 26 が形成されていない。これにより、アクティブ領域 20 における境界領域 26 の数を減らすことができるため、アクティブ領域 20 における IGBT 領域 22 およびダイオード領域 24 の少なくとも一方の面積を大きくとることができる。このため、IGBT およびダイオードの少なくとも一方の電気的特性の向上を図ることができる。また、IGBT およびダイオードの電気的特性を維持した状態で RC-IGBT10 の小型化を図ることができる。

[0148] [効果]

第1実施形態の RC-IGBT10 によれば、以下の効果が得られる。

(1-1) RC-IGBT10 は、半導体基板 12 と、半導体基板 12 に設けられたアクティブ領域 20 と、半導体基板 12 に設けられ、平面視においてアクティブ領域 20 を囲む外周領域 28 と、を備える。アクティブ領域 20 は、IGBT 領域 22 および複数のダイオード領域 24 と、隣り合う IGBT 領域 22 とダイオード領域 24 との間に形成された境界領域 26 と、を含む。RC-IGBT10 は、半導体基板 12 内に設けられ、平面視において外周領域 28、複数のダイオード領域 24、および境界領域 26 と重なるライフタイムコントロール領域 30 を備える。複数のダイオード領域 24 は第1端部ダイオード領域 24A, 24B を含み、第1端部ダイオード領域 24A, 24B は、平面視において Y 方向におけるアクティブ領域 20 の両端に形成されるとともに外周領域 28 と連続する。ライフタイムコントロール領域 30 は、第1端部ダイオード領域 24A, 24B と、外周領域 28 に

おける第1端部ダイオード領域24A, 24Bに連続する部分と、に跨って形成された第1端部領域32A, 32Bを含む。

[0149] この構成によれば、アクティブ領域20のY方向の両端に第1端部ダイオード領域24A, 24Bが形成されることによって、アクティブ領域20のY方向の両端に境界領域26が形成されることを抑制できる。したがって、IGBTおよびダイオードの少なくとも一方の電気的特性の向上を図ることができる。また、IGBTおよびダイオードの電気的特性を維持した状態でRC-IGBT10の小型化を図ることができる。

[0150] (1-2) Y方向における境界領域26の長さは、Y方向におけるIGBT領域22の長さおよびY方向におけるダイオード領域24の長さよりも短い。

この構成によれば、アクティブ領域20の面積に対するIGBT領域22およびダイオード領域24の少なくとも一方の面積の比率を大きくすることができる。したがって、IGBTおよびダイオードの少なくとも一方の電気的特性の向上を図ることができる。

[0151] (1-3) X方向における第1端部ダイオード領域24A, 24Bの長さは、X方向におけるアクティブ領域20の長さと等しい。

この構成によれば、アクティブ領域20のY方向の両端にIGBT領域22が形成されることがなくなるため、アクティブ領域20のY方向の両端に境界領域26が形成されなくなる。したがって、IGBTおよびダイオードの少なくとも一方の電気的特性の向上を図ることができる。また、IGBTおよびダイオードの電気的特性を維持した状態でRC-IGBT10の小型化を図ることができる。

[0152] (1-4) RC-IGBT10の製造方法は、第1ウエハ主面202および第1ウエハ主面202とは反対側の第2ウエハ主面204を有し、アクティブ領域20と、アクティブ領域20を囲む外周領域28とに区画されたウエハ200を用意する工程と、Y方向に並んだIGBT領域22および複数のダイオード領域24と、X方向に隣り合うIGBT領域22とダイオード

領域 24 との間に形成された境界領域 26 と、をアクティブ領域 20 に形成する工程と、Z 方向から視て外周領域 28、複数のダイオード領域 24、および境界領域 26 と重なるライフタイムコントロール領域 30 をウエハ 200 内に設ける工程と、を備える。複数のダイオード領域 24 は第 1 端部ダイオード領域 24 A、24 B を含み、第 1 端部ダイオード領域 24 A、24 B は、Z 方向から視て、X 方向におけるアクティブ領域 20 の両端に形成されるとともに外周領域 28 と連続する。ライフタイムコントロール領域 30 をウエハ 200 内に設ける工程では、第 1 端部ダイオード領域 24 A、24 B と、外周領域 28 における第 1 端部ダイオード領域 24 A、24 B に連続する部分と、に跨るようにライフタイムコントロール領域 30 を形成する。

[0153] この構成によれば、アクティブ領域 20 の Y 方向の両端に第 1 端部ダイオード領域 24 A、24 B が形成されることによって、アクティブ領域 20 の Y 方向の両端に境界領域 26 が形成されることを抑制できる。したがって、IGBT およびダイオードの少なくとも一方の電気的特性の向上を図ることができる。また、IGBT およびダイオードの電気的特性を維持した状態で RC-IGBT10 の小型化を図ることができる。

[0154] <第 2 実施形態>

図 20 および図 21 を参照して、第 2 実施形態の RC-IGBT10 について説明する。第 2 実施形態の RC-IGBT10 は、第 1 実施形態の RC-IGBT10 と比較して、ダイオード領域 24 およびライフタイムコントロール領域 30 の範囲が異なる。以下では、第 1 実施形態の RC-IGBT10 と共通の構成要素には同一符号を付し、その説明を省略する。なお、図 21 のハッチングが付された領域は、ライフタイムコントロール領域 30 を示している。

[0155] 図 20 は、RC-IGBT10 の半導体基板 12 の平面構造の一例を示している。図 21 は図 20 におけるライフタイムコントロール領域 30 を示している。なお、図 21 では、図面を容易に理解するためにエミッタ電極 EM およびゲート電極 GT を二点鎖線で示している。

- [0156] 図20に示すように、アクティブ領域20においては、第1実施形態と同様に、Y方向においてIGBT領域22、ダイオード領域24、および境界領域26が並んでいる。また、第1実施形態と同様に、ダイオード領域24は、Y方向においてアクティブ領域20の両端に位置する第1端部ダイオード領域24A、24Bを含む。
- [0157] 第2実施形態のダイオード領域24は、X方向においてアクティブ領域20の両端に位置する第2端部ダイオード領域24D、24Eをさらに含む。平面視において、第2端部ダイオード領域24D、24Eは、Y方向に延びている。
- [0158] 第2端部ダイオード領域24D、24Eは、第1端部ダイオード領域24A、24Bおよび中央ダイオード領域24Cと連続している。このため、第2実施形態では、アクティブ領域20の外周部は、矩形枠状のダイオード領域24が形成されているといえる。
- [0159] 第2端部ダイオード領域24D、24Eは、X方向から見て、各IGBT領域22と重なる領域を含む。つまり、第2端部ダイオード領域24D、24Eは、X方向において各IGBT領域22と並ぶ領域を含む。アクティブ領域20のうち第2端部ダイオード領域24D、24Eと各IGBT領域22とのX方向の間には、端部境界領域26A、26Bが形成されている。境界領域26は、第2端部ダイオード領域24DとIGBT領域22とのX方向の間に形成された端部境界領域26Aと、第2端部ダイオード領域24EとIGBT領域22とのX方向の間に形成された端部境界領域26Bと、を含むといえる。端部境界領域26A、26Bは、IGBT領域22のY方向の両側に形成された境界領域26と連続している。このため、第2実施形態の境界領域26は、平面視においてIGBT領域22を囲む矩形枠状に形成されている。以上説明したとおり、第2実施形態では、アクティブ領域20は、X方向において、ダイオード領域24、境界領域26、およびIGBT領域22が並ぶ領域を含む。
- [0160] 第2端部ダイオード領域24D、24Eおよび端部境界領域26A、26

Bが各IGBT領域22のX方向の両側に形成されているため、各IGBT領域22のX方向の寸法は、アクティブ領域20のX方向の寸法よりも小さい。つまり、第2実施形態の各IGBT領域22のX方向の寸法は、第1実施形態の各IGBT領域22のX方向の寸法よりも小さい。

[0161] 第2端部ダイオード領域24D、24Eがアクティブ領域20に形成されるため、平面視におけるアクティブ領域20の面積に対するダイオード領域24の面積の比率が高くなる一方、アクティブ領域20の面積に対するIGBT領域22の面積の比率が低くなる。

[0162] 図21に示すように、ライフタイムコントロール領域30は、第2端部ダイオード領域24D、24Eと、外周領域28における第2端部ダイオード領域24D、24Eに連続する部分に跨って形成された第2端部領域32D、32Eを含む。

[0163] 第2端部領域32D、32Eは、平面視においてY方向に沿って延びている。第2端部領域32D、32Eは、第1端部領域32A、32Bおよび中央領域32Cと連続している。第2端部領域32D、32Eは、外周領域28のうち第1端部領域32A、32BのY方向の間の部分、第2端部ダイオード領域24D、24E、および端部境界領域26A、26Bを含む。

[0164] このように、第2端部領域32D、32Eが形成された分、ライフタイムコントロール領域30のうち平面視において第1側面18Aおよび第2側面18Bに隣り合う領域のX方向の寸法が第1実施形態よりも大きくなる。なお、第2実施形態によれば、第1実施形態と同様の効果が得られる。

[0165] <第3実施形態>

図22～図24を参照して、第3実施形態のRC-IGBT10について説明する。第3実施形態のRC-IGBT10は、第1実施形態のRC-IGBT10と比較して、エミッタ電極EMおよびゲート電極GTの構成と、IGBT領域22、ダイオード領域24、およびライフタイムコントロール領域30の範囲とが異なる。以下では、第1実施形態のRC-IGBT10と共通の構成要素には同一符号を付し、その説明を省略する。

[0166] 図22は、RC-IGBT10の平面構造の一例を示している。図23は、RC-IGBT10の半導体基板12の平面構造の一例を示している。図24は図23におけるライフタイムコントロール領域30を示している。なお、図23および図24では、図面を容易に理解するためにエミッタ電極EMおよびゲート電極GTを二点鎖線で示している。

[0167] 図22に示すように、ゲート電極GTは、ゲートパッドGPと、ゲートフィンガーGF1、GF2と、を含む。一例では、ゲートパッドGPおよびゲートフィンガーGF1、GF2は一体に形成されている。

[0168] ゲートフィンガーGF1は、ゲートパッドGPのX方向の両端部のうち第1側面18Aに近い方の端部から第1側面18Aに向けてX方向に沿って延びる第1部分と、第1部分から第3側面18Cに向けてY方向に沿って延びる第2部分と、を含む。

[0169] ゲートフィンガーGF2は、ゲートパッドGPのX方向の両端部のうち第2側面18Bに近い方の端部から第2側面18Bに向けてX方向に沿って延びる第3部分と、第3部分から第3側面18Cに向けてY方向に沿って延びる第4部分と、を含む。

[0170] エミッタ電極EMは、ゲートフィンガーGF1の第2部分を避けるように形成された第1スリットSL1と、ゲートフィンガーGF2の第4部分を避けるように形成された第2スリットSL2と、を含む。

[0171] 図23に示すように、アクティブ領域20は、1つのIGBT領域22、2つのダイオード領域24、および2つの境界領域26を含む。IGBT領域22、ダイオード領域24、および境界領域26は、X方向に配列されている。ここで、第3実施形態では、X方向は「第1方向」に対応している。このため、Y方向は「第2方向」に対応している。

[0172] 第3実施形態では、ダイオード領域24は、第1端部ダイオード領域24A、24Bによって構成されている。2つの境界領域26は、第1端部ダイオード領域24AとIGBT領域22とのX方向の間と、第1端部ダイオード領域24BとIGBT領域22とのX方向の間とに分散して形成されてい

る。

[0173] 二点鎖線で示されるゲートフィンガーGF1の第2部分およびゲートフィンガーGF2の第4部分は、平面視においてIGBT領域22のX方向の両端と重なる位置に配置されている。つまり、ゲートフィンガーGF1の第2部分およびゲートフィンガーGF2の第4部分は、IGBT領域22のうち境界領域26とX方向に隣り合う位置に配置されている。

[0174] 図24に示すように、ライフタイムコントロール領域30は、外周領域28、第1端部ダイオード領域24A、24B、および境界領域26に形成されている。このため、ライフタイムコントロール領域30は、第1端部ダイオード領域24Aと外周領域28における第1端部ダイオード領域24AとX方向に連続する部分とに跨って形成された第1端部領域32Aと、第1端部ダイオード領域24Bと外周領域28における第1端部ダイオード領域24BとX方向に連続する部分とに跨って形成された第1端部領域32Bと、を含む。ゲートフィンガーGF1、GF2は、平面視においてライフタイムコントロール領域30内に形成されているともいえる。

[0175] [効果]

第3実施形態のRC-IGBT10によれば、以下の効果が得られる。

(3-1) ダイオード領域24は、第1端部ダイオード領域24A、24Bによって構成されている。

[0176] この構成によれば、ダイオード領域24とIGBT領域22とが並ぶ箇所が2箇所のみとなるため、境界領域26の数が2つになる。したがって、境界領域26の数を最小とすることができる。また、アクティブ領域20のX方向の両端以外の領域がIGBT領域22となるため、RC-IGBT10におけるIGBTのオン抵抗の低減などの電気的特性の向上を図ることができる。

[0177] <変更例>

上記各実施形態は、以下のように変更して実施することができる。以下の変更例は、技術的に矛盾が生じない限り、互いに組み合わせることができる。

。また、第1～第3実施形態は、技術的に矛盾が生じない限り、互いに組み合わせることができる。

[0178] ・第1および第2実施形態において、ライフタイムコントロール領域30の中央領域32CのY方向の寸法L2は任意に変更可能である。一例では、中央領域32CのY方向の寸法L2は、第1端部領域32A、32BのY方向の寸法LA1、LB1よりも大きくてもよい。この場合、中央ダイオード領域24CのY方向の寸法は、第1端部ダイオード領域24A、24BのY方向の寸法よりも大きくてもよい。

[0179] ・第1および第2実施形態において、中央ダイオード領域24Cを省略してもよい。これにともない、中央ダイオード領域24CのY方向の両隣に形成された境界領域26が省略される。この場合、ライフタイムコントロール領域30から中央領域32Cが省略される。

[0180] ・第2実施形態において、ライフタイムコントロール領域30の第2端部領域32D、32Eの範囲は任意に変更可能である。一例では、第2端部領域32D、32EのX方向の寸法は、第1端部領域32A、32BのY方向の寸法よりも小さくてもよい。また、第2端部領域32D、32EのX方向の寸法は、第1端部領域32A、32BのY方向の寸法よりも大きくてもよい。

[0181] ・第3実施形態において、ダイオード領域24の配置態様は任意に変更可能である。一例では、ダイオード領域24は、第1実施形態と同様に、中央ダイオード領域24Cを含んでいてもよい。

[0182] ・第3実施形態において、ゲート電極GTの形状は任意に変更可能である。一例では、ゲートフィンガーGF1、GF2の個数は3つ以上であってもよい。また、ゲート電極GTからゲートフィンガーGF1、GF2の少なくとも1つを省略してもよい。

[0183] ・第3実施形態において、ゲートフィンガーGF1の第2部分およびゲートフィンガーGF2の第4部分の配置位置は任意に変更可能である。一例では、ゲートフィンガーGF1の第2部分およびゲートフィンガーGF2の第

4 部分は、平面視において境界領域 2 6 と重なる位置に配置されていてもよい。

[0184] ・各実施形態において、I G B T 領域 2 2 における I G B T 構造は任意に変更可能である。一例では、I G B T 構造において、第 2 トレンチ電極構造 5 2 を第 1 トレンチ電極構造 4 4 に変更してもよい。また一例では、I G B T 構造において、ゲート電極構造は、トレンチ電極構造に限られず、任意に変更可能である。

[0185] ・各実施形態において、ダイオード領域 2 4 におけるダイオード構造は任意に変更可能である。ダイオード構造におけるアノード電極構造は、第 3 トレンチ電極構造 7 2 に限られず、任意に変更可能である。

[0186] ・各実施形態の境界領域 2 6 において、第 4 トレンチ電極構造 8 4 を省略してもよい。

・各実施形態において、I G B T 領域 2 2、ダイオード領域 2 4、および境界領域 2 6 の各々の個数は任意に変更可能である。第 1 および第 3 実施形態では、アクティブ領域 2 0 は、第 1 端部ダイオード領域 2 4 A、2 4 B を含んでいればよい。第 2 実施形態では、アクティブ領域 2 0 は、第 1 端部ダイオード領域 2 4 A、2 4 B および第 2 端部ダイオード領域 2 4 D、2 4 E を含んでいればよい。

[0187] ・各実施形態において、I G B T 領域 2 2、ダイオード領域 2 4、および境界領域 2 6 の各々の幅寸法は任意に変更可能である。一例では、境界領域 2 6 の幅寸法は、ダイオード領域 2 4 の幅寸法以上であってもよい。また一例では、境界領域 2 6 の幅寸法は、I G B T 領域 2 2 の幅寸法以上であってもよい。

[0188] ・各実施形態において、ライフタイムコントロール領域 3 0 は、境界領域 2 6 を含んでいなくてもよい。つまり、ライフタイムコントロール領域 3 0 は、ダイオード領域 2 4 および外周領域 2 8 を含むように構成されていてもよい。また、ライフタイムコントロール領域 3 0 は、外周領域 2 8 のうちダイオード領域 2 4 から離隔した領域を含んでいなくてもよい。

- [0189] ・各実施形態において、図25に示すように、アクティブ領域20は、平面視においてゲート電極GTを避けるように形成されていてもよい。この場合、第1端部ダイオード領域24Bは、X方向において互いに離隔して2つ形成されている。2つの第1端部ダイオード領域24Bは、平面視においてゲート電極GTのX方向の両側に分散して形成されているともいえる。なお、図25に示すアクティブ領域20において、IGBT領域22、ダイオード領域24、および境界領域26の配置態様は任意に変更可能である。一例では、図25に示すアクティブ領域20において、第2実施形態または第3実施形態のIGBT領域22、ダイオード領域24、および境界領域26の配置態様に変更してもよい。
- [0190] ・各実施形態において、ダイオード領域24におけるエミッタ電極EMとアノード領域70との電氣的接続構造は任意に変更可能である。また、境界領域26におけるエミッタ電極EMと境界ウェル領域92との電氣的接続構造は任意に変更可能である。
- [0191] 一例では、図26に示すように、ダイオード領域24において第2プラグ電極110、層間絶縁膜100、および主面絶縁膜98が省略される。これにより、エミッタ電極EMは、ダイオード領域24において第1主面36Aに接するように形成されている。エミッタ電極EMは、アノード領域70および第3トレンチ電極構造72の第3埋込電極78と電氣的に接続されている。
- [0192] また一例では、境界領域26において第3プラグ電極112、層間絶縁膜100、および主面絶縁膜98（ともに図4参照）が省略される。これにより、エミッタ電極EMは、境界領域26において第1主面36Aに接するように形成されている。エミッタ電極EMは、境界ウェル領域92および第4トレンチ電極構造84の第4埋込電極90と電氣的に接続されている。
- [0193] ・各実施形態において、半導体層36、バッファ領域38、コレクタ領域40、ベース領域42、エミッタ領域60、CS領域62、および境界ウェル領域92の各々の導電型が反転された構造が採用されてもよい。つまり、

p型の領域がn型の領域とされ、n型の領域がp型の領域とされてもよい。

[0194] 本開示における記述「AおよびBの少なくとも1つ」は、「Aのみ、または、Bのみ、またはAとBの両方」を意味するものとして理解されたい。

本明細書に記載の様々な例のうち1つまたは複数、技術的に矛盾しない範囲で組み合わせることができる。

[0195] 本開示で使用される「～上に」という用語は、文脈によって明らかにそうでないことが示されない限り、「～上に」と「～の上方に」の意味を含む。したがって、例えば「第1要素が第2要素上に実装される」という表現は、或る実施形態では第1要素が第2要素に接触して第2要素上に直接配置され得るが、他の実施形態では第1要素が第2要素に接触することなく第2要素の上方に配置され得ることが意図される。すなわち、「～上に」という用語は、第1要素と第2要素との間に他の要素が形成される構造を排除しない。

[0196] 本開示で使用されるZ軸方向は必ずしも鉛直方向である必要はなく、鉛直方向に完全に一致している必要もない。したがって、本開示による種々の構造は、本明細書で説明されるZ方向の「上」および「下」が鉛直方向の「上」および「下」であることに限定されない。例えばX方向が鉛直方向であってもよく、またはY方向が鉛直方向であってもよい。

[0197] <付記>

上記各実施形態および各変更例から把握できる技術的思想を以下に記載する。なお、各付記に記載された構成要素に対応する実施形態の構成要素の符号を括弧書きで示す。符号は、理解の補助のために例として示すものであり、各付記に記載された構成要素は、符号で示される構成要素に限定されるべきではない。

[0198] [付記1]

半導体基板(12)と、

前記半導体基板(12)に設けられたアクティブ領域(20)と、

前記半導体基板(12)に設けられ、前記半導体基板(12)の厚さ方向(Z方向)から見て前記アクティブ領域(20)を囲む外周領域(28)と

、
を備え、
前記アクティブ領域（２０）は、
第１方向（Ｙ方向）に並んだＩＧＢＴ領域（２２）および複数のダイオード領域（２４）と、
前記第１方向（Ｙ方向）に隣り合う前記ＩＧＢＴ領域（２２）と前記複数のダイオード領域（２４）の１つであるダイオード領域（２４）との間に形成された境界領域（２６）と、
を含み、
前記半導体基板（１２）内に設けられ、前記厚さ方向（Ｚ方向）から見て前記外周領域（２８）、前記複数のダイオード領域（２４）、および前記境界領域（２６）と重なるライフタイムコントロール領域（３０）を備え、
前記複数のダイオード領域（２４）は第１端部ダイオード領域（２４Ａ，２４Ｂ）を含み、前記第１端部ダイオード領域（２４Ａ，２４Ｂ）は、前記厚さ方向（Ｚ方向）から見て、前記第１方向（Ｙ方向）における前記アクティブ領域（２０）の両端に形成されるとともに前記外周領域（２８）と連続し、
前記ライフタイムコントロール領域（３０）は、前記第１端部ダイオード領域（２４Ａ，２４Ｂ）と、前記外周領域（２８）における当該第１端部ダイオード領域（２４Ａ，２４Ｂ）に連続する部分と、に跨って形成された第１端部領域（３２Ａ，３２Ｂ）を含む
ＲＣ－ＩＧＢＴ（１０）。

[0199] [付記２]

前記ライフタイムコントロール領域（３０）は、前記第１方向（Ｙ方向）において前記第１端部領域（３２Ａ，３２Ｂ）よりも前記アクティブ領域（２０）の中央寄りに形成された中央領域（３２Ｃ）を含み、
前記第１端部領域（３２Ａ，３２Ｂ）の前記第１方向（Ｙ方向）の寸法（ＬＡ１，ＬＢ１）は、前記中央領域（３２Ｃ）の前記第１方向（Ｙ方向）の

寸法（L 2）よりも大きい

付記 1 に記載の R C - I G B T。

[0200] [付記 3]

前記ダイオード領域（2 4）は、前記第 1 端部ダイオード領域（2 4 A，2 4 B）からなる

付記 1 または 2 に記載の R C - I G B T。

[0201] [付記 4]

前記厚さ方向（Z 方向）から視て前記第 1 方向（Y 方向）と直交する方向を第 2 方向（X 方向）として、

前記第 2 方向（X 方向）において、前記ダイオード領域（2 4）は、前記アクティブ領域（2 0）の両端に形成された第 2 端部ダイオード領域（2 4 D，2 4 E）を含み、

前記ライフタイムコントロール領域（3 0）は、前記第 2 端部ダイオード領域（2 4 D，2 4 E）と、前記外周領域（2 8）における当該第 2 端部ダイオード領域（2 4 D，2 4 E）に連続する部分とに跨って形成された第 2 端部領域（3 2 D，3 2 E）を含む

付記 1 または 2 に記載の R C - I G B T。

[0202] [付記 5]

前記ライフタイムコントロール領域（3 0）は、前記第 1 方向（Y 方向）において前記第 1 端部領域（3 2 A，3 2 B）よりも前記アクティブ領域（2 0）の中央寄りに形成された中央領域（3 2 C）を含み、

前記第 2 端部領域（3 2 D，3 2 E）は、前記第 1 端部領域（3 2 A，3 2 B）および前記中央領域（3 2 C）の双方と連続している

付記 4 に記載の R C - I G B T。

[0203] [付記 6]

前記厚さ方向（Z 方向）から視て前記第 1 方向（Y 方向）と直交する方向を第 2 方向（X 方向）として、

前記第 1 端部ダイオード領域（2 4 A，2 4 B）は、前記第 2 方向（X 方

向)に沿って延びている

付記 1 ～ 5 のいずれか 1 つに記載の R C - I G B T。

[0204] [付記 7]

前記第 1 方向 (Y 方向) における前記境界領域 (26) の長さは、前記第 1 方向 (Y 方向) における前記 I G B T 領域 (22) の長さおよび前記第 1 方向 (Y 方向) における前記ダイオード領域 (24) の長さの双方よりも短い

付記 1 ～ 6 のいずれか 1 つに記載の R C - I G B T。

[0205] [付記 8]

前記半導体基板 (20) 上に設けられたゲート電極 (G T) と、
前記ゲート電極 (G T) と電氣的に接続されたゲートフィンガー (G F 1, G F 2) と、
を備え、

前記厚さ方向 (Z 方向) から視て、前記ゲートフィンガー (G F 1, G F 2) は、前記第 1 端部ダイオード領域 (24 A, 24 B) に前記境界領域 (26) を介して隣り合う前記 I G B T 領域 (22) に重なる位置に配置されている

付記 1 ～ 7 のいずれか 1 つに記載の R C - I G B T。

[0206] [付記 9]

前記ライフタイムコントロール領域 (30) は、前記半導体基板 (12) の内部に結晶欠陥 (138) が形成された領域である

付記 1 ～ 8 のいずれか 1 つに記載の R C - I G B T。

[0207] [付記 10]

前記半導体基板 (12) は、第 1 主面 (36 A)、および前記第 1 主面 (36 A) とは反対側の第 2 主面 (36 B) を含む第 1 導電型 (n 型) の半導体層 (36) を含み、

前記 I G B T 領域 (22) は、前記第 1 主面 (36 A) に形成された第 2 導電型 (p 型) のベース領域 (42)、前記ベース領域 (42) に形成され

た第1導電型（n型）のエミッタ領域（60）、およびゲート絶縁層（48）を介して前記ベース領域（42）および前記エミッタ領域（60）に対向するゲート電極（GT）を含むIGBT構造、ならびに前記第2主面（36B）に形成された第2導電型（p型）のコレクタ領域（40）を含み、

前記ダイオード領域（24）は、前記第1主面（36A）に形成された第2導電型（p型）のアノード領域（70）、および前記第2主面（36B）に形成された第1導電型（n型）のカソード領域（68）を含み、

前記境界領域（26）は、前記厚さ方向（Z方向）から視て前記コレクタ領域（40）と重なる領域かつ前記カソード領域（68）とは重ならない領域に形成された境界ウェル領域（92）を含み、

前記半導体層（36）は、前記IGBT領域（22）に対応する第1領域（R1）と、前記ダイオード領域（24）に対応する第2領域（R2）と、前記境界領域（26）に対応する第3領域（R3）と、前記外周領域（28）に対応する第4領域（R4）と、を含み、

前記結晶欠陥（138）は、前記第2領域（R2）、前記第3領域（R3）、および前記第4領域（R4）に存在している

付記9に記載のRC-IGBT。

[0208] [付記11]

第1ウエハ主面（202）および前記第1ウエハ主面（202）とは反対側の第2ウエハ主面（204）を有し、アクティブ領域（20）と、前記アクティブ領域（20）を囲む外周領域（28）とに区画されたウエハ（200）を用意する工程と、

第1方向（Y方向）に並んだIGBT領域（22）および複数のダイオード領域（24）と、前記第1方向に（Y方向）隣り合う前記IGBT領域（22）と前記複数のダイオード領域の1つであるダイオード領域（24）との間に形成された境界領域（26）と、を前記アクティブ領域（20）に形成する工程と、

前記ウエハ（200）の厚さ方向（Z方向）から視て前記外周領域（28

）、前記複数のダイオード領域（２４）、および前記境界領域（２６）と重なるライフタイムコントロール領域（３０）を前記ウエハ（２００）内に設ける工程と、

を備え、

前記複数のダイオード領域（２４）は第１端部ダイオード領域（２４Ａ，２４Ｂ）を含み、前記第１端部ダイオード領域（２４Ａ，２４Ｂ）は、前記厚さ方向（Ｚ方向）から視て、前記第１方向（Ｙ方向）における前記アクティブ領域（２０）の両端に形成されるとともに前記外周領域（２８）と連続し、

前記ライフタイムコントロール領域（３０）を前記ウエハ（２００）内に設ける工程では、前記第１端部ダイオード領域（２４Ａ，２４Ｂ）と、前記外周領域（２８）における当該第１端部ダイオード領域（２４Ａ，２４Ｂ）に連続する部分と、に跨るように前記ライフタイムコントロール領域（３０）を形成する

ＲＣ－ＩＧＢＴ（１０）の製造方法。

[0209] [付記１２]

前記ライフタイムコントロール領域（３０）を前記ウエハ（２００）内に設ける工程は、

前記第２ウエハ主面（２０４）において前記ＩＧＢＴ領域（２２）を覆い、前記複数のダイオード領域（２４）、前記境界領域（２６）、および前記外周領域（２８）を露出するメタルマスク（２１６）を形成する工程と、

前記第２ウエハ主面（２０４）側から前記ウエハ（２００）の半導体層（３６）にヘリウムを照射する工程と、

を含む

付記１１に記載のＲＣ－ＩＧＢＴの製造方法。

[0210] [付記１３]

前記第２ウエハ主面（２０４）にコレクタ電極（ＣＬ）を形成する工程をさらに備え、

前記第2ウエハ主面（204）に前記コレクタ電極（CL）を形成する工程は、前記ライフタイムコントロール領域（30）を前記ウエハ（200）内に設ける工程の後に実施される

付記11または12に記載のRC-IGBTの製造方法。

[0211] 以上の説明は単に例示である。本開示の技術を説明する目的のために列挙された構成要素および方法（製造プロセス）以外に、より多くの考えられる組み合わせおよび置換が可能であることを当業者は認識し得る。本開示は、特許請求の範囲を含む本開示の範囲内に含まれるすべての代替、変形、および変更を包含することが意図される。

符号の説明

[0212] 10…RC-IGBT
12…半導体基板
14…第1主面
16…第2主面
18A～18D…第1～第4側面
20…アクティブ領域
22…IGBT領域
24…ダイオード領域
24A, 24B…第1端部ダイオード領域
24C…中央ダイオード領域
24D, 24E…第2端部ダイオード領域
26…境界領域
26A, 26B…端部境界領域
28…外周領域
30…ライフタイムコントロール領域
32A, 32B…第1端部領域
32C…中央領域
32D, 32E…第2端部領域

3 6 …半導体層
3 6 A …第 1 主面
3 6 B …第 2 主面
3 8 …バッファ領域
4 0 …コレクタ領域
4 2 …ベース領域
4 4 …第 1 トレンチ電極構造
4 6 …第 1 トレンチ
4 8 …第 1 絶縁膜
5 0 …第 1 埋込電極
5 2 …第 2 トレンチ電極構造
5 4 …第 2 トレンチ
5 6 …第 2 絶縁膜
5 8 …第 2 埋込電極
6 0 …エミッタ領域
6 2 …C S 領域
6 4 …コンタクト孔
6 6 …コンタクト領域
6 8 …カソード領域
7 0 …アノード領域
7 2 …第 3 トレンチ電極構造
7 4 …第 3 トレンチ
7 6 …第 3 絶縁膜
7 8 …第 3 埋込電極
8 0 …コンタクト孔
8 2 …コンタクト領域
8 4 …第 4 トレンチ電極構造
8 6 …第 4 トレンチ

88…第4絶縁膜
90…第4埋込電極
92…境界ウェル領域
94…コンタクト孔
96…コンタクト領域
98…主面絶縁膜
100…層間絶縁膜
102…第1開口
104…第2開口
106…第3開口
108…第1プラグ電極
110…第2プラグ電極
112…第3プラグ電極
120…フィールド領域
122…チャネルストップ領域
124…外周絶縁膜
126…フィールド開口
128…フィールド接続電極
130…フィールド電極
132…引き出し部
134…チャネルストップ開口
136…チャネルストップ電極
138…結晶欠陥
200…ウエハ
202…第1ウエハ主面
204…第2ウエハ主面
206…ベース絶縁膜
208…ベース電極膜

2 1 0 …レジストマスク

2 1 2 …プラグ電極膜

2 1 4 …主面電極膜

2 1 6 …メタルマスク

E M …エミッタ電極

S L 1 …第 1 スリット

S L 2 …第 2 スリット

G T …ゲート電極

G P …ゲートパッド

G F 1 , G F 2 …ゲートフィンガー

C L …コレクタ電極

R 1 ～ R 4 …第 1 ～第 4 領域

L A 1 , L B 1 …第 1 端部領域の Y 方向の寸法

L 2 …中央領域の Y 方向の寸法

請求の範囲

[請求項1]

半導体基板と、
前記半導体基板に設けられたアクティブ領域と、
前記半導体基板に設けられ、前記半導体基板の厚さ方向から視て前記アクティブ領域を囲む外周領域と、
を備え、
前記アクティブ領域は、
第1方向に並んだIGBT領域および複数のダイオード領域と、
前記第1方向に隣り合う前記IGBT領域と前記複数のダイオード領域の1つであるダイオード領域との間に形成された境界領域と、
を含み、
前記半導体基板内に設けられ、前記厚さ方向から視て前記外周領域、前記複数のダイオード領域、および前記境界領域と重なるライフタイムコントロール領域を備え、
前記複数のダイオード領域は第1端部ダイオード領域を含み、前記第1端部ダイオード領域は、前記厚さ方向から視て、前記第1方向における前記アクティブ領域の両端に形成されるとともに前記外周領域と連続し、
前記ライフタイムコントロール領域は、前記第1端部ダイオード領域と、前記外周領域における当該第1端部ダイオード領域に連続する部分と、に跨って形成された第1端部領域を含む
RC-IGBT。

[請求項2]

前記ライフタイムコントロール領域は、前記第1方向において前記第1端部領域よりも前記アクティブ領域の中央寄りに形成された中央領域を含み、
前記第1端部領域の前記第1方向の寸法は、前記中央領域の前記第1方向の寸法よりも大きい
請求項1に記載のRC-IGBT。

[請求項3] 前記ダイオード領域は、前記第1端部ダイオード領域からなる請求項1または2に記載のRC-IGBT。

[請求項4] 前記厚さ方向から視て前記第1方向と直交する方向を第2方向として、

前記第2方向において、前記ダイオード領域は、前記アクティブ領域の両端に形成された第2端部ダイオード領域を含み、

前記ライフタイムコントロール領域は、前記第2端部ダイオード領域と、前記外周領域における当該第2端部ダイオード領域に連続する部分とに跨って形成された第2端部領域を含む

請求項1または2に記載のRC-IGBT。

[請求項5] 前記ライフタイムコントロール領域は、前記第1方向において前記第1端部領域よりも前記アクティブ領域の中央寄りに形成された中央領域を含み、

前記第2端部領域は、前記第1端部領域および前記中央領域の双方と連続している

請求項4に記載のRC-IGBT。

[請求項6] 前記厚さ方向から視て前記第1方向と直交する方向を第2方向として、

前記第1端部ダイオード領域は、前記第2方向に沿って延びている請求項1～5のいずれか一項に記載のRC-IGBT。

[請求項7] 前記第1方向における前記境界領域の長さは、前記第1方向における前記IGBT領域の長さおよび前記第1方向における前記ダイオード領域の長さの双方よりも短い

請求項1～6のいずれか一項に記載のRC-IGBT。

[請求項8] 前記半導体基板上に設けられたゲート電極と、
前記ゲート電極と電氣的に接続されたゲートフィンガーと、
を備え、
前記厚さ方向から視て、前記ゲートフィンガーは、前記第1端部ダ

イオード領域に前記境界領域を介して隣り合う前記 I G B T 領域に重なる位置に配置されている

請求項 1 ～ 7 のいずれか一項に記載の R C - I G B T。

[請求項9] 前記ライフタイムコントロール領域は、前記半導体基板の内部に結晶欠陥が形成された領域である

請求項 1 ～ 8 のいずれか一項に記載の R C - I G B T。

[請求項10] 前記半導体基板は、第 1 主面、および前記第 1 主面とは反対側の第 2 主面を含む第 1 導電型の半導体層を含み、

前記 I G B T 領域は、前記第 1 主面に形成された第 2 導電型のベース領域、前記ベース領域に形成された第 1 導電型のエミッタ領域、およびゲート絶縁層を介して前記ベース領域および前記エミッタ領域に対向するゲート電極を含む I G B T 構造、ならびに前記第 2 主面に形成された第 2 導電型のコレクタ領域を含み、

前記ダイオード領域は、前記第 1 主面に形成された第 2 導電型のアノード領域、および前記第 2 主面に形成された第 1 導電型のカソード領域を含み、

前記境界領域は、前記厚さ方向から視て前記コレクタ領域と重なる領域かつ前記カソード領域とは重ならない領域に形成された境界ウェル領域を含み、

前記半導体層は、前記 I G B T 領域に対応する第 1 領域と、前記ダイオード領域に対応する第 2 領域と、前記境界領域に対応する第 3 領域と、前記外周領域に対応する第 4 領域と、を含み、

前記結晶欠陥は、前記第 2 領域、前記第 3 領域、および前記第 4 領域に存在している

請求項 9 に記載の R C - I G B T。

[請求項11] 第 1 ウエハ主面および前記第 1 ウエハ主面とは反対側の第 2 ウエハ主面を有し、アクティブ領域と、前記アクティブ領域を囲む外周領域とに区画されたウエハを用意する工程と、

第1方向に並んだIGBT領域および複数のダイオード領域と、前記第1方向に隣り合う前記IGBT領域と前記複数のダイオード領域の1つであるダイオード領域との間に形成された境界領域と、を前記アクティブ領域に形成する工程と、

前記ウエハの厚さ方向から視て前記外周領域、前記複数のダイオード領域、および前記境界領域と重なるライフタイムコントロール領域を前記ウエハ内に設ける工程と、

を備え、

前記複数のダイオード領域は第1端部ダイオード領域を含み、前記第1端部ダイオード領域は、前記厚さ方向から視て、前記第1方向における前記アクティブ領域の両端に形成されるとともに前記外周領域と連続し、

前記ライフタイムコントロール領域を前記ウエハ内に設ける工程では、前記第1端部ダイオード領域と、前記外周領域における当該第1端部ダイオード領域に連続する部分と、に跨るように前記ライフタイムコントロール領域を形成する

RC-IGBTの製造方法。

[請求項12] 前記ライフタイムコントロール領域を前記ウエハ内に設ける工程は、

前記第2ウエハ主面において前記IGBT領域を覆い、前記複数のダイオード領域、前記境界領域、および前記外周領域を露出するメタルマスクを形成する工程と、

前記第2ウエハ主面側から前記ウエハの半導体層にヘリウムを照射する工程と、

を含む

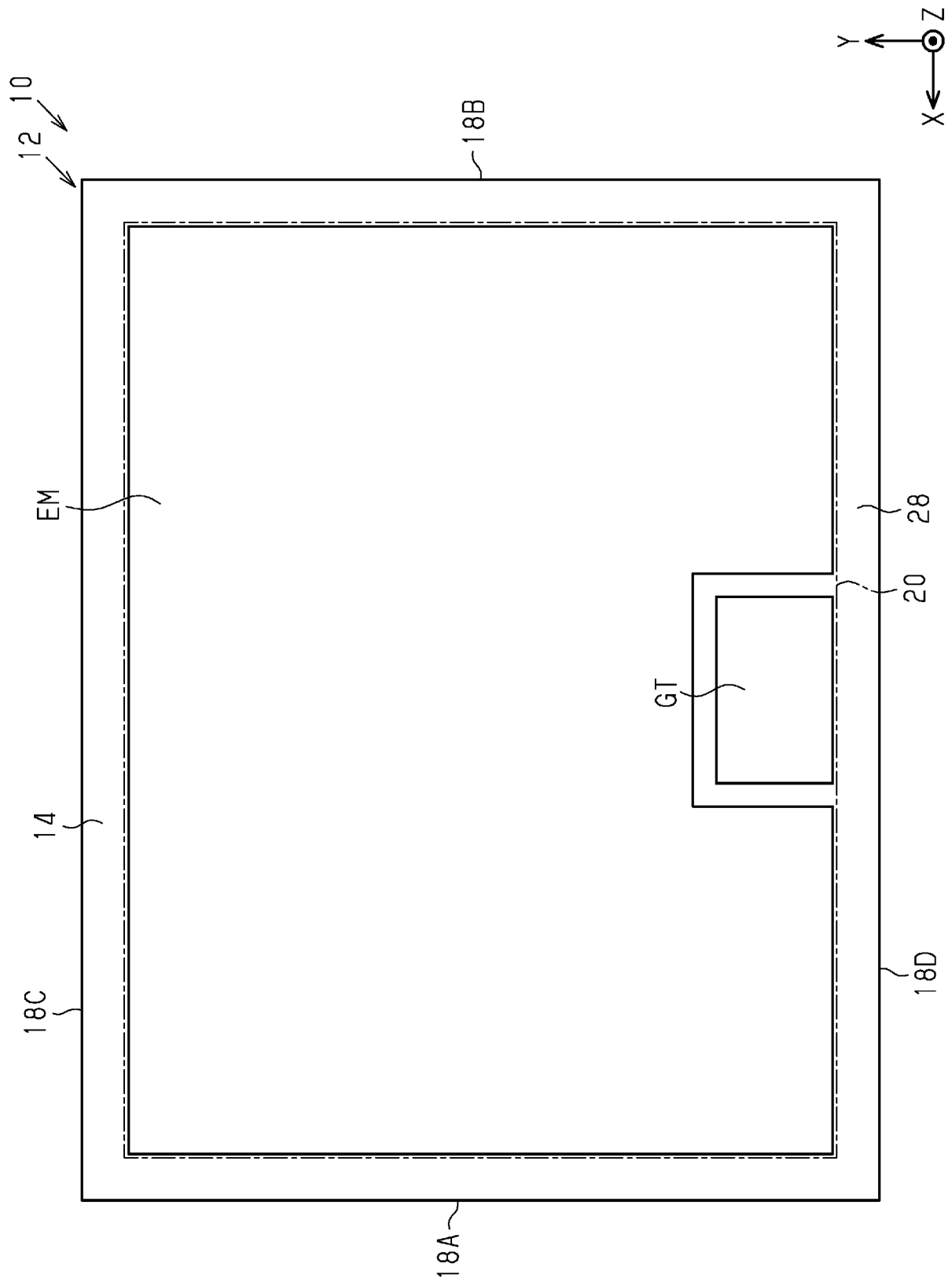
請求項11に記載のRC-IGBTの製造方法。

[請求項13] 前記第2ウエハ主面にコレクタ電極を形成する工程をさらに備え、前記第2ウエハ主面に前記コレクタ電極を形成する工程は、前記ラ

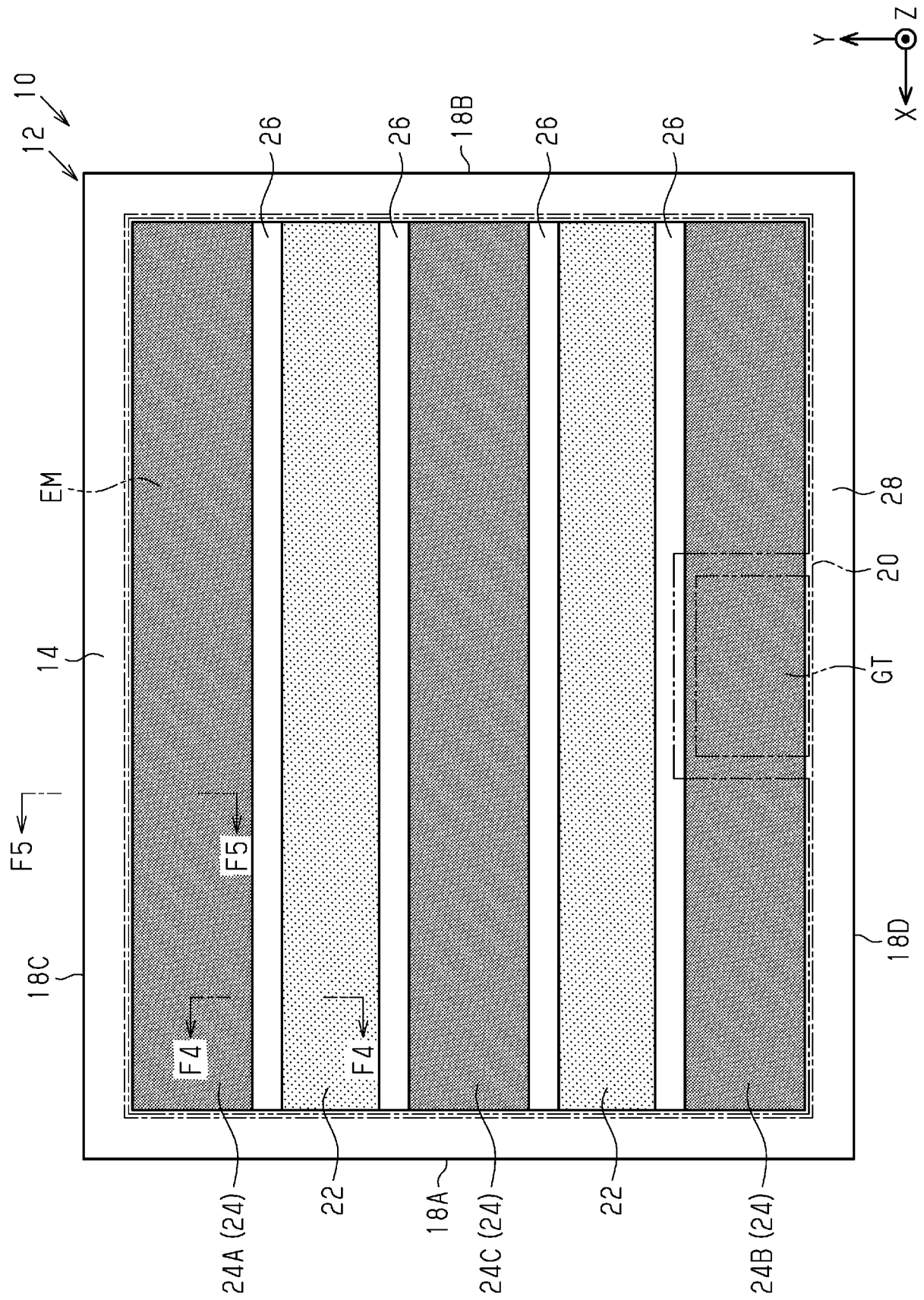
イフタイムコントロール領域を前記ウエハ内に設ける工程の後に実施される

請求項 1 1 または 1 2 に記載の R C - I G B T の製造方法。

[図1]

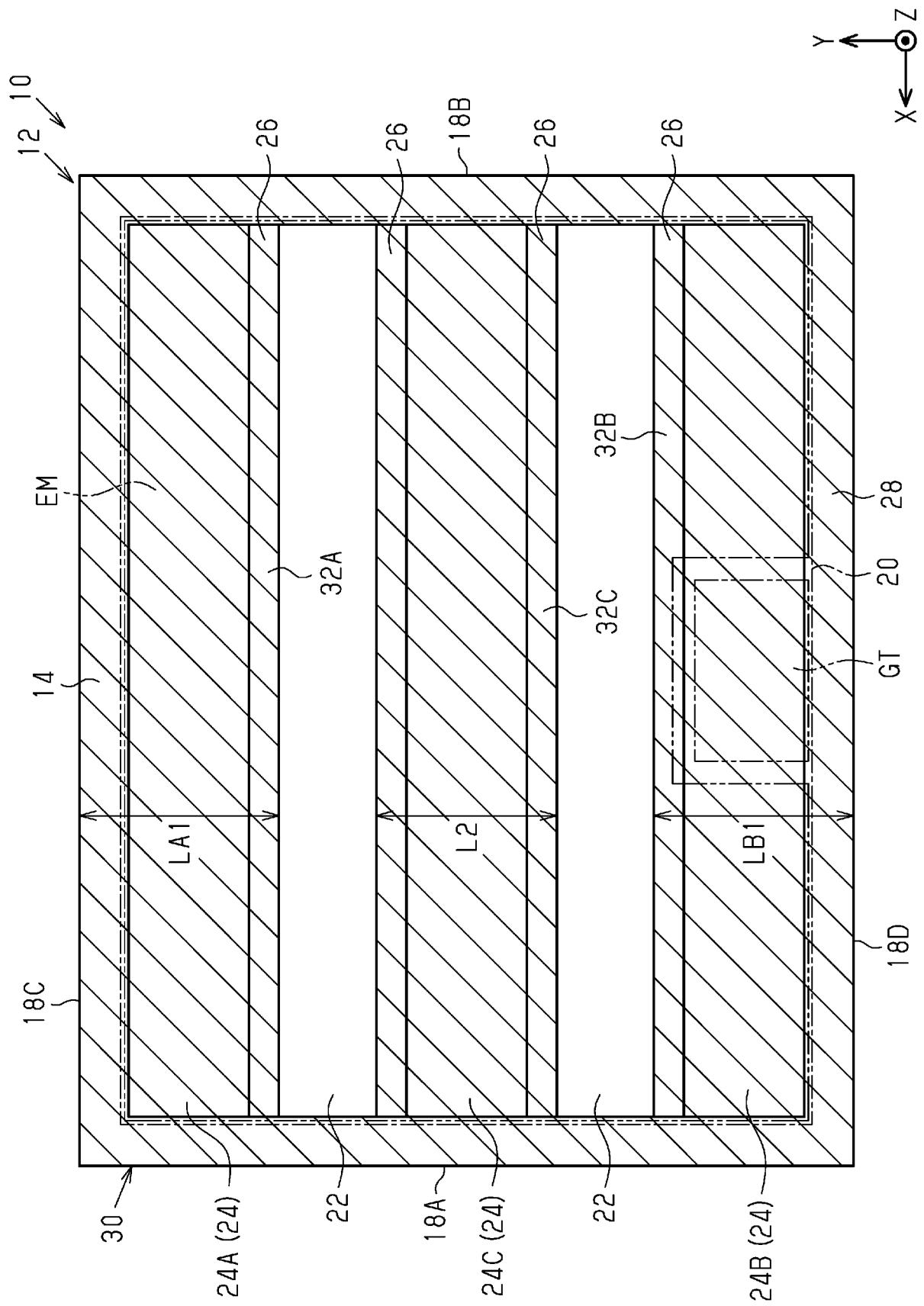


[図2]



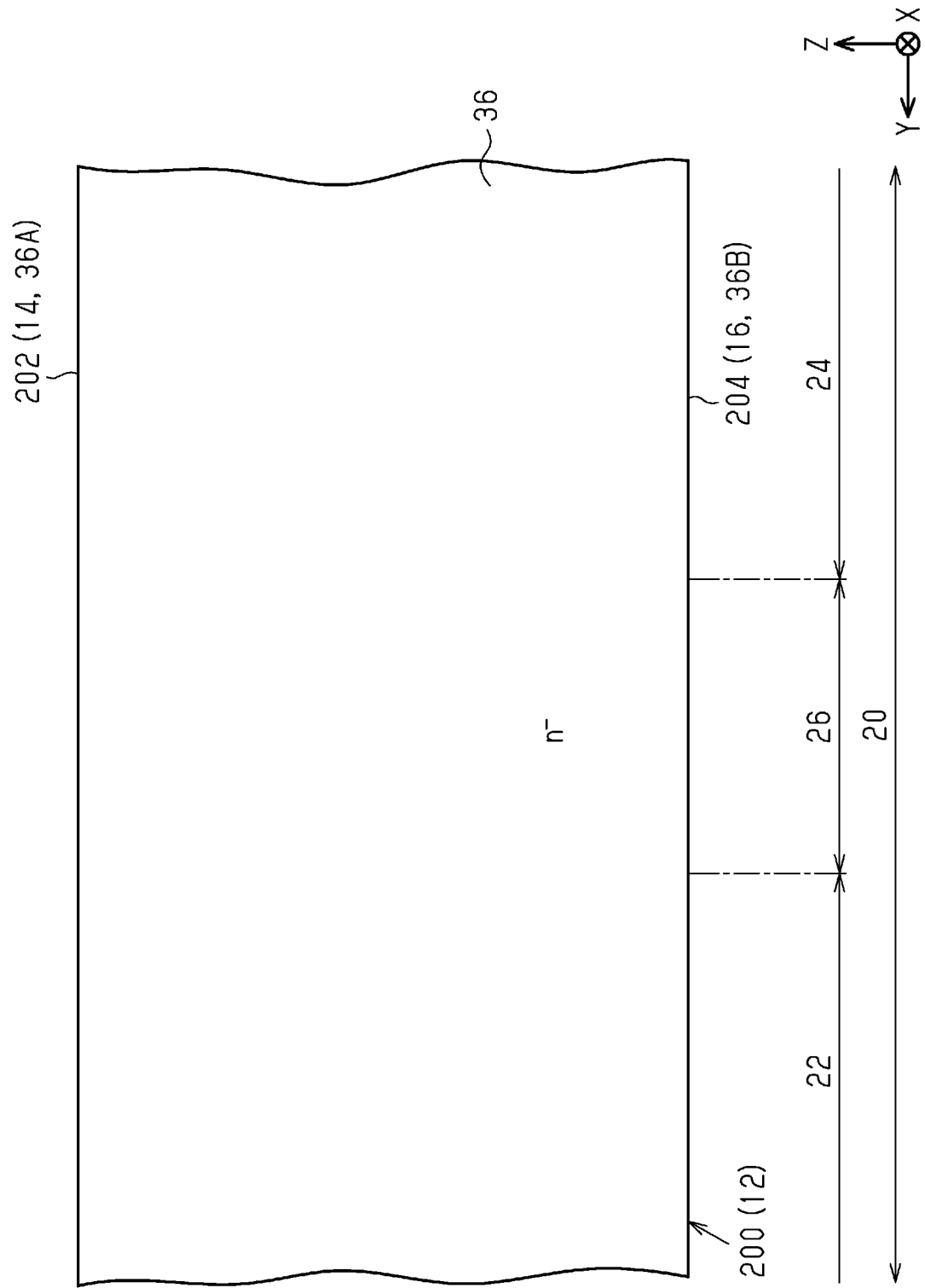
[図2]

【図3】



[図6]

図6



[図8]

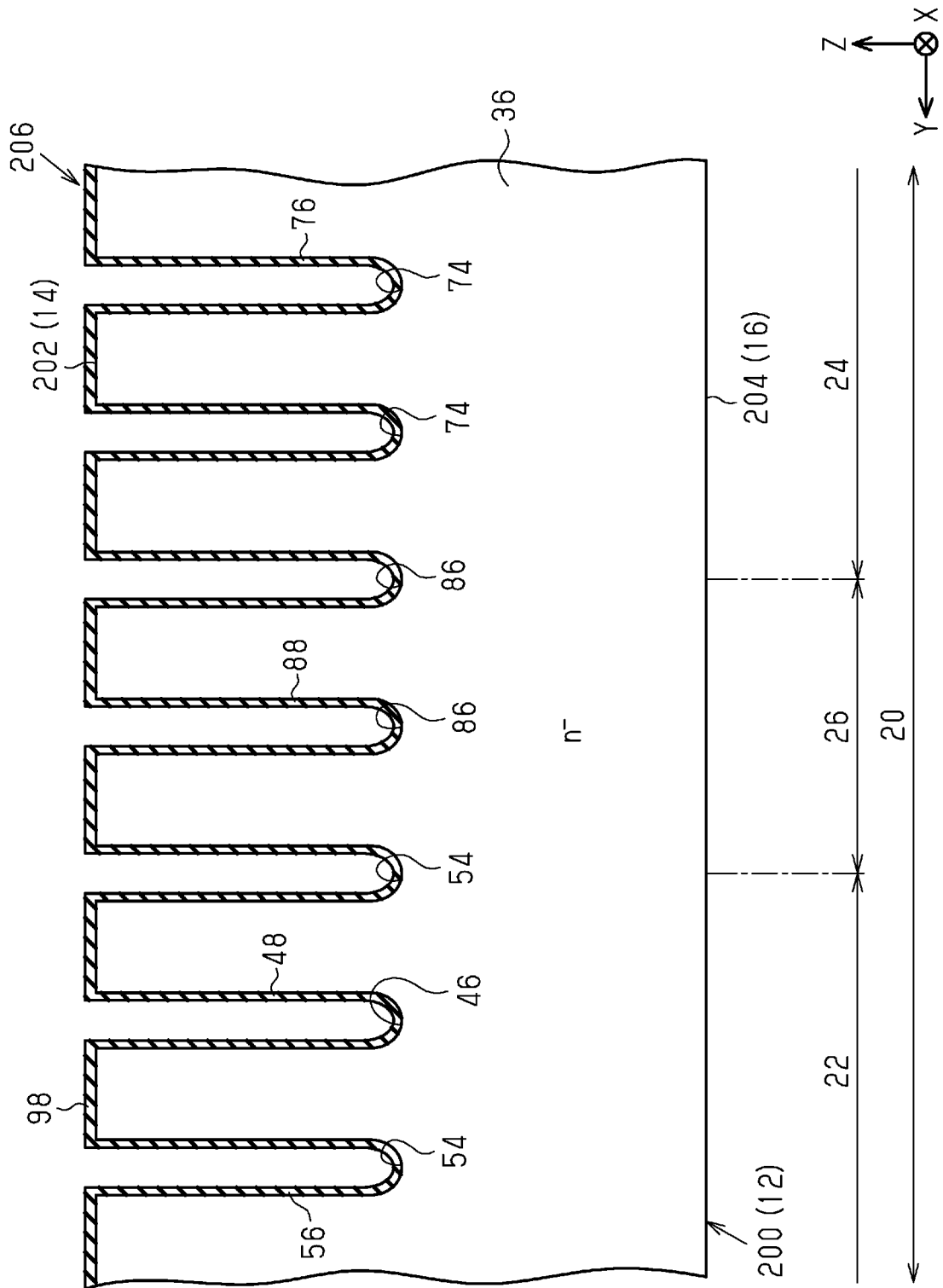
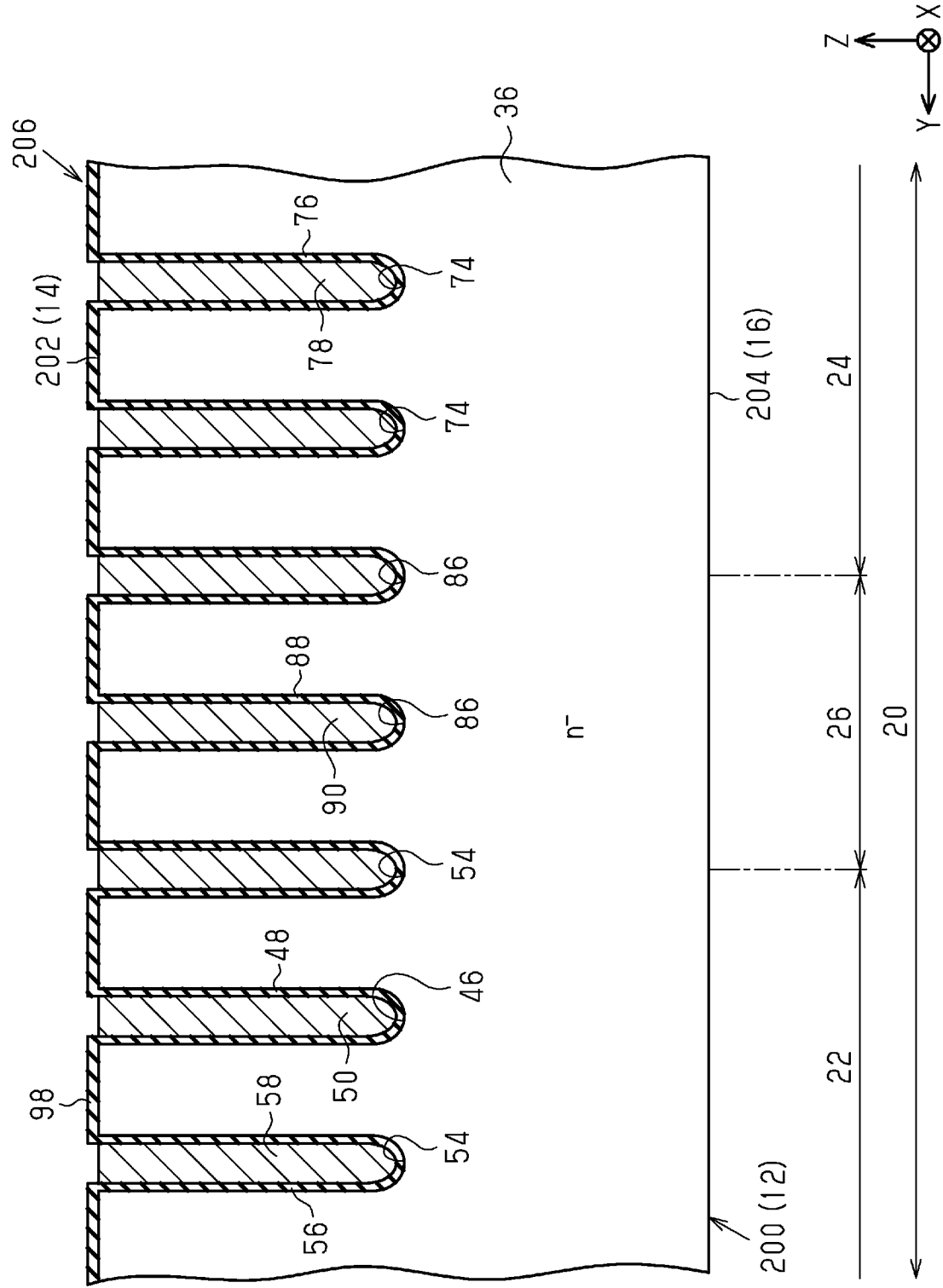


図8

[図10]

図10



[図13]

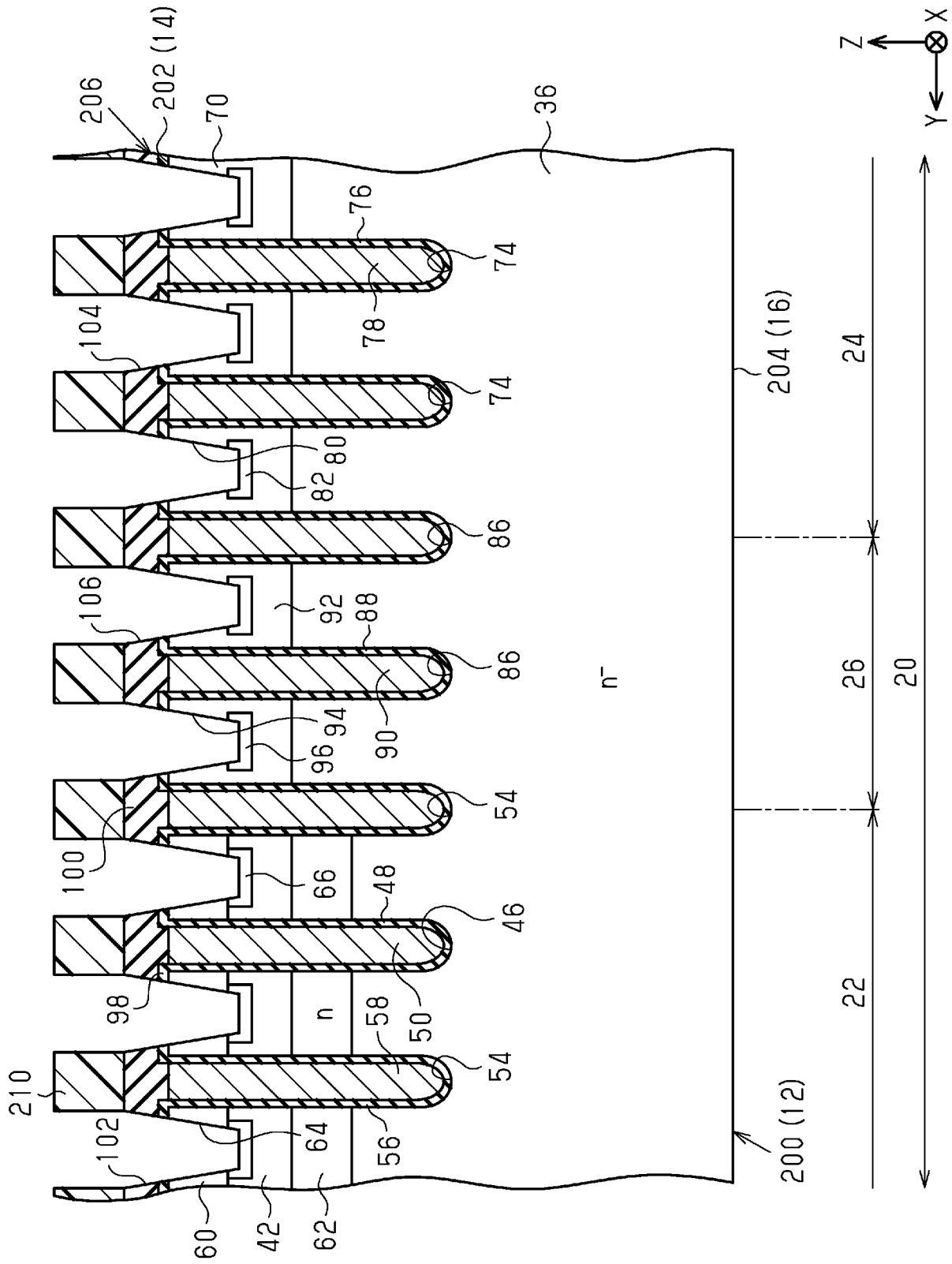
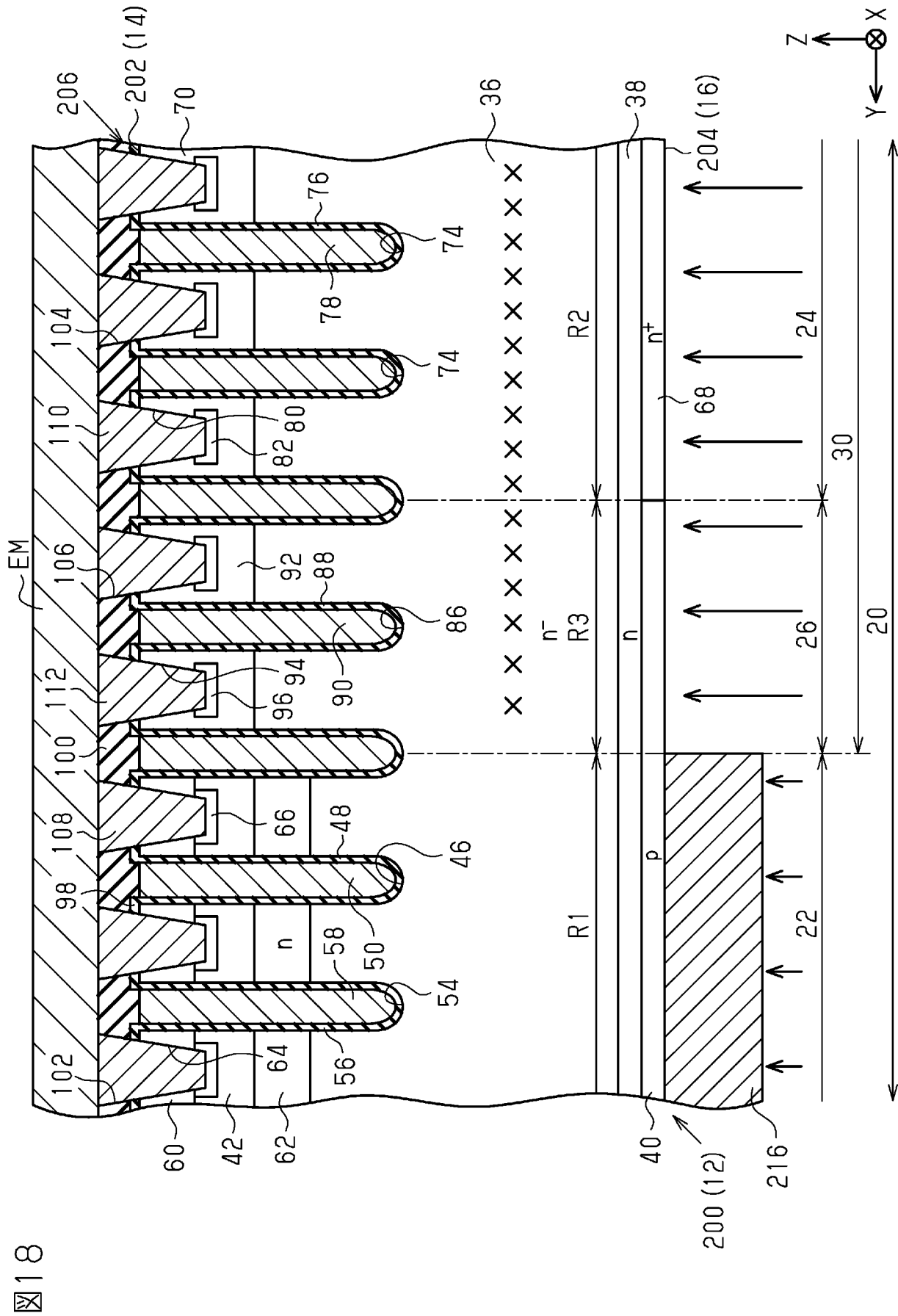
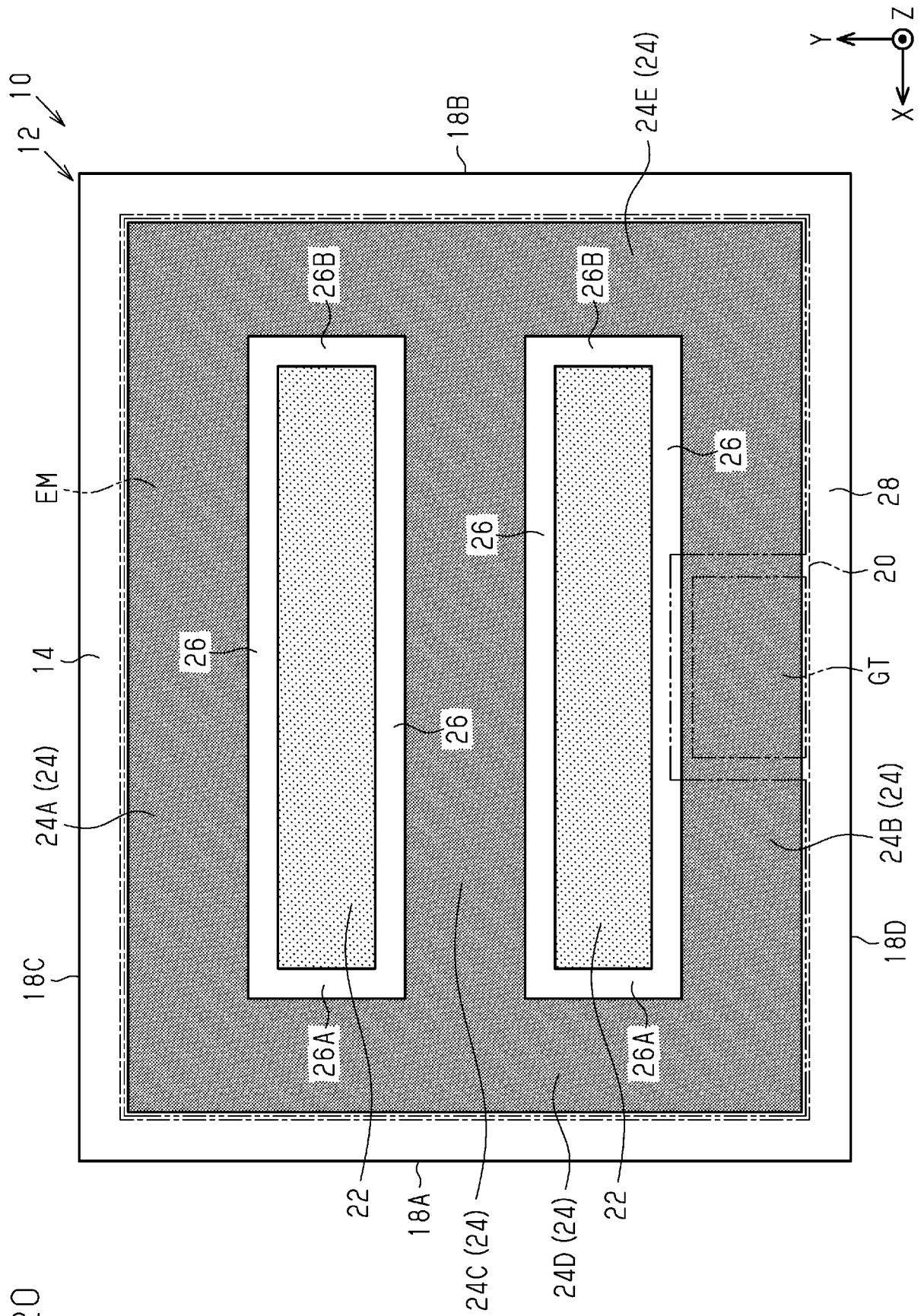


図13

[図18]

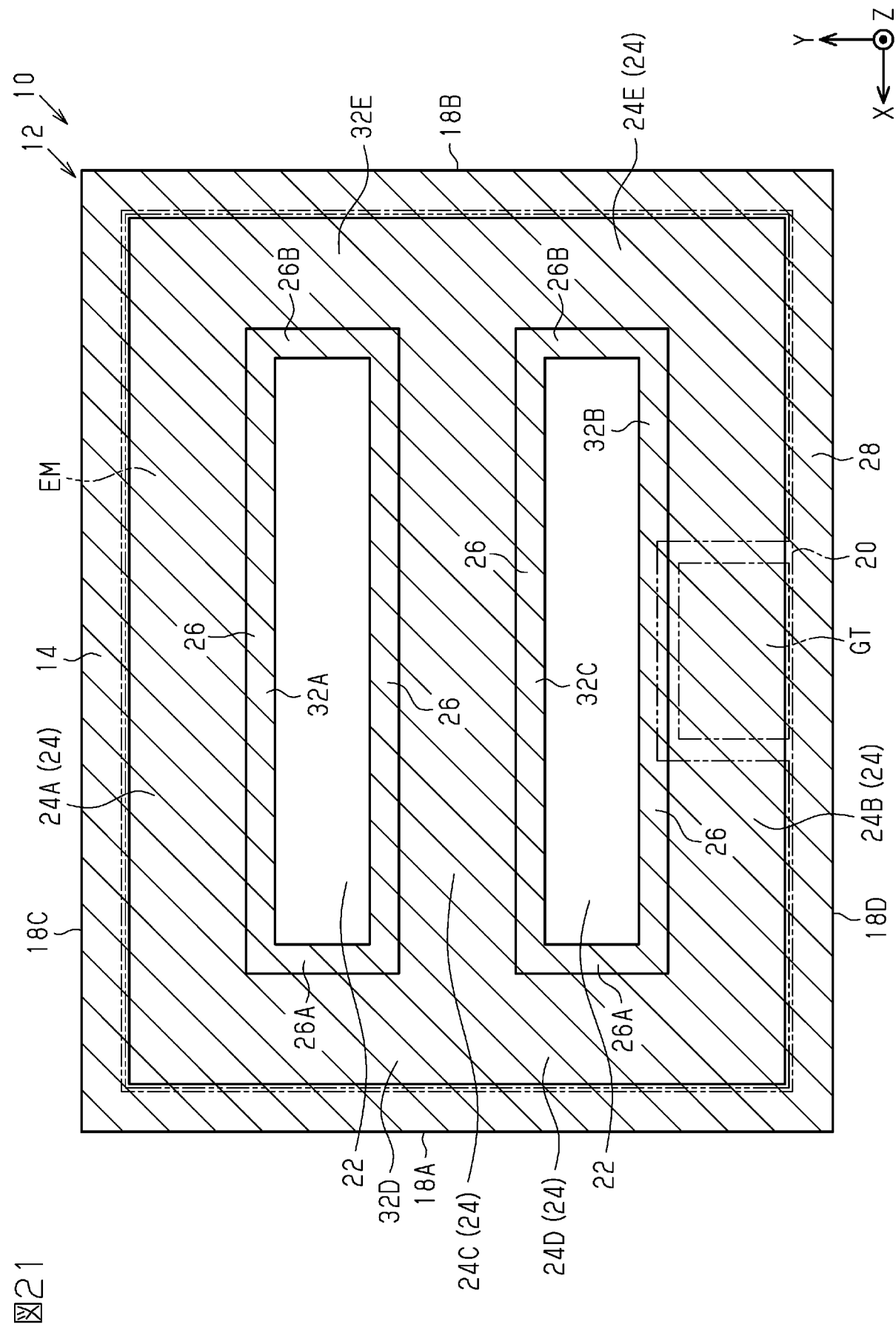


[図20]

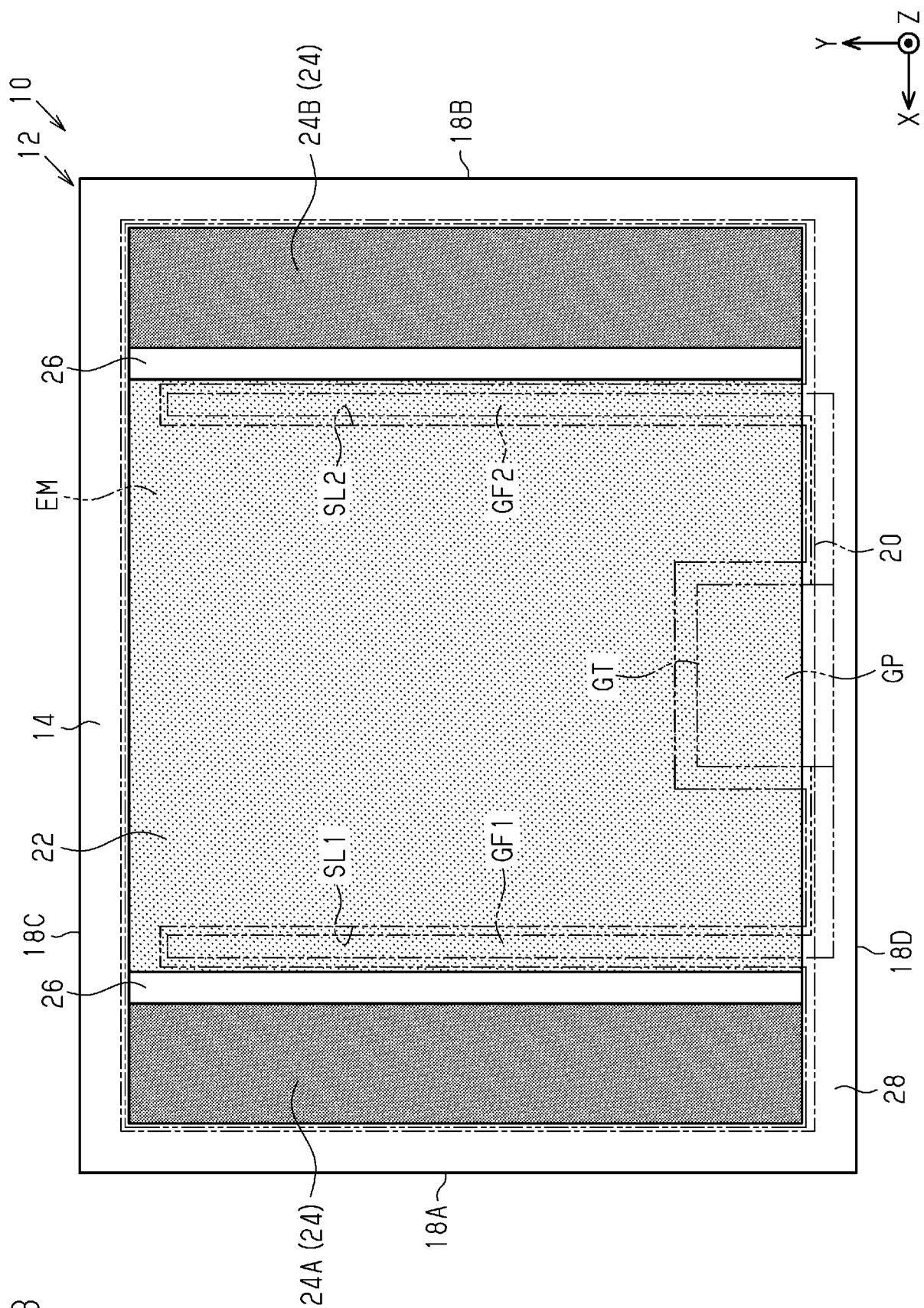


[図20]

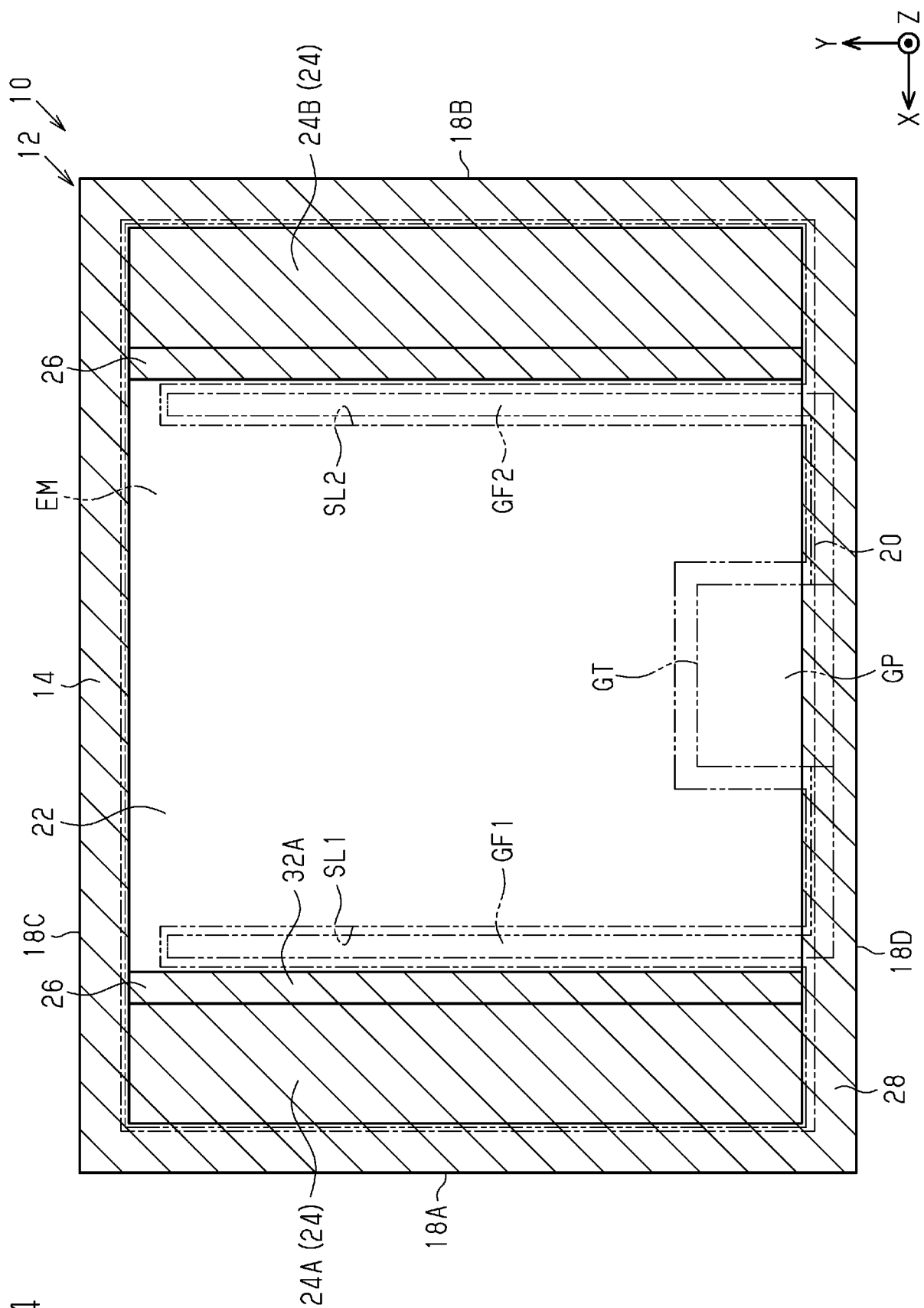
[図21]



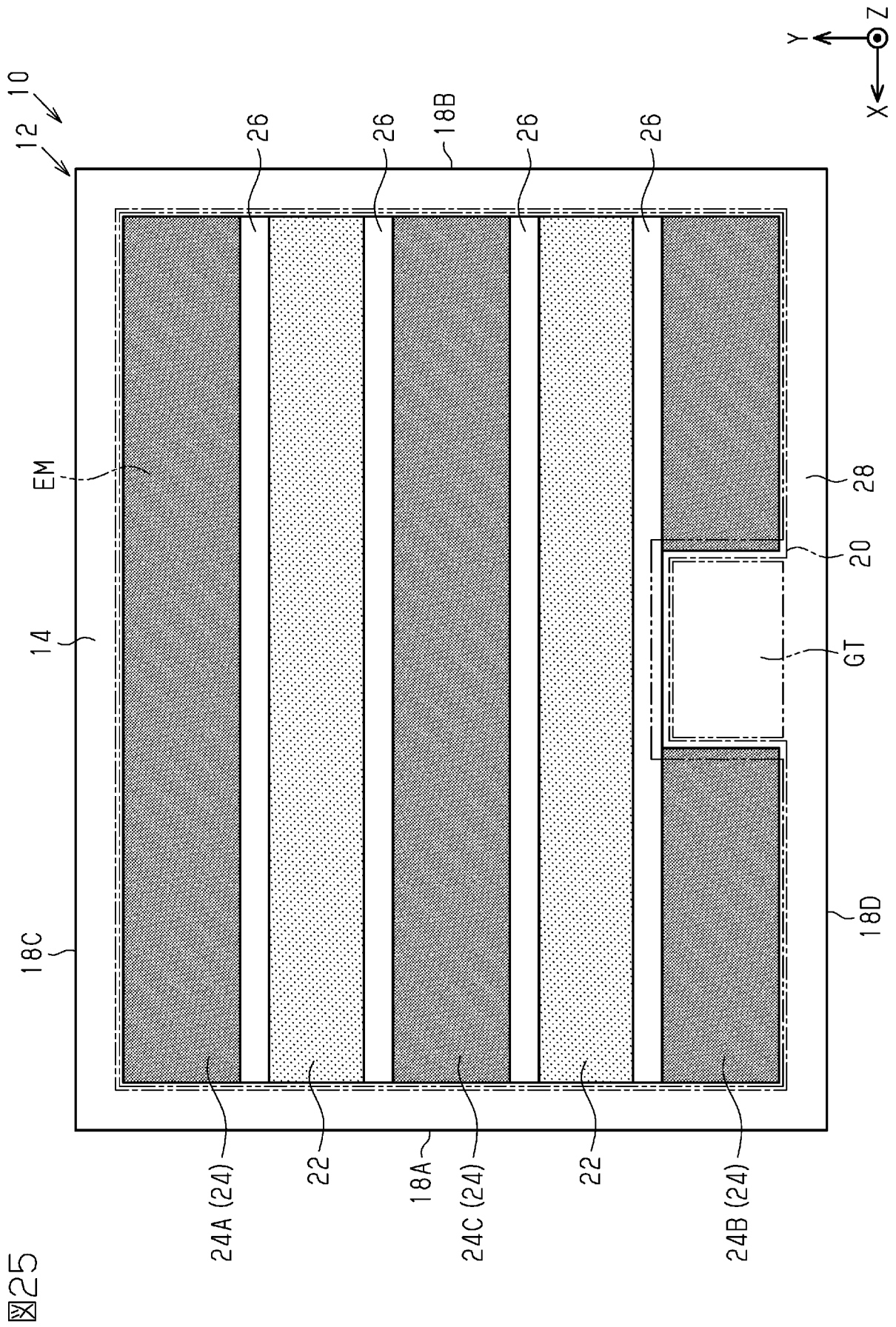
[図23]



24



[図25]



[図26]

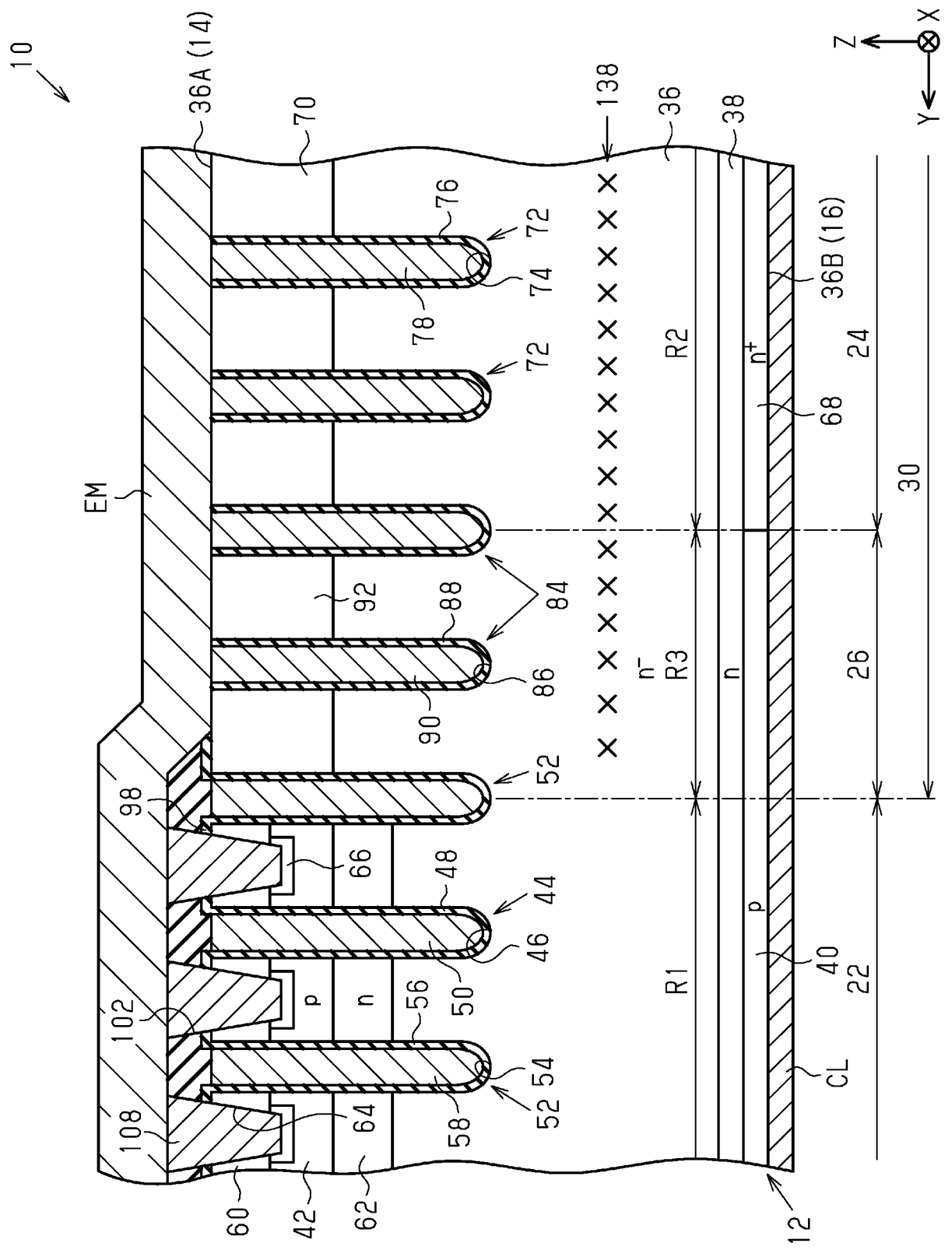


図26

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/002747

A. CLASSIFICATION OF SUBJECT MATTER H01L 29/78 (2006.01)i; H01L 21/336 (2006.01)i; H01L 21/76 (2006.01)i; H01L 29/06 (2006.01)i; H01L 29/739 (2006.01)i; H01L 29/861 (2006.01)i; H01L 29/868 (2006.01)i FI: H01L29/78 658H; H01L29/78 657D; H01L29/78 655F; H01L29/78 653A; H01L29/78 652J; H01L29/78 652R; H01L29/78 652M; H01L29/78 652D; H01L29/78 655B; H01L29/78 655D; H01L29/78 652P; H01L29/06 301V; H01L29/06 301G; H01L29/91 J; H01L29/91 C According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H01L21/336; H01L29/78; H01L21/76; H01L29/06; H01L29/739; H01L29/861; H01L29/868 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2019/098271 A1 (FUJI ELECTRIC CO., LTD.) 23 May 2019 (2019-05-23) paragraphs [0021]-[0103], [0112]-[0126], fig. 1-6, 8	1-13
Y	JP 2021-190639 A (MITSUBISHI ELECTRIC CORPORATION) 13 December 2021 (2021-12-13) paragraphs [0013]-[0046], fig. 1-4	1-13
Y	JP 2016-006854 A (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) 14 January 2016 (2016-01-14) paragraphs [0024]-[0065], fig. 1-3	1-13
Y	JP 2018-046187 A (FUJI ELECTRIC CO., LTD.) 22 March 2018 (2018-03-22) paragraphs [0020]-[0055], fig. 1-3	1-13
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 04 April 2024		Date of mailing of the international search report 16 April 2024
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-175517 A (MITSUBISHI ELECTRIC CORPORATION) 22 September 2014 (2014-09-22)	12-13
A	paragraph [0046], fig. 19	1-11
Y	JP 7201093 B2 (FUJI ELECTRIC CO., LTD.) 10 January 2023 (2023-01-10)	12-13
A	paragraphs [0010]-[0012], fig. 16, 17	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2024/002747

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2019/098271	A1	23 May 2019	US	2020/0058735	A1	
				paragraphs [0025]-[0107], [0116]-[0130], fig. 1-6, 8			
				CN	110574146	A	
JP	2021-190639	A	13 December 2021	US	2021/0384189	A1	
				paragraphs [0027]-[0061], fig. 1-4			
				DE	102021110549	A1	
				CN	113764520	A	
JP	2016-006854	A	14 January 2016	US	2015/0349051	A1	
				paragraphs [0044]-[0085], fig. 1-3			
JP	2018-046187	A	22 March 2018	US	2018/0076193	A1	
				paragraphs [0046]-[0082], fig. 1-3			
				CN	107833914	A	
JP	2014-175517	A	22 September 2014	(Family: none)			
JP	7201093	B2	10 January 2023	US	2021/0398812	A1	
				paragraphs [0011]-[0013], fig. 16, 17			
				WO	2021/044814	A1	
				CN	113544824	A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H01L 29/78(2006.01)i; H01L 21/336(2006.01)i; H01L 21/76(2006.01)i; H01L 29/06(2006.01)i;
H01L 29/739(2006.01)i; H01L 29/861(2006.01)i; H01L 29/868(2006.01)i
FI: H01L29/78 658H; H01L29/78 657D; H01L29/78 655F; H01L29/78 653A; H01L29/78 652J; H01L29/78 652R;
H01L29/78 652M; H01L29/78 652D; H01L29/78 655B; H01L29/78 655D; H01L29/78 652P; H01L29/06 301V;
H01L29/06 301G; H01L29/91 J; H01L29/91 C

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

H01L21/336; H01L29/78; H01L21/76; H01L29/06; H01L29/739; H01L29/861; H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報1922-1996年
日本国公開実用新案公報1971-2024年
日本国実用新案登録公報1996-2024年
日本国登録実用新案公報1994-2024年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	W0 2019/098271 A1（富士電機株式会社）23.05.2019（2019-05-23） 段落0021-0103, 0112-0126, 図1-6, 8	1-13
Y	JP 2021-190639 A（三菱電機株式会社）13.12.2021（2021-12-13） 段落0013-0046, 図1-4	1-13
Y	JP 2016-006854 A（パナソニックIPマネジメント株式会社）14.01.2016（2016-01-14） 段落0024-0065, 図1-3	1-13
Y	JP 2018-046187 A（富士電機株式会社）22.03.2018（2018-03-22） 段落0020-0055, 図1-3	1-13
Y	JP 2014-175517 A（三菱電機株式会社）22.09.2014（2014-09-22） 段落0046, 図19	12-13
A		1-11

☒ C欄の続きにも文献が列挙されている。☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“D” 国際出願で出願人が先行技術文献として記載した文献
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日
04.04.2024

国際調査報告の発送日
16.04.2024

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

恩田 和彦 5F 5896

電話番号 03-3581-1101 内線 3514

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 7201093 B2（富士電機株式会社）10.01.2023（2023 - 01 - 10） 段落0010-0012，図16,17	12-13
A		1-11

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/002747

引用文献			公表日	パテントファミリー文献	公表日
WO	2019/098271	A1	23.05.2019	US 2020/0058735 A1 段落0025-0107, 0116-0130, 図1-6, 8 CN 110574146 A	
JP	2021-190639	A	13.12.2021	US 2021/0384189 A1 段落0027-0061, 図1-4 DE 102021110549 A1 CN 113764520 A	
JP	2016-006854	A	14.01.2016	US 2015/0349051 A1 段落0044-0085, 図1-3	
JP	2018-046187	A	22.03.2018	US 2018/0076193 A1 段落0046-0082, 図1-3 CN 107833914 A	
JP	2014-175517	A	22.09.2014	(ファミリーなし)	
JP	7201093	B2	10.01.2023	US 2021/0398812 A1 段落0011-0013, 図16, 17 WO 2021/044814 A1 CN 113544824 A	