

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5848360号

(P5848360)

(45) 発行日 平成28年1月27日(2016.1.27)

(24) 登録日 平成27年12月4日(2015.12.4)

(51) Int.Cl.

F I

H03F 3/24 (2006.01)

H03F 3/24

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2013-543186 (P2013-543186)	(73) 特許権者	592054856
(86) (22) 出願日	平成23年11月21日(2011.11.21)		クリー インコーポレイテッド
(65) 公表番号	特表2014-502797 (P2014-502797A)		C R E E I N C.
(43) 公表日	平成26年2月3日(2014.2.3)		アメリカ合衆国 ノースカロライナ州 2
(86) 国際出願番号	PCT/US2011/061638		7703 ダラム シリコン ドライブ
(87) 国際公開番号	W02012/078346		4600
(87) 国際公開日	平成24年6月14日(2012.6.14)	(74) 代理人	100092093
審査請求日	平成25年8月6日(2013.8.6)		弁理士 辻居 幸一
(31) 優先権主張番号	12/962, 923	(74) 代理人	100082005
(32) 優先日	平成22年12月8日(2010.12.8)		弁理士 熊倉 禎男
(33) 優先権主張国	米国 (US)	(74) 代理人	100067013
前置審査			弁理士 大塚 文昭
		(74) 代理人	100086771
			弁理士 西島 孝喜

最終頁に続く

(54) 【発明の名称】 コンデンサ間抵抗器を含む内部安定ネットワークを備えたRFトランジスタパッケージ、及びコンデンサ間抵抗器を含む内部安定ネットワークを備

(57) 【特許請求の範囲】

【請求項 1】

パッケージ型 RF トランジスタデバイスであって、
それぞれが制御端子及び出力端子を含む複数の RF トランジスタセルを含む RF トランジスタダイと、

RF 入力リードと、

それぞれの入力端子を有する複数のディスクリットコンデンサを含む、前記 RF 入力リードと前記 RF トランジスタダイの間に結合された入力整合ネットワークと、
を備え、前記ディスクリットコンデンサの前記入力端子が、前記 RF トランジスタセルのそれぞれの制御端子に結合され、前記入力整合ネットワークが、前記ディスクリットコンデンサの隣接する入力端子間にそれぞれ結合された複数の抵抗器をさらに含み、

前記複数の抵抗器は、前記 RF 入力リードと前記 RF トランジスタダイの間に抵抗器ブロックとして設けられ、該抵抗器ブロックは、前記抵抗器のそれぞれの間に複数のノードを有し、前記抵抗器は、電氣的に直列に接続され、前記ノードのそれぞれと前記コンデンサの前記入力端子との間にワイヤボンドが結合される、

ことを特徴とするパッケージ型 RF トランジスタデバイス。

【請求項 2】

入力ネットワークは、前記 RF 入力リードと前記コンデンサのそれぞれの前記入力端子との間の第 1 のワイヤボンドと、前記コンデンサのそれぞれの前記入力端子と前記 RF トランジスタセルのそれぞれの前記制御端子との間の第 2 のワイヤボンドと、前記コンデン

10

20

サの前記入力端子と前記抵抗器の各端子との間の第3のワイヤボンドとをさらに含む、
ことを特徴とする請求項1に記載のパッケージ型RFトランジスタデバイス。

【請求項3】

前記RFトランジスタセルのそれぞれの前記出力端子に結合されたRF出力リードと、
ベースと、
をさらに備え、前記RFトランジスタダイは、前記ベース上の前記RF入力リードと前記
RF出力リードの間に装着され、複数の前記コンデンサは、前記ベース上の前記RF入力
リードと前記RFトランジスタダイの間にコンデンサブロックとして設けられ、
前記RFトランジスタダイ及び前記入力整合ネットワークを収容するパッケージをさら
に備え、該パッケージから、前記RF信号入力リード及び前記RF信号出力リードが延び
る、
ことを特徴とする請求項1に記載のパッケージ型RFトランジスタデバイス。

10

【請求項4】

パッケージ型RFトランジスタデバイスの形成方法であって、
それぞれが制御端子及び出力端子を含む複数のRFトランジスタセルを含むトランジス
タをベース上に装着するステップと、
それぞれの入力端子を有する複数のディスクリットコンデンサを前記ベース上に装着す
るステップと、
前記ディスクリットコンデンサの前記入力端子を前記RFトランジスタセルのそれぞれの
前記制御端子に結合するステップと、
前記ディスクリットコンデンサの隣接する入力端子間に複数の抵抗器を結合するステッ
プと、
前記ディスクリットコンデンサの前記入力端子にRF入力リードを結合するステップと
、
前記ベース上に、前記トランジスタ及び複数の前記コンデンサを収容するパッケージハ
ウジングを形成するステップとを含み、前記パッケージから前記RF入力リードが延びて
おり、
前記複数の抵抗器は、前記RF入力リードと前記RFトランジスタダイの間に抵抗器ブ
ロックとして設けられ、該抵抗器ブロックは、前記抵抗器のそれぞれの間に複数のノード
を有し、前記抵抗器は、電氣的に直列に接続され、前記ノードのそれぞれと前記コンデン
サの前記入力端子との間にワイヤボンドが結合される、
を含むことを特徴とする方法。

20

30

【請求項5】

前記コンデンサの前記入力端子に前記RF入力リードを結合するステップは、前記RF
入力リードと前記コンデンサのそれぞれの前記入力端子との間に第1のワイヤボンドを形
成するステップを含み、前記コンデンサの前記入力端子を前記RFトランジスタセルのそ
れぞれの前記制御端子に結合するステップは、前記コンデンサのそれぞれの前記入力端
子と前記RFトランジスタセルのそれぞれの前記制御端子との間に第2のワイヤボンドを形
成するステップを含み、前記方法は、前記コンデンサの前記入力端子と前記抵抗器の各端
子との間に第3のワイヤボンドを形成するステップをさらに含む、
ことを特徴とする請求項4に記載の方法。

40

【請求項6】

前記RFトランジスタセルのそれぞれの前記出力端子にRF出力リードを結合するステ
ップを更に含む
ことを特徴とする請求項5に記載の方法。

【請求項7】

前記ベース上の前記RF入力リードと前記RF出力リードの間に前記RFトランジスタ
ダイを装着するステップをさらに含み、複数の前記コンデンサを装着するステップは、前
記ベース上の前記RF入力リードと前記RFトランジスタダイの間にコンデンサブロック
を装着するステップを含む、

50

ことを特徴とする請求項6に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

〔関連出願との相互参照〕

本出願は、2007年6月22日に出願された「内部安定ネットワークを備えたRFトランジスタパッケージ、及び内部安定ネットワークを備えたRFトランジスタパッケージの形成方法(RF TRANSISTOR PACKAGES WITH INTERNAL STABILITY NETWORK AND METHODS OF FORMING RF TRANSISTOR PACKAGES WITH INTERNAL STABILITY NETWORKS)」という名称の米国特許出願第11/767, 172号の一部継続出願であり、この特許出願の開示は、その全体が引用により本明細書に組み入れられる。

10

【0002】

本発明は、一般にRFトランジスタに関し、より詳細には、入力整合ネットワークを有するパッケージ型RFトランジスタ、及び入力整合ネットワークを有するパッケージ型RFトランジスタの形成方法に関する。

【背景技術】

【0003】

パッケージ型RFパワーデバイスは、通常、ベース上に装着されてパッケージに収容されたトランジスタダイを含む。トランジスタには、パッケージの外部からパッケージの内部に延びるRF入力リードを通じてRF入力信号が供給され、デバイスからは、パッケージの内部から外部に延びるRF出力リードを通じてRF出力信号が送出される。パッケージ内には入力整合回路を含めて、RF入力リードとRFトランジスタの入力端子との間に接続することができる。入力整合回路は、トランジスタの入力部において、トランジスタの基本動作周波数でのインピーダンス整合を行う。

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

RFトランジスタは、共通基板上に存在して並列に接続された複数のディスクリットトランジスタセルを含む、周縁部の大きなトランジスタダイを含むことができる。このようなデバイスにとっては、デバイスの使用可能帯域幅を増大できるという理由で、入力整合が特に有益となり得る。しかしながら、通常、入力整合ネットワークは単一のコンデンサを含み、これにより周縁部の大きなトランジスタダイの隣接セル間に低周波数フィードバック経路が形成される可能性がある。このフィードバック経路は、デバイス全体の安定性を低下させることがある。

30

【0005】

さらに、入力整合ネットワークの素子のインピーダンス値は、奇モード発振が生じるのを避けるように注意深く選択しなければならない。ボンドワイヤの長さを通じた適当なインダクタンスの選択を含むインピーダンス値の選択により、整合ネットワークのトポロジーが制限される可能性がある。

40

【課題を解決するための手段】

【0006】

いくつかの実施形態によるパッケージ型RFトランジスタデバイスは、複数のRFトランジスタセルを含むRFトランジスタダイを含む。複数のRFトランジスタセルは、それぞれ制御端子及び出力端子を含む。RFトランジスタデバイスは、RF入力リードと、このRF入力リードとRFトランジスタダイの間に接続された入力整合ネットワークとをさらに含む。この入力整合ネットワークは、それぞれの入力端子を有する複数のコンデンサを含む。これらのコンデンサの入力端子は、各RFトランジスタセルの制御端子に結合される。入力整合ネットワークは、コンデンサの隣接する入力端子間にそれぞれ結合された

50

複数の抵抗器をさらに含む。

【0007】

入力ネットワークは、RF入力リードと各コンデンサの入力端子との間の第1のワイヤボンダと、各コンデンサの入力端子と各RFトランジスタセルの制御端子との間の第2のワイヤボンダとをさらに含むことができる。

【0008】

入力ネットワークは、コンデンサの入力端子と抵抗器の各端子との間の第3のワイヤボンダをさらに含むことができる。

【0009】

複数の抵抗器は、RF入力リードとRFトランジスタダイの間に抵抗器ブロックとして設けることができ、この抵抗器ブロックは、各抵抗器間に複数のノードを含むことができる。抵抗器は、電氣的に直列に接続することができ、第3のワイヤボンダは、各ノードとコンデンサの入力端子との間に結合することができる。

10

【0010】

いくつかの実施形態では、入力ネットワークが、RF入力リードと各抵抗器の端子との間の第1のワイヤボンダと、抵抗器の端子と各コンデンサの入力端子との間の第2のワイヤボンダと、各コンデンサの入力端子と各RFトランジスタセルの制御端子との間の第3のワイヤボンダとを含むことができる。

【0011】

パッケージ型RFトランジスタデバイスは、ベースをさらに含むことができ、このベース上のRF入力リードとRF出力リードの間にRFトランジスタダイを装着することができる。複数の抵抗器は、ベース上のRF入力リードとRFトランジスタダイの間に抵抗器ブロックとして設けることができる。

20

【0012】

複数のコンデンサは、ベース上の抵抗器ブロックとRFトランジスタダイの間にコンデンサブロックとして設けることができる。

【0013】

抵抗器ブロックは、各抵抗器間に複数のノードを含むことができる。抵抗器は、電氣的に直列に接続することができ、第2のワイヤボンダは、各ノードとコンデンサの入力端子との間に結合することができる。

30

【0014】

パッケージ型RFトランジスタデバイスは、各RFトランジスタセルの出力端子に結合されたRF出力リード、及びベースをさらに含むことができる。RFトランジスタダイは、ベース上のRF入力リードとRF出力リードの間に装着することができる。複数のコンデンサは、ベース上のRF入力リードとRFトランジスタダイの間にコンデンサブロックとして設けることができ、複数の抵抗器は、ベース上のRF入力リードとコンデンサブロックの間に抵抗器ブロックとして設けることができる。このデバイスは、RFトランジスタダイ及び入力整合ネットワークを収容するパッケージをさらに含むことができ、このパッケージからは、RF信号入力リード及びRF信号出力リードが延びる。

【0015】

コンデンサブロックは、共通接地端子及び複数のディスクリット入力端子を含むことができ、共通誘電体をさらに含むことができる。いくつかの実施形態では、複数のコンデンサが、複数のディスクリットデバイスを含む。

40

【0016】

さらなる実施形態によるパッケージ型RFトランジスタデバイスは、複数のRFトランジスタセルを含むRFトランジスタダイを含む。複数のRFトランジスタセルは、それぞれ制御端子及び出力端子を含む。パッケージ型RFトランジスタデバイスは、RF入力リードと、このRF入力リードとRFトランジスタダイの間に結合された入力整合ネットワークとをさらに含む。この入力整合ネットワークは、複数の入力端子を有する分割コンデンサを含む。この分割コンデンサの入力端子は、各RFトランジスタセルの制御端子に結

50

合される。入力整合ネットワークは、分割コンデンサの隣接する入力端子間にそれぞれ結合された複数の抵抗器をさらに含む。

【0017】

入力ネットワークは、RF入力リードと分割コンデンサの各入力端子との間の第1のワイヤボンダと、分割コンデンサの各入力端子と各RFトランジスタセルの制御端子との間の第2のワイヤボンダとをさらに含むことができる。

【0018】

パッケージ型RFトランジスタデバイスは、各RFトランジスタセルの出力端子に結合されたRF出力リードと、RFトランジスタダイ及び入力整合ネットワークを収容するパッケージとをさらに含み、このパッケージからは、RF信号入力リード及びRF信号出力リードが延びる。

10

【0019】

パッケージ型RFトランジスタデバイスは、ベースをさらに含み、このベース上のRF入力リードとRF出力リードの間にRFトランジスタダイを装着することができる。分割コンデンサは、ベース上のRF入力リードとRFトランジスタダイの間に存在することができる。分割コンデンサは、共通接地端子、及び／又は共通誘電体を含むことができる。

【0020】

本発明のいくつかの実施形態は、パッケージ型RFトランジスタデバイスの形成方法を提供する。この方法は、複数のRFトランジスタセルを含むトランジスタをベース上に装着するステップを含む。複数のRFトランジスタセルは、それぞれ制御端子及び出力端子を含む。この方法は、それぞれの入力端子を有する複数のコンデンサをベース上に装着するステップと、コンデンサの入力端子を各RFトランジスタセルの制御端子に結合するステップと、コンデンサの隣接する入力端子間に複数の抵抗器をそれぞれ結合するステップと、コンデンサの入力端子にRF入力リードを結合するステップとをさらに含む。

20

【0021】

この方法は、ベース上に、トランジスタ及び複数のコンデンサを収容するパッケージハウジングを形成するステップをさらに含むことができ、パッケージからは、RF入力リードが延びる。コンデンサの入力端子にRF入力リードを結合するステップは、RF入力リードと各コンデンサの入力端子との間に第1のワイヤボンダを形成するステップを含み、コンデンサの入力端子を各RFトランジスタセルの制御端子に結合するステップは、各コンデンサの入力端子と各RFトランジスタセルの制御端子との間に第2のワイヤボンダを形成するステップを含むことができる。

30

【0022】

この方法は、各RFトランジスタセルの出力端子にRF出力リードを結合するステップと、RFトランジスタダイ及び複数のコンデンサを収容するパッケージハウジングを形成するステップとをさらに含むことができ、パッケージからは、RF信号入力リード及びRF信号出力リードが延びる。

【0023】

この方法は、ベース上のRF入力リードとRF出力リードの間にRFトランジスタダイを装着するステップをさらに含むことができ、複数のコンデンサを装着するステップは、ベース上のRF入力リードとRFトランジスタダイの間にコンデンサブロックを装着するステップを含むことができる。コンデンサブロックは、共通接地端子及び複数のディスクリード入力端子を含むことができる。コンデンサブロックは、共通誘電体をさらに含むことができる。いくつかの実施形態では、複数のコンデンサが、複数のディスクリードデバイスを含むことができる。

40

【0024】

この方法は、コンデンサの入力端子と抵抗器の各端子との間に第3のワイヤボンダを形成するステップをさらに含むことができる。

【0025】

複数の抵抗器は、RF入力リードとRFトランジスタダイの間に抵抗器ブロックとして

50

設けることができ、この抵抗器ブロックは、各抵抗器間に複数のノードを含むことができる。抵抗器は、電氣的に直列に接続することができ、第3のワイヤボンドは、各ノードとコンデンサの入力端子との間に結合することができる。

【0026】

入力ネットワークは、RF入力リードと各抵抗器の端子との間の第1のワイヤボンドと、抵抗器の端子と各コンデンサの入力端子との間の第2のワイヤボンドと、各コンデンサの入力端子と各RFトランジスタセルの制御端子との間の第3のワイヤボンドとをさらに含むことができる。

【0027】

この方法は、ベースを設けるステップをさらに含むことができ、このベース上のRF入力リードとRF出力リードの間にRFトランジスタダイを装着することができ、ベース上のRF入力リードとRFトランジスタダイの間に、複数の抵抗器を抵抗器ブロックとして設けることができる。

10

【0028】

複数のコンデンサは、ベース上の抵抗器ブロックとRFトランジスタダイの間にコンデンサブロックとして設けることができる。

【0029】

本発明のさらなる実施形態によれば、パッケージ型RFトランジスタデバイスが、それぞれが制御端子及び出力端子を含む複数のRFトランジスタセルと、RF入力リード及びRF出力リードと、RF入力リード又はRF出力リードとRFトランジスタダイとの間に結合された整合ネットワークとを含む。整合ネットワークは、それぞれの入力端子を有する複数のコンデンサを含む。コンデンサの入力端子は、各RFトランジスタセルの対応する制御端子又は出力端子に結合される。入力整合ネットワークは、コンデンサの隣接する入力端子間にそれぞれ結合された複数の抵抗器をさらに含む。

20

【0030】

いくつかの実施形態では、整合ネットワークが、RF出力リードとRFトランジスタダイの間に結合された出力整合ネットワークを含み、コンデンサの入力端子は、各RFトランジスタセルの対応する出力端子に結合される。

【0031】

本発明をさらに理解できるように含められ、本出願に組み入れられて本出願の一部を構成する添付図面に、本発明のいくつかの実施形態を示す。

30

【図面の簡単な説明】

【0032】

【図1】従来のRFパワートランジスタの機能ブロック図である。

【図2A】本発明のいくつかの実施形態によるパッケージ型RFパワートランジスタの斜視図である。

【図2B】本発明のいくつかの実施形態によるパッケージ型RFパワートランジスタの機能ブロック図である。

【図3】本発明のいくつかの実施形態によるパッケージ型RFパワートランジスタの概略回路図である。

40

【図4】本発明のいくつかの実施形態によるパッケージ型RFパワートランジスタのレイアウトの平面図である。

【図5】本発明のいくつかの実施形態による分割コンデンサの断面図である。

【図6】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタの概略回路図である。

【図7A】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタのレイアウトの平面図である。

【図7B】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタのレイアウトの平面図である。

【図8】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタの概略回

50

路図である。

【図9A】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタのレイアウトの平面図である。

【図9B】本発明のさらなる実施形態によるパッケージ型RFパワートランジスタのレイアウトの平面図である。

【発明を実施するための形態】

【0033】

以下、本発明の実施形態を示す添付図面を参照しながら、本発明の実施形態についてより完全に説明する。しかしながら、本発明は、多くの異なる形で具体化することができ、本明細書で説明する実施形態に限定されると解釈すべきではない。むしろ、これらの実施形態は、本開示を徹底かつ完全なものとして当業者に本発明の範囲を十分に伝えるように提供するものである。全体を通じ、同じ番号は同じ要素を示す。

【0034】

本明細書では、様々な要素を説明するために「第1の」、「第2の」などの用語を使用するが、これらの要素をこれらの用語によって限定すべきではないと理解されたい。これらの用語は、要素を互いに区別するために使用するものにすぎない。例えば、本発明の範囲から逸脱することなく、第1の要素を第2の要素と呼ぶこともでき、同様に第2の要素を第1の要素と呼ぶこともできる。本明細書で使用する「及び／又は（and／or）」という用語は、関連する記載項目の1つ又はそれ以上のありとあらゆる組み合わせを含む。

【0035】

本明細書で使用する用語は、特定の実施形態を説明するためのものにすぎず、本発明を限定するためのものではない。本明細書で使用する単数形の「1つの（英文不定冠詞）」及び「その（英文定冠詞）」は、その文脈で別途明確に示していない限り、複数形も含むことが意図される。「備える、含む（comprises、comprising、includes、及び／又はincluding）」という用語は、本明細書で使用する場合、上述した特徴、整数、ステップ、動作、要素、及び／又は構成部品の存在を示すが、1又はそれ以上の他の特徴、整数、ステップ、動作、要素、構成部品、及び／又はこれらの群の存在又は追加を除外するものではない。

【0036】

特に定めがない限り、本明細書で使用する（技術用語及び科学用語を含む）全ての用語は、本発明が属する技術の当業者が一般に理解している意味と同じ意味を有する。本明細書で使用する用語は、本明細書及び関連技術との関連におけるこれらの意味に従う意味を有すると解釈すべきであり、本明細書で明確に定義しない限り、理想的な又は過度に形式的な意味で解釈されるものではないと理解されたい。

【0037】

要素が、別の要素「上に（on）」存在する、又は別の要素「上に（onto）」延びていると言う場合、この要素はこの別の要素上に直接存在し、又はこの別の要素上に直接延びている場合もあれば、或いは介在要素が存在する場合もあると理解されたい。対照的に、ある要素が別の要素「上に直接（directly on）」存在する、又は別の要素「上に直接（directly onto）」延びていると言う場合、介在要素は存在しない。ある要素が別の要素に「接続（connected）」されている、又は「結合（coupled）」されていると言う場合、この要素はこの別の要素に直接接続又は結合している場合もあれば、或いは介在要素が存在する場合もあると理解されたい。対照的に、ある要素が別の要素に「直接接続（directly connected）」されている、又は「直接結合（directly coupled）」されていると言う場合、介在要素は存在しない。

【0038】

本明細書では、「下方の（below）」、「上方の（above）」、「上部の（upper）」、「下部の（lower）」、「水平の（horizontal）」、「横

10

20

30

40

50

方向の (lateral)」、「垂直の (vertical)」などの相対語を使用して、図に示すような要素、層又は領域同士の関係を説明することがある。これらの用語は、図に示す方向に加え、デバイスの異なる方向を含むことを意図されたものであると理解されたい。

【0039】

本発明のいくつかの実施形態は、パッケージ型RFパワートランジスタを提供する。通常、RFパワートランジスタは、並行して動作する複数のトランジスタセルを含む。本発明の実施形態によるパッケージに含めることができるトランジスタは、横方向に拡散したMOSFET (LDMOSFET)、又はバイポーラデバイス、MESFETデバイス、HBT及びHEMTデバイスなどのその他の半導体デバイスを含むことができる。これらのトランジスタは、狭バンドギャップ半導体又は広バンドギャップ半導体を使用して作製することができる。例えば、これらのトランジスタは、シリコンLDMOS及び／又はバイポーラトランジスタ、及び／又はGaAs MESFET、InGaP HBT、GaN HEMTデバイス、GaNバイポーラトランジスタなどのIII-Vデバイスを含むことができる。

10

【0040】

図1に10で概略的に示すように、10ワット又はそれ以上のパワーを供給するRFパワートランジスタは、ディスクリットデバイスとしてパッケージ化することができる。(例えば、FET又はバイポーラデバイスを含むことができる)パッケージ型トランジスタ15は、通常、トランジスタ15の制御端子(FETのゲートG、又はバイポーラトランジスタのベースなど)にRF入力リード14を接続する入力整合回路12を含む。トランジスタ15は、並列に接続された複数のトランジスタセルを含む、周縁部の大きなRFトランジスタとすることができる。トランジスタ15の出力端子(FETのドレインD、或いはバイポーラトランジスタのコレクタ又はエミッタなど)には、RF出力リード18が接続される。RF入力リード14及びRF出力リード18は、図1に示すようにパッケージ10の外部に延びる。FET15のソースSは、接地することができる。

20

【0041】

パッケージ型トランジスタ10は、プリント基板(図示せず)上に装着することができる。プリント基板には、外部出力整合回路(図示せず)を装着することもできる。この外部出力整合回路には、バイアス／RFダイプレクサ(図示せず)を接続して、トランジスタ出力をRF出力に接続することができる。さらに、トランジスタのRF出力リード18には、DC電源(図示せず)を接続することができる。

30

【0042】

図1に示すように、RFパワートランジスタパッケージ内には、内部整合ネットワークが設けられている。しかしながら、通常、このような内部整合ネットワークは、単一のコンデンサを含む。上述したように、デバイスパッケージ内にコンデンサを含めると、周縁部の大きなトランジスタダイの隣接セル間に低周波数フィードバック経路が形成され、これによりデバイス全体の安定性が低下する可能性がある。

【0043】

本発明のいくつかの実施形態によれば、パッケージ型RFトランジスタの内部整合ネットワークが、複数の並列コンデンサを含む。これらの複数のコンデンサからマルチセルRFトランジスタダイの各セルへのワイヤボンダ接続を設ける。

40

【0044】

例えば、内部整合ネットワークは、パッケージのベース上のマルチセルRFトランジスタダイに隣接して、分割コンデンサ及び／又は複数のコンデンサを含むことができる。複数の並列コンデンサを含む入力整合ネットワークを設けることにより、(単複の)低周波数フィードバック経路を低減及び／又は除去し、これによりパッケージ型デバイスの安定性を改善することができる。

【0045】

本発明のいくつかの実施形態によるパッケージ型RFトランジスタ100を、図2Aに

50

全体的に示し、図2Bに概略的に示す。これらの図に示すように、パッケージ型RFトランジスタ100は、パッケージの外部に延びるRF入力リード14及びRF出力リード18を含む。RF入力リード14は、入力整合回路112を介して、並列に接続された複数のトランジスタセルを含むことができるトランジスタ115の（ゲートGなどの）制御端子に接続される。RF出力リード18には、トランジスタ115の（ドレインDなどの）出力端子が接続される。いくつかの実施形態によれば、この入力整合回路が複数のコンデンサを含む。入力整合回路内の各コンデンサは、RFトランジスタ115の各トランジスタセルに結合することができる。

【0046】

本発明の実施形態による、RFパワートランジスタ115及び入力整合ネットワーク112を含むパッケージ100の概略回路図を図3に示し、本発明の実施形態による、パッケージ100の物理的レイアウトを図4に示す。RFパワートランジスタ115は、単一のチップ（ダイ）又は複数のチップ（ダイス）を備えることができる。図3及び図4を参照して分かるように、パッケージ100は、複数の並列トランジスタセル15A～15Dを含むRFトランジスタ115を含む。図3には、4つの並列セル15A、15B、15C及び15Dを含むRFトランジスタ115を示しているが、本発明の実施形態によれば、RFトランジスタ115は、4つよりも多くの又は4つ未満の並列セルを有することもできると理解されたい。トランジスタセル15A～15Dは、それぞれ制御端子又は入力端子、及び出力端子を含む。例えば、FETデバイスを含む実施形態では、トランジスタセルが、それぞれゲートG、ドレインD及びソースSを含む。いくつかの実施形態では、図3に示すように、ゲートGが制御端子又は入力端子に対応し、ドレインDが出力端子に対応し、ソースSが接地する。

【0047】

入力整合ネットワーク112は、RF信号入力リード14とトランジスタセル15A～15DのゲートGとの間に接続される。入力整合回路112は、RF信号入力リード14とコンデンサブロック136との間に延びるボンドワイヤを含む複数の誘導性ワイヤボンド接続と、コンデンサブロック136からトランジスタ15A～15Dのゲートに延びるボンドワイヤを含む誘導性ワイヤボンド接続とを含むことができる。

【0048】

入力整合ネットワーク112は、複数の入力整合回路12A～12Dを含み、これらはそれぞれ、RF信号入力リード14とRFトランジスタ115の各セル15A～15Dとの間に接続される。入力整合回路12A～12Dは、それぞれ第1のインダクタンス32A～32D、第2のインダクタンス34A～34D、及びコンデンサ36A～36Dを含む。図4に示すように、第1のインダクタンス32A～32Dは、RF入力リード14と、対応するコンデンサ36A～36Dの端子との間のワイヤボンド接続によって設けることができる。第2のインダクタンス34A～34Dは、対応するコンデンサ36A～36Dの端子と、RFトランジスタ115の対応するセル15A～15Dの入力端子との間のワイヤボンド接続によって設けることができる。

【0049】

入力整合回路12A～12Dの隣接するコンデンサ36A～36Dの入力端子間には、複数のコンデンサ間抵抗器35A～35Cが接続される。コンデンサ間抵抗器35A～35Cは、例えばディスクリット表面実装抵抗器として設けることができる。

【0050】

コンデンサ間抵抗器35A～35Cの存在により、安定性の高いインピーダンス整合を実現することができる。通常、周縁部の大きなダイを組み込んだパッケージ型トランジスタでは、使用可能帯域幅を改善するための内部整合が必要である。しかしながら、デバイスに内部入力整合コンデンサとして入力コンデンサを追加すると、周縁部の大きなダイの隣接セル間に低周波数フィードバック経路が形成され、これがデバイスにとって安定性の負担となる可能性がある。周縁部の大きなパワートランジスタの内部整合回路は、奇モード発振が生じるのを避けるように注意深く選択することができる。しかしながら、適切な

10

20

30

40

50

コンデンサ値及び／又はボンドワイヤ長（インダクタ）の選択により、整合ネットワークポロジに望ましくない制限が課されることがある。

【0051】

入力コンデンサ入力を複数の個々のコンデンサとして設け、個々のコンデンサ間にコンデンサ間抵抗器を結合することにより、入力コンデンサのインピーダンス整合の恩恵を保ちながら、低周波数フィードバック経路を除去又は減衰することができる。従って、入力整合回路12A～12Dにおける静電容量値及びインダクタンス値の設計自由度を高めることができる。

【0052】

図5に示すように、入力整合ネットワークのコンデンサ36A～36Dは、ディスクリートコンデンサデバイス及び／又は分割コンデンサを含むことができるコンデンサブロック136内に設けることができる。図5を参照して分かるように、コンデンサブロック136は、図4及び図5に示すようなベース140上の共通誘電体44及び共通接地端子42上に設けられた複数のディスクリート入力端子38A～38Dを含む分割コンデンサを含むことができる。図5には、入力端子38A～38DにRF入力リード14を接続するワイヤボンド32A～32D、及び入力端子38A～38Dを各トランジスタセル15A～15Dの入力端子に接続するワイヤボンド34A～34Dも部分的に示している。隣接するコンデンサ36A～36Dの入力端子38A～38D間には、複数のコンデンサ間抵抗器35A～35Cが接続される。コンデンサ間抵抗器35A～35Cは、例えば、誘電体44上の隣接する入力端子38A～38D間にディスクリート表面実装抵抗器として設けることができる。

【0053】

図3及び図4に示す実施形態では、トランジスタセル15A～15Dの出力端子が、出力整合ネットワーク116を介してRF出力リード18に接続される。出力整合ネットワークの設計は当業で周知であり、本明細書で詳細に説明する必要はない。

【0054】

図4に示すように、コンデンサブロック136は、パッケージ100のベース140上に、トランジスタ15に隣接して装着することができる。パッケージ100のベースは、トランジスタ15が装着されるあらゆる構造部材を意味することができ、従って、基板、フランジ又はダイキャリアなどに相当することができると理解されたい。

【0055】

本発明のさらなる実施形態による、RFパワートランジスタ115及び入力整合ネットワーク212を含むパッケージ200の概略回路図を図6に示し、本発明の実施形態による、パッケージ200の物理的レイアウトを図7A及び図7Bに示す。図7Bは、図7Aのパッケージレイアウトのいくつかの特徴部をより詳細に示す拡大図である。

【0056】

図6、図7A及び図7Bを参照して分かるように、入力整合ネットワーク212は、RF信号入力リード14と、パワートランジスタ115のトランジスタセル15A～15DのゲートGとの間に接続され、RF信号入力リード14と、RFトランジスタ115の各セル15A～15Dとの間にそれぞれが接続された複数の入力整合回路40A～40Dを含む。図6、図7A及び図7Bに示す実施形態では、入力整合回路40A～40Dの隣接するコンデンサ46A～46Dの入力端子間に、複数のコンデンサ間抵抗器45A～45Cが接続される。

【0057】

コンデンサ間抵抗器45A～45Cは、パッケージ200のベース上のRF信号入力リード14と分割コンデンサブロック236の間に設けることができる別個の抵抗器ブロック245上に設けることができる。抵抗器ブロック245は、アルミナ基板などのセラミック基板247を含むことができ、このセラミック基板247上に複数の直列接続された抵抗器45A～45Cが装着される。コンデンサ間抵抗器45A～45Cは、例えばセラミック基板247上にディスクリート表面実装抵抗器として設けることができる。

【0058】

抵抗器ブロック235は、N個のノード47A～47Dを含むことができ、これらのノード47A～47Dの各ペア間にN-1個の抵抗器45A～45Cを結合することができる。

【0059】

入力整合回路212は、RF信号入力リード14と抵抗器ブロック245内の各抵抗器45A～45Dとの間に延びる第1のボンドワイヤ42A～42Dを含む複数の誘導性ワイヤボンド接続と、抵抗器ブロック245内の各抵抗器45A～45Dからコンデンサブロック236内の各コンデンサ46A～46Dに延びる第2のボンドワイヤ44A～44Dを含む誘導性ワイヤボンド接続と、コンデンサブロック236内の各コンデンサ46A～46Dからトランジスタ15A～15Dの各ゲートに延びる第3のボンドワイヤ48A～48Dを含む誘導性ワイヤボンド接続とを含むことができる。

10

【0060】

換言すれば、入力整合回路40A～40Dは、それぞれ第1のインダクタンス42A～42D、第2のインダクタンス44A～44D、コンデンサ46A～46D及び第3のインダクタンス48A～48Dを含む。図6に示すように、第1のインダクタンス42A～42Dは、RF入力リード14と、抵抗器ブロック245の各ノード47A～47Dとの間のワイヤボンド接続によって設けることができる。第2のインダクタンス44A～44Dは、抵抗器ブロック245の各ノード47A～47Dと、対応するコンデンサ46A～46Dの端子との間のワイヤボンド接続によって設けることができる。第3のインダクタンス48A～48Dは、対応するコンデンサ46A～46Dの端子と、RFトランジスタ115の対応するセル15A～15Dの入力端子との間のワイヤボンド接続によって設けることができる。

20

【0061】

本発明のさらなる実施形態による、RFパワートランジスタ115及び入力整合ネットワーク312を含むパッケージ300の概略回路図を図8に示し、本発明の実施形態による、パッケージ300の物理的レイアウトを図9A及び図9Bに示す。図9Bは、図9Aのパッケージレイアウトのいくつかの特徴部をより詳細に示す拡大図である。

【0062】

図8、図9A及び図9Bを参照して分かるように、入力整合ネットワーク312は、RF信号入力リード14と、パワートランジスタ115のトランジスタセル15A～15DのゲートGとの間に接続され、RF信号入力リード14と、RFトランジスタ115の各セル15A～15Dとの間にそれぞれが接続された複数の入力整合回路50A～50Dを含む。図8、図9A及び図9Bに示す実施形態では、入力整合回路50A～50Dの隣接するコンデンサ56A～56Dの入力端子間に、複数のコンデンサ間抵抗器55A～55Cが接続される。

30

【0063】

コンデンサ間抵抗器55A～55Cは、パッケージ300のベース上のRF信号入力リード14と分割コンデンサブロック336の間に設けることができる別個の抵抗器ブロック345上に設けることができる。抵抗器ブロック345は、アルミナ基板などのセラミック基板347を含むことができ、このセラミック基板347上に複数の直列接続された抵抗器55A～55Cが装着される。コンデンサ間抵抗器55A～55Cは、例えばセラミック基板347上にディスクリット表面実装抵抗器として設けることができる。

40

【0064】

抵抗器ブロック335は、N個のノード57A～57Dを含むことができ、これらのノード57A～57Dの各ペア間にN-1個の抵抗器55A～55Cを結合することができる。

【0065】

入力整合回路312は、RF信号入力リード14とコンデンサブロック336内の各コンデンサ56A～56Dとの間に延びる第1のボンドワイヤ52A～52Dを含む複数の

50

誘導性ワイヤボンダ接続と、コンデンサブロック 336 内の各コンデンサ 56A～56D から各抵抗器 55A～55D に延びる第 2 のボンダワイヤ 54A～54D を含む誘導性ワイヤボンダ接続と、コンデンサブロック 336 内の各コンデンサ 56A～56D からトランジスタ 15A～15D の各ゲートに延びる第 3 のボンダワイヤ 58A～58D を含む誘導性ワイヤボンダ接続とを含むことができる。

【0066】

換言すれば、入力整合回路 50A～50D は、それぞれ第 1 のインダクタンス 52A～52D、第 2 のインダクタンス 54A～54D、コンデンサ 56A～56D 及び第 3 のインダクタンス 58A～58D を含む。図 8 に示すように、第 1 のインダクタンス 52A～52D は、RF 入力リード 14 と、コンデンサブロック 336 の各コンデンサ 56A～56D との間のワイヤボンダ接続によって設けることができる。第 2 のインダクタンス 54A～54D は、抵抗器ブロック 345 の各ノード 57A～57D と、対応するコンデンサ 56A～56D の端子との間のワイヤボンダ接続によって設けることができる。第 3 のインダクタンス 58A～58D は、対応するコンデンサ 56A～56D の端子と、RF トランジスタ 115 の対応するセル 15A～15D のゲート端子との間のワイヤボンダ接続によって設けることができる。

【0067】

本出願の実施形態を、主に入力整合回路に関連して説明したが、本発明の実施形態は、図 3、図 4、図 6 及び図 8 に示す出力整合回路 116 などの出力整合回路で使用することもできる。例えば、いくつかの実施形態によれば、出力整合回路 116 内に、図 5 に示す分割コンデンサを含むコンデンサブロック 136 を設けることができる。このような実施形態では、各トランジスタセル 15A～15D の出力端子（ドレイン D など）を、例えば誘導性ボンダワイヤを介して、コンデンサブロック 136 のコンデンサの対応する入力端子 38A～38D に接続することができる。同様に、例えば誘導性ボンダワイヤを介して、入力端子 38A～38D を RF 出力リード 18 に接続することもできる。誘導性ボンダワイヤの長さ及びコンデンサブロック 136 内のコンデンサの静電容量は、トランジスタダイ 115 の出力部において適当なインピーダンス整合が行われるように選択することができる。

【0068】

さらに、主に単一のトランジスタダイを含むパッケージ型 RF トランジスタに関連して本出願の実施形態を説明したが、本発明のいくつかの実施形態によれば、単一のパッケージ 100 内に複数のトランジスタダイス 115 を含め、1 又はそれ以上のトランジスタダイスに、複数のコンデンサを含むコンデンサブロックを設けることができる。

【0069】

本発明の実施形態によるパッケージ型 RF パワートランジスタは、安定性が重要とされる幅広い用途において有用となり得る。例えば、本発明の実施形態によるパッケージ型パワートランジスタは、WiMAX、WCDMA、CDMA、及び／又は次世代（第 4 世代）システムを含むその他のシステムなどのシステムに応用することができる。一般に、本発明の実施形態は、パワートランジスタによる安定した動作が望まれるあらゆる用途において有用となり得る。

【0070】

図面及び明細書では、本発明の典型的な実施形態を開示し、また特定の用語を使用した。これらの用語は、限定目的ではなく一般的かつ記述的の意味で使用したものにとらず、本発明の範囲は、以下の特許請求の範囲に示される。

【符号の説明】

【0071】

- 100 パッケージ型 RF トランジスタ
- 112 入力整合回路
- 115 トランジスタ
- 116 出力整合ネットワーク

10

20

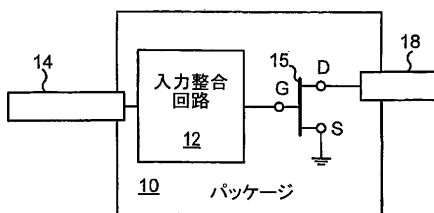
30

40

50

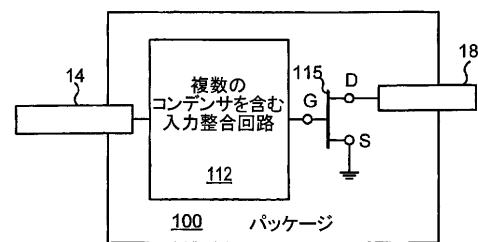
- 1 3 6 コンデンサブロック
- 1 4 0 ベース
- 3 2 A 第 1 のインダクタンス
- 3 2 D 第 1 のインダクタンス
- 3 4 A 第 2 のインダクタンス
- 3 4 D 第 2 のインダクタンス
- 3 5 A コンデンサ間抵抗器
- 3 6 A コンデンサ
- 3 6 D コンデンサ

【図 1】

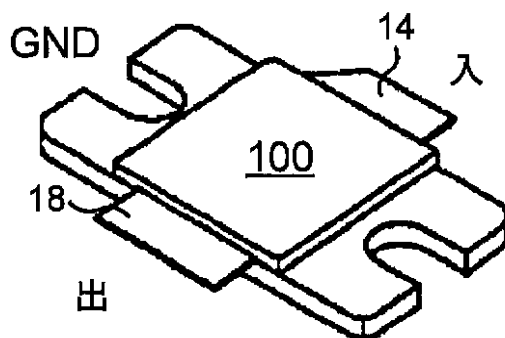
**FIGURE 1**

(先行技術)

【図 2 B】

**FIGURE 2B**

【図 2 A】

**FIGURE 2A**

【図 3】

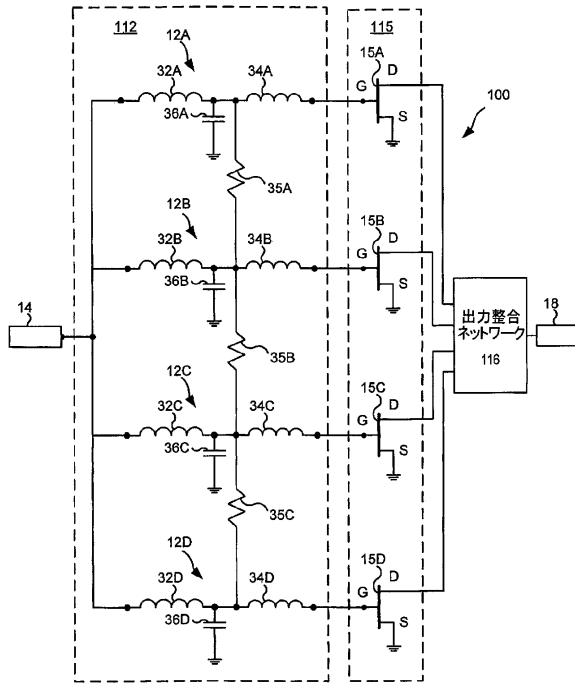


FIGURE 3

【図 4】

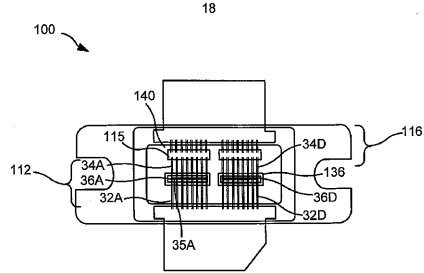


FIGURE 4

【図 5】

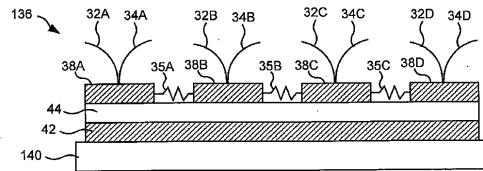


FIGURE 5

【図 6】

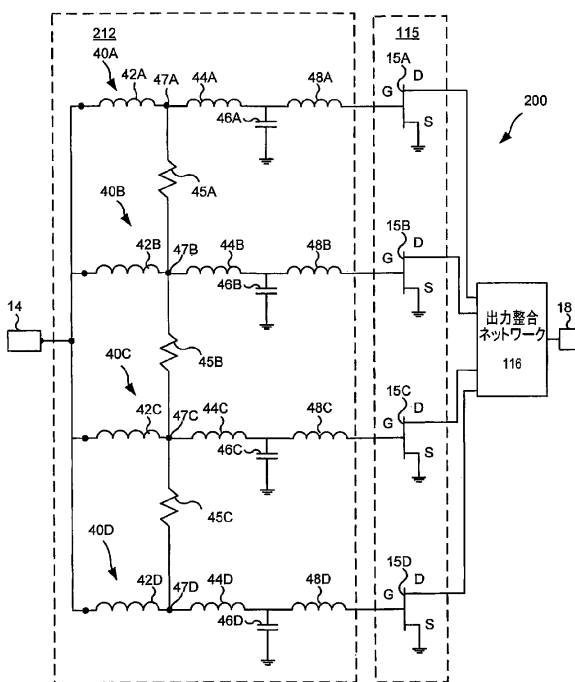


FIGURE 6

【図 7 A】

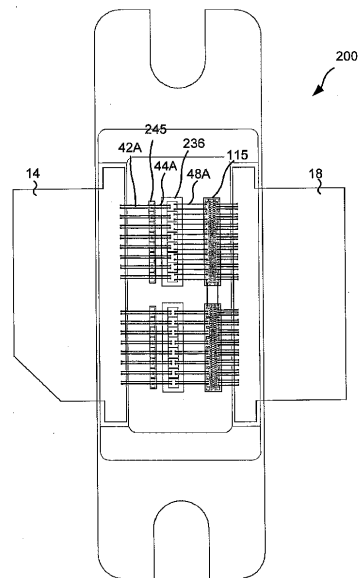


FIGURE 7A

【図 7 B】

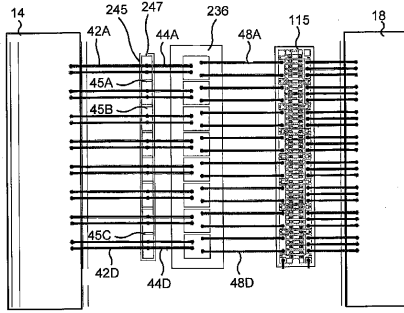


FIGURE 7B

【図 8】

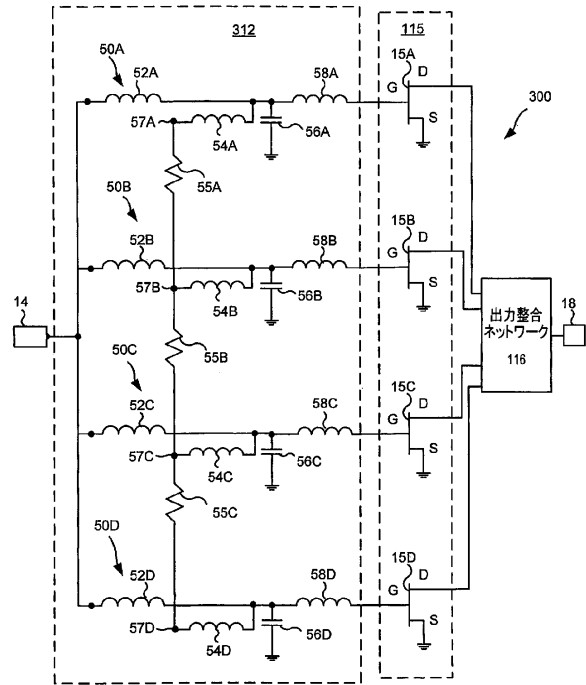


FIGURE 8

【図 9 A】

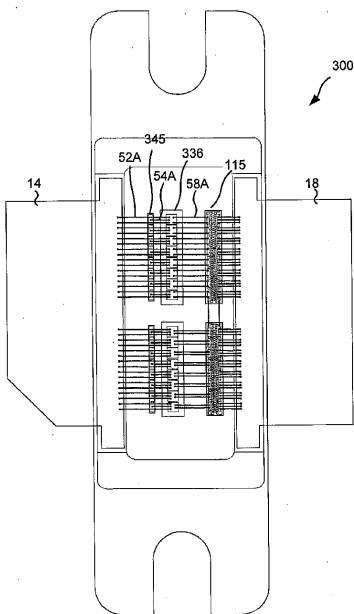


FIGURE 9A

【図 9 B】

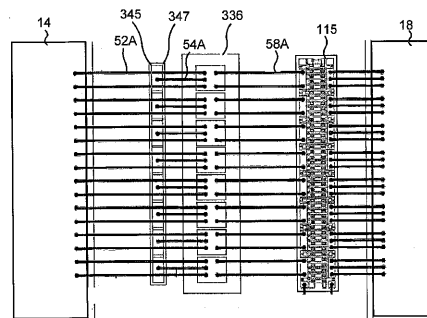


FIGURE 9B

フロントページの続き

- (74)代理人 100109070
弁理士 須田 洋之
- (74)代理人 100109335
弁理士 上杉 浩
- (74)代理人 100120525
弁理士 近藤 直樹
- (74)代理人 100141553
弁理士 鈴木 信彦
- (72)発明者 ウッド サイモン
アメリカ合衆国 ノースカロライナ州 27613 ローリー レグリー コート 2909
- (72)発明者 ミロン ブラッドレー
アメリカ合衆国 ノースカロライナ州 27713 ダラム リンデン オークス アベニュー
5002

審査官 緒方 寿彦

- (56)参考文献 特開昭63-086904 (JP, A)
特開昭54-043662 (JP, A)
特表2010-531110 (JP, A)
特開昭63-253708 (JP, A)
特開昭58-221512 (JP, A)
特開平05-267956 (JP, A)
特開平7-30062 (JP, A)
特開平05-226951 (JP, A)
米国特許第6137367 (US, A)
- (58)調査した分野(Int.Cl., DB名)
H03F 1/00- 3/45、3/50- 3/52、
3/62- 3/64、3/68- 3/72