

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6847933号
(P6847933)

(45) 発行日 令和3年3月24日(2021.3.24)

(24) 登録日 令和3年3月5日(2021.3.5)

(51) Int.Cl.	F 1
GO 1 R 33/09 (2006.01)	GO 1 R 33/09
GO 1 R 33/02 (2006.01)	GO 1 R 33/02 N
HO 1 L 43/08 (2006.01)	HO 1 L 43/08 Z
	HO 1 L 43/08 A

請求項の数 23 (全 37 頁)

(21) 出願番号	特願2018-516836 (P2018-516836)	(73) 特許権者 501105602 アレグロ・マイクロシステムズ・エルエル シー
(86) (22) 出願日	平成28年9月21日 (2016.9.21)	アメリカ合衆国ニューハンプシャー州O 3 1 O 3 - 3 3 5 3, マンチェスター, ペリ メーター・ロード9 5 5番
(65) 公表番号	特表2018-531383 (P2018-531383A)	(73) 特許権者 591150395 コミサリア タ レネルジー アトミック エ オー エネルジー アルテルナティ ーヴ
(43) 公表日	平成30年10月25日 (2018.10.25)	フランス国 7 5 0 1 5 パリ, リュ・ル ブラン 2 5, バティマン・ル・ボナン デ
(86) 國際出願番号	PCT/US2016/052745	(74) 代理人 100140109 弁理士 小野 新次郎
(87) 國際公開番号	W02017/058586	
(87) 國際公開日	平成29年4月6日 (2017.4.6)	
審査請求日	令和1年6月17日 (2019.6.17)	
(31) 優先権主張番号	14/870,834	
(32) 優先日	平成27年9月30日 (2015.9.30)	
(33) 優先権主張国・地域又は機関	米国(US)	

最終頁に続く

(54) 【発明の名称】磁気抵抗素子における混合を用いる磁場センサ及び方法

(57) 【特許請求の範囲】

【請求項 1】

検知された外部磁場を検知するための磁場センサであって、
第1のノード及び第2のノードを有する第1の磁気抵抗素子と、
第1のノード及び第2のノードを有する第2の磁気抵抗素子であって、前記第1の磁気
抵抗素子の前記第2のノードが、前記第2の磁気抵抗素子の前記第1のノードに結合され
て、前記第1の磁気抵抗素子と前記第2の磁気抵抗素子を直列に結合する第1の接合ノー
ドを形成するものと、

A C 混合電流を生成するように動作可能な少なくとも1つの電流生成回路であって、前
記A C 混合電流の少なくとも第1の部分は前記第1及び第2の直列結合された磁気抵抗素
子を通過するように結合され、前記A C 混合電流はA C 電流周波数を有するA C 電流成分
を有する、少なくとも1つの電流生成回路と、

前記第1の磁気抵抗素子に近接する第1のA C 混合磁場を生成するように動作可能であ
り、更に、前記第2の磁気抵抗素子に近接する第2のA C 混合磁場を生成するように動作可
能である、少なくとも1つの磁場生成回路であって、前記第1のA C 混合磁場は、前記
A C 電流周波数と同じA C 磁場周波数を有する第1のA C 磁場成分を有し、前記第2のA
C 混合磁場が、前記A C 磁場周波数を有する第2のA C 磁場成分を有し、前記第1の及び
第2のA C 混合磁場は、前記第1の接合ノードに現れる出力信号を生じさせ、前記出力信
号は、前記検知された外部磁場の変化に応じて値が変化するD C 成分を含む、少なくとも
1つの磁場生成回路と、

を含み、

前記第1の磁気抵抗素子と前記第2の磁気抵抗素子とは、同じ方向に最大応答軸を有し

、前記第1の磁気抵抗素子と前記第2の磁気抵抗素子とは、前記AC混合電流の少なくとも第1の部分の電流が前記第1の磁気抵抗素子を一方に向けるときに、当該電流が前記第2の磁気抵抗素子を前記一方とは物理的に反対の方向に向るように互いに直列に結合されている、磁場センサ。

【請求項2】

検知された外部磁場を検知するための磁場センサであって、

第1のノード及び第2のノードを有する第1の磁気抵抗素子と、

10

第1のノード及び第2のノードを有する第2の磁気抵抗素子であって、前記第1の磁気抵抗素子の前記第2のノードが、前記第2の磁気抵抗素子の前記第1のノードに結合され、前記第1の磁気抵抗素子と前記第2の磁気抵抗素子を直列に結合する第1の接合ノードを形成するものと、

AC混合電流を生成するように動作可能な少なくとも1つの電流生成回路であって、前記AC混合電流の少なくとも第1の部分は前記第1及び第2の直列結合された磁気抵抗素子を通過するように結合され、前記AC混合電流はAC電流周波数を有するAC電流成分を有する、少なくとも1つの電流生成回路と、

前記第1の磁気抵抗素子に近接する第1のAC混合磁場を生成するように動作可能であり、更に、前記第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するように動作可能である、少なくとも1つの磁場生成回路であって、前記第1のAC混合磁場は、前記AC電流周波数と同じAC磁場周波数を有する第1のAC磁場成分を有し、前記第2のAC混合磁場が、前記AC磁場周波数を有する第2のAC磁場成分を有し、前記第1の及び第2のAC混合磁場は、前記第1の接合ノードに現れる出力信号を生じさせ、前記出力信号は、前記検知された外部磁場の変化に応じて値が変化するDC成分を含む、少なくとも1つの磁場生成回路と、

を含み、

前記少なくとも1つの磁場生成回路は、

前記第1の磁気抵抗素子に近接して配設された第1の磁場源と、

前記第2の磁気抵抗素子に近接して配設された第2の磁場源と、を含み、

20

前記第1の磁場源は、前記第1の磁気抵抗素子に近接する前記第1のAC混合磁場を生成するように構成され、前記第2の磁場源は、前記第2の磁気抵抗素子に近接する前記第2のAC混合磁場を生成するように構成されており、

前記第1及び第2の磁気抵抗素子は基板上に配設され、前記第1の磁場源は、前記基板上又は前記基板内に配設された第1の電流導体を含み、前記第2の磁場源は、前記基板上又は前記基板内に配設された第2の電流導体を含み、

前記第1及び第2の電流導体は、前記第1及び第2の磁気抵抗素子と直列に電気的に結合される、磁場センサ。

【請求項3】

前記出力信号を表す信号を受信するように結合され、前記出力信号を表す前記信号を少なくとも1つの閾値信号と比較して、前記検知された外部磁場の大きさが第1の所定の磁場の大きさ未満であることを示す第1の状態、及び、前記検知された外部磁場の前記大きさが前記第1の所定の磁場の大きさ又は第2の異なる所定の磁場の大きさから選択された1つよりも大きいことを示す第2の状態、を有する出力信号を生成するように構成された比較器をさらに含む、

請求項1又は2に記載の磁場センサ。

【請求項4】

前記第1の接合ノードと前記比較器との間に結合されたフィルタであって、前記フィルタは前記AC磁場周波数で前記出力信号のAC成分を除去するように選択され、前記フィルタはフィルタリングされた信号を生成するように構成され、前記比較器は前記出力信号

40

50

を表す前記信号として前記フィルタリングされた信号を受信するように結合される、フィルタをさらに含む、

請求項3に記載の磁場センサ。

【請求項 5】

前記少なくとも1つの磁場生成回路及び前記少なくとも1つの電流生成回路は、少なくとも1つの兼用回路と同じであり、前記電流は、前記第1及び第2のAC混合磁場を生じさせる、

請求項1又は2に記載の磁場センサ。

【請求項 6】

前記少なくとも1つの磁場生成回路は、

10

前記第1の磁気抵抗素子に近接して配設された第1の磁場源と、

前記第2の磁気抵抗素子に近接して配設された第2の磁場源と、を含み、

前記第1の磁場源は、前記第1の磁気抵抗素子に近接する前記第1のAC混合磁場を生成するように構成され、前記第2の磁場源は、前記第2の磁気抵抗素子に近接する前記第2のAC混合磁場を生成するように構成される、

請求項1に記載の磁場センサ。

【請求項 7】

前記第1及び第2の磁気抵抗素子は基板上に配設され、前記第1の磁場源は、前記基板上又は前記基板内に配設された第1の電流導体を含み、前記第2の磁場源は、前記基板上又は前記基板内に配設された第2の電流導体を含む、

20

請求項6に記載の磁場センサ。

【請求項 8】

前記第1及び第2の電流導体は、相互に直列に電気的に結合される、

請求項7に記載の磁場センサ。

【請求項 9】

前記第1及び第2の電流導体は、前記第1及び第2の磁気抵抗素子と直列に電気的に結合される、

請求項7に記載の磁場センサ。

【請求項 10】

前記第1及び第2のAC混合磁場はそれぞれ、前記第1及び第2の磁気抵抗素子の第1及び第2の主応答軸に対して平行から約+/-45度内の方向を有する、

30

請求項1又は2に記載の磁場センサ。

【請求項 11】

検知された外部磁場を検知する方法であって、

第1のノード及び第2のノードを有する第1の磁気抵抗素子を設けるステップと、

第1のノード及び第2のノードを有する第2の磁気抵抗素子を設けるステップであって、前記第1の磁気抵抗素子の前記第2のノードが、前記第2の磁気抵抗素子の前記第1のノードに結合されて、前記第1の磁気抵抗素子と前記第2の磁気抵抗素子を直列に結合する第1の接合ノードを形成するものと、

AC混合電流を生成するステップであって、前記AC混合電流の少なくとも第1の部分は前記第1及び第2の直列結合された磁気抵抗素子を通過するように結合され、前記AC混合電流は、AC電流周波数を有するAC電流成分を有する、ステップと、

40

前記第1の磁気抵抗素子に近接する第1のAC混合磁場を生成し、前記第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するステップであって、

前記第1のAC混合磁場は、前記AC電流周波数と同じAC磁場周波数を有するAC磁場成分を有し、前記第2のAC混合磁場が、前記AC磁場周波数を有する第2のAC磁場成分を有し、前記第1の及び第2のAC混合磁場は、前記第1の接合ノードに現れる出力信号を生じさせ、前記出力信号はDC成分を含む、ステップと、

を含み、

前記第1の磁気抵抗素子と前記第2の磁気抵抗素子とは、同じ方向に最大応答軸を有し

50

前記第1の磁気抵抗素子と前記第2の磁気抵抗素子とは、前記AC混合電流の少なくとも第1の部分の電流が前記第1の磁気抵抗素子を一方向に流れるときに、当該電流が前記第2の磁気抵抗素子を前記一方向とは物理的に反対の方向に流れるよう互いに直列に結合されている、方法。

【請求項12】

検知された外部磁場を検知する方法であって、

第1のノード及び第2のノードを有する第1の磁気抵抗素子を設けるステップと、

第1のノード及び第2のノードを有する第2の磁気抵抗素子を設けるステップであって、

前記第1の磁気抵抗素子の前記第2のノードが、前記第2の磁気抵抗素子の前記第1のノードに結合されて、前記第1の磁気抵抗素子と前記第2の磁気抵抗素子を直列に結合する第1の接合ノードを形成するものと、

10

AC混合電流を生成するステップであって、前記AC混合電流の少なくとも第1の部分は前記第1及び第2の直列結合された磁気抵抗素子を通過するように結合され、前記AC混合電流は、AC電流周波数を有するAC電流成分を有する、ステップと、

前記第1の磁気抵抗素子に近接する第1のAC混合磁場を生成し、前記第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するステップであって、

前記第1のAC混合磁場は、前記AC電流周波数と同じAC磁場周波数を有するAC磁場成分を有し、前記第2のAC混合磁場が、前記AC磁場周波数を有する第2のAC磁場成分を有し、前記第1の及び第2のAC混合磁場は、前記第1の接合ノードに現れる出力信号を生じさせ、前記出力信号はDC成分を含む、ステップと、

20

を含み、

前記第1及び第2の磁気抵抗素子は基板上に配設され、

前記第1のAC混合磁場を生成する前記ステップは、前記基板上又は前記基板内に配設された第1の電流導体で前記第1の磁気抵抗素子に近接する前記第1のAC混合磁場を生成するステップを含み、

前記第2のAC混合磁場を生成する前記ステップは、前記基板上又は前記基板内に配設された第2の電流導体で前記第2の磁気抵抗素子に近接する前記第2のAC混合磁場を生成するステップを含み、

前記第1及び第2の電流導体は、前記第1及び第2の磁気抵抗素子と直列に電気的に結合される、方法。

30

【請求項13】

前記出力信号を表す信号を少なくとも1つの閾値信号と比較して、前記検知された外部磁場の大きさが第1の所定の磁場の大きさ未満であることを示す第1の状態、及び、前記検知された外部磁場の前記大きさが前記第1の所定の磁場の大きさ又は第2の異なる所定の磁場の大きさから選択された1つよりも大きいことを示す第2の状態、を有する比較信号を生成するステップをさらに含む、

請求項11又は12に記載の方法。

【請求項14】

前記AC磁場周波数で前記出力信号のAC成分を除去するためにフィルタリングするステップをさらに含む、

40

請求項13に記載の方法。

【請求項15】

前記AC混合電流の少なくとも前記第1の部分は、前記第1及び第2のAC混合磁場を生じさせる、

請求項11又は12に記載の方法。

【請求項16】

前記第1及び第2の磁気抵抗素子は基板上に配設され、前記第1のAC混合磁場を生成する前記ステップは、

前記基板上又は前記基板内に配設された第1の電流導体で前記第1の磁気抵抗素子に近

50

接する前記第1のAC混合磁場を生成するステップを含み、

前記第2のAC混合磁場を生成する前記ステップは、

前記基板上又は前記基板内に配設された第2の電流導体で前記第2の磁気抵抗素子に近接する前記第2のAC混合磁場を生成するステップを含む、

請求項1_1に記載の方法。

【請求項17】

前記第1及び第2の電流導体は、相互に直列に電気的に結合される、

請求項1_6に記載の方法。

【請求項18】

前記第1及び第2の電流導体は、前記第1及び第2の磁気抵抗素子と直列に電気的に結合される、

10

請求項1_7に記載の方法。

【請求項19】

前記第1及び第2のAC混合磁場はそれぞれ、前記第1及び第2の磁気抵抗素子の第1及び第2の主応答軸に対して平行から約+/-45度内の方向を有する、

請求項1_1又は1_2に記載の方法。

【請求項20】

第1のノード及び第2のノードを有する第3の磁気抵抗素子と、

第1のノード及び第2のノードを有する第4の磁気抵抗素子であって、前記第3の磁気抵抗素子の前記第2のノードが、前記第4の磁気抵抗素子の前記第1のノードに結合され、前記第3の磁気抵抗素子と前記第4の磁気抵抗素子を直列に結合する第2の接合ノードを形成するものと、

20

を更に備え、

前記AC混合電流の第2の部分が結合されて、前記第3の及び第4の直列接続された抵抗を通過し、

前記少なくとも1つの磁場生成回路が、更に、前記第3の磁気抵抗素子に近接する、第3のAC混合磁場を生成するように動作可能であり、前記第4の磁気抵抗素子に近接する第4のAC混合磁場を生成するように動作可能であり、

前記第3のAC混合磁場が、前記AC電流周波数と同一のAC磁場周波数を有する第3のAC磁場成分を有し、

30

前記第4のAC混合磁場は、前記AC磁場周波数を有する第4のAC磁場成分を有し、

前記第1、第2、第3、及び、第4のAC混合磁場は、前記第1の及び第2の接合ノードに現れる差動出力信号を生じさせ、

前記差動出力信号が、前記第2の外部磁場の変化に応じて値が変化するDC成分を含む、

請求項1_2に記載の磁場センサ。

【請求項21】

第1のノード及び第2のノードを有する第3の磁気抵抗素子を設けるステップと、

第1のノード及び第2のノードを有する第4の磁気抵抗素子を設けるステップであって、前記第3の磁気抵抗素子の前記第2のノードが、前記第4の磁気抵抗素子の前記第1のノードに結合されて、前記第3の磁気抵抗素子と前記第4の磁気抵抗素子を直列に結合する第2の接合ノードを形成するものと、

40

を更に含み、

前記AC混合電流の第2の部分が結合されて、前記第3の及び第4の直列結合された抵抗を通過し、

前記少なくとも1つの磁場生成回路が、更に、前記第3の磁気抵抗素子に近接する第3のAC混合磁場を生成するように動作可能であり、そして、前記第4の磁気抵抗素子に近接する第4のAC混合磁場を生成するように動作可能であり、

前記第3のAC混合磁場が、前記AC電流周波数と同一のAC磁場周波数を有する第3のAC磁場成分を有し、

50

前記第4のA C混合磁場が、前記A C磁場周波数を有する第4のA C磁場成分を有し、前記第1、第2、第3、及び、第4のA C混合磁場が、前記第1の及び第2の接合ノードに現れる差動出力信号を生じさせ、

前記差動出力信号が、前記検知された外部磁場の変化に応じて値が変化するD C成分を含む、

請求項11又は12に記載の方法。

【請求項22】

前記第3の磁気抵抗素子と前記第4の磁気抵抗素子とは、同じ方向に最大応答軸を有し、

前記第3の磁気抵抗素子と前記第4の磁気抵抗素子とは、前記A C混合電流の第2の部分の電流が前記第3の磁気抵抗素子を一方向に流れるときに、当該第2の部分の電流が前記第4の磁気抵抗素子を前記一方向とは物理的に反対の方向に流れるように互いに直列に結合されている、

請求項20に記載の磁場センサ。

【請求項23】

前記第3の磁気抵抗素子と前記第4の磁気抵抗素子とは、同じ方向に最大応答軸を有し、

前記第3の磁気抵抗素子と前記第4の磁気抵抗素子とは、前記A C混合電流の第2の部分の電流が前記第3の磁気抵抗素子を一方向に流れるときに、当該第2の部分の電流が前記第4の磁気抵抗素子を前記一方向とは物理的に反対の方向に流れるように互いに直列に結合されている、

請求項21に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、概して磁気抵抗素子に関し、より詳細には、磁気抵抗素子における混合（又は変調）を用いる磁場センサ及び方法に関する。

【背景技術】

【0002】

本明細書で使用される場合、「磁場検知素子」という用語は、磁場を検知することができる様々な電子素子を記述するために使用される。そのような磁場検知素子の1つは、磁気抵抗（MR）素子である。磁気抵抗素子は、磁気抵抗素子が受ける磁場に対して変化する抵抗を有する。

【0003】

知られているように、異なる種類の磁気抵抗素子、例えばインジウムアンチモン（InSb）、巨大磁気抵抗（GMR）素子、異方性磁気抵抗素子（AMR）、及び磁気トンネル接合（MTJ）素子とも呼ばれるトンネル磁気抵抗（TMR）素子のような半導体磁気抵抗素子が存在する。

【0004】

知られているように、金属ベース又は金属磁気抵抗素子（例えば、GMR、TMR、AMR）は、それらが形成される基板に平行な感度の軸を有する傾向がある。

本明細書で使用される場合、「磁場センサ」という用語は、一般的に他の回路と組み合わせて磁場検知素子を使用する回路を記述するために使用される。典型的な磁場センサでは、磁場検知素子及び他の回路を共通の基板上に集積することができる。

【0005】

磁場センサは、限定されるものではないが、磁場の方向の角度を検知する角度センサと、通電導体によって運ばれる電流によって生成される磁場を検知する電流センサと、強磁性物体の近接を検知する磁気スイッチと、通過する強磁性体、例えば磁場センサがバックバイアス又は他の磁石と組み合わせて使用されるリング磁石又は強磁性ターゲット（例えば、ギヤ歯）の磁気領域を検知する回転検知器と、磁場の磁場密度を検知する磁場センサ

10

20

30

40

50

とを含む様々な用途で使用される。

【0006】

GMR及びTMR素子は、例えばホール素子と比較して、比較的高い感度を有することが知られている。GMR及びTMR素子は、適度に良好な直線性を有するが、限られた磁場範囲にわたって、ホール素子が動作可能な範囲よりも範囲がより制限されていることも知られている。

【0007】

磁気抵抗素子は、単一素子であってもよく、あるいは、2つ以上の磁気抵抗素子が、例えばハーフブリッジ又はフル（ホイートストン）ブリッジなどの様々な構成で配置されてもよい。

10

【0008】

ハーフブリッジに配置される場合、通常、1つの固定抵抗器と組み合わせて直列に1つの磁気抵抗素子が使用される。その代わりに、2つの同じ磁気抵抗素子が使用された場合、両方の磁気抵抗素子が磁場に応答して同じ方向に抵抗を変化させる傾向があるため、ハーフブリッジは出力信号を有さない傾向がある。

【0009】

フルブリッジに配置される場合、通常、2つの固定抵抗器と組み合わせて直列に2つの磁気抵抗素子が使用される。その代わりに、4つの同じ磁気抵抗素子が使用された場合、4つの磁気抵抗素子が磁場に応答して同じ方向に抵抗を変化させる傾向があるため、フルブリッジは出力信号を有さない傾向がある。

20

【0010】

様々な構成における固定抵抗器を使用する上述のブリッジは、欠点を有する。例えば、固定抵抗器は、磁気抵抗素子の温度係数と一致しない温度係数を有することができ、したがって、ブリッジによって生成される出力信号は、温度に対して変化し得る。

【0011】

電流源（高出力インピーダンス）から駆動される単一の磁気抵抗素子でさえ、単一の磁気抵抗素子によって生成され温度に対して変化し得る出力信号を生じさせる温度係数を有する。

【発明の概要】

【発明が解決しようとする課題】

30

【0012】

温度による出力信号の変化が少ない磁気抵抗素子、ハーフブリッジ又はフルブリッジを提供することが望ましい。上記の磁気抵抗素子、ハーフブリッジ又はフルブリッジを用いる磁場センサを提供することが望ましい。

【課題を解決するための手段】

【0013】

本発明は、温度による出力信号の変化が少ない磁気抵抗素子、ハーフブリッジ又はフルブリッジを提供する。また、本発明は、上記の磁気抵抗素子、ハーフブリッジ、又はフルブリッジを用いる磁場センサも提供する。

【0014】

40

本発明の一態様を理解するのに有用な例によれば、検知された外部磁場を検知するための磁場センサは、ブリッジ配置された第1、第2、第3及び第4の磁気抵抗素子を含むことができ、第1の接合ノードは第1の磁気抵抗素子と第2の磁気抵抗素子とを直列に結合し、第2の接合ノードは第3の磁気抵抗素子と第4の磁気抵抗素子とを直列に結合し、ブリッジは第1の接合ノードと第2の接合ノードとの間にブリッジ出力信号を生成する。磁場センサはさらに、第1及び第2のAC混合電流（AC mixing current）を生成するように動作可能な少なくとも1つの電流生成回路（current generating circuit）を含むことができ、第1のAC混合電流は第1及び第2の直列に結合された磁気抵抗素子を通過するように結合され、第2のAC混合電流は第3及び第4の直列に結合された磁気抵抗素子を通過するように結合され、第1及び第2の

50

A C 混合電流はそれぞれ、同じ周波数又は異なる周波数である第 1 及び第 2 の A C 電流周波数をそれぞれ有する第 1 及び第 2 の A C 電流成分を有する。磁場センサはさらに、第 1 、第 2 、第 3 及び第 4 の磁気抵抗素子にそれぞれ近接する第 1 、第 2 、第 3 及び第 4 の A C 混合磁場を生成するように動作可能な少なくとも 1 つの磁場生成回路 (magnetic field generating circuit) を含むことができ、第 1 、第 2 、第 3 及び第 4 の A C 混合磁場はそれぞれ、第 1 、第 2 、第 3 及び第 4 の A C 磁場成分を有し、第 1 及び第 2 の A C 磁場成分は、第 1 の A C 電流周波数と同じ第 1 の A C 磁場周波数を有し、第 3 及び第 4 の A C 磁場成分は、第 2 の A C 電流周波数と同じ周波数の第 2 の A C 磁場周波数を有し、第 1 、第 2 、第 3 及び第 4 の A C 混合磁場は、検知された外部磁場の変化に応じて値が変化する第 1 の D C 成分を含むブリッジ出力信号を生じさせる。

10

【0015】

いくつかの実施形態において、上記の磁場センサは、以下の様の 1 つ又は複数を任意の組み合わせで含むことができる。

いくつかの実施形態において、上記の磁場センサは、ブリッジ出力信号を表す信号を受信するように結合された比較器 (comparator) をさらに含み、比較器は、ブリッジ出力信号を表す信号を少なくとも 1 つの閾値信号と比較して、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ未満であることを示す第 1 の状態、及び、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ又は第 2 の異なる所定の磁場の大きさから選択された 1 つよりも大きいことを示す第 2 の状態、を有する比較信号を生成するように動作可能である。

20

【0016】

いくつかの実施形態において、上記の磁場センサは、比較器と第 1 及び第 2 の接合ノードとの間に結合されたフィルタをさらに含み、フィルタは第 1 及び第 2 の磁場周波数のうちの 1 つ又は複数でブリッジ出力信号の 1 つ又は複数の A C 成分を除去するように選択され、フィルタはフィルタリングされた信号を生成するように構成され、比較器はブリッジ出力信号を表す信号としてフィルタリングされた信号を受信するように結合される。

【0017】

上記の磁場センサのいくつかの実施形態において、少なくとも 1 つの磁場生成回路及び少なくとも 1 つの電流生成回路は、少なくとも 1 つの兼用回路と同じであり、第 1 の A C 混合電流は、第 1 及び第 2 の A C 混合磁場を生じさせ、第 2 の A C 混合電流は、第 3 及び第 4 の A C 混合磁場を生じさせる。

30

【0018】

上記の磁場センサのいくつかの実施形態において、少なくとも 1 つの磁場生成回路は、第 1 の磁気抵抗素子に近接して配設された第 1 の磁場源 (magnetic field source) と、第 2 の磁気抵抗素子に近接して配設された第 2 の磁場源と、第 3 の磁気抵抗素子に近接する第 3 の磁場源と、第 4 の磁気抵抗素子に近接する第 4 の磁場源と、を含み、第 1 の磁場源は、第 1 の磁気抵抗素子に近接する第 1 の A C 混合磁場を生成するように構成され、第 2 の磁場源は、第 2 の磁気抵抗素子に近接する第 2 の A C 混合磁場を生成するように構成され、第 3 の磁場源は、第 3 の磁気抵抗素子に近接する第 3 の A C 混合磁場を生成するように構成され、第 4 の磁場源は、第 4 の磁気抵抗素子に近接する第 4 の A C 混合磁場を生成するように構成される。

40

【0019】

上記の磁場センサのいくつかの実施形態において、ブリッジは基板上に配置され、第 1 の磁場源は、基板上又は基板内に配設された第 1 の電流導体 (current conductor) を含み、第 2 の磁場源は、基板上又は基板内に配設された第 2 の電流導体を含み、第 3 の磁場源は、基板上又は基板内に配設された第 3 の電流導体を含み、第 4 の磁場源は、基板上又は基板内に配設された第 4 の電流導体を含む。

【0020】

上記の磁場センサのいくつかの実施形態において、第 1 及び第 2 の電流導体は、第 1 及び第 2 の磁気抵抗素子と直列に電気的に結合され、第 3 及び第 4 の電流導体は、第 3 及び

50

第4の磁気抵抗素子と直列に電気的に結合される。

【0021】

上記の磁場センサのいくつかの実施形態において、第1、第2、第3及び第4の磁場はそれぞれ、第1、第2、第3及び第4の磁気抵抗素子の第1、第2、第3及び第4の主応答軸に対して平行から約+/-45度内の方角を有する。

【0022】

本発明の別の態様を理解するのに有用な例によれば、検知された外部磁場を検知する方法は、ブリッジに配置された第1、第2、第3及び第4の磁気抵抗素子を設けるステップを含むことができ、第1の接合ノードは第1の磁気抵抗素子と第2の磁気抵抗素子とを直列に結合し、第2の接合ノードは第3の磁気抵抗素子と第4の磁気抵抗素子とを直列に結合し、ブリッジは第1の接合ノードと第2の接合ノードとの間にブリッジ出力信号を生成する。方法はさらに、第1及び第2のAC混合電流を生成するステップを含むことができ、前記第1のAC混合電流は第1及び第2の直列に結合された磁気抵抗素子を通過するよう結合され、前記第2のAC混合電流は第3及び第4の直列に結合された磁気抵抗素子を通過するよう結合され、第1及び第2のAC混合電流はそれぞれ、同じ周波数又は異なる周波数である第1及び第2のAC電流周波数をそれぞれ有する第1及び第2のAC電流成分を有する。方法はさらに、第1、第2、第3及び第4の磁気抵抗素子にそれぞれ近接する第1、第2、第3及び第4のAC混合磁場を生成するステップを含むことができ、第1、第2、第3及び第4のAC混合磁場はそれぞれ、第1、第2、第3及び第4のAC磁場成分を有し、第1及び第2のAC磁場成分は、第1のAC電流周波数と同じ第1のAC磁場周波数を有し、第3及び第4のAC磁場成分は、第2のAC電流周波数と同じ第2のAC磁場周波数を有し、第1、第2、第3及び第4のAC混合磁場は、検知された外部磁場の変化に応じて値が変化する第1のDC成分を含むブリッジ出力信号を生じさせる。

10

【0023】

いくつかの実施形態において、上記の方法は、以下の態様の1つ又は複数を任意の組み合わせで含むことができる。

いくつかの実施形態において、上記の方法は、ブリッジ出力信号を表す信号を少なくとも1つの閾値信号と比較して、検知された外部磁場の大きさが第1の所定の磁場の大きさ未満であることを示す第1の状態、及び、検知された外部磁場の大きさが第1の所定の磁場の大きさ又は第2の異なる所定の磁場の大きさから選択された1つよりも大きいことを示す第2の状態、を有する比較信号を生成するステップをさらに含む。

20

【0024】

いくつかの実施形態において、上記の方法は、第1及び第2のAC磁場周波数のうちの1つ又は複数でブリッジ出力信号の1つ又は複数のAC成分を除去するためにフィルタリングするステップをさらに含み、フィルタリングするステップは、フィルタリングされた信号を生成し、フィルタリングされた信号は、比較するステップで使用されるブリッジ出力信号を表す信号に対応する。

30

【0025】

上記の方法のいくつかの実施形態において、第1のAC混合電流は、第1及び第2のAC混合磁場を生じさせ、第2のAC混合電流は、第3及び第4のAC混合磁場を生じさせる。

40

【0026】

上記の方法のいくつかの実施形態において、ブリッジは基板上に配置され、第1の磁気抵抗素子に近接する第1のAC混合磁場を生成するステップは、基板上又は基板内に配設された第1の電流導体で第1のAC混合磁場を生成するステップを含み、第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するステップは、基板導体上又は基板導体内に配設された第2の電流導体で第2のAC混合磁場を生成するステップを含み、第3の磁気抵抗素子に近接する第3のAC混合磁場を生成するステップは、基板上又は基板内に配設された第3の電流導体で第3のAC混合磁場を生成するステップを含み、第4の磁気抵抗素子に近接する第4のAC混合磁場を生成するステップは、基板上又は基板内に配設され

50

た第4の電流導体で第4のAC混合磁場を生成するステップを含む。

【0027】

上記の方法のいくつかの実施形態において、第1及び第2の電流導体は、第1及び第2の磁気抵抗素子と直列に電気的に結合され、第3及び第4の電流導体は、第3及び第4の磁気抵抗素子と直列に電気的に結合される。

【0028】

上記の方法のいくつかの実施形態において、第1、第2、第3及び第4のAC混合磁場はそれぞれ、第1、第2、第3及び第4の磁気抵抗素子の第1、第2、第3及び第4の主応答軸に対して平行から約+/-45度内の方向を有する。

【0029】

本発明の別の態様を理解するのに有用な例によれば、検知された外部磁場を検知するための磁場センサは、第1のノード及び第2のノードを有する第1の磁気抵抗素子を含むことができる。磁場センサはさらに、AC混合電流を生成するように動作可能な少なくとも1つの電流生成回路を含むことができ、AC混合電流は第1の磁気抵抗素子を通過するよう结合され、AC混合電流はAC電流周波数を有するAC電流成分を有する。磁場センサはさらに、第1の磁気抵抗素子に近接する第1のAC混合磁場を生成するように動作可能な少なくとも1つの磁場生成回路を含むことができ、第1のAC混合磁場は、AC電流周波数と同じAC磁場周波数を有する第1のAC磁場成分を有し、第1のAC混合磁場は、第1の磁気抵抗素子の第1のノード又は第2のノードに現れる出力信号を生じさせ、出力信号は、検知された外部磁場の変化に応じて値が変化するDC成分を含む。

10

【0030】

いくつかの実施形態において、上記の磁場センサは、以下の態様の1つ又は複数を任意の組み合わせで含むことができる。

いくつかの実施形態において、上記の磁場センサは、出力信号を表す信号を受信するよう结合され、出力信号を表す信号を少なくとも1つの閾値信号と比較して、検知された外部磁場の大きさが第1の所定の磁場の大きさ未満であることを示す第1の状態、及び、検知された外部磁場の大きさが第1の所定の磁場の大きさ又は第2の異なる所定の磁場の大きさから選択された1つよりも大きいことを示す第2の状態、を有する近接比較信号を生成するように構成された比較器をさらに含む。

【0031】

20

いくつかの実施形態において、上記の磁場センサは、第1の磁気抵抗素子と比較器との間に結合されたフィルタをさらに含み、フィルタはAC磁場周波数で出力信号のAC成分を除去するように選択され、フィルタはフィルタリングされた信号を生成するように構成され、比較器は出力信号を表す信号としてフィルタリングされた信号を受信するように結合される。

【0032】

上記の磁場センサのいくつかの実施形態において、少なくとも1つの磁場生成回路及び少なくとも1つの電流生成回路は、少なくとも1つの兼用回路と同じであり、電流は、第1のAC混合磁場を生じさせる。

【0033】

30

上記の磁場センサのいくつかの実施形態において、少なくとも1つの磁場生成回路は、第1の磁気抵抗素子に近接して配設された第1の磁場源を含み、第1の磁場源は、第1の磁気抵抗素子に近接する第1のAC混合磁場を生成するように構成される。

【0034】

上記の磁場センサのいくつかの実施形態において、第1の磁気抵抗素子は基板上に配設され、第1の少なくとも1つの磁場源は、基板上又は基板内に配設された第1の電流導体を含む。

【0035】

上記の磁場センサのいくつかの実施形態において、第1の電流導体は、第1の磁気抵抗素子と直列に電気的に結合される。

40

50

いくつかの実施形態において、上記の磁場センサは、第1のノード及び第2のノードを有する第2の磁気抵抗素子をさらに含み、第2の磁気抵抗素子の第1のノードに結合された第1の磁気抵抗素子の第2のノードは、第1の磁気抵抗素子と第2の磁気抵抗素子を直列に結合する接合ノードを形成し、電流は、第1及び第2の直列に結合された磁気抵抗素子を通過するように結合され、少なくとも1つの磁場生成回路は、第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するようにさらに動作可能であり、第2のAC混合磁場は、AC磁場周波数を有する第2のAC磁場成分を有し、第1及び第2のAC混合磁場は、接合ノードに現れる出力信号を生じさせる。

【0036】

いくつかの実施形態において、上記の磁場センサは、出力信号を表す信号を受信するよう结合され、出力信号を表す信号を少なくとも1つの閾値信号と比較して、検知された外部磁場の大きさが第1の所定の磁場の大きさ未満であることを示す第1の状態、及び、検知された外部磁場の大きさが第1の所定の磁場の大きさ又は第2の異なる所定の磁場の大きさから選択された1つよりも大きいことを示す第2の状態、を有する出力信号を生成するように構成された比較器をさらに含む。

【0037】

いくつかの実施形態において、上記の磁場センサは、接合ノードと比較器との間に結合されたフィルタをさらに含み、フィルタはAC磁場周波数で出力信号のAC成分を除去するように選択され、フィルタはフィルタリングされた信号を生成するように構成され、比較器は出力信号を表す信号としてフィルタリングされた信号を受信するように結合される。

【0038】

上記の磁場センサのいくつかの実施形態において、少なくとも1つの磁場生成回路及び少なくとも1つの電流生成回路は、少なくとも1つの兼用回路と同じであり、電流は、第1及び第2のAC混合磁場を生じさせる。

【0039】

上記の磁場センサのいくつかの実施形態において、少なくとも1つの磁場生成回路は、第1の磁気抵抗素子に近接して配設された第1の磁場源と、第2の磁気抵抗素子に近接して配設された第2の磁場源と、を含み、第1の磁場源は、第1の磁気抵抗素子に近接する第1のAC混合磁場を生成するように構成され、第2の磁場源は、第2の磁気抵抗素子に近接する第2のAC混合磁場を生成するように構成される。

【0040】

上記の磁場センサのいくつかの実施形態において、第1及び第2の磁気抵抗素子は基板上に配設され、第1の磁場源は、基板上又は基板内に配設された第1の電流導体を含み、第2の磁場源は、基板上又は基板内に配設された第2の電流導体を含む。

【0041】

上記の磁場センサのいくつかの実施形態において、第1及び第2の電流導体は、相互に直列に電気的に結合される。

上記の磁場センサのいくつかの実施形態において、第1及び第2の電流導体は、第1及び第2の磁気抵抗素子と直列に電気的に結合される。

【0042】

上記の磁場センサのいくつかの実施形態において、第1及び第2のAC混合磁場はそれぞれ、第1及び第2の磁気抵抗素子の第1及び第2の主応答軸に対して平行から約+/-45度内の方向を有する。

【0043】

本発明の別の態様を理解するのに有用な例によれば、検知された外部磁場を検知する方法は、第1のノード及び第2のノードを有する第1の磁気抵抗素子を設けるステップを含むことができる。方法はさらに、AC混合電流を生成するステップを含むことができ、AC混合電流は第1の磁気抵抗素子を通過するように結合され、AC混合電流は、AC電流周波数を有するAC電流成分を有する。方法はさらに、第1の磁気抵抗素子に近接する第

10

20

30

40

50

1 の A C 混合磁場を生成するステップを含むことができ、第 1 の A C 混合磁場は、A C 電流周波数と同じ A C 磁場周波数を有する A C 磁場成分を有し、第 1 の A C 混合磁場は、第 1 の磁気抵抗素子の第 1 のノード又は第 2 のノードに現れる出力信号を生じさせ、出力信号は D C 成分を含む。

【 0 0 4 4 】

いくつかの実施形態において、上記の方法は、以下の態様の 1 つ又は複数を任意の組み合わせで含むことができる。

いくつかの実施形態において、上記の方法は、出力信号を表す信号を少なくとも 1 つの閾値信号と比較して、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ未満であることを示す第 1 の状態、及び、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ又は第 2 の異なる所定の磁場の大きさから選択された 1 つよりも大きいことを示す第 2 の状態、を有する比較信号を生成するステップをさらに含む。 10

【 0 0 4 5 】

いくつかの実施形態において、上記の方法は、A C 磁場周波数で出力信号の A C 成分を除去するためにフィルタリングするステップをさらに含む。

上記の方法のいくつかの実施形態において、A C 混合電流は、第 1 の A C 混合磁場を生じさせる。

【 0 0 4 6 】

上記の方法のいくつかの実施形態において、第 1 の磁気抵抗素子は基板上に配設され、第 1 の A C 混合磁場を生成するステップは、基板上又は基板内に配設された第 1 の電流導体で第 1 の磁気抵抗素子に近接する第 1 の A C 混合磁場を生成するステップを含む。 20

【 0 0 4 7 】

上記の方法のいくつかの実施形態において、第 1 の電流導体は、第 1 の磁気抵抗素子と直列に電気的に結合される。

いくつかの実施形態において、上記の方法は、第 1 のノード及び第 2 のノードを有する第 2 の磁気抵抗素子を設けるステップをさらに含み、第 2 の磁気抵抗素子の第 1 のノードに結合された第 1 の磁気抵抗素子の第 2 のノードは、第 1 の磁気抵抗素子と第 2 の磁気抵抗素子を直列に結合する接合ノードを形成し、方法は、第 2 の磁気抵抗素子に近接する第 2 の A C 混合磁場を生成するステップをさらに含み、第 2 の A C 混合磁場は、A C 電流周波数と同じ周波数である A C 磁場周波数を有する第 2 の磁場 A C 磁場成分を有し、第 1 及び第 2 の A C 混合磁場は、接合ノードに現れる出力信号を生じさせ、出力信号は第 1 の D C 成分を含む。 30

【 0 0 4 8 】

いくつかの実施形態において、上記の方法は、出力信号を表す信号を少なくとも 1 つの閾値信号と比較して、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ未満であることを示す第 1 の状態、及び、検知された外部磁場の大きさが第 1 の所定の磁場の大きさ又は第 2 の異なる所定の磁場の大きさから選択された 1 つよりも大きいことを示す第 2 の状態、を有する比較信号を生成するステップをさらに含む。

【 0 0 4 9 】

いくつかの実施形態において、上記の方法は、A C 磁場周波数で出力信号の A C 成分を除去するためにフィルタリングするステップをさらに含む。 40

上記の方法のいくつかの実施形態において、A C 混合電流は、第 1 及び第 2 の A C 混合磁場を生じさせる。

【 0 0 5 0 】

上記の方法のいくつかの実施形態において、第 1 及び第 2 の磁気抵抗素子は基板上に配設され、第 1 の A C 混合磁場を生成するステップは、基板上又は基板内に配設された第 1 の電流導体で第 1 の磁気抵抗素子に近接する第 1 の A C 混合磁場を生成するステップを含み、第 2 の A C 混合磁場を生成するステップは、基板上又は基板内に配設された第 2 の電流導体で第 2 の磁気抵抗素子に近接する第 2 の A C 混合磁場を生成するステップを含む。

【 0 0 5 1 】

10

20

30

40

50

上記の方法のいくつかの実施形態において、第1及び第2の電流導体は、相互に直列に電気的に結合される。

上記の方法のいくつかの実施形態において、第1及び第2の電流導体は、第1及び第2の磁気抵抗素子と直列に電気的に結合される。

【0052】

上記の方法のいくつかの実施形態において、第1及び第2のA C混合磁場はそれぞれ、第1及び第2の磁気抵抗素子の第1及び第2の主応答軸に対して平行から約+/-45度内の方向を有する。

【0053】

本発明の上記の特徴、並びに本発明自体は、図面の以下の詳細な説明からより十分に理解されるであろう。 10

【図面の簡単な説明】

【0054】

【図1】スピナバルブ構成におけるG M R磁気抵抗素子の伝達関数を示すグラフである。

【図2】電流源によって2つの異なる方向に駆動される磁気抵抗素子のブロック図である。

【図2A】電流源によって2つの異なる方向に駆動される磁気抵抗素子のブロック図である。 20

【図3】検知された外部磁場の存在がゼロの状態で2つの異なる方向の電流で駆動されたときの図2及び図2Aの磁気抵抗素子からの出力値を示すグラフである。

【図3A】検知された外部磁場の存在が非ゼロの状態で2つの異なる方向の電流で駆動されたときの図2及び図2Aの磁気抵抗素子からの出力値を示すグラフである。 20

【図4】検知された外部磁場の存在がゼロの状態で2つの異なる方向の電流で駆動されたときの図2の磁気抵抗素子からの出力値を示すグラフである。

【図5】第1の直列構成のハーフブリッジに結合され、2つの異なる方向の電流源によって駆動される2つの磁気抵抗素子のブロック図である。

【図5A】第1の直列構成のハーフブリッジに結合され、2つの異なる方向の電流源によって駆動される2つの磁気抵抗素子のブロック図である。

【図6】第2の直列構成の異なるハーフブリッジに結合され、2つの異なる方向の電流源によって駆動される2つの磁気抵抗素子のブロック図である。 30

【図6A】第2の直列構成の異なるハーフブリッジに結合され、2つの異なる方向の電流源によって駆動される2つの磁気抵抗素子のブロック図である。

【図7】第1の直列構成のハーフブリッジに結合され、2つの異なる方向の電圧源によって駆動される2つの磁気抵抗素子のブロック図である。

【図7A】第1の直列構成のハーフブリッジに結合され、2つの異なる方向の電圧源によって駆動される2つの磁気抵抗素子のブロック図である。

【図8】第2の直列構成の異なるハーフブリッジに結合され、2つの異なる方向の電圧源によって駆動される2つの磁気抵抗素子のブロック図である。

【図8A】第2の直列構成の異なるハーフブリッジに結合され、2つの異なる方向の電圧源によって駆動される2つの磁気抵抗素子のブロック図である。 40

【図9】検知された外部磁場の存在がゼロの状態で2つの異なる方向の電流又は電圧で駆動されたときの、図5及び図5A、図6及び図6A、図7及び図7A、又は図8及び図8A、又はフルブリッジ構成におけるこれらの組み合わせの直列構成のハーフブリッジに結合された2つの磁気抵抗素子からの出力値を示すグラフである。

【図9A】検知された外部磁場の存在がゼロの状態で2つの異なる方向の電流又は電圧で駆動されたときの、図5及び図5A、図6及び図6A、図7及び図7A、又は図8及び図8A、又はフルブリッジ構成におけるこれらの組み合わせの直列構成のハーフブリッジに結合された2つの磁気抵抗素子からの出力値を示すグラフである。

【図9B】検知された外部磁場の存在がゼロの状態で2つの異なる方向の電流又は電圧で駆動されたときの、図5及び図5A、図6及び図6A、図7及び図7A、又は図8及び図8A、又はフルブリッジ構成におけるこれらの組み合わせの直列構成のハーフブリッジに結合された2つの磁気抵抗素子からの出力値を示すグラフである。 50

8 A、又はフルブリッジ構成におけるこれらの組み合わせの直列構成のハーフブリッジに結合された2つの磁気抵抗素子からの出力値を示すグラフである。

【図10】図5及び図5A、図6及び図6A、図7及び図7A、又は図8及び図8A、又はフルブリッジ構成におけるこれらの組み合わせの直列構成のハーフブリッジに結合された2つの磁気抵抗素子からの出力信号のDC出力信号又はDC成分を外部磁場信号のある範囲にわたって示すグラフである。

【図11】1つの磁気抵抗素子を用いる磁場センサのブロック図である。

【図12】直列配置のハーフブリッジに結合された2つの磁気抵抗素子を用いる磁場センサのブロック図である。

【図13】フルブリッジ構成に結合された4つの磁気抵抗素子を用いる磁場センサのブロ
10 ック図である。

【図14】フルブリッジ構成に結合され、4つの駆動外部磁場生成器を有する4つの磁気抵抗素子を用いる磁場センサのブロック図である。

【図15】フルブリッジ構成に結合され、4つの駆動外部磁場生成器を有する4つの磁気抵抗素子を用いる別の磁場センサのブロック図である。

【図16】上記の駆動外部磁場生成器のいずれかを形成することができ、集積回路の金属層から作られたコイルの形態の磁気抵抗素子及び駆動外部磁場生成器のブロック図である。

【図17】リング磁石に近接して配設され、リング磁石の回転を示す出力信号を提供するように構成された、上記の磁場センサのいずれかの形態であり得る磁場センサのブロ
20 ック図である。

【図18】強磁性ギヤに近接して配設され、強磁性ギヤの回転を示す出力信号を提供するように構成された、上記の磁場センサのいずれかの形態であり得る磁場センサのブロック図である。

【発明を実施するための形態】

【0055】

本明細書で使用される場合、「磁場検知素子」という用語は、磁場を検知することができる様々な電子素子を記述するために使用される。磁気抵抗素子は、磁場検知素子の1つの種類に過ぎない。

【0056】

本明細書で使用される場合、「磁場センサ」という用語は、一般に他の回路と組み合わせて磁場検知素子を使用する回路を記述するために使用される。磁場センサは、限定されるものではないが、磁場の方向の角度を検知する角度センサと、通電導体によって運ばれる電流によって生成される磁場を検知する電流センサと、強磁性物体の近接を検知する磁気スイッチと、通過する強磁性体、例えばリング磁石の磁気領域を検知する回転検知器と、磁場の磁場密度を検知する磁場センサとを含む様々な用途で使用される。

【0057】

本明細書で使用される場合、「自己生成AC混合磁場」という用語は、磁気抵抗素子を通過する「AC混合電流」によって磁気抵抗素子に近接して生成されるAC磁場を記述するため使用される。「混合」という用語は、自己生成AC混合磁場にAC混合電流を乗算する、以下により詳細に説明する乗算(又は変調)効果を参照するために使用される。

【0058】

本明細書で使用される場合、「外部生成AC混合磁場」という用語は、例えばコイル内のAC電流などの他の手段によって磁気抵抗素子に近接して生成されたAC磁場を記述するため使用される。外部生成AC混合磁場は、磁気抵抗素子を通過するAC混合電流と混合することもできる。

【0059】

本明細書で使用される場合、「AC混合磁場」という用語は、自己生成AC混合磁場又は外部生成AC混合磁場のいずれかを記述するために使用される。

上記とは対照的に、本明細書で使用される場合、「検知された外部磁場」という用語は

10

20

30

40

50

、検知されるが混合プロセスでは使用されない、すなわち A C 混合磁場ではない磁場を記述するために使用される。検知された外部磁場は、D C 又は A C 混合磁場の周波数以外の所定の周波数であり得る。一般に、混合プロセスで使用される A C 混合磁場（及び A C 混合電流）の周波数は、検知された外部磁場の周波数よりも高い周波数であることが望ましい。

【 0 0 6 0 】

本明細書で使用される場合、「電流生成回路」という用語は、電流を生成することができる電流源もしくは電圧源又はその両方を有する回路を記述するために使用される。

本明細書で説明される構造及び方法は、磁気抵抗素子の全ての形態に適用される。

【 0 0 6 1 】

本明細書で使用される場合、「プロセッサ」という用語は、機能、動作、又は動作シーケンスを実行する電子回路を記述するために使用される。機能、動作、又は動作シーケンスは、電子回路にハードコード化することができ、又はメモリデバイスに保持された命令によってソフトコード化することができる。「プロセッサ」は、デジタル値又はアナログ信号を使用して、機能、動作、又は動作シーケンスを実行することができる。

【 0 0 6 2 】

いくつかの実施形態では、「プロセッサ」は、アナログ A S I C 又はデジタル A S I C であり得る特定用途向け集積回路（A S I C）に具体化することができる。いくつかの実施形態では、「プロセッサ」は、関連するプログラムメモリを備えたマイクロプロセッサに具体化することができる。いくつかの実施形態では、「プロセッサ」は、アナログ又はデジタルであり得る個別の電子回路に具体化することができる。

【 0 0 6 3 】

本明細書で使用される場合、「モジュール」という用語は、「プロセッサ」を記述するために使用される。

プロセッサは、プロセッサの機能、動作、又は動作シーケンスの一部を実行する内部プロセッサ又は内部モジュールを含むことができる。同様に、モジュールは、モジュールの機能、動作、又は動作シーケンスの一部を実行する内部プロセッサ又は内部モジュールを含むことができる。

【 0 0 6 4 】

本明細書で使用される場合、値又は信号を参照するときの「所定の」という用語は、製造時又はその後、例えばプログラミングなどの外部手段によって工場内で設定又は固定される値又は信号を指すために使用される。本明細書で使用される場合、値又は信号を参照するときの「決定された」という用語は、製造後の動作中に回路によって識別される値又は信号を指すために使用される。

【 0 0 6 5 】

本明細書で使用される場合、「能動電子構成要素」という用語は、少なくとも 1 つの p - n 接合を有する電子構成要素を記述するために使用される。能動電子構成要素の例としては、トランジスタ、ダイオード、ロジックゲートがある。対照的に、本明細書で使用される場合、「受動電子構成要素」という用語は、少なくとも 1 つの p - n 接合を有さない電子構成要素を記述するために使用される。受動電子構成要素の例としては、コンデンサと抵抗器がある。

【 0 0 6 6 】

図 1 を参照すると、グラフ 1 0 0 は、水平軸を有し、磁場の単位のスケールは任意の単位である。また、グラフ 1 0 0 は、垂直軸を有し、抵抗の単位のスケールは任意の単位である。

【 0 0 6 7 】

曲線 1 0 2 は、公称温度における磁気抵抗素子の抵抗対磁場伝達関数を表す。曲線 1 0 2 は、磁気抵抗素子がゼロ磁場を受けるときの磁気抵抗素子の公称抵抗を表す点 1 0 2 a 、R o において垂直軸と交差する。

【 0 0 6 8 】

10

20

30

40

50

曲線 104 は、同じ磁気抵抗素子の抵抗対磁場伝達関数を表すが、異なる温度である。曲線 104 は、磁気抵抗素子がゼロ磁場を受けるときの異なる温度における磁気抵抗素子の異なる抵抗を表す 104 A において垂直軸と交差する。

【0069】

伝達曲線 102 は、磁気抵抗素子の抵抗が磁場に対してあまり変化しない上部飽和領域 102 b 及び下部飽和領域 102 c を有する。伝達曲線はまた、2つの飽和領域 102 b 、102 c の間に線形領域を有する。

【0070】

伝達曲線 102 の形状、特に飽和領域 102 b 、102 c での抵抗は、磁気抵抗素子の種類と構成の詳細に依存する。しかしながら、磁気抵抗素子が飽和する検知された外部磁場（すなわち、伝達関数 102 の屈曲点）は、温度とはほとんど無関係であり、したがってドリフトしにくい。

【0071】

飽和状態の TMR 磁気抵抗素子の GMR に対する検知された外部磁場は、様々な設計パラメータで調整され得る。C 又はヨーク形状を有する GMR 磁気抵抗素子の場合、飽和が始まる検知された外部磁場は、GMR 磁気抵抗素子の幅及び GMR 磁気抵抗素子の層スタック内で使用される自由層の厚さによって部分的に決定され得る。さらに、GMR 磁気抵抗素子の場合、堆積の詳細によって誘起される結晶異方性は、飽和点を部分的に決定することができる。また、2重ピン配列は、第 2 のピニング層と自由層との間の部分結合量を設定することによって、飽和点を部分的に決定することができる。

【0072】

磁気抵抗素子は、方向性の最大応答軸を有する。磁気抵抗素子が最大応答軸の方向に磁場を受けると、磁気抵抗素子の抵抗は、伝達曲線 102 の右側に、例えばより高い抵抗に移動する。磁気抵抗素子が最大応答軸とは反対の方向に磁場を受けると、磁気抵抗素子の抵抗は、伝達曲線 102 の左側に、例えば、より低い抵抗に移動する。

【0073】

以下に説明する回路及び技術は、磁気抵抗素子がどのような磁場を受けても曲線 102 の勾配を決定することができる。勾配はゼロ磁場又はそれに近い磁場、すなわち点 102 a の近くで比較的高いことが明らかであろう。また、飽和領域 102 b 、102 c では、勾配が比較的小さいことも明らかである。

【0074】

勾配の決定は、磁気抵抗素子の混合挙動、すなわち周波数 f_1 の AC 混合磁場と周波数 f_2 の磁気抵抗素子に印加される AC 混合電流駆動信号との混合から生じる。磁気抵抗素子の混合は、公開された PCT 出願 WO 2007 / 095971 及び 2009 年 8 月 20 日に公開された米国公開出願 2009 / 0206831 に記載されており、これらの両方は、その全体が参考により本明細書に組み込まれる。

【0075】

知られているように、一般に、周波数の混合（すなわち、信号の遅倍）は、混合周波数の和及び差の信号周波数成分をもたらす。 $f_1 = f_2 = f$ の特定のケースの場合、混合周波数の差 ($f - f$) は DC で信号成分をもたらす。

【0076】

磁気抵抗素子を周波数 f で駆動するコサイン AC 混合電流、及び磁気抵抗素子で周波数 f のコサイン AC 混合磁場の場合、磁気抵抗素子に現れる電圧は次のようになる。

$$\begin{aligned} V &= R I = R_o [1 + H \cos(2\pi f t)] * I_o \cos(2\pi f t) \quad (1) \\ &= R_o I_o [H/2 + \cos t(2\pi f t) + (H/2) \cos(4\pi f t)] \quad (2) \end{aligned}$$

ここで：

f = 周波数；

t = 時間；

R_o = (検知された外部磁場の有無にかかわらず) AC 混合磁場のない公称抵抗；

10

20

30

40

50

I_o = 印加された A C 混合電流の大きさ；

H = A C 混合磁場の大きさ；

= (検知された外部磁場の有無にかかわらず) A C 混合磁場を受けたときの中心動作点付近における伝達曲線 102 の勾配

上記式(2)は、D C 項を有する：

$$V_{dc} = R_o I_o [H / 2] \quad (3)$$

D C 項は伝達曲線の勾配に比例する。

【0077】

上記は周波数領域における混合効果の説明を提供するが、以下の例は同じ混合効果であるが時間領域について説明する。時間波形は下の図に示される。

10

正弦波 A C 混合電流及び正弦 A C 混合磁場は上記で説明されているが、以下の例は方形波信号を使用する。周波数 f の方形波信号は、周波数 f 及びその奇数高調波の周波数成分(正弦波)を含むことが知られている。

【0078】

以下の例では方形波信号が使用されるが、混合プロセスで使用される A C 混合電流及び / 又は A C 混合磁場は正弦波とすることができることを理解されたい。

図 2 及び図 2A、図 5 及び図 5A、図 6 及び図 6A、図 7 及び図 7A、図 8 及び図 8A における回路は、以下に最初に D C (静的) 駆動電流及び D C (静的) 磁場の静的用語で説明される。しかしながら、以下では、図 2 及び図 2A、図 5 及び図 5A、図 6 及び図 6A、図 7 及び図 7A、図 8 及び図 8A における回路は交代することができ、その場合、駆動電流及び磁場は A C 交流信号であり、混合が生じることも説明される。

20

【0079】

次に図 2 を参照すると、回路 200 は、電流源 204 によって生成される静的駆動電流で駆動される磁気抵抗素子 202 を含む。これらの条件下で、磁気抵抗素子 202 は、電流源 204 からの電流によって生成される静磁場を方向 206 に受ける。

【0080】

磁気抵抗素子 202 は、ゼロ磁場を受けないので、図 1 に示す公称抵抗 R_o を有さない。代わりに、磁気抵抗素子 202 の抵抗は、 $R_o + R$ とすることができる。回路 200 からの静的出力電圧 208 は、以下となる。

$$V_o = I (R_o + R) \quad (4)$$

30

I は、電流源 204 によって生成された静的電流である。

【0081】

次に図 2A を参照すると、図 2 の同様の要素は、同様の参照記号を有するように示されており、回路 210 は、図 2 の回路 200 と同様であるが、電流源 204 とは反対の方向に静的駆動電流を生成する電流源 212 を含む。これらの条件下で、磁気抵抗素子 202 は、電流源 212 からの駆動電流によって生成された静磁場を方向 206 に受ける。方向 214 は、図 2 の方向 206 と反対である。

【0082】

したがって、磁気抵抗素子 202 は、再びゼロ磁場を受けず、図 1 に示す公称抵抗 R_o を有さない。代わりに、磁気抵抗素子 202 の抵抗は $R_o - R$ とすることができる。回路 210 からの出力電圧 208 は、以下となる。

$$V_o = -I (R_o - R) \quad (5)$$

40

I は、電流源 212 によって生成された静的電流である。

【0083】

以下の図 3 及び図 4 について、回路 200、210 は同じ回路であると考えられ、電流源 204、212 は代わりに、駆動電流 I の方向を切り替える 1 つの電流源であると考えられ、A C 混合電流となり、したがって、結果として生じる自己生成 A C 混合磁場の方向も切り替える。

【0084】

2 つの方向に周期的に交代する場合、A C 駆動電流及び結果として生じる自己生成 A C

50

混合磁場は、上記の混合プロセスにおいて使用されることを理解されたい。

次に図3を参照すると、グラフ300は、水平軸を有し、磁場の単位のスケールは任意の単位である。また、グラフ300は、垂直軸も有し、抵抗の単位のスケールは任意の単位である。

【0085】

図1の曲線102のような曲線302は、公称温度における磁気抵抗素子の抵抗対磁場伝達関数を表す。曲線302は、検知された外部磁場が変化したときに抵抗がほとんど変化しない飽和領域302a、302bを有する。

【0086】

曲線302は、磁気抵抗素子が検知されたゼロ外部磁場を受けるときの磁気抵抗素子の公称抵抗を表す点304、R_oにおいて垂直軸と交差する。

一例として図2及び図2Aの磁気抵抗素子202を使用して、点306、308における抵抗はそれぞれ、R_o+R及びR_o-Rである。

【0087】

上記を考慮すると、磁気抵抗素子202を流れる電流の方向を単に2つの異なる方向に変化させると、磁気抵抗素子の抵抗は2つの値の間で変化し、いずれもゼロ磁場を受ける磁気抵抗素子202を示さないことを理解されたい。

【0088】

さらに、図4との関連での以下の議論により、上記2つの電圧は平均してゼロにならない、すなわち、式(3)の上記DC項が生成されることが明らかになる。

また、自己生成AC混合磁場に加えて、検知された外部磁場が図2及び図2Aの回路200、210にも導入された場合、点306、308は検知された外部磁場の方向にしたがって右又は左と一緒に移動することが理解されるべきである。この動きは、図3Aとの関連でさらに説明される。

【0089】

次に図3Aを参照すると、グラフ320は、水平軸を有し、磁場の単位のスケールは任意の単位である。また、グラフ320は、垂直軸を有し、抵抗の単位のスケールは任意の単位である。

【0090】

図1の曲線102のような曲線328は、公称温度における磁気抵抗素子の抵抗対磁場伝達関数を表す。曲線328は、外部磁場が変化したときに抵抗がほとんど変化しない飽和領域328a、328bを有する。

【0091】

曲線328は、磁気抵抗素子が検知されたゼロ外部磁場を受けるときの磁気抵抗素子の公称抵抗を表す点330、R_oにおいて垂直軸と交差する。

磁気抵抗素子が、H1の磁場を有する検知された外部磁場を受けると、磁気抵抗素子は、飽和領域328aに存在し得る点322の周りで動作する。

【0092】

再度図2及び図2Aの磁気抵抗素子202を一例として用いて、点324、326における抵抗は、それぞれR_s+R_s及びR_s-R_sである。R_sは図3のRより実質的に小さいことが理解されるであろう。したがって、上記の式(4)及び(5)のような式は、R_sからほとんど寄与が得られないであろう。

$$V_o = + / - I R_s \quad (6)$$

次に図4を参照すると、グラフ400は、水平軸を有し、時間の単位のスケールは任意の単位であり、また、垂直軸を有し、電圧の単位のスケールは任意の単位である。

【0093】

再び簡単に図2及び図2Aを参照すると、電流源204、212が同じ電流源であり、周期的に切り替えられて磁気抵抗素子202にAC混合電流を提供する場合、回路200、210が検知された外部磁場を受けていないときに2つの電圧状態408、410が上記の式(4)及び(5)にしたがって個別に周期的に生成される。曲線402は、それぞ

10

20

30

40

50

れ式(4)及び(5)にしたがう電圧を有する高状態404a、404b及び低状態406a、406bを有する。

【0094】

DC電圧412は、2つの状態408、410の平均を表し、下記の電圧を有する。

$$V = I \cdot R \quad (7)$$

式(7)のDC電圧は、検知されたゼロ外部磁場の存在下で生成される。

【0095】

図3Aに関連する上記の議論から明らかであるように、図2及び図2Aの回路が検知された外部磁場H1を受けるときに、2つの状態は代わりにほぼ等しくなる、すなわち $V_o = + / - I R_s$ となり、DC電圧はほぼゼロである。 10

【0096】

式(3)に関連して上述したように、式(7)のDC電圧は、図3の伝達関数302の点306、308の近傍の勾配を表し、式(1)～(3)の上記の混合の結果である。点306、308は、図2及び図2Aの磁気抵抗素子302が検知された外部磁場を受けると、伝達曲線302を右又は左に移動する。したがって、式(7)の電圧は、十分な大きさの検知された外部磁場が存在するために点306、308が飽和領域302a、302bのうちの1つに近づくまで、一般に不变であり、その点においてDC電圧又はDC電圧成分はほぼゼロになる。

【0097】

次に図5を参照すると、回路500は、第2の磁気抵抗素子504と直列に結合され、電流源506によって生成される静的駆動電流で駆動される第1の磁気抵抗素子502を含む。第1及び第2の磁気抵抗素子502、504は、同じ静的駆動電流で駆動されるが、2つの磁気抵抗素子502、504が基板上に配置されているため、反対の物理的方向に流れる。 20

【0098】

これらの条件下で、第1の磁気抵抗素子502は、電流源506からの電流によって生成された静磁場を方向508に受ける。第2の磁気抵抗素子504は、電流源506からの電流によって生成された静磁場を(方向508とは反対の)方向510に受ける。

【0099】

したがって、第1及び第2の磁気抵抗素子502、504はゼロ磁場を受けず、図1に示す公称抵抗 R_o を有さない。代わりに、第1の磁気抵抗素子502の抵抗は $R_o - R$ とすることができます。第2の磁気抵抗素子504の抵抗は、 $R_o + R$ とすることができます。回路500からの出力電圧512は、以下から計算され得る。 30

$$V_A = I [(R_o - R) + (R_o + R)] \quad (8)$$

$$= 2 I R_o \quad (9)$$

$$V_o = 2 I R_o [(R_o + R) / (2 R_o)] \quad (10)$$

$$= I R_o + I \cdot R \quad (11)$$

次に図5Aを参照すると、電流源522が図5の電流源506によって生成された電流とは反対の方向に電流を生成する点を除いて、回路520は図5の回路500と同様である。 40

【0100】

これらの条件下で、第1の磁気抵抗素子502は、電流源522からの電流によって生成された静磁場を方向524に受ける。第2の磁気抵抗素子504は、電流源522からの電流によって生成された静磁場を(方向524とは反対の)方向526に受ける。

【0101】

したがって、第1及び第2の磁気抵抗素子502、504はゼロ磁場を受けず、図1に示す公称抵抗 R_o を有さない。代わりに、第1の磁気抵抗素子502の抵抗は $R_o + R$ とすることができます。第2の磁気抵抗素子504の抵抗は、 $R_o - R$ とすることができます。回路520からの出力電圧528は、以下から計算され得る。

$$V_A = - I [(R_o + R) + (R_o - R)] \quad (12)$$

$$\begin{aligned}
 &= -2IR_o \quad (13) \\
 V_o &= -2IR_o [(R_o - R) / (2R_o)] \quad (14) \\
 &= -IR_o + I \quad R \quad (15)
 \end{aligned}$$

以下の図9、図9A、図9Bについて、回路500、520は同じハーフブリッジ回路であると考えられ、電流源506、522は代わりに駆動電流Iの方向を切り替える1つの電流源であると考えられ、その結果AC混合電流が生じ、したがって結果として生じる磁場の方向も切り替え、自己生成AC混合磁場を生じる。

【0102】

2つの方向に周期的に交代する場合、AC混合電流及び結果として生じる自己生成AC混合磁場は、上記の混合をもたらすことを理解されたい。 10

次に図6を参照すると、回路600は、第2の磁気抵抗素子604と直列に結合され、電流源606によって生成された静的駆動電流で駆動される第1の磁気抵抗素子602を含む。第1及び第2の磁気抵抗素子602、604は、同じ静的駆動電流で駆動されるが、2つの磁気抵抗素子602、604が基板上に配置されているため、反対の物理的方向に流れる。

【0103】

第1及び第2の磁気抵抗素子602、604は、示されるように、図5及び図5Aの第1及び第2の磁気抵抗素子502、504とは異なるように基板上に配置される。

これらの条件下で、第1の磁気抵抗素子602は、電流源606からの電流によって生成された静磁場を方向608に受ける。第2の磁気抵抗素子604は、電流源606からの電流によって生成された静磁場を（方向608とは反対の）方向610に受ける。 20

【0104】

したがって、第1及び第2の磁気抵抗素子602、604はゼロ磁場を受けず、図1に示す公称抵抗R_oを有さない。代わりに、第1の磁気抵抗素子602の抵抗はR_o+Rとすることができる。第2の磁気抵抗素子604の抵抗は、R_o-Rとすることができる。回路600からの出力電圧612は、以下から計算され得る。

$$\begin{aligned}
 VA &= I [(R_o + R) + (R_o - R)] \quad (16) \\
 &= 2IR_o \quad (17) \\
 V_o &= 2IR_o [(R_o - R) / (2R_o)] \quad (18) \\
 &= IR_o - I \quad R \quad (19)
 \end{aligned}$$

次に図6Aを参照すると、回路620は、電流源622が図6の電流源606によって生成された電流とは反対の方向に電流を生成する点を除いて、図6の回路600と同様である。

【0105】

これらの条件下では、第1の磁気抵抗素子602は、電流源622からの電流によって生成された静磁場を方向624に受ける。第2の磁気抵抗素子604は、電流源622からの電流によって生成された静磁場を（方向624とは反対の）方向626に受ける。

【0106】

したがって、第1及び第2の磁気抵抗素子602、604はゼロ磁場を受けず、図1に示す公称抵抗R_oを有さない。代わりに、第1の磁気抵抗素子602の抵抗はR_o-Rとすることができる。第2の磁気抵抗素子604の抵抗は、R_o+Rとすることができる。回路620からの出力電圧628は、以下から計算され得る。 40

$$\begin{aligned}
 VA &= -I [(R_o - R) + (R_o + R)] \quad (20) \\
 &= -2IR_o \quad (21) \\
 V_o &= 2IR_o [(R_o + R) / (2R_o)] \quad (22) \\
 &= -IR_o - I \quad R \quad (23)
 \end{aligned}$$

以下の図9、図9A、図9Bについて、回路600、620は同じハーフブリッジ回路であると考えられ、電流源606、622は代わりに駆動電流Iの方向を切り替える1つの電流源であると考えられ、したがって結果として生じるAC混合電流の方向も切り替え、自己生成AC混合磁場も生じる。 50

【0107】

上述したように、以下の図9、図9A、図9Bについて、回路500、520も同じハーフブリッジ回路であると考えられ、電流源506、522は代わりに駆動電流Iの方向を切り替える1つの電流源であると考えられ、結果としてAC混合電流が生じ、自己生成AC混合磁場も生じる。

【0108】

また上述したように、2つの方向に周期的に交代する場合、AC混合電流及び結果として生じる自己生成AC混合磁場は、上記の混合をもたらすことを理解されたい。

さらに図5及び図5Aの回路は、フルブリッジ回路の一方のハーフブリッジを形成することができ、図6及び図6Aの回路は、フルブリッジ回路の他方のハーフブリッジを形成することができる。フルブリッジ回路の結果は、図9Bと関連して以下で説明される。10

【0109】

上記の式(8)～(23)において、電圧VAは一定のままであり、磁気抵抗素子の公称値(中心動作点)はRoであり、検知された外部磁場はゼロであると仮定される。この仮定は、磁気抵抗素子の公称抵抗が変化して磁気抵抗素子が非ゼロの検知された外部磁場を受ける場合には当てはまらない。しかしながら、以下の図9～図9Bに関連する議論から、動作時に、公称抵抗項(Ro又はある他の抵抗のいずれか)がキャンセルされ、Ro項のみが残され、上記の式(8)～(23)がハーフブリッジ回路及びフルブリッジ回路の正しい平均DC値を提供することが明らかになるであろう。

【0110】

次に図7、図7A、図8及び図8Aを参照すると、回路は、図5、図5A、図6及び図6Aの回路と同様である。しかしながら、電圧源VAは、電流源の代わりに様々な回路を駆動するために使用される。図5A及び図6AにおいてVAと符号が付された電圧は、式12及び式20に負の電圧として示されるが、図7A及び図8Aの回路において磁気抵抗素子の反対側の端部の正の電圧VAによって同じ駆動が得られる。20

【0111】

上記の図5、図5A、図6及び図6Aの式と同じ又は同様の式が結果として生じる。したがって、ハーフブリッジ構成(及びフルブリッジ構成)の磁気抵抗素子は、電流源又は電圧源のいずれかを用いて駆動され得、以下により詳細に説明する同じ結果を達成する。

【0112】

次に図9、図9A、図9Bを参照すると、グラフ900、920、940はそれぞれ、水平軸を有し、時間の単位のスケールは任意の単位である。またグラフ900、920、940はそれぞれ、垂直軸を有し、電圧の単位のスケールは任意の単位である。30

【0113】

グラフ900は、交互のハイ状態904a、904b及びロー状態906a、906bを有する信号902を有する。2つの状態における電圧は、式(11)及び式(15)にしたがう図5及び図5A又は図7及び図7Aの回路(それぞれ交互の方向を有するAC混合電流で駆動される1つのそれぞれの回路)にしたがう。

【0114】

信号902の平均(DC)電圧値908は、以下となる。40

$$V_{dc1} = I \cdot R \quad (24)$$

Ro項がキャンセルされていることに注意されたい。

【0115】

グラフ920は、交互のハイ状態924a、924b及びロー状態926a、926bを有する信号922を有する。2つの状態における電圧は、式(19)及び式(23)にしたがう図6及び図6A又は図8及び図8Aの回路(それぞれ交互の方向を有するAC混合電流で駆動される1つのそれぞれの回路)にしたがう。

【0116】

信号922の平均(DC)電圧値928は、以下となる。50

$V_{dc2} = -I_R (25)$

再び R_o 項がキャンセルされている。

【0117】

グラフ 940 は、示された DC レベル 942 を有し、これは、信号 902 と信号 922 との間の差を表す。

$V_{dc} = 2I_R (26)$

これは信号 902 及び信号 922 の平均 (DC) 値の 2 倍である。

【0118】

上記の差は、図 5 及び図 5A の回路（例えば、図 9 参照）がフルブリッジ回路の一方のハーフブリッジ部分を形成し、図 6（例えば、図 9A 参照）及び図 6A の回路がフルブリッジ回路の他方のハーフブリッジ部分を形成する場合に、物理的に得られ得る。同様に、この差は、図 7 及び図 7A の回路（例えば、図 9 参照）がフルブリッジ回路の一方のハーフブリッジ部分を形成し、図 8 及び図 8A の回路（例えば、図 9A 参照）がフルブリッジ回路の他方のハーフブリッジ部分を形成する場合に、物理的に得られ得る。フルブリッジ回路は差分信号を生成する。

【0119】

残留 AC 電圧 944 は、2つのハーフブリッジ回路間の起こり得る小さなミスマッチ、すなわち、2つのハーフブリッジ回路で使用される物理的に異なる磁気抵抗素子から生じる2つの信号 902、922 間の小さなミスマッチの結果として残る可能性がある。

【0120】

AC 信号 944 は、ローパスフィルタなどで除去され、DC 電圧 942 のみを残すことができる。

上述のように、DC 電圧 942 は、磁気抵抗素子が動作する図 1 の伝達曲線 102 の領域の勾配に関係する。上述したように、動作領域は、検知された外部磁場の影響を受ける。

【0121】

信号 902 及び信号 922 から明らかなように、図 5、図 5A、図 6、図 6A、図 7、図 7A、図 8、図 8A のハーフブリッジ回路によって（図 2 及び図 2A の単一素子回路によっても）生成された電圧信号は、DC 成分と AC 成分の両方を有する。また、フルブリッジ回路によって生成された信号 942 は、主として DC 信号成分を有するが、素子のミスマッチのために AC 信号成分も有し得ることも明らかである。

【0122】

ハーフブリッジ回路及びフルブリッジ回路の両方について、出力信号の AC 成分は、ローパスフィルタなどによって除去され得る。

次に図 10 を参照すると、グラフ 1000 は、水平軸を有し、磁場強度の単位のスケールは任意の単位である。またグラフ 1000 は、垂直軸を有し、電圧の単位及び抵抗のスケールは任意の単位である。

【0123】

図 1 の曲線 102 のような曲線 1002 は、磁気抵抗素子の伝達特性を再び示している。曲線 1002 は、上部飽和領域 1002b と、下部飽和領域 1002c とを有する。曲線 1002 上の点 1002a は、磁気抵抗素子が検知されたゼロ外部磁場を受けた（及び AC 混合磁場を有さない）ときの磁気抵抗素子の抵抗を表す。上部飽和領域 1002b と下部飽和領域 1002c との間は、線形領域 1002d である。

【0124】

曲線 1004 は、フルブリッジ回路について図 9B の DC 電圧信号 942、又は、磁気抵抗素子が異なる検知された外部磁場を受けることにより混合を受けて動作領域を伝達曲線 1002 の右又は左に移動させる上述のハーフブリッジ又は単一素子の磁気抵抗素子回路の任意の DC 信号成分を表す。

【0125】

上記のように、混合が発生したときの上述の回路の DC 出力電圧又は DC 出力電圧成分

10

20

30

40

50

は、検知された磁場が伝達曲線 1002において動作する領域における伝達曲線 1002 の勾配を表す。

【0126】

伝達曲線 1002 の線形領域 1002d 内の検知された外部磁場に対して、結果として生じる DC 電圧又は DC 電圧成分は、曲線 1004 の比較的平坦な領域 1004d、すなわち非ゼロ値によって表される。伝達曲線 1002 の上部飽和領域 1002b 内の検知された外部磁場に対して、結果として生じる DC 電圧又は DC 電圧成分は、曲線 1004 の領域 1004b、すなわちほぼゼロ値によって表される。伝達曲線 1002 の下部飽和領域 1002c 内の検知された外部磁場に対して、結果として生じる DC 電圧又は DC 電圧成分は、曲線 1004 の領域 1004c、すなわちほぼゼロ値によって表される。

10

【0127】

領域 1004d の電圧と領域 1004b、1004c の電圧との間の遷移は比較的鋭利であり、検知された外部磁場のわずかな変化のみが出力電圧の変化に影響を及ぼすことが認識されるべきである。したがって、上述の混合磁気抵抗素子回路は、検知された外部磁場を生成する磁性（又は強磁性）物体の存在、不存在又は近接を検知するための磁気スイッチ又は近接検知器として機能することができる。

【0128】

以下に説明される回路は、1つ又は2つの閾値 1006、1008、例えば動作点閾値 B_{op}、1008 及び / 又はリリース点閾値 B_{rp}、1006 を使用することができ、DC 信号 1004 を閾値と比較して、磁性（又は強磁性）物体の存在、不存在、又は近接を検知することができる。

20

【0129】

図 11～図 15 は、1つの磁気抵抗素子、ハーフブリッジ構成に結合された2つの磁気抵抗素子、及びフルブリッジ構成に結合された4つの磁性磁気抵抗素子を使用する磁場センサ及び関連する回路を示している。

【0130】

次に図 11 を参照すると、磁場センサ 1100 は、1つの磁気抵抗素子 1102 を含むことができる。磁気抵抗素子 1102 は、方向性最大応答軸 1102a を有することができる。

【0131】

30

磁気抵抗素子 1102 は、スイッチ 1114 を介して磁気抵抗素子 1102 に結合された第 1 及び第 2 の電流源 1104、1106 のそれぞれによって交互の方向を有する AC 混合電流 1108 で駆動され得る。スイッチ 1114 は、変調クロック信号 1115 を受信するように結合される。図 2 及び図 2A に関連して上述したように、磁気抵抗素子 1102 を通過する AC 混合電流 1108 は、AC 混合電流 1108 の2つの方向にしたがって2つの方向 1110、1112 に向けられた自己生成 AC 混合磁場を引き起こす。

【0132】

AC 混合電流 1108 の周波数 f は、方向 1110、1112 を有する自己生成 AC 混合磁場の周波数 f と同じであることが理解されるであろう。したがって、混合が生じ、DC 成分を有する電圧信号 1108 は、磁気抵抗素子 1102 の上端部に生成される。

40

【0133】

いくつかの実施形態では、マルチプレクサ 1116 は、電圧信号 1108 を受信するように結合され、多重化信号 1116a を生成するように構成される。増幅器 1118 は、多重化信号 1116a を受信するように結合され、増幅された信号 1118a を生成するように構成され得る。デマルチプレクサ 1120 は、増幅された信号 1118a を受信するように結合され、多重化信号 1120a を生成するように構成され得る。ローパスフィルタ 1122 は、多重化信号 1120a を受信するように結合され、フィルタリングされた信号 1122a を生成するように構成され得る。2つの閾値を有する比較器 1124、例えばシュミットトリガは、フィルタリングされた信号 1122a を受信するように結合され、比較信号 1124a を生成するように構成され得る。

50

【 0 1 3 4 】

混合を受ける磁気抵抗素子 1 1 0 2 の動作は、図 2、図 2 A、図 3、図 3 A、及び図 4 に関連して上述されている。

第 1 のマルチプレクサ 1 1 1 6 及び第 2 のマルチプレクサ 1 1 2 0 は、本質的に増幅器 1 1 1 8 を囲むショッピングを提供することができる。ショッパ安定化は、増幅器 1 1 1 8 のオフセット電圧、すなわち望ましくない D C 電圧の影響を低減する知られている技術である。ショッピングは、電流 1 2 0 8 を変調するコック 1 1 1 5 の周波数よりも高い周波数を有するクロック信号 1 1 2 6 で動作することができる。

【 0 1 3 5 】

ローパスフィルタ 1 1 2 2 は、例えば、図 4 の D C 成分 4 1 2 のような D C 成分のみを残して、A C 信号成分、例えば、図 4 の信号 4 0 2 の A C 信号成分を除去することができる。10

【 0 1 3 6 】

磁石 1 1 2 8 が例えば線 1 1 3 0 に沿って磁気抵抗素子 1 1 0 2 の近くにもたらされると、比較信号 1 1 2 4 a は第 1 の状態、例えばロー状態をとる。磁石 1 1 2 8 が磁気抵抗素子 1 1 0 2 から遠ざかると、比較信号 1 1 2 4 a は第 2 の状態、例えばハイ状態をとる。この動作は、図 1 0 に関連する上記の議論から理解されるべきである。移動は、直線に沿っている必要はなく、又は、最大応答軸 1 1 0 2 a に平行な線に沿っている必要はない。。

【 0 1 3 7 】

フィルタリングされた信号 1 1 2 2 a は、2 つの状態のみをとるのではなく、図 1 0 の曲線 1 0 0 4 にしたがってある範囲の値をとる。20

磁場センサ 1 1 0 0 は必ずしも磁石 1 1 2 8 を含む必要はない。磁場センサ 1 1 0 0 として示される電子構成要素は、共通の半導体基板上に配設され得る。

【 0 1 3 8 】

次に図 1 2 を参照すると、磁場センサ 1 2 0 0 は、ハーフブリッジ構成に結合された第 1 及び第 2 の磁気抵抗素子 1 2 0 2、1 2 0 4 をそれぞれ含むことができる。第 1 の磁気抵抗素子 1 2 0 2 は、方向性最大応答軸 1 2 0 2 a を有することができ、いくつかの実施形態では、第 2 の磁気抵抗素子 1 2 0 4 は、方向性最大応答軸 1 2 0 2 a と同じ方向に方向性最大応答軸 1 2 0 4 a を有することができる。言い換えれば、第 1 及び第 2 の磁気抵抗素子 1 2 0 2、1 2 0 4 は、半導体基板上に正確に同じ方法で製造され、正確に同じ方向に配向され得る。30

【 0 1 3 9 】

第 1 及び第 2 の磁気抵抗素子 1 2 0 2、1 2 0 4 は、電圧 V s 及びグランドに結合された第 1 及び第 2 のスイッチ 1 2 3 4 及び 1 2 3 8 によって形成された第 1 及び第 2 の電圧源によって交互の方向を有する A C 混合電流 1 2 0 8 (及び 1 2 1 0) で駆動され得る。第 1 及び第 2 のスイッチ 1 2 3 4、1 2 3 8 は、電流が第 1 の磁気抵抗素子 1 2 0 2 を通つて一方向に流れ、第 2 の磁気抵抗素子 1 2 0 4 を通つて物理的に反対の方向に流れるように、図示されるように第 1 及び第 2 の磁気抵抗素子 1 2 0 2、1 2 0 4 に結合され得る。この結合は、図 5、図 5 A、図 7 及び図 7 A のハーフブリッジ回路に示された結合と同じか又は同様である。しかし、他の実施形態では、図 6、図 6 A、図 8、図 8 A の結合構成が代わりに使用され得る。40

【 0 1 4 0 】

図 5 及び図 5 A に関連して上述したように、第 1 及び第 2 の磁気抵抗素子 1 2 0 2、1 2 0 4 を通過する S C 混合電流 1 2 0 8 (及び 1 2 1 0) は、A C 混合電流 1 2 0 8 (及び 1 2 1 0) の 2 つの方向にしたがって、第 1 の磁気抵抗素子 1 2 0 2 において方向 1 1 1 2、1 1 1 4 に向けられ、第 2 の磁気抵抗素子 1 2 0 4 において (1 8 0 度の位相がずれる) 方向 1 2 1 6、1 2 1 8 に向けられる自己生成 A C 混合磁場をそれぞれ引き起こす。。

【 0 1 4 1 】1020304050

A C 混合電流 1208 (及び 1210) の周波数 f は、方向 1212、1214、1216、1218 を有する自己生成 A C 混合磁場の周波数 f と同じであることが理解されるであろう。したがって、混合が生じ、2つの磁気抵抗素子 1202、1204 の接合部に D C 成分を有する電圧信号 1220a が生成される。

【0142】

マルチプレクサ 1222、増幅器 1224、デマルチプレクサ 1226、ローパスフィルタ 1228、及び比較器 1230 は、図 11 のマルチプレクサ 1116、増幅器 1118、デマルチプレクサ 1120、ローパスフィルタ 1122、及び比較器 1124 と同じ又は同様であってもよい。信号 1220a、1222a、1224a、1226a、1228a、1230a はそれぞれ、信号 1116a、1118a、1120a、1122a 及び 1124a と同じ又は同様である。しかし、ここでは、増幅器 1224 は、バイアス信号 1228 でバイアスされ得る。
10

【0143】

混合を受ける第 1 及び第 2 の磁気抵抗素子 1202、1204 の動作は、図 5、図 5A、図 7、図 7A、図 9、及び図 9B に関連して上述されている。

ローパスフィルタ 1228 は、D C 成分、例えば、図 9 の D C 成分のみを残して、A C 信号成分、例えば、図 9 の信号 902 の A C 信号成分を除去することができる。

【0144】

磁石 1242 の検知は、図 11 に関連して上述した磁石 1128 の検知と同じ又は同様である。磁石 1242 の移動の例は、線 1244 によって示されている。しかしながら、移動は、直線に沿っている必要はなく、又は、最大応答軸 1202a、1204a に平行な線に沿っている必要はない。
20

【0145】

磁場センサ 1200 は必ずしも磁石 1242 を含む必要はない。磁場センサ 1200 として示される電子構成要素は、共通の半導体基板上に配設され得る。

次に図 13 を参照すると、磁場センサ 1300 は、それぞれ直列に結合された第 1 及び第 2 の磁気抵抗素子 1302 1304 からなる第 1 のハーフブリッジ、及び、それぞれ直列に結合された第 3 及び第 4 の磁気抵抗素子 1306 1308 からなる第 2 のハーフブリッジを有し得る。

【0146】

第 1 の磁気抵抗素子 1302 は、方向性最大応答軸 1302a を有することができ、いくつかの実施形態では、第 2 の磁気抵抗素子 1304 は、方向性最大応答軸 1302a と同じ方向に方向性最大応答軸 1304a を有することができる。言い換えれば、第 1 及び第 2 の磁気抵抗素子 1302、1304 は、半導体基板上に正確に同じ方法で製造され、正確に同じ方向に配向され得る。
30

【0147】

第 3 の磁気抵抗素子 1306 は、方向性最大応答軸 1306a を有することができ、いくつかの実施形態では、第 4 の磁気抵抗素子 1308 は、方向性最大応答軸 1306a と同じ方向に方向性最大応答軸 1308a を有することができる。言い換えれば、第 3 及び第 4 の磁気抵抗素子 1306、1308 は、正確に同じ方法で製造され、正確に同じ方向に配向され得る。また、第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1302、1304、1306、1308 はそれぞれ、同じ半導体基板上に全て正確に同じ方法で製造され、正確に同じ方向に配向され得る。
40

【0148】

第 1 及び第 2 の磁気抵抗素子 1302、1304 は、電流 1312a (及び 1316a) と電流 1312b (及び 1316b) に分かれる A C 混合電流 1312 (及び 1316) で駆動され得る。2つのハーフブリッジ回路が正確に同じ抵抗値を有する場合、電流分割は等しくなり得る。しかしながら、2つのハーフブリッジ回路が正確に同じ抵抗値を有さない場合、電流分割は正確に等しくなく、図 9B の A C 信号成分 944 に寄与し得る。

【0149】

10

20

30

40

50

いくつかの代替実施形態では、AC混合電流1312a(及び1316a)とAC混合電流1312b(及び1316b)は別々に生成される。いくつかの実施形態では、別々に生成されたAC混合電流は、異なる周波数を有するが、本明細書に記載されるのと同じ混合効果を達成する。

【0150】

AC混合電流1312(及び1316)は、電圧Vs及びグランドに結合された第1及び第2のスイッチ1310、1314によって形成される第1及び第2の電圧源によって交互の方向を有する。第1及び第2のスイッチ1310、1314は、図示のように第1、第2、第3及び第4の磁気抵抗素子1302、1304、1306、1308に結合され得る。

10

【0151】

AC混合電流1312a(及び1316a)は、第1の磁気抵抗素子1302を通じて一方向に流れ、第2の磁気抵抗素子1304を通じて物理的に反対の方向に流れ。電流1312b(及び1316b)は、第3の磁気抵抗素子1306を通じて一方向に流れ、第4の磁気抵抗素子1308を通じて物理的に反対の方向に流れ。この結合は、図5、図5A、図6、図6A及び図7、図7A、図8、図8Aのハーフブリッジ回路に示された結合と同じであるか又は同様である。

【0152】

図5及び図5Aに関連して上述したように、第1及び第2の磁気抵抗素子1302、1304を通過するAC混合電流1312a(及び1316a)は、交流1312a(及び1316a)の2つの方向にしたがって、第1の磁気抵抗素子1302において方向1318、1320に向けられ、第2の磁気抵抗素子1304において(180度の位相がずれる)方向1322、1324に向けられる自己生成AC混合磁場をそれぞれ引き起こす。

20

【0153】

図6及び図6Aに関連して上述したように、第3及び第4の磁気抵抗素子1306、1308を通過する変調電流駆動1312b(及び1316b)は、交流1312b(及び1316b)の2つの方向にしたがって、第3の磁気抵抗素子1306において方向1326、1328に向けられ、第4の磁気抵抗素子1308において(180度の位相がずれる)方向1330、1332に向けられる自己生成AC混合磁場をそれぞれ引き起こす。

30

【0154】

AC混合電流1312(及び1316)の周波数fは、方向1318、1320、1322、1324、1326、1328、1330、1330を有する自己生成AC混合磁場の周波数fと同じであることが理解されるであろう。したがって、混合が生じ、2つの磁気抵抗素子1302、1304の接合部にDC成分を有する差分電圧信号1334a、1334bが生成される。より詳細な説明については、図9～図9Bを参照されたい。

【0155】

マルチブレクサ1336、増幅器1338、デマルチブレクサ1340、ローパスフィルタ1342、及び比較器1344は、図11のマルチブレクサ1116、増幅器1118、デマルチブレクサ1120、ローパスフィルタ1122、及び比較器1124と同じ又は同様である。信号1334a及び1334b、1336a及び1336b、1338a、1340a、1342a、1344aは、それぞれ、信号1116a、1118a、1120a、1122a、及び1124aと同じ又は同様である。しかし、ここでは、増幅器1338は、2つの入力ノードを有する差動増幅器である。

40

【0156】

混合を受ける第1及び第2の磁気抵抗素子1302、1304の動作は、図5、図5A、図7、図7A、図9、及び図9Aに関連して上述されている。混合を受ける第3及び第4の磁気抵抗素子1306、1308の動作は、図6、図6A、図8、図8A、図9、及び図9Aに関連して上述されている。2つのハーフブリッジを有するフルブリッジの動作

50

は、図 9 B に関連して上述されている。

【0157】

ローパスフィルタ 1342 は、DC 成分、例えば、図 9 の DC 成分 942 のみを残して、AC 信号成分、例えば、図 9 B の AC 信号成分 944 を除去することができる。

磁石 1352 の検知は、図 11 に関連して上述した磁石 1128 の検知と同じ又は同様である。磁石 1352 の移動の例は、線 1354 によって示されている。しかしながら、移動は、直線に沿っている必要はなく、又は、最大応答軸 1302a、1304a、1306a、1308a に平行な線に沿っている必要はない。

【0158】

磁場センサ 1300 は必ずしも磁石 1352 を含む必要はない。磁場センサ 1300 として示される電子構成要素は、共通の半導体基板上に配設され得る。10

次に図 14 を参照すると、磁場センサ 1400 は、それぞれ直列に結合された第 1 及び第 2 の磁気抵抗素子 1402、1404 からなる第 1 のハーフブリッジ、及び、それぞれ直列に結合された第 3 及び第 4 の磁気抵抗素子 1406、1408 からなる第 2 のハーフブリッジを有してフルブリッジ回路を形成することができる。

【0159】

第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1402、1404、1406、1408 はそれぞれ、共通の半導体基板上に全て正確に同じ方法で製造され、正確に同じ方向に配向され得る。20

【0160】

第 1 及び第 2 の磁気抵抗素子 1402、1404 は、電流 1434a (及び 1440a) と電流 1434b (及び 1440b) に分かれる AC 混合電流 1434 (及び 1440) で駆動され得る。AC 混合電流は、電圧 Vs 及びグランドに結合された第 1 及び第 2 のスイッチ 1432、1438 によって形成される第 1 及び第 2 の電圧源によって交互の方向を有する。第 1 及び第 2 のスイッチ 1432、1448 は、図示のように第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1402、1404、1406、1408 に結合され得る。

【0161】

AC 混合電流 1434a (及び 1440a) は、第 1 の磁気抵抗素子 1402 を通って一方向に流れ、第 2 の磁気抵抗素子 1404 を通って物理的に反対の方向に流れ。電流 1434b (及び 1440b) は、第 3 の磁気抵抗素子 1406 を通って一方向に流れ、第 4 の磁気抵抗素子 1408 を通って物理的に反対の方向に流れ。この結合は、図 5、図 5 A、図 6、図 6 A 及び図 7、図 7 A、図 8、図 8 A のハーフブリッジ回路に示された結合と同じであるか又は同様である。30

【0162】

AC 混合電流及び結果として生じる自己生成 AC 混合磁場は、図 13 に関連して上述したものと同じであるか又は同様である。しかしながら、ここでは、他の構成要素もまた、自己生成 AC 混合磁場と同じように混合を増加させ発生させる外部生成 AC 混合磁場を生成する。この目的のために、磁場センサ 1400 は、第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1402、1404、1406、1408 にそれぞれ近接した電流導体 1410、1412、1414、1416 を含むことができる。いくつかの実施形態では、電流導体 1410、1412、1414、1416 は、電流導体を流れる交流 1452 (及び 1454) が、第 1、第 2、第 3、及び第 4 の磁気抵抗素子 1402、1404、1406、1408 において上述した自己生成 AC 混合磁場を増加させる外部生成 AC 混合磁場を生成するように、直列に結合される。交流 1452 (及び 1454) は、例えば、直列に結合された電流導体 1410、1412、1414、1416 の反対の端部にそれぞれスイッチ 1444、1448 を介して結合された電流源 1446、1450 によって生成され得る。40

【0163】

組み合わされた AC 混合磁場は、上述した自己生成 AC 混合磁場と同じ方法で動作して混合を提供する交流磁場である。しかしながら、電流導体 1410、1412、1414 50

、 1416 によって生成された外部生成 A C 混合磁場は、自己生成 A C 混合磁場よりも大きくなり得、その結果、上記の式において R の値が大きくなり、結果としてより大きな D C 電圧又は D C 電圧成分を生じる。

【 0164 】

いくつかの実施形態では、外部生成 A C 混合磁場は、各磁気抵抗素子における自己生成 A C 混合磁場と同じ位相（及び周波数）である。

マルチブレクサ 1420、増幅器 1422、デマルチブレクサ 1424、ローパスフィルタ 1426、及び比較器 1428 は、図 11 のマルチブレクサ 1116、増幅器 1118、デマルチブレクサ 1120、ローパスフィルタ 1122、及び比較器 1124 と同じ又は同様である。信号 1418a 及び 1418b、1420a 及び 1420b、1422a、1424a、1426a、1428a は、それぞれ、信号 1116a、1118a、1120a、1122a、及び 1124a と同じ又は同様である。しかしながら、ここでは、増幅器 1422 は、2つの入力ノードを有する差動増幅器である。

【 0165 】

混合を受ける第 1 及び第 2 の磁気抵抗素子 1402、1404 の動作は、図 5、図 5A、図 7、図 7A、図 9、及び図 9A に関連して上述されている。混合を受ける第 3 及び第 4 の磁気抵抗素子 1406、1408 の動作は、図 6、図 6A、図 8、図 8A、図 9、及び図 9A に関連して上述されている。2つのハーフブリッジを有するフルブリッジの動作は、図 9B に関連して上述されている。

【 0166 】

ローパスフィルタ 1426 は、D C 成分、例えば、図 9 の D C 成分 942 のみを残して、A C 信号成分、例えば、図 9B の信号 940 の A C 信号成分 944 を除去することができる。

【 0167 】

磁石 1456 の検知は、図 11 に関連して上述した磁石 1128 の検知と同じ又は同様である。磁石 1456 の移動の例は、線 1458 によって示されている。しかしながら、移動は、直線に沿っている必要はなく、又は、磁気抵抗素子 1402、1404、1406、1408 の最大応答軸に平行な線に沿っている必要はない。

【 0168 】

磁場センサ 1400 は必ずしも磁石 1456 を含む必要はない。磁場センサ 1400 として示される電子構成要素は、共通の半導体基板上に配設され得る。

次に図 15 を参照すると、磁場センサ 1500 は、それぞれ直列に結合された第 1 及び第 2 の磁気抵抗素子 1502、1504 からなる第 1 のハーフブリッジ、及び、それぞれ直列に結合された第 3 及び第 4 の磁気抵抗素子 1506、1508 からなる第 2 のハーフブリッジを有してフルブリッジ回路を形成することができる。

【 0169 】

第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1502、1504、1506、1508 はそれぞれ、共通の半導体基板上に全て正確に同じ方法で製造され、正確に同じ方向に配向され得る。

【 0170 】

第 1 及び第 2 の磁気抵抗素子 1502、1504 は、電流 1534a（及び 1540a）と電流 1534b（及び 1540b）に分かれる A C 混合電流 1534（及び 1540）で駆動され得る。A C 混合電流は、電圧 V_s 及びグランドに結合された第 1 及び第 2 のスイッチ 1532、1538 によって形成される第 1 及び第 2 の電圧源によって交互の方向を有する。第 1 及び第 2 のスイッチ 1532、1548 は、図示のように第 1、第 2、第 3 及び第 4 の磁気抵抗素子 1502、1504、1506、1508 に結合され得る。

【 0171 】

A C 混合電流 1534a（及び 1540a）は、第 1 の磁気抵抗素子 1502 を通って一方向に流れ、第 2 の磁気抵抗素子 1504 を通って物理的に反対の方向に流れ。電流 1534b（及び 1540b）は、第 3 の磁気抵抗素子 1506 を通って一方向に流れ、

10

20

30

40

50

第4の磁気抵抗素子1508を通って物理的に反対の方向に流れる。この結合は、図5、図5A、図6、図6A及び図7、図7A、図8、図8Aのハーフブリッジ回路に示された結合と同じであるか又は同様である。

【0172】

AC混合電流及び結果として生じる自己生成AC混合磁場は、図13に関連して上述したものと同じであるか又は同様である。しかしながら、ここでは、図14のように、他の構成要素が、自己生成AC混合磁場と同じように混合を増加させ発生させる外部生成AC混合磁場を生成する。この目的のために、磁場センサ1500は、第1、第2、第3及び第4の磁気抵抗素子1502、1504、1506、1508にそれぞれ近接した電流導体1510、1512、1515、1516を含むことができる。いくつかの実施形態では、電流導体1510、1512、1514、1516は、電流導体を流れる交流1552(及び1554)が、第1、第2、第3、及び第4の磁気抵抗素子1502、1504、1506、1508において上述した自己生成AC混合磁場を増加させる外部生成AC混合磁場を生成するように、直列に結合される。図14の配置とは異なり、電流導体1510、1512、1514、1516は、AC混合電流1534a(及び1540a)及び1534b(及び1540b)と直列に結合され、電流導体1510、1512、1514、1516を通る電流を駆動する追加の駆動回路は不要である。この構成は、図14の磁場センサ1400と比較して電力を節約する。

10

【0173】

組み合わされたAC混合磁場は、上述した自己生成AC混合磁場と同じ方法で動作して混合を提供する交流磁場である。しかしながら、電流導体1510、1512、1515、1516によって生成された外部AC混合磁場は、自己生成AC混合磁場よりも大きくなり得、その結果、上記式においてRの値が大きくなり、結果としてより大きなDC電圧又はDC電圧成分を生じる。

20

【0174】

いくつかの実施形態では、外部AC混合磁場は、各磁気抵抗素子における自己生成AC混合磁場と同じ位相(及び周波数)である。

マルチブレクサ1520、増幅器1522、デマルチブレクサ1524、ローパスフィルタ1526、及び比較器1528は、図11のマルチブレクサ1116、増幅器1118、デマルチブレクサ1120、ローパスフィルタ1122、及び比較器1124と同じ又は同様である。信号1518a及び1518b、1520a及び1520b、1522a、1524a、1526a、1528aは、それぞれ、信号1116a、1118a、1120a、1122a及び1124aと同じ又は同様である。しかしながら、ここでは、増幅器1522は、2つの入力ノードを有する差動増幅器である。

30

【0175】

混合を受ける第1及び第2の磁気抵抗素子1502、1504の動作は、図5、図5A、図7、図7A、図9、及び図9Aに関連して上述されている。混合を受ける第3及び第4の磁気抵抗素子1506、1508の動作は、図6、図6A、図8、図8A、図9、及び図9Aに関連して上述されている。2つのハーフブリッジを有するフルブリッジの動作は、図9Bに関連して上述されている。

40

【0176】

ローパスフィルタ1526は、DC成分、例えば、図9のDC成分942のみを残して、AC信号成分、例えば、図9Bの信号944のAC信号成分944を除去することができる。

【0177】

磁石1544の検知は、図11に関連して上述した磁石1128の検知と同じ又は同様である。磁石1544の移動の例は、線1546によって示されている。しかしながら、移動は、直線に沿っている必要はなく、又は、磁気抵抗素子1502、1504、1506、1508の最大応答軸に平行な線に沿っている必要はない。

【0178】

50

磁場センサ 1500 は必ずしも磁石 1544 を含む必要はない。磁場センサ 1500 として示される電子構成要素は、共通の半導体基板上に配設され得る。

次に図 16 を参照すると、図 14 の電流導体 1410、1412、1414、1416 及び / 又は図 15 の電流導体 1510、1512、1516、1518 はそれぞれ、半導体基板内において 1 つ又は複数のループから構成され得、各ループは半導体基板の異なる金属層、例えば M1、M2、M3 に形成される。クロスハッチングされたパッチは、それぞれの磁気抵抗素子 1602 の下又は上のそれぞれの電流導体部分を表す。

【0179】

ループを使用することにより、磁気抵抗素子 1602 を通るいずれか 1 つの電流導体よりも高い外部生成 A C 混合磁場が得られることが理解されるであろう。 10

2 つ以上のループを有することにより、上記の式における R の値が大きくなり、その結果 D C 電圧又は D C 電圧成分が大きくなる。

【0180】

近接検知器又は磁気スイッチとして使用される磁場センサは、上述されている。上記の各磁場センサは、磁性物体、例えば磁石の近接を検知するように構成される。以下の回路は、磁性物体又は強磁性物体の回転速度を検知するために同様の回路を使用する。

【0181】

次に図 17 を参照すると、磁場センサ 1700 は、検知信号 1706a を生成するように構成された磁気抵抗素子ブリッジ 1706（又は単一素子）を含む。電子機器 1708 は、検知信号 1706a を受信するように結合され、出力信号 1708a を生成するように構成される。 20

【0182】

磁気抵抗素子ブリッジ 1706（又は単一素子）は、上述した磁気抵抗素子構成のいずれかと同じ又は同様であってもよい。電子機器 1708 は、上述した電子構成要素のいずれかと同じ又は同様であってもよい。

【0183】

磁場センサ 1700 は、外側パッケージ 1702、例えば、プラスチックパッケージ又は成形パッケージも含むことができる。

図 11 ~ 図 15 の磁場センサと同様に、磁石の近接を示す出力信号が供給されると、磁場センサは、リング磁石 1712 の回転速度に比例する割合における遷移でリング磁石 1712 の N 極及び S 極の近接を示す出力信号 1708a を出力することができる。 30

【0184】

交互の N 極と S 極を有する線磁石の動き又は位置を検知する磁場センサは、同様に動作することができる。

次に図 18 を参照すると、磁場センサ 1800 は、検知された信号 1806a を生成するように結合された磁気抵抗素子ブリッジ 1806（又は単一素子）を含む。電子機器 1808 は、検知された信号 1806a を受信するように結合され、出力信号 1808a を生成するように構成される。

【0185】

磁場センサ 1800 は、磁気抵抗素子ブリッジ（又は単一素子）の近傍に D C 磁場を生成する永久磁石 1810 を含むことができる。 40

磁気抵抗素子ブリッジ 1806（又は単一素子）は、上述した磁気抵抗素子構成のいずれかと同じ又は同様であってもよい。電子機器 1808 は、上述した電子構成要素のいずれかと同じ又は同様であってもよい。

【0186】

磁場センサ 1800 は、外側パッケージ 1802、例えば、プラスチックパッケージ又は成形パッケージも含むことができる。

図 11 ~ 図 15 の磁場センサと同様に、磁石の近接を示す出力信号が供給されると、磁場センサ 1800 は、強磁性ギヤの回転速度に比例する割合における遷移で強磁性ギヤ 1812 の歯、例えば 1814 の近接を示す出力信号 1808a を出力することができる。 50

【0187】

強磁性ギヤ 1812 の歯が磁気抵抗素子ブリッジ（又は単一素子）を通過すると、歯は、磁石 1810 によって生成された磁気抵抗素子ブリッジ 1806（又は単一素子）に近接する磁場の大きさ及び方向を変更する。

【0188】

磁石 1810 は、パッケージ 1802 の内部又は上、又はパッケージ 1802 の近くに配置され得る。

いくつかの実施形態は、单一の共通の半導体基板に全ての電子構成要素を含むように上記で記載されているが、他の実施形態では、2つ以上の半導体基板に電子構成要素が配設され得る。例えば、いくつかの実施形態では、上述の磁気抵抗素子は第1の半導体基板に配設され得、他の特定された電子構成要素は第2の異なる半導体基板に配設され得、2つの基板は相互に信号接続される。10

【0189】

本明細書で引用した全ての参考文献は、その全体が参照により本明細書に組み込まれる。

この特許の主題である様々な概念、構造及び技術を説明するのに役立つ好ましい実施形態を説明したので、これらの概念、構造及び技術を組み込んだ他の実施形態が使用され得ることは明らかである。したがって、特許の範囲は記載された実施形態に限定されるべきではなく、以下の特許請求の範囲の精神及び範囲によってのみ限定されるべきである。

【図1】

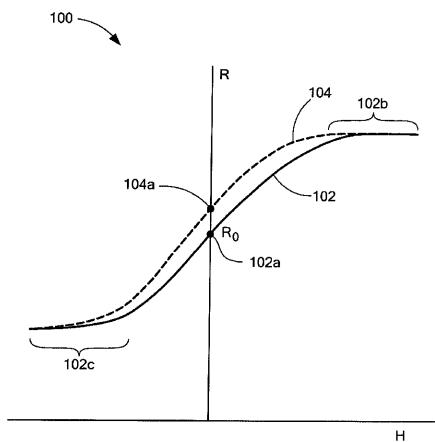


FIG. 1

【図2】

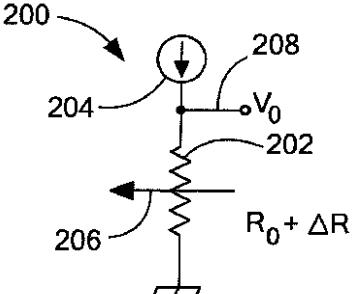


FIG. 2

【図 2 A】

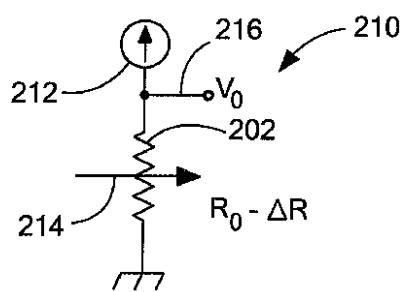


FIG. 2A

【図 3】

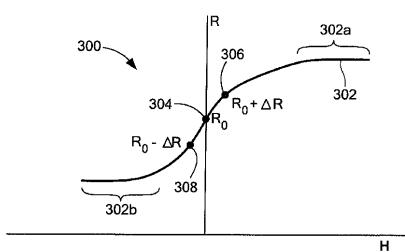


FIG. 3

【図 3 A】

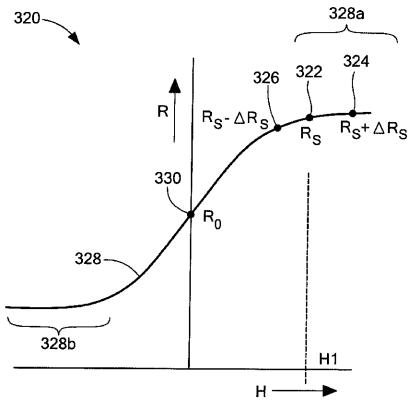


FIG. 3 A

【図 4】

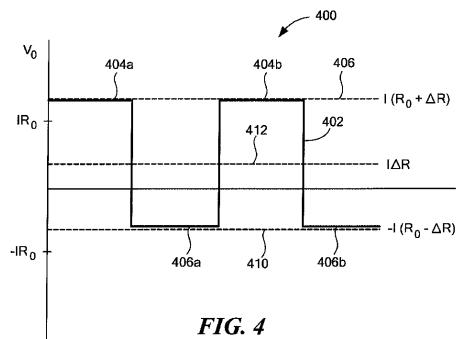


FIG. 4

【図 5】

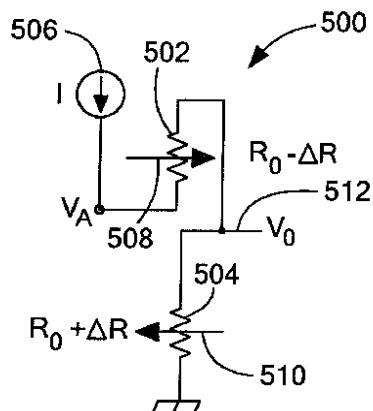


FIG. 5

【図 5 A】

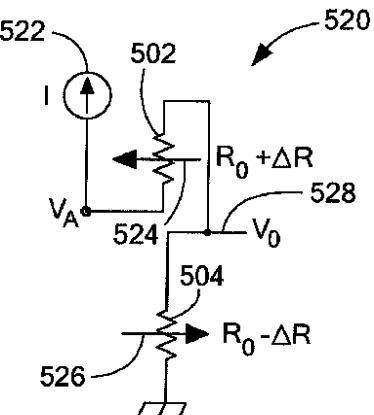
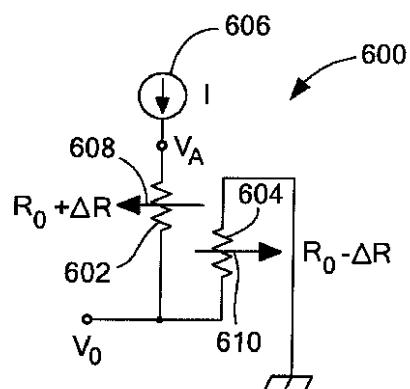
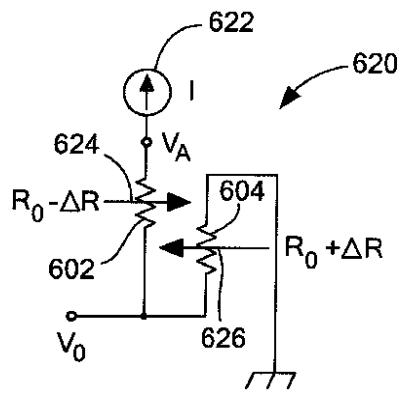


FIG. 5 A

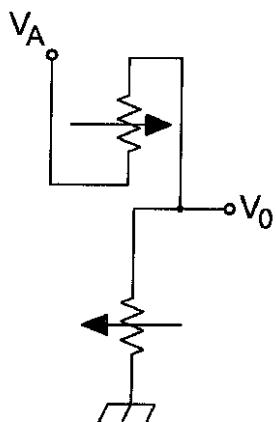
【図 6】

**FIG. 6**

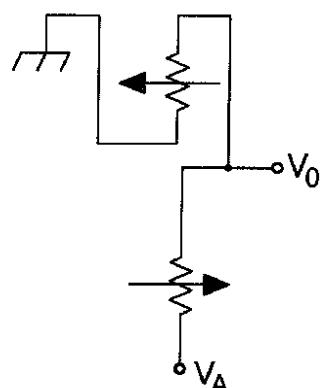
【図 6 A】

**FIG. 6A**

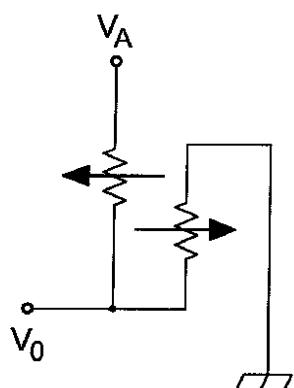
【図 7】

**FIG. 7**

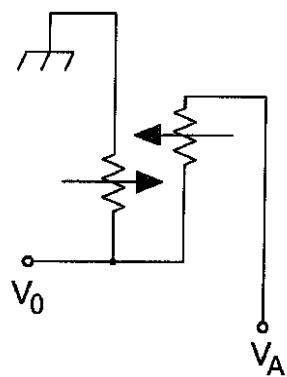
【図 7 A】

**FIG. 7A**

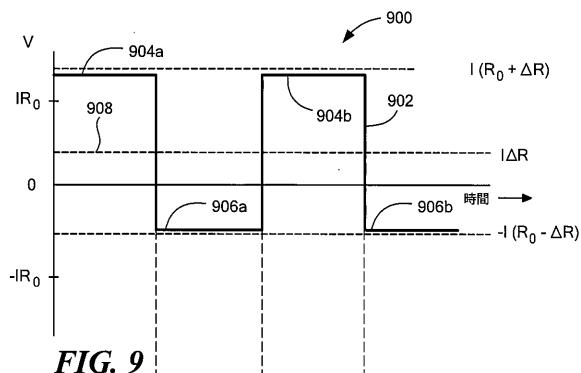
【図 8】

**FIG. 8**

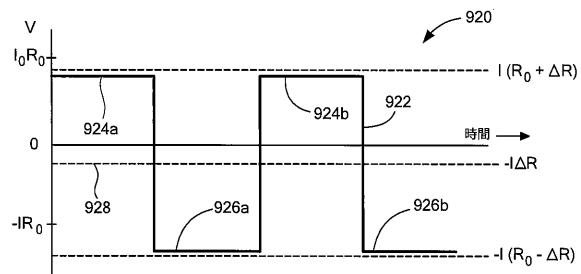
【図 8 A】

**FIG. 8A**

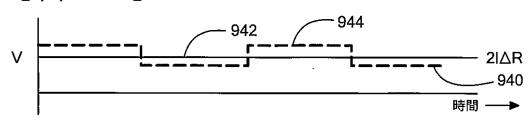
【図 9】

**FIG. 9**

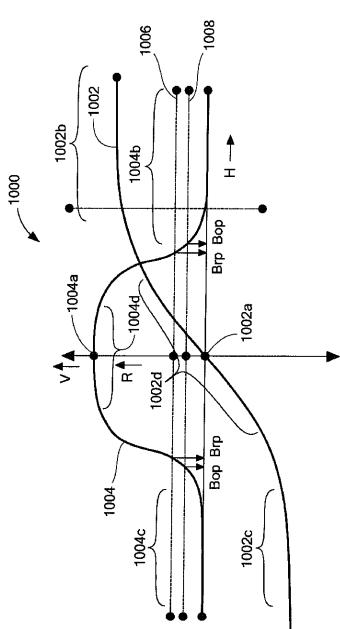
【図 9 A】

**FIG. 9A**

【図 9 B】

**FIG. 9B**

【図 10】

**FIG. 10**

【図11】

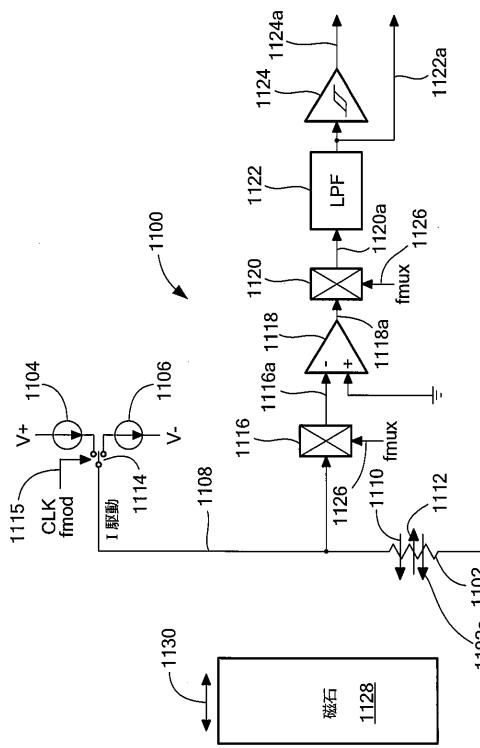


FIG. 11

【図12】

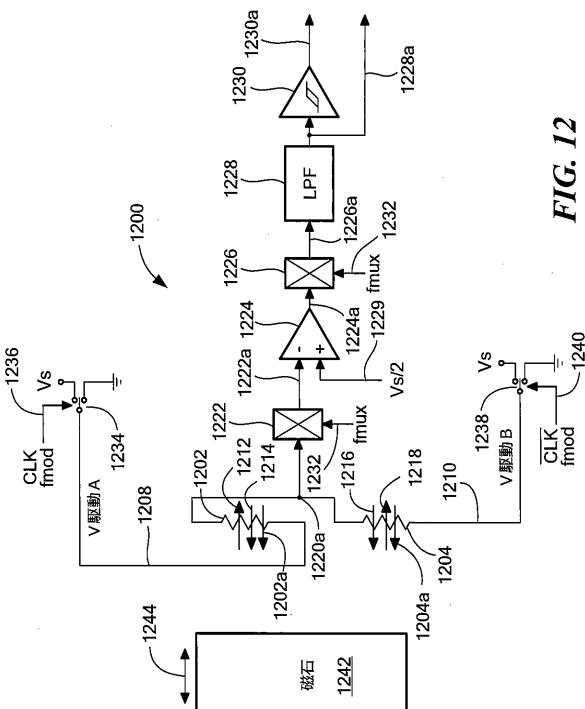


FIG. 12

【 図 1 3 】

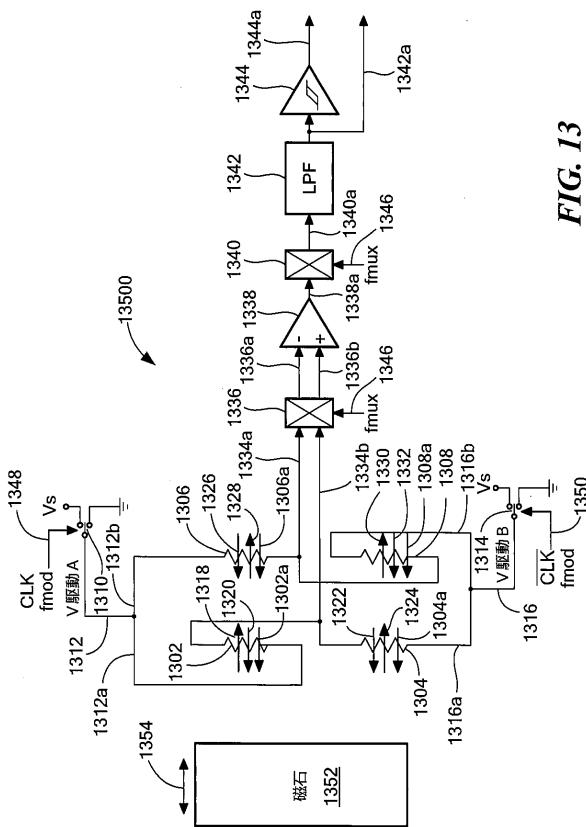


FIG. I3

【図14】

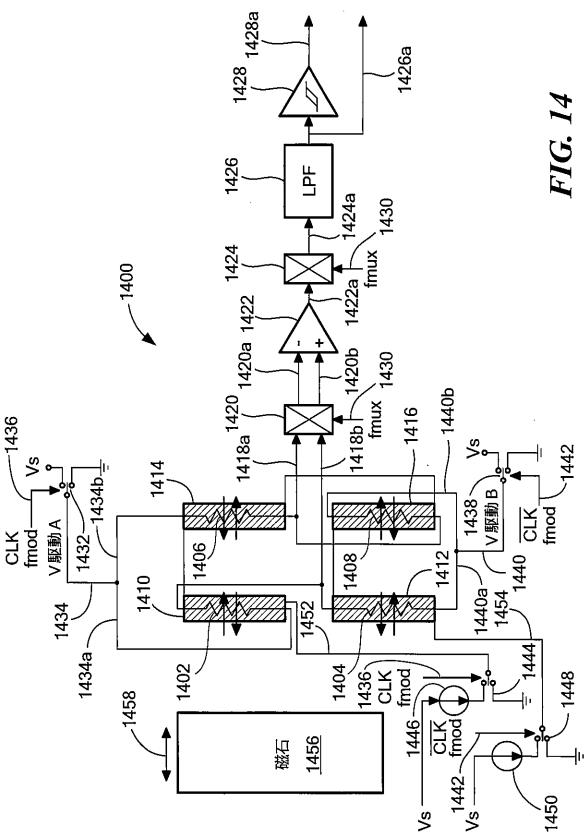


FIG. 14

【図 15】

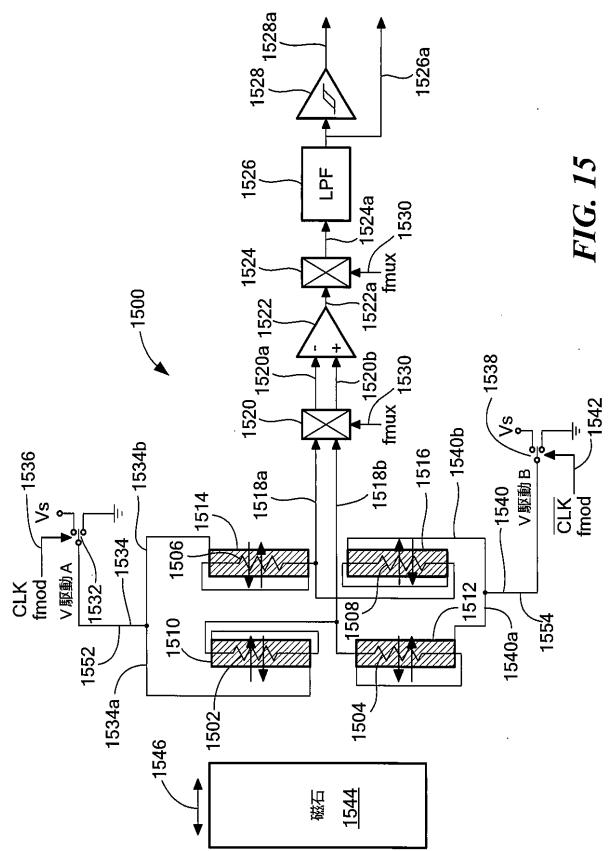


FIG. 15

【図 16】

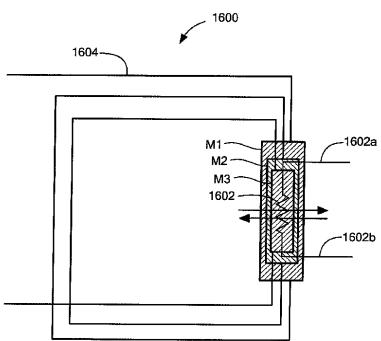


FIG. 16

【図 17】

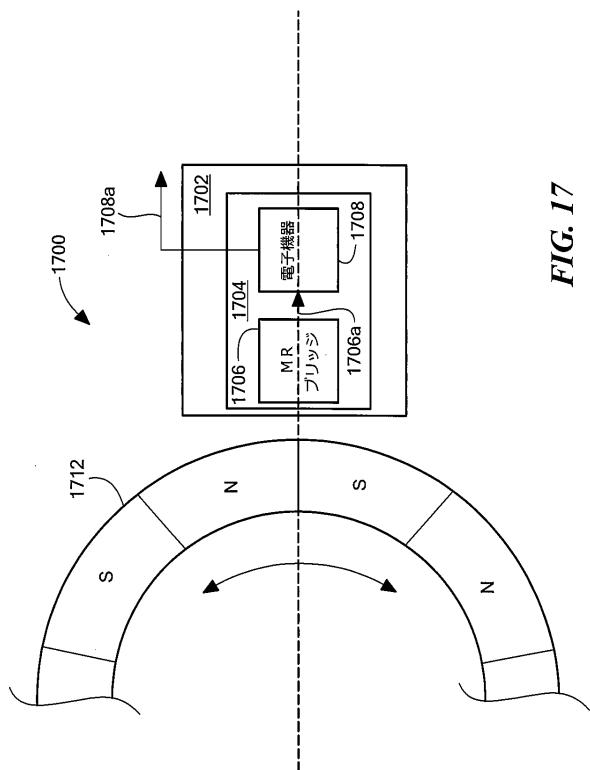


FIG. 17

【図 18】

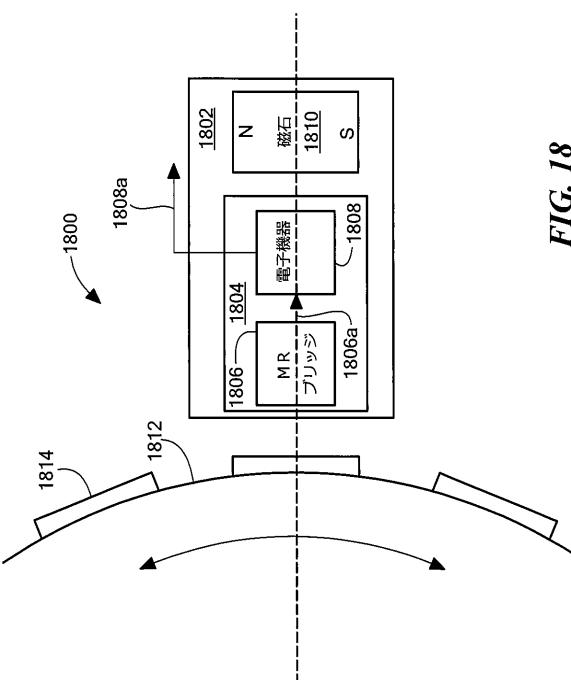


FIG. 18

フロントページの続き

(74)代理人 100118902
弁理士 山本 修
(74)代理人 100106208
弁理士 宮前 徹
(74)代理人 100120112
弁理士 中西 基晴
(74)代理人 100147991
弁理士 鳥居 健一
(72)発明者 モンレアル, ヘラルド・アー
アルゼンチン国 1631 ブエノスアイレス, ピラル, アラス・デ・ピラル, ラ・プラデーラ
1144
(72)発明者 フリードリッヒ, アンドレアス・ペー
フランス国 メス - テシー 74370, ルート・デ・グラン・プレ 51
(72)発明者 フェルモン, クロード
フランス国 オルセー 91400, アリー・ボワロー 6
(72)発明者 パネティア - ルクール, ミリアン
フランス国 ビュール・シュリヴェット 91440, リュー・ドゥ・ラ・ミュチュアリテ 41

審査官 島 崎 純一

(56)参考文献 特開2012-150085(JP, A)
特開2000-055998(JP, A)
特開2010-266247(JP, A)
特開2008-134215(JP, A)
特開2008-076286(JP, A)
国際公開第2015/058733(WO, A1)

(58)調査した分野(Int.Cl., DB名)

G 01 R 33 / 09
G 01 R 33 / 02
H 01 L 43 / 08