

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3686325号  
(P3686325)

(45) 発行日 平成17年8月24日(2005.8.24)

(24) 登録日 平成17年6月10日(2005.6.10)

(51) Int. Cl.<sup>7</sup>

H01L 21/768

F I

H01L 21/90

A

H01L 21/90

N

請求項の数 13 (全 19 頁)

(21) 出願番号	特願2000-327154 (P2000-327154)	(73) 特許権者	000005821
(22) 出願日	平成12年10月26日(2000.10.26)		松下電器産業株式会社
(65) 公開番号	特開2002-134612 (P2002-134612A)		大阪府門真市大字門真1006番地
(43) 公開日	平成14年5月10日(2002.5.10)	(74) 代理人	100077931
審査請求日	平成15年7月15日(2003.7.15)		弁理士 前田 弘
		(74) 代理人	100094134
			弁理士 小山 廣毅
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体基板上に絶縁膜を介して堆積された第1の金属膜と、前記第1の金属膜の上に堆積されたバリア膜と、前記バリア膜上に形成された第2の金属膜との積層膜からなる金属配線と、

前記金属配線の上にそれぞれ形成されており、前記第2の金属膜の上に成長した第3の金属膜よりなるプラグ及び第1の層間絶縁膜と、

前記プラグ及び第1の層間絶縁膜を覆うように形成された第2の層間絶縁膜とを備え、前記プラグの底部は前記第2の金属膜と接続されていることを特徴とする半導体装置。

【請求項2】

前記第1の金属膜は、アルミ合金、金、銀、銅又はプラチナよりなり、前記第2の金属膜及び前記第3の金属膜は、金、銀、銅又はプラチナよりなることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記第2の金属膜と前記第3の金属膜とは同種の金属からなることを特徴とする請求項1に記載の半導体装置。

【請求項4】

前記第2の金属膜及び前記第3の金属膜は銅を主成分とする金属からなり、

前記第3の金属膜はメッキ法により成長しており、前記第2の金属膜と前記第3の金属膜との間には密着層が形成されていないことを特徴とする請求項1に記載の半導体装置。

## 【請求項 5】

前記金属配線を構成する前記第 1 の金属膜の配線抵抗は、前記金属配線を構成する前記第 2 の金属膜の配線抵抗のほぼ 5 分の 1 以下であることを特徴とする請求項 1 に記載の半導体装置。

## 【請求項 6】

前記金属配線を構成する前記第 1 の金属膜の配線抵抗と、前記金属配線を構成する前記第 2 の金属膜の配線抵抗とは、ほぼ等しいことを特徴とする請求項 1 に記載の半導体装置。

## 【請求項 7】

前記第 2 の層間絶縁膜における前記金属配線同士の間には空隙が形成されていることを特徴とする請求項 1 に記載の半導体装置。

10

## 【請求項 8】

基板上に第 1 の金属膜を堆積する工程と、  
前記第 1 の金属膜の上面全体にシート状の第 2 の金属膜を堆積する工程と、  
前記第 2 の金属膜の上に第 1 の層間絶縁膜を形成する工程と、  
前記第 1 の層間絶縁膜内に接続孔を形成して、前記第 2 の金属膜を前記接続孔の底部に露出させる工程と、

前記接続孔の内部において前記第 2 の金属膜上に第 3 の金属膜を成長させて、該第 3 の金属膜からなるプラグを形成する工程と、

前記第 1 の層間絶縁膜を配線形状にパターンニングして、パターン化された前記第 1 の層間絶縁膜を形成する工程と、

20

前記第 1 の金属膜と前記第 2 の金属膜からなる積層膜に対して、前記プラグ及びパターン化された前記第 1 の層間絶縁膜をマスクとしてエッチングを行なって、前記積層膜からなる金属配線を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

## 【請求項 9】

前記第 3 の金属膜はメッキ法により成長することを特徴とする請求項 8 に記載の半導体装置の製造方法。

## 【請求項 10】

前記第 2 の金属膜と前記第 3 の金属膜とは同種の金属からなることを特徴とする請求項 8 に記載の半導体装置の製造方法。

30

## 【請求項 11】

前記第 2 の金属膜及び前記第 3 の金属膜は銅を主成分とする金属からなり、  
前記第 3 の金属膜は、前記第 2 の金属膜との間に密着層を介在させることなく、メッキ法により成長することを特徴とする請求項 8 に記載の半導体装置の製造方法。

## 【請求項 12】

前記第 1 の金属膜と前記第 2 の金属膜の間にバリア膜を形成する工程をさらに備えていることを特徴とする請求項 8 に記載の半導体装置の製造方法。

## 【請求項 13】

前記金属配線を形成した後、第 2 の層間絶縁膜を前記第 1 の層間絶縁膜及び前記プラグの上に形成する工程と、

40

前記第 2 の層間絶縁膜の表面を平坦化して、前記プラグの表面を前記第 2 の層間絶縁膜表面に露出させる工程とをさらに備え、

隣り合う前記金属配線同士の間には空隙が形成されていることを特徴とする請求項 8 に記載の半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

本発明は、金属配線と、該金属配線と接続するプラグとを備えた半導体装置及びその製造方法に関する。

## 【0002】

50

**【従来の技術】**

現在量産化されている最先端の半導体装置の加工寸法は $0.18\ \mu\text{m}$ であり、加工寸法の微細化は今後ますます進み、次世代以降の加工寸法は $0.15\ \mu\text{m}$ 、 $0.13\ \mu\text{m}$ 、そして $0.1\ \mu\text{m}$ と確実に微細化していく。その際、金属配線とプラグとの位置合せ（アライメント）精度は $\pm 10\%$ 以下であることが好ましい。

**【0003】**

しかしながら、金属配線の微細化が進む中で、 $\pm 10\%$ 以下のアライメント精度を実現するためには、リソグラフィ技術のみでは対応が困難であり、セルフアライメント法を用いる微細加工が必要不可欠となってくる。

**【0004】**

また、近年の多層配線は、配線遅延を低減するために、層間絶縁膜として比誘電率 $k$ が小さい材料、いわゆるLow- $k$ 材料を使用する技術、又は配線間にエアギャップ（空隙）を形成する技術等の開発が進められている。

**【0005】**

以下、アライメント精度の向上を目的として開発されたセルフアライメント法により形成された、プラグ及び金属配線を備えた半導体装置の製造方法の一例について、図17(a)~(d)、図18(a)~(c)、図19(a)~(c)及び図20(a)~(c)を参照しながら説明する。

**【0006】**

まず、図17(a)に示すように、半導体基板10の上に、周知の化学気相蒸着（CVD：Chemical Vapor Deposition）法又は回転塗布法により、絶縁性物質からなる絶縁膜11を形成した後、図示は省略しているが、絶縁膜11に、半導体基板10又は半導体基板10上の配線と接続されるプラグを形成する。尚、絶縁膜11としては、通常、シリコン酸化膜（比誘電率 $k$ は4.3程度である。）又はシリコン酸化膜よりも比誘電率の低い低誘電率膜が用いられる。

**【0007】**

次に、図17(b)に示すように、絶縁膜11の上に、第1のバリアメタル層12、金属膜13及び第2のバリアメタル層14を順次堆積して積層金属膜15を形成する。尚、金属膜13は、周知のスパッタリング法により堆積されたアルミニウム膜からなり、第1及び第2のバリアメタル層12、14は、周知のスパッタリング法により堆積され、金属膜13がアルミニウム膜からなる場合には、通常窒化チタンが用いられる。

**【0008】**

次に、図17(c)に示すように、積層金属膜15の上に、CVD法又は回転塗布法により、絶縁性物質からなる第1の層間絶縁膜16を形成した後、該第1の層間絶縁膜16の上に、周知のリソグラフィ法により、第1のレジストパターン17を形成する。

**【0009】**

次に、図17(d)に示すように、第1の層間絶縁膜16に対して第1のレジストパターン17をマスクとしてドライエッチングを行なって、第1の層間絶縁膜16に接続孔（ヴィアホール）18を形成する。

**【0010】**

次に、図18(a)に示すように、CVD法により、第1の層間絶縁膜16の上に導電膜19を接続孔18が埋まるように堆積する。尚、導電膜19としては、例えばタングステン膜が用いられ、図示は省略しているが、導電膜19の下側にはスパッタリング法により形成されたチタン膜及び窒化チタン膜からなるバリアメタル層が形成されている。

**【0011】**

ところで、接続孔18のアスペクト比（開口径に対する深さの比）がおよそ4以上になると、導電膜19における接続孔18の内部の領域にポイド20が形成される。

**【0012】**

次に、導電膜19における第1の層間絶縁膜16の上側に位置する部分を例えば化学機械研磨（CMP：Chemical Mechanical Polishing）法により除去して、図18(b)に示すよ

10

20

30

40

50

うにプラグ21を形成した後、第1の層間絶縁膜16に対して全面的にドライエッチングを行なって、図18(c)に示すように、第1の層間絶縁膜16を薄膜化する。

【0013】

次に、図19(a)に示すように、薄膜化された第1の層間絶縁膜16の上に第2のレジストパターン22を形成した後、第1の層間絶縁膜16に対して第2のレジストパターン22をマスクにしてドライエッチングを行なって、図19(b)に示すように、パターン化された第1の層間絶縁膜16Aを形成する。

【0014】

次に、積層金属膜15に対して、プラグ21及びパターン化された第1の層間絶縁膜16Aをマスクにしてドライエッチングを行なって、図19(c)に示すように、積層金属膜15からなる金属配線15Aを形成する。このように、プラグ21と金属配線15Aとはセルフアライメント構造になっているため、プラグ21と金属配線15Aとの間の位置ずれは発生しない。

10

【0015】

尚、第2のレジストパターン22は、積層金属膜15に対するドライエッチング工程の前又は後に、アッシングにより除去される。第2のレジストパターン22が積層金属膜15に対するドライエッチング工程の後に除去される場合であっても、第2のレジストパターン22におけるプラグ21の上に存在する部分は、積層金属膜15に対するドライエッチング工程において消滅するため、プラグ21の上部が若干エッチングされるので、ボイド20の上部に開口部20aが形成される。

20

【0016】

次に、絶縁膜11及びパターン化された第1の層間絶縁膜16Aに対して全面的にドライエッチングを行なって、図20(a)に示すように、絶縁膜11及びパターン化された第1の層間絶縁膜16Aを薄膜化する。

【0017】

次に、図20(b)に示すように、CVD法により、半導体基板10の上に全面に亘って第2の層間絶縁膜23を堆積して、金属配線15A同士の間隙(エアギャップ)24を形成した後、図20(c)に示すように、CMP法により第2の層間絶縁膜23を平坦化する。

【0018】

その後、図17(b)~図20(c)に示す工程を繰り返し行なうと、エアギャップを有する多層配線構造を備えた半導体装置を製造することができる。

30

【0019】

【発明が解決しようとする課題】

ところが、前述した従来の半導体装置の製造方法によると、接続孔18のアスペクト比がおよそ4以上になると、図18(b)のように、プラグ21の内部にボイド20が形成されるため、空隙24を有する金属配線15Aが形成されたときには、図20(c)に示すように、プラグ21のボイド20に完全な開口部20aが形成されてしまう。

【0020】

このため、第2の層間絶縁膜23の上に形成される上層の金属配線と、プラグ21との間の電気抵抗が著しく増大するので、デバイスの特性が劣化するという問題がある。

40

【0021】

この場合、上層の金属配線と接続プラグ21との電気抵抗が限界を越える程度に大きくなると、金属配線構造の信頼性が著しく低下し、最悪の場合には半導体装置が動作しなくなるという問題が起きる。

【0022】

また、第2の層間絶縁膜23をCMP法により平坦化する工程において、CMP法に用いる研磨剤がボイド20の内部に侵入し、プラグ21が研磨剤により腐食されるという問題も発生する。

【0023】

50

前記に鑑み、本発明は、接続孔のアスペクト比が高くなっても、接続孔に形成されるプラグにボイドができないようにして、高性能で且つ高信頼性を有する半導体装置が得られるようにすることを目的とする。

【0024】

【課題を解決するための手段】

前記の目的を達成するため、本発明に係る半導体装置は、半導体基板上に絶縁膜を介して堆積された第1の金属膜と、該第1の金属膜の上に堆積された第2の金属膜との積層膜からなる金属配線と、金属配線の上に形成された層間絶縁膜と、層間絶縁膜に形成された接続孔の内部において第2の金属膜の上に選択的に成長した第3の金属膜からなるプラグとを備えている。

10

【0025】

本発明に係る半導体装置によると、プラグは、接続孔の内部において第2の金属膜の上に選択的に成長した第3の金属膜からなるため、プラグにはボイドが存在しないので、半導体装置の性能及び信頼性が向上する。

【0026】

本発明に係る半導体装置において、第3の金属膜はメッキ法により成長した膜であることが好ましい。

【0027】

このようにすると、第2の金属膜の上に第3の金属膜を確実に成長させることができるので、半導体装置の性能及び信頼性が確実に向上する。

20

【0028】

本発明に係る半導体装置において、第2の金属膜と第3の金属膜とは同種の金属からなることが好ましい。

【0029】

このようにすると、第2の金属膜の上に第3の金属膜を確実に成長させることができるので、半導体装置の性能及び信頼性が確実に向上する。

【0030】

本発明に係る半導体装置において、第2の金属膜及び第3の金属膜は銅を主成分とする金属からなり、第3の金属膜はメッキ法により成長しており、第2の金属膜と第3の金属膜との間には密着層が形成されていないことが好ましい。

30

【0031】

このように、第2の金属膜及び第3の金属膜が銅を主成分とする金属からなり、第3の金属膜がメッキ法により選択的に成長すると、低抵抗で且つ金属配線との接触抵抗が低いプラグを確実に形成することができる。

【0032】

本発明に係る半導体装置において、層間絶縁膜における金属配線同士の間には空隙が形成されていることが好ましい。

【0033】

このようにすると、層間絶縁膜における金属配線間の比誘電率を低減して、金属配線間の静電容量を抑制することができる。

40

【0034】

本発明に係る半導体装置において、金属配線を構成する第1の金属膜の配線抵抗は、金属配線を構成する第2の金属膜の配線抵抗のほぼ5分の1以下であることが好ましい。

【0035】

このようにすると、金属配線を流れる電流は実質的に第1の金属膜中を流れて第2の金属配線中には殆ど流れないため、第1の金属膜は電流を流す役割を担う一方第2の金属膜は第3の金属膜を成長させるためのシード層として役割を担うというように、第1の金属膜と第2の金属膜とが役割分担をできるので、第1の金属膜及び第2の金属膜として役割に応じた最適な材料を選択することができる。

【0036】

50

本発明に係る半導体装置において、金属配線を構成する第1の金属膜の配線抵抗と、金属配線を構成する第2の金属膜の配線抵抗とは、ほぼ等しいことが好ましい。

【0037】

このようにすると、第1の金属膜を流れる電流の分布定数回路における位相と、第2の金属膜を流れる電流の分布定数回路における位相とは、金属配線の全領域においてほぼ等しくなるので、該金属配線を流れる電流により伝搬される信号の乱れを最小限に抑制することができる。

【0038】

本発明に係る半導体装置の製造方法は、半導体基板上に絶縁膜を介して第1の金属膜を堆積する工程と、第1の金属膜の上に第2の金属膜を堆積する工程と、第2の金属膜の上に層間絶縁膜を形成する工程と、層間絶縁膜に接続孔を形成して、第2の金属膜を接続孔に露出させる工程と、接続孔の内部において第2の金属膜の上に第3の金属膜を選択的に成長させて、第3の金属膜からなるプラグを形成する工程と、層間絶縁膜を配線形状にパターンニングして、パターン化された層間絶縁膜を形成する工程と、第1の金属膜と第2の金属膜とからなる積層膜に対して、プラグ及びパターン化された層間絶縁膜をマスクにしてエッチングを行なって、積層膜からなる金属配線を形成する工程とを備えている。

10

【0039】

本発明に係る半導体装置の製造方法によると、第2の金属膜の上に層間絶縁膜を形成した後、該層間絶縁膜に接続孔を形成して、第2の金属膜を接続孔に露出させ、その後、接続孔の内部において第2の金属膜の上に第3の金属膜を選択的に成長させて、第3の金属膜からなるプラグを形成するため、接続孔の底部に均一で且つ所望の厚さを持つ第2の金属膜からなるシード層を形成できるので、第3の金属膜を確実に成長させることができ、これによって、ボイドの無い良好なプラグを形成することができる。

20

【0040】

本発明に係る半導体装置の製造方法において、第3の金属膜はメッキ法により成長することが好ましい。

【0041】

このようにすると、第2の金属膜の上に第3の金属膜を確実に成長させることができるので、半導体装置の性能及び信頼性が確実に向上する。

【0042】

本発明に係る半導体装置の製造方法において、第2の金属膜と第3の金属膜とは同種の金属からなることが好ましい。

30

【0043】

このようにすると、第2の金属膜の上に第3の金属膜を確実に成長させることができるので、半導体装置の性能及び信頼性が確実に向上する。

【0044】

本発明に係る半導体装置の製造方法において、第2の金属膜及び第3の金属膜は銅を主成分とする金属からなり、第3の金属膜は、第2の金属膜との間に密着層を介在させることなく、メッキ法により成長することが好ましい。

【0045】

このようにすると、低抵抗で且つ金属配線との接触抵抗が低いプラグを確実に形成することができる。

40

【0046】

【発明の実施の形態】

(第1の実施形態)

以下、本発明の第1の実施形態に係る半導体装置及びその製造方法について、図面を参照しながら説明する。

【0047】

図1は、第1の実施形態に係る半導体装置の製造方法のシーケンスを表わしている。図1に示すように、第1の実施形態に係る半導体装置の製造方法は、半導体基板上の絶縁膜の

50

上に積層金属膜を形成する第1の工程と、該積層金属膜の上に第1の層間絶縁膜を形成する第2の工程と、該第1の層間絶縁膜に前記積層金属膜に達するように接続孔を形成する第3の工程と、該接続孔に導電膜を埋め込んでプラグを形成する第4の工程と、積層金属膜をパターンングして金属配線を形成する第5の工程と、第2の層間絶縁膜を形成する第6の工程と、第2の層間絶縁膜を平坦化する第7の工程とを備えている。

【0048】

また、前述の第1～第7の工程を繰り返すことにより、多層配線構造を有する半導体装置を製造することができる。

【0049】

以下、前述の第1～第7の工程について図面を参照しながら詳細に説明する。

10

【0050】

<第1の工程>

以下、半導体基板上の絶縁膜の上に積層金属膜を形成する第1の工程について、図2及び図9(a)～(d)を参照しながら説明する。

【0051】

まず、図9(a)に示すように、半導体基板100の上に、CVD法又は回転塗布法により、絶縁性物質からなる絶縁膜101を形成した後、図示は省略しているが、絶縁膜101に、半導体基板100又は半導体基板100上の配線と接続されるプラグを形成する。尚、絶縁膜101としては、シリコン酸化膜(比誘電率 $k$ は4.3程度である。)又はシリコン酸化膜よりも比誘電率が低い低誘電率膜(いわゆる、Low- $k$ 膜)が用いられる。低誘電率膜としては、アロマティックポリマー等の有機膜、フッ素を含有するシリコン酸化膜(Fluorinated Silicate Glass)のような無機膜、又はメチル基等を含有するシリコン酸化膜のような有機無機ハイブリッド膜等を用いることができる。また、Low- $k$ 膜よりも比誘電率が低いULK(Ultra Low- $K$ )膜であって、Si-Si結合及びSi-O結合を有し内部に空孔を有するポーラス膜等を用いることもできる。

20

【0052】

次に、図9(b)に示すように、絶縁膜101の上に、第1のバリアメタル層102、第1の金属膜103及び第2のバリアメタル層104を順次堆積した後、図9(c)に示すように、第2のバリアメタル層104の上に第2の金属膜105を堆積し、その後、図9(d)に示すように、第2の金属膜105の上に拡散防止膜106を堆積する。

30

【0053】

第1の金属膜103は、スパッタリング法、CVD法又はメッキ法により形成され、アルミ合金、金、銀、銅又はプラチナ等の低抵抗材料を用いることができ、第2の金属膜105は、スパッタリング法、CVD法又はメッキ法により形成され、金、銀、銅又はプラチナ等の低抵抗材料を用いることができる。

【0054】

第1及び第2のバリアメタル層102、104としては、チタン膜若しくは窒化チタン膜又はタンタル膜若しくは窒化タンタル膜のように、密着性を向上させると共に金属の拡散を防止する膜を用いることが好ましい。

【0055】

拡散防止膜106としては、第2の金属膜105を構成する金属の拡散を防止できる膜であることが必要であって、例えばCVD法により堆積されるシリコン窒化膜又はシリコン炭化膜等を用いることができる。また、拡散防止膜106としては、比誘電率の低い膜であることが好ましいと共に密着性に優れていることが好ましい。

40

【0056】

尚、第1及び第2のバリアメタル層102、104は第1の金属膜103を構成する金属が拡散し難い場合には省いてもよいし、拡散防止膜106は、第2の金属膜105が密着性に優れていると共に拡散し難い場合には省いてもよい。

【0057】

<第2の工程>

50

以下、積層金属膜の上に第1の層間絶縁膜を形成する第2の工程について、図3及び図10(a)を参照しながら説明する。

【0058】

まず、図10(a)に示すように、積層金属膜を構成する拡散防止膜106の上に、CVD法又は回転塗布法により、絶縁性物質からなる第1の層間絶縁膜107を形成する。第1の層間絶縁膜107としては、シリコン酸化膜、又はLow-K膜、例えばアロマトイクポリマー等の有機膜、フッ素を含有するシリコン酸化膜等の無機膜若しくはメチル基等を含有するシリコン酸化膜等の有機無機ハイブリッド膜、又はULK膜、例えばSi-Si結合及びSi-O結合を有し内部に空孔を有するポーラス膜等を用いることができる。

10

【0059】

<第3の工程>

以下、第1の層間絶縁膜に接続孔(ビアホール)を形成する第3の工程について、図4及び図10(b)、(c)を参照しながら説明する。

【0060】

図10(b)に示すように、第1の層間絶縁膜107の上に、周知のリソグラフィ法により、第1のマスクパターン108を形成した後、第1の層間絶縁膜107及び拡散防止膜106に対して、第1のマスクパターン108をマスクとし且つフロンを主成分とするガスを用いるプラズマエッチングを行なって、図10(c)に示すように、第1の層間絶縁膜107及び拡散防止膜106に接続孔109を形成する。

20

【0061】

尚、第1のマスクパターン108としては、第1の層間絶縁膜107が無機膜又は有機無機ハイブリッド膜からなる場合にはレジストパターンを用いることが好ましく、第1の層間絶縁膜107が有機膜からなる場合にはシリコン酸化膜等からなるハードマスクを用いることが好ましい。

【0062】

また、第1の層間絶縁膜107及び拡散防止膜106に対するプラズマエッチングは、連続して行なってもよいし、2工程に分けて行なってもよい。

【0063】

<第4の工程>

以下、プラグを形成する第4の工程について、図5、図11(a)~(c)及び図12(a)を参照しながら説明する。

30

【0064】

まず、図11(a)に示すように、CVD法又はスパッタ法により、接続孔109の壁面及び底面並びに第1の層間絶縁膜107の上面に対して全面に亘って密着層110を堆積する。

【0065】

次に、密着層110に対して、例えばフロンを主成分とするエッチングガスからなるプラズマを用いる異方性エッチングを行なって、図11(b)に示すように、密着層110における、接続孔109の底面及び第1の層間絶縁膜107の上面に存在する部分を除去して、密着層110を接続孔109の壁面にのみ残存させる。その後、接続孔109の底部に露出した第2の金属膜105の表面を、例えばアルゴンガスからなるプラズマ又はアルゴンと水素との混合ガスからなるプラズマを用いてスパッタリングすることによりクリーニングを行なう。

40

【0066】

次に、図11(c)に示すように、接続孔109の底面に露出している第2の金属膜105の上に第3の金属膜111をメッキ法により選択的に成長させた後、該第3の金属膜111における第1の層間絶縁膜107の上に存在する部分をCMP法により除去して、図12(a)に示すように、第3の金属膜111からなるプラグ112を形成する。

【0067】

50

第3の金属膜111としては、金、銀、銅又はプラチナ等の低抵抗金属を用いることができ、第2の金属膜105と第3の金属膜111とは、同種の金属であってもよいし、異なる金属であってもよい。もっとも、第3の金属膜111として第2の金属膜105と同種の金属を用いると、第3の金属膜111を無電解メッキ法だけでなく電解メッキ法によっても成長させることは容易である。

【0068】

第3の金属膜111は、無電解メッキ法又は電解メッキ法により成長させることができるが、第2の金属膜105が半導体基板100の上にシート状に存在するため、第3の金属膜111を電解メッキ法により成長させることは容易である。

【0069】

密着層110としては、シリコン窒化膜又はシリコン炭化膜等のような絶縁膜を用いることができるが、第3の金属膜111を構成する金属が第1の層間絶縁膜107に拡散することを防止できる材料を選択することが好ましい。従って、密着層110の材質としては、第3の金属膜111との適合性を考慮して選択することが好ましい。

【0070】

ところで、従来から知られているプラグの形成方法、つまり、CVD法により接続孔に金属膜例えばタングステン膜を埋め込む第1の方法、又はスパッタリング法により接続孔の底面を含む層間絶縁膜の上に全面に亘ってシード層を形成しておき、接続孔の内部においてシード層の上にメッキ法により金属膜を成長させる第2の方法によると、接続孔のアスペクト比が4以上になると、プラグの内部にポイドが形成されてしまうという問題がある。その理由は、第1の方法によると、接続孔の内部に金属膜をポイドが形成されないように埋め込むことができないことに原因があり、第2の方法によると、接続孔の底面に均一にシード層を形成することができないことに原因がある。

【0071】

ところが、本実施形態のように、第2の金属膜105の上に第1の層間絶縁膜107を形成した後、第1の層間絶縁膜107に接続孔109を形成して、第2の金属膜105を接続孔109に露出させると、接続孔109の底部に均一で且つ所望の厚さを有する第2の金属膜105からなるシード層を確実に形成できるため、接続孔109の内部において第2の金属膜105の上に第3の金属膜111を確実に成長させることができるので、ポイドの無い良好なプラグ112を形成することができる。

【0072】

尚、本実施形態においては、メッキ法により第3の金属膜111を成長させたが、これに代えて、選択CVD法により、接続孔109の内部において第2の金属膜105の上に第3の金属膜111を選択的に成長させてもよい。

【0073】

<第5の工程>

以下、金属配線を形成する第5の工程について、図6、図12(b)、(c)、図13(a)~(c)及び図14(a)を参照しながら説明する。

【0074】

まず、図12(b)に示すように、第1の層間絶縁膜107に対して全面的にエッチングを行なって、第1の層間絶縁膜107を薄膜化すると共に、薄膜化された第1の層間絶縁膜107からプラグ112を突出させる。

【0075】

次に、図12(c)に示すように、第1の層間絶縁膜107の上に第2のマスクパターン113を形成した後、第1の層間絶縁膜107及び拡散防止膜106に対して、第2のマスクパターン113をマスクとして用い且つフロンを主成分とするガスからなるプラズマエッチングを行なって、図13(a)に示すように、パターン化された第1の層間絶縁膜107A及びパターン化された拡散防止膜106Aを形成する。

【0076】

尚、第2のマスクパターン113としては、第1の層間絶縁膜107が有機膜と異なる場

10

20

30

40

50

合にはレジストパターンを用いることが好ましく、第1の層間絶縁膜107が有機膜である場合にはシリコン酸化膜等からなるハードマスクを用いることが好ましい。

【0077】

また、第1の層間絶縁膜107及び拡散防止膜106に対するプラズマエッチングは、連続して行なってもよいし、2工程に分けて行なってもよい。

【0078】

次に、第2の金属膜105に対して、第2のマスクパターン113、プラグ112及びパターン化された第1の層間絶縁膜107Aをマスクとしてドライエッチングを行なって、図13(b)に示すように、パターン化された第2の金属膜105Aを形成した後、第2のバリアメタル層104、第1の金属膜103及び第1のバリアメタル層102に対して、プラグ112及びパターン化された第1の層間絶縁膜107Aをマスクとしてドライエッチングを行なって、図13(c)に示すように、パターン化された、第2のバリアメタル層104A、第1の金属膜103A及び第1のバリアメタル層102Aを形成することにより、パターン化された、第2の金属膜105A、第2のバリアメタル層104A、第1の金属膜103A及び第1のバリアメタル層102Aからなる金属配線114を形成する。

10

【0079】

尚、第2の金属膜105に対するエッチング工程、並びに第2のバリアメタル層104、第1の金属膜103及び第1のバリアメタル層102に対するエッチング工程は、塩素ガス、臭素ガス又はヨウ素ガスを主成分とするガスからなるプラズマエッチングにより行なうことができると共に、前者のエッチング工程と後者のエッチング工程とは、連続して行なってもよいし、2工程に分けて行なってもよい。

20

【0080】

ところで、第2の金属膜105に対するエッチング工程、並びに第2のバリアメタル層104、第1の金属膜103及び第1のバリアメタル層102に対するエッチング工程は、いずれも、プラグ112及びパターン化された第1の層間絶縁膜107Aをマスクとして行なわれるため、パターン化された、第1のバリアメタル層102A、第1の金属膜103A、第2のバリアメタル層104A及び第2の金属膜105Aからなる金属配線114と、プラグ112とは、自己整合(セルフアライメント)構造を有している。従って、金属配線114及びプラグ112に対して、位置ずれすることなく微細加工を施すことができる。

30

【0081】

次に、図示は省略しているが、残存している第2のマスクパターン113をアッシングにより除去した後に洗浄を行なう。

【0082】

次に、パターン化された第1の層間絶縁膜107A、及び絶縁膜101に対して全面的にドライエッチングを行なって、図14(a)に示すように、パターン化された第1の層間絶縁膜107Aを薄膜化すると共に、絶縁膜101を薄膜化して該絶縁膜101に凹状溝115を形成する。

【0083】

<第6の工程>

以下、第2の層間絶縁膜を形成する第6の工程について、図7及び図14(b)を参照しながら説明する。

40

【0084】

図14(b)に示すように、CVD法により、半導体基板100の上に全面に亘って第2の層間絶縁膜116を堆積して、金属配線114同士の間空隙(エアギャップ)117を形成する。

【0085】

<第7の工程>

以下、第2の層間絶縁膜を平坦化する第7の工程について、図8及び図14(c)を参照

50

しながら説明する。

【0086】

図14(c)に示すように、CMP法により、第2の層間絶縁膜116を平坦化して、プラグ112の上面を露出させる。

【0087】

次に、図9(b)～図14(c)を参照しながら説明した各工程を繰り返し行なうことにより、エアギャップを有する多層配線構造を形成する。

【0088】

以下、パターン化された第1の金属膜103Aの配線抵抗と、パターン化された第2の金属膜105Aの配線抵抗との関係について説明する。

10

【0089】

まず、第1の方法としては、パターン化された第1の金属膜103Aの配線抵抗を、パターン化された第2の金属膜105Aの配線抵抗のほぼ5分の1以下に設定する。

【0090】

このようにすると、金属配線114を流れる電流は主としてパターン化された第1の金属膜103Aを流れるようになるため、パターン化された第1の金属膜103Aが配線としての主たる役割を担うと共に、第2の金属膜105が第3の金属膜111を成長させるためのシード層としての役割を担うというように、役割分担をすることができる。

【0091】

従って、第1の金属膜103としては、抵抗値が低い金属材料、例えばアルミニウムを用いることができると共に、第2の金属膜105としては、第3の金属膜をメッキ法により成長させ易い金属材料、例えば銅を用いることができる。

20

【0092】

次に、第2の方法としては、パターン化された第1の金属膜103Aの配線抵抗と、パターン化された第2の金属膜105Aの配線抵抗とをほぼ等しく設定する。

【0093】

このようにすると、パターン化された第1の金属膜103Aを流れる電流の分布定数回路における位相と、パターン化された第2の金属膜105Aを流れる電流の分布定数回路における位相とは、金属配線114の全領域においてほぼ等しくなるので、該金属配線114を流れる電流により伝搬される信号の乱れを最小限に抑制することができる。尚、このように配線抵抗をほぼ等しくするための具体的な方法については、第3の実施形態で詳細に説明する。

30

【0094】

(第2の実施形態)

以下、本発明の第2の実施形態に係る半導体装置及びその製造方法について、図15を参照しながら説明する。

【0095】

第2の実施形態に係る半導体装置は、第1の実施形態に係る半導体装置に比べて、絶縁膜101に凹状溝115(図14(a)を参照)が形成されていない点と、金属配線114同士の間空隙117(図14(c)を参照)が形成されていない点が異なる。

40

【0096】

第2の実施形態に係る半導体装置を製造するためには、第1の実施形態に係る半導体装置の製造方法の工程から、図12(b)を参照しながら説明した、第1の層間絶縁膜107に対して全面的にエッチングを行なって第1の層間絶縁膜107を薄膜化する工程と、図14(a)を参照しながら説明した、絶縁膜101に対して全面的にエッチングを行なって絶縁膜101に凹状溝115を形成する工程とを省略すればよい。このようにすると、金属配線114同士の間空隙117を有しない配線構造を形成することができる。

【0097】

第2の実施形態においても、プラグ112と金属配線114とは、セルフアライメント構造を有しているため、金属配線114及びプラグ112に対して、位置ずれすることなく

50

微細加工を施すことができる。

【0098】

また、第3の金属膜111をメッキ法により接続孔109の内部に成長させるため、ボイドの無い良好なプラグ112を形成することができる。

【0099】

(第3の実施形態)

以下、第3の実施形態に係る半導体装置について、図16(a)、(b)を参照しながら説明する。

【0100】

図16(a)は、第1の実施形態に係る半導体装置の製造方法により製造された半導体装置を示し、図16(b)は、第2の実施形態に係る半導体装置の製造方法により製造された半導体装置を示している。

10

【0101】

第3の実施形態に係る半導体装置は、いずれの構造においても、パターン化された第1の金属膜103Aの厚さ $h_1$ 及びパターン化された第2の金属膜105Aの厚さ $h_2$ は、パターン化された第1の金属膜103Aの配線抵抗とパターン化された第2の金属膜105Aの配線抵抗とがほぼ等しくなるように設定されていることを特徴とする。

【0102】

このようにすると、パターン化された第1の金属膜103Aを流れる電流の分布定数回路における位相と、パターン化された第2の金属膜105Aを流れる電流の分布定数回路における位相とは、金属配線114の全領域においてほぼ等しくなるので、該金属配線114を流れる電流により伝搬される信号の乱れを最小限に抑制することができる。

20

【0103】

例えば、第1の金属膜103がアルミ合金からなり、第2の金属膜105が銅からなるとすると、20における電気抵抗率は、アルミ合金が $2.69(\mu \cdot \text{cm})$ であり、銅が $1.696(\mu \cdot \text{cm})$ である。従って、同じ配線幅に加工された、パターン化された第1の金属膜103Aの配線抵抗とパターン化された第2の金属膜105Aの配線抵抗とを等しくするためには、膜厚比： $h_1 / h_2$ の値がほぼ1.6になるように、第1の金属膜103及び第2の金属膜105の各厚さを制御すればよい。

【0104】

尚、膜厚比： $h_1 / h_2$ の値は、ほぼ $\pm 10\%$ の範囲で許容可能であるから、実用的にはほぼ1.4~1.8の範囲内であればよい。

30

【0105】

【発明の効果】

本発明に係る半導体装置及びその製造方法によると、プラグは、接続孔の内部において第2の金属膜の上に選択的に成長した第3の金属膜からなるため、プラグにはボイドが存在しないので、半導体装置の性能及び信頼性が向上する。

【図面の簡単な説明】

【図1】第1の実施形態に係る半導体装置の製造方法を説明するシーケンス図である。

【図2】第1の実施形態に係る半導体装置の製造方法における第1の工程を説明する図である。

40

【図3】第1の実施形態に係る半導体装置の製造方法における第2の工程を説明する図である。

【図4】第1の実施形態に係る半導体装置の製造方法における第3の工程を説明する図である。

【図5】第1の実施形態に係る半導体装置の製造方法における第4の工程を説明する図である。

【図6】第1の実施形態に係る半導体装置の製造方法における第5の工程を説明する図である。

【図7】第1の実施形態に係る半導体装置の製造方法における第6の工程を説明する図で

50

ある。

【図 8】第 1 の実施形態に係る半導体装置の製造方法における第 7 の工程を説明する図である。

【図 9】( a ) ~ ( d ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図 10】( a ) ~ ( c ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図 11】( a ) ~ ( c ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図 12】( a ) ~ ( c ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。 10

【図 13】( a ) ~ ( c ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図 14】( a ) ~ ( c ) は第 1 の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図 15】第 2 の実施形態に係る半導体装置を示す断面図である。

【図 16】( a ) 及び ( b ) は第 3 の実施形態に係る半導体装置を示す断面図である。

【図 17】( a ) ~ ( d ) は従来半導体装置の製造方法の各工程を示す断面図である。

【図 18】( a ) ~ ( c ) は従来半導体装置の製造方法の各工程を示す断面図である。

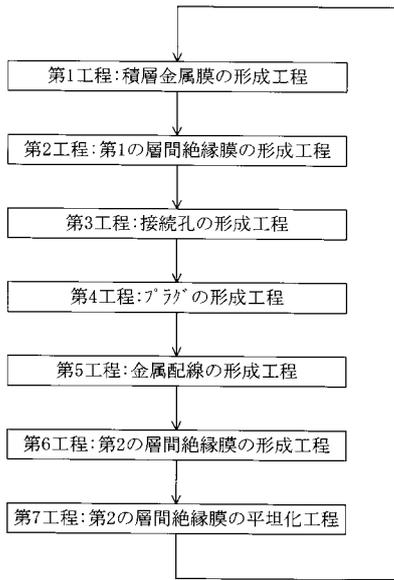
【図 19】( a ) ~ ( c ) は従来半導体装置の製造方法の各工程を示す断面図である。 20

【図 20】( a ) ~ ( c ) は従来半導体装置の製造方法の各工程を示す断面図である。

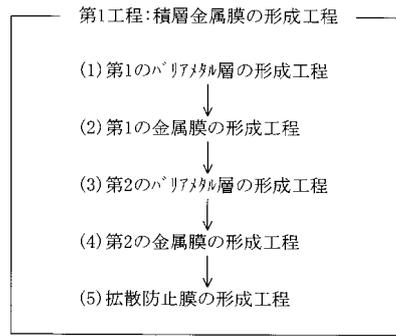
【符号の説明】

100	半導体基板	
101	絶縁膜	
102	第 1 のバリアメタル層	
102A	パターン化された第 1 のバリアメタル層	
103	第 1 の金属膜	
103A	パターン化された第 1 の金属膜	
104	第 2 のバリアメタル層	
104A	パターン化された第 2 のバリアメタル層	30
105	第 2 の金属膜	
105A	パターン化された第 2 の金属膜	
106	拡散防止膜	
106A	パターン化された拡散防止膜	
107	第 1 の層間絶縁膜	
107A	パターン化された第 1 の層間絶縁膜	
108	第 1 のマスクパターン	
109	接続孔	
110	密着層	
111	第 3 の金属膜	40
112	プラグ	
113	第 2 のマスクパターン	
114	金属配線	
115	凹状溝	
116	第 2 の層間絶縁膜	

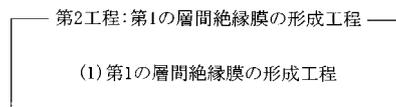
【 図 1 】



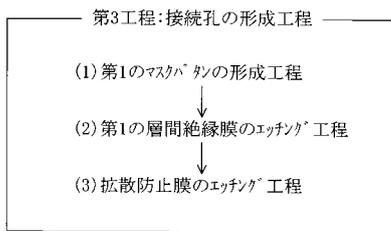
【 図 2 】



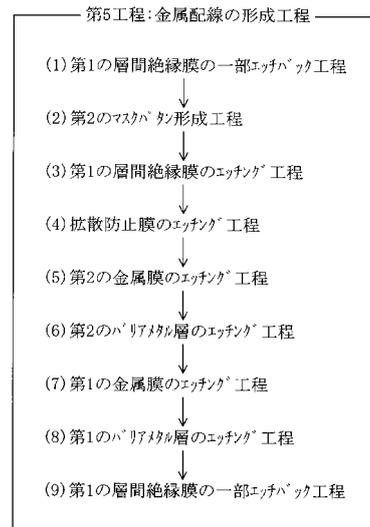
【 図 3 】



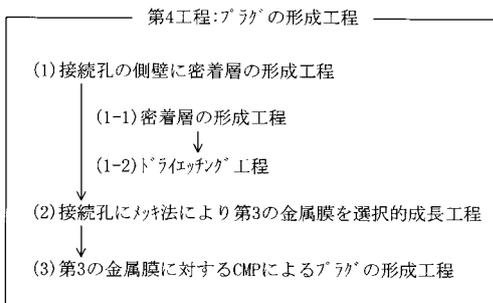
【 図 4 】



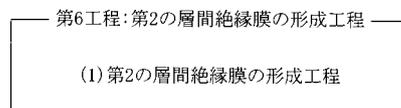
【 図 6 】



【 図 5 】



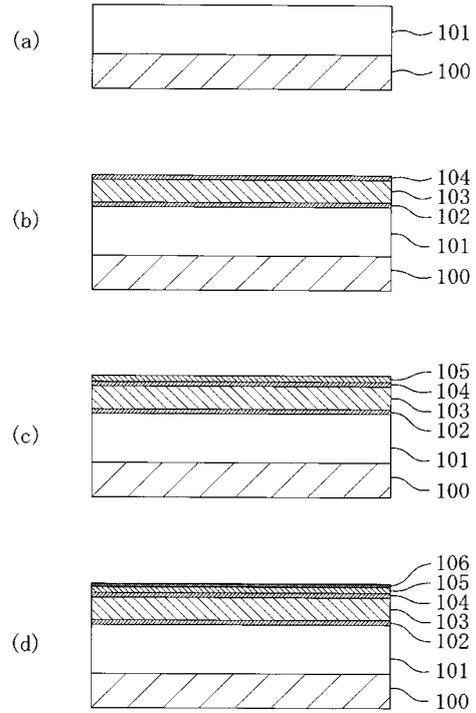
【 図 7 】



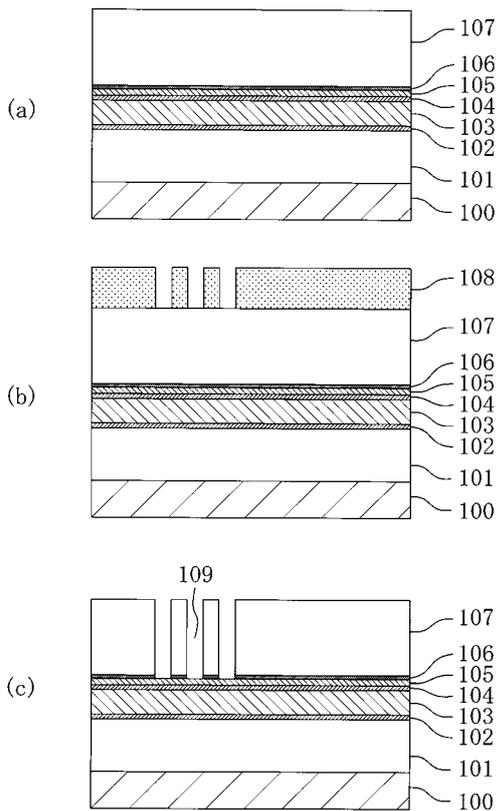
【 図 8 】

第7工程:第2の層間絶縁膜の平坦化工程  
 (1)CMPによる平坦化工程

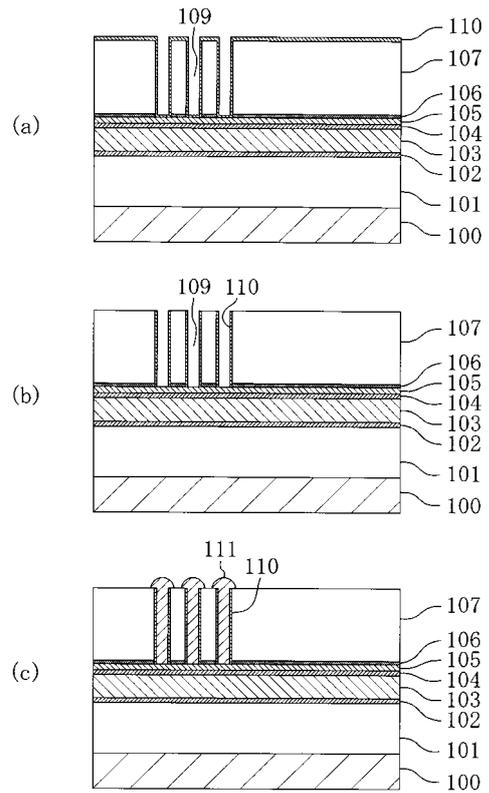
【 図 9 】



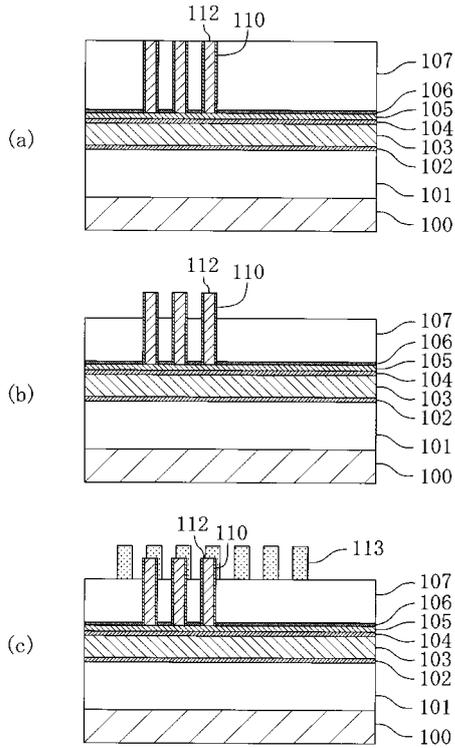
【 図 1 0 】



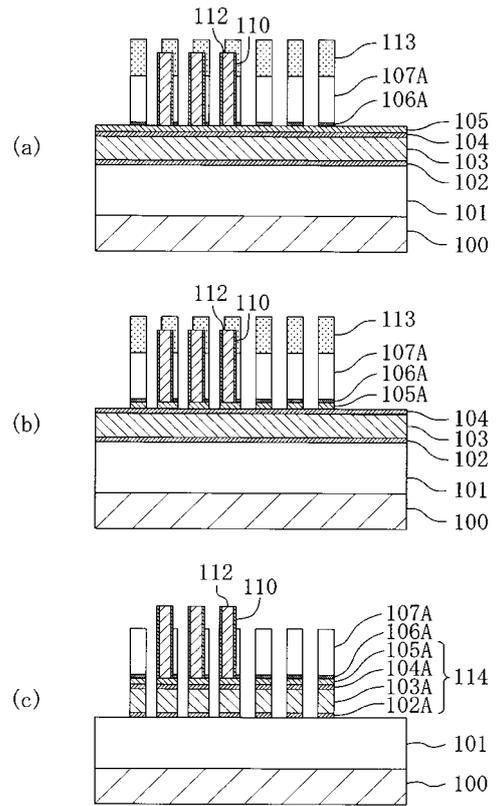
【 図 1 1 】



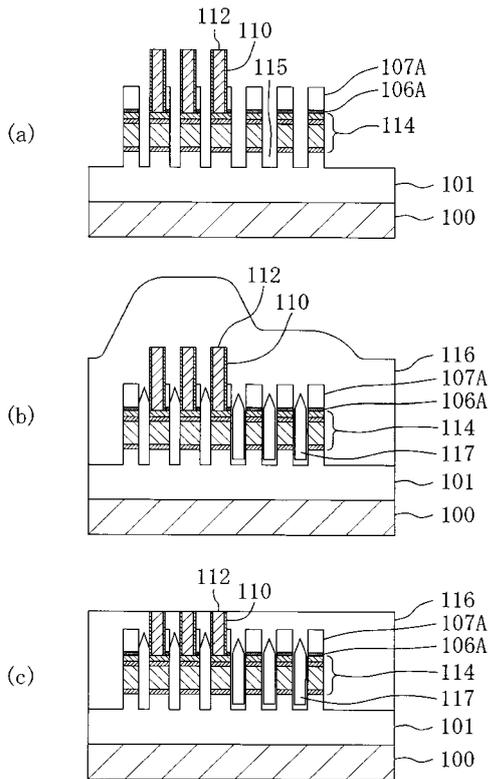
【 図 1 2 】



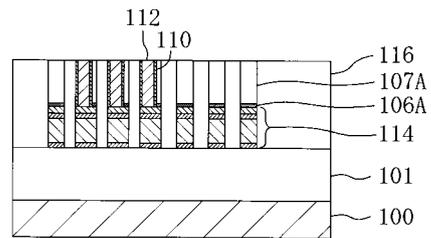
【 図 1 3 】



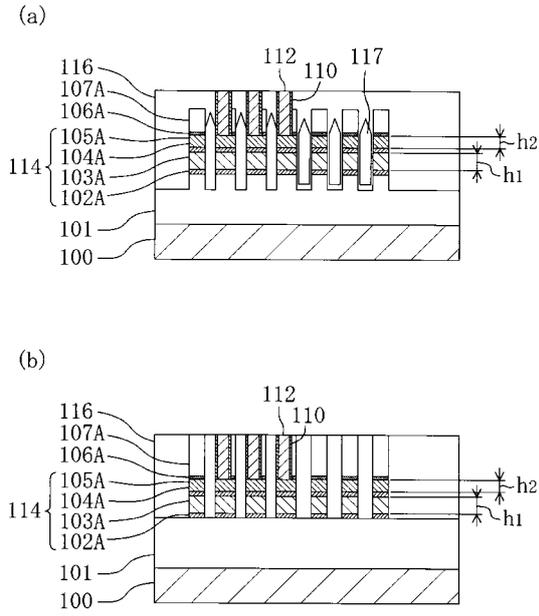
【 図 1 4 】



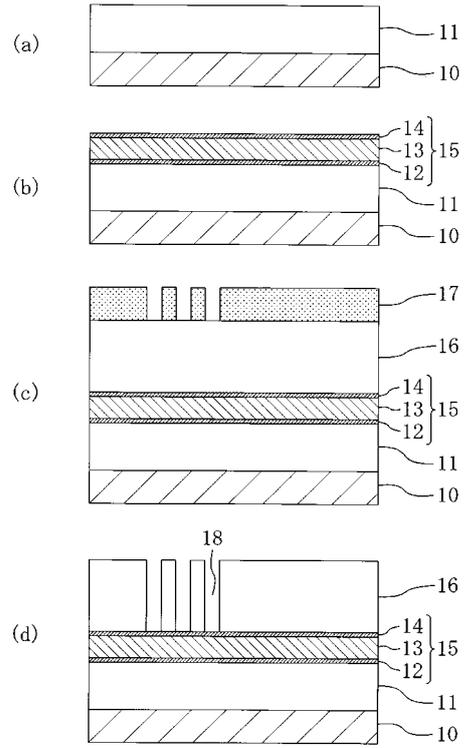
【 図 1 5 】



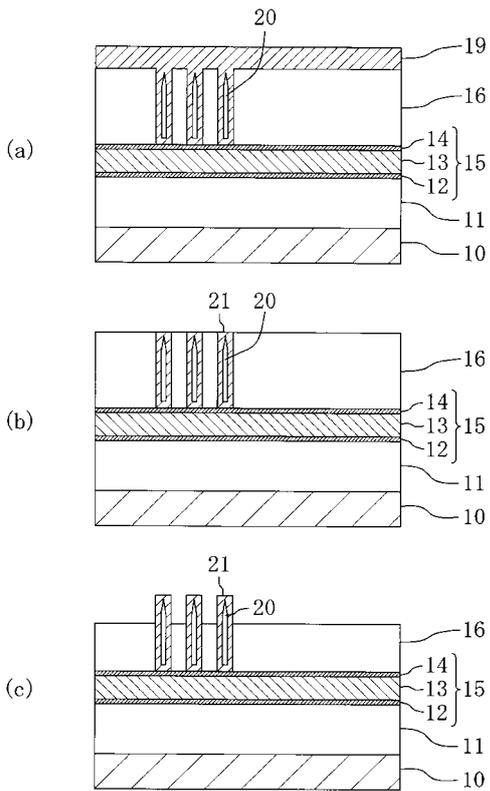
【 図 1 6 】



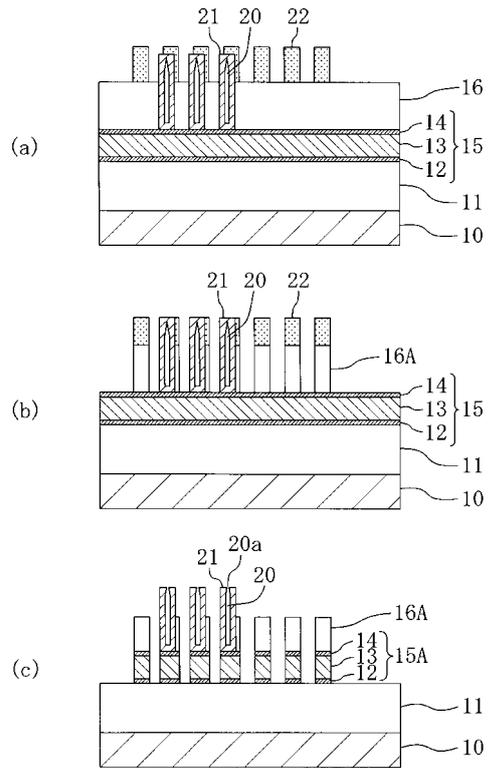
【 図 1 7 】



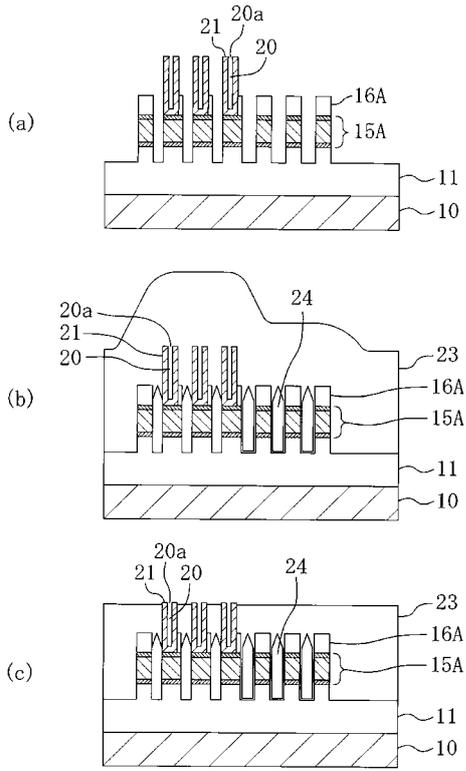
【 図 1 8 】



【 図 1 9 】



【 図 20 】



## フロントページの続き

- (74)代理人 100115510  
弁理士 手島 勝
- (74)代理人 100115691  
弁理士 藤田 篤史
- (72)発明者 中川 秀夫  
大阪府高槻市幸町1番1号 松下電子工業株式会社内
- (72)発明者 玉岡 英二  
大阪府高槻市幸町1番1号 松下電子工業株式会社内
- (72)発明者 久保田 正文  
大阪府高槻市幸町1番1号 松下電子工業株式会社内
- (72)発明者 上田 哲也  
大阪府高槻市幸町1番1号 松下電子工業株式会社内

審査官 長谷山 健

- (56)参考文献 特開平05-152448(JP,A)  
特開平03-058421(JP,A)  
特開平05-121404(JP,A)  
特開平04-290249(JP,A)  
特開2000-058651(JP,A)  
特開2000-183158(JP,A)  
特開2000-091426(JP,A)  
特開平10-233446(JP,A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H01L 21/28 - H01L 21/288  
H01L 21/44 - H01L 21/445  
H01L 29/40 - H01L 29/47  
H01L 29/872  
H01L 21/3205  
H01L 21/3213  
H01L 21/768  
H01L 23/522