

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-18714

(P2017-18714A)

(43) 公開日 平成29年1月26日(2017.1.26)

(51) Int.Cl. F 1 テーマコード (参考)
A 6 3 F 5/04 (2006.01) A 6 3 F 5/04 5 1 2 Z 2 C 0 8 2

審査請求 未請求 請求項の数 1 O L (全 99 頁)

(21) 出願番号	特願2016-211892 (P2016-211892)	(71) 出願人	000161806
(22) 出願日	平成28年10月28日 (2016.10.28)		京楽産業. 株式会社
(62) 分割の表示	特願2015-61442 (P2015-61442)	(74) 代理人	110000383
	の分割		特許業務法人 エビス国際特許事務所
原出願日	平成27年3月24日 (2015.3.24)	(72) 発明者	渡辺 直幸
			愛知県名古屋市中区錦三丁目24番4号
			京楽産業. 株式会社内
		Fターム(参考)	2C082 AA02 AB03 AB12 AB16 AC23
			AC36 AC52 AC65 AC82 BA02
			BA22 BB02 BB44 BB46 BB80
			BB94 CA02 CA27 CB04 CB23
			CB33 CC01 CD12 CD18 CD23
			CD31 CD41 DA02 DA14

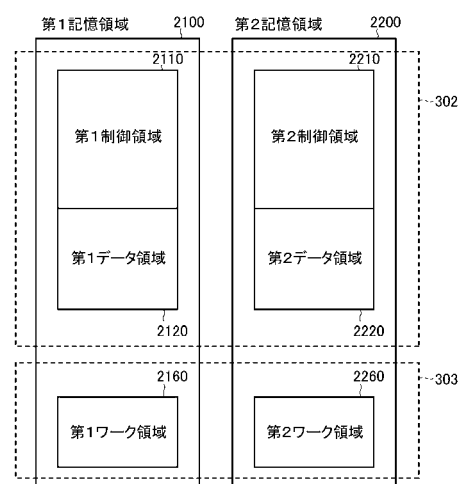
(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】所定の制御情報が記憶される記憶領域の容量の圧迫を抑え、新たな制御の追加を行うことができる遊技機を提供する。

【解決手段】第1ワーク領域2160のデータは、第1制御領域2110のプログラムには更新され、第2制御領域2210のプログラムには、参照のみで更新されない。第2ワーク領域2260のデータは、第2制御領域2210のプログラムには更新されるが、第1制御領域2110のプログラムには、参照のみで更新されない。また、第1制御領域2110のプログラムには参照されるが、第2制御領域2210のプログラムには、参照されない入力ポートと、第1制御領域2110のプログラムには更新されるが、第2制御領域2210のプログラムには、更新されない出力ポートを備えている。これにより、双方の独立性を担保しつつ、互いの更新情報の参照はでき、他方のプログラムを互いに利用しあうことができる。

【選択図】図33



【特許請求の範囲】**【請求項 1】**

第 1 制御を行うための第 1 制御プログラムを記憶する第 1 制御領域と、

前記第 1 制御領域とは異なる領域であって、第 2 制御を行うための第 2 制御プログラムを記憶する第 2 制御領域と、

前記第 1 制御において更新および参照され、前記第 2 制御においては更新されない可変データを記憶する第 1 R W M 領域と、

前記第 1 R W M 領域とは異なる領域であって、前記第 2 制御において更新および参照され、前記第 1 制御においては更新されない可変データを記憶する第 2 R W M 領域と、

前記第 1 制御領域、前記第 2 制御領域、前記第 1 R W M 領域および前記第 2 R W M 領域を有する制御装置が、該制御装置の外部の装置にデータの出力を行うものであって、前記第 2 制御において更新され、前記第 1 制御においては更新されない第 1 出力ポートと、

前記制御装置が、該制御装置の外部の装置にデータの出力を行うものであって、前記第 1 制御において更新され、前記第 2 制御においては更新されない第 2 出力ポートと、

前記制御装置が、該制御装置の外部の装置からデータの入力を行うものであって、前記第 1 制御において参照され、前記第 2 制御においては参照されない入力ポートと、

前記第 1 制御領域および前記第 2 制御領域を有する単一の制御領域記憶手段と、

前記第 1 R W M 領域および前記第 2 R W M 領域を有する単一の R W M 領域記憶手段と、

を備えたことを特徴とする遊技機。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、遊技機に関する。

【背景技術】**【0002】**

従来、複数の図柄が周面に描かれた複数のリールと、当該複数のリールの周面に描かれた図柄の一部を表示する表示窓とを備え、遊技者によるメダル等の遊技媒体の投入操作とスタートレバーに対する開始操作とに基づいて全リールを回転させ、遊技者による停止ボタンの操作に基づいて各リールを停止させることにより表示窓に図柄を停止表示する遊技機（いわゆる「パチスロ」）が知られている。このような遊技機は、表示窓に表示される図柄のうち、予め定められたライン（以下、「有効ライン」という）上に予め定められた図柄の組み合わせが停止表示された場合に、遊技者に対して特典（例えば、メダル）を付与する。

【0003】

また、このような遊技機は、遊技者によるスタートレバーの操作を検出し、スタートレバーの操作を検出したことに基づいて所定の乱数値を抽出し、当該抽出した乱数値と、当選役毎に抽選値が規定された当選役決定テーブルとに基づいて当選役を決定し、当該決定された当選役と、遊技者による停止ボタンの操作とに基づいてリールの停止制御を行う。ここで、決定された当選役によっては、予め定められた図柄の組み合わせのうち、複数の図柄の組み合わせが有効ライン上に表示されることが許容される場合がある。

【0004】

このとき、当選役として「ハズレ」が決定された場合には、何れのタイミングで停止ボタンの操作が行われたとしても特典を受けることができる図柄の組み合わせが表示されることはない。また、適切なタイミングで停止ボタンの操作が行われなければ当選役に係る図柄の組み合わせが有効ライン上に停止表示されない当選役や、何れのタイミングで停止ボタンの操作が行われても当選役に係る図柄の組み合わせが有効ライン上に停止表示される当選役がある。

【0005】

すなわち、適切なタイミングで停止ボタンの操作が行われなければ当選役に係る図柄の組み合わせが有効ライン上に停止表示されない当選役が当選役として決定された場合には

10

20

30

40

50

、適切なタイミングで停止操作を行う必要があることから、遊技者には停止ボタンの操作に関する一定の技量等が要求される。

【 0 0 0 6 】

また、このような遊技機にあっては、遊技者にとって不利な通常状態において、所定の条件が充足された場合には、通常状態と比較して遊技者にとって有利な状態（以下、「特定状態」という）に移行する制御が行われる。ここで、「特定状態」とは、メダルの払出が行われる図柄の組み合わせ（以下、「入賞に係る図柄の組み合わせ」という）が有効ライン上に表示される確率が通常状態よりも向上するボーナスゲーム（「R B（レギュラーボーナス）」、「B B（ビッグボーナス）」、「C B（チャレンジボーナス）」、「M B（ミドルボーナス）」等）や、適切な操作順序で停止ボタンを操作しなければ入賞に係る図柄の組み合わせが表示されない（または適切な操作順序で停止ボタンを操作しなければ、メダルの払出枚数が少ない方の入賞に係る図柄の組み合わせが表示される）特定の当選役が決定された場合に、適切な停止ボタンの操作順序等が報知される「A T（アシストタイム）」、メダルの投入操作を行うことなくスタートレバーを操作することにより遊技が開始される再遊技が当選役として決定される確率を向上させる「R T（リプレイタイム）」、A TとR Tが同時に作動する「A R T（アシストリプレイタイム）」等がある。従って、遊技者は、遊技者にとって有利な特定状態への移行を望みながら遊技を行うこととなる。

10

【 0 0 0 7 】

また、このような従来の遊技機においては、演出の多様化や、様々な不正対策が行われるようになってきている。例えば、従来の遊技機においては、所定の要件を満たした場合に、停止操作の検出を一時無効とし、所定のリール回転動作を行う、いわゆるフリーズ演出を実行させるものがある。さらに、このような従来の遊技機においては、実施時間の異なるフリーズ演出を行うようにしたものもある（特許文献 1 参照）。

20

【 0 0 0 8 】

また、近年の不正行為の巧妙多様化に対処するため、不正を防止するための多様なプログラムを搭載した遊技機が提案されている。例えば、従来の遊技機では、内部装置の作動状況や設置状態を所定のセンサにより監視して、異常が検知された場合には、液晶表示装置等による画像表示や、スピーカ等による音声出力による警告音によって報知している。このような従来の遊技機においては、上記異常が遊技の進行の妨げになるような場合や、不正行為が行われている疑いのある場合には、遊技を進行させるための操作手段を操作不能にして、遊技を実行不能にさせる処理を行うようなものも知られている。そして、上記異常に基づく遊技停止状態や異常の報知は、リセットスイッチの操作など、所定の解除操作によって解除されるようになってきている（例えば、特許文献 2 ）。

30

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 特許文献 1 】 特開 2 0 0 9 - 2 0 1 8 2 0 号 公 報

【 特許文献 2 】 特開平 1 1 - 0 9 0 0 1 7 号 公 報

【 発明の概要 】

40

【 発明が解決しようとする課題 】

【 0 0 1 0 】

しかしながら、従来の遊技機においては、演出の多様化や、近年の不正行為の巧妙多様化に対処するため、様々な演出や不正を防止するため、多種多様なプログラムを搭載しなければならず、所定の記憶領域に収まりきらなくなっている。また、特定の領域に特定のプログラムが集中して記憶されると、不正にアクセスされた場合にまとまって情報を盗まれてしまうという問題もある。

【 0 0 1 1 】

さらに、遊技機においては、所定の法規則により、遊技機を動作させるための予め決められた範囲内の制御を行う制御情報および該範囲内のデータ情報を記憶させる記憶領域の

50

記憶容量が制限されている。

【 0 0 1 2 】

本発明は、このような実情に鑑み、制限された記憶領域の容量の圧迫を抑え、新たな制御の追加を可能とすることができる遊技機を提供することを課題とする。

【課題を解決するための手段】

【 0 0 1 3 】

このような課題を解決するために、本発明に係る遊技機は、第1制御を行うための第1制御プログラムを記憶する第1制御領域と、前記第1制御領域とは異なる領域であって、第2制御を行うための第2制御プログラムを記憶する第2制御領域と、前記第1制御において更新および参照され、前記第2制御においては更新されない可変データを記憶する第1 R W M 領域と、前記第1 R W M 領域とは異なる領域であって、前記第2制御において更新および参照され、前記第1制御においては更新されない可変データを記憶する第2 R W M 領域と、前記第1制御領域、前記第2制御領域、前記第1 R W M 領域および前記第2 R W M 領域を有する制御装置が、該制御装置の外部の装置にデータの出力を行うものであって、前記第2制御において更新され、前記第1制御においては更新されない第1出力ポートと、前記制御装置が、該制御装置の外部の装置にデータの出力を行うものであって、前記第1制御において更新され、前記第2制御においては更新されない第2出力ポートと、前記制御装置が、該制御装置の外部の装置からデータの入力を行うものであって、前記第1制御において参照され、前記第2制御においては参照されない入力ポートと、前記第1制御領域および前記第2制御領域を有する単一の制御領域記憶手段と、前記第1 R W M 領域および前記第2 R W M 領域を有する単一の R W M 領域記憶手段と、を備えたことを特徴とする。

【発明の効果】

【 0 0 1 4 】

本発明によれば、所定の制御情報が記憶される記憶領域の容量の圧迫を抑え、新たな制御の追加を行うことができる遊技機を提供することができる。

【図面の簡単な説明】

【 0 0 1 5 】

【図1】遊技機の外觀斜視図の一例を示す図である。

【図2】キャビネットの内部構造と前面扉の裏面の一例を示す図である。

【図3】遊技機全体のブロック図の一例を示す図である。

【図4】配列データテーブルの一例を示す図である。

【図5】図柄組み合わせテーブルの一例を示す図である。

【図6】通常遊技状態用当選役決定テーブルの一例を示す図である。

【図7】R T 遊技状態用当選役決定テーブルの一例を示す図である。

【図8】R B 遊技状態用当選役決定テーブルの一例を示す図である。

【図9】遊技状態移行図の一例を示す図である。

【図10】演出決定テーブルの一例を示す図である。

【図11】メイン制御基板におけるプログラム開始処理の一例を示す図である。

【図12】メイン制御基板におけるメインループ処理の一例を示す図である。

【図13】メイン制御基板におけるメダル管理処理の一例を示す図である。

【図14】メイン制御基板における第1メダル投入チェック処理の一例を示す図である。

【図15】メイン制御基板における第2メダル投入チェック処理の一例を示す図である。

【図16】メイン制御基板におけるメダル通過監視処理の一例を示す図である。

【図17】メイン制御基板における内部抽選処理の一例を示す図である。

【図18】メイン制御基板における第1メダル払出処理の一例を示す図である。

【図19】メイン制御基板におけるメダル一枚払出処理の一例を示す図である。

【図20】メイン制御基板における第2メダル払出処理の一例を示す図である。

【図21】メイン制御基板における遊技状態移行処理の一例を示す図である。

【図22】メイン制御基板におけるボーナス作動中処理の一例を示す図である。

10

20

30

40

50

- 【図 2 3】メイン制御基板における割込処理の一例を示す図である。
- 【図 2 4】メイン制御基板における割込処理の一例を示す図である。
- 【図 2 5】メイン制御基板における第 2 記憶領域割込処理の一例を示す図である。
- 【図 2 6】メイン制御基板における第 2 記憶領域入力エラーチェック処理の一例を示す図である。
- 【図 2 7】メイン制御基板における投入センサエラーチェック処理の一例を示す図である。
- 【図 2 8】メイン制御基板における払出センサエラーチェック処理の一例を示す図である。
- 【図 2 9】サブ制御基板におけるメイン処理の一例を示す図である。 10
- 【図 3 0】サブ制御基板におけるメイン制御基板通信処理の一例を示す図である。
- 【図 3 1】サブ制御基板におけるコマンド解析処理の一例を示す図である。
- 【図 3 2】メイン CPU の概略模式図の一例を示す図である。
- 【図 3 3】第 1 記憶領域および第 2 記憶領域を説明するための概略模式図の一例を示す図である。
- 【図 3 4】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 3 5】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 3 6】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。 20
- 【図 3 7】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 3 8】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 3 9】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 4 0】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。
- 【図 4 1】本発明の実施の形態における遊技機におけるメイン CPU が用いるメモリマップを示す図である。 30
- 【図 4 2】セレクターの動作原理図の一例を示す図である。
- 【図 4 3】ホッパーの一部断面図の一例を示す図である。
- 【図 4 4】ホッパーの動作原理図の一例を示す図である。
- 【図 4 5】第 2 の実施の形態におけるメイン CPU の概略模式図の一例を示す図である。
- 【発明を実施するための形態】
- 【0016】
- 以下、本発明の実施形態について図面を参照しながら具体的に説明する。
- 【0017】
- (第 1 の実施の形態) 40
- (遊技機の構成)
- まず、図 1 及び図 2 を用いて、第 1 の実施の形態における遊技機 1 の構成について具体的に説明する。なお、図 1 は、遊技機の外観斜視図を示す図であり、図 2 は、キャビネットの内部構造と前面扉の裏面を示す図である。
- 【0018】
- (遊技機 1)
- 本実施形態における遊技機 1 は、後述のキャビネット 2 と、前面扉 3 等から構成されている。
- 【0019】
- (キャビネット 2) 50

キャビネット 2 は、略矩形状の箱体であって、正面側に開口を有する。また、キャビネット 2 には、複数の部品が取り付けられている。

【 0 0 2 0 】

(前面扉 3)

前面扉 3 は、キャビネット 2 の正面側の開口を閉塞するように取り付けられている。また前面扉 3 には、複数の部品が取り付けられている。

(蝶番機構 4)

蝶番機構 4 は、キャビネット 2 の正面視左側に設けられており、前面扉 3 を開閉可能に軸支するために設けられている。

【 0 0 2 1 】

10

(鍵穴 5)

鍵穴 5 は、前面扉 3 の中央右側に設けられ、施錠装置 (図示せず) により前面扉 3 を開錠するために設けられている。ここで、遊技店の店員等がメンテナンス作業や、遊技者にとって有利な度合を示す設定値の変更等を行う場合に、前面扉 3 に設けられている施錠装置 (図示せず) の開錠が行われる。具体的には、鍵穴 5 にドアキー (図示せず) を挿入して時計回り方向に所定角度回転することにより開錠する。そして、前面扉 3 を開放し、メンテナンス作業や、設定値の変更等の作業を行う。なお、メンテナンス作業や、設定値の変更等の作業が終了すると、前面扉 3 を閉じることにより施錠される。

【 0 0 2 2 】

(メダル投入口 6)

20

メダル投入口 6 は、鍵穴 5 の正面視左側上方に設けられ、遊技者がメダルを投入するために設けられている。

【 0 0 2 3 】

(B E T ボタン 7)

B E T ボタン 7 は、メダル投入口 6 の正面視左側に設けられ、貯留 (クレジット) されたメダルのうち、「 1 」枚のメダルを遊技に使用するために設けられている。

【 0 0 2 4 】

(M A X B E T ボタン 8)

M A X B E T ボタン 8 は、B E T ボタン 7 の正面視右側に設けられ、貯留 (クレジット) されたメダルのうち、一遊技 (「 1 」ゲーム) において使用可能な最大枚数のメダルを遊技に使用するために設けられている。ここで、本実施形態において、一遊技において使用可能なメダルの最大値は「 3 」枚である。

30

【 0 0 2 5 】

(精算ボタン 9)

精算ボタン 9 は、B E T ボタン 7 の奥側に設けられ、遊技者が獲得したメダルのうち、貯留 (クレジット) されているメダルの精算を行うために設けられている。なお、本実施形態において、貯留 (クレジット) 可能なメダルの最大値は「 5 0 」枚である。

【 0 0 2 6 】

(スタートレバー 1 0)

スタートレバー 1 0 は、B E T ボタン 7 の下方に設けられている。また、スタートレバー 1 0 は、遊技者が後述の左リール 1 8、中リール 1 9、右リール 2 0 の回転を開始する契機となる開始操作を行うために設けられている。ここで、遊技者による開始操作が検出されたことに基づいて、後述のメイン制御基板 3 0 0 は、乱数値を取得し、当選役を決定する処理や、後述の左リール 1 8、中リール 1 9、右リール 2 0 の回転を開始する処理等を行う。

40

【 0 0 2 7 】

(左停止ボタン 1 1)

左停止ボタン 1 1 は、スタートレバー 1 0 の正面視右側に設けられている。また、左停止ボタン 1 1 は、後述の左リール 1 8 の回転を停止する契機となる停止操作を検出するために設けられている。

50

【 0 0 2 8 】

(中停止ボタン 1 2)

中停止ボタン 1 2 は、左停止ボタン 1 1 の正面視右側に設けられている。また、中停止ボタン 1 2 は、後述の中リール 1 9 の回転を停止する契機となる停止操作を検出するために設けられている。

【 0 0 2 9 】

(右停止ボタン 1 3)

右停止ボタン 1 3 は、中停止ボタン 1 2 の正面視右側に設けられている。また、右停止ボタン 1 3 は、後述の右リール 2 0 の回転を停止する契機となる停止操作を検出するために設けられている。

【 0 0 3 0 】

(セレクター 1 4)

セレクター 1 4 は、前面扉 3 の背面側に設けられている。また、セレクター 1 4 は、メダル投入口 6 に投入されたメダルの材質や形状等が適正であるか否かを判別するために設けられている。セレクター 1 4 の詳細については、後述する。

【 0 0 3 1 】

(貯留枚数表示器 1 5)

貯留枚数表示器 1 5 は、精算ボタン 9 の正面視右側に設けられている。また、貯留枚数表示器 1 5 は、遊技機 1 に貯留（クレジット）されている遊技者のメダルの貯留（クレジット）枚数を表示するために設けられている。

【 0 0 3 2 】

(払出枚数表示器 1 6)

払出枚数表示器 1 6 は、貯留枚数表示器 1 5 の正面視右側に設けられている。また、払出枚数表示器 1 6 は、遊技者に対して払い出されるメダルの払出枚数を表示したり、遊技機 1 がエラー状態となった場合に、エラー状態になったことを表示したりするために設けられている。

【 0 0 3 3 】

(ドア開閉センサ 1 7 s)

ドア開閉センサ 1 7 s は、鍵穴 5 の背面側に設けられており、前面扉 3 が開放しているか否かを検出するために設けられている。ここで、ドア開閉センサ 1 7 s は、発光部と受光部からなり、鍵穴 5 にドアキー（図示せず）を挿入し、当該ドアキー（図示せず）を時計回り方向に所定角度回動させると、施錠部（図示せず）が回動することとなる。そして、受光部は、施錠部が回動することにより、発光部から発光された光を受光することができなくなる。これにより、ドア開閉センサ 1 7 s は、前面扉 3 の開放を検知することとなる。

【 0 0 3 4 】

(左リール 1 8)

左リール 1 8 は、キャビネット 2 の内部に設けられており、円筒状の構造を有している。また、左リール 1 8 の円筒状の構造の周面には、透光性のシートが装着されており、当該シートには、複数種類の図柄が一行に描かれている。そして、左リール 1 8 は、後述の左ステップモータ 1 5 1 により回転駆動され、複数種類の図柄が変動表示される。

【 0 0 3 5 】

(中リール 1 9)

中リール 1 9 は、キャビネット 2 の内部に設けられており、円筒状の構造を有している。また、中リール 1 9 の円筒状の構造の周面には、透光性のシートが装着されており、当該シートには、複数種類の図柄が一行に描かれている。そして、中リール 1 9 は、後述の中ステップモータ 1 5 2 により回転駆動され、複数種類の図柄が変動表示される。

【 0 0 3 6 】

(右リール 2 0)

右リール 2 0 は、キャビネット 2 の内部に設けられており、円筒状の構造を有している

10

20

30

40

50

。また、右リール 20 の円筒状の構造の周面には、透光性のシートが装着されており、当該シートには、複数種類の図柄が一行に描かれている。そして、右リール 20 は、後述の右ステッピングモータ 153 により回転駆動され、複数種類の図柄が変動表示される。

【0037】

(演出ボタン 21)

演出ボタン 21 は、MAX BET ボタン 8 の正面視右側に設けられており、遊技者が所定のタイミングで操作するために設けられている。ここで、後述のサブ制御基板 400 は、演出ボタン 21 の操作が検出された場合に、後述の演出制御基板 500 を介して、後述の液晶表示装置 31 の表示制御を行う。

【0038】

(十字キー 22)

十字キー 22 は、演出ボタン 21 の正面視右側に設けられており、上方向ボタン、下方向ボタン、左方向ボタン、及び右方向ボタンにより構成され、遊技者が所定のタイミングで操作するために設けられている。そして、後述のサブ制御基板 400 は、十字キー 22 の操作が検出された場合に、後述の演出制御基板 500 を介して、後述の液晶表示装置 31 等の表示制御を行う。

【0039】

(表示窓 23)

表示窓 23 は、左リール 18、中リール 19、右リール 20 の前面側に設けられており、左リール 18、中リール 19、右リール 20 の周面に描かれた複数の図柄を視認可能とするために設けられている。具体的には、左リール 18 の周面に描かれた「3」個の図柄、中リール 19 の周面に描かれた「3」個の図柄、及び右リール 20 の周面に描かれた「3」個の図柄の合計「9」個の図柄が表示窓 23 を介して視認可能となる。なお、本実施形態においては、表示窓 23 に表示される図柄の視認を容易とするために、図示しないバックライトを発光することにより、表示窓 23 に表示される図柄が照射されることとなる。

【0040】

(有効ライン)

ここで、本実施形態において、有効ラインは、表示窓 23 に表示された図柄のうち、左リール 18 の上段に表示された図柄と、中リール 19 の中段に表示された図柄と、右リール 20 の下段に表示された図柄を直線で結んだ「右下がりライン」と、左リール 18 の上段に表示された図柄と、中リール 19 の上段に表示された図柄と、右リール 20 の上段に表示された図柄を直線で結んだ「上段ライン」と、左リール 18 の中段に表示された図柄と、中リール 19 の中段に表示された図柄と、右リール 20 の中段に表示された図柄を直線で結んだ「中段ライン」と、左リール 18 の下段に表示された図柄と、中リール 19 の中段に表示された図柄と、右リール 20 の上段に表示された図柄を直線で結んだ「右上がりライン」の計「4」個のラインが有効ラインとなる。

【0041】

(受皿ユニット 24)

受皿ユニット 24 は、前面扉 3 の正面下方に設けられている。また、受皿ユニット 24 は、後述のメダル払出口 25 から排出されたメダルを受け入れて貯留するために設けられている。

【0042】

(メダル払出口 25)

メダル払出口 25 は、前面扉 3 の下方に設けられており、メダルの払出が行われる場合において、後述のホッパー 202 により払い出されるメダルを排出するために設けられている。また、メダル払出口 25 は、セレクターセンサ 14s により、メダル投入口 6 に投入されたメダルが適正なメダルではないと判別された場合や、メダルの投入を受け付けることが不可能なタイミングに、メダル投入口 6 にメダルが投入された場合に、メダル投入口 6 に投入されたメダルを排出するために設けられている。

10

20

30

40

50

【 0 0 4 3 】

(液晶表示装置 3 1)

液晶表示装置 3 1 は、左リール 1 8、中リール 1 9、右リール 2 0 の上方に設けられ、動画像・静止画像等を表示するために設けられている。

【 0 0 4 4 】

(L E D 3 2)

L E D 3 2 は、前面扉 3 の前面の周縁に設けられており、遊技者の視覚に訴える形状及び色彩、模様、絵柄等を施してデザイン設計されている。ここで、後述のサブ制御基板 4 0 0 は、L E D 3 2 を点灯、点滅する処理を行うことにより、遊技者に対して視覚に訴える演出を行う。

10

【 0 0 4 5 】

(スピーカ 3 3)

スピーカ 3 3 は、前面扉 3 の背面側下方に設けられており、演出を行う際に B G M や音声、効果音等を出力するために設けられている。ここで、後述のサブ制御基板 4 0 0 は、スピーカ 3 3 から音を出力する処理を行うことにより、遊技者に対して聴覚に訴える演出を行う。

【 0 0 4 6 】

(ステータス基板 1 0 0)

ステータス基板 1 0 0 は、前面扉 3 の背面側であって、表示窓 2 3 の下方に設けられている。また、ステータス基板 1 0 0 には、後述の B E T スイッチ 7 s w、後述の M A X B E T スイッチ 8 s w、後述の精算スイッチ 9 s w、後述のスタートスイッチ 1 0 s w、後述の左停止スイッチ 1 1 s w、後述の中停止スイッチ 1 2 s w、後述の右停止スイッチ 1 3 s w、後述のセレクトーセンサ 1 4 s、貯留枚数表示器 1 5、払出枚数表示器 1 6、ドア開閉センサ 1 7 s、及び後述のメイン制御基板 3 0 0 が接続されている。

20

【 0 0 4 7 】

(リール制御基板 1 5 0)

リール制御基板 1 5 0 は、左リール 1 8、中リール 1 9、右リール 2 0 の上方に設けられており、左リール 1 8、中リール 1 9、右リール 2 0 の回転、及び停止を制御するために設けられている。また、リール制御基板 1 5 0 には、後述の左ステッピングモータ 1 5 1、後述の中ステッピングモータ 1 5 2、後述の右ステッピングモータ 1 5 3、後述の左リールセンサ 1 5 4 s、後述の中リールセンサ 1 5 5 s、後述の右リールセンサ 1 5 6 s、及び後述のメイン制御基板 3 0 0 が接続されている。

30

【 0 0 4 8 】

(電源基板 2 0 0)

電源基板 2 0 0 は、キャビネット 2 の内部であって、正面視左側に設けられており、遊技機 1 に電力を供給する制御を行うために設けられている。また、電源基板 2 0 0 には、後述の電源スイッチ 2 0 1 s w、後述のホッパー 2 0 2、後述の補助収納庫センサ 2 0 3 s、後述のメイン制御基板 3 0 0、後述のサブ制御基板 4 0 0、及び後述の演出制御基板 5 0 0 が接続されている。

【 0 0 4 9 】

(電源ボタン 2 0 1)

電源ボタン 2 0 1 は、後述のホッパー 2 0 2 の正面視左側に設けられており、遊技機 1 に電力を供給する操作を行うために設けられている。

40

【 0 0 5 0 】

(ホッパー 2 0 2)

ホッパー 2 0 2 は、電源基板 2 0 0 の正面視右側に設けられており、遊技者に対してメダルを払い出すために設けられている。ここで、後述のメイン制御基板 3 0 0 は、メダルを払い出す図柄の組み合わせが有効ライン上に表示された場合に、電源基板 2 0 0 を介してホッパー 2 0 2 を駆動する処理を行い、遊技者に対してメダルを払い出す処理を行う。また、ホッパー 2 0 2 には、メダルを排出させるための排出スリット 2 0 4 が設けられて

50

いる。ホッパー 202 の詳細については、後述する。

【0051】

(補助収納庫 203)

補助収納庫 203 は、ホッパー 202 の正面視右側に設けられており、ホッパー 202 に貯留されているメダルが溢れた場合に、溢れたメダルを収納するために設けられている。

【0052】

(メイン制御基板 300)

メイン制御基板 300 は、キャビネット 2 の内部であって、左リール 18、中リール 19、右リール 20 の上方に設けられており、遊技機 1 の制御を行うために設けられている。また、メイン制御基板 300 は、後述のメイン CPU 301、後述のメイン ROM 302、後述のメイン RAM 303、後述のメイン乱数発生器 304 を備えている。更に、メイン制御基板 300 には、後述の外部集中端子板 30、ステータス基板 100、リール制御基板 150、電源基板 200、及び後述のサブ制御基板 400 が接続されている。

10

【0053】

(サブ制御基板 400)

サブ制御基板 400 は、メイン制御基板 300 の正面視左側に設けられており、主として演出の制御を行うために設けられている。また、サブ制御基板 400 は、後述のサブ CPU 401、後述のサブ ROM 402、後述のサブ RAM 403、後述のサブ乱数発生器 404 を備えている。更に、サブ制御基板 400 には、後述の演出ボタンセンサ 21s、後述の十字キーセンサ 22s、電源基板 200、メイン制御基板 300、及び後述の演出制御基板 500 が接続されている。

20

【0054】

(演出制御基板 500)

演出制御基板 500 は、前面扉 3 の背面上方に設けられており、主として演出を実行するために設けられている。また、演出制御基板 500 は、後述の演出制御 CPU 501、後述の演出制御 ROM 502、後述の演出制御 RAM 503、後述の CG ROM 504、後述の音源 IC 505、後述の音源 ROM 506、後述の VDP 507 を備えている。更に、演出制御基板 500 には、液晶表示装置 31、LED 32、スピーカ 33、電源基板 200、及びサブ制御基板 400 が接続されている。

30

【0055】

(遊技機全体のブロック図)

次に、図 3 を用いて、遊技機 1 全体のブロック図について説明する。

【0056】

遊技機 1 は、遊技機 1 の主たる動作を制御するメイン制御基板 300 に対して、ステータス基板 100、リール制御基板 150、電源基板 200、及びサブ制御基板 400 が接続されている。

【0057】

(BET スイッチ 7sw)

BET スイッチ 7sw は、BET ボタン 7 の操作を検出するためのスイッチである。ここで、ステータス基板 100 は、BET スイッチ 7sw により、BET ボタン 7 の操作が検出された場合に、メイン制御基板 300 に対して BET スイッチ入力信号を送信する。そして、メイン制御基板 300 は、ステータス基板 100 から BET スイッチ入力信号を受信したに基づいて、貯留 (クレジット) されているメダルから「1」枚のメダルを使用する処理等を行う。

40

【0058】

(MAX BET スイッチ 8sw)

MAX BET スイッチ 8sw は、MAX BET ボタン 8 の操作を検出するためのスイッチである。ここで、ステータス基板 100 は、MAX BET スイッチ 8sw により、MAX BET ボタン 8 の操作が検出された場合に、メイン制御基板 300 に対して MAX BE

50

Tスイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100からMAXBETスイッチ入力信号を受信したことに基づいて、貯留(クレジット)されているメダルから「3」枚のメダルを使用する処理等を行う。

【0059】

(精算スイッチ9sw)

精算スイッチ9swは、精算ボタン9の操作を検出するためのスイッチである。ここで、ステータス基板100は、精算スイッチ9swにより、精算ボタン9の操作が検出された場合に、メイン制御基板300に対して精算スイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100から精算スイッチ入力信号を受信したことに基づいて、貯留(クレジット)されているメダルを精算する処理を行う。

10

【0060】

(スタートスイッチ10sw)

スタートスイッチ10swは、スタートレバー10の操作を検出するためのスイッチである。ここで、ステータス基板100は、スタートスイッチ10swにより、スタートレバー10の操作が検出された場合に、メイン制御基板300に対してスタートスイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100からスタートスイッチ入力信号を受信したことに基づいて、左リール18、中リール19、右リール20の回転を開始する処理等を行う。

【0061】

(左停止スイッチ11sw)

左停止スイッチ11swは、左停止ボタン11の操作を検出するためのスイッチである。ここで、ステータス基板100は、左停止スイッチ11swにより、左停止ボタン11の操作が検出された場合に、メイン制御基板300に対して左停止スイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100から左停止スイッチ入力信号を受信したことに基づいて、回転中の左リール18を停止する処理を行う。

20

【0062】

(中停止スイッチ12sw)

中停止スイッチ12swは、中停止ボタン12の操作を検出するためのスイッチである。ここで、ステータス基板100は、中停止スイッチ12swにより、中停止ボタン12の操作が検出された場合に、メイン制御基板300に対して中停止スイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100から中停止スイッチ入力信号を受信したことに基づいて、回転中の中リール19を停止する処理を行う。

30

【0063】

(右停止スイッチ13sw)

右停止スイッチ13swは、右停止ボタン13の操作を検出するためのスイッチである。ここで、ステータス基板100は、右停止スイッチ13swにより、右停止ボタン13の操作が検出された場合に、メイン制御基板300に対して右停止スイッチ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100から右停止スイッチ入力信号を受信したことに基づいて、回転中の右リール20を停止する処理を行う。

40

【0064】

(セレクターセンサ14s)

セレクターセンサ14sは、メダル投入口6に適正なメダルが投入されたことを検出するためのセンサである。ここで、ステータス基板100は、セレクターセンサ14sにより、適正なメダルの通過が検出された場合に、メイン制御基板300に対してセレクターセンサ入力信号を送信する。そして、メイン制御基板300は、ステータス基板100からセレクターセンサ入力信号を受信したことに基づいて、貯留(クレジット)されるメダルの枚数を「1」加算する処理や、遊技に使用するメダルの枚数に「1」加算する処理を行う。なお、セレクターセンサ14sは、後述するメダル投入検知センサ61、第1メダル通過センサ62、第2メダル通過センサ63を有している。セレクターセンサ14sの詳細については、後述する。

50

【 0 0 6 5 】

(左ステッピングモータ 1 5 1)

左ステッピングモータ 1 5 1 は、左リール 1 8 の内部に設けられており、左リール 1 8 の制御を行うために設けられている。また、左ステッピングモータ 1 5 1 は、回転軸を指定された角度で停止させることが可能な構成を備えている。これにより、左リール 1 8 は、左ステッピングモータ 1 5 1 に対してパルス信号が出力されるごとに、一定の角度で回転する。なお、メイン制御基板 3 0 0 は、後述の左リールセンサ 1 5 4 s によりリールインデックスが検出されてから左ステッピングモータ 1 5 1 に対してパルス信号を出力した回数をカウントすることによって、左リール 1 8 の回転角度を管理する。

【 0 0 6 6 】

(中ステッピングモータ 1 5 2)

中ステッピングモータ 1 5 2 は、中リール 1 9 の内部に設けられており、中リール 1 9 の制御を行うために設けられている。また、中ステッピングモータ 1 5 2 は、回転軸を指定された角度で停止させることが可能な構成を備えている。これにより、中リール 1 9 は、中ステッピングモータ 1 5 2 に対してパルス信号が出力されるごとに、一定の角度で回転する。なお、メイン制御基板 3 0 0 は、後述の中リールセンサ 1 5 5 s によりリールインデックスが検出されてから中ステッピングモータ 1 5 2 に対してパルス信号を出力した回数をカウントすることによって、中リール 1 9 の回転角度を管理する。

【 0 0 6 7 】

(右ステッピングモータ 1 5 3)

右ステッピングモータ 1 5 3 は、右リール 2 0 の内部に設けられており、右リール 2 0 の制御を行うために設けられている。また、右ステッピングモータ 1 5 3 は、回転軸を指定された角度で停止させることが可能な構成を備えている。これにより、右リール 2 0 は、右ステッピングモータ 1 5 3 に対してパルス信号が出力されるごとに、一定の角度で回転する。なお、メイン制御基板 3 0 0 は、後述の右リールセンサ 1 5 6 s によりリールインデックスが検出されてから右ステッピングモータ 1 5 3 に対してパルス信号を出力した回数をカウントすることによって、右リール 2 0 の回転角度を管理する。

【 0 0 6 8 】

(左リールセンサ 1 5 4 s)

左リールセンサ 1 5 4 s は、左リール 1 8 の内部に設けられており、発光部と受光部とを有する光センサを備えている。また、左リールセンサ 1 5 4 s は、左リール 1 8 が「 1 」回転したことを示すリールインデックスを検出するために設けられている。

【 0 0 6 9 】

(中リールセンサ 1 5 5 s)

中リールセンサ 1 5 5 s は、中リール 1 9 の内部に設けられており、発光部と受光部とを有する光センサを備えている。また、中リールセンサ 1 5 5 s は、中リール 1 9 が「 1 」回転したことを示すリールインデックスを検出するために設けられている。

【 0 0 7 0 】

(右リールセンサ 1 5 6 s)

右リールセンサ 1 5 6 s は、右リール 2 0 の内部に設けられており、発光部と受光部とを有する光センサを備えている。また、右リールセンサ 1 5 6 s は、右リール 2 0 が「 1 」回転したことを示すリールインデックスを検出するために設けられている。

【 0 0 7 1 】

(電源スイッチ 2 0 1 s w)

電源スイッチ 2 0 1 s w は、電源ボタン 2 0 1 の操作を検出するためのスイッチである。ここで、電源基板 2 0 0 は、電源スイッチ 2 0 1 s w により、電源ボタン 2 0 1 の操作が検出された場合に、遊技機 1 に電力を供給する処理を行う。

【 0 0 7 2 】

(ホッパーセンサ 2 0 2 s)

ホッパーセンサ 2 0 2 s は、ホッパー 2 0 2 が駆動されることにより払い出されるメダ

10

20

30

40

50

ルが通過したことを検出するためのセンサである。ここで、電源基板 200 は、ホッパーセンサ 202 s により、メダルの払出が検出された場合に、メイン制御基板 300 に対してホッパーセンサ入力信号を送信する。そして、メイン制御基板 300 は、電源基板 200 からホッパーセンサ入力信号を受信したことに基づいて、払出枚数を減算する処理を行う。ホッパーセンサ 202 s の詳細については、後述する。

【0073】

(補助収納庫センサ 203 s)

補助収納庫センサ 203 s は、補助収納庫 203 に貯留されたメダルが満杯であることを検出するためのセンサである。ここで、電源基板 200 は、補助収納庫センサ 203 s により、補助収納庫 203 に貯留されたメダルが満杯であることが検出された場合に、メイン制御基板 300 に対して、所定の信号を送信する。そして、メイン制御基板 300 は、電源基板 200 から所定の信号を受信したことに基づいて、補助収納庫 203 に貯留されたメダルが満杯である時のエラー処理を行う。

10

【0074】

(外部集中端子板 30)

外部集中端子板 30 は、遊技に使用したメダルの枚数を特定可能なメダル投入信号や、遊技者に対して払い出したメダルの枚数を特定可能なメダル払出信号、後述の B B に係る図柄の組み合わせが表示されたことを特定可能な B B 信号、後述の R B に係る図柄の組み合わせが表示されたことを特定可能な R B 信号、不正行為が行われたことを特定可能なセキュリティ信号をホールコンピュータ(図示せず)等の遊技機 1 の外部に対して送信するために設けられている。

20

【0075】

(メイン CPU 301)

メイン CPU 301 は、メイン制御基板 300 に設けられている。また、メイン CPU 301 は、後述のメイン ROM 302 に記憶されているプログラムを読み込み、遊技の進行に合わせて所定の演算処理を行うことにより、ステータス基板 100、リール制御基板 150、電源基板 200、サブ制御基板 400 に対して所定の信号を送信する。

【0076】

ここで、メイン CPU 301 の概略模式図を、図 32 に示し、説明する。

図 32 に示すように、メイン CPU 301 は、演算装置 1100 と、制御装置 1200 と、レジスタ群 1300 と、クロックジェネレータ 1400 と、を備え、それぞれバス 1500 で接続されている。

30

【0077】

演算装置 1100 は、算術論理演算装置であり、基本的な四則演算(加算、減算、乗算、除算)および論理演算(AND、OR、NOT)を行う計算機である。なお、演算装置 1100 は、乗算器や除算器を持たずに、乗算や除算を行うものであってもよく、また、減算も加算器を用いて演算するものでもよい。

【0078】

制御装置 1200 は、データ(オペランド)と命令(オペコード)をレジスタ群 1300 の後述する所定のレジスタから取り出し、演算装置 1100 に渡すとともに、演算装置 1100 に計算された計算結果をまた所定のレジスタに格納する。

40

【0079】

レジスタ群 1300 は、後述する複数のレジスタを有しており、演算装置 1100 が計算するデータや命令、計算結果等を一時的に保存(一時記憶)する記憶領域である。なおレジスタは、メイン CPU 301 が演算処理等を行うために用意されたメイン CPU 301 専用のメモリであり、他の記憶装置に比べ、サイズは小さいがアクセスが高速で行われるものである。

【0080】

クロックジェネレータ 1400 は、メイン CPU 301 および接続された各装置の処理のタイミングをとるために、一定に時間を刻み続ける時計であり、常に一定間隔のクロッ

50

ク信号（パルス）を発生させる装置である。

【0081】

なお、レジスタ群1300は、Aレジスタ1311、Bレジスタ1312、Cレジスタ1313、Dレジスタ1314、Eレジスタ1315、Fレジスタ1316、Hレジスタ1317、Lレジスタ1318、SPレジスタ1319、PCレジスタ1320を有している。

【0082】

Aレジスタ1311、Bレジスタ1312、Cレジスタ1313、Dレジスタ1314、Eレジスタ1315、Fレジスタ1316、Hレジスタ1317、Lレジスタ1318は、それぞれ1バイト（8ビット）の記憶容量を持っており、SPレジスタ1319、PCレジスタ1320は、それぞれ2バイト（16ビット）の記憶容量を持っている。なお、Bレジスタ1312とCレジスタ1313、Dレジスタ1314とEレジスタ1315、Hレジスタ1317とLレジスタ1318、Aレジスタ1311とFレジスタ1316は、2つを繋げて2バイト（16ビット）として扱うことができる。

【0083】

（メインROM302）

メインROM302は、メイン制御基板300に設けられている。また、メインROM302は、メインCPU301により実行される制御プログラム、データテーブル、サブ制御基板400に対するコマンドを送信するためのデータ等を記憶するために設けられている。具体的には、メインROM302は、図11から図28に示す処理を行うためのプログラム、後述の配列データテーブル（図4参照）、後述の図柄組み合わせテーブル（図5参照）、後述の通常遊技状態用当選役決定テーブル（図6参照）、後述のRT遊技状態用当選役決定テーブル（図7参照）、後述のRB遊技状態用当選役決定テーブル（図8参照）等を記憶している。

【0084】

（メインRAM303）

メインRAM303は、メイン制御基板300に設けられている。また、メインRAM303は、メインCPU301によるプログラムの実行により決定された各種データを記憶するために設けられている。具体的には、メインRAM303には、後述の投入枚数カウンタ等の各種カウンタや、後述の設定値格納領域等の各種格納領域が設けられている。

【0085】

また、図33に示すように、メインROM302およびメインRAM303には、第1記憶領域2100と、第2記憶領域2200と、が設けられている。なお、第1記憶領域2100と第2記憶領域2200とは、完全に独立した領域であり、それぞれを分離可能である。例えば、本実施の形態では、第1記憶領域2100と、第2記憶領域2200と、を1つのメインROM302および1つのメインRAM303上の領域としているが、メインROMおよびメインRAMを複数設け、一方に第1記憶領域2100を設け、他方に第2記憶領域2200を設けてもよい。また、メインROMおよびメインRAMのうち、一方を1つとし、他方を複数設けた構成としてもよい。

【0086】

メインROM302の第1記憶領域2100には、第1制御領域2110と、第1データ領域2120と、が設けられている。また、メインROM302の第2記憶領域2200には、第2制御領域2210と、第2データ領域2220と、が設けられている。さらに、メインRAM303の第1記憶領域2100には、第1ワーク領域2160が設けられており、メインRAM303の第2記憶領域2200には、第2ワーク領域2260が設けられている。

【0087】

第1制御領域2110には、第1制御を行うためのプログラムが記憶されており、例えば、遊技の進行を制御するプログラムが記憶されている。第1制御領域2110に記憶されたプログラムを、例えば、第1制御プログラムという。なお、本実施の形態においては

10

20

30

40

50

、メインROM 302に記憶されるプログラムのうち、特にことわりのないプログラムは、第1制御領域2110に記憶されたものとする。

【0088】

第1データ領域2120には、第1制御領域2110に記憶されたプログラムを実行する際に使用するデータ（各種テーブルや初期値、固定値等の情報）が記憶されている。第1データ領域2120に記憶されたデータを、例えば、第1制御データという。

【0089】

第2制御領域2210には、第2制御を行うためのプログラムが記憶されており、例えば、遊技機1のセキュリティチェックを行うプログラムが記憶されている。第2制御領域2210に記憶されたプログラムを、例えば、第2制御プログラムという。なお、第2制御領域2210に記憶されるプログラムの詳細については、後述する。

【0090】

第2データ領域2220には、第2制御領域2210に記憶されたプログラムを実行する際に使用するデータ（各種テーブルや初期値、固定値等の情報）が記憶されている。第2データ領域2220に記憶されたデータを、例えば、第2制御データという。

【0091】

第1ワーク領域2160は、第1制御において更新および参照が可能であって、第2制御においては更新されず参照のみ可能とされたデータ（可変データ）を記憶する記憶領域である。具体的には、第1ワーク領域2160には、第1制御プログラムの実行においては、データの作成、更新および参照は可能であるが、第2制御プログラムの実行においては、データの作成および更新は行われず、参照のみが可能とされている。

【0092】

第2ワーク領域2260は、第2制御において更新および参照が可能であって、第1制御においては更新されず参照のみ可能とされたデータ（可変データ）を記憶する記憶領域である。具体的には、第2ワーク領域2260には、第2制御プログラムの実行においては、データの作成、更新および参照は可能であるが、第1制御プログラムの実行においては、データの作成および更新は行われず、参照のみが可能とされている。

【0093】

ここで、メインROM 302の記憶容量を、「16KB（キロバイト）」とし、第1制御領域2110の記憶容量を、「4.5KB（キロバイト）」、第1データ領域2120の記憶容量を、「3KB（キロバイト）」とする。また、メインRAM 303の記憶容量を、「1024KB（キロバイト）」とし、第1ワーク領域2160の記憶容量を、「512KB（キロバイト）」とする。このように、第1記憶領域2100の記憶容量が制限されている場合に、新たなプログラムやデータを増やそうとした際に、追加分のプログラムやデータを、第2記憶領域2200に記憶させるようにすれば、第1記憶領域2100の容量を圧迫せずに、新たな機能を追加させることができる。

【0094】

さらに、第1制御領域2110には、第2制御領域2210に記憶された所定の第2制御プログラムを呼び出すことにより処理を中断し、当該第2制御プログラムからの復帰により処理を再開する第1制御プログラムが記憶されている。

また、第1制御プログラムには、呼び出しを行う第2制御プログラムのアドレスが予め規定されている。

【0095】

また、第2制御領域2210には、第1制御領域2110に記憶された上記第1制御プログラムに呼び出されることにより実行され、終了後にこの第1制御プログラムに復帰させる第2制御プログラムが記憶されている。

また、第1制御領域2110に記憶された第1制御プログラムは、第1制御領域2110に記憶された他の第1制御プログラムをサブルーチンとして呼び出すことがあるが、第2制御領域2210に記憶された第2制御プログラムは、第1制御領域2110に記憶された第1制御プログラムをサブルーチンとして呼び出すことはない。

10

20

30

40

50

【 0 0 9 6 】

また、第 2 制御領域 2 2 1 0 には、上記のように、自機に関する異常を検出するための処理（以下、セキュリティ処理という）の少なくとも一部を構成する第 2 制御プログラムが記憶されている。なお、第 2 制御領域 2 2 1 0 には、セキュリティ処理を行う制御プログラムの内の特定（一部）の制御プログラムのみを記憶させてもよいし、セキュリティ処理を行う制御プログラムの全てを記憶させてもよい。

【 0 0 9 7 】

上記セキュリティ処理としては、例えば、メダル投入に関する異常検知処理、メダル払出に関する異常検知処理等がある。

例えば、第 2 制御領域 2 2 1 0 には、メダル投入に関する異常検知処理として、セレクトーセンサ 1 4 s による検知結果に基づくメダルの投入に関する異常を検出するための処理の少なくとも一部を構成する第 2 制御プログラムが記憶されている。

また、第 2 制御領域 2 2 1 0 には、メダル払出に関する異常検知処理として、ホッパーセンサ 2 0 2 s による検知結果に基づくメダルの払い出しに関する異常を検出するための処理の少なくとも一部を構成する第 2 制御プログラムが記憶されている。

【 0 0 9 8 】

また、第 2 制御領域 2 2 1 0 には、試験装置に信号を出力するための処理の少なくとも一部を構成する第 2 制御プログラムが記憶されている。なお、上記セキュリティ処理と同様に、第 2 制御領域 2 2 1 0 には、試験装置に信号を出力するための処理を行う制御プログラムの内の特定（一部）の制御プログラムのみを記憶させてもよいし、試験装置に信号を出力するための処理を行う制御プログラムの全てを記憶させてもよい。

【 0 0 9 9 】

メイン ROM 3 0 2、メイン RAM 3 0 3 には、上記に示すように、その役割に応じた記憶領域がそれぞれ設けられており、これらの記憶領域を表した仮想空間（以下では「メモリ空間」とも称している）を図 3 4 乃至図 4 1 に示している。詳細については後述する。

【 0 1 0 0 】

（メイン乱数発生器 3 0 4）

メイン乱数発生器 3 0 4 は、メイン制御基板 3 0 0 に設けられている。また、メイン乱数発生器 3 0 4 は、当選役を決定する抽選等で用いられる乱数値を生成するために設けられている。ここで、本実施形態において、メイン乱数発生器 3 0 4 は、「0」～「6 5 5 3 5」の範囲で乱数値を生成する。

【 0 1 0 1 】

（メイン I / F 回路 3 0 5）

メイン I / F 回路 3 0 5 は、メイン制御基板 3 0 0 と、ステータス基板 1 0 0、リール制御基板 1 5 0、電源基板 2 0 0、サブ制御基板 4 0 0 間での信号（コマンド）の送受信を行うための回路である。なお、「I / F」とは、「インターフェイス」の略称である。また、メイン I / F 回路 3 0 5 は、入出力ポート（I / O ポート）3 0 6 を有している。入出力ポート 3 0 6 は、メイン制御基板 3 0 0（メイン CPU 3 0 1）と、外部の装置との、データの入出力を行うためのものである。

【 0 1 0 2 】

（演出ボタンセンサ 2 1 s）

演出ボタンセンサ 2 1 s は、演出ボタン 2 1 が接続されており、演出ボタン 2 1 の操作を検出するために設けられている。ここで、演出ボタンセンサ 2 1 s は、演出ボタン 2 1 の操作を検出したことに基づいて、サブ制御基板 4 0 0 に対して演出ボタンセンサ入力信号を送信する。そして、サブ制御基板 4 0 0 は、演出ボタンセンサ入力信号を受信したことに基づいて、演出ボタン 2 1 が操作されたときの処理を行う。

【 0 1 0 3 】

（十字キーセンサ 2 2 s）

十字キーセンサ 2 2 s は、十字キー 2 2 が接続されており、十字キー 2 2 の操作を検出

10

20

30

40

50

するために設けられている。ここで、十字キーセンサ 2 2 s は、十字キー 2 2 の操作を検出したことに基づいて、サブ制御基板 4 0 0 に対して十字キーセンサ入力信号を送信する。そして、サブ制御基板 4 0 0 は、十字キーセンサ入力信号を受信したことに基づいて、十字キー 2 2 が操作されたときの処理を行う。

【 0 1 0 4 】

(サブ C P U 4 0 1)

サブ C P U 4 0 1 は、サブ制御基板 4 0 0 に設けられている。また、サブ C P U 4 0 1 は、後述のサブ R O M 4 0 2 に記憶されているプログラムを読み込み、メイン制御基板 3 0 0 から受信したコマンドの情報や、演出ボタンセンサ 2 1 s や、十字キーセンサ 2 2 s から入力された信号に基づいて所定の演算を行い、当該演算の結果を演出制御基板 5 0 0 等に供給するために設けられている。

10

【 0 1 0 5 】

(サブ R O M 4 0 2)

サブ R O M 4 0 2 は、サブ制御基板 4 0 0 に設けられている。また、サブ R O M 4 0 2 は、サブ C P U 4 0 1 により実行される制御プログラム、データテーブル等を記憶するために設けられている。具体的には、サブ R O M 4 0 2 は、後述の演出決定テーブル (図 1 0 参照) 等を記憶している。

【 0 1 0 6 】

(サブ R A M 4 0 3)

サブ R A M 4 0 3 は、サブ制御基板 4 0 0 に設けられている。また、サブ R A M 4 0 3 は、サブ C P U 4 0 1 によるプログラムの実行により決定された各種データを記憶するために設けられている。

20

【 0 1 0 7 】

(サブ乱数発生器 4 0 4)

サブ乱数発生器 4 0 4 は、サブ制御基板 4 0 0 に設けられている。また、サブ乱数発生器 4 0 4 は、演出を決定する抽選等で用いられる乱数値を生成するために設けられている。ここで、本実施形態において、サブ乱数発生器 4 0 4 は、「 0 」 ~ 「 6 5 5 3 5 」 の範囲で乱数値を生成する。

【 0 1 0 8 】

(演出制御 C P U 5 0 1)

演出制御 C P U 5 0 1 は、演出制御基板 5 0 0 に設けられている。また、演出制御 C P U 5 0 1 は、後述の演出制御 R O M 5 0 2 に記憶されているプログラムを読み込み、サブ制御基板 4 0 0 から受信した信号に基づいてディスプレイリストを作成するために設けられている。また、演出制御 C P U 5 0 1 は、後述の C G R O M 5 0 4 に記憶されている画像データを液晶表示装置 3 1 に表示させる制御を行う。

30

【 0 1 0 9 】

(演出制御 R O M 5 0 2)

演出制御 R O M 5 0 2 は、演出制御基板 5 0 0 に設けられている。また、演出制御 R O M 5 0 2 は、演出制御 C P U 5 0 1 により実行される制御プログラム、データテーブル等を記憶するために設けられている。具体的には、演出制御 R O M 5 0 2 は、演出制御 C P U 5 0 1 の制御処理のプログラム、ディスプレイリストを生成するためのディスプレイリスト生成プログラム、アニメーションを表示する際に参照されるアニメーションの組み合わせやアニメーションの表示順序、画像の表示時間を示すウエイトフレーム、スプライトの識別番号や転送元アドレス等の各種対象データ、スプライトの表示位置や転送先アドレス等の各種パラメータ、描画方法等が記憶されている。

40

【 0 1 1 0 】

(演出制御 R A M 5 0 3)

演出制御 R A M 5 0 3 は、演出制御基板 5 0 0 に設けられている。また、演出制御 R A M 5 0 3 は、演出制御 C P U 5 0 1 の演算処理時におけるデータのワークエリアとして機能し、演出制御 R O M 5 0 2 から読み出されたデータを一時的に記憶するために設けられ

50

ている。

【0111】

(CGROM504)

CGROM504は、演出制御基板500に設けられている。また、CGROM504は、所定範囲の画素(例えば、「32」ピクセル×「32」ピクセル)における画素毎に色番号を指定する色番号情報と、画像の透明度を示す値とから構成され画素情報の集合からなる画像データを圧縮して記憶するために設けられている。

【0112】

(音源IC505)

音源IC505は、演出制御基板500に設けられている。また、音源IC505は、後述の音源ROM506に記憶されている音声に関するプログラムやデータを読み込み、スピーカ33を駆動する音声信号を生成するために設けられている。

10

【0113】

(音源ROM506)

音源ROM506は、演出制御基板500に設けられている。また、音源ROM506は、演出を実行する際に出力される音声に関するプログラムやデータ等を記憶するために設けられている。

【0114】

(VDP507)

VDP507は、いわゆる画像プロセッサであり、演出制御CPU501からの指示に基づいて、第1フレームバッファ領域と第2フレームバッファ領域のうち「表示用フレームバッファ領域」から画像データを読み出す制御を行う。そして、読み出した画像データに基づいて、映像信号(例えば、LVDS信号やRGB信号)を生成することにより、液晶表示装置31に画像を表示する制御が行われる。なお、VDP507は、図示しない制御レジスタ、CGバスインターフェイス、CPUインターフェイス、クロック生成回路、伸長回路、描画回路、表示回路、メモリコントローラ等を備えており、これらをバスによって接続している。

20

【0115】

次に、図42に示すセレクター14の動作原理図を用いて、セレクター14について説明する。

30

図42に示すように、セレクター14は、メダル受入口51と、メダル誘導通路52と、メダル排出口53と、ブロック54と、を有している。また、セレクター14には、セレクターセンサ14sとして、メダル投入検知センサ61と、第1メダル通過センサ62と、第2メダル通過センサ63と、が設けられている。

【0116】

メダル受入口51は、メダル投入口6から投入されたメダルを、メダル誘導通路52に受け入れるためのものである。メダル誘導通路52は、メダル受入口51から受け入れられたメダルを、メダル排出口53に誘導するための通路である。なお、メダル誘導通路52には、通路の途中の底部に開口部(溝)が設けられ、ブロック54により開口部が塞がれることにより、メダル排出口53への通路が形成されるようになっている。また、メダル誘導通路52の開口部は、メダル払出口25と連通されるようになっている。

40

【0117】

メダル排出口53は、メダル誘導通路52に誘導されたメダルを、セレクター14から排出させるためのものである。また、メダル排出口53は、セレクターガイド70と接続されており、メダル排出口53から排出されたメダルは、セレクターガイド70に導出される。さらに、セレクターガイド70の排出先には、ホッパー202が設けられており、セレクター14のメダル排出口53から排出されたメダルは、セレクターガイド70を通して、ホッパー202に誘導されるようになっている。

【0118】

ブロック54は、セレクター14から排出されるメダルの排出先を切り替えるものであ

50

る。具体的には、メダルの受け入れを許可する場合には、ブロック 5 4 は、メダル誘導通路 5 2 の開口部を塞ぐように制御され、メダル誘導通路 5 2 に受け入れられたメダルは、ブロック 5 4 の上を転がり、メダル排出口 5 3 に誘導される。また、メダルの受け入れを許可しない場合には、ブロック 5 4 は、メダル誘導通路 5 2 の開口部を開口させるように制御され、メダル誘導通路 5 2 に受け入れられたメダルは、メダル誘導通路 5 2 の開口部から排出され、メダル払出口 2 5 に誘導される。

【0119】

メダル投入検知センサ 6 1 は、メダル誘導通路 5 2 のメダル受入口 5 1 からメダル排出口 5 3 までの間における、最もメダル受入口 5 1 側で、メダル受入口 5 1 の近傍に配設され、メダル投入口 6 からメダル誘導通路 5 2 への投入物の投入を検出するものである。なお、メダル投入検知センサ 6 1 として、例えば、物理センサが設けられる。

10

【0120】

第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 は、メダル誘導通路 5 2 のメダル受入口 5 1 からメダル排出口 5 3 までの間における、メダル投入検知センサ 6 1 の次に、メダル誘導通路 5 2 に誘導されたメダルを互いに異なるタイミングで検出する位置に配設されている。また、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 は、離れすぎず、1 枚のメダルで双方のセンサが同時にメダルの検出を行う場合がある程度の距離に配設される。

【0121】

これにより、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 は、メダルの正常な通過確認を行うことができる。具体的には、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 は、ともに検出信号が OFF の状態から、第 1 メダル通過センサ 6 2 のみが ON となり、次に、第 1 メダル通過センサ 6 2 が ON の状態で第 2 メダル通過センサ 6 3 も ON となる。次いで、第 2 メダル通過センサ 6 3 が ON の状態で第 1 メダル通過センサ 6 2 のみが OFF となり、最後に第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 ともに OFF となることにより、メダルが正常に通過したことを確認することができる。

20

【0122】

一方、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 から、上記順番以外で検出信号を入力した場合には、メダルの逆流等の不正通過であることを認識することができる。なお、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 として、例えば、光学センサが設けられる。

30

【0123】

次に、図 4 3 に示すホッパー 2 0 2 の一部断面図、図 4 4 に示すホッパー 2 0 2 の動作原理図を用いて、ホッパー 2 0 2 について説明する。

図 4 3、図 4 4 に示すように、ホッパー 2 0 2 は、メダル貯留槽 8 1 と、メダル払出装 置 8 2 と、を備えている。

【0124】

メダル貯留槽 8 1 には、多数のメダルを貯留するメダル貯留部が設けられている。また、メダル貯留槽 8 1 は、底部に開口部が設けられ、この開口部からメダル払出装 置 8 2 にメダルが供給できるようになっている。さらに、メダル貯留槽 8 1 の底部外周には、メダル払出装 置 8 2 と嵌合する嵌合部が設けられている。なお、メダル貯留槽 8 1 とメダル払出装 置 8 2 は、接続面が傾斜して接続されている。

40

【0125】

メダル払出装 置 8 2 は、ベース部 8 3 と、メインディスク 8 4 と、検出レバー 8 7 と、を有している。また、メダル払出装 置 8 2 には、ホッパーモータ 9 1 が設けられているとともに、ホッパーセンサ 2 0 2 s として、払出センサ 9 2 が設けられている。

【0126】

ベース部 8 3 は、メダル払出装 置 8 2 の傾斜した上面に設けられ、略中央には、メインディスク 8 4 を収納する凹部が形成され、一端にはメダルを排出させ、排出スリット 2 0

50

4と連通する排出通路が形成されている。

【0127】

メインディスク84は、ベース部83の凹部に設けられ、上面ディスク85と、下面ディスク86と、を有している。

上面ディスク85は、メダルを受け入れるディスク開口部85aが円周を等分する複数個所(図中6ヶ所)に設けられている。下面ディスク86は、上面ディスク85の下部に設けられ、上面ディスク85の各ディスク開口部85aと対応するように、メダル収納スペース86aが切り欠かれた形状を有している。

【0128】

検出レバー87は、メインディスク84の下部に設けられ、一端にピンが設けられている。検出レバー87のピンは、メインディスク84の外周部近傍でメインディスク84の上面まで突出している。なお、検出レバー87は、バネによって初期位置に付勢されている。

【0129】

ホッパーモータ91は、メダル払出装置82の内部に設けられ、回転軸をメインディスク84の中心軸に軸支し、メインディスク84を回転させるものである。

払出センサ92は、検出レバー87が所定位置に移動した場合に、ON信号を出力し、検出レバー87が初期位置にある場合には、OFF信号を出力するものである。

【0130】

このようなホッパー202において、メダル貯留槽81に貯留されたメダルは、メダル貯留槽81の開口部から、上面ディスク85のディスク開口部85aに受け入れられ、下面ディスク86のメダル収納スペース86aに収納される。そして、ホッパーモータ91が駆動されると、メインディスク84が回転する。

【0131】

メインディスク84が回転すると、メダル収納スペース86aに収納されたメダルも移動され、検出レバー87のピンに当接される。さらに、メインディスク84が回転すると、メダルは、バネの付勢力に抗して検出レバー87を動かし、検出レバー87が払出センサ92に検出され、ON信号が出力される。

【0132】

さらに、メインディスク84が回転すると、メダルは、排出通路を通して排出スリット204から排出される。メダルが排出されると、検出レバー87への押圧が解除され、バネの付勢力によって検出レバー87が初期位置に戻る。これにより、検出レバー87が払出センサ92に検出されなくなり、OFF信号が出力される。

このように、ホッパー202においては、ホッパーモータ91が駆動されることにより、メダルが払い出され、払出センサ92によってメダルの払い出しが検出される。

【0133】

次に、図34乃至図41を用いてメインRAMおよびメインROMを構成する記憶領域に基づいて構成されるメモリ空間について説明する。

【0134】

図34乃至図41は、本発明の実施の形態における遊技機が具備する記憶媒体(メモリ)のメモリ空間を示す図である。

【0135】

特に、これらのメモリ空間(「仮想メモリ空間」、「メモリマップ」、「アドレス空間」とも称する)は、主制御基板が備えるメインROM302およびメインRAM303(「メインRWM(Read Write Memory)」とも称する)の各記憶媒体(メモリ媒体、集積回路(IC))が有する記憶領域を仮想空間上にマッピングしたものを示している。

【0136】

すなわち、主制御基板が備えるメインCPU301が、遊技に関する制御処理を行うにあたって用いる各種のプログラムやデータ(遊技に用いる固定データ(遊技固定データ)、遊技の進行に伴って可変する可変データ(遊技可変データ)等)にアクセス(参照、更

10

20

30

40

50

新)する仮想空間を示したものが「メモリ空間」である。言い換えれば、メインCPU301は、同一のプリント基板(PCB)上に実装された記憶媒体(メインROM302やメインRAM303)の記憶領域をこのメモリ空間の一部(またはその全部)として認識するものであって、このメインCPU301は、メモリ空間の各記憶領域(セクション)に対してデータの参照、更新等の処理を行う。

【0137】

このときのメインCPU301と記憶領域(メインROM302やメインRAM303)とは、バスによって配線(接続)(「バス配線」とも称する)されたものである。

【0138】

すなわち、実装上、異なる複数の記憶媒体が設けられたとしても、各記憶媒体に記憶されているデータ等を用いる参照元(上記の例では、メインCPU301)は、1つの参照先(メモリ空間上)のデータを参照等していることとなる。

【0139】

このようなメモリ空間は、その記憶する情報の種類や使用用途等に応じて1または複数の領域(記憶領域)に分別されており、その各領域における特定の位置に所定のデータ等を記憶することができる。このとき、各メモリ空間上には、各領域に記憶する所定のデータを識別する(指し示す)ためのアドレス情報(データ識別情報)が設定されており、このアドレス情報をメインCPU301が指定することでメインCPU301は、そのアドレス情報によって識別される、メモリ空間の記憶領域に記憶するデータを参照、更新することができる。

【0140】

図34乃至図41は、同一のメモリ空間を示したものであって、同種の役割を持つ記憶領域によって構成されている。

【0141】

図34乃至図41の各図は、縦方向に、メモリ空間の全体容量(総メモリ容量)を表しており、メモリ空間上の位置を特定するための情報としてアドレス情報が設定されている。図34乃至図41では、このアドレス情報(16進法)として「0000H」~「FFFFH」が示されている。このときの「H(ヘキサ)」はアドレス情報が、基数を「16」とした16進法に基づいて表現されたものであることを示すものである。

【0142】

また、メインCPU301によって参照(読み出し)が「0000H」に近い低位アドレスから「FFFFH」に近い高位アドレスの順番で行われる場合においては、遊技の進行に際してその遊技の結果に影響を及ぼすプログラムやデータを各記憶領域内の低位アドレスに記憶させ、他のプログラムやデータを、遊技の進行に際してその遊技の結果に影響を及ぼすプログラムやデータに比べて高位アドレスに記憶させる。

【0143】

低位アドレスにプログラムやデータを記憶させることは、その低位アドレスよりも高位の高位アドレスに記憶したときと比べて、読み出し順序の早いアドレスに記憶させた状態にあることを示している。言い換えれば、プログラムやデータを高速に読み出すことができることを示している。

【0144】

よって、遊技の進行に際して、より処理優先度の高い遊技の結果に影響を及ぼすプログラムやデータをより高速に、アクセス(参照、更新等)を行うことができるようになる。

【0145】

続いて、この図34乃至図41の各図は、横方向に、アクセスデータサイズ(領域幅)として「1バイト(8ビット)」が示されている。このアクセスデータサイズは、所定のアドレス情報をメインCPU301が指定したときに(一括で)処理できる処理単位を示すものであって、本例においては、「1バイト(8ビット)単位」で処理が可能であることを示している。

【0146】

10

20

30

40

50

これらの各図（図34乃至図41）に示すメモリ空間は、第1制御領域2110（「制御領域（1）」とも称する）、第1データ領域2120（「データ領域（1）」とも称する）、第2制御領域2210（「制御領域（2）」とも称する）、第2データ領域2220（「データ領域（2）」とも称する）、第1ワーク領域2160（「第1RWM領域」または「RWM領域（1）」とも称する）、第2ワーク領域2260（「第2RWM領域」または「RWM領域（2）」とも称する）を少なくとも備えている。各領域は、所定の容量（記憶容量、領域長）からなり、所定の情報（プログラムやデータ等）が記憶されている。上記では、第1制御領域2110、第1データ領域2120および第1ワーク領域2160を総称して「使用領域（第1使用領域2100）」と示し、第2制御領域2210、第2データ領域2220および第2ワーク領域2260を総称して「使用領域外（第2使用領域2200）」と示す。

10

【0147】

これらの各領域（第1制御領域2110、第1データ領域2120、第1ワーク領域2160、第2制御領域2210、第2データ領域2220、第2ワーク領域2260）は、アドレス情報によって明確に分離された領域である（言い換えれば、アドレス情報を指定することによって所定の記憶領域に確実にアクセスできることを示す領域である）ことから、これらの各領域に記憶されたデータ等は、明示的に区別された領域に配置されている。言い換えれば、無造作にデータ等を任意の領域に配置したものではない。

【0148】

上記において示すように、第1制御領域2110には、遊技の進行に関する制御処理を行うための制御プログラムのうち、遊技の結果に影響を及ぼす（与える）制御処理（第1制御処理）を行うための制御プログラム（「第1制御プログラム」とも称する）を記憶する領域である。例えば、第1制御領域2110には、遊技者が遊技媒体（遊技メダル）の投入口に遊技メダルを投入したことを検知する制御処理を行う制御プログラムや、遊技メダルが払い出されたことを検知する制御処理を行う制御プログラムのほか、RB状態、BB状態となったことを通知する制御処理を行う制御プログラムや、ドアが開放された状態にあることを出力する制御処理を行う制御プログラムなどが記憶されている。

20

【0149】

この第1制御プログラムは、処理を実行することで所定の機能を果たす機能的なまとまりを果たすモジュールが1または複数、設けられて構成されたものである（モジュール化されている）。この第1制御プログラムをモジュール化することによって、所定の機能を実現するための処理が構成要素（制御プログラム中の処理ステップ）間で相互に関連する状態を回避することができ、若しくは、最小限にでき、遊技全体の処理において各機能が実現される仕組み（処理）が容易に把握することができるようになる。

30

【0150】

また、第1データ領域2120は、第1制御領域2110において記憶している制御プログラム（第1制御プログラム）によって参照されるデータを記憶している領域である。この第1データ領域2120において記憶しているデータは、第1制御プログラムによる第1制御処理に用いられる（すなわち、後述する第2制御プログラムによる第2制御処理において用いられない）固定データ（「第1固定データ」とも称する）である。この固定データとは、初期設定された状態から変更することができないデータであることを示したものであって、「不変データ」とも称することがある。

40

【0151】

また、第2制御領域2210は、第1制御領域2110において記憶する制御プログラム（上記では、「第1制御プログラム」と称している）とは異なる他の制御プログラム（「第2制御プログラム」と称する）を記憶している。この第2制御領域2210に記憶する第2制御プログラムは、遊技の結果に影響を及ぼさない（与えない）制御処理（第2制御処理）を行うための制御プログラムであると総称することができる。

【0152】

この第2制御プログラムもまた、第1制御プログラムと同様に、処理を実行することで

50

所定の機能を果たす機能的なまとまりを果たすモジュールが1または複数、設けられて構成されたものである（モジュール化されている）。モジュール単位で実行する第2制御プログラムでは、モジュールを実行する直前に（より詳細には、モジュールの冒頭で）レジスタを保護する（レジスタに記憶していたデータを（他の記憶領域に）待避させる）処理を行い（「レジスタ保護処理」若しくは「レジスタ待避処理」と称する）、モジュールの実行完了直後に（より詳細には、モジュールの結びで）レジスタを復帰させる処理を行う（「レジスタ復帰処理」と称する）。

【0153】

このときのレジスタとは、上記に示すように、メインCPU301が演算処理等を行うために用意されたメインCPU301専用のメモリ（記憶装置）である。このレジスタは、他の記憶装置に比べ、記憶できるデータ容量は小さいがアクセス速度が高速で、処理の際に作業領域として用いられる。

【0154】

このほか、第2制御プログラムもまた、モジュール化されていることから、所定の機能を実現するための処理が構成要素（制御プログラム中の処理ステップ）間で相互に関連する状態を回避することができ、若しくは、最小限にでき、遊技全体の処理において各機能が実現される仕組み（処理）が容易に把握することができるようになる。

【0155】

第2制御プログラムの第1の例として、遊技における不正行為（所謂、「ゴト行為」）を防止するために設けられた処理を行うための制御プログラムがある。

【0156】

このときの不正行為とは、遊技媒体（遊技メダル）を検知するセレクターの機能に対して本来の機能を発揮できない若しくは誤認させる行為や、ホッパーの機能に対して本来の機能を発揮できなくする行為若しくは誤認させる行為、遊技機を構成する筐体の内部へと不正にアクセスする行為等の物理的な不正行為のほか、遊技状態等を誤認させる電波を発生させて遊技媒体を不正に獲得する行為などの電磁気的な不正行為が該当する。

【0157】

また、第2制御プログラムの第2の例として、本遊技機における遊技の進行に関する制御処理が正常な動作であるか（意図する動作であるか、正常と判断する条件下での動作であるか等）を判断する試験用の確認信号を遊技機の外部に出力する制御プログラムがある。

【0158】

このときの試験とは、本遊技機に試験用の装置（外部試験装置）を接続し、本遊技機から出力される確認信号をその外部試験装置が受信することでその確認信号に基づく遊技に関する情報が予め指定された情報であること、若しくは、予め指定された範囲に属する情報であることで、上記に示す正常な動作であるかを確認することを示す。

【0159】

以上に示すような処理を行う第2制御プログラムを第2制御領域2210において記憶している。もちろん、これらの制御プログラムの内容はあくまでも例であって、これに限定されることなく、遊技の結果に影響を及ぼさない（与えない）制御処理（第2制御処理）を行うための制御プログラムであれば、どのような内容のプログラムであってもよい。

【0160】

このほか、この第2制御領域2210に記憶している第2制御プログラムは、第1制御領域2110に記憶している第1制御プログラムから予め指定された手法によって呼び出されることによって第2制御処理を実行するものである。より具体的には、第2制御プログラムによる第2制御処理は、第1制御プログラムによる第1制御処理のサブルーチンとして処理されるものであって、第1制御プログラムによる第1制御処理において読み出された第2制御プログラムにおいて第2制御処理が行われ、この第2制御処理が完了したことを返答（通知）する（リターン命令を返す）処理が行われる（サブルーチン処理）。

【0161】

このとき、第1制御プログラムによる第1制御処理としては、第2制御プログラムを呼び出すと、第1制御プログラムによる第1制御処理が一時的に停止した応答待ち状態（リターン待ち状態）へと状態変更する。また、第2制御プログラムの実行が完了してリターン命令が応答されると、第1制御処理としては、「応答待ち状態」を解除して「実行可能状態」へと変更する。

【0162】

これによって、第1制御処理では、第2制御処理を呼び出した、呼び出し直前の処理（ステップ）に戻る（リターンする）こととなり、以降の処理を再開することができるようになる。

【0163】

なお、この第1制御プログラムから呼び出される第2制御プログラムは、予め指定されたプログラム（静的プログラム）としている。このように静的プログラムとすることによって、明示されたプログラムが確実に実行されることが判断できる。

【0164】

そして、第1RWM領域（上記では「第1ワーク領域2160」とも称している）は、第1制御領域2110で記憶している第1制御プログラムによる第1制御処理において、リード（読み取り、参照）のほか、ライト（上書き、更新）することが可能であるデータを記憶している記憶領域である。この第1RWM領域に記憶しているデータは、参照、更新の各処理が可能であることから「可変データ」とであると言える。しかしながら、この第1RWM領域に設けられた「可変データ」はあくまで、第1制御領域2110で記憶している第1制御プログラムによる第1制御処理において可変可能なデータであって、第2制御領域2210で記憶している第2制御プログラムによる第2制御処理においては参照のみされるデータ（更新されないデータ）である。

【0165】

このことから、この第1RWM領域は、第1使用領域が具備する領域であって、第1制御領域2110で記憶する第1制御プログラムによる第1制御処理において更新および参照を行い、第2制御領域2210で記憶する第2制御プログラムによる第2制御処理において更新されない可変データを記憶する第1RWM領域であると表現できる。

【0166】

次に、第2RWM領域（上記では「第2ワーク領域2260」とも称している）は、第2制御領域2210で記憶している第2制御プログラムによる第2制御処理において、リード（読み取り、参照）のほか、ライト（上書き、更新）することが可能であるデータを記憶している記憶領域である。この第2RWM領域に記憶しているデータは、参照、更新の各処理が可能であることから「可変データ」とであると言える。しかしながら、この第2RWM領域に設けられた「可変データ」はあくまで、第2制御領域2210で記憶している第2制御プログラムによる第2制御処理において可変可能なデータであって、第1制御領域2110で記憶している第1制御プログラムによる第1制御処理においては参照のみがされるデータ（更新されないデータ）である。

【0167】

このことから、この第2RWM領域は、第2使用領域が具備する領域であって、第1RWM領域とは異なり、第2制御領域2210で記憶する第2制御プログラムによる第2制御処理において更新および参照を行い、第1制御領域2110で記憶する第1制御プログラムによる第1制御処理においては更新されない可変データを記憶する第2RWM領域であると表現できる。

【0168】

図34乃至図41には、上記に示す各領域を配置したメモリ空間を示しており、低位アドレスから高位アドレスに向かって昇順に、第1制御領域2110（「制御領域（1）」と図示）、第1データ領域2120（「データ領域（1）」と図示）、第2制御領域2210（「制御領域（2）」と図示）、第2データ領域2220（「データ領域（2）」と図示）、第1RWM領域（「RWM領域（1）」と図示）、第2RWM領域（「RWM領域（2）」と図示）が配置されている。

10

20

30

40

50

域(2)」と図示)が配置されている(実装されている)。

【0169】

以下では、図34(a)について説明する。

【0170】

そのうち、図34(a)には、第1制御領域2110が実装されたアドレス情報に続くアドレス情報に第1データ領域2120を実装したものであって、すなわち、第1制御領域2110と第1データ領域2120とが連続して配置された状態を示している。このことから、第1制御領域2110とその第1制御領域2110に対する(対応する)第1データ領域2120とが一体となって配置されているとも言える。

【0171】

また、この図34(a)には、第1データ領域2120を示すアドレス情報よりも高位アドレスのアドレス情報に第2制御領域2210を実装しており、第1データ領域2120を示すアドレス情報と、第2制御領域2210を示すアドレス情報とが連続したもので、連続しないものでもよい。すなわち、第1データ領域2120と第2制御領域2210とが連続しているか否かは問わない。第1データ領域2120と第2制御領域2210とが連続していない場合には、任意のデータを記憶することができる領域(任意領域)が配置(実装)された状態であることによって連続していない状態としている。この任意領域は、どのようなデータ(任意データ)を記憶しても良いことを示している。もちろん、予め指定された初期データを記憶しておき、他の領域に関係するデータを記憶せず、結果として、いずれの領域としても使用しない「未使用領域」としてもよい。

【0172】

このときの任意領域は、その全ての領域または一部の領域を、任意領域と隣接する他の領域として利用することができる領域を示しており、すなわち、利用する他の領域におけるプログラムやデータ等を任意領域に記憶できることを示している。

【0173】

また、「未使用領域」とは、予め指定されたデータ(データ処理最小単位である(2進数)ビットの「0」または「1」のいずれかのデータ)を初期値(初期データ)として指定しておき、メモリマップ上の他の記憶領域がどのような使用条件に基づいて使用されたとしてもその初期値が変化しない領域である。このほか、未使用領域は、所定のデータの更新(書き込み)を禁止設定された記憶領域とも称することもできる。

【0174】

この任意領域(未使用領域を含む)の詳細については後述する。

【0175】

また、第2制御領域2210が実装されたメモリ空間上のアドレス情報と、この第2制御領域2210に対応する第2データ領域2220が実装されたメモリ空間上のアドレス情報とは連続するものではなく、すなわち、第2制御領域2210と第2データ領域2220とが連続せずに配置された状態を示している。

【0176】

次に、第1RWM領域が実装されたアドレス情報と第2RWM領域が実装されたアドレス情報とが連続しており、すなわち、第1RWM領域と第2RWM領域とが連続して配置されている状態にある。

【0177】

上記に示すような内容から、2つの領域が実装されたアドレス情報同士が連続したものであることによって、各領域が連続したものであると言える。

【0178】

また、各領域が実装されたアドレス情報同士が連続するとは、ある領域(領域A)を示すアドレス情報の次のアドレスが、他の領域(領域B)を示すアドレス情報であって、他の領域(領域B)を示すアドレス情報の前のアドレスが、ある領域(領域A)を示すアドレス情報であることを示している。

【0179】

10

20

30

40

50

さらに言えば、ある領域（領域 A）、他の領域（領域 B）それぞれに領域長がある場合、これらの領域（領域 A、領域 B）が連続しているとは、一方の領域の最終アドレスと他方の領域の開始アドレスとが連続したものであると言える。これは、一方の領域の開始アドレスから他方の領域の最終アドレスまでの全アドレス情報が連続したものを示している。

【 0 1 8 0 】

結果として、アドレス情報同士が連続することと領域同士が連続することとは同義である。

【 0 1 8 1 】

よって、以下では、アドレス情報が続いて実装された領域同士を、単に、領域同士が連続していると称して説明する。

【 0 1 8 2 】

以下では、図 3 4（b）について説明する。

【 0 1 8 3 】

図 3 4（b）には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けることで各領域間を連続せずに配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けることなく連続して配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域の有無を問わない。すなわち、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けずに第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続して配置することとしてもよいし、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続せずに配置することとしてもよい。

【 0 1 8 4 】

このことから、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 とが一体となって配置されているとも言える。

【 0 1 8 5 】

また、この図 3 4（b）では、第 1 RWM 領域と第 2 RWM 領域とが連続して配置されている状態にある。

【 0 1 8 6 】

以下では、図 3 4（c）について説明する。

【 0 1 8 7 】

図 3 4（c）には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けることなく各領域を連続して配置しており、さらに、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 との間に任意領域を設けることなく各領域を連続して配置している。すなわち、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 との組み合わせと、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 との組み合わせそれぞれが、一体となって配置されていると言える。

【 0 1 8 8 】

このとき、第 1 データ領域と、第 2 制御領域 2 2 1 0 との間は、任意領域の有無を問わない。すなわち、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けずに第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続して配置することとしてもよいし、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続せずに配置することとしてもよい。さらに言えば、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 との組み合わせと、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 との組み合わせとが、連続されて配置されているか否かを問わない（組み合わせ間の連続有無を問わない）。

【 0 1 8 9 】

また、この図 3 4（c）では、第 1 RWM 領域と第 2 RWM 領域とが連続して配置され

ている状態にある。

【0190】

以上のことから、図34には、第1制御領域2110および第1データ領域2120と、第2制御領域2210および第2データ領域2220との少なくとも一方の各領域間が、メモリ空間上、連続して配置されていることが示されている。

【0191】

以下では、図35(a)について説明する。

【0192】

図35(a)には、第1制御領域2110と第1データ領域2120との間に任意領域を設けることで各領域間を連続せずに配置されており、また、第2制御領域2210と第2データ領域2220とは任意領域を設けることなく連続して各領域間が配置されている。このとき、第1データ領域2120と、第2制御領域2210との間は、任意領域の有無を問わない。すなわち、第1データ領域2120と第2制御領域2210との間に任意領域を設けずに第1データ領域2120と第2制御領域2210とを連続して配置することとしてもよいし、第1データ領域2120と第2制御領域2210との間に任意領域を設けて第1データ領域2120と第2制御領域2210とを連続せずに配置することとしてもよい。

10

【0193】

このことから、この図35(a)では、第2制御領域2210とその第2制御領域2210に対応する第2データ領域2220とが一体となって配置されているとも言える。

20

【0194】

また、この図35(a)では、第1RWM領域と第2RWM領域とが連続して配置されている状態にある。

【0195】

この図35(a)は、図34(b)と同一の内容である。

【0196】

以下では、図35(b)について説明する。

【0197】

図35(b)には、第1制御領域2110と第1データ領域2120との間に任意領域を設けることなく各領域間を連続して配置されており、また、第2制御領域2210と第2データ領域2220とは任意領域を設けることで連続せずに各領域間が配置されている。このとき、第1データ領域2120と、第2制御領域2210との間は、任意領域の有無を問わない。すなわち、第1データ領域2120と第2制御領域2210との間に任意領域を設けずに第1データ領域2120と第2制御領域2210とを連続して配置することとしてもよいし、第1データ領域2120と第2制御領域2210との間に任意領域を設けて第1データ領域2120と第2制御領域2210とを連続せずに配置することとしてもよい。

30

【0198】

このことから、第1制御領域2110とその第1制御領域2110に対応する第1データ領域2120とが一体となって配置されているとも言える。

40

【0199】

また、この図35(b)では、第1RWM領域と第2RWM領域とが連続して配置されている状態にある。

【0200】

この図35(b)は、図34(a)と同一の内容である。

【0201】

以下では、図35(c)について説明する。

【0202】

図35(c)には、第1制御領域2110と第1データ領域2120との間に任意領域を設けて各領域間を連続せずに配置されており、また、第2制御領域2210と第2データ領域2220との間に任意領域を設けて各領域間を連続せずに配置されており、また、第2制御領域2210と第2データ領域2220とは任意領域を設けることなく連続して各領域間が配置されている。このとき、第1データ領域2120と、第2制御領域2210との間は、任意領域の有無を問わない。すなわち、第1データ領域2120と第2制御領域2210との間に任意領域を設けずに第1データ領域2120と第2制御領域2210とを連続して配置することとしてもよいし、第1データ領域2120と第2制御領域2210との間に任意領域を設けて第1データ領域2120と第2制御領域2210とを連続せずに配置することとしてもよい。

50

タ領域 2 2 2 0 とは任意領域を設けることで連続せずに各領域間が配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域の有無を問わない。すなわち、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けずに第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続して配置することとしてもよいし、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続せずに配置することとしてもよい。

【 0 2 0 3 】

後者の場合、第 1 制御領域 2 1 1 0、第 1 データ領域 2 1 2 0、第 2 制御領域 2 2 1 0、第 2 データ領域 2 2 2 0 それぞれが連続されずに配置されていることを示している。

10

【 0 2 0 4 】

以上のことから、図 3 5 には、第 1 制御領域 2 1 1 0 および第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 および第 2 データ領域 2 2 2 0 との少なくとも一方の各領域間が、メモリ空間上、連続せず配置されていることが示されている。

【 0 2 0 5 】

以下では、図 3 6 について説明する。

【 0 2 0 6 】

図 3 6 には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けることなく各領域間を連続して配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けることなく各領域間が連続して配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域の有無を問わない。すなわち、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けずに第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続して配置することとしてもよいし、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続せずに配置することとしてもよい。

20

【 0 2 0 7 】

このことから、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 とが一体となって配置され、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 とが一体となって配置されているとも言える。

30

【 0 2 0 8 】

また、この図 3 6 では、第 1 R W M 領域と第 2 R W M 領域とが連続して配置されている状態にある。

【 0 2 0 9 】

以上のことから、図 3 6 には、第 1 制御領域 2 1 1 0 および第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 および第 2 データ領域 2 2 2 0 との各領域間が、メモリ空間上、連続して配置され、また、第 1 R W M 領域と第 2 R W M 領域との両領域がメモリ空間上、連続して配置されていることを示している。

【 0 2 1 0 】

以下では、図 3 7 について説明する。

40

【 0 2 1 1 】

図 3 7 には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けることなく各領域間を連続して配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けることなく各領域間が連続して配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域の有無を問わない。すなわち、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けずに第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続して配置することとしてもよいし、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とを連続せずに配置することとしてもよい。

50

【 0 2 1 2 】

このことから、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 とが一体となって配置され、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 とが一体となって配置されているとも言える。

【 0 2 1 3 】

また、第 1 R W M 領域と第 2 R W M 領域との間に任意領域が設けられており、第 1 R W M 領域と第 2 R W M 領域とが連続せずに配置されている状態にある。

【 0 2 1 4 】

以上のことから、図 3 7 には、第 1 制御領域 2 1 1 0 および第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 および第 2 データ領域 2 2 2 0 との各領域間が、メモリ空間上、連続して配置され、また、第 1 R W M 領域と第 2 R W M 領域とが、メモリ空間上、連続せず配置されていることが示されている。

10

【 0 2 1 5 】

以下では、図 3 8 (a) について説明する。

【 0 2 1 6 】

図 3 8 (a) には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けて各領域間が連続せずに配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けて各領域間が連続せずに配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域を設けることなく、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とが連続して配置されている。

20

【 0 2 1 7 】

また、この図 3 8 (a) では、第 1 R W M 領域と第 2 R W M 領域とが連続して配置されている状態にある。

【 0 2 1 8 】

以上のことから、図 3 8 (a) には、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 との組み合わせ、および、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 との組み合わせそれぞれが、連続しているか否かによらず、一方の組み合わせにおける 1 つの領域と、他の組み合わせにおける 1 つの領域とが連続していることを示している。

【 0 2 1 9 】

30

以下では、図 3 8 (b) について説明する。

【 0 2 2 0 】

図 3 8 (b) には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けずに各領域間が連続して配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けずに各領域間が連続して配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域を設けることなく、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とが連続して配置されている。

【 0 2 2 1 】

また、この図 3 8 (b) では、第 1 R W M 領域と第 2 R W M 領域とが連続して配置されている状態にある。

40

【 0 2 2 2 】

以上のことから、図 3 8 (b) には、第 1 制御領域 2 1 1 0 、第 1 データ領域 2 1 2 0 、第 2 制御領域 2 2 1 0 、第 2 データ領域 2 2 2 0 が連続して配置されていることを示している (4 つの領域が連続している) 。言い換えれば、図 3 8 (b) には、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 との組み合わせと、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 との組み合わせとが、連続していることを示している。

【 0 2 2 3 】

以下では、図 3 9 (a) について説明する。

【 0 2 2 4 】

50

図 39 (a) には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けず各領域間が連続して配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けず各領域間が連続して配置されている。このとき、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間は、任意領域を設けて第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とが連続せずに配置されている。

【 0 2 2 5 】

また、この図 39 (a) では、第 1 R W M 領域と第 2 R W M 領域とが連続して配置されている状態にある。

【 0 2 2 6 】

以上のことから、図 39 (a) には、第 1 制御領域 2 1 1 0 とその第 1 制御領域 2 1 1 0 に対応する第 1 データ領域 2 1 2 0 との組み合わせ、および、第 2 制御領域 2 2 1 0 とその第 2 制御領域 2 2 1 0 に対応する第 2 データ領域 2 2 2 0 との組み合わせが、連続していないことを示している。

【 0 2 2 7 】

以下では、図 39 (b) について説明する。

【 0 2 2 8 】

図 39 (b) には、第 1 制御領域 2 1 1 0 と第 1 データ領域 2 1 2 0 との間に任意領域を設けて各領域間が連続せずに配置されており、また、第 2 制御領域 2 2 1 0 と第 2 データ領域 2 2 2 0 とは任意領域を設けて各領域間が連続せずに配置されている。さらに、第 1 データ領域 2 1 2 0 と、第 2 制御領域 2 2 1 0 との間に任意領域を設け、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 とが連続せずに配置されている。

【 0 2 2 9 】

また、この図 39 (b) では、第 1 R W M 領域と第 2 R W M 領域とが連続して配置されている状態にある。

【 0 2 3 0 】

以上のことから、図 39 (b) には、第 1 制御領域 2 1 1 0、第 1 データ領域 2 1 2 0、第 2 制御領域 2 2 1 0、第 2 データ領域 2 2 2 0 それぞれが連続せずに配置されていることを示している (4 つの領域における全ての領域間に任意領域が設けられている)。

【 0 2 3 1 】

以下では、図 40 について説明する。

【 0 2 3 2 】

図 40 は、図 39 (a) に示すメモリ空間と同一の領域配置を示しており、第 1 データ領域 2 1 2 0 と第 2 制御領域 2 2 1 0 との間に設けられた任意領域 (以下、「特定任意領域」と称する) の領域長 (領域サイズ) を変更した状態を示している。この特定任意領域は、予め指定した任意領域である。

【 0 2 3 3 】

図 40 (a) は、図 39 (a) と同一である。

【 0 2 3 4 】

図 40 (a - 1) は、図 40 (a) に示す特定任意領域の領域サイズを縮小するとともに、縮小した領域サイズ分を第 2 制御領域 2 2 1 0 として用いた (拡大した) 例を示したものである。このことから、第 2 制御領域 2 2 1 0 の先頭アドレスが図 40 (a) に示す記憶領域に比べて低位アドレスに変更されて第 2 制御領域 2 2 1 0 が拡大しているものの、第 2 制御領域 2 2 1 0 の最終アドレスについては図 40 (a) に示す第 2 制御領域 2 2 1 0 の最終アドレスと同一である。

【 0 2 3 5 】

図 40 (a - 2) は、図 40 (a) に示す特定任意領域の領域サイズを縮小するとともに、縮小した領域サイズ分を第 1 データ領域 2 1 2 0 として用いた例を示したものである。このことから、第 1 データ領域 2 1 2 0 の最終アドレスが図 40 (a) に示す記憶領域に比べて高位アドレスに変更されて第 2 制御領域 2 2 1 0 が拡大しているものの、第 1 データ領域 2 1 2 0 の先頭アドレスについては図 40 (a) に示す第 1 データ領域 2 1 2 0

の先頭アドレスと同一である。

【0236】

よって、図40(a-1)および図40(a-2)に示すように、特定任意領域は、その特定任意領域に隣接する他の記憶領域(第1データ領域2120、第2制御領域2210)として用いることができる。

【0237】

図40(a-3)は、図40(a)に示す特定任意領域の領域サイズを縮小するとともに、縮小した領域サイズ分を第1制御領域2110および第1データ領域2120として用いた例を示したものである。

【0238】

この図40(a-3)では、第1制御領域2110の終了アドレスが図40(a)に示す記憶領域に比べて高位アドレスに変更されるとともに、第1データ領域2120の先頭アドレスおよび最終アドレスが図40(a)に示す記憶領域に比べてそれぞれ高位アドレスに変更された状態を示しており、第1制御領域2110および第1データ領域2120それぞれが、図40(a)に示す各領域の領域サイズよりも拡大している。

【0239】

よって、特定任意領域は、その特定任意領域に隣接する他の記憶領域として用いるだけでなく、間接的に、隣接しない他の記憶領域としても用いることができる。

【0240】

なお、この図40に示す任意領域の領域サイズを変更する処理は、遊技機を開発している段階(仕様設計に基づく実装段階)においてその任意領域を一時的に、所定の領域として用いることが可能であることを示している。よって、プログラムやデータサイズが増加して記憶領域の領域サイズを変更する必要性が生じたとしても(その任意領域の領域サイズを上限に)、他の記憶領域を変更することなく、任意領域でその変更を吸収することができる。

【0241】

図41には、第1制御領域2110と第1データ領域2120との間に任意領域を設けずに各領域間が連続して配置されており、第2制御領域2210と第2データ領域2220とは任意領域を設けずに各領域間が連続して配置されている。また、第1データ領域と第2制御領域2210との間も任意領域を設けることなく、第1データ領域2120と第2制御領域2210とが連続して配置されている。さらに、第1RWM領域と第2RWM領域とが連続して配置されており、第2制御データと第1RWM領域とが連続して配置されている。

【0242】

このことから、第1制御領域2110、第1データ領域2120、第2制御領域2210、第2データ領域2220、第1RWM領域、第2RWM領域それぞれが連続していることを示している。このほか、図41では、低位アドレス側に寄せて(集約して)連続した状態を示している。

【0243】

以上に示すような図34乃至図40における任意領域は、予め指定した領域サイズ(領域長)とすることが可能である。このときの予め指定した領域サイズとして、記憶領域内に記憶したプログラムやデータ等のバイナリデータの内容を出力(ダンプ)したときに、1レコードとして表示されるデータサイズ以上とすることが可能である。

【0244】

プログラムやデータ等のバイナリデータの出力形態として、メモリ出力(メモリダンプ)やファイル出力(ファイルダンプ)があり、これらのダンプによってダンプリスト(メモリ内容一覧)が生成される。いずれの出力形態で出力されたダンプリストにおいても、1レコードあたり所定のデータサイズ(所定データサイズ)のバイナリデータが出力され、この一例として、「16バイト(128ビット)」の所定データサイズでバイナリデータが出力される。

10

20

30

40

50

【0245】

また、任意領域が設けられた直後の記憶領域（その任意領域に隣接する記憶領域であってその任意領域のアドレスよりも高位アドレスを先頭アドレスとする記憶領域）に実装されるプログラムやデータは「16」の倍数となるアドレス（16を基数とする進数法で最下位が「0」となるアドレス）を先頭アドレスとする。

【0246】

すなわち、1レコードあたり「16バイト（128ビット）」がダンプされるような場合において、「16バイト（128ビット）」以上の任意領域を設け、任意領域が設けられた直後の記憶領域に実装されるプログラムやデータを「16」の倍数となるアドレスを先頭アドレスとしておけば、メモリマップ上の各記憶領域のダンプリストを作成したとき、そのダンプリストの単位レコード全てが任意領域として出力されることとなる。

10

【0247】

特に、この任意領域を上記に示すように「未使用領域」とすれば、初期値（バイナリデータの「0」）が連続してダンプされることとなる。すなわち、ダンプリストを参照したときに、初期値（バイナリデータの「0」）がダンプされたレコードが未使用領域であると容易に識別することができる。

【0248】

上記に示す例では、メモリマップ上の任意領域（未使用領域含む）全てを1レコードとして表示されるデータサイズ以上とする場合について記述しているが、これに限定されることなく、第1制御領域2110および第1データ領域2120の組み合わせと、第2制御領域および第2データ領域2220の組み合わせとの間に設けられた任意領域が少なくとも、1レコードとして表示されるデータサイズ以上であればよい。

20

【0249】

これは、第1制御領域2110とその第1制御領域2110に対応する第1データ領域2120との組み合わせと、第2制御領域2210とその第2制御領域2210に対応する第2データ領域2220との組み合わせとが、それぞれ異なる機能を提供するプログラムやデータを記憶したものであるから、これらを分離するための領域である任意領域を少なくとも1レコードとして表示されるデータサイズ以上とすれば良いことを示している。

【0250】

そして、上記のような任意領域（未使用領域）を設けて記憶領域同士を連続せずに配置した場合には、その任意領域をプログラムやデータを記憶している他の記憶領域（プログラム領域、データ領域）として用いることができる。

30

【0251】

このように各記憶領域をメモリマップ上に配置することによって、このメモリマップの構成からなる記憶媒体（メインROM、メインRAM）を流用して他の機種の遊技機におけるメモリマップを構成する際にも、そのメモリマップを有効活用することが可能になる。

【0252】

これに対して、任意領域（未使用領域）を設けず記憶領域同士を連続させて配置した場合には、各記憶領域同士が一体としてなっていることから連続する記憶領域全体の領域サイズを容易に計算することができるようになる。

40

【0253】

（配列データテーブル）

次に、図4に基づいて、配列データテーブルの説明を行う。

【0254】

配列データテーブルは、メインROM302に設けられており、左リールセンサ154s、中リールセンサ155s、右リールセンサ156sがリールインデックスを検出したときに、表示窓23の中段に表示されている図柄の図柄位置を「00」と規定している。また、図柄位置「00」を基準として、図柄位置「00」～「20」が規定されている。

【0255】

50

(図柄組み合わせテーブル)

次に、図 5 に基づいて、図柄組み合わせテーブルについて説明を行う。

【 0 2 5 6 】

図柄組み合わせテーブルは、メイン R O M 3 0 2 に記憶されており、図柄の組み合わせ名称と、対応する図柄ビット名称と、図柄の組み合わせと、遊技者に対して払い出すメダルの払出枚数を規定している。

【 0 2 5 7 】

ここで、有効ライン上に沿って表示される図柄の組み合わせが、図柄組み合わせテーブルに規定されている図柄の組み合わせと一致する場合に、メダルの払出、再遊技の作動、ボーナスの作動、遊技状態の移行といった特典を付与する制御が行われる。なお、有効ラインに沿って表示された図柄の組み合わせが図柄組み合わせテーブルに規定されている図柄の組み合わせと一致しない場合は、「ハズレ」となる。

10

【 0 2 5 8 】

また、図柄組み合わせテーブルの図柄ビット名称「 B N S 0 1 」には、「赤セブン B B 」が規定されており、図柄ビット名称「 B N S 0 2 」には、「黒セブン B B 」が規定されており、図柄ビット名称「 B N S 0 3 」には、「 R B 」が規定されており、図柄ビット名称「 R E P 0 1 」には、「リプレイ」が規定されている。

【 0 2 5 9 】

また、図柄組み合わせテーブルの図柄ビット名称「 N M L 0 1 」には、「スイカ」が規定されており、図柄ビット名称「 N M L 0 2 」には、「ベル」が規定されており、図柄ビット名称「 N M L 0 3 」には、「チェリー」が規定されており、図柄ビット名称「 N M L 0 4 」には、「チャンス目」が規定されている。

20

【 0 2 6 0 】

また、本実施形態においては、「赤セブン B B に係る図柄の組み合わせ」、または「黒セブン B B に係る図柄の組み合わせ」が有効ライン上に表示された場合に、B B (第 1 種特別役物に係る役物連続作動装置) の作動が行われる。また、本実施形態においては、「 R B に係る図柄の組み合わせ」が有効ライン上に表示された場合に、R B (第 1 種特別役物) の作動が行われる。そして、B B の作動や、R B の作動が行われると、B B の作動や、R B の作動が行われる前と比較して、遊技者にとって有利となる。

【 0 2 6 1 】

30

なお、本実施形態において、「赤セブン B B に係る図柄の組み合わせ」と、「黒セブン B B に係る図柄の組み合わせ」を総称して、「 B B に係る図柄の組み合わせ」という。また、「 B B に係る図柄の組み合わせ」と、「 R B に係る図柄の組み合わせ」を総称して、「ボーナスに係る図柄の組み合わせ」という。

【 0 2 6 2 】

また、本実施形態においては、「リプレイに係る図柄の組み合わせ」が有効ライン上に表示された場合に、再遊技の作動が行われる。そして、再遊技の作動が行われると、メダルを投入することなく、遊技を行うことができる。

【 0 2 6 3 】

40

また、本実施形態においては、「スイカに係る図柄の組み合わせ」、「ベルに係る図柄の組み合わせ」、「チェリーに係る図柄の組み合わせ」、または「チャンス目に係る図柄の組み合わせ」が有効ライン上に表示された場合に、メダルの払出が行われる。

【 0 2 6 4 】

また、本実施形態において、「スイカに係る図柄の組み合わせ」と、「ベルに係る図柄の組み合わせ」と、「チェリーに係る図柄の組み合わせ」と、「チャンス目に係る図柄の組み合わせ」を総称して、「入賞に係る図柄の組み合わせ」という。

【 0 2 6 5 】

(通常遊技状態用当選役決定テーブル)

次に、図 6 に基づいて、通常遊技状態用当選役決定テーブルについて説明を行う。

【 0 2 6 6 】

50

通常遊技状態用当選役決定テーブルは、メインROM 302に記憶されており、後述の通常遊技状態における後述の内部抽選処理により、当選役を決定する際に用いられる。また、通常遊技状態用当選役決定テーブルは、当選番号と、当選番号の内容と、設定値毎の抽選値が規定されている。ここで、本実施形態において、通常遊技状態用当選役決定テーブルは、設定値が「1」の場合の抽選値と、設定値が「6」の場合の抽選値を例示しており、設定値が「2」の場合の抽選値、設定値が「3」の場合の抽選値、設定値が「4」の場合の抽選値、及び設定値が「5」の場合の抽選値の図示を省略している。

【0267】

また、通常遊技状態用当選役決定テーブルは、当選番号「01」の「リプレイ」と、当選番号「02」の「ベル」と、当選番号「03」の「スイカ」と、当選番号「04」の「チェリー」と、当選番号「05」の「チャンス役」と、当選番号「06」の「赤BB」と、当選番号「07」の「黒BB」と、当選番号「08」の「RB」と、当選番号「09」の「スイカ+赤BB」と、当選番号「10」の「スイカ+黒BB」と、当選番号「11」の「スイカ+RB」と、当選番号「12」の「チェリー+赤BB」と、当選番号「13」の「チェリー+黒BB」と、当選番号「14」の「チェリー+RB」と、当選番号「15」の「チャンス役+赤BB」と、当選番号「16」の「チャンス役+黒BB」と、当選番号「17」の「チャンス役+RB」に抽選値が規定されている。

【0268】

(RT遊技状態用当選役決定テーブル)

次に、図7に基づいて、RT遊技状態用当選役決定テーブルについて説明を行う。

【0269】

RT遊技状態用当選役決定テーブルは、メインROM 302に記憶されており、後述のRT遊技状態における後述の内部抽選処理により、当選役を決定する際に用いられる。また、RT遊技状態用当選役決定テーブルは、当選番号と、当選番号の内容と、設定値毎の抽選値が規定されている。ここで、本実施形態において、RT遊技状態用当選役決定テーブルは、設定値が「1」の場合の抽選値と、設定値が「6」の場合の抽選値を例示しており、設定値が「2」の場合の抽選値、設定値が「3」の場合の抽選値、設定値が「4」の場合の抽選値、及び設定値が「5」の場合の抽選値の図示を省略している。

【0270】

また、RT遊技状態用当選役決定テーブルは、当選番号「01」の「リプレイ」と、当選番号「02」の「ベル」と、当選番号「03」の「スイカ」と、当選番号「04」の「チェリー」と、当選番号「05」の「チャンス役」に抽選値が規定されている。

【0271】

即ち、これら以外の抽選値は「0」であり、RT遊技状態用当選役決定テーブルを用いて抽選を行う場合においては、当選番号「06」の「赤BB」と、当選番号「07」の「黒BB」と、当選番号「08」の「RB」と、当選番号「09」の「スイカ+赤BB」と、当選番号「10」の「スイカ+黒BB」と、当選番号「11」の「スイカ+RB」と、当選番号「12」の「チェリー+赤BB」と、当選番号「13」の「チェリー+黒BB」と、当選番号「14」の「チェリー+RB」と、当選番号「15」の「チャンス役+赤BB」と、当選番号「16」の「チャンス役+黒BB」と、当選番号「17」の「チャンス役+RB」が当選役として決定されることはない。

【0272】

(RB遊技状態用当選役決定テーブル)

次に、図8に基づいて、RB遊技状態用当選役決定テーブルについて説明を行う。

【0273】

RB遊技状態用当選役決定テーブルは、メインROM 302に記憶されており、後述のRB遊技状態における後述の内部抽選処理により、当選役を決定する際に用いられる。また、RB遊技状態用当選役決定テーブルは、当選番号と、当選番号の内容と、設定値毎の抽選値が規定されている。ここで、本実施形態において、RB遊技状態用当選役決定テーブルは、設定値が「1」の場合の抽選値と、設定値が「6」の場合の抽選値を例示してお

り、設定値が「2」の場合の抽選値、設定値が「3」の場合の抽選値、設定値が「4」の場合の抽選値、及び設定値が「5」の場合の抽選値の図示を省略している。

【0274】

また、RB遊技状態用当選役決定テーブルは、当選番号「02」の「ベル」に抽選値が規定されている。

【0275】

即ち、これら以外の抽選値は「0」であり、RB遊技状態用当選役決定テーブルを用いて抽選を行う場合においては、当選番号「01」の「リプレイ」と、当選番号「03」の「スイカ」と、当選番号「04」の「チェリー」と、当選番号「05」の「チャンス役」と、当選番号「06」の「赤BB」と、当選番号「07」の「黒BB」と、当選番号「08」の「RB」と、当選番号「09」の「スイカ+赤BB」と、当選番号「10」の「スイカ+黒BB」と、当選番号「11」の「スイカ+RB」と、当選番号「12」の「チェリー+赤BB」と、当選番号「13」の「チェリー+黒BB」と、当選番号「14」の「チェリー+RB」と、当選番号「15」の「チャンス役+赤BB」と、当選番号「16」の「チャンス役+黒BB」と、当選番号「17」の「チャンス役+RB」が当選役として決定されることはない。

10

【0276】

なお、本実施形態において、「赤BB」と、「黒BB」を総称して「BB」といい、「BB」と「RB」を総称して「ボーナス」という。

【0277】

なお、通常遊技状態用当選役決定テーブルと、RT遊技状態用当選役決定テーブルと、RB遊技状態用当選役決定テーブルを総称して「当選役決定テーブル」という。

20

【0278】

(遊技状態移行図)

次に、図9に基づいて、遊技状態移行図について説明を行う。

【0279】

遊技状態移行図は、現在の遊技状態と、遊技状態を移行する条件となる移行条件と、移行先の遊技状態を規定している。

【0280】

ここで、現在の遊技状態が通常遊技状態である場合において、後述の内部抽選処理により「ボーナス」に当選した場合に、通常遊技状態からRT遊技状態に移行される。

30

【0281】

一方、現在の遊技状態がRT遊技状態である場合において、「ボーナスに係る図柄の組み合わせ」が有効ライン上に表示された場合に、RT遊技状態からRB遊技状態に移行される。

【0282】

一方、現在の遊技状態がRB遊技状態である場合において、ボーナスが終了した場合に、RB遊技状態から通常遊技状態に移行される。

【0283】

(演出決定テーブル)

次に、図10に基づいて、演出決定テーブルについて説明を行う。

40

【0284】

演出決定テーブルは、サブROM402に設けられており、メイン制御基板300により管理される各状態において行われる演出を決定するために設けられている。具体的には、「演出No.」と、「演出No.」に対応する演出内容が規定されている。また、演出決定テーブルは、メイン制御基板300により管理される状態等の演出を実行するための条件が規定されている。ここで、本実施形態において、演出決定テーブルは、メイン制御基板300により管理される状態が通常遊技状態の場合に用いられる通常遊技状態用演出決定テーブル(図10(A)参照)と、メイン制御基板300により管理される状態がRT遊技状態の場合に用いられるRT遊技状態用演出決定テーブル(図10(B)参照)と

50

、メイン制御基板 300 により管理される状態が R B 遊技状態の場合に用いられる R B 遊技状態用演出決定テーブル (図 10 (C) 参照) により構成されている。

【 0 2 8 5 】

(メイン制御基板 300 によるプログラム開始処理)

次に、図 11 に基づいて、メイン制御基板 300 により行われるプログラム開始処理についての説明を行う。なお、プログラム開始処理は、電源スイッチ 201 s w が O N となったことに基づいて行われる処理である。

【 0 2 8 6 】

(ステップ S 1)

ステップ S 1 において、メイン C P U 301 は、電断中であるか否かを判定する処理を行う。具体的には、メイン C P U 301 は、遊技機 1 に電力が供給されている場合には、遊技機 1 が電断中であるか否かを判定し、遊技機 1 に電力が供給されていない場合には、バックアップ電源により遊技機 1 が電断中であるか否かを判定する処理を行う。そして、電断中であると判定された場合には (ステップ S 1 = Y e s)、ステップ S 1 の処理を繰り返し実行する。一方、電断中ではないと判定された場合には (ステップ S 1 = N o)、ステップ S 2 に処理を移行する。

10

【 0 2 8 7 】

(ステップ S 2)

ステップ S 2 において、メイン C P U 301 は、初期設定処理を行う。具体的には、メイン C P U 301 は、遊技機 1 の内部レジスタを設定するためのテーブルの番地を設定し、当該テーブルに基づいて、レジスタの番地をセットする処理等を行う。そして、ステップ S 2 の処理が終了すると、ステップ S 3 に処理を移行する。

20

【 0 2 8 8 】

(ステップ S 3)

ステップ S 3 において、メイン C P U 301 は、設定変更キースイッチが O N であるか否かを判定する処理を行う。具体的には、メイン C P U 301 は、設定変更キー (図示せず) が設定変更用の鍵穴に挿入された状態で、時計回り方向に所定角度回動されているか否かを判定する処理を行う。そして、設定変更キースイッチが O N であると判定された場合には (ステップ S 3 = Y e s)、ステップ S 4 に処理を移行し、設定変更キースイッチが O N ではないと判定された場合には (ステップ S 3 = N o)、電断前に退避されたレジスタの値や、保存されたスタックポインタの値を復帰させる電断復帰処理に処理を移行する。なお、電断復帰処理が終了すると、遊技機 1 の電源が O F F となったときの状態に復帰することとなる。

30

【 0 2 8 9 】

(ステップ S 4)

ステップ S 4 において、メイン C P U 301 は、設定値変更処理を行う。具体的には、メイン C P U 301 は、まず、メイン R A M 303 に設けられている設定値格納領域に格納されている値に基づいて、現在の設定値を取得し、設定値の範囲が正常であるか否かを判定する処理を行い、判定の結果が正常である場合には、図示しない設定表示部に現在の設定値を表示する処理を行う。一方、上述の判定結果が正常ではない場合には、設定値の初期値をメイン R A M 303 に設けられている設定値格納領域にセットする処理を行う。そして、メイン C P U 301 は、設定変更スイッチ (図示せず) により設定変更ボタン (図示せず) の操作が検出されたことに基づいて、設定値を切り替える処理を行うとともに、スタートスイッチ 10 s w によりスタートレバー 10 の操作が検出されたことに基づいて、設定値を確定する処理を行う。そして、設定変更キー (図示せず) が設定変更用の鍵穴に挿入された状態で、時計回り方向に所定角度回動されている状態から、反時計回り方向に所定角度回動されたことが検出された場合に、メイン R A M 303 に設けられている設定値格納領域に設定値を格納する処理を行う。そして、ステップ S 4 の処理が終了すると、メインループ処理 (図 12 参照) に処理を移行する。

40

【 0 2 9 0 】

50

(メイン制御基板 300 によるメインループ処理)

次に、図 12 に基づいて、メイン制御基板 300 により行われるメインループ処理についての説明を行う。

【0291】

(ステップ S101)

ステップ S101 において、メイン CPU 301 は、初期化処理を行う。具体的には、メイン CPU 301 は、スタックポインタをセットする処理や、メイン RAM 303 の初期化開始番地と、初期化終了番地をセットしてから、メイン RAM 303 の初期化開始番地から初期化終了番地領域までの領域を初期化する処理等を行う。また、メイン CPU 301 は、メイン RAM 303 に設けられている投入枚数カウンタの値や、メイン RAM 303 に設けられている停止制御番号格納領域の値等をクリアする処理を行う。そして、ステップ S101 の処理が終了すると、ステップ S102 に処理を移行する。

10

【0292】

(ステップ S102)

ステップ S102 において、メイン CPU 301 は、メダル受付開始処理を行う。具体的には、メイン CPU 301 は、後述の再遊技作動中フラグが ON の場合に、メダルを自動投入する処理や、メイン RAM 303 に設けられている投入枚数カウンタの値に「3」をセットする処理等を行う。そして、ステップ S102 の処理が終了すると、ステップ S103 に処理を移行する。

【0293】

20

(ステップ S103)

ステップ S103 において、メイン CPU 301 は、後で図 13 を用いて詳述するメダル管理処理を行う。当該処理において、メイン CPU 301 は、後述の再遊技作動中フラグが ON ではない場合に、メダル投入口 6 にメダルが投入されたか否かを判定し、メダル投入口 6 にメダルが投入された場合に、メイン RAM 303 に設けられている投入枚数カウンタの値を加算する処理や、BET ボタン 7 や、MAX BET ボタン 8 の操作が検出されたか否かを判定し、BET ボタン 7 や、MAX BET ボタン 8 の操作が検出された場合に、メイン RAM 303 に設けられている投入枚数カウンタの値を加算する処理を行う。また、精算ボタン 9 の操作が検出されたか否かを判定し、精算ボタン 9 の操作が検出された場合に、貯留されているメダルを遊技者に返却する処理等を行う。そして、ステップ S103 の処理が終了すると、ステップ S104 に処理を移行する。

30

【0294】

(ステップ S104)

ステップ S104 において、メイン CPU 301 は、投入枚数カウンタの値が「3」であるか否かを判定する処理を行う。具体的には、メイン CPU 301 は、ステップ S102 のメダル受付開始処理や、ステップ S103 のメダル管理処理により、メイン RAM 303 に設けられている投入枚数カウンタの値が「3」となったか否かを判定する処理を行う。そして、投入枚数カウンタの値が「3」とであると判定された場合には(ステップ S104 = Yes)、ステップ S105 に処理を移行し、投入枚数カウンタの値が「3」ではないと判定された場合には(ステップ S104 = No)、ステップ S103 に処理を移行する。

40

【0295】

(ステップ S105)

ステップ S105 において、メイン CPU 301 は、スタートレバーチェック処理を行う。具体的には、メイン CPU 301 は、スタートスイッチ 10sw によりスタートレバーの操作が検出されたか否かを判定し、スタートスイッチ 10sw によりスタートレバー 10 の操作が検出された場合に、メイン RAM 303 に設けられている再遊技作動中フラグ格納領域の再遊技作動中フラグを OFF にする処理を行う。一方、スタートスイッチ 10sw によりスタートレバー 10 の操作が検出されなかった場合には、スタートレバーチェック処理を終了する。そして、ステップ S105 の処理が終了すると、ステップ S10

50

6 に処理を移行する。

【 0 2 9 6 】

(ステップ S 1 0 6)

ステップ S 1 0 6 において、メイン CPU 3 0 1 は、スタートスイッチが ON であるかを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、スタートスイッチ 1 0 s w が ON であるかを判定する処理を行う。そして、スタートスイッチが ON であると判定された場合には (ステップ S 1 0 6 = Y e s)、ステップ S 1 0 7 に処理を移行し、スタートスイッチが ON ではないと判定された場合には (ステップ S 1 0 6 = N o)、ステップ S 1 0 3 に処理を移行する。

【 0 2 9 7 】

(ステップ S 1 0 7)

ステップ S 1 0 7 において、メイン CPU 3 0 1 は、後で図 1 7 を用いて詳述する内部抽選処理を行う。当該処理において、メイン CPU 3 0 1 は、抽選により当選役を決定する処理等を行う。そして、ステップ S 1 0 7 の処理が終了すると、ステップ S 1 0 8 に処理を移行する。

【 0 2 9 8 】

(ステップ S 1 0 8)

ステップ S 1 0 8 において、メイン CPU 3 0 1 は、ボーナス情報更新処理を行う。具体的には、メイン CPU 3 0 1 は、ステップ S 1 0 7 の内部抽選処理により、ボーナスに当選した場合には、メイン制御基板 3 0 0 により管理される状態を R T 遊技状態に移行する処理や、メイン RAM 3 0 3 に設けられているキャリアフラグ格納領域を更新する処理等を行う。一方、ステップ S 1 0 7 の内部抽選処理により、ボーナスに当選しなかった場合には、メイン RAM 3 0 3 に設けられているキャリアフラグ格納領域に格納されている値と、メイン RAM 3 0 3 に設けられている当選役格納領域の値の排他的論理和演算を行うとともに、当該演算の結果をメイン RAM 3 0 3 に設けられている当選役格納領域に格納する処理を行う。そして、ステップ S 1 0 8 の処理が終了すると、ステップ S 1 0 9 に処理を移行する。

【 0 2 9 9 】

(ステップ S 1 0 9)

ステップ S 1 0 9 において、メイン CPU 3 0 1 は、情報設定処理を行う。具体的には、メイン CPU 3 0 1 は、左リール 1 8、中リール 1 9、右リール 2 0 を用いて行われる回胴演出を実行するか否かを抽選する処理を行い、当該抽選に当選した場合には、当選した回胴演出に係る情報をメイン RAM 3 0 3 に設けられている回胴演出情報格納領域に格納する処理を行う。また、メイン CPU 3 0 1 は、スタートレバー 1 0 の操作が受け付けられた旨の情報等を有するリール回転開始受付コマンドをサブ制御基板 4 0 0 に対して送信するために、当該リール回転開始受付コマンドを、メイン RAM 3 0 3 に設けられている演出用伝送データ格納領域にセットする処理や、当選役に係る情報や、実行することとなる回胴演出に係る情報等を有する条件装置コマンドをサブ制御基板 4 0 0 に対して送信するために、当該条件装置コマンドを、メイン RAM 3 0 3 に設けられている演出用伝送データ格納領域にセットする処理を行う。そして、ステップ S 1 0 9 の処理が終了すると、ステップ S 1 1 0 に処理を移行する。

【 0 3 0 0 】

(ステップ S 1 1 0)

ステップ S 1 1 0 において、メイン CPU 3 0 1 は、リール回転開始準備処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられている回胴演出情報格納領域に格納されている情報に基づいて、回胴演出を実行する処理を行う。また、メイン CPU 3 0 1 は、最小遊技時間が経過したか否かを判定する処理を行い、当該判定の結果、最小遊技時間が経過したと判定された場合には、次の遊技において最小遊技時間が経過したか否かを判定するために、メイン RAM 3 0 3 に設けられているタイマカウンタの値をセットする処理を行う。一方、メイン CPU 3 0 1 は、最小遊技時間が経過していな

10

20

30

40

50

いと判定された場合には、最小遊技時間が経過するまで待機する処理を行う。また、メインCPU301は、左リール18、中リール19、右リール20の回転が開始される旨の情報を有するリール回転開始コマンドをサブ制御基板400に対して送信するために、当該リール回転開始コマンドをメインRAM303の演出用伝送データ格納領域にセットする処理を行う。そして、ステップS110の処理が終了すると、ステップS111に処理を移行する。

【0301】

(ステップS111)

ステップS111において、メインCPU301は、リール回転開始処理を行う。具体的には、メインCPU301は、リール制御基板150を介して、左ステッピングモータ151、中ステッピングモータ152、右ステッピングモータ153を駆動することにより、左リール18、中リール19、右リール20を定速回転させるための処理を行う。そして、ステップS111の処理が終了すると、ステップS112に処理を移行する。

10

【0302】

(ステップS112)

ステップS112において、メインCPU301は、リール回転中処理を行う。具体的には、メインCPU301は、左停止ボタン11、中停止ボタン12、右停止ボタン13の押圧時であるか否かを判定し、左停止ボタン11、中停止ボタン12、右停止ボタン13の押圧時である場合には、左停止ボタン11、中停止ボタン12、右停止ボタン13のうち、操作された停止ボタンに対応する左リール18、中リール19、右リール20と、左ステッピングモータ151、中ステッピングモータ152、右ステッピングモータ153に供給しているパルスカウンタの値に基づいて、押圧基準位置を取得し、メインRAM303に設けられている押圧基準位置格納領域に格納する処理を行う。次に、メインCPU301は、メインROM302に設けられている停止テーブル(図示せず)と、メインRAM303に設けられている当選役格納領域の値と、左停止ボタン11、中停止ボタン12、右停止ボタン13の操作順序等に基づいて、「0」コマから「4」コマの範囲内で滑りコマ数を決定する処理を行い、当該決定された滑りコマ数をメインRAM303に設けられている滑りコマ数格納領域に格納する処理を行う。そして、メインCPU301は、メインRAM303に設けられている押圧基準位置格納領域に格納されている値と、メインRAM303に設けられている滑りコマ数格納領域に格納されている値とに基づいて、回転中の左リール18、中リール19、右リール20を停止する処理を行う。そして、ステップS112の処理が終了すると、ステップS113に処理を移行する。

20

30

【0303】

(ステップS113)

ステップS113において、メインCPU301は、全リールが停止したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS112のリール回転中処理により、左リール18、中リール19、右リール20が全て停止したか否かを判定する処理を行う。そして、全リールが停止したと判定された場合には(ステップS113 = Yes)、ステップS114に処理を移行し、全リールが停止していないと判定された場合には(ステップS113 = No)、ステップS112に処理を移行し、全リールが停止するまで、同様の処理を繰り返し実行する。

40

【0304】

(ステップS114)

ステップS114において、メインCPU301は、表示判定処理を行う。具体的には、メインCPU301は、まず、有効ライン上に表示された図柄の組み合わせに関する情報等を有する表示判定コマンドをサブ制御基板400に対して送信するために、当該表示判定コマンドを、メインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。次に、メインCPU301は、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されたか否かを判定する処理を行い、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されたと判定された場合には、遊技者に対して払い出すメダルの払

50

出枚数を算定する処理を行う。一方、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されなかったと判定された場合には、「リプレイに係る図柄の組み合わせ」が有効ライン上に表示されたか否かを判定する処理を行い、「リプレイに係る図柄の組み合わせ」が有効ライン上に表示されたと判定された場合には、メインRAM303に設けられている再遊技作動中フラグ格納領域の値をONにする処理を行う。そして、ステップS114の処理が終了すると、ステップS115に処理を移行する。

【0305】

(ステップS115)

ステップS115において、メインCPU301は、後で図18を用いて詳述する第1メダル払出処理を行う。当該処理において、メインCPU301は、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されたことに基づいて、電源基板200を介してホッパー202を駆動することにより、メダルを払い出す処理等を行う。そして、ステップS115の処理が終了すると、ステップS116に処理を移行する。

10

【0306】

(ステップS116)

ステップS116において、メインCPU301は、後で図21を用いて詳述する遊技状態移行処理を行う。当該処理において、メインCPU301は、有効ライン上に表示された図柄の組み合わせに基づいて、遊技状態を移行する処理等を行う。そして、ステップS116の処理が終了すると、ステップS101に処理を移行する。

20

【0307】

(メダル管理処理)

次に、図13に基づいて、図12のステップS103の処理により行われるメダル管理処理についての説明を行う。なお、図13はメダル管理処理のサブルーチンを示す図である。

【0308】

(ステップS103-1)

ステップS103-1において、メインCPU301は、再遊技作動中フラグがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている再遊技作動中フラグ格納領域の値がONであるか否かを判定する処理を行う。そして、再遊技作動中フラグがONであると判定された場合には(ステップS103-1=Yes)、メダル管理処理のサブルーチンを終了し、メインループ処理のステップS104に処理を移行する。一方、再遊技作動中フラグがONではないと判定された場合には(ステップS103-1=No)、ステップS103-2に処理を移行する。

30

【0309】

なお、本実施形態においては、再遊技作動中フラグがONである場合には、メダル管理処理のサブルーチンを終了し、後述のメダルチェック処理(第1メダル投入チェック処理)が行われない。このため、再遊技作動中フラグがONである場合には、メダルの投入を受け付けないこととしているが、再遊技作動中フラグがONである場合であっても、メダルの投入を受け付けることとしてもよい。

40

【0310】

(ステップS103-2)

ステップS103-2において、メインCPU301は、メダルが投入されたか否かを判定する処理を行う。具体的には、メインCPU301は、セクターセンサ14sによりメダルの投入が検出されたか否かを判定する処理を行う。そして、メダルが投入されたと判定された場合には(ステップS103-2=Yes)、ステップS103-3に処理を移行し、メダルが投入されていないと判定された場合には(ステップS103-2=No)、ステップS103-4に処理を移行する。

【0311】

(ステップS103-3)

ステップS103-3において、メインCPU301は、後で図14を用いて詳述する

50

第1メダル投入チェック処理を行う。当該処理において、メインCPU301は、メインRAM303に設けられている投入枚数カウンタの値や、メインRAM303に設けられている貯留枚数カウンタの値に基づいて、メインRAM303に設けられている投入枚数カウンタの値や、メインRAM303に設けられている貯留枚数カウンタの値を加算する処理等を行う。そして、ステップS103-3の処理が終了すると、メダル管理処理のサブルーチンを終了し、メインループ処理のステップS104に処理を移行する。

【0312】

(ステップS103-4)

ステップS103-4において、メインCPU301は、投入要求枚数として「1」をセットする処理を行う。具体的には、メインCPU301は、レジスタに投入要求枚数として「1」をセットする処理を行う。そして、ステップS103-4の処理が終了すると、ステップS103-5に処理を移行する。

10

【0313】

(ステップS103-5)

ステップS103-5において、メインCPU301は、BETスイッチがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、BETスイッチ7swにより、遊技者によるBETボタン7の操作が検出されたか否かを判定する処理を行う。そして、BETスイッチがONであると判定された場合には(ステップS103-5=Yes)、ステップS103-8に処理を移行し、BETスイッチがONではないと判定された場合には(ステップS103-5=No)、ステップS103-6に処理を移行する。

20

【0314】

(ステップS103-6)

ステップS103-6において、メインCPU301は、投入要求枚数として「3」をセットする処理を行う。具体的には、メインCPU301は、レジスタにセットされている投入要求枚数「1」を「3」に更新する処理を行う。そして、ステップS103-6の処理が終了すると、ステップS103-7に処理を移行する。

【0315】

(ステップS103-7)

ステップS103-7において、メインCPU301は、MAXBETスイッチがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、MAXBETスイッチ8swにより、遊技者によるMAXBETボタン8の操作が検出されたか否かを判定する処理を行う。そして、MAXBETスイッチがONであると判定された場合には(ステップS103-7=Yes)、ステップS103-8に処理を移行し、MAXBETスイッチがONではないと判定された場合には(ステップS103-7=No)、ステップS103-11に処理を移行する。

30

【0316】

(ステップS103-8)

ステップS103-8において、メインCPU301は、投入枚数カウンタの値が「3」であるか否かを判定する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている投入枚数カウンタの値が「3」であるか否かを判定する処理を行う。そして、投入枚数カウンタの値が「3」であると判定された場合には(ステップS103-8=Yes)、メダル管理処理のサブルーチンを終了し、メインループ処理のステップS104に処理を移行する。一方、投入枚数カウンタの値が「3」ではないと判定された場合には(ステップS103-8=No)、ステップS103-9に処理を移行する。

40

【0317】

(ステップS103-9)

ステップS103-9において、メインCPU301は、貯留枚数カウンタの値が「1」以上であるか否かを判定する処理を行う。具体的には、メインCPU301は、メイン

50

R A M 3 0 3 に設けられている貯留枚数カウンタの値が「 1 」以上であるか否かを判定する処理を行う。そして、貯留枚数カウンタの値が「 1 」以上であると判定された場合には (ステップ S 1 0 3 - 9 = Y e s)、ステップ S 1 0 3 - 1 0 に処理を移行し、貯留枚数カウンタの値が「 1 」以上ではないと判定された場合には (ステップ S 1 0 3 - 9 = N o)、メダル管理処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 4 に処理を移行する。

【 0 3 1 8 】

(ステップ S 1 0 3 - 1 0)

ステップ S 1 0 3 - 1 0 において、メイン C P U 3 0 1 は、貯留メダル投入処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値に基づいて、メイン R A M 3 0 3 に設けられている貯留枚数カウンタの値を減算し、投入枚数カウンタの値を加算する処理等を行う。そして、ステップ S 1 0 3 - 1 0 の処理が終了すると、メダル管理処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 4 に処理を移行する。

10

【 0 3 1 9 】

(ステップ S 1 0 3 - 1 1)

ステップ S 1 0 3 - 1 1 において、メイン C P U 3 0 1 は、精算スイッチが O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、精算スイッチ 9 s w により、遊技者による精算ボタン 9 の操作が検出されたか否かを判定する処理を行う。そして、精算スイッチが O N であると判定された場合には (ステップ S 1 0 3 - 1 1 = Y e s)、ステップ S 1 0 3 - 1 2 に処理を移行し、精算スイッチが O N ではないと判定された場合には (ステップ S 1 0 3 - 1 1 = N o)、メダル管理処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 4 に処理を移行する。

20

【 0 3 2 0 】

(ステップ S 1 0 3 - 1 2)

ステップ S 1 0 3 - 1 2 において、メイン C P U 3 0 1 は、貯留枚数カウンタの値が「 1 」以上であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている貯留枚数カウンタの値が「 1 」以上であるか否かを判定する処理を行う。そして、貯留枚数カウンタの値が「 1 」以上であると判定された場合には (ステップ S 1 0 3 - 1 2 = Y e s)、ステップ S 1 0 3 - 1 3 に処理を移行し、貯留枚数カウンタの値が「 1 」以上ではないと判定された場合には (ステップ S 1 0 3 - 1 2 = N o)、メダル管理処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 4 に処理を移行する。

30

【 0 3 2 1 】

(ステップ S 1 0 3 - 1 3)

ステップ S 1 0 3 - 1 3 において、メイン C P U 3 0 1 は、精算開始コマンドをセットする処理を行う。具体的には、メイン C P U 3 0 1 は、精算開始コマンドをサブ制御基板 4 0 0 に対して送信するために、当該精算開始コマンドを、メイン R A M 3 0 3 に設けられている演出用伝送データ格納領域にセットする処理を行う。ここで、「精算開始コマンド」とは、遊技機 1 に貯留されているメダルを遊技者に対して返却する精算処理を開始する旨の情報等を有するコマンドである。そして、ステップ S 1 0 3 - 1 3 の処理が終了すると、ステップ S 1 0 3 - 1 4 に処理を移行する。

40

【 0 3 2 2 】

(ステップ S 1 0 3 - 1 4)

ステップ S 1 0 3 - 1 4 において、メイン C P U 3 0 1 は、投入枚数カウンタの値が「 1 」以上であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値が「 1 」以上であるか否かを判定する処理を行う。そして、投入枚数カウンタの値が「 1 」以上であると判定された場合には (ステップ S 1 0 3 - 1 4 = Y e s)、ステップ S 1 0 3 - 1 5 に処理を移行し、投入枚数カウンタの値が「 1 」以上ではないと判定された場合には (ステップ S 1 0 3 - 1 4

50

= N o)、ステップ S 1 0 3 - 1 8 に処理を移行する。

【 0 3 2 3 】

(ステップ S 1 0 3 - 1 5)

ステップ S 1 0 3 - 1 5 において、メイン C P U 3 0 1 は、投入メダル精算処理を行う。具体的には、メイン C P U 3 0 1 は、B E T されているメダルを遊技者に返却するために、電源基板 2 0 0 を介してホッパー 2 0 2 を駆動することにより、メダルを「 1 」枚返却する制御を行う。そして、ステップ S 1 0 3 - 1 5 の処理が終了すると、ステップ S 1 0 3 - 1 6 に処理を移行する。

【 0 3 2 4 】

(ステップ S 1 0 3 - 1 6)

ステップ S 1 0 3 - 1 6 において、メイン C P U 3 0 1 は、投入枚数カウンタの値から「 1 」減算する処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値から「 1 」減算する処理を行う。そして、ステップ S 1 0 3 - 1 6 の処理が終了すると、ステップ S 1 0 3 - 1 7 に処理を移行する。

【 0 3 2 5 】

(ステップ S 1 0 3 - 1 7)

ステップ S 1 0 3 - 1 7 において、メイン C P U 3 0 1 は、投入枚数カウンタの値が「 0 」であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 1 0 3 - 1 6 の処理により、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値から「 1 」減算した結果、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値が「 0 」となったか否かを判定する処理を行う。そして、投入枚数カウンタの値が「 0 」であると判定された場合には (ステップ S 1 0 3 - 1 7 = Y e s)、ステップ S 1 0 3 - 1 9 に処理を移行し、投入枚数カウンタの値が「 0 」ではないと判定された場合には (ステップ S 1 0 3 - 1 7 = N o)、ステップ S 1 0 3 - 1 5 に処理を移行し、メイン R A M 3 0 3 に設けられている投入枚数カウンタの値が「 0 」となるまで、同様の処理を繰り返し実行する。

【 0 3 2 6 】

(ステップ S 1 0 3 - 1 8)

ステップ S 1 0 3 - 1 8 において、メイン C P U 3 0 1 は、貯留メダル精算処理を行う。具体的には、メイン C P U 3 0 1 は、遊技機 1 に貯留されているメダルを遊技者に返却するために、電源基板 2 0 0 を介してホッパー 2 0 2 を駆動することにより、メダルを「 1 」枚返却する制御を行う。そして、メイン R A M 3 0 3 に設けられている貯留枚数カウンタの値から「 1 」減算し、当該処理を行った結果、メイン R A M 3 0 3 に設けられている貯留枚数カウンタの値が「 0 」となったか否かを判定し、メイン R A M 3 0 3 に設けられている貯留枚数カウンタの値が「 0 」となったと判定されるまで同様の処理を繰り返し実行する。そして、ステップ S 1 0 3 - 1 8 の処理が終了すると、ステップ S 1 0 3 - 1 9 に処理を移行する。

【 0 3 2 7 】

(ステップ S 1 0 3 - 1 9)

ステップ S 1 0 3 - 1 9 において、メイン C P U 3 0 1 は、精算終了コマンドをセットする処理を行う。具体的には、メイン C P U 3 0 1 は、精算終了コマンドをサブ制御基板 4 0 0 に対して送信するために、当該精算終了コマンドを、メイン R A M 3 0 3 に設けられている演出用伝送データ格納領域にセットする処理を行う。ここで、「精算終了コマンド」とは、B E T されていたメダルを遊技者に対して返却し終えた旨の情報や、遊技機 1 に貯留されているメダルを遊技者に対して返却し終えた旨の情報等を有するコマンドである。そして、ステップ S 1 0 3 - 1 9 の処理が終了すると、メダル管理処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 4 に処理を移行する。

【 0 3 2 8 】

(第 1 メダル投入チェック処理)

次に、図 1 4 に基づいて、図 1 3 のステップ S 1 0 3 - 3 の処理により行われる第 1 メ

10

20

30

40

50

ダル投入チェック処理についての説明を行う。なお、図 1 4 は第 1 メダル投入チェック処理のサブルーチンを示す図である。

【0329】

(ステップ S 1 0 3 - 3 - 1)

ステップ S 1 0 3 - 3 - 1 において、メイン CPU 3 0 1 は、当該投入が有効となった後のメダルの投入が不可となるか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられている貯留枚数カウンタの値と、投入枚数カウンタの値に、「1」を加算した値が、「53」以上であるか否かを判定する処理を行う。そして、貯留枚数カウンタの値と、投入枚数カウンタの値に、「1」を加算した値が、「53」以上であると判定された場合には(ステップ S 1 0 3 - 3 - 1 = Yes)、ステップ S 1 0 3 - 3 - 2 に処理を移行し、貯留枚数カウンタの値と、投入枚数カウンタの値に、「1」を加算した値が、「53」以上ではないと判定された場合には(ステップ S 1 0 3 - 3 - 1 = No)、ステップ S 1 0 3 - 3 - 3 に処理を移行する。

10

【0330】

(ステップ S 1 0 3 - 3 - 2)

ステップ S 1 0 3 - 3 - 2 において、メイン CPU 3 0 1 は、ブロック OFF 処理を行う。具体的には、メイン CPU 3 0 1 は、セレクター 1 4 のブロック 5 4 を OFF に制御、すなわち、ブロック 5 4 を、メダル投入口 6 に投入されたメダルをメダル払出口 2 5 に排出させる位置に制御させる。これにより、これ以降、メダル投入口 6 にメダルが投入されても、ホッパー 2 0 2 に受け入れず、メダル払出口 2 5 に排出させることができる。そして、ステップ S 1 0 3 - 3 - 2 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 に処理を移行する。

20

【0331】

(ステップ S 1 0 3 - 3 - 3)

ステップ S 1 0 3 - 3 - 3 において、メイン CPU 3 0 1 は、後で図 1 5 を用いて詳述する第 2 メダル投入チェック処理を行う。なお、第 2 メダル投入チェック処理は、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 メダル投入チェック処理を行うプログラムを呼び出すことにより実行される。また、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶された第 1 メダル投入チェック処理を行うプログラムのステップ S 1 0 3 - 3 - 3 に対応する箇所には、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 メダル投入チェック処理を行うプログラムを呼び出すためのアドレスが予め規定されている。当該処理において、メイン CPU 3 0 1 は、投入物(メダル等)のエラーチェック処理等を行う。そして、ステップ S 1 0 3 - 3 - 3 の処理が終了すると、ステップ S 1 0 3 - 3 - 4 に処理を移行する。

30

【0332】

(ステップ S 1 0 3 - 3 - 4)

ステップ S 1 0 3 - 3 - 4 において、メイン CPU 3 0 1 は、第 1 記憶領域復帰時エラーチェック処理を行う。具体的には、メイン CPU 3 0 1 は、上記第 2 記憶領域 2 2 0 0 に記憶されたプログラムによる第 2 メダル投入チェック処理において、エラーが検出されたか否かをチェックする処理を行う。ここでは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 メダル投入チェック処理において、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶されたエラーフラグを参照することにより、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 メダル投入チェック処理において、エラーが検出されたか否かをチェックする。そして、ステップ S 1 0 3 - 3 - 4 の処理が終了すると、ステップ S 1 0 3 - 3 - 5 に処理を移行する。

40

【0333】

(ステップ S 1 0 3 - 3 - 5)

ステップ S 1 0 3 - 3 - 5 において、メイン CPU 3 0 1 は、エラーを検出したか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、ステップ S 1 0 3 - 3 - 4 の第 1 記憶領域復帰時エラーチェック処理において、エラーを検出したか否かを判定する

50

処理を行う。そして、メインCPU301は、エラーを検出したと判定された場合には(ステップS103-3-5=Y e s)、ステップS103-3-10に処理を移行し、エラーを検出していないと判定された場合には(ステップS103-3-5=N o)、ステップS103-3-6に処理を移行する。

【0334】

(ステップS103-3-6)

ステップS103-3-6において、メインCPU301は、投入枚数カウンタの値が「3」であるか否かを判定する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている投入枚数カウンタの値が「3」であるか否かを判定する処理を行う。そして、投入枚数カウンタの値が「3」と判定された場合には(ステップS103-3-6=Y e s)、ステップS103-3-8に処理を移行し、投入枚数カウンタの値が「3」ではないと判定された場合には(ステップS103-3-6=N o)、ステップS103-3-7に処理を移行する。

10

【0335】

(ステップS103-3-7)

ステップS103-3-7において、メインCPU301は、投入枚数カウンタの値に「1」加算する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている投入枚数カウンタの値に「1」加算する処理を行う。そして、ステップS103-3-7の処理が終了すると、ステップS103-3-9に処理を移行する。

20

【0336】

(ステップS103-3-8)

ステップS103-3-8において、メインCPU301は、貯留枚数カウンタの値に「1」加算する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている貯留枚数カウンタの値に「1」加算する処理を行う。そして、ステップS103-3-8の処理が終了すると、ステップS103-3-9に処理を移行する。

【0337】

(ステップS103-3-9)

ステップS103-3-9において、メインCPU301は、メダル投入コマンドをセットする処理を行う。具体的には、メインCPU301は、メダル投入コマンドをサブ制御基板400に対して送信するために、当該メダル投入コマンドを、メインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。ここで、「メダル投入コマンド」とは、メダル投入口6に正常なメダルが投入された旨の情報等を有するコマンドである。そして、ステップS103-3-9の処理が終了すると、第1メダル投入チェック処理のサブルーチンを終了し、メインループ処理のステップS104に処理を移行する。

30

【0338】

(ステップS103-3-10)

ステップS103-3-10において、メインCPU301は、メダル投入エラー検出時処理を行う。具体的には、メインCPU301は、エラー情報を払出枚数表示器16等に表示するための処理等を行う。また、メダル投入エラーが検出された旨の情報を有するメダル投入エラーコマンドをメインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。そして、ステップS103-3-10の処理が終了すると、第1メダル投入チェック処理のサブルーチンを終了し、メインループ処理のステップS104に処理を移行する。なお、必要があればエラー表示後に遊技の停止処理を行う。

40

【0339】

(第2メダル投入チェック処理)

次に、図15に基づいて、図14のステップS103-3-3の処理により行われる第2メダル投入チェック処理についての説明を行う。なお、図15は第2メダル投入チェック処理のサブルーチンを示す図である。また、第2メダル投入チェック処理は、第2記憶領域2200の第2制御領域2210に記憶されたプログラムおよび第2データ領域22

50

20に記憶されたデータ(テーブル等)に基づいて、実行される。

【0340】

(ステップS103-3-3-1)

ステップS103-3-3-1において、メインCPU301は、レジスタ退避処理を行う。具体的には、メインCPU301は、ステップS103-3-3-1の時点で使用しているレジスタの値を退避する処理を行う。例えば、メインCPU301のレジスタ群1300におけるAレジスタ1311、Bレジスタ1312、Cレジスタ1313、Dレジスタ1314、Eレジスタ1315、Fレジスタ1316、Hレジスタ1317、Lレジスタ1318に格納されている値を、それぞれスタックに転送し、転送したスタックのアドレスをSPレジスタ1319に格納する。したがって、SPレジスタ1319には、最後に転送したレジスタの値が格納されたスタックのアドレスが格納されている。なお、スタックとは、メモリ上に確保される領域であり、例えば、第2ワーク領域2260上に確保される。また、本実施の形態においては、各レジスタの値は、転送後にクリアする。そして、ステップS103-3-3-1の処理が終了すると、ステップS103-3-3-2に処理を移行する。

10

【0341】

(ステップS103-3-3-2)

ステップS103-3-3-2において、メインCPU301は、メダル通過監視テーブルをセットする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2データ領域2220に記憶され、第1メダル通過センサ62および第2メダル通過センサ63の検出順序により、メダルの正しい通過順を規定するメダル通過監視テーブルをセットする処理を行う。そして、ステップS103-3-3-2の処理が終了すると、ステップS103-3-3-3に処理を移行する。

20

【0342】

(ステップS103-3-3-3)

ステップS103-3-3-3において、メインCPU301は、後で図16を用いて詳述するメダル通過監視処理を行う。なお、メダル通過監視処理も、第2記憶領域2200の第2制御領域2210に記憶されたプログラムを呼び出すことにより実行される。当該処理において、メインCPU301は、メダルの通過順序およびメダルの滞留判定処理等を行う。そして、ステップS103-3-3-3の処理が終了すると、ステップS103-3-3-4に処理を移行する。

30

【0343】

(ステップS103-3-3-4)

ステップS103-3-3-4において、メインCPU301は、エラーを検出したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS103-3-3-3のメダル通過監視処理において、エラーを検出したか否かを判定する処理を行う。そして、メインCPU301は、エラーを検出したと判定された場合には(ステップS103-3-3-4=Yes)、ステップS103-3-3-7に処理を移行し、エラーを検出していないと判定された場合には(ステップS103-3-3-4=No)、ステップS103-3-3-5に処理を移行する。

40

【0344】

(ステップS103-3-3-5)

ステップS103-3-3-5において、メインCPU301は、メダル通過監視処理が終了したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS103-3-3-3のメダル通過監視処理が終了したか否かを判定する処理を行う。そして、メダル通過監視処理が終了したと判定された場合には(ステップS103-3-3-5=Yes)、ステップS103-3-3-6に処理を移行し、メダル通過監視処理が終了していないと判定された場合には(ステップS103-3-3-5=No)、ステップS103-3-3-3に処理を移行し、メダル通過監視処理が終了するまで同様の処理を実行する。

50

【 0 3 4 5 】

(ステップ S 1 0 3 - 3 - 3 - 6)

ステップ S 1 0 3 - 3 - 3 - 6 において、メイン C P U 3 0 1 は、メダル通過監視終了処理を行う。具体的には、メイン C P U 3 0 1 は、メダル滞留時間の計時の終了処理等を行う。そして、ステップ S 1 0 3 - 3 - 3 - 6 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 - 1 0 に処理を移行する。

【 0 3 4 6 】

(ステップ S 1 0 3 - 3 - 3 - 7)

ステップ S 1 0 3 - 3 - 3 - 7 において、メイン C P U 3 0 1 は、メダル滞留エラー表示要求セット処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 のエラー表示要求記憶領域に、メダル滞留エラー表示要求をセットする処理を行う。そして、ステップ S 1 0 3 - 3 - 3 - 7 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 - 8 に処理を移行する。

【 0 3 4 7 】

(ステップ S 1 0 3 - 3 - 3 - 8)

ステップ S 1 0 3 - 3 - 3 - 8 において、メイン C P U 3 0 1 は、メダル滞留エラーを検出したか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 のメダル滞留フラグの値が O N であるか否かを判定する処理を行う。そして、メダル滞留エラーを検出したと判定された場合には (ステップ S 1 0 3 - 3 - 3 - 8 = Y e s)、ステップ S 1 0 3 - 3 - 3 - 1 0 に処理を移行し、メダル滞留エラーを検出していないと判定された場合には (ステップ S 1 0 3 - 3 - 3 - 8 = N o)、ステップ S 1 0 3 - 3 - 3 - 9 に処理を移行する。

【 0 3 4 8 】

(ステップ S 1 0 3 - 3 - 3 - 9)

ステップ S 1 0 3 - 3 - 3 - 9 において、メイン C P U 3 0 1 は、メダル不正通過エラー表示要求セット処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 のエラー表示要求記憶領域に、メダル不正通過エラー表示要求をセットする処理を行う。そして、ステップ S 1 0 3 - 3 - 3 - 9 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 - 1 0 に処理を移行する。

【 0 3 4 9 】

(ステップ S 1 0 3 - 3 - 3 - 1 0)

ステップ S 1 0 3 - 3 - 3 - 1 0 において、メイン C P U 3 0 1 は、レジスタ復帰処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 1 0 3 - 3 - 3 - 1 0 の処理において、退避したレジスタの値を復帰させる処理を行う。例えば、スタックに転送したメイン C P U 3 0 1 のレジスタ群 1 3 0 0 における A レジスタ 1 3 1 1、B レジスタ 1 3 1 2、C レジスタ 1 3 1 3、D レジスタ 1 3 1 4、E レジスタ 1 3 1 5、F レジスタ 1 3 1 6、H レジスタ 1 3 1 7、L レジスタ 1 3 1 8 に格納されていた値を、S P レジスタ 1 3 1 9 の値に基づき、スタックから転送時とは逆の順序で、L レジスタ 1 3 1 8、H レジスタ 1 3 1 7、F レジスタ 1 3 1 6、E レジスタ 1 3 1 5、D レジスタ 1 3 1 4、C レジスタ 1 3 1 3、B レジスタ 1 3 1 2、A レジスタ 1 3 1 1 に転送し、格納する。そして、ステップ S 1 0 3 - 3 - 3 - 1 0 の処理が終了すると、第 2 メダル投入チェック処理を終了し、第 1 メダル投入チェック処理に復帰し、ステップ S 1 0 3 - 3 - 4 に処理を移行する。

【 0 3 5 0 】

(メダル通過監視処理)

次に、図 1 6 に基づいて、図 1 5 のステップ S 1 0 3 - 3 - 3 - 3 の処理により行われるメダル通過監視処理についての説明を行う。なお、図 1 6 はメダル通過監視処理のサブルーチンを示す図である。また、上記のように、メダル通過監視処理も、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムを呼び出すことにより実行される。

10

20

30

40

50

【 0 3 5 1 】

(ステップ S 1 0 3 - 3 - 3 - 3 - 1)

ステップ S 1 0 3 - 3 - 3 - 3 - 1 において、メイン C P U 3 0 1 は、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号の状態を参照する処理を行う。具体的には、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるメダル通過センサ値記憶領域の値 (第 1 メダル通過センサ状態値および第 2 メダル通過センサ状態値) を参照し、今回第 1 メダル通過センサ状態値および今回第 2 メダル通過センサ状態値として、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるメダル通過センサ値記憶領域に記憶する。なお、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 には、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムにより実行される後述する割込処理において、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値が、第 1 メダル通過センサ状態値および第 2 メダル通過センサ状態値として記憶されている。

10

【 0 3 5 2 】

また、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるメダル通過センサ値記憶領域の値の取り込みの前に、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるメダル通過センサ値記憶領域に記憶されている今回第 1 メダル通過センサ状態値および今回第 2 メダル通過センサ状態値を、第 2 ワーク領域 2 2 6 0 におけるメダル通過センサ値記憶領域に前回第 1 メダル通過センサ状態値および前回第 2 メダル通過センサ状態値として記憶させておく。

20

そして、ステップ S 1 0 3 - 3 - 3 - 3 - 1 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 - 3 - 2 に処理を移行する。

【 0 3 5 3 】

(ステップ S 1 0 3 - 3 - 3 - 3 - 2)

ステップ S 1 0 3 - 3 - 3 - 3 - 2 において、メイン C P U 3 0 1 は、第 1 メダル通過センサ 6 2 の値が O N で、前回第 1 メダル通過センサ 6 2 の値が O F F であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 における今回第 1 メダル通過センサ状態値が O N で、前回第 1 メダル通過センサ状態値が O F F であるか否かを判定する処理を行う。そして、今回第 1 メダル通過センサ状態値が O N で、前回第 1 メダル通過センサ状態値が O F F であると判定された場合には (ステップ S 1 0 3 - 3 - 3 - 3 - 2 = Y e s) 、ステップ S 1 0 3 - 3 - 3 - 3 - 3 に処理を移行し、今回第 1 メダル通過センサ状態値が O N 、または、前回第 1 メダル通過センサ状態値が O F F でないと判定された場合には (ステップ S 1 0 3 - 3 - 3 - 3 - 2 = N o) 、ステップ S 1 0 3 - 3 - 3 - 3 - 4 に処理を移行する。

30

【 0 3 5 4 】

(ステップ S 1 0 3 - 3 - 3 - 3 - 3)

ステップ S 1 0 3 - 3 - 3 - 3 - 3 において、メイン C P U 3 0 1 は、メダル滞留時間の計時を開始する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるメダル滞留時間の値をクリアし、割込処理によるメダル滞留時間の更新を開始させる処理を行う。そして、ステップ S 1 0 3 - 3 - 3 - 3 - 3 の処理が終了すると、ステップ S 1 0 3 - 3 - 3 - 3 - 4 に処理を移行する。

40

【 0 3 5 5 】

(ステップ S 1 0 3 - 3 - 3 - 3 - 4)

ステップ S 1 0 3 - 3 - 3 - 3 - 4 において、メイン C P U 3 0 1 は、メダル不正通過判定処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 1 0 3 - 3 - 3 - 2 でセットしたメダル通過開始テーブルに基づいて、今回第 1 メダル通過センサ状態値および今回第 2 メダル通過センサ状態値を、前回第 1 メダル通過センサ状態値および前回第 2 メダル通過センサ状態値と比較し、メダルの不正通過を判定する処理を行う。

【 0 3 5 6 】

例えば、今回状態組み合わせ (今回第 1 メダル通過センサ状態値および今回第 2 メダル

50

通過センサ状態値の組み合わせ；以下同じ）が、「ON、OFF」である場合には、前回状態組み合わせ（前回第1メダル通過センサ状態値および前回第2メダル通過センサ状態値の組み合わせ；以下同じ）は、「OFF、OFF」または「ON、OFF」でなければメダルの不正通過と判定する。また、今回状態組み合わせが、「ON、ON」である場合には、前回状態組み合わせは、「ON、OFF」または「ON、ON」でなければメダルの不正通過と判定する。また、今回状態組み合わせが、「OFF、ON」である場合には、前回状態組み合わせは、「ON、ON」または「OFF、ON」でなければメダルの不正通過と判定する。さらに、今回状態組み合わせが、「OFF、OFF」である場合には、前回状態組み合わせは、「OFF、ON」または「OFF、OFF」でなければメダルの不正通過と判定する。

10

そして、ステップS103-3-3-3-4の処理が終了すると、ステップS103-3-3-3-5に処理を移行する。

【0357】

（ステップS103-3-3-3-5）

ステップS103-3-3-3-5において、メインCPU301は、メダル不正通過を検出したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS103-3-3-3-4のメダル不正通過判定処理において、メダル不正通過を検出したか否かを判定する処理を行う。そして、メダル不正通過を検出したと判定された場合には（ステップS103-3-3-3-5 = Yes）、ステップS103-3-3-3-6に処理を移行し、メダル不正通過を検出していないと判定された場合には（ステップS103-3-3-3-5 = No）、ステップS103-3-3-3-7に処理を移行する。

20

【0358】

（ステップS103-3-3-3-6）

ステップS103-3-3-3-6において、メインCPU301は、メダル不正通過フラグをONとする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260におけるメダル不正通過フラグにONをセットする処理を行う。そして、ステップS103-3-3-3-6の処理が終了すると、メダル通過監視処理を終了し、第2メダル投入チェック処理のステップS103-3-3-4に処理を移行する。

30

【0359】

（ステップS103-3-3-3-7）

ステップS103-3-3-3-7において、メインCPU301は、メダル滞留判定処理を行う。具体的には、メインCPU301は、メダル滞留時間が所定のメダル滞留判定値（例えば、50ms）以上となったか否かを判定する処理を行う。

【0360】

なお、メダル滞留時間とは、第1メダル通過センサの信号がONとなったとき（前回第1メダル通過センサ状態値がOFFで、今回第1メダル通過センサ状態値がONとなったとき）に計時が開始され、第1メダル通過センサおよび第2メダル通過センサの信号がOFFとなる（前回第2メダル通過センサ状態値がONで、今回第1メダル通過センサ状態値および今回第2メダル通過センサ状態値がOFFとなったとき）まで計時される、メダルが第1メダル通過センサ62と第2メダル通過センサ63の間を通過するまでの時間である。

40

そして、ステップS103-3-3-3-7の処理が終了すると、ステップS103-3-3-3-8に処理を移行する。

【0361】

（ステップS103-3-3-3-8）

ステップS103-3-3-3-8において、メインCPU301は、メダル滞留であるか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS103-3-3-3-7のメダル滞留判定処理において、メダル滞留時間がメダル滞留判定値以上であれば、メダル滞留と判定し、メダル滞留判定値未満であれば、メダル滞留ではない

50

と判定する。そして、メダル滞留と判定された場合には（ステップS103-3-3-3-8=Y e s）、ステップS103-3-3-3-9に処理を移行し、メダル滞留ではないと判定された場合には（ステップS103-3-3-3-8=N o）、メダル通過監視処理を終了し、第2メダル投入チェック処理のステップS103-3-3-4に処理を移行する。

【0362】

（ステップS103-3-3-3-9）

ステップS103-3-3-3-9において、メインCPU301は、メダル滞留フラグをONとする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260におけるメダル滞留フラグにONをセットする処理を行う。そして、ステップS103-3-3-3-9の処理が終了すると、メダル通過監視処理を終了し、第2メダル投入チェック処理のステップS103-3-3-4に処理を移行する。

10

【0363】

（内部抽選処理）

次に、図17に基づいて、図12のステップS107の処理により行われる内部抽選処理についての説明を行う。なお、図17は内部抽選処理のサブルーチンを示す図である。

【0364】

（ステップS107-1）

ステップS107-1において、メインCPU301は、ハード乱数取得処理を行う。具体的には、メインCPU301は、メイン乱数発生器304により生成した乱数値を抽出する処理を行うとともに、抽出した乱数値をレジスタに記憶する処理を行う。そして、ステップS107-1の処理が終了すると、ステップS107-2に処理を移行する。

20

【0365】

（ステップS107-2）

ステップS107-2において、メインCPU301は、当選番号初期値取得処理を行う。具体的には、メインCPU301は、当選役を決定するに際して当選番号の初期値を取得する処理を行う。ここで、本実施形態において、メインCPU301は、当選番号の初期値として「45」を取得し、レジスタに記憶する処理を行う。そして、ステップS107-2の処理が終了すると、ステップS107-3に処理を移行する。

30

【0366】

（ステップS107-3）

ステップS107-3において、メインCPU301は、遊技状態取得処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている遊技状態格納領域の値に基づいて、遊技状態を取得する処理を行う。そして、ステップS107-3の処理が終了すると、ステップS107-4に処理を移行する。

【0367】

（ステップS107-4）

ステップS107-4において、メインCPU301は、当選役決定テーブル設定処理を行う。具体的には、メインCPU301は、ステップS107-3の遊技状態取得処理において取得した遊技状態に係る情報に基づいて、メインROM302に設けられている当選役決定テーブルを設定する処理を行う。そして、ステップS107-4の処理が終了すると、ステップS107-5に処理を移行する。

40

【0368】

（ステップS107-5）

ステップS107-5において、メインCPU301は、抽選データ取得処理を行う。具体的には、メインCPU301は、ステップS107-4の当選役決定テーブル設定処理により設定された当選役決定テーブルと、レジスタに記憶されている当選番号に基づいて、当選番号に対応する当選役に係るデータを取得する処理を行う。そして、ステップS107-5の処理が終了すると、ステップS107-6に処理を移行する。

50

【0369】

(ステップ S 1 0 7 - 6)

ステップ S 1 0 7 - 6 において、メイン C P U 3 0 1 は、抽選値取得処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている設定値格納領域に格納されている値と、レジスタに記憶されている当選番号に基づいて、現在セットされている当選役決定テーブルの抽選値を取得し、レジスタに記憶する処理を行う。そして、ステップ S 1 0 7 - 6 の処理が終了すると、ステップ S 1 0 7 - 7 に処理を移行する。

【 0 3 7 0 】

(ステップ S 1 0 7 - 7)

ステップ S 1 0 7 - 7 において、メイン C P U 3 0 1 は、抽選確認処理を行う。具体的には、メイン C P U 3 0 1 は、レジスタに記憶されている乱数値から、ステップ S 1 0 7 - 6 の抽選値取得処理により取得した抽選値を減算し、乱数値が記憶されていたレジスタの値を、減算した後の値に更新して記憶する処理を行う。そして、ステップ S 1 0 7 - 7 の処理が終了すると、ステップ S 1 0 7 - 8 に処理を移行する。

10

【 0 3 7 1 】

(ステップ S 1 0 7 - 8)

ステップ S 1 0 7 - 8 において、メイン C P U 3 0 1 は、当選したか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 1 0 7 - 7 の抽選確認処理により、レジスタに記憶された乱数値から、ステップ S 1 0 7 - 6 の抽選値取得処理により取得した抽選値を減算する処理を行った結果、負の値となったか否かを判定する処理を行う。そして、当選したと判定された場合には (ステップ S 1 0 7 - 8 = Y e s)、レジスタに記憶されている当選番号に基づいて当選役を決定した後、内部抽選処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 8 に処理を移行する。一方、当選していないと判定された場合には (ステップ S 1 0 7 - 8 = N o)、ステップ S 1 0 7 - 9 に処理を移行する。

20

【 0 3 7 2 】

(ステップ S 1 0 7 - 9)

ステップ S 1 0 7 - 9 において、メイン C P U 3 0 1 は、当選番号の値から「 1 」減算する処理を行う。具体的には、メイン C P U 3 0 1 は、レジスタに記憶している当選番号から「 1 」減算する処理を行う。そして、ステップ S 1 0 7 - 9 の処理が終了すると、ステップ S 1 0 7 - 1 0 に処理を移行する。

30

【 0 3 7 3 】

(ステップ S 1 0 7 - 1 0)

ステップ S 1 0 7 - 1 0 において、メイン C P U 3 0 1 は、当選番号の値が「 0 」であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 1 0 7 - 9 の処理により、レジスタに記憶されている当選番号の値から「 1 」減算した結果、当選番号の値が「 0 」となったか否かを判定する処理を行う。そして、当選番号の値が「 0 」であると判定された場合には (ステップ S 1 0 7 - 1 0 = Y e s)、当選役として「ハズレ」を決定した後、内部抽選処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 8 に処理を移行する。一方、当選番号の値が「 0 」ではないと判定された場合には (ステップ S 1 0 7 - 1 0 = N o)、ステップ S 1 0 7 - 3 に処理を移行する。

40

【 0 3 7 4 】

(第 1 メダル払出処理)

次に、図 1 8 に基づいて、図 1 2 のステップ S 1 1 5 の処理により行われる第 1 メダル払出処理についての説明を行う。なお、図 1 8 は第 1 メダル払出処理のサブルーチンを示す図である。

【 0 3 7 5 】

(ステップ S 1 1 5 - 1)

ステップ S 1 1 5 - 1 において、メイン C P U 3 0 1 は、再遊技作動中フラグが O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている再遊技作動中フラグ格納領域の値に基づいて、再遊技作動中フラグ

50

がONであるか否かを判定する処理を行う。そして、再遊技作動中フラグがONであると判定された場合には(ステップS 1 1 5 - 1 = Yes)、ステップS 1 1 5 - 3に処理を移行し、再遊技作動中フラグがONではないと判定された場合には(ステップS 1 1 5 - 1 = No)、ステップS 1 1 5 - 2に処理を移行する。

【0376】

(ステップS 1 1 5 - 2)

ステップS 1 1 5 - 2において、メインCPU 301は、残り払出枚数カウンタをセットする処理を行う。具体的には、メインCPU 301は、算定された払出枚数の値をレジスタにセットする処理を行う。そして、ステップS 1 1 5 - 2の処理が終了すると、ステップS 1 1 5 - 3に処理を移行する。

10

【0377】

(ステップS 1 1 5 - 3)

ステップS 1 1 5 - 3において、メインCPU 301は、残り払出枚数カウンタの値が「1」以上であるか否かを判定する処理を行う。具体的には、メインCPU 301は、ステップS 1 1 5 - 2の処理により、レジスタにセットされた残り払出枚数カウンタの値が「1」以上であるか否かを判定する処理を行う。そして、残り払出枚数カウンタの値が「1」以上であると判定された場合には(ステップS 1 1 5 - 3 = Yes)、ステップS 1 1 5 - 4に処理を移行し、残り払出枚数カウンタの値が「1」以上ではないと判定された場合には(ステップS 1 1 5 - 3 = No)、第1メダル払出処理のサブルーチンを終了し、メインループ処理のステップS 1 1 6に処理を移行する。

20

【0378】

(ステップS 1 1 5 - 4)

ステップS 1 1 5 - 4において、メインCPU 301は、メダル払出開始コマンドをセットする処理を行う。具体的には、メインCPU 301は、メダル払出開始コマンドをサブ制御基板400に対して送信するために、当該メダル払出開始コマンドを、メインRAM 303に設けられている演出用伝送データ格納領域にセットする処理を行う。ここで、「メダル払出開始コマンド」とは、メダルの払出を開始する旨の情報等を有するコマンドである。そして、ステップS 1 1 5 - 4の処理が終了すると、ステップS 1 1 5 - 5に処理を移行する。

【0379】

(ステップS 1 1 5 - 5)

ステップS 1 1 5 - 5において、メインCPU 301は、貯留枚数カウンタの値が「50」であるか否かを判定する処理を行う。具体的には、メインCPU 301は、メインRAM 303に設けられている貯留枚数カウンタの値が「50」であるか否かを判定する処理を行う。そして、貯留枚数カウンタの値が「50」であると判定された場合には(ステップS 1 1 5 - 5 = Yes)、ステップS 1 1 5 - 7に処理を移行し、貯留枚数カウンタの値が「50」ではないと判定された場合には(ステップS 1 1 5 - 5 = No)、ステップS 1 1 5 - 6に処理を移行する。

30

【0380】

(ステップS 1 1 5 - 6)

ステップS 1 1 5 - 6において、メインCPU 301は、貯留枚数カウンタの値に「1」加算する処理を行う。具体的には、メインCPU 301は、メインRAM 303に設けられている貯留枚数カウンタの値に「1」加算する処理を行う。そして、ステップS 1 1 5 - 6の処理が終了すると、ステップS 1 1 5 - 8に処理を移行する。

40

【0381】

(ステップS 1 1 5 - 7)

ステップS 1 1 5 - 7において、メインCPU 301は、後で図19を用いて詳述するメダル一枚払出処理を行う。当該処理において、メインCPU 301は、電源基板200を介してホッパー202を駆動することにより、メダルを「1」枚払い出す制御を行う。そして、ステップS 1 1 5 - 7の処理が終了すると、ステップS 1 1 5 - 8に処理を移行

50

する。

【0382】

(ステップS115-8)

ステップS115-8において、メインCPU301は、獲得枚数カウンタの値に「1」加算する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている獲得枚数カウンタの値に「1」加算する処理を行う。そして、ステップS115-8の処理が終了すると、ステップS115-9に処理を移行する。

【0383】

(ステップS115-9)

ステップS115-9において、メインCPU301は、残り払出枚数カウンタの値から「1」減算する処理を行う。具体的には、メインCPU301は、レジスタにセットされている残り払出枚数カウンタの値から「1」減算する処理を行う。そして、ステップS115-9の処理が終了すると、ステップS115-10に処理を移行する。

10

【0384】

(ステップS115-10)

ステップS115-10において、メインCPU301は、残り払出枚数カウンタの値が「0」以下であるか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS115-9の処理により残り払出枚数カウンタの値から「1」減算した結果、残り払出枚数カウンタの値が「0」以下であるか否かを判定する処理を行う。そして、残り払出枚数カウンタの値が「0」以下であると判定された場合には(ステップS115-10 = Yes)、ステップS115-11に処理を移行し、残り払出枚数カウンタの値が「0」以下ではないと判定された場合には(ステップS115-10 = No)、ステップS115-5に処理を移行する。

20

【0385】

(ステップS115-11)

ステップS115-11において、メインCPU301は、メダル払出終了コマンドをセットする処理を行う。具体的には、メインCPU301は、メダル払出終了コマンドをサブ制御基板400に対して送信するために、当該メダル払出終了コマンドを、メインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。ここで、「メダル払出終了コマンド」とは、メダルの払出が終了した旨の情報等を有するコマンドである。そして、ステップS115-11の処理が終了すると、第1メダル払出処理のサブルーチンを終了し、メインループ処理のステップS116に処理を移行する。

30

【0386】

(メダルー一枚払出処理)

次に、図19に基づいて、図18のステップS115-7の処理により行われるメダルー一枚払出処理についての説明を行う。なお、図19はメダルー一枚払出処理のサブルーチンを示す図である。

【0387】

(ステップS115-7-1)

ステップS115-7-1において、メインCPU301は、残り払出枚数を退避させる処理を行う。そして、ステップS115-7-1の処理が終了すると、ステップS115-7-2に処理を移行する。

40

【0388】

(ステップS115-7-2)

ステップS115-7-2において、メインCPU301は、ホッパーモータ91が駆動中であるか否かを判定する処理を行う。そして、ホッパーモータ91が駆動中であると判定された場合には(ステップS115-7-2 = Yes)、ステップS115-7-5に処理を移行し、ホッパーモータ91が駆動中ではないと判定された場合には(ステップS115-7-2 = No)、ステップS115-7-3に処理を移行する。

【0389】

50

(ステップ S 1 1 5 - 7 - 3)

ステップ S 1 1 5 - 7 - 3 において、メイン C P U 3 0 1 は、ホッパーモータ 9 1 を駆動させる処理を行う。なお、メイン C P U 3 0 1 は、ホッパーモータ 9 1 を駆動させる際には、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるホッパーモータ駆動中フラグを O N とする。また、メイン C P U 3 0 1 は、ホッパーモータ 9 1 を停止させる際には、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるホッパーモータ駆動中フラグを O F F とする。そして、ステップ S 1 1 5 - 7 - 3 の処理が終了すると、ステップ S 1 1 5 - 7 - 4 に処理を移行する。

【 0 3 9 0 】

(ステップ S 1 1 5 - 7 - 4)

10

ステップ S 1 1 5 - 7 - 4 において、メイン C P U 3 0 1 は、ホッパーモータ 9 1 の駆動時間の計時を開始する処理を行う。具体的には、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるホッパーモータ駆動時間の値をクリアし、割込処理によるホッパーモータ駆動時間の更新を開始させる処理を行う。そして、ステップ S 1 1 5 - 7 - 4 の処理が終了すると、ステップ S 1 1 5 - 7 - 5 に処理を移行する。

【 0 3 9 1 】

(ステップ S 1 1 5 - 7 - 5)

20

ステップ S 1 1 5 - 7 - 5 において、メイン C P U 3 0 1 は、ホッパーモータ 9 1 の駆動時間が 6 0 0 0 m s 以上であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、割込処理により更新される第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるホッパーモータ駆動時間の値が、6 0 0 0 m s 以上であるか否かを判定する。そして、ホッパーモータ駆動時間が 6 0 0 0 m s 以上であると判定された場合には (ステップ S 1 1 5 - 7 - 5 = Y e s)、ステップ S 1 1 5 - 7 - 6 に処理を移行し、ホッパーモータ駆動時間が 6 0 0 0 m s 以上ではないと判定された場合には (ステップ S 1 1 5 - 7 - 5 = N o)、ステップ S 1 1 5 - 7 - 7 に処理を移行する。

【 0 3 9 2 】

(ステップ S 1 1 5 - 7 - 6)

30

ステップ S 1 1 5 - 7 - 6 において、メイン C P U 3 0 1 は、払出エラー処理を行う。具体的には、メイン C P U 3 0 1 は、ホッパー 2 0 2 内のメダルが空である場合の払出エラー処理を行う。また、メイン C P U 3 0 1 は、ホッパーモータ 9 1 の駆動も停止する。これに伴い、メイン C P U 3 0 1 は、ホッパーモータ駆動時間の計時も停止し、ホッパーモータ駆動時間の値もクリアする。そして、ステップ S 1 1 5 - 7 - 6 の処理が終了すると、メダル一枚払出処理のサブルーチンを終了し、第 1 メダル払出処理のステップ S 1 1 5 - 8 に処理を移行する。

【 0 3 9 3 】

(ステップ S 1 1 5 - 7 - 7)

40

ステップ S 1 1 5 - 7 - 7 において、メイン C P U 3 0 1 は、後で図 2 0 を用いて詳述する第 2 メダル払出処理を行う。なお、第 2 メダル払出処理は、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 メダル払出処理を行うプログラムを呼び出すことにより実行される。また、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたメダル一枚払出処理を行うプログラムのステップ S 1 1 5 - 7 - 7 に対応する箇所には、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 メダル払出処理を行うプログラムを呼び出すためのアドレスが予め規定されている。当該処理において、メイン C P U 3 0 1 は、メダル詰まりの判定処理等を行う。そして、ステップ S 1 1 5 - 7 - 7 の処理が終了すると、ステップ S 1 1 5 - 7 - 8 に処理を移行する。

【 0 3 9 4 】

(ステップ S 1 1 5 - 7 - 8)

50

ステップ S 1 1 5 - 7 - 8 において、メイン C P U 3 0 1 は、第 1 記憶領域復帰時エラーチェック処理を行う。具体的には、メイン C P U 3 0 1 は、上記第 2 記憶領域 2 2 0 0 に記憶されたプログラムによる第 2 メダル払出処理において、エラーが検出されたか否か

をチェックする処理を行う。ここでは、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによるメダル一枚払出処理において、第2記憶領域2200の第2ワーク領域2260に記憶されたエラーフラグを参照することにより、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによる第2メダル払出処理において、エラーが検出されたか否かをチェックする。そして、ステップS115-7-8の処理が終了すると、ステップS115-7-9に処理を移行する。

【0395】

(ステップS115-7-9)

ステップS115-7-9において、メインCPU301は、エラーを検出したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS115-7-8の第1記憶領域復帰時エラーチェック処理において、エラーを検出したか否かを判定する処理を行う。そして、メインCPU301は、エラーを検出したと判定された場合には(ステップS115-7-9=Yes)、ステップS115-7-10に処理を移行し、エラーを検出していないと判定された場合には(ステップS115-7-9=No)、ステップS115-7-11に処理を移行する。

10

【0396】

(ステップS115-7-10)

ステップS115-7-10において、メインCPU301は、払出エラー処理を行う。具体的には、メインCPU301は、ホッパー202内でメダルが詰まった場合の払出エラー処理を行う。また、払出エラーが検出された旨の情報を有する払出エラーコマンドをメインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。また、メインCPU301は、ホッパーモータ91の駆動も停止する。これに伴い、メインCPU301は、ホッパーモータ駆動時間の計時も停止し、ホッパーモータ駆動時間の値もクリアする。そして、ステップS115-7-10の処理が終了すると、メダル一枚払出処理のサブルーチンを終了し、第1メダル払出処理のステップS115-8に処理を移行する。なお、必要があればエラー表示後に遊技の停止処理を行う。

20

【0397】

(ステップS115-7-11)

ステップS115-7-11において、メインCPU301は、払出センサ信号がONであるか否かを判定する処理を行う。具体的には、メインCPU301は、払出センサ92の信号値に対応する入力ポートの値を参照し、払出センサ信号がONであるか否かを判定する処理を行う。そして、メインCPU301は、払出センサ信号がONであると判定された場合には(ステップS115-7-11=Yes)、ステップS115-7-12に処理を移行し、エラーを検出していないと判定された場合には(ステップS115-7-11=No)、ステップS115-7-17に処理を移行する。

30

【0398】

(ステップS115-7-12)

ステップS115-7-12において、メインCPU301は、払出センサフラグがOFFであるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160に記憶された払出センサフラグがOFFであるか否かを判定する処理を行う。そして、メインCPU301は、払出センサフラグがOFFであると判定された場合には(ステップS115-7-12=Yes)、ステップS115-7-13に処理を移行し、払出センサフラグがOFFでないとして判定された場合には(ステップS115-7-12=No)、ステップS115-7-15に処理を移行する。

40

【0399】

(ステップS115-7-13)

ステップS115-7-13において、メインCPU301は、払出センサフラグをONとする処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160における払出センサフラグにONをセットする処理を行う。そして、ステップS115-7-13の処理が終了すると、ステップS115-7-14に処理を

50

移行する。

【0400】

(ステップS115-7-14)

ステップS115-7-14において、メインCPU301は、払出センサ継続時間の計時を開始する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160における払出センサ継続時間の値をクリアし、割込処理による払出センサ継続時間の更新を開始させる処理を行う。そして、ステップS115-7-14の処理が終了すると、ステップS115-7-15に処理を移行する。

【0401】

(ステップS115-7-15)

ステップS115-7-15において、メインCPU301は、払出センサ継続時間が6ms以上となったか否かを判定する処理を行う。そして、メインCPU301は、払出センサ継続時間が6ms以上であると判定された場合には(ステップS115-7-15 = Yes)、ステップS115-7-16に処理を移行し、払出センサ継続時間が6ms以上でないと判定された場合には(ステップS115-7-15 = No)、ステップS115-7-5に処理を移行する。

10

【0402】

(ステップS115-7-16)

ステップS115-7-16において、メインCPU301は、ホッパーモータ91の駆動時間の計時を終了する処理を行う。具体的には、メインCPU301は、割込処理によるホッパーモータ駆動時間の更新を停止させ、ホッパーモータ駆動時間の値をクリアする処理を行う。そして、ステップS115-7-16の処理が終了すると、ステップS115-7-5に処理を移行する。

20

【0403】

(ステップS115-7-17)

ステップS115-7-17において、メインCPU301は、払出センサフラグがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160に記憶された払出センサフラグがONであるか否かを判定する処理を行う。そして、メインCPU301は、払出センサフラグがONであると判定された場合には(ステップS115-7-17 = Yes)、ステップS115-7-18に処理を移行し、払出センサフラグがONでないと判定された場合には(ステップS115-7-17 = No)、ステップS115-7-5に処理を移行する。

30

【0404】

(ステップS115-7-18)

ステップS115-7-18において、メインCPU301は、払出センサフラグをOFFとする処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160における払出センサフラグにOFFをセットする処理を行う。そして、ステップS115-7-18の処理が終了すると、ステップS115-7-19に処理を移行する。

40

【0405】

(ステップS115-7-19)

ステップS115-7-19において、メインCPU301は、払出センサ継続時間が6ms以上となったか否かを判定する処理を行う。そして、メインCPU301は、払出センサ継続時間が6ms以上であると判定された場合には(ステップS115-7-19 = Yes)、ステップS115-7-20に処理を移行し、払出センサ継続時間が6ms以上でないと判定された場合には(ステップS115-7-19 = No)、ステップS115-7-5に処理を移行する。

【0406】

(ステップS115-7-20)

ステップS115-7-20において、メインCPU301は、ホッパーモータ91の

50

駆動時間の計時を開始する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160におけるホッパーモータ駆動時間の値をクリアし、割込処理によるホッパーモータ駆動時間の更新を開始させる処理を行う。そして、ステップS115-7-20の処理が終了すると、ステップS115-7-21に処理を移行する。

【0407】

(ステップS115-7-21)

ステップS115-7-21において、メインCPU301は、残り払出枚数を復帰させる処理を行う。具体的には、メインCPU301は、ステップS115-7-1において、退避させた残り払出枚数を復帰させる処理を行う。そして、ステップS115-7-21の処理が終了すると、ステップS115-7-22に処理を移行する。

10

【0408】

(ステップS115-7-22)

ステップS115-7-22において、メインCPU301は、残り払出枚数の値から「1」減算する処理を行う。具体的には、メインCPU301は、レジスタにセットされている残り払出枚数の値から「1」減算する処理を行う。そして、ステップS115-7-22の処理が終了すると、ステップS115-7-23に処理を移行する。

【0409】

(ステップS115-7-23)

ステップS115-7-23において、メインCPU301は、残り払出枚数の値が「0」であるか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS115-7-23の処理により残り払出枚数の値から「1」減算した結果、残り払出枚数の値が「0」であるか否かを判定する処理を行う。そして、残り払出枚数の値が「0」であると判定された場合には(ステップS115-7-23 = Yes)、ステップS115-7-24に処理を移行し、残り払出枚数の値が「0」ではないと判定された場合には(ステップS115-7-23 = No)、メダル一枚払出処理のサブルーチンを終了し、第1メダル払出処理のステップS115-8に処理を移行する。

20

【0410】

(ステップS115-7-24)

ステップS115-7-24において、メインCPU301は、ホッパーモータ91の駆動を停止する処理を行う。これに伴い、メインCPU301は、ホッパーモータ駆動時間の計時も停止し、ホッパーモータ駆動時間の値もクリアする。そして、ステップS115-7-24の処理が終了すると、メダル一枚払出処理のサブルーチンを終了し、第1メダル払出処理のステップS115-8に処理を移行する。

30

【0411】

(第2メダル払出処理)

次に、図20に基づいて、図19のステップS115-7-7の処理により行われる第2メダル払出処理についての説明を行う。なお、図20は第2メダル払出処理のサブルーチンを示す図である。また、第2メダル払出処理は、第2記憶領域2200の第2制御領域2210に記憶されたプログラムに基づいて、実行される。

40

【0412】

(ステップS115-7-7-1)

ステップS115-7-7-1において、メインCPU301は、レジスタ退避処理を行う。具体的には、メインCPU301は、ステップS115-7-7-1の時点で使用しているレジスタの値を退避する処理を行う。ここでは、第2メダル投入チェック処理におけるステップS103-3-3-1と同様の処理を行う。そして、ステップS115-7-7-1の処理が終了すると、ステップS115-7-7-2に処理を移行する。

【0413】

(ステップS115-7-7-2)

ステップS115-7-7-2において、メインCPU301は、ホッパーモータ91

50

が駆動中であるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160におけるホッパーモータ駆動中フラグを参照し、ホッパーモータ駆動中フラグがONであれば、ホッパーモータ91が駆動中であると判定し、ホッパーモータ駆動中フラグがONでなければ(OFFであれば)、ホッパーモータ91が駆動中でない(停止中である)と判定する。そして、メインCPU301は、ホッパーモータ91が駆動中であると判定した場合には、ステップS115-7-7-3に処理を移行し、ホッパーモータ91が駆動中でないと判定した場合には、ステップS115-7-7-12に処理を移行する。

【0414】

(ステップS115-7-7-3)

ステップS115-7-7-3において、メインCPU301は、払出センサ信号がONであるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160における払出センサ状態値を参照し、払出センサ状態値がONであれば、払出センサ信号がONであると判定し、払出センサ状態値がONでなければ(OFFであれば)、払出センサ信号がONでない(OFFである)と判定する。そして、メインCPU301は、払出センサ信号がONであると判定した場合には、ステップS115-7-7-7に処理を移行し、払出センサ信号がONでない(OFFである)と判定した場合には、ステップS115-7-7-4に処理を移行する。

【0415】

(ステップS115-7-7-4)

ステップS115-7-7-4において、メインCPU301は、第2領域用払出センサフラグがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260に記憶された第2領域用払出センサフラグがONであるか否かを判定する処理を行う。そして、メインCPU301は、第2領域用払出センサフラグがONであると判定された場合には(ステップS115-7-7-4 = Yes)、ステップS115-7-7-5に処理を移行し、第2領域用払出センサフラグがONでない(ステップS115-7-7-4 = No)と判定された場合には(ステップS115-7-7-4 = No)、ステップS115-7-7-12に処理を移行する。

【0416】

(ステップS115-7-7-5)

ステップS115-7-7-5において、メインCPU301は、第2領域用のホッパーモータ91の駆動時間の計時を終了する処理を行う。具体的には、メインCPU301は、割込処理による第2領域用ホッパーモータ駆動時間の更新を停止させ、第2領域用ホッパーモータ駆動時間の値をクリアする処理を行う。そして、ステップS115-7-7-5の処理が終了すると、ステップS115-7-7-6に処理を移行する。

【0417】

(ステップS115-7-7-6)

ステップS115-7-7-6において、メインCPU301は、第2領域用払出センサフラグをOFFとする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260における第2領域用払出センサフラグにOFFをセットする処理を行う。そして、ステップS115-7-7-6の処理が終了すると、ステップS115-7-7-12に処理を移行する。

【0418】

(ステップS115-7-7-7)

ステップS115-7-7-7において、メインCPU301は、第2領域用払出センサフラグがOFFであるか否かを判定する処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260に記憶された第2領域用払出センサフラグがOFFであるか否かを判定する処理を行う。そして、メインCPU301は、第2領域用払出センサフラグがOFFであると判定された場合には(ステップS115-7-7-7 = Yes)、ステップS115-7-7-8に処理を移行し、第2領域用払出セ

10

20

30

40

50

ンサフラグがOFFでないと判定された場合には(ステップS 1 1 5 - 7 - 7 - 7 = No)、ステップS 1 1 5 - 7 - 7 - 1 0に処理を移行する。

【0419】

(ステップS 1 1 5 - 7 - 7 - 8)

ステップS 1 1 5 - 7 - 7 - 8において、メインCPU 3 0 1は、第2領域用のホッパーモータ9 1の駆動時間の計時を開始する処理を行う。具体的には、メインCPU 3 0 1は、第2記憶領域2 2 0 0の第2ワーク領域2 2 6 0における第2領域用ホッパーモータ駆動時間の値をクリアし、割込処理による第2領域用ホッパーモータ駆動時間の更新を開始させる処理を行う。そして、ステップS 1 1 5 - 7 - 7 - 8の処理が終了すると、ステップS 1 1 5 - 7 - 7 - 9に処理を移行する。

10

【0420】

(ステップS 1 1 5 - 7 - 7 - 9)

ステップS 1 1 5 - 7 - 7 - 9において、メインCPU 3 0 1は、第2領域用払出センサフラグをONとする処理を行う。具体的には、メインCPU 3 0 1は、第2記憶領域2 2 0 0の第2ワーク領域2 2 6 0における第2領域用払出センサフラグにONをセットする処理を行う。そして、ステップS 1 1 5 - 7 - 7 - 9の処理が終了すると、ステップS 1 1 5 - 7 - 7 - 1 0に処理を移行する。

【0421】

(ステップS 1 1 5 - 7 - 7 - 1 0)

ステップS 1 1 5 - 7 - 7 - 1 0において、メインCPU 3 0 1は、第2領域用ホッパーモータ駆動時間が6 0 m s以上であるか否かを判定する処理を行う。そして、メインCPU 3 0 1は、第2領域用ホッパーモータ駆動時間が6 0 m s以上であると判定された場合には(ステップS 1 1 5 - 7 - 7 - 1 0 = Yes)、ステップS 1 1 5 - 7 - 7 - 1 1に処理を移行し、第2領域用ホッパーモータ駆動時間が6 0 m s以上でないと判定された場合には(ステップS 1 1 5 - 7 - 7 - 1 0 = No)、ステップS 1 1 5 - 7 - 7 - 1 2に処理を移行する。

20

【0422】

(ステップS 1 1 5 - 7 - 7 - 1 1)

ステップS 1 1 5 - 7 - 7 - 1 1において、メインCPU 3 0 1は、エラーフラグ設定処理を行う。具体的には、メインCPU 3 0 1は、第2記憶領域2 2 0 0の第2ワーク領域2 2 6 0におけるメダル詰まりフラグにONをセットする処理を行う。そして、ステップS 1 1 5 - 7 - 7 - 1 1の処理が終了すると、ステップS 1 1 5 - 7 - 7 - 1 2に処理を移行する。

30

【0423】

(ステップS 1 1 5 - 7 - 7 - 1 2)

ステップS 1 1 5 - 7 - 7 - 1 2において、メインCPU 3 0 1は、レジスタ復帰処理を行う。具体的には、メインCPU 3 0 1は、ステップS 1 1 5 - 7 - 7 - 1の処理において、退避したレジスタの値を復帰させる処理を行う。ここでは、第2メダル投入チェック処理におけるステップS 1 0 3 - 3 - 3 - 1 0の処理と同様の処理を行う。そして、ステップS 1 1 5 - 7 - 7 - 1 2の処理が終了すると、第2メダル払出処理を終了し、メダル一枚払出処理に復帰し、ステップS 1 1 5 - 7 - 8に処理を移行する。

40

【0424】

(遊技状態移行処理)

次に、図2 1に基づいて、図1 2のステップS 1 1 6の処理により行われる遊技状態移行処理についての説明を行う。なお、図2 1は遊技状態移行処理のサブルーチンを示す図である。

【0425】

(ステップS 1 1 6 - 1)

ステップS 1 1 6 - 1において、メインCPU 3 0 1は、ボーナス作動中フラグがONであるか否かを判定する処理を行う。具体的には、メインCPU 3 0 1は、メインRAM

50

303に設けられているボーナス作動中フラグ格納領域のBB作動中フラグ、RB作動中フラグのうち、少なくとも何れか一方がONであるか否かを判定する。ここで、本実施形態において、メインCPU301は、メインRAM303に設けられているボーナス作動中フラグ格納領域のBB作動中フラグ、RB作動中フラグのうち、少なくとも何れか一方がONである場合に、ボーナス作動中フラグがONであると判定する処理を行い、メインRAM303に設けられているボーナス作動中フラグ格納領域のBB作動中フラグ、及びRB作動中フラグがOFFである場合に、ボーナス作動中フラグがONではないと判定する処理を行う。そして、ボーナス作動中フラグがONであると判定された場合には(ステップS116-1=Yes)、ステップS116-2に処理を移行し、ボーナス作動中フラグがONではないと判定された場合には(ステップS116-1=No)、ステップS116-3に処理を移行する。

【0426】

(ステップS116-2)

ステップS116-2において、メインCPU301は、後で図22を用いて詳述するボーナス作動中処理を行う。当該処理において、メインCPU301は、メインRAM303に設けられている払出枚数カウンタの値を減算する処理等を行う。そして、ステップS116-2の処理が終了すると、遊技状態移行処理のサブルーチンを終了し、メインループ処理のステップS101に処理を移行する。

【0427】

(ステップS116-3)

ステップS116-3において、メインCPU301は、ボーナスに係る図柄の組み合わせが有効ライン上に表示されたか否かを判定する処理を行う。具体的には、メインCPU301は、「ボーナスに係る図柄の組み合わせ」が有効ライン上に表示されたか否かを判定する処理を行う。そして、ボーナスに係る図柄の組み合わせが有効ライン上に表示されたと判定された場合には(ステップS116-3=Yes)、ステップS116-4に処理を移行し、ボーナスに係る図柄の組み合わせが有効ライン上に表示されていないと判定された場合には(ステップS116-3=No)、遊技状態移行処理のサブルーチンを終了し、メインループ処理のステップS101に処理を移行する。

【0428】

(ステップS116-4)

ステップS116-4において、メインCPU301は、ボーナス作動中フラグ更新処理を行う。具体的には、メインCPU301は、「BBに係る図柄の組み合わせ」が有効ライン上に表示された場合には、メインRAM303に設けられているボーナス作動中フラグ格納領域のBB作動中フラグをONにする処理を行い、「RBに係る図柄の組み合わせ」が有効ライン上に表示された場合には、メインRAM303に設けられているボーナス作動中フラグ格納領域のRB作動中フラグをONにする処理を行う。そして、ステップS116-4の処理が終了すると、ステップS116-5に処理を移行する。

【0429】

(ステップS116-5)

ステップS116-5において、メインCPU301は、ボーナス作動時処理を行う。具体的には、メインCPU301は、「BBに係る図柄の組み合わせ」が有効ライン上に表示された場合には、メインRAM303に設けられている払出枚数カウンタの値に所定の値をセットする処理、メインRAM303に設けられているキャリーフラグ格納領域の値をクリアする処理、メインRAM303に設けられている遊技可能回数カウンタの値をセットする処理、及びメインRAM303に設けられている入賞回数カウンタの値をセットする処理を行い、「RBに係る図柄の組み合わせ」が有効ライン上に表示された場合には、メインRAM303に設けられているキャリーフラグ格納領域の値をクリアする処理、メインRAM303に設けられている遊技可能回数カウンタの値をセットする処理、メインRAM303に設けられている入賞回数カウンタの値をセットする処理を行う。そして、ステップS116-5の処理が終了すると、遊技状態移行処理のサブルーチンを終了

10

20

30

40

50

し、メインループ処理のステップ S 1 0 1 に処理を移行する。

【 0 4 3 0 】

(ボーナス作動中処理)

次に、図 2 2 に基づいて、図 2 1 のステップ S 1 1 6 - 2 の処理により行われるボーナス作動中処理についての説明を行う。なお、図 2 2 はボーナス作動中処理のサブルーチンを示す図である。

【 0 4 3 1 】

(ステップ S 1 1 6 - 2 - 1)

ステップ S 1 1 6 - 2 - 1 において、メイン CPU 3 0 1 は、BB 作動中フラグが ON であるか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられているボーナス作動中フラグ格納領域の BB 作動中フラグが ON であるか否かを判定する処理を行う。そして、BB 作動中フラグが ON であると判定された場合には (ステップ S 1 1 6 - 2 - 1 = Y e s)、ステップ S 1 1 6 - 2 - 2 に処理を移行し、BB 作動中フラグが ON ではないと判定された場合には (ステップ S 1 1 6 - 2 - 1 = N o)、ステップ S 1 1 6 - 2 - 1 1 に処理を移行する。

10

【 0 4 3 2 】

(ステップ S 1 1 6 - 2 - 2)

ステップ S 1 1 6 - 2 - 2 において、メイン CPU 3 0 1 は、払出枚数カウンタ更新処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられている払出枚数カウンタの値から、ステップ S 1 1 4 の表示判定処理により算定されたメダルの払出枚数を減算する処理を行う。そして、ステップ S 1 1 6 - 2 - 2 の処理が終了すると、ステップ S 1 1 6 - 2 - 3 に処理を移行する。

20

【 0 4 3 3 】

(ステップ S 1 1 6 - 2 - 3)

ステップ S 1 1 6 - 2 - 3 において、メイン CPU 3 0 1 は、払出枚数カウンタの値が「 0 」未満であるか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、ステップ S 1 1 6 - 2 - 2 の払出枚数カウンタ更新処理により、メイン RAM 3 0 3 に設けられている払出枚数カウンタの値から、ステップ S 1 1 4 の表示判定処理により算定されたメダルの払出枚数を減算した結果、払出枚数カウンタの値が負の値となったか否かを判定する処理を行う。そして、払出枚数カウンタの値が「 0 」未満であると判定された場合には (ステップ S 1 1 6 - 2 - 3 = Y e s)、ステップ S 1 1 6 - 2 - 4 に処理を移行し、払出枚数カウンタの値が「 0 」未満ではないと判定された場合には (ステップ S 1 1 6 - 2 - 3 = N o)、ステップ S 1 1 6 - 2 - 5 に処理を移行する。

30

【 0 4 3 4 】

(ステップ S 1 1 6 - 2 - 4)

ステップ S 1 1 6 - 2 - 4 において、メイン CPU 3 0 1 は、BB 終了時処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられている払出枚数カウンタの値や、メイン RAM 3 0 3 に設けられているボーナス作動中フラグ格納領域の値をクリアする処理を行うとともに、メイン RAM 3 0 3 に設けられている遊技状態格納領域に RT 遊技状態に係る情報をセットする処理を行う。そして、ステップ S 1 1 6 - 2 - 4 の処理が終了すると、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップ S 1 0 1 に処理を移行する。

40

【 0 4 3 5 】

(ステップ S 1 1 6 - 2 - 5)

ステップ S 1 1 6 - 2 - 5 において、メイン CPU 3 0 1 は、遊技可能回数カウンタの値から「 1 」減算する処理を行う。具体的には、メイン CPU 3 0 1 は、メイン RAM 3 0 3 に設けられている遊技可能回数カウンタの値から「 1 」減算する処理を行う。そして、ステップ S 1 1 6 - 2 - 5 の処理が終了すると、ステップ S 1 1 6 - 2 - 6 に処理を移行する。

【 0 4 3 6 】

50

(ステップS 1 1 6 - 2 - 6)

ステップS 1 1 6 - 2 - 6において、メインCPU 3 0 1は、遊技可能回数カウンタの値が「0」であるか否かを判定する処理を行う。具体的には、メインCPU 3 0 1は、ステップS 1 1 6 - 2 - 5の処理により、メインRAM 3 0 3に設けられている遊技可能回数カウンタの値から「1」減算した結果、メインRAM 3 0 3に設けられている遊技可能回数カウンタの値が「0」となったか否かを判定する処理を行う。そして、遊技可能回数カウンタの値が「0」とであると判定された場合には(ステップS 1 1 6 - 2 - 6 = Yes)、ステップS 1 1 6 - 2 - 1 0に処理を移行し、遊技可能回数カウンタの値が「0」ではないと判定された場合には(ステップS 1 1 6 - 2 - 6 = No)、ステップS 1 1 6 - 2 - 7に処理を移行する。

10

【0 4 3 7】

(ステップS 1 1 6 - 2 - 7)

ステップS 1 1 6 - 2 - 7において、メインCPU 3 0 1は、入賞したか否かを判定する処理を行う。具体的には、メインCPU 3 0 1は、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されたか否かを判定する処理を行う。そして、入賞したと判定された場合には(ステップS 1 1 6 - 2 - 7 = Yes)、ステップS 1 1 6 - 2 - 8に処理を移行し、入賞していないと判定された場合には(ステップS 1 1 6 - 2 - 7 = No)、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS 1 0 1に処理を移行する。

20

【0 4 3 8】

(ステップS 1 1 6 - 2 - 8)

ステップS 1 1 6 - 2 - 8において、メインCPU 3 0 1は、入賞回数カウンタの値から「1」減算する処理を行う。具体的には、メインCPU 3 0 1は、メインRAM 3 0 3に設けられている入賞回数カウンタの値から「1」減算する処理を行う。そして、ステップS 1 1 6 - 2 - 8の処理が終了すると、ステップS 1 1 6 - 2 - 9に処理を移行する。

【0 4 3 9】

(ステップS 1 1 6 - 2 - 9)

ステップS 1 1 6 - 2 - 9において、メインCPU 3 0 1は、入賞回数カウンタの値が「0」であるか否かを判定する処理を行う。具体的には、メインCPU 3 0 1は、ステップS 1 1 6 - 2 - 8の処理により、メインRAM 3 0 3に設けられている入賞回数カウンタの値から「1」減算した結果、メインRAM 3 0 3に設けられている入賞回数カウンタの値が「0」となったか否かを判定する処理を行う。そして、入賞回数カウンタの値が「0」とであると判定された場合には(ステップS 1 1 6 - 2 - 9 = Yes)、ステップS 1 1 6 - 2 - 1 0に処理を移行し、入賞回数カウンタの値が「0」ではないと判定された場合には(ステップS 1 1 6 - 2 - 9 = No)、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS 1 0 1に処理を移行する。

30

【0 4 4 0】

(ステップS 1 1 6 - 2 - 1 0)

ステップS 1 1 6 - 2 - 1 0において、メインCPU 3 0 1は、BB中RB作動時処理を行う。具体的には、メインCPU 3 0 1は、メインRAM 3 0 3に設けられている入賞回数カウンタに所定の値をセットする処理を行うとともに、メインRAM 3 0 3に設けられている遊技可能回数カウンタに所定の値をセットする処理を行う。そして、ステップS 1 1 6 - 2 - 1 0の処理が終了すると、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS 1 0 1に処理を移行する。

40

【0 4 4 1】

(ステップS 1 1 6 - 2 - 1 1)

ステップS 1 1 6 - 2 - 1 1において、メインCPU 3 0 1は、遊技可能回数カウンタの値から「1」減算する処理を行う。具体的には、メインCPU 3 0 1は、メインRAM 3 0 3に設けられている遊技可能回数カウンタの値から「1」減算する処理を行う。そして、ステップS 1 1 6 - 2 - 1 1の処理が終了すると、ステップS 1 1 6 - 2 - 1 2に処

50

理を移行する。

【0442】

(ステップS116-2-12)

ステップS116-2-12において、メインCPU301は、遊技可能回数カウンタの値が「0」であるか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS116-2-11の処理により、メインRAM303に設けられている遊技可能回数カウンタの値から「1」減算した結果、メインRAM303に設けられている遊技可能回数カウンタの値が「0」となったか否かを判定する処理を行う。そして、遊技可能回数カウンタの値が「0」であると判定された場合には(ステップS116-2-12 = Yes)、ステップS116-2-16に処理を移行し、遊技可能回数カウンタの値が「0」ではないと判定された場合には(ステップS116-2-12 = No)、ステップS116-2-13に処理を移行する。

10

【0443】

(ステップS116-2-13)

ステップS116-2-13において、メインCPU301は、入賞したか否かを判定する処理を行う。具体的には、メインCPU301は、「入賞に係る図柄の組み合わせ」が有効ライン上に表示されたか否かを判定する処理を行う。そして、入賞したと判定された場合には(ステップS116-2-13 = Yes)、ステップS116-2-14に処理を移行し、入賞していないと判定された場合には(ステップS116-2-13 = No)、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS101に処理を移行する。

20

【0444】

(ステップS116-2-14)

ステップS116-2-14において、メインCPU301は、入賞回数カウンタの値から「1」減算する処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている入賞回数カウンタの値から「1」減算する処理を行う。そして、ステップS116-2-14の処理が終了すると、ステップS116-2-15に処理を移行する。

【0445】

(ステップS116-2-15)

ステップS116-2-15において、メインCPU301は、入賞回数カウンタの値が「0」であるか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS116-2-14の処理により、メインRAM303に設けられている入賞回数カウンタの値から「1」減算した結果、メインRAM303に設けられている入賞回数カウンタの値が「0」となったか否かを判定する処理を行う。そして、入賞回数カウンタの値が「0」であると判定された場合には(ステップS116-2-15 = Yes)、ステップS116-2-16に処理を移行し、入賞回数カウンタの値が「0」ではないと判定された場合には(ステップS116-2-15 = No)、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS101に処理を移行する。

30

【0446】

(ステップS116-2-16)

ステップS116-2-16において、メインCPU301は、RB終了時処理を行う。具体的には、メインCPU301は、メインRAM303に設けられている遊技状態格納領域にRT遊技状態に係る情報をセットする処理等を行う。そして、ステップS116-2-16の処理が終了すると、ボーナス作動中処理のサブルーチンを終了し、メインループ処理のステップS101に処理を移行する。

40

【0447】

(割込処理)

次に、図23、図24に基づいて、割込処理についての説明を行う。ここで、割込処理は、メインループ処理に対して、「1.49ms」毎に割り込んで行われる処理である。

50

【 0 4 4 8 】

(ステップ S 2 0 1)

ステップ S 2 0 1 において、メイン C P U 3 0 1 は、レジスタを退避する処理を行う。具体的には、メイン C P U 3 0 1 は、ステップ S 2 0 1 の時点で使用しているレジスタの値を退避する処理を行う。そして、ステップ S 2 0 1 の処理が終了すると、ステップ S 2 0 2 に処理を移行する。

【 0 4 4 9 】

(ステップ S 2 0 2)

ステップ S 2 0 2 において、メイン C P U 3 0 1 は、入力ポート読込処理を行う。具体的には、メイン C P U 3 0 1 は、ステータス基板 1 0 0、リール制御基板 1 5 0、電源基板 2 0 0 から各種信号を受信する処理を行う。なお、メイン C P U 3 0 1 は、入力ポート読込処理において、第 2 制御領域 2 2 1 0 に記憶されたプログラムで参照される入力ポートの情報については、入力ポートから読み出して第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶させておく。例えば、メイン C P U 3 0 1 は、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値を、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 において、第 1 メダル通過センサ状態値および第 2 メダル通過センサ状態値として記憶させる。また、メイン C P U 3 0 1 は、メダル投入検知センサ 6 1 の信号値に対応する入力ポートの値を、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 において、メダル投入検知センサ状態値として記憶させる。また、メイン C P U 3 0 1 は、払出センサ 9 2 の信号値に対応する入力ポートの値を、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 において、払出センサ状態値として記憶させる。そして、ステップ S 2 0 2 の処理が終了すると、ステップ S 2 0 3 に処理を移行する。

【 0 4 5 0 】

(ステップ S 2 0 3)

ステップ S 2 0 3 において、メイン C P U 3 0 1 は、タイマ計測処理を行う。具体的には、メイン C P U 3 0 1 は、最小遊技時間等を計測するためのタイマカウンタの値から「 1 」減算する処理を行う。また、メイン C P U 3 0 1 は、計時中のタイマ等についても計数処理を行う。例えば、メイン C P U 3 0 1 は、ホッパーモータ 9 1 の駆動時間が計時中であれば、この駆動時間の計数処理を行う。そして、ステップ S 2 0 3 の処理が終了すると、ステップ S 2 0 4 に処理を移行する。

【 0 4 5 1 】

(ステップ S 2 0 4)

ステップ S 2 0 4 において、メイン C P U 3 0 1 は、リール駆動制御処理を行う。具体的には、メイン C P U 3 0 1 は、リール番号の初期値として右リール 2 0 に対応する「 3 」をセットし、リール番号「 3 」に対応する右ステッピングモータ 1 5 3 を駆動することにより、右リール 2 0 の回転の加速、定速、減速制御等を行う。次に、メイン C P U 3 0 1 は、リール番号から「 1 」減算する処理を行い、リール番号「 2 」に対応する中ステッピングモータ 1 5 2 を駆動することにより、中リール 1 9 の回転の加速、定速、減速制御等を行う。次に、メイン C P U 3 0 1 は、リール番号から「 1 」減算する処理を行い、リール番号「 1 」に対応する左ステッピングモータ 1 5 1 を駆動することにより、左リール 1 8 の回転の加速、定速、減速制御等を行う。そして、ステップ S 2 0 4 の処理が終了すると、ステップ S 2 0 5 に処理を移行する。

【 0 4 5 2 】

(ステップ S 2 0 5)

ステップ S 2 0 5 において、メイン C P U 3 0 1 は、外部信号出力処理を行う。具体的には、メイン C P U 3 0 1 は、外部集中端子板 3 0 の出力ポートデータを設定する処理等を行う。そして、ステップ S 2 0 5 の処理が終了すると、ステップ S 2 0 6 に処理を移行する。

【 0 4 5 3 】

(ステップ S 2 0 6)

10

20

30

40

50

ステップ S 2 0 6 において、メイン C P U 3 0 1 は、L E D 表示処理を行う。具体的には、メイン C P U 3 0 1 は、貯留枚数表示器 1 5、払出枚数表示器 1 6 の表示データを作成する処理を行い、当該作成された表示データに基づいて、貯留枚数表示器 1 5、払出枚数表示器 1 6 の制御を行う。そして、ステップ S 2 0 6 の処理が終了すると、ステップ S 2 0 7 に処理を移行する。

【 0 4 5 4 】

(ステップ S 2 0 7)

ステップ S 2 0 7 において、メイン C P U 3 0 1 は、制御コマンド送信処理を行う。具体的には、メイン C P U 3 0 1 は、メイン R A M 3 0 3 に設けられている演出用伝送データ格納領域にセットされた各種コマンドをサブ制御基板 4 0 0 に対して送信する処理を行う。そして、ステップ S 2 0 7 の処理が終了すると、ステップ S 2 0 8 に処理を移行する。

10

【 0 4 5 5 】

(ステップ S 2 0 8)

ステップ S 2 0 8 において、メイン C P U 3 0 1 は、ポート出力処理を行う。具体的には、メイン C P U 3 0 1 は、ステータス基板 1 0 0、リール制御基板 1 5 0、電源基板 2 0 0、サブ制御基板 4 0 0 に対して、各種信号を送信する処理を行う。なお、第 2 制御領域 2 2 1 0 に記憶されたプログラムにおいては、出力ポートに対して信号を送信する処理を行うことはない。そして、ステップ S 2 0 8 の処理が終了すると、ステップ S 2 0 9 に処理を移行する。

20

【 0 4 5 6 】

(ステップ S 2 0 9)

ステップ S 2 0 9 において、メイン C P U 3 0 1 は、入力エラーチェック処理を行う。当該処理において、メイン C P U 3 0 1 は、各種の入力エラーを検査するためのエラーチェック処理を行う。例えば、メイン C P U 3 0 1 は、ドア開放をチェックするためのドア開放チェック処理等を行う。そして、ステップ S 2 0 9 の処理が終了すると、ステップ S 2 1 0 に処理を移行する。

【 0 4 5 7 】

(ステップ S 2 1 0)

ステップ S 2 1 0 において、メイン C P U 3 0 1 は、後で図 2 5 を用いて詳述する第 2 記憶領域割込処理を行う。なお、第 2 記憶領域割込処理は、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 記憶領域割込処理を行うプログラムを呼び出すことにより実行される。また、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶された割込処理を行うプログラムのステップ S 2 1 0 に対応する箇所には、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶された第 2 記憶領域割込処理を行うプログラムを呼び出すためのアドレスが予め規定されている。当該処理において、メイン C P U 3 0 1 は、第 2 記憶領域における割込処理等を行う。また、本実施の形態においては、第 2 記憶領域割込処理を、割込処理の途中で実行されるようにしているが、「第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムを呼び出すことにより実行される」第 2 記憶領域割込処理と、「第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムを呼び出すことにより実行される」割込処理と、をそれぞれ別々に、独立で実行させるようにしてもよい。そして、ステップ S 2 1 0 の処理が終了すると、ステップ S 2 1 1 に処理を移行する。

30

40

【 0 4 5 8 】

(ステップ S 2 1 1)

ステップ S 2 1 1 において、メイン C P U 3 0 1 は、第 1 記憶領域復帰時エラーチェック処理を行う。具体的には、メイン C P U 3 0 1 は、上記第 2 記憶領域 2 2 0 0 に記憶されたプログラムによる第 2 記憶領域割込処理において、エラーが検出されたか否かをチェックする処理を行う。ここでは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる割込処理において、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6

50

0に記憶されたエラーフラグを参照することにより、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによる第2記憶領域割込処理において、エラーが検出されたか否かをチェックする。そして、ステップS211の処理が終了すると、ステップS212に処理を移行する。

【0459】

(ステップS212)

ステップS212において、メインCPU301は、エラーを検出したか否かを判定する処理を行う。具体的には、メインCPU301は、ステップS211の第1記憶領域復帰時エラーチェック処理において、エラーを検出したか否かを判定する処理を行う。そして、メインCPU301は、エラーを検出したと判定された場合には(ステップS212 = Yes)、ステップS213に処理を移行し、エラーを検出していないと判定された場合には(ステップS212 = No)、ステップS214に処理を移行する。

10

【0460】

(ステップS213)

ステップS213において、メインCPU301は、復帰時エラー検出時処理を行う。具体的には、メインCPU301は、エラー情報を各種表示器に表示するための処理等を行う。また、該当するエラーが検出された旨の情報を有するエラーコマンドをメインRAM303に設けられている演出用伝送データ格納領域にセットする処理を行う。そして、ステップS213の処理が終了すると、ステップS214に処理を移行する。なお、必要があればエラー表示後に遊技の停止処理を行う。

20

【0461】

(ステップS214)

ステップS214において、メインCPU301は、レジスタの復帰処理を行う。具体的には、メインCPU301は、ステップS201の処理において、退避したレジスタの値を復帰させる処理を行う。そして、ステップS214の処理が終了すると、割込処理を終了し、メインループ処理に復帰する。

【0462】

(第2記憶領域割込処理)

次に、図25に基づいて、図24のステップS210の処理により行われる第2記憶領域割込処理についての説明を行う。なお、図25は第2記憶領域割込処理のサブルーチンを示す図である。また、第2記憶領域割込処理は、第2記憶領域2200の第2制御領域2210に記憶されたプログラムに基づいて、実行される。

30

【0463】

(ステップS401)

ステップS401において、メインCPU301は、レジスタ退避処理を行う。具体的には、メインCPU301は、ステップS401の時点で使用しているレジスタの値を退避する処理を行う。なお、このレジスタ退避処理は、第2メダル投入チェック処理のステップS103-3-3-1におけるレジスタ退避処理と同様の処理である。そして、ステップS401の処理が終了すると、ステップS402に処理を移行する。

【0464】

(ステップS402)

ステップS402において、メインCPU301は、タイマ計測処理を行う。具体的には、メインCPU301は、第2記憶領域2200における計時中のタイマ等についての計数処理を行う。例えば、メインCPU301は、ホッパーモータ91の駆動時間が第2記憶領域2200において計時中であれば、この駆動時間の計数処理を行う。なお、本ステップS402のタイマ計測処理におけるタイマの計数処理と、上記割込処理のステップS203のタイマ計測処理におけるタイマの計数処理では、同一内容のプログラムであるサブルーチンを呼び出すが、本ステップS402のタイマ計測処理におけるタイマの計数処理は、第2記憶領域2200の第2制御領域2210に記憶されたプログラムを呼び出すことによって実行し、第2ワーク領域2260に記憶されたタイマの値を更新するもの

40

50

であり、上記割込処理のステップS 2 0 3のタイマ計測処理におけるタイマの計数処理は、第1記憶領域2 1 0 0の第1制御領域2 1 1 0に記憶されたプログラムを呼び出すことによって実行し、第1ワーク領域2 1 6 0に記憶されたタイマの値を更新するものである。すなわち、それぞれのタイマ計測処理は、対応するサブルーチンのみを呼び出すものであって、他方のサブルーチンは呼び出さない。そして、ステップS 4 0 2の処理が終了すると、ステップS 4 0 3に処理を移行する。

【0 4 6 5】

(ステップS 4 0 3)

ステップS 4 0 3において、メインCPU 3 0 1は、後で図2 6を用いて詳述する第2記憶領域入力エラーチェック処理を行う。当該処理において、メインCPU 3 0 1は、各種入力エラー(投入エラー、払出エラー)の検査処理等を行う。そして、ステップS 4 0 3の処理が終了すると、ステップS 4 0 4に処理を移行する。

10

【0 4 6 6】

(ステップS 4 0 4)

ステップS 4 0 4において、メインCPU 3 0 1は、レジスタ復帰処理を行う。具体的には、メインCPU 3 0 1は、ステップS 4 0 1の処理において、退避したレジスタの値を復帰させる処理を行う。なお、このレジスタ復帰処理は、第2メダル投入チェック処理のステップS 1 0 3 - 3 - 3 - 1 0におけるレジスタ復帰処理と同様の処理である。そして、ステップS 4 0 4の処理が終了すると、第2記憶領域割込処理を終了し、割込処理のステップS 2 1 1に処理を移行する。

20

【0 4 6 7】

(第2記憶領域入力エラーチェック処理)

次に、図2 6に基づいて、図2 5のステップS 4 0 3の処理により行われる第2記憶領域入力エラーチェック処理についての説明を行う。なお、図2 6は第2記憶領域入力エラーチェック処理のサブルーチンを示す図である。また、上記のように、第2記憶領域入力エラーチェック処理も、第2記憶領域2 2 0 0の第2制御領域2 2 1 0に記憶されたプログラムを呼び出すことにより実行される。

【0 4 6 8】

(ステップS 4 0 3 - 1)

ステップS 4 0 3 - 1において、メインCPU 3 0 1は、投入エラーまたは払出エラー時であるか否かを判定する処理を行う。具体的には、メインCPU 3 0 1は、第2記憶領域2 2 0 0の第2ワーク領域2 2 6 0における投入エラーフラグ(通過エラーフラグを含む)および払出エラーフラグを検索し、投入エラーフラグまたは払出エラーフラグがONであるか否かを判定する処理を行う。そして、投入エラーフラグまたは払出エラーフラグがONであると判定された場合には(ステップS 4 0 3 - 1 = Yes)、第2記憶領域入力エラーチェック処理を終了し、第2記憶領域割込処理のステップS 4 0 4に処理を移行し、投入エラーフラグおよび払出エラーフラグがONでないと判定された場合には(ステップS 4 0 3 - 1 = No)、ステップS 4 0 3 - 2に処理を移行する。

30

【0 4 6 9】

(ステップS 4 0 3 - 2)

ステップS 4 0 3 - 2において、メインCPU 3 0 1は、後で図2 7を用いて詳述する投入センサエラーチェック処理を行う。当該処理において、メインCPU 3 0 1は、メダルの投入に関するエラー(セレクター1 4におけるエラー)を判定する処理等を行う。そして、ステップS 4 0 3 - 2の処理が終了すると、ステップS 4 0 2 - 3に処理を移行する。

40

【0 4 7 0】

(ステップS 4 0 3 - 3)

ステップS 4 0 3 - 3において、メインCPU 3 0 1は、後で図2 8を用いて詳述する払出センサエラーチェック処理を行う。当該処理において、メインCPU 3 0 1は、メダルの払い出しに関するエラー(ホッパー2 0 2におけるエラー)を判定する処理等を行う

50

。そして、ステップ S 4 0 3 - 3 の処理が終了すると、第 2 記憶領域入力エラーチェック処理を終了し、第 2 記憶領域割込処理のステップ S 4 0 4 に処理を移行する。

【 0 4 7 1 】

(投入センサエラーチェック処理)

次に、図 2 7 に基づいて、図 2 6 のステップ S 4 0 3 - 2 の処理により行われる投入センサエラーチェック処理についての説明を行う。なお、図 2 7 は投入センサエラーチェック処理のサブルーチンを示す図である。また、上記のように、投入センサエラーチェック処理も、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムを呼び出すことにより実行される。

【 0 4 7 2 】

(ステップ S 4 0 3 - 2 - 1)

ステップ S 4 0 3 - 2 - 1 において、メイン CPU 3 0 1 は、ブロック 5 4 が OFF 状態であるか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶されたブロック 5 4 の制御状態値を参照し、ブロック 5 4 の状態を判定する。なお、メイン CPU 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムにおいて、メダルの投入を許可する場合に、ブロック 5 4 を ON に制御するとともに、第 1 ワーク領域 2 1 6 0 におけるブロック 5 4 の制御状態値に ON を記憶させ、メダルの投入を許可しない場合に、ブロック 5 4 を OFF に制御するとともに、第 1 ワーク領域 2 1 6 0 におけるブロック 5 4 の制御状態値に OFF を記憶させる。

【 0 4 7 3 】

そして、ブロック 5 4 が OFF 状態であると判定された場合には (ステップ S 4 0 3 - 2 - 1 = Y e s)、ステップ S 4 0 3 - 2 - 5 に処理を移行し、ブロック 5 4 が OFF 状態でないと判定された場合には (ステップ S 4 0 3 - 2 - 1 = N o)、ステップ S 4 0 3 - 2 - 2 に処理を移行する。

【 0 4 7 4 】

(ステップ S 4 0 3 - 2 - 2)

ステップ S 4 0 3 - 2 - 2 において、メイン CPU 3 0 1 は、ブロックフラグが OFF であるか否かを判定する処理を行う。具体的には、メイン CPU 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶されたブロックフラグの値が、OFF であるか否かを判定する。そして、ブロックフラグの値が OFF であると判定された場合には (ステップ S 4 0 3 - 2 - 2 = Y e s)、ステップ S 4 0 3 - 2 - 3 に処理を移行し、ブロックフラグの値が OFF でないと判定された場合には (ステップ S 4 0 3 - 2 - 2 = N o)、ステップ S 4 0 3 - 2 - 1 2 に処理を移行する。

【 0 4 7 5 】

(ステップ S 4 0 3 - 2 - 3)

ステップ S 4 0 3 - 2 - 3 において、メイン CPU 3 0 1 は、ブロック OFF 時間の計時を終了する処理を行う。具体的には、メイン CPU 3 0 1 は、第 2 記憶領域割込処理におけるタイマ計測処理によるブロック OFF 時間の更新を停止させ、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるブロック OFF 時間の値をクリアする処理を行う。そして、ステップ S 4 0 3 - 2 - 3 の処理が終了すると、ステップ S 4 0 3 - 2 - 4 に処理を移行する。

【 0 4 7 6 】

(ステップ S 4 0 3 - 2 - 4)

ステップ S 4 0 3 - 2 - 4 において、メイン CPU 3 0 1 は、ブロックフラグを ON とする処理を行う。具体的には、メイン CPU 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるブロックフラグに ON をセットする処理を行う。そして、ステップ S 4 0 3 - 2 - 4 の処理が終了すると、ステップ S 4 0 3 - 2 - 1 2 に処理を移行する。

【 0 4 7 7 】

(ステップ S 4 0 3 - 2 - 5)

ステップ S 4 0 3 - 2 - 5 において、メイン C P U 3 0 1 は、ブロックフラグが O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶されたブロックフラグの値が、O N であるか否かを判定する。そして、ブロックフラグの値が O N であると判定された場合には (ステップ S 4 0 3 - 2 - 5 = Y e s)、ステップ S 4 0 3 - 2 - 6 に処理を移行し、ブロックフラグの値が O N でないと判定された場合には (ステップ S 4 0 3 - 2 - 5 = N o)、ステップ S 4 0 3 - 2 - 8 に処理を移行する。

【 0 4 7 8 】

(ステップ S 4 0 3 - 2 - 6)

10

ステップ S 4 0 3 - 2 - 6 において、メイン C P U 3 0 1 は、ブロック O F F 時間の計時を開始する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるブロック O F F 時間の値をクリアし、第 2 記憶領域割込処理におけるタイマ計測処理によるブロック O F F 時間の更新を開始させる処理を行う。そして、ステップ S 4 0 3 - 2 - 6 の処理が終了すると、ステップ S 4 0 3 - 2 - 7 に処理を移行する。

【 0 4 7 9 】

(ステップ S 4 0 3 - 2 - 7)

ステップ S 4 0 3 - 2 - 7 において、メイン C P U 3 0 1 は、ブロックフラグを O F F とする処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるブロックフラグに O F F をセットする処理を行う。そして、ステップ S 4 0 3 - 2 - 7 の処理が終了すると、ステップ S 4 0 3 - 2 - 8 に処理を移行する。

20

【 0 4 8 0 】

(ステップ S 4 0 3 - 2 - 8)

ステップ S 4 0 3 - 2 - 8 において、メイン C P U 3 0 1 は、ブロック O F F 時間が 5 0 0 m s 以上であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶されたブロック O F F 時間が、5 0 0 m s 以上となったか否かを判定する。そして、ブロック O F F 時間が 5 0 0 m s 以上であると判定された場合には (ステップ S 4 0 3 - 2 - 8 = Y e s)、ステップ S 4 0 3 - 2 - 9 に処理を移行し、ブロック O F F 時間が 5 0 0 m s 以上でないと判定された場合には (ステップ S 4 0 3 - 2 - 8 = N o)、ステップ S 4 0 3 - 2 - 1 2 に処理を移行する。

30

【 0 4 8 1 】

(ステップ S 4 0 3 - 2 - 9)

ステップ S 4 0 3 - 2 - 9 において、メイン C P U 3 0 1 は、第 1 メダル通過センサ 6 2 の信号が O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶された第 1 メダル通過センサ状態値を参照し、第 1 メダル通過センサ 6 2 の信号が O N であるか否かを判定する。なお、上記のように、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムにおいて、第 1 メダル通過センサ 6 2 から信号を入力する (第 1 メダル通過センサ 6 2 に対応する入力ポートの値が O N となる) と、第 1 ワーク領域 2 1 6 0 における第 1 メダル通過センサ状態値に O N を記憶させ、第 1 メダル通過センサ 6 2 からの信号を入力しなくなる (第 1 メダル通過センサ 6 2 に対応する入力ポートの値が O F F となる) と、第 1 ワーク領域 2 1 6 0 における第 1 メダル通過センサ状態値に O F F を記憶させる。

40

【 0 4 8 2 】

そして、第 1 メダル通過センサ 6 2 の信号が O N であると判定された場合には (ステップ S 4 0 3 - 2 - 9 = Y e s)、ステップ S 4 0 3 - 2 - 1 1 に処理を移行し、第 1 メダル通過センサ 6 2 の信号が O N でないと判定された場合には (ステップ S 4 0 3 - 2 - 9

50

= N o)、ステップ S 4 0 3 - 2 - 1 0 に処理を移行する。

【 0 4 8 3 】

(ステップ S 4 0 3 - 2 - 1 0)

ステップ S 4 0 3 - 2 - 1 0 において、メイン C P U 3 0 1 は、第 2 メダル通過センサ 6 3 の信号が O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶された第 2 メダル通過センサ状態値を参照し、第 2 メダル通過センサ 6 3 の信号が O N であるか否かを判定する。なお、上記のように、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムにおいて、第 2 メダル通過センサ 6 3 から信号を入力する（第 2 メダル通過センサ 6 3 に対応する入力ポートの値が O N となる）と、第 1 ワーク領域 2 1 6 0 における第 2 メダル通過センサ状態値に O N を記憶させ、第 2 メダル通過センサ 6 3 からの信号を入力しなくなる（第 2 メダル通過センサ 6 3 に対応する入力ポートの値が O F F となる）と、第 1 ワーク領域 2 1 6 0 における第 2 メダル通過センサ状態値に O F F を記憶させる。

10

【 0 4 8 4 】

そして、第 2 メダル通過センサ 6 3 の信号が O N であると判定された場合には（ステップ S 4 0 3 - 2 - 1 0 = Y e s ）、ステップ S 4 0 3 - 2 - 1 1 に処理を移行し、第 2 メダル通過センサ 6 3 の信号が O N でないと判定された場合には（ステップ S 4 0 3 - 2 - 1 0 = N o ）、ステップ S 4 0 3 - 2 - 1 2 に処理を移行する。

【 0 4 8 5 】

20

(ステップ S 4 0 3 - 2 - 1 1)

ステップ S 4 0 3 - 2 - 1 1 において、メイン C P U 3 0 1 は、通過エラーフラグ設定処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 における通過エラーフラグに O N をセットする処理を行う。そして、ステップ S 4 0 3 - 2 - 1 1 の処理が終了すると、投入センサエラーチェック処理を終了して、第 2 記憶領域入力エラーチェック処理のステップ S 4 0 3 - 3 に処理を移行する。

【 0 4 8 6 】

(ステップ S 4 0 3 - 2 - 1 2)

ステップ S 4 0 3 - 2 - 1 2 において、メイン C P U 3 0 1 は、メダル投入検知センサ 6 1 の信号が O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶されたメダル投入検知センサ状態値を参照し、メダル投入検知センサ 6 1 の信号が O N であるか否かを判定する。なお、上記のように、メイン C P U 3 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムにおいて、メダル投入検知センサ 6 1 から信号を入力する（メダル投入検知センサ 6 1 に対応する入力ポートの値が O N となる）と、第 1 ワーク領域 2 1 6 0 におけるメダル投入検知センサ状態値に O N を記憶させ、メダル投入検知センサ 6 1 からの信号を入力しなくなる（メダル投入検知センサ 6 1 に対応する入力ポートの値が O F F となる）と、第 1 ワーク領域 2 1 6 0 におけるメダル投入検知センサ状態値に O F F を記憶させる。

30

【 0 4 8 7 】

40

そして、メダル投入検知センサ 6 1 の信号が O N であると判定された場合には（ステップ S 4 0 3 - 2 - 1 2 = Y e s ）、ステップ S 4 0 3 - 2 - 1 6 に処理を移行し、メダル投入検知センサ 6 1 の信号が O N でないと判定された場合には（ステップ S 4 0 3 - 2 - 1 2 = N o ）、ステップ S 4 0 3 - 2 - 1 3 に処理を移行する。

【 0 4 8 8 】

(ステップ S 4 0 3 - 2 - 1 3)

ステップ S 4 0 3 - 2 - 1 3 において、メイン C P U 3 0 1 は、投入検知センサフラグが O N であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶された投入検知センサフラグの値が、O N であるか否かを判定する。そして、投入検知センサフラグの値が O N であると判定され

50

た場合には (ステップ S 4 0 3 - 2 - 1 3 = Y e s)、ステップ S 4 0 3 - 2 - 1 4 に処理を移行し、投入検知センサフラグの値が O N でないと判定された場合には (ステップ S 4 0 3 - 2 - 1 3 = N o)、投入センサエラーチェック処理を終了し、第 2 記憶領域入力エラーチェック処理のステップ S 4 0 3 - 3 に処理を移行する。

【 0 4 8 9 】

(ステップ S 4 0 3 - 2 - 1 4)

ステップ S 4 0 3 - 2 - 1 4 において、メイン C P U 3 0 1 は、投入検知センサ O N 中時間の計時を終了する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域割込処理におけるタイマ計測処理による投入検知センサ O N 中時間の更新を停止させ、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 における投入検知センサ O N 中時間の値をク
リアする処理を行う。そして、ステップ S 4 0 3 - 2 - 1 4 の処理が終了すると、ステッ
プ S 4 0 3 - 2 - 1 5 に処理を移行する。

10

【 0 4 9 0 】

(ステップ S 4 0 3 - 2 - 1 5)

ステップ S 4 0 3 - 2 - 1 5 において、メイン C P U 3 0 1 は、投入検知センサフラグ
を O F F とする処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0
の第 2 ワーク領域 2 2 6 0 における投入検知センサフラグに O F F をセットする処理を行
う。そして、ステップ S 4 0 3 - 2 - 1 5 の処理が終了すると、投入センサエラーチェッ
ク処理を終了し、第 2 記憶領域入力エラーチェック処理のステップ S 4 0 3 - 3 に処理を
移行する。

20

【 0 4 9 1 】

(ステップ S 4 0 3 - 2 - 1 6)

ステップ S 4 0 3 - 2 - 1 6 において、メイン C P U 3 0 1 は、投入検知センサフラグ
が O F F であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2
記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶された投入検知センサフラグの値が、
O F F であるか否かを判定する。そして、投入検知センサフラグの値が O F F であると判
定された場合には (ステップ S 4 0 3 - 2 - 1 6 = Y e s)、ステップ S 4 0 3 - 2 - 1
7 に処理を移行し、投入検知センサフラグの値が O F F でないと判定された場合には (ス
テップ S 4 0 3 - 2 - 1 6 = N o)、ステップ S 4 0 3 - 2 - 1 9 に処理を移行する。

30

【 0 4 9 2 】

(ステップ S 4 0 3 - 2 - 1 7)

ステップ S 4 0 3 - 2 - 1 7 において、メイン C P U 3 0 1 は、投入検知センサ O N 中
時間の計時を開始する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2
2 0 0 の第 2 ワーク領域 2 2 6 0 における投入検知センサ O N 中時間の値をクリアし、第
2 記憶領域割込処理におけるタイマ計測処理による投入検知センサ O N 中時間の更新を開
始させる処理を行う。そして、ステップ S 4 0 3 - 2 - 1 7 の処理が終了すると、ステッ
プ S 4 0 3 - 2 - 1 8 に処理を移行する。

【 0 4 9 3 】

(ステップ S 4 0 3 - 2 - 1 8)

ステップ S 4 0 3 - 2 - 1 8 において、メイン C P U 3 0 1 は、投入検知センサフラグ
を O N とする処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の
第 2 ワーク領域 2 2 6 0 における投入検知センサフラグに O N をセットする処理を行う。
そして、ステップ S 4 0 3 - 2 - 1 8 の処理が終了すると、ステップ S 4 0 3 - 2 - 1 9
に処理を移行する。

40

【 0 4 9 4 】

(ステップ S 4 0 3 - 2 - 1 9)

ステップ S 4 0 3 - 2 - 1 9 において、メイン C P U 3 0 1 は、投入検知センサ O N 中
時間が 1 5 0 0 m s 以上であるか否かを判定する処理を行う。具体的には、メイン C P U
3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶された投入検知センサ
O N 中時間が、1 5 0 0 m s 以上となったか否かを判定する。そして、投入検知センサ O

50

N中時間が1500ms以上であると判定された場合には(ステップS403-2-19=Y e s)、ステップS403-2-20に処理を移行し、投入検知センサON中時間が1500ms以上でないと判定された場合には(ステップS403-2-19=N o)、投入センサエラーチェック処理を終了し、第2記憶領域入力エラーチェック処理のステップS403-3に処理を移行する。

【0495】

(ステップS403-2-20)

ステップS403-2-20において、メインCPU301は、投入エラーフラグ設定処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260における投入エラーフラグにONをセットする処理を行う。そして、ステップS403-2-20の処理が終了すると、投入センサエラーチェック処理を終了して、第2記憶領域入力エラーチェック処理のステップS403-3に処理を移行する。

10

【0496】

(払出センサエラーチェック処理)

次に、図28に基づいて、図26のステップS403-3の処理により行われる払出センサエラーチェック処理についての説明を行う。なお、図28は払出センサエラーチェック処理のサブルーチンを示す図である。また、上記のように、払出センサエラーチェック処理も、第2記憶領域2200の第2制御領域2210に記憶されたプログラムを呼び出すことにより実行される。

【0497】

20

(ステップS403-3-1)

ステップS403-3-1において、メインCPU301は、ホッパーモータ91が停止中であるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160に記憶されたホッパーモータ動作状態値を参照し、ホッパーモータ91の動作状態を判定する。なお、メインCPU301は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにおいて、ホッパーモータ91を動作させる際には、第1ワーク領域2160におけるホッパーモータ動作状態値にONを記憶させ、ホッパーモータ91を停止させる際には、第1ワーク領域2160におけるホッパーモータ動作状態値にOFFを記憶させる。

【0498】

30

そして、ホッパーモータ91が停止中であると判定された場合には(ステップS403-3-1=Y e s)、ステップS403-3-2に処理を移行し、ホッパーモータ91が停止中でないと判定された場合には(ステップS403-3-1=N o)、払出センサエラーチェック処理を終了して、第2記憶領域割込処理のステップS404に処理を移行する。

【0499】

(ステップS403-3-2)

ステップS403-3-2において、メインCPU301は、払出センサ92の信号がONであるか否かを判定する処理を行う。具体的には、メインCPU301は、第1記憶領域2100の第1ワーク領域2160に記憶された払出センサ状態値を参照し、払出センサ92の信号がONであるか否かを判定する。なお、上記のように、メインCPU301は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにおいて、払出センサ92から信号を入力する(払出センサ92に対応する入力ポートの値がONとなる)と、第1ワーク領域2160における払出センサ状態値にONを記憶させ、払出センサ92からの信号を入力しなくなる(払出センサ92に対応する入力ポートの値がOFFとなる)と、第1ワーク領域2160における払出センサ状態値にOFFを記憶させる。

40

【0500】

そして、払出センサ92の信号がONであると判定された場合には(ステップS403-3-2=Y e s)、ステップS403-3-6に処理を移行し、払出センサ92の信号

50

がONでないと判定された場合には(ステップS403-3-2=No)、ステップS403-3-3に処理を移行する。

【0501】

(ステップS403-3-3)

ステップS403-3-3において、メインCPU301は、第2領域用払出センサフラグがONであるか否かを判定する処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260に記憶された第2領域用払出センサフラグの値が、ONであるか否かを判定する。そして、第2領域用払出センサフラグの値がONであると判定された場合には(ステップS403-3-3=Yes)、ステップS403-3-4に処理を移行し、第2領域用払出センサフラグの値がONでないと判定された場合には(ステップS403-3-3=No)、払出センサエラーチェック処理を終了し、第2記憶領域割込処理のステップS404に処理を移行する。

10

【0502】

(ステップS403-3-4)

ステップS403-3-4において、メインCPU301は、モータOFF中払出センサ検出時間の計時を終了する処理を行う。具体的には、メインCPU301は、第2記憶領域割込処理におけるタイマ計測処理によるモータOFF中払出センサ検出時間の更新を停止させ、第2記憶領域2200の第2ワーク領域2260におけるモータOFF中払出センサ検出時間の値をクリアする処理を行う。そして、ステップS403-3-4の処理が終了すると、ステップS403-3-5に処理を移行する。

20

【0503】

(ステップS403-3-5)

ステップS403-3-5において、メインCPU301は、第2領域用払出センサフラグをOFFとする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260における第2領域用払出センサフラグにOFFをセットする処理を行う。そして、ステップS403-3-5の処理が終了すると、払出センサエラーチェック処理を終了し、第2記憶領域割込処理のステップS404に処理を移行する。

【0504】

(ステップS403-3-6)

ステップS403-3-6において、メインCPU301は、第2領域用払出センサフラグがOFFであるか否かを判定する処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260に記憶された第2領域用払出センサフラグの値が、OFFであるか否かを判定する。そして、第2領域用払出センサフラグの値がOFFであると判定された場合には(ステップS403-3-6=Yes)、ステップS403-3-7に処理を移行し、第2領域用払出センサフラグの値がOFFでないと判定された場合には(ステップS403-3-6=No)、ステップS403-3-9に処理を移行する。

30

【0505】

(ステップS403-3-7)

ステップS403-3-7において、メインCPU301は、モータOFF中払出センサ検出時間の計時を開始する処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260におけるモータOFF中払出センサ検出時間の値をクリアし、第2記憶領域割込処理におけるタイマ計測処理によるモータOFF中払出センサ検出時間の更新を開始させる処理を行う。そして、ステップS403-3-7の処理が終了すると、ステップS403-3-8に処理を移行する。

40

【0506】

(ステップS403-3-8)

ステップS403-3-8において、メインCPU301は、第2領域用払出センサフラグをONとする処理を行う。具体的には、メインCPU301は、第2記憶領域2200の第2ワーク領域2260における第2領域用払出センサフラグにONをセットする処

50

理を行う。そして、ステップ S 4 0 3 - 3 - 8 の処理が終了すると、ステップ S 4 0 3 - 3 - 9 に処理を移行する。

【 0 5 0 7 】

(ステップ S 4 0 3 - 3 - 9)

ステップ S 4 0 3 - 3 - 9 において、メイン C P U 3 0 1 は、モータ O F F 中払出センサ検出時間が 7 . 5 m s 以上であるか否かを判定する処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 に記憶されたモータ O F F 中払出センサ検出時間が、7 . 5 m s 以上となったか否かを判定する。そして、モータ O F F 中払出センサ検出時間が 7 . 5 m s 以上であると判定された場合には (ステップ S 4 0 3 - 3 - 9 = Y e s)、ステップ S 4 0 3 - 3 - 1 0 に処理を移行し、モータ O F F 中払出センサ検出時間が 7 . 5 m s 以上でないと判定された場合には (ステップ S 4 0 3 - 3 - 9 = N o)、払出センサエラーチェック処理を終了し、第 2 記憶領域割込処理のステップ S 4 0 4 に処理を移行する。

10

【 0 5 0 8 】

(ステップ S 4 0 3 - 3 - 1 0)

ステップ S 4 0 3 - 3 - 1 0 において、メイン C P U 3 0 1 は、払出エラーフラグ設定処理を行う。具体的には、メイン C P U 3 0 1 は、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 における払出エラーフラグに O N をセットする処理を行う。そして、ステップ S 4 0 3 - 3 - 1 0 の処理が終了すると、払出センサエラーチェック処理を終了して、第 2 記憶領域入力エラーチェック処理のステップ S 4 0 3 - 3 に処理を移行する。

20

【 0 5 0 9 】

(サブ制御基板におけるメイン処理)

次に、図 2 9 に基づいて、サブ制御基板におけるメイン処理についての説明を行う。

【 0 5 1 0 】

(ステップ S 3 0 1)

ステップ S 3 0 1 において、サブ C P U 4 0 1 は、初期化処理を行う。具体的には、サブ C P U 4 0 1 は、サブ R A M 4 0 3 のエラーをチェックする処理等を行う。そして、ステップ S 3 0 1 の処理が終了すると、ステップ S 3 0 2 に処理を移行する。

【 0 5 1 1 】

(ステップ S 3 0 2)

ステップ S 3 0 2 において、サブ C P U 4 0 1 は、後で図 3 0 を用いて詳述するメイン制御基板通信処理を行う。当該処理において、サブ C P U 4 0 1 は、メイン制御基板 3 0 0 から受信したコマンドを解析する処理等を行う。そして、ステップ S 3 0 2 の処理が終了すると、ステップ S 3 0 3 に処理を移行する。

30

【 0 5 1 2 】

(ステップ S 3 0 3)

ステップ S 3 0 3 において、サブ C P U 4 0 1 は、サウンド制御処理を行う。具体的には、サブ C P U 4 0 1 は、後述のステップ S 3 0 2 - 3 - 3 のサウンドデータ決定処理により決定されたサウンドデータに基づいて、スピーカ 3 3 から音声を出力する処理を行う。そして、ステップ S 3 0 3 の処理が終了すると、ステップ S 3 0 4 に処理を移行する。

40

【 0 5 1 3 】

(ステップ S 3 0 4)

ステップ S 3 0 4 において、サブ C P U 4 0 1 は、L E D 制御処理を行う。具体的には、サブ C P U 4 0 1 は、後述のステップ S 3 0 2 - 3 - 2 の L E D データ決定処理により決定された L E D データに基づいて、L E D 3 2 の制御を行う。そして、ステップ S 3 0 4 の処理が終了すると、ステップ S 3 0 5 に処理を移行する。

【 0 5 1 4 】

(ステップ S 3 0 5)

ステップ S 3 0 5 において、サブ C P U 4 0 1 は、画像制御処理を行う。具体的には、サブ C P U 4 0 1 は、後述のステップ S 3 0 2 - 3 - 4 の画像データ決定処理により決定

50

された画像データに基づいて、液晶表示装置 31 の制御を行う。そして、ステップ S 305 の処理が終了すると、ステップ S 306 に処理を移行する。

【0515】

(ステップ S 306)

ステップ S 306 において、サブ CPU 401 は、各種スイッチ検出時処理を行う。具体的には、サブ CPU 401 は、演出ボタンセンサ 21s が演出ボタン 21 の操作を検出した場合や、十字キーセンサ 22s が十字キー 22 の操作を検出した場合に所定の処理を実行する処理を行う。そして、ステップ S 306 の処理が終了すると、ステップ S 302 に処理を移行する。

【0516】

(メイン制御基板通信処理)

次に、図 30 に基づいて、図 29 のステップ S 302 の処理により行われるメイン制御基板通信処理についての説明を行う。なお、図 30 はメイン制御基板通信処理のサブルーチンを示す図である。

【0517】

(ステップ S 302 - 1)

ステップ S 302 - 1 において、サブ CPU 401 は、異なるコマンドを受信したか否かを判定する処理を行う。具体的には、サブ CPU 401 は、メイン制御基板 300 から受信したコマンドが前回受信したコマンドと異なるコマンドであるか否かを判定する処理を行う。そして、異なるコマンドを受信したと判定された場合には (ステップ S 302 - 1 = Yes)、ステップ S 302 - 2 に処理を移行し、異なるコマンドを受信していないと判定された場合には (ステップ S 302 - 1 = No)、メイン制御基板通信処理のサブルーチンを終了し、サブ制御基板におけるメイン処理のステップ S 303 に処理を移行する。

【0518】

(ステップ S 302 - 2)

ステップ S 302 - 2 において、サブ CPU 401 は、遊技情報格納処理を行う。具体的には、サブ CPU 401 は、前回送信されたコマンドと異なるコマンドに基づいて、遊技情報を作成し、サブ RAM 403 の所定の格納領域に格納する処理を行う。そして、ステップ S 302 - 2 の処理が終了すると、ステップ S 302 - 3 に処理を移行する。

【0519】

(ステップ S 302 - 3)

ステップ S 302 - 3 において、サブ CPU 401 は、後で図 31 を用いて詳述するコマンド解析処理を行う。当該処理において、サブ CPU 401 は、ステップ S 302 - 2 の処理により格納した遊技情報に基づいた処理を実行する。そして、ステップ S 302 - 3 の処理が終了すると、メイン制御基板通信処理のサブルーチンを終了し、サブ制御基板におけるメイン処理のステップ S 303 に処理を移行する。

【0520】

(コマンド解析処理)

次に、図 31 に基づいて、図 30 のステップ S 302 - 3 の処理により行われるコマンド解析処理についての説明を行う。なお、図 31 はコマンド解析処理のサブルーチンを示す図である。

【0521】

(ステップ S 302 - 3 - 1)

ステップ S 302 - 3 - 1 において、サブ CPU 401 は、サブ演出決定処理を行う。具体的には、サブ CPU 401 は、メイン制御基板 300 により受信したコマンドに基づいて、メイン制御基板 300 により管理される状態を特定し、サブ ROM 402 に設けられている演出決定テーブル (図 10 参照) を選択する処理を行う。そして、サブ CPU 401 は、選択された演出決定テーブルに基づいて、液晶表示装置 31 等により実行される演出を決定する処理を行う。ここで、例えば、メイン制御基板 300 によりエラーコマン

10

20

30

40

50

ドを受信した場合には、対応するエラー処理を行う。これにより、後述するステップS 3 0 2 - 3 - 2、ステップS 3 0 2 - 3 - 3、ステップS 3 0 2 - 3 - 4の処理により、所定のLEDデータ、サウンドデータ、画像データ等が決定され、ステップS 3 0 3、ステップS 3 0 4、ステップS 3 0 5の処理において、スピーカ3 3、LED 3 2、液晶表示装置3 1等から所定のエラー報知が行われる。そして、ステップS 3 0 2 - 3 - 1の処理が終了すると、ステップS 3 0 2 - 3 - 2に処理を移行する。

【0 5 2 2】

(ステップS 3 0 2 - 3 - 2)

ステップS 3 0 2 - 3 - 2において、サブCPU 4 0 1は、LEDデータ決定処理を行う。具体的には、サブCPU 4 0 1は、ステップS 3 0 2 - 3 - 1のサブ演出決定処理により決定された演出に対応するLEDデータを決定する処理を行う。そして、ステップS 3 0 2 - 3 - 2の処理が終了すると、ステップS 3 0 2 - 3 - 3に処理を移行する。

10

【0 5 2 3】

(ステップS 3 0 2 - 3 - 3)

ステップS 3 0 2 - 3 - 3において、サブCPU 4 0 1は、サウンドデータ決定処理を行う。具体的には、サブCPU 4 0 1は、ステップS 3 0 2 - 3 - 1のサブ演出決定処理により決定された演出に対応するサウンドデータを決定する処理を行う。そして、ステップS 3 0 2 - 3 - 3の処理が終了すると、ステップS 3 0 2 - 3 - 4に処理を移行する。

【0 5 2 4】

20

(ステップS 3 0 2 - 3 - 4)

ステップS 3 0 2 - 3 - 4において、サブCPU 4 0 1は、画像データ決定処理を行う。具体的には、サブCPU 4 0 1は、ステップS 3 0 2 - 3 - 1のサブ演出決定処理により決定された演出に対応する画像データを決定する処理を行う。そして、ステップS 3 0 2 - 3 - 4の処理が終了すると、コマンド解析処理のサブルーチンを終了し、サブ制御基板におけるメイン処理のステップS 3 0 3に処理を移行する。

【0 5 2 5】

なお、本実施の形態においては、メインCPU 3 0 1は、第1記憶領域2 1 0 0の第1制御領域2 1 1 0に記憶されたプログラムが実行する第1制御処理から、第2記憶領域2 2 0 0の第2制御領域2 2 1 0に記憶されたプログラムが実行する第2制御処理に移行する際に、第2制御処理において、レジスタの値を転送し、第1制御処理に戻る前に、上記レジスタの値を復帰させてレジスタの値を保護するようにしているが、第1制御処理から第2制御処理に移行する前に、レジスタの値を転送し、第1制御処理に戻った際に、上記レジスタの値を復帰させてレジスタの値を保護するようにしてもよい。

30

【0 5 2 6】

以上のように、本実施の形態における遊技機1は、第1記憶領域2 1 0 0の第1制御領域2 1 1 0にあるプログラムが更新した第1ワーク領域2 1 6 0上のデータを、第2記憶領域2 2 0 0の第2制御領域2 2 1 0にあるプログラムが変更することなく、また、第2記憶領域2 2 0 0の第2制御領域2 2 1 0にあるプログラムが更新した第2ワーク領域2 2 6 0上のデータを、第1記憶領域2 1 0 0の第1制御領域2 1 1 0にあるプログラムが変更することがないので、第1制御領域2 1 1 0上のプログラムと、第2制御領域2 2 1 0上のプログラムと、を完全に独立した制御として扱うことができるとともに、互いが更新した情報の参照は行うことができ、他方の制御領域にあるプログラムを互いに利用しあうこともできる。さらに、プログラムの格納領域を分散させることができ、例えば、第1記憶領域2 1 0 0に容量の制約がある場合においても、第2記憶領域2 2 0 0を利用して新たな機能の追加等を行うことができる。

40

【0 5 2 7】

さらに、本実施の形態における遊技機1は、第1記憶領域2 1 0 0の第1制御領域2 1 1 0に記憶されたプログラムが、第2記憶領域2 2 0 0の第2制御領域2 2 1 0に記憶されたプログラムを呼び出して、第2制御領域2 2 1 0に記憶されたプログラムの終了を持

50

って第1制御領域2110に記憶されたプログラムを再開するので、所定の処理を第2記憶領域2200に移して、必要なときに当該処理を利用することができるので、第1記憶領域2100の記憶容量を圧迫せずに、新たな制御を追加することができる。

【0528】

さらに、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、遊技機1に関する異常を検出するための処理の少なくとも一部を構成するプログラムを記憶している。これにより、第1記憶領域2100の容量を圧迫せずに、異常を検出するための処理を容易に追加することができる。

【0529】

例えば、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、セクターセンサ14sによる検知結果に基づくメダルの投入に関する異常を検出するための処理の少なくとも一部を構成するプログラムを記憶している。

10

【0530】

また、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、ホッパーセンサ202sによる検知結果に基づくメダルの払い出しに関する異常を検出するための処理の少なくとも一部を構成するプログラムを記憶している。

【0531】

さらに、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、第1記憶領域2100の第1制御領域2110に記憶された第1制御プログラムに呼び出されることにより実行され、終了後に上記第1制御プログラムに復帰させる第2制御プログラムを記憶し、第1制御プログラムから第2制御プログラムが呼び出される際に、演算処理によるデータが格納されたレジスタの値を保護している。これにより、第1制御プログラムの実行中の第2制御プログラムの割り込みにより、第1制御プログラムの演算中の値が保護され、復帰時にそのまま演算を続行することができる。

20

【0532】

また、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、第1記憶領域2100の第1制御領域2110に記憶された第1制御プログラムに呼び出されることにより実行され、終了後に上記第1制御プログラムに復帰させる第2制御プログラムを記憶し、第1制御プログラムから第2制御プログラムが呼び出される際に、演算処理によるデータが格納されたレジスタの値を退避させた後、このレジスタの値をクリアしている。これにより、第2制御プログラムを実行する際に、無用に第1制御プログラムの処理により設定されたレジスタの値が引き継がれることがなく、第2制御プログラムの独立性を確保することができる。

30

【0533】

さらに、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に、第1記憶領域2100の第1制御領域2110に記憶された第1制御プログラムに呼び出されることにより実行され、終了後に上記第1制御プログラムに復帰させる第2制御プログラムを記憶し、第1記憶領域2100の第1制御領域2110には、上記第2制御プログラムを呼び出すためのアドレスが予め規定された第1制御プログラムが記憶されている。

40

【0534】

さらに、本実施の形態における遊技機1は、第2記憶領域2200の第2制御領域2210に記憶された第2制御プログラムが、第1記憶領域2100の第1制御領域2110に記憶された第1制御プログラムを、呼び出すことはない。

【0535】

さらに、本実施の形態における遊技機1は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては参照され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては参照されない、外部の装置からデータの入力を行う入力ポートを備えている。

50

【0536】

また、本実施の形態における遊技機1は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては更新され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては更新されない、外部の装置にデータの出力を行う出力ポートを備えている。

【0537】

さらに、本実施の形態における遊技機1は、第1記憶領域2100の第1制御領域2110に、入力ポートの情報を第1ワーク領域2160に記憶させる第1制御プログラムを記憶し、第2記憶領域2200の第2制御領域2210に、第1ワーク領域2160に記憶された入力ポートの情報を参照する第2制御プログラムを記憶している。

10

【0538】

(第2の実施の形態)

次に、第2の実施の形態における遊技機について、説明する。なお、本実施の形態における遊技機は、第1の実施の形態における遊技機1と基本的な構成および制御は同様である。したがって、本実施の形態においては、第1の実施の形態における遊技機1と異なる点を中心に説明し、同一の構成については同一の符号を付し、説明は省略し、また、同一の制御についても説明は省略する。

【0539】

(メインCPU301a)

メインCPU301aは、メイン制御基板300に設けられている。また、メインCPU301aは、第1の実施の形態のメインCPU301と同様に、メインROM302に記憶されているプログラムを読み込み、遊技の進行に合わせて所定の演算処理を行うことにより、ステータス基板100、リール制御基板150、電源基板200、サブ制御基板400に対して所定の信号を送信する。

20

【0540】

メインCPU301aの概略模式図を、図45に示す。図45に示すように、メインCPU301aは、演算装置1100と、制御装置1201と、レジスタ群1301と、クロックジェネレータ1400と、を備え、それぞれバス1500で接続されている。

【0541】

演算装置1100およびクロックジェネレータ1400は、第1の実施の形態における演算装置1100およびクロックジェネレータ1400と同様のものである。

30

【0542】

レジスタ群1301は、第1の実施の形態におけるレジスタ群1300と同様に、Aレジスタ1311、Bレジスタ1312、Cレジスタ1313、Dレジスタ1314、Eレジスタ1315、Fレジスタ1316、Hレジスタ1317、Lレジスタ1318、SPレジスタ1319、PCレジスタ1320を有しており、さらに、A#レジスタ1321、B#レジスタ1322、C#レジスタ1323、D#レジスタ1324、E#レジスタ1325、F#レジスタ1326、H#レジスタ1327、L#レジスタ1328を有している。

【0543】

Aレジスタ1311～Lレジスタ1318、SPレジスタ1319、PCレジスタ1320は、第1の実施の形態と同様のものである。

40

A#レジスタ1321、B#レジスタ1322、C#レジスタ1323、D#レジスタ1324、E#レジスタ1325、F#レジスタ1326、H#レジスタ1327、L#レジスタ1328は、それぞれ1バイト(8ビット)の記憶容量を持っている。なお、B#レジスタ1322とC#レジスタ1323、D#レジスタ1324とE#レジスタ1325、H#レジスタ1327とL#レジスタ1328、A#レジスタ1321とF#レジスタ1326も、2つを繋げて2バイト(16ビット)として扱うことができる。

【0544】

制御装置1201は、第1の実施の形態における制御装置1200と同様に、レジスタ

50

群 1 3 0 1 の値を用いて、演算装置 1 1 0 0 に演算をさせるものである。また、制御装置 1 2 0 1 は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合においては、A レジスタ 1 3 1 1 ~ L レジスタ 1 3 1 8 を用い、A # レジスタ 1 3 2 1 ~ L # レジスタ 1 3 2 8 を使用せず、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合においては、A # レジスタ 1 3 2 1 ~ L # レジスタ 1 3 2 8 を用い、A レジスタ 1 3 1 1 ~ L レジスタ 1 3 1 8 を使用せず、処理を実行するものである。

【 0 5 4 5 】

さらに、本実施の形態においては、入力ポートにおいても、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合において、参照される入力ポートと、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合において、参照される入力ポートとは、それぞれが別物となっている。例えば、スイッチ（B E T スイッチ 7 s w、M A X B E T スイッチ 8 s w、精算スイッチ 9 s w、スタートスイッチ 1 0 s w、左停止スイッチ 1 1 s w、中停止スイッチ 1 2 s w、右停止スイッチ 1 3 s w）等の信号が入力される入力ポートは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合において参照され、セクターセンサ 1 4 s（メダル投入検知センサ 6 1、第 1 メダル通過センサ 6 2、第 2 メダル通過センサ 6 3）、ホッパーセンサ 2 0 2 s（払出センサ 9 2）等の信号が入力される入力ポートは、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合において参照される。

【 0 5 4 6 】

また、本実施の形態においては、出力ポートにおいても、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合において、更新される出力ポートと、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合において、更新される出力ポートとは、それぞれが別物となっている。例えば、表示器（貯留枚数表示器 1 5、払出枚数表示器 1 6）、モータ（左ステッピングモータ 1 5 1、中ステッピングモータ 1 5 2、右ステッピングモータ 1 5 3、ホッパーモータ 9 1）等に信号が出力される出力ポートは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合において更新され、試験装置における試験のために用いられる試験信号が出力される出力ポートは、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合において更新される。

すなわち、本実施の形態においては、第 1 の実施の形態における入出力ポート 3 0 6 が、第 1 制御処理用の入出力ポートと、第 2 制御処理用の入出力ポートと、に独立している。

【 0 5 4 7 】

上述のように、本実施の形態においては、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムにより実行される第 2 制御処理では、A # レジスタ 1 3 2 1 ~ L # レジスタ 1 3 2 8 が使用され、A レジスタ 1 3 1 1 ~ L レジスタ 1 3 1 8 が使用されない。したがって、第 2 メダル投入チェック処理、メダル通過監視処理、第 2 メダル払出処理、第 2 記憶領域割込処理、第 2 記憶領域入力エラーチェック処理、投入センサエラーチェック処理、払出センサエラーチェック処理においては、A # レジスタ 1 3 2 1 ~ L # レジスタ 1 3 2 8 が使用され、A レジスタ 1 3 1 1 ~ L レジスタ 1 3 1 8 が使用されずに処理が実行される。

【 0 5 4 8 】

また、本実施の形態において、図 1 5 に示す第 2 メダル投入チェック処理においては、ステップ S 1 0 3 - 3 - 3 - 1 のレジスタ退避処理を行う必要はない。また、ステップ S 1 0 3 - 3 - 3 - 1 のレジスタ退避処理を行わないことにより、ステップ S 1 0 3 - 3 - 3 - 1 0 のレジスタ復帰処理も行う必要はない。

10

20

30

40

50

【 0 5 4 9 】

同様に、図 2 0 に示す第 2 メダル払出処理においても、ステップ S 1 1 5 - 7 - 7 - 1 のレジスタ退避処理を行う必要はない。また、ステップ S 1 1 5 - 7 - 7 - 1 のレジスタ退避処理を行わないことにより、ステップ S 1 1 5 - 7 - 7 - 1 2 のレジスタ復帰処理も行う必要はない。

【 0 5 5 0 】

さらに、図 2 5 に示す第 2 記憶領域割込処理においても、同様に、ステップ S 2 1 0 - 1 のレジスタ退避処理およびステップ S 2 1 0 - 4 のレジスタ復帰処理を行う必要はない。

【 0 5 5 1 】

また、本実施の形態においては、第 1 の実施の形態における図 1 6 に示すメダル通過監視処理のステップ S 1 0 3 - 3 - 3 - 3 - 1 において行う、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号の状態を参照する処理において、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるメダル通過センサ値記憶領域の値（第 1 メダル通過センサ状態値および第 2 メダル通過センサ状態値）を参照する」代わりに、「第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値を参照し」、今回第 1 メダル通過センサ状態値および今回第 2 メダル通過センサ状態値として、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるメダル通過センサ値記憶領域に記憶する。

【 0 5 5 2 】

さらに、本実施の形態においては、第 1 の実施の形態における図 2 3、図 2 4 に示す割込処理のステップ S 2 0 2 において行う、入力ポート読込処理において、第 2 制御領域 2 2 1 0 に記憶されたプログラムで参照される入力ポートの情報を、入力ポートから読み出して第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶させておく処理は行う必要がない。

【 0 5 5 3 】

さらに、本実施の形態においては、第 1 の実施の形態における図 2 7 に示す投入センサエラーチェック処理のステップ S 4 0 3 - 2 - 9 において行う、第 1 メダル通過センサ 6 2 の信号が ON であるか否かを判定する処理において、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶された第 1 メダル通過センサ状態値を参照する」代わりに、「第 1 メダル通過センサ 6 2 の信号値に対応する入力ポートの値を参照して」、第 1 メダル通過センサ 6 2 の信号が ON であるか否かを判定する。

【 0 5 5 4 】

また、同様に、本実施の形態においては、第 1 の実施の形態における投入センサエラーチェック処理のステップ S 4 0 3 - 2 - 1 0 において行う、第 2 メダル通過センサ 6 3 の信号が ON であるか否かを判定する処理において、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶された第 2 メダル通過センサ状態値を参照する」代わりに、「第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値を参照して」、第 2 メダル通過センサ 6 3 の信号が ON であるか否かを判定する。

【 0 5 5 5 】

また、同様に、本実施の形態においては、第 1 の実施の形態における投入センサエラーチェック処理のステップ S 4 0 3 - 2 - 1 2 において行う、メダル投入検知センサ 6 1 の信号が ON であるか否かを判定する処理において、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶されたメダル投入検知センサ状態値を参照する」代わりに、「メダル投入検知センサ 6 1 の信号値に対応する入力ポートの値を参照して」、メダル投入検知センサ 6 1 の信号が ON であるか否かを判定する。

【 0 5 5 6 】

さらに、本実施の形態においては、第1の実施の形態における図28に示す払出センサエラーチェック処理のステップS403-3-2において行う、払出センサ92の信号がONであるか否かを判定する処理において、以下の処理を行う。すなわち、メインCPU301は、「第1記憶領域2100の第1ワーク領域2160に記憶された払出センサ状態値を参照する」代わりに、「払出センサ92の信号値に対応する入力ポートの値を参照して」、払出センサ92の信号がONであるか否かを判定する。

【0557】

以上のように、本実施の形態における遊技機は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにより実行される第1制御において演算処理を行う際に使用され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムにより実行される第2制御において演算処理を行う際に使用されないAレジスタ1311~Lレジスタ1318と、第2記憶領域2200の第2制御領域2210に記憶されたプログラムにより実行される第2制御において演算処理を行う際に使用され、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにより実行される第1制御において演算処理を行う際に使用されないA#レジスタ1321~L#レジスタ1328と、を備えている。これにより、第1制御プログラムと、第2制御プログラムとが、互いに干渉してしまうことがなく、独立して実行させることができる。

10

【0558】

さらに、本実施の形態における遊技機は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては参照され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては参照されない、入力ポートと、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては参照され、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては参照されない、入力ポートと、を備えている。

20

【0559】

また、本実施の形態における遊技機は、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては更新され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては更新されない、出力ポートと、第2記憶領域2200の第2制御領域2210に記憶されたプログラムによって実行される第2制御においては更新され、第1記憶領域2100の第1制御領域2110に記憶されたプログラムによって実行される第1制御においては更新されない、出力ポートと、を備えている。これにより、第1制御と、第2制御とで、相手の更新した出力ポートの内容を変更してしまうことがなく、双方の独立性を担保することができる。

30

【0560】

なお、本実施の形態においては、Aレジスタ1311~Lレジスタ1318を、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにより実行される第1制御において演算処理を行う際に使用され、第2記憶領域2200の第2制御領域2210に記憶されたプログラムにより実行される第2制御において演算処理を行う際に使用されない第1制御処理用の専用レジスタとし、A#レジスタ1321~L#レジスタ1328を、第2記憶領域2200の第2制御領域2210に記憶されたプログラムにより実行される第2制御において演算処理を行う際に使用され、第1記憶領域2100の第1制御領域2110に記憶されたプログラムにより実行される第1制御において演算処理を行う際に使用されない第2制御処理用の専用レジスタとしたが、これに限らず、共用レジスタとしながら、第2制御処理を行う場合には、第1制御処理で使用していたレジスタを使用できないようにしてもよい。

40

【0561】

例えば、第1制御処理でも第2制御処理でも使用可能なAレジスタ~Lレジスタを有し、第1制御処理において、AレジスタおよびBレジスタを使用中に第2制御処理に移行し

50

た場合には、第 2 制御処理においては、A レジスタおよび B レジスタに対するアクセスを不可とした上で、C レジスタ～L レジスタを使用対象とする。また、第 1 制御処理において、A レジスタ～C レジスタを使用中に第 2 制御処理に移行した場合には、第 2 制御処理においては、A レジスタ～C レジスタに対するアクセスを不可とした上で、D レジスタ～L レジスタを使用対象とする。このような構成においても、第 1 制御処理と第 2 制御処理とが互いに干渉せず、独立性を担保することができる。

【 0 5 6 2 】

なお、上記の構成において、特定のレジスタ、例えば、A レジスタについては、第 1 制御処理から第 2 制御処理に移行する際に、値をスタックに保護し、第 2 制御処理から第 1 制御処理に処理を戻す際に、スタックから値を戻すようにしてもよい。このように、レジスタによって、値の保護の仕方を変えるようにしてもよい。

10

【 0 5 6 3 】

(第 3 の実施の形態)

次に、第 3 の実施の形態における遊技機について、説明する。なお、本実施の形態における遊技機は、第 1 の実施の形態における遊技機 1 と基本的な構成および制御は同様である。したがって、本実施の形態においては、第 1 の実施の形態における遊技機 1 と異なる点を中心に説明し、同一の構成については同一の符号を付し、説明は省略し、また、同一の制御についても説明は省略する。

【 0 5 6 4 】

本実施の形態における入力ポートは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理を実行する場合において、参照され、かつ、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理を実行する場合においても、参照されるようになっている。

20

【 0 5 6 5 】

このように構成された本実施の形態においては、第 1 の実施の形態における図 2 0 に示す第 2 メダル払出処理のステップ S 1 1 5 - 7 - 7 - 3 において行う、払出センサ信号が ON であるか否かを判定する処理において、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 における払出センサ状態値を参照し、払出センサ状態値が ON であれば、払出センサ信号が ON であると判定し、払出センサ状態値が ON でなければ (OFF であれば)、払出センサ信号が ON でない (OFF である) と判定する」代わりに、「払出センサ 9 2 の信号値に対応する入力ポートの値を参照し、当該入力ポートの値が ON に対応する値であれば、払出センサ信号が ON であると判定し、当該入力ポートの値が ON に対応する値でなければ (OFF に対応する値であれば)、払出センサ信号が ON でない (OFF である) と判定する」。

30

【 0 5 6 6 】

なお、図 1 9 に示すメダル一枚払出処理のステップ S 1 1 5 - 7 - 1 1 においては、第 1 の実施の形態で説明したように、メイン CPU 3 0 1 は、払出センサ信号が ON であるか否かを判定する処理を行う。ここでは、メイン CPU 3 0 1 は、払出センサ 9 2 の信号値に対応する入力ポートの値を参照し、払出センサ信号が ON であるか否かを判定する処理を行う。

40

【 0 5 6 7 】

ここで、上記ステップ S 1 1 5 - 7 - 7 - 3 の「払出センサ信号が ON であるか否かを判定する処理」を含む図 2 0 に示す第 2 メダル払出処理は、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによる第 2 制御処理として実行されるものである。また、上記ステップ S 1 1 5 - 7 - 1 1 の「払出センサ信号が ON であるか否かを判定する処理」を含む図 1 9 に示すメダル一枚払出処理は、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによる第 1 制御処理として実行されるものである。すなわち、払出センサ 9 2 の信号値に対応する入力ポートは、第 1 制御処理においても参照され、第 2 制御処理においても参照される。

【 0 5 6 8 】

50

また、本実施の形態においては、第 1 の実施の形態における図 1 6 に示すメダル通過監視処理のステップ S 1 0 3 - 3 - 3 - 3 - 1 において行う、第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号の状態を参照する処理において、第 2 の実施の形態と同様に、以下の処理を行う。すなわち、メイン CPU 3 0 1 は、「第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 におけるメダル通過センサ値記憶領域の値（第 1 メダル通過センサ状態値および第 2 メダル通過センサ状態値）を参照する」代わりに、「第 1 メダル通過センサ 6 2 および第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値を参照し」、今回第 1 メダル通過センサ状態値および今回第 2 メダル通過センサ状態値として、第 2 記憶領域 2 2 0 0 の第 2 ワーク領域 2 2 6 0 におけるメダル通過センサ値記憶領域に記憶する。

10

【0569】

また、本実施の形態においては、第 1 の実施の形態における図 2 3、図 2 4 に示す割込処理のステップ S 2 0 2 において行う、入力ポート読込処理において、第 2 制御領域 2 2 1 0 に記憶されたプログラムで参照される入力ポートの情報を、入力ポートから読み出して第 1 記憶領域 2 1 0 0 の第 1 ワーク領域 2 1 6 0 に記憶させておく処理は行う必要がない。

【0570】

さらに、本実施の形態においては、第 1 の実施の形態における図 2 7 に示す投入センサエラーチェック処理のステップ S 4 0 3 - 2 - 9 の判定処理、ステップ S 4 0 3 - 2 - 1 0 の判定処理、ステップ S 4 0 3 - 2 - 1 2 の判定処理において、それぞれ、「第 1 メダル通過センサ 6 2 の信号値に対応する入力ポートの値を参照」、「第 2 メダル通過センサ 6 3 の信号値に対応する入力ポートの値を参照」、「メダル投入検知センサ 6 1 の信号値に対応する入力ポートの値を参照」して、判定処理を行う。第 1 メダル通過センサ 6 2 の信号が ON であるか否かを判定する。

20

【0571】

さらに、本実施の形態においては、第 1 の実施の形態における図 2 8 に示す払出センサエラーチェック処理のステップ S 4 0 3 - 3 - 2 の判定処理において、「払出センサ 9 2 の信号値に対応する入力ポートの値を参照して」、払出センサ 9 2 の信号が ON であるか否かを判定する。

【0572】

さらに、本実施の形態においては、第 1 の実施の形態における図 2 5 に示す第 2 領域割込処理のステップ S 4 0 3 の第 2 記憶領域入力エラーチェック処理の後に、試験信号出力処理を追加する。本試験信号出力処理においては、試験装置に対して出力が必要な信号を、出力する。例えば、メイン CPU 3 0 1 は、内部抽選処理（S 1 0 7）により当選役が決定されると、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶された「当選役情報」を取得し、試験信号出力用の出力ポートに、出力する。また、メイン CPU 3 0 1 は、遊技状態移行処理（S 1 1 6）により遊技状態の移行が行われると、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶された「遊技状態移行情報」を取得し、試験信号出力用の出力ポートに、出力する。

30

【0573】

なお、本実施の形態においては、上記試験信号出力処理を、第 2 領域割込処理内で行うようにしているが、試験装置に対して信号の出力が必要となるたびに、試験信号出力処理を組み込むようにしてもよい。例えば、試験装置に対して信号の出力が必要となる内部抽選処理（S 1 0 7）等の後に試験信号出力処理を呼び出すようなプログラムに組み込んでおいてもよい。このようにすると、内部抽選処理（S 1 0 7）により当選役が決定されると、続いて、試験信号出力処理が呼び出されて、「当選役情報」を試験信号出力用の出力ポートに出力させることができる。

40

【0574】

なお、本実施の形態において、第 2 の実施の形態と同様に、レジスタ群 1 3 0 1 として、A # レジスタ 1 3 2 1、B # レジスタ 1 3 2 2、C # レジスタ 1 3 2 3、D # レジスタ

50

1 3 2 4、E #レジスタ 1 3 2 5、F #レジスタ 1 3 2 6、H #レジスタ 1 3 2 7、L #レジスタ 1 3 2 8を備えた構成としてもよい。

【0575】

また、制御装置 1 2 0 1として、第 1 制御処理を実行する場合と、第 2 制御処理を実行する場合において、使用するレジスタを、A レジスタ 1 3 1 1 ~ L レジスタ 1 3 1 8 と、A #レジスタ 1 3 2 1 ~ L #レジスタ 1 3 2 8 と、を切り替えるようにしてもよい。

この場合、第 2 の実施の形態と同様に、レジスタ退避処理やレジスタ復帰処理を実行する必要がなくなる。

【0576】

以上のように、本実施の形態における遊技機の入力ポートは、第 1 記憶領域 2 1 0 0 の第 1 制御領域 2 1 1 0 に記憶されたプログラムによって実行される第 1 制御において参照されるものであり、かつ、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶されたプログラムによって実行される第 2 制御においても参照されるものである。

【0577】

さらに、本実施の形態における遊技機 1 は、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に、試験装置に信号を出力するための処理を行うプログラムの少なくとも一部を記憶している。

【0578】

なお、本実施の形態において、第 1 ワーク領域 2 1 6 0 は、本発明の第 1 R W M 領域を構成し、第 2 ワーク領域 2 2 6 0 は、本発明の第 2 R W M 領域を構成する。

また、本実施の形態において、メダルは、本発明の遊技媒体を構成する。

【0579】

さらに、本実施の形態において、セクターセンサ 1 4 s およびセクターセンサ 1 4 s が有するメダル投入検知センサ 6 1、第 1 メダル通過センサ 6 2、第 2 メダル通過センサ 6 3 は、本発明の投入検知手段を構成する。

また、本実施の形態において、ホッパーセンサ 2 0 2 s およびホッパーセンサ 2 0 2 s が有する払出センサ 9 2 は、本発明の払出検知手段を構成する。

さらに、本実施の形態において、スタックは、本発明の退避用記憶領域を構成する。

さらに、本実施の形態において、入出力ポート 3 0 6 は、本発明の入力ポートおよび出力ポートを構成する。

【0580】

さらに、本実施の形態において、A レジスタ 1 3 1 1、B レジスタ 1 3 1 2、C レジスタ 1 3 1 3、D レジスタ 1 3 1 4、E レジスタ 1 3 1 5、F レジスタ 1 3 1 6、H レジスタ 1 3 1 7、L レジスタ 1 3 1 8 は、本発明の第 1 レジスタを構成する。

また、本実施の形態において、A #レジスタ 1 3 2 1、B #レジスタ 1 3 2 2、C #レジスタ 1 3 2 3、D #レジスタ 1 3 2 4、E #レジスタ 1 3 2 5、F #レジスタ 1 3 2 6、H #レジスタ 1 3 2 7、L #レジスタ 1 3 2 8 は、本発明の第 2 レジスタを構成する。

【0581】

なお、上記実施の形態においては、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶したプログラムによって実行される処理は、メダルの滞留判定処理、不正通過判定処理、メダル払出時の詰まり判定処理等としているが、上記処理に限定されるものではない。例えば、補助収納庫 2 0 3 の満杯を判断する処理、乱数値の取り込みが正常に行えない場合のエラー処理、電源断復帰が正常に行えない場合のエラー処理、メイン R A M 3 0 3 の読み書きが正常に行えない場合の処理等を、第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶したプログラムによって実行される処理としてもよい。

【0582】

また、上記実施の形態における試験装置への信号出力処理として、以下のような処理を第 2 記憶領域 2 2 0 0 の第 2 制御領域 2 2 1 0 に記憶したプログラムによって実行するようにしてもよい。

【 0 5 8 3 】

例えば、メダルの投入可能時に投入可能を示す投入要求ランプ信号を出力させるための処理、遊技の開始が可能でありリールの回転が可能なときに出力するスタート可能ランプ信号を出力させるための処理がある。

【 0 5 8 4 】

また、ＢＢの入賞からＢＢの終了までのＢＢ中であることを示す信号を出力させるための処理、ＲＢの入賞からＲＢの終了までのＲＢ中であることを示す信号を出力させるための処理、リプレイの表示からリプレイの終了まで出力する再遊技中信号を出力させるための処理、リールが回転しリールが停止可能状態になったことを示す各リールのリールストップ可能ランプ信号を出力させるための処理がある。

10

【 0 5 8 5 】

また、メダル払い出し時にホッパーモータ 9 1 の駆動信号がＯＮとなったときに出力する払出要求信号を出力させるための処理、払い出したメダルをカウントするための払出カウンタ信号を出力させるための処理、リールインデックスを検知したときに出力する各リールのリールインデックス信号を出力させるための処理がある。

【 0 5 8 6 】

また、各リールのステッピングモータの位相位置ごとの信号を表すリールステッピングモータ位相信号を出力させるための処理、リールの停止を実行する位置を示す停止実行位置信号を出力させるための処理、上記停止実行位置信号を出力するリールのリール番号を示す回胴番号信号を出力させるための処理、遊技中段要求等の情報を出力するための遊技制御信号を出力させるための処理等がある。

20

【 0 5 8 7 】

なお、本実施形態では、回胴式遊技機（スロットマシン）に用いる遊技機について説明をしたが、パチンコ遊技機、雀球遊技機、アレンジボール遊技機に用いてもよい。

【 符号の説明 】

【 0 5 8 8 】

1	遊技機
2	キャビネット
3	前面扉
4	蝶番機構
5	鍵穴
6	メダル投入口
7	ＢＥＴボタン
7 s w	ＢＥＴスイッチ
8	ＭＡＸＢＥＴボタン
8 s w	ＭＡＸＢＥＴスイッチ
9	精算ボタン
9 s w	精算スイッチ
1 0	スタートレバー
1 0 s w	スタートスイッチ
1 1	左停止ボタン
1 1 s w	左停止スイッチ
1 2	中停止ボタン
1 2 s w	中停止スイッチ
1 3	右停止ボタン
1 3 s w	右停止スイッチ
1 4	セレクター
1 4 s	セレクターセンサ
1 5	貯留枚数表示器
1 6	払出枚数表示器

30

40

50

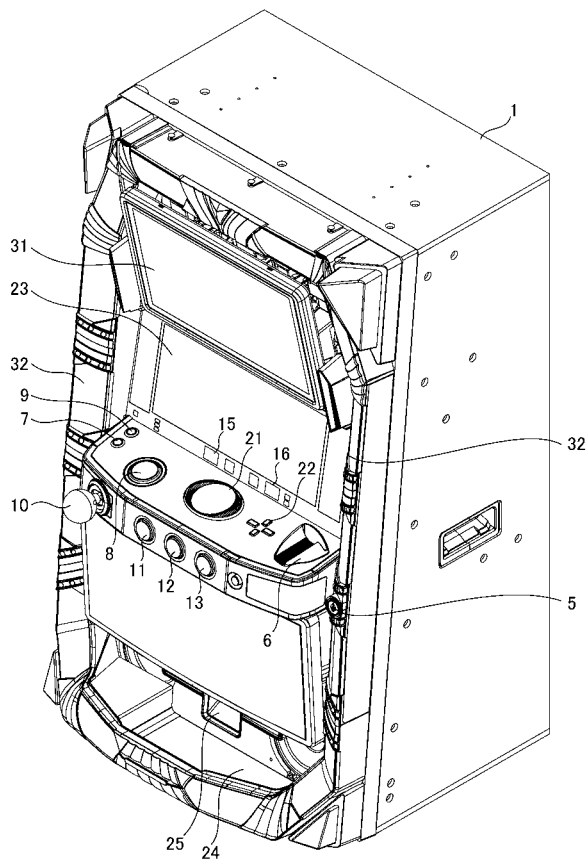
1 7 s	ドア開閉センサ	
1 8	左リール	
1 9	中リール	
2 0	右リール	
2 1	演出ボタン	
2 1 s	演出ボタンセンサ	
2 2	十字キー	
2 2 s	十字キーセンサ	
2 3	表示窓	
2 4	受皿ユニット	10
2 5	メダル払出口	
3 0	外部集中端子板	
3 1	液晶表示装置	
3 2	L E D	
3 3	スピーカ	
5 1	メダル受入口	
5 2	メダル誘導通路	
5 3	メダル排出口	
5 4	ブロッカ	
6 1	メダル投入検知センサ	20
6 2	第 1 メダル通過センサ	
6 3	第 2 メダル通過センサ	
7 0	セレクターガイド	
8 1	メダル貯留槽	
8 2	メダル払出装置	
8 3	ベース部	
8 4	メインディスク	
8 5	上面ディスク	
8 5 a	ディスク開口部	
8 6	下面ディスク	30
8 6 a	メダル収納スペース	
8 7	検出レバー	
9 1	ホッパーモータ	
9 2	払出センサ	
1 0 0	ステータス基板	
1 5 0	リール制御基板	
1 5 1	左ステッピングモータ	
1 5 2	中ステッピングモータ	
1 5 3	右ステッピングモータ	
1 5 4 s	左リールセンサ	40
1 5 5 s	中リールセンサ	
1 5 6 s	右リールセンサ	
2 0 0	電源基板	
2 0 1	電源ボタン	
2 0 1 s w	電源スイッチ	
2 0 2	ホッパー	
2 0 2 s	ホッパーセンサ	
2 0 3	補助収納庫	
2 0 3 s	補助収納庫センサ	
2 0 4	排出スリット	50

3 0 0	メイン制御基板	
3 0 1、3 0 1 a	メインCPU	
3 0 2	メインROM	
3 0 3	メインRAM	
3 0 4	メイン乱数発生器	
3 0 5	メインI/F回路	
3 0 6	入出力ポート（I/Oポート）	
4 0 0	サブ制御基板	
4 0 1	サブCPU	
4 0 2	サブROM	10
4 0 3	サブRAM	
4 0 4	サブ乱数発生器	
5 0 0	演出制御基板	
5 0 1	演出制御CPU	
5 0 2	演出制御ROM	
5 0 3	演出制御RAM	
5 0 4	CGROM	
5 0 5	音源IC	
5 0 6	音源ROM	
5 0 7	VDP	20
1 1 0 0	演算装置	
1 2 0 0、1 2 0 1	制御装置	
1 3 0 0、1 3 0 1	レジスタ群	
1 3 1 1	Aレジスタ	
1 3 1 2	Bレジスタ	
1 3 1 3	Cレジスタ	
1 3 1 4	Dレジスタ	
1 3 1 5	Eレジスタ	
1 3 1 6	Fレジスタ	
1 3 1 7	Hレジスタ	30
1 3 1 8	Lレジスタ	
1 3 1 9	SPレジスタ	
1 3 2 0	PCレジスタ	
1 3 2 1	A#レジスタ	
1 3 2 2	B#レジスタ	
1 3 2 3	C#レジスタ	
1 3 2 4	D#レジスタ	
1 3 2 5	E#レジスタ	
1 3 2 6	F#レジスタ	
1 3 2 7	H#レジスタ	40
1 3 2 8	L#レジスタ	
1 4 0 0	クロックジェネレータ	
1 5 0 0	バス	
2 1 0 0	第1記憶領域	
2 1 1 0	第1制御領域	
2 1 2 0	第1データ領域	
2 1 6 0	第1ワーク領域	
2 2 0 0	第2記憶領域	
2 2 1 0	第2制御領域	
2 2 2 0	第2データ領域	50

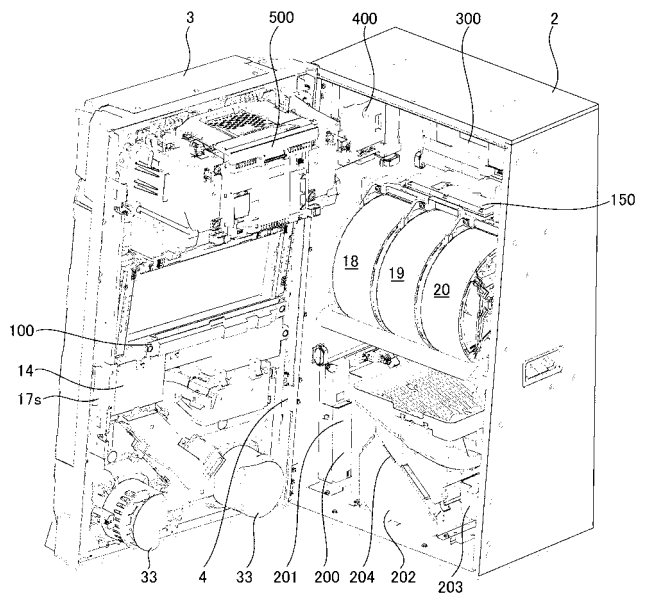
2 2 6 0

第 2 ワーク領域

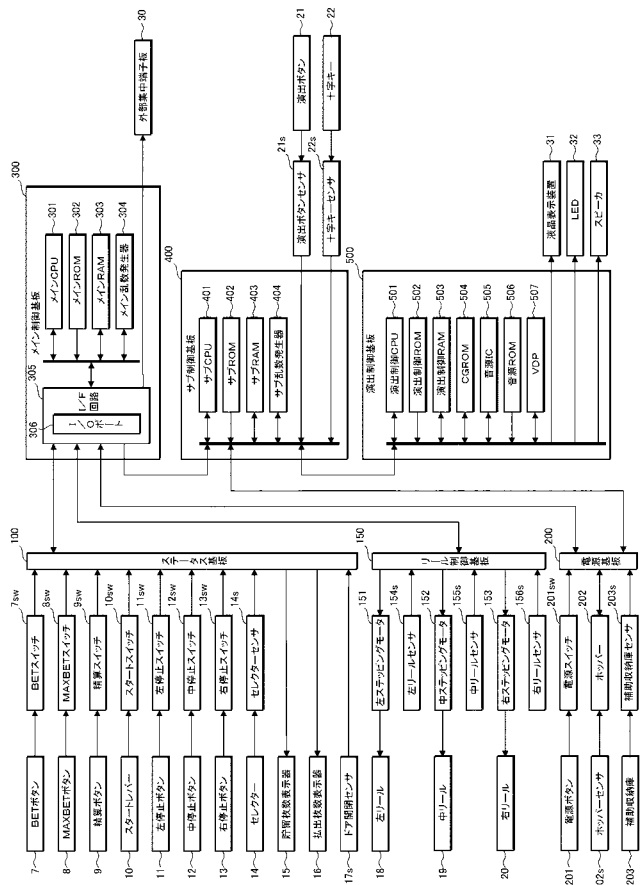
【 図 1 】



【 図 2 】



【図 3】



【図 5】

図柄組み合わせテーブル		図柄の組み合わせ		抽出枚数
図柄ビット名称	図柄の組み合わせ名称	左	右	
BNS01	赤セブンBB	赤セブン	赤セブン	投入枚数: 3
BNS02	黒セブンBB	黒セブン	黒セブン	
BNS03	RB	BAR	BAR	-
REP01	リプレイ	再遊技	再遊技	-
NMLO1	スイカ	スイカ	スイカ	3
NMLO2	ベル	ベル	ベル	9
NMLO3	チェリー	ANY	ANY	2
NMLO4	チャンス目	黒セブン	黒セブン	1

【図 4】

配列データテーブル		左リール		中リール		右リール	
図柄位置	図柄	図柄位置	図柄	図柄位置	図柄	図柄位置	図柄
01	スイカ	01	スイカ	01	再遊技	01	再遊技
02	ベル	02	ベル	02	再遊技	02	再遊技
03	赤セブン	03	再遊技	03	赤セブン	03	赤セブン
04	チェリー	04	BAR	04	再遊技	04	再遊技
05	BAR	05	黒セブン	05	ベル	05	ベル
06	再遊技	06	ベル	06	スイカ	06	スイカ
07	スイカ	07	再遊技	07	チェリー	07	チェリー
08	ベル	08	スイカ	08	再遊技	08	BAR
09	黒セブン	09	赤セブン	09	再遊技	09	再遊技
10	再遊技	10	チェリー	10	ベル	10	ベル
11	スイカ	11	再遊技	11	再遊技	11	再遊技
12	ベル	12	再遊技	12	再遊技	12	再遊技
13	BAR	13	スイカ	13	再遊技	13	再遊技
14	チェリー	14	BAR	14	再遊技	14	再遊技
15	赤セブン	15	再遊技	15	再遊技	15	再遊技
16	ベル	16	再遊技	16	再遊技	16	再遊技
17	再遊技	17	黒セブン	17	再遊技	17	再遊技
18	スイカ	18	再遊技	18	再遊技	18	再遊技
19	チェリー	19	再遊技	19	再遊技	19	再遊技
20	ベル	20	再遊技	20	再遊技	20	再遊技
00	再遊技	00	再遊技	00	再遊技	00	再遊技

【図 6】

通常遊技状態用当選役決定テーブル

当選番号	内容	抽選値	
		設定1	設定6
01	リプレイ	8979	8979
02	ベル	8192	8324
03	スイカ	362	395
04	チェリー	784	821
05	チャンス役	256	281
06	赤BB	125	148
07	黒BB	96	105
08	RB	49	56
09	スイカ+赤BB	25	29
10	スイカ+黒BB	13	18
11	スイカ+RB	8	12
12	チェリー+赤BB	16	19
13	チェリー+黒BB	8	15
14	チェリー+RB	4	9
15	チャンス役+赤BB	32	45
16	チャンス役+黒BB	16	26
17	チャンス役+RB	8	19

【 図 7 】

RT遊技状態用当選役決定テーブル

当選番号	内容	抽選値		
		設定1	～	設定6
01	リプレイ	8980		8980
02	ベル	8192		8324
03	スイカ	408		454
04	チェリー	812		864
05	チャンス役	312		371
06	赤BB	0		0
07	黒BB	0		0
08	RB	0		0
09	スイカ+赤BB	0	...	0
10	スイカ+黒BB	0		0
11	スイカ+RB	0		0
12	チェリー+赤BB	0		0
13	チェリー+黒BB	0		0
14	チェリー+RB	0		0
15	チャンス役+赤BB	0		0
16	チャンス役+黒BB	0		0
17	チャンス役+RB	0		0

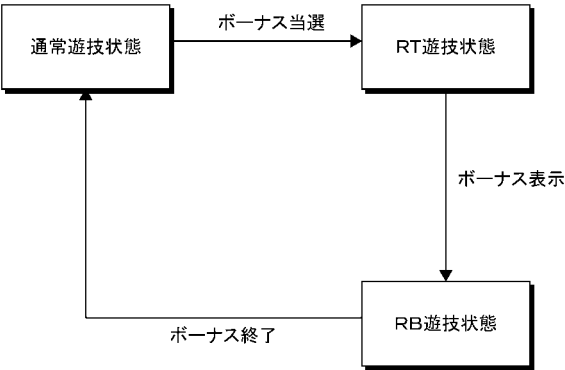
【 図 8 】

RB遊技状態用当選役決定テーブル

当選番号	内容	抽選値		
		設定1	～	設定6
01	リプレイ	0		0
02	ベル	65535		65535
03	スイカ	0		0
04	チェリー	0		0
05	チャンス役	0		0
06	赤BB	0		0
07	黒BB	0		0
08	RB	0		0
09	スイカ+赤BB	0	...	0
10	スイカ+黒BB	0		0
11	スイカ+RB	0		0
12	チェリー+赤BB	0		0
13	チェリー+黒BB	0		0
14	チェリー+RB	0		0
15	チャンス役+赤BB	0		0
16	チャンス役+黒BB	0		0
17	チャンス役+RB	0		0

【 図 9 】

遊技状態移行図



【 図 1 0 】

演出決定テーブル

(A)通常遊技状態用演出決定テーブル

演出No.	演出内容
001	演出なし
002	演出A1
003	演出A2
004	演出A3
005	演出A4
006	演出A5
007	演出A6
008	演出A7
.	.
.	.
.	.

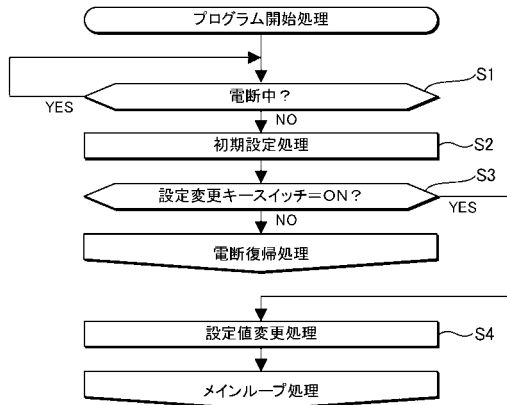
(B)RT遊技状態用演出決定テーブル

演出No.	演出内容
001	演出なし
002	演出B1
003	演出B2
004	演出B3
005	演出B4
006	演出B5
007	演出B6
008	演出B7
.	.
.	.
.	.

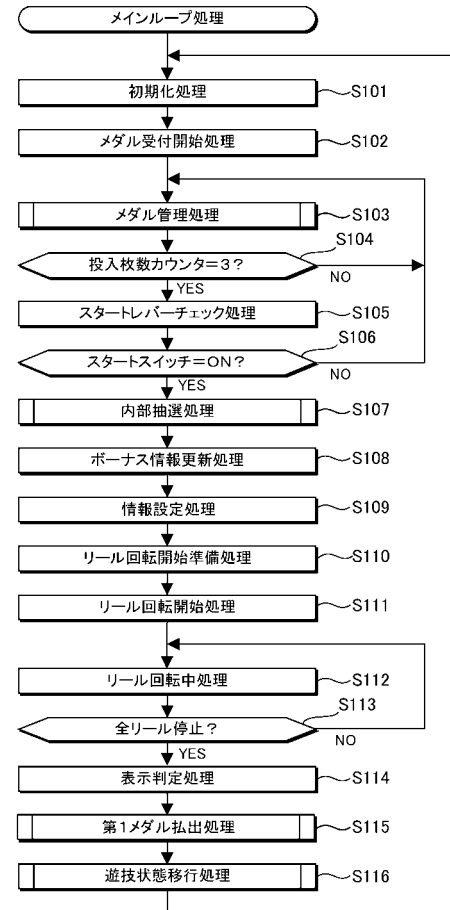
(C)RB遊技状態用演出決定テーブル

演出No.	演出内容
001	演出なし
002	演出C1
003	演出C2
004	演出C3
005	演出C4
006	演出C5
007	演出C6
008	演出C7
.	.
.	.
.	.

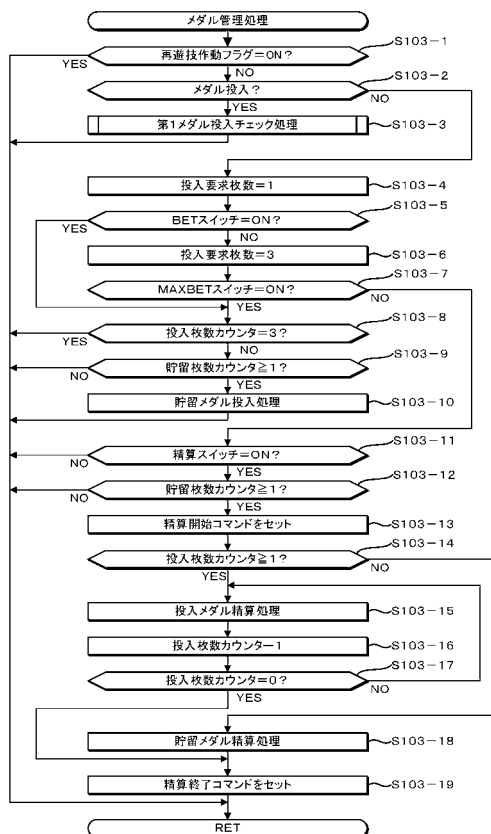
【図 1 1】



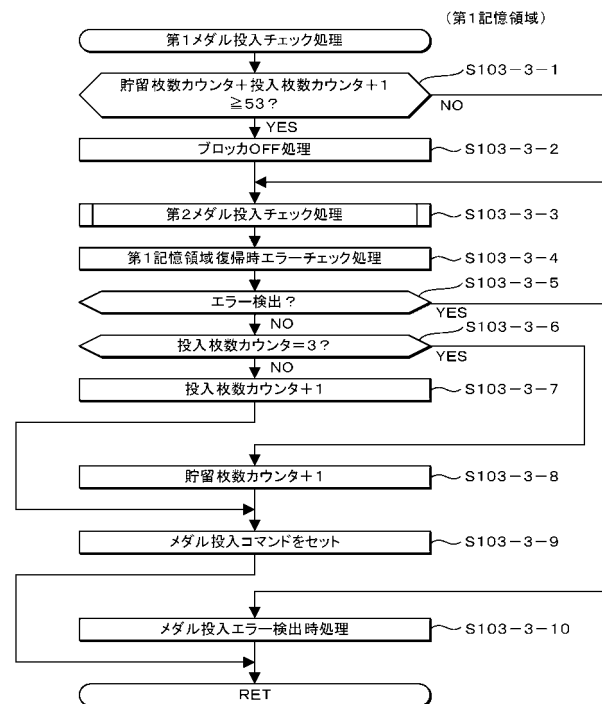
【図 1 2】



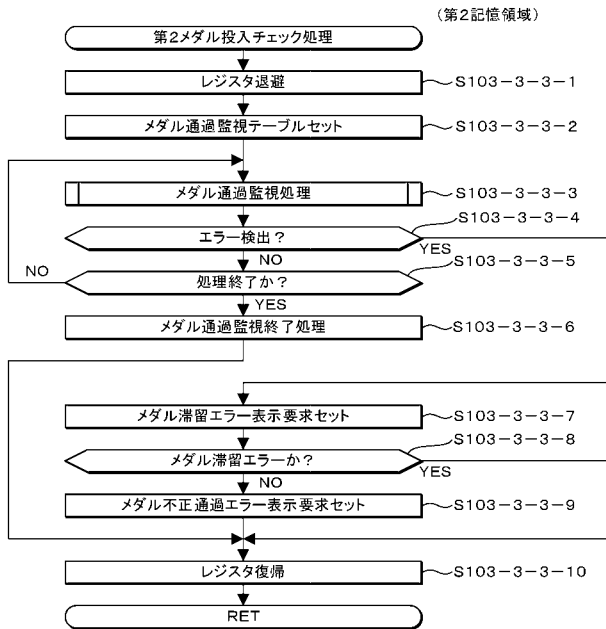
【図 1 3】



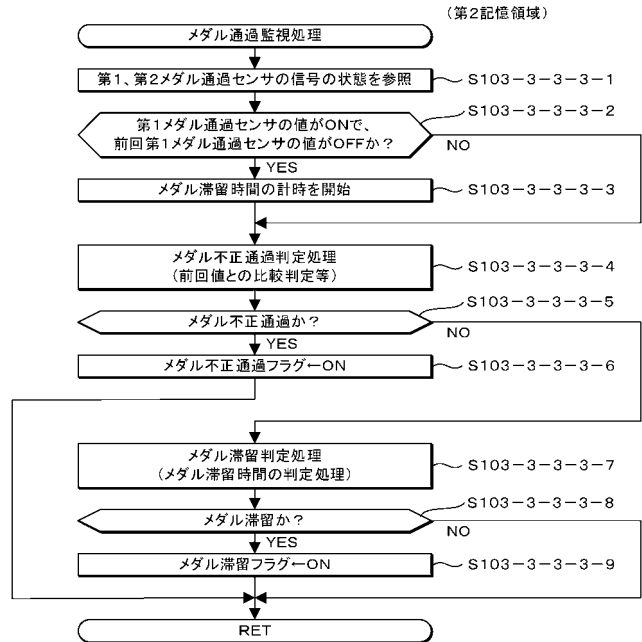
【図 1 4】



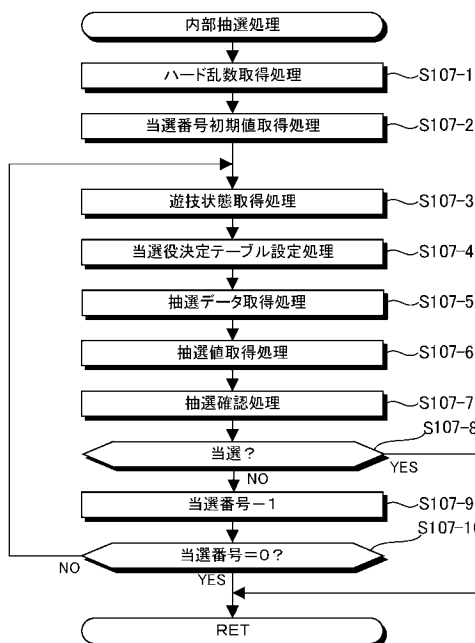
【図 15】



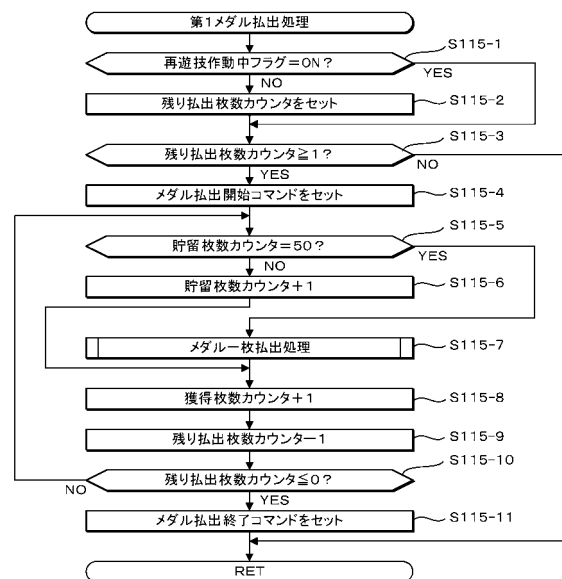
【図 16】



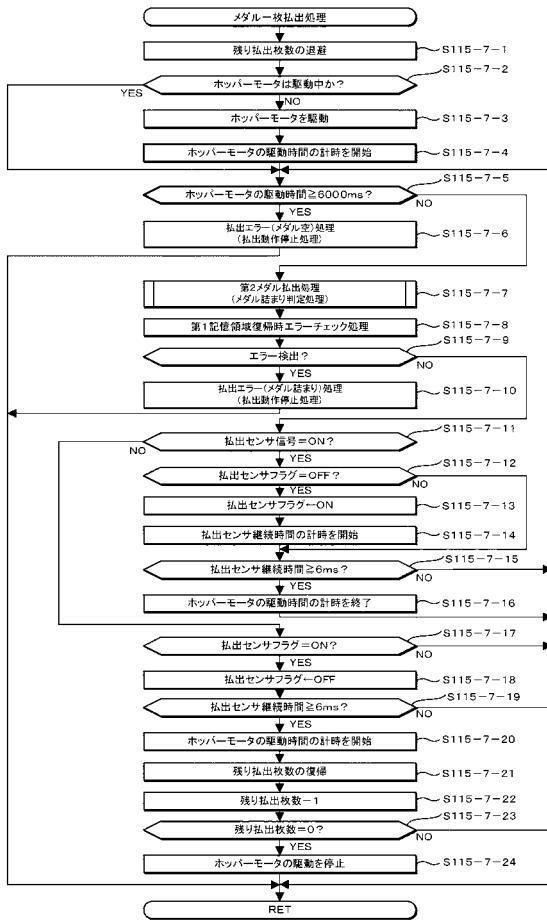
【図 17】



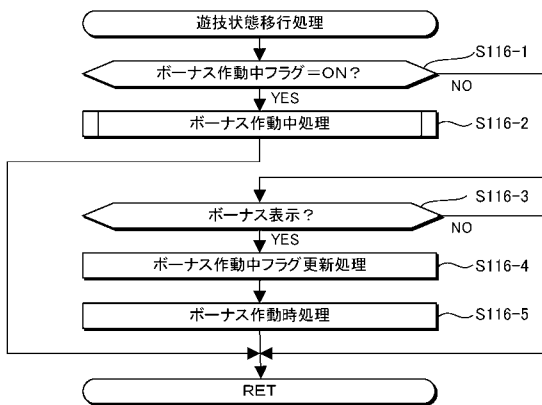
【図 18】



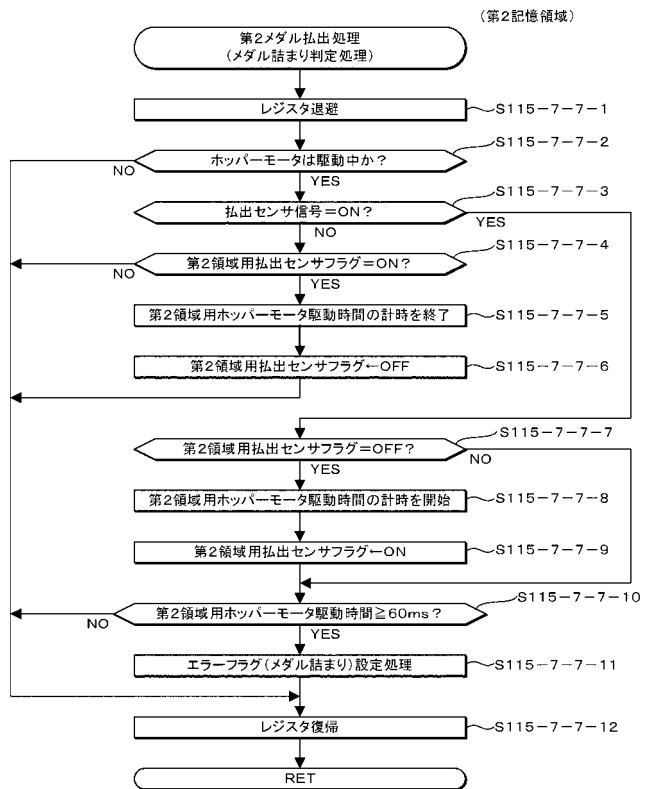
【図 19】



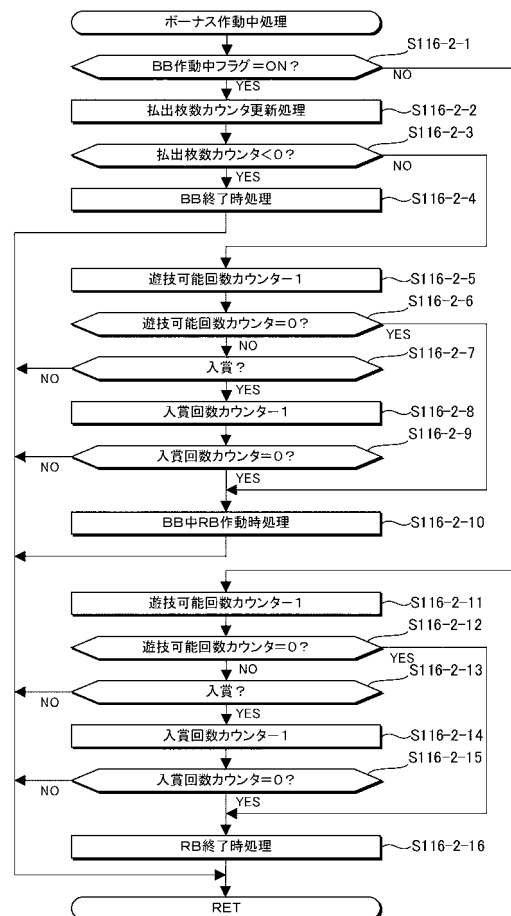
【図 21】



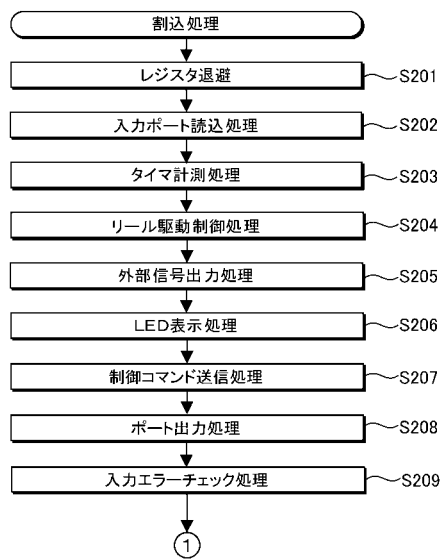
【図 20】



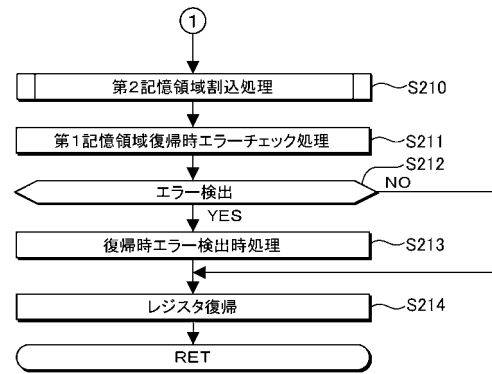
【図 22】



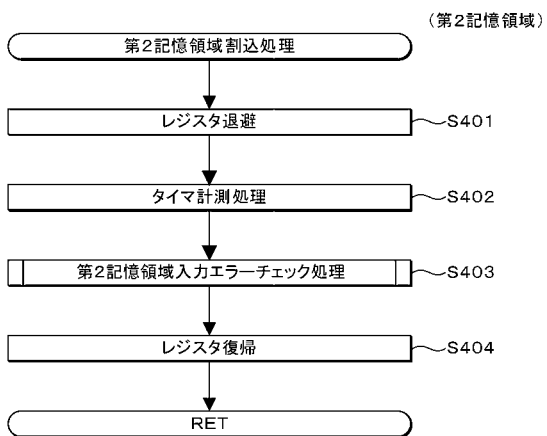
【図 23】



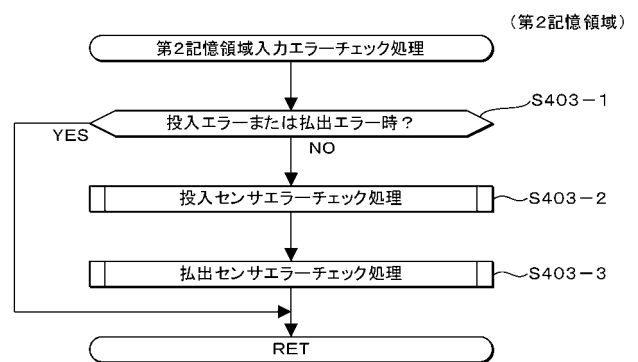
【図 24】



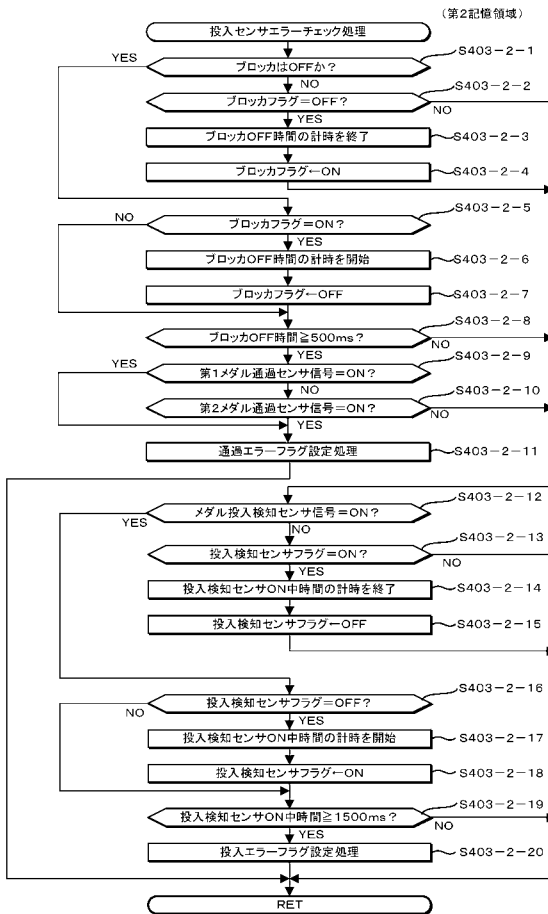
【図 25】



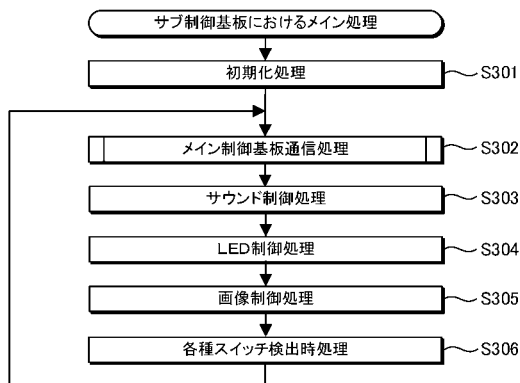
【図 26】



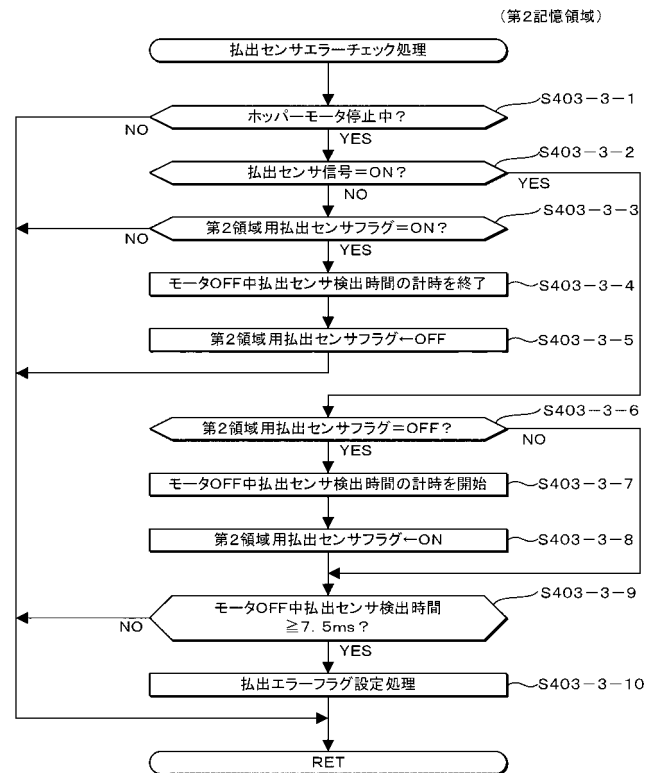
【図 27】



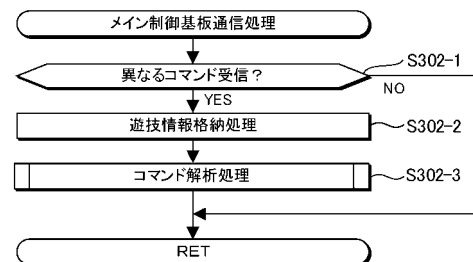
【図 29】



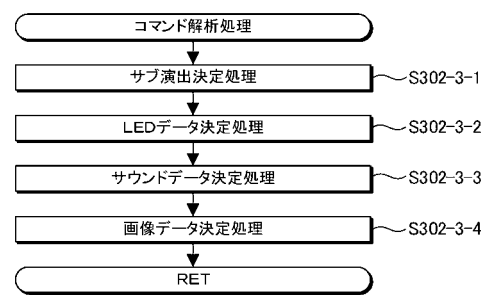
【図 28】



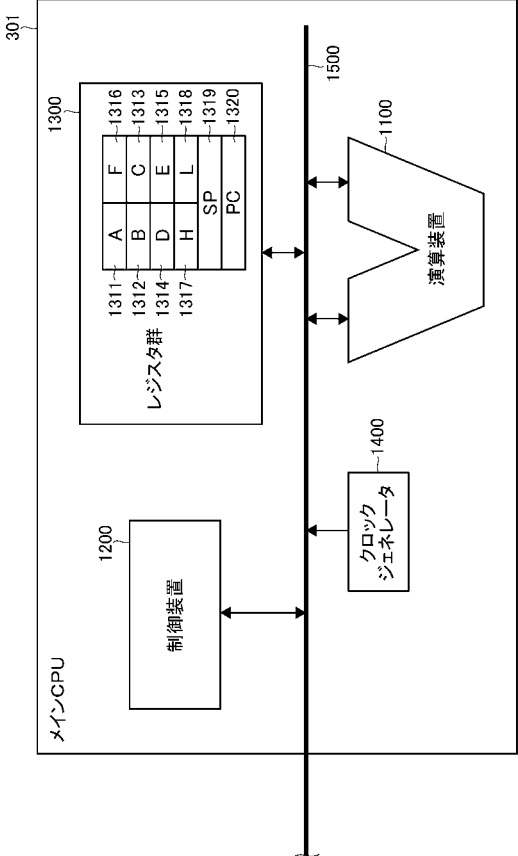
【図 30】



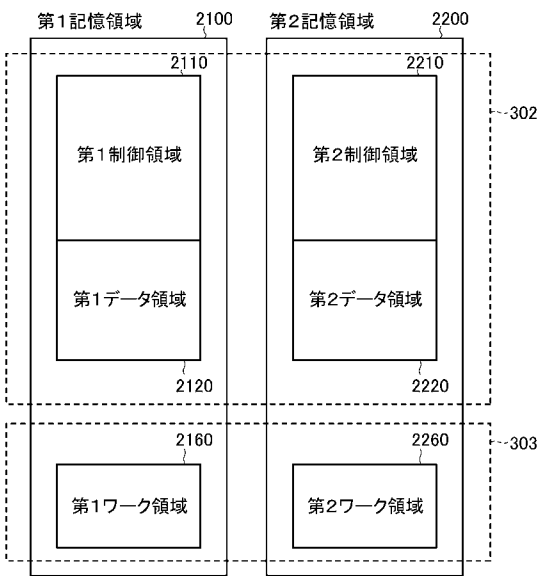
【 図 3 1 】



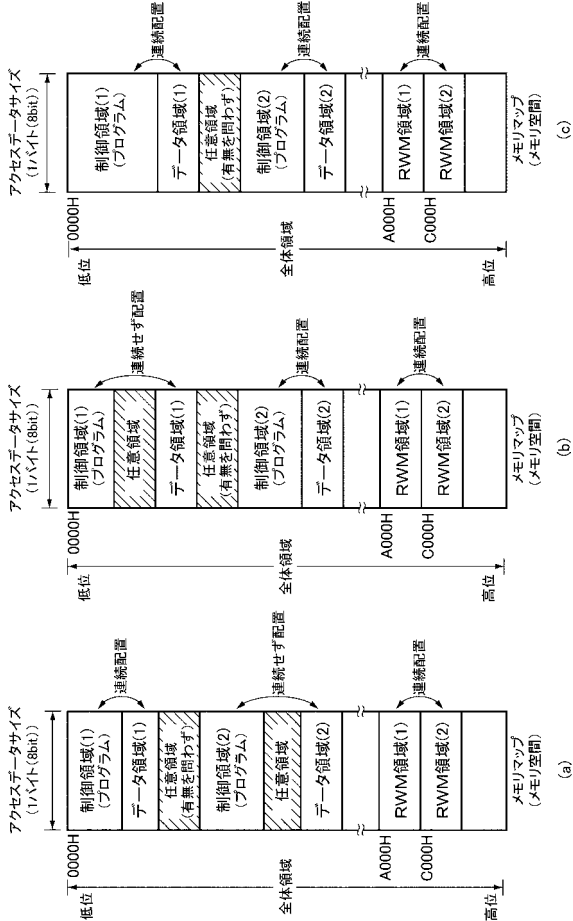
【 図 3 2 】



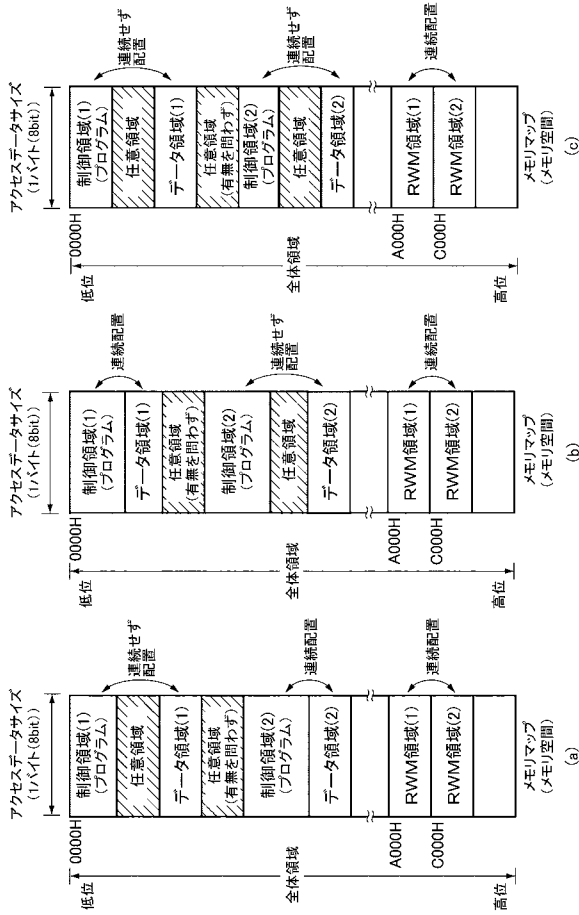
【 図 3 3 】



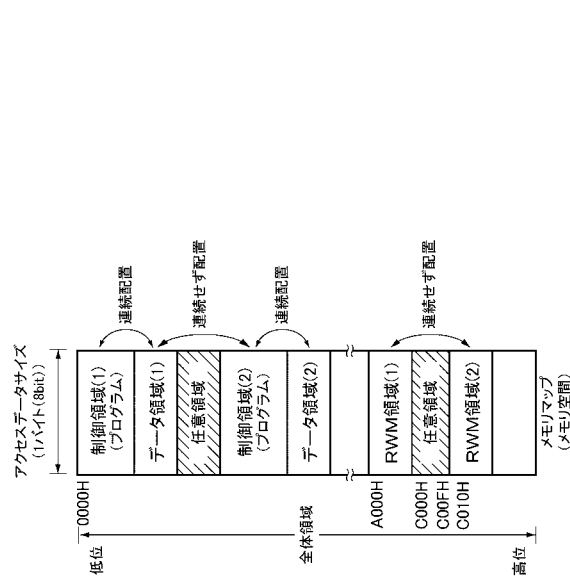
【 図 3 4 】



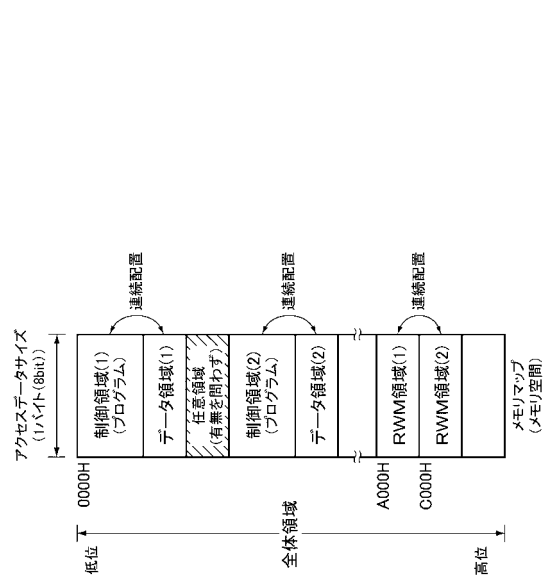
【図 3 5】



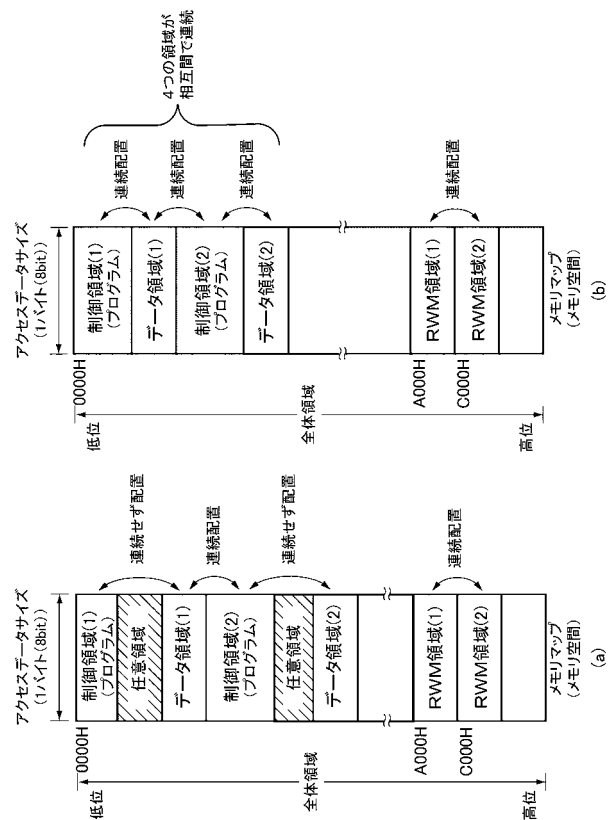
【図 3 7】



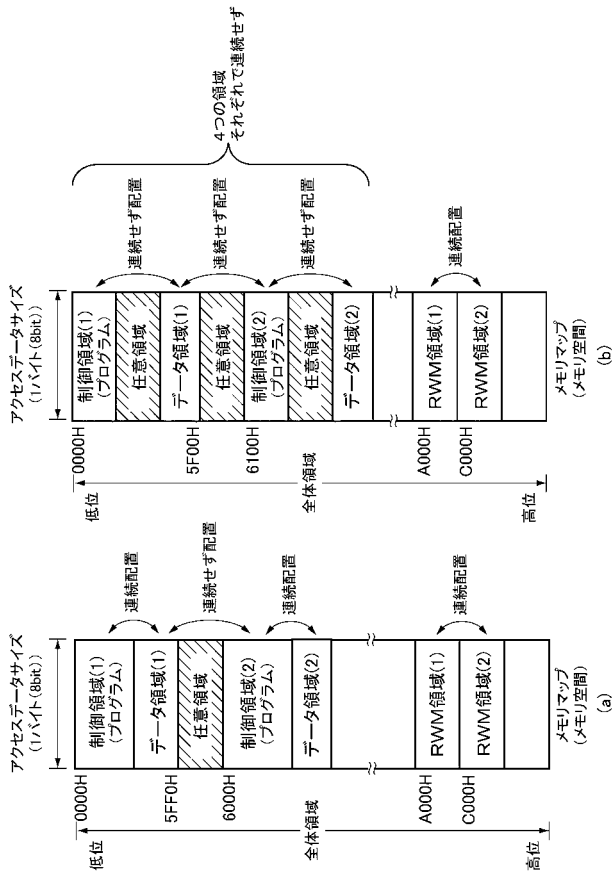
【図 3 6】



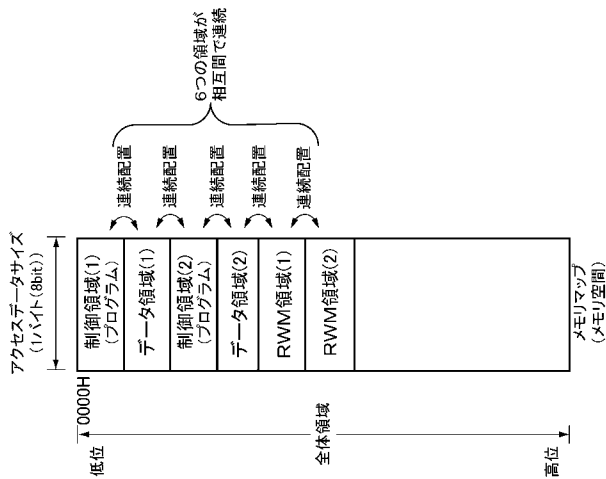
【図 3 8】



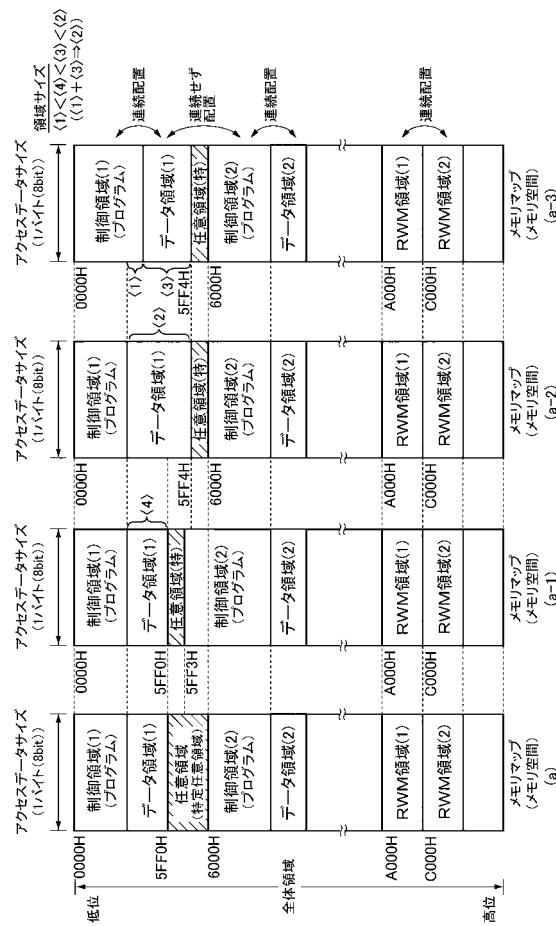
【図 39】



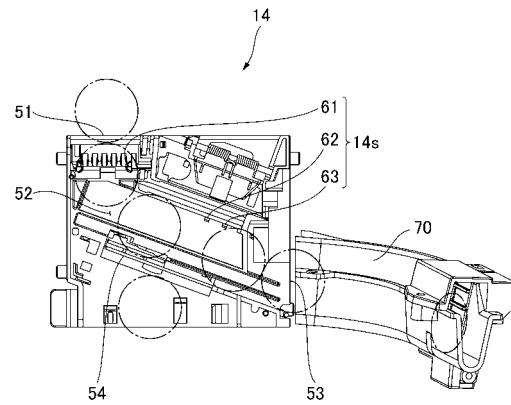
【図 41】



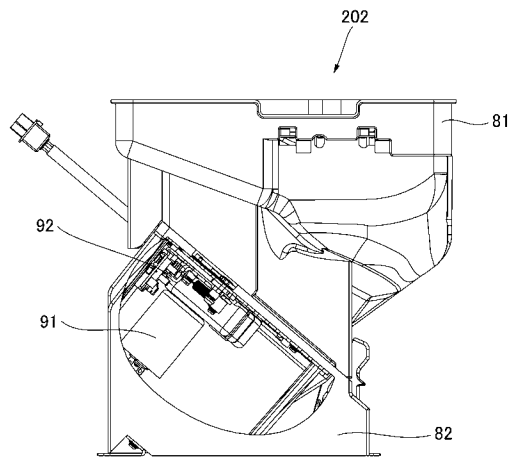
【図 40】



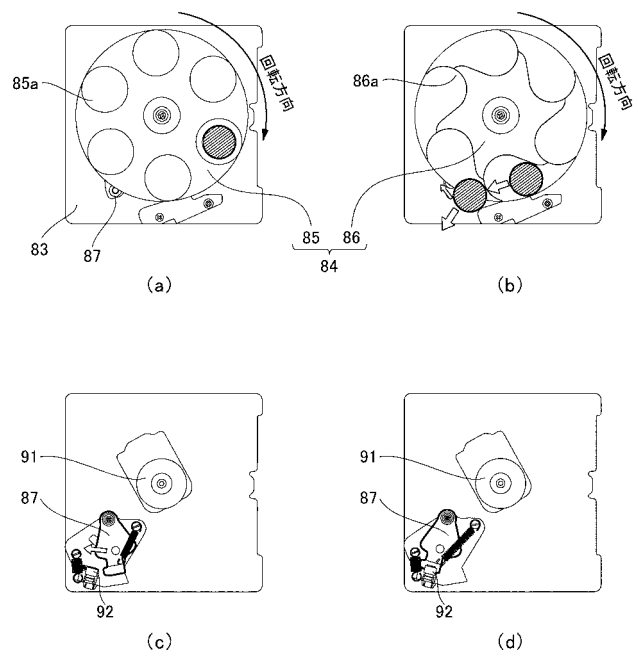
【図 42】



【図 4 3】



【図 4 4】



【図 4 5】

