

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-190825
(P2012-190825A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.			F I	テーマコード (参考)		
H05K	1/02	(2006.01)	H05K 1/02	K	5E338	
H05K	3/46	(2006.01)	H05K 3/46	Q	5E346	
			H05K 3/46	Z		
			H05K 3/46	N		

審査請求 有 請求項の数 9 O L (全 15 頁)

(21) 出願番号 特願2011-50408 (P2011-50408)
(22) 出願日 平成23年3月8日 (2011.3.8)

(71) 出願人 000003067
TDK株式会社
東京都中央区日本橋一丁目13番1号
(74) 代理人 100079108
弁理士 稲葉 良幸
(74) 代理人 100117189
弁理士 江口 昭彦
(74) 代理人 100118991
弁理士 岡野 聡二郎
(74) 代理人 100140486
弁理士 鎌田 徹
(72) 発明者 堀部 明生
東京都中央区日本橋一丁目13番1号 TDK株式会社内

最終頁に続く

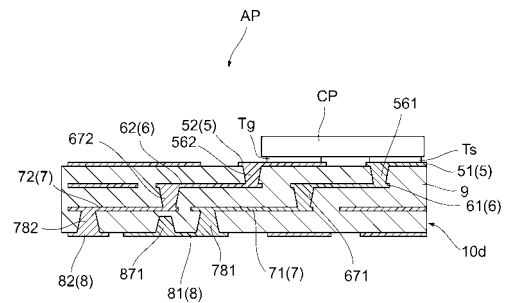
(54) 【発明の名称】 配線基板及びその製造方法

(57) 【要約】

【課題】 基板の面積や厚みを増加させることなく、簡単な構成で廉価に静電気の放電を行い、電子部品の静電気による破壊や誤動作を防止する配線基板を提供すること。

【解決手段】 この配線基板 10 d は、信号線領域 8 1 に電氣的に接続されグランド領域 7 2 に向けて突出する導体凸部 8 7 1 を備え、導体凸部 8 7 1 は、絶縁層 9 に入り込むように形成され、グランド領域 7 2 とは離隔した状態を保ちながらグランド領域 7 2 に近接する位置まで延び、グランド領域 7 2 との間で放電ギャップを形成する。

【選択図】 図 6



【特許請求の範囲】

【請求項 1】

絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを備える配線基板であって、

前記第一導体層には第一配線領域が形成される一方で、前記第二導体層には第二配線領域が前記第一配線領域に対向する位置に形成され、

前記第一配線領域に電氣的に接続され、前記第二配線領域に向けて突出する導体凸部を備え、

前記導体凸部は、前記絶縁層に入り込むように形成され、前記第二配線領域とは離隔した状態を保ちながら前記第二配線領域に近接する位置まで延び、前記第二配線領域との間で放電ギャップを形成することを特徴とする配線基板。

10

【請求項 2】

前記導体凸部は、前記第一配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、前記放電ギャップ側に向かって減少するように形成されていることを特徴とする請求項 1 に記載の配線基板。

【請求項 3】

前記導体凸部は、前記放電ギャップ側の先端が尖った形状を成すように形成されていることを特徴とする請求項 2 に記載の配線基板。

【請求項 4】

前記第一配線領域において前記導体凸部が形成されている部分の反対側の面に、外部接続用又は部品接続用のパッドが形成されていることを特徴とする請求項 1 に記載の配線基板。

20

【請求項 5】

前記導体凸部は、前記第一配線領域に電氣的に接続され前記第二配線領域に向けて突出する第一導体凸部分と、前記第二配線領域に電氣的に接続され前記第一配線領域に向けて突出する第二導体凸部分と、を有し、

前記第一導体凸部分と前記第二導体凸部分とは互いに対向した状態で前記絶縁層に入り込むように形成され、他方の導体凸部分とは離隔した状態を保ちながら前記他方の導体凸部分に近接する位置まで伸び、前記他方の導体凸部分との間で放電ギャップを形成することを特徴とする請求項 1 に記載の配線基板。

30

【請求項 6】

前記第一導体凸部分は、前記第一配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、前記放電ギャップ側に向かって減少するように形成され、

前記第二導体凸部分は、前記第二配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、前記放電ギャップ側に向かって減少するように形成されていることを特徴とする請求項 5 に記載の配線基板。

【請求項 7】

前記第一導体凸部分及び前記第二導体凸部分は、前記放電ギャップ側の先端が尖った形状を成すように形成されていることを特徴とする請求項 6 に記載の配線基板。

40

【請求項 8】

前記導体凸部は、導電性材料によってその内部が充填されていることを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の配線基板。

【請求項 9】

絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを備える配線基板の製造方法であって、

絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを形成する第一工程と、

前記第一導体層側から前記絶縁層に入り込み、前記第一導体層と前記第二導体層とを繋ぐビア導体を形成する第二工程と、を備え、

50

前記第二工程では、前記第一導体層の第一配線領域に電氣的に接続され、前記第二導体層の第二配線領域に向けて突出する導体凸部を、前記絶縁層に入り込み、前記第二配線領域とは離隔した状態を保ちながら前記第二配線領域に近接する位置まで延びるように形成し、前記第二配線領域との間で放電ギャップを形成することを特徴とする配線基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、絶縁層と、この絶縁層を挟んで設けられる導体層を備える配線基板及びその製造方法に関する。

10

【背景技術】

【0002】

電子部品が実装された配線基板では、静電気による誤動作や電子部品の破損を防止するため、静電気対策が施されている。このような静電気対策の一例としては、コンデンサやツェナーダイオードを設けることが行われている。このようにコンデンサやツェナーダイオードといった静電対策部品を設けることは、静電気対策としては有効である一方で、コストアップの要因となり、配線基板上に実装される他の回路部品の配置スペースを制限する要因となる。

【0003】

そこで、静電対策部品を取り付けることなく静電気対策を行うものとして、下記特許文献1に記載の技術が提案されている。下記特許文献1に記載の技術では、信号線側のパターンの端部に半田によって山部及び谷部を複数個形成している。同様に、グランド側のパターンの端部に半田によって山部及び谷部を複数個形成している（下記特許文献1の図1参照）。信号線側のパターン端部における山部と、グランド側のパターン端部における山部とは互いに対向するように設けられ、放電ギャップが形成されている。

20

【0004】

このように基板の平面に沿って信号線とグランド電極とを配置し、互いに離隔することで放電ギャップを形成するものは、基板を平面的に使用して放電ギャップを形成するものであるため、基板の平面的な利用効率を低下させるものである。そこで、下記特許文献2に記載の技術が提案されている。下記特許文献2には、絶縁材料から成る回路基板と、回路基板の表面に形成されている導電性パターンと、回路基板の裏面に形成されている導電性パターンと、表面の導電性パターンと裏面の導電性パターンとが回路基板の厚さ方向に所定の間隙を隔てて形成されていることで放電ギャップを形成する技術が開示されている。より具体的には、回路基板の表面と裏面とにそれぞれ導電性パターンが形成されている位置に設けられている貫通穴の内周面が放電ギャップを構成するものである。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開平5-67851号公報

【特許文献2】特開平7-312471号公報

40

【発明の概要】

【発明が解決しようとする課題】

【0006】

上記特許文献1及び上記特許文献2に記載の技術は、コンデンサやツェナーダイオードを用いない点で、確かに部品数を減らし、コストダウンに資するものとなっている。しかしながら、上記特許文献1に記載の技術は、上述したように、基板を平面的に使用して放電ギャップを形成するものであるため、基板の平面的な利用効率を低下させるものである。

【0007】

一方、上記特許文献2に記載の技術は、基板を貫通する貫通孔の内周面が放電ギャップ

50

となるように構成しているため、貫通孔に重ねて、外部接続端子や搭載部品のパッドを配置することができない。その為、外部接続端子や搭載部品のパッドから引き出す配線や、貫通孔を設ける為の基板面積が必要となり、小型化の妨げとなる。また、放電ギャップの距離は基板の層間厚みにより限定される。

【0008】

本発明はこのような課題に鑑みてなされたものであり、その目的は、基板の面積や厚みを増加させることなく、簡単な構成で廉価に静電気の放電を行い、電子部品の静電気による破壊や誤動作を防止する配線基板及びその製造方法を提供することにある。

【課題を解決するための手段】

【0009】

上記課題を解決するために本発明に係る配線基板は、絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを備える配線基板であって、第一導体層には第一配線領域が形成される一方で、第二導体層には第二配線領域が第一配線領域に対向する位置に形成され、第一配線領域に電氣的に接続され、第二配線領域に向けて突出する導体凸部を備え、導体凸部は、絶縁層に入り込むように形成され、第二配線領域とは離隔した状態を保ちながら第二配線領域に近接する位置まで延び、第二配線領域との間で放電ギャップを形成する。

【0010】

本発明によれば、第一導体層に形成されている第一配線領域に導体凸部を形成し、第二配線領域に向けて突出させているので、第一配線領域及び第二配線領域が重なり合う部分に放電ギャップを形成することができ、基板の平面的な利用効率を低下させることがない。また、導体凸部は、絶縁層に入り込むように形成されているので、基板の層間において放電ギャップを形成することができるものとなっている。また、導体凸部は、電氣的に繋がっている第一配線領域から、他方の電氣的に繋がっていない第二配線領域と離隔した状態を保ちながら、その第二配線領域に近接する位置まで延び、その第二配線領域との間で放電ギャップを形成している。このように放電ギャップを形成することで、基板の層間において放電ギャップを形成することができる。ことに加え、導体凸部と第二配線領域との間の距離を調整することで、放電ギャップの放電閾値を調整することができる。従って、基板の厚みを変え、放電閾値を調整することが可能な放電ギャップを形成できる。

【0011】

また本発明に係る配線基板では、導体凸部は、第一配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップ側に向かって減少するように形成されていることも好ましい。

【0012】

この好ましい態様では、導体凸部の外周によって囲まれる部分の面積が、放電ギャップ側に向かって減少するように構成しているので、導体凸部が電氣的に繋がっている第一配線領域に入力される静電気を確実に導体凸部に誘導し、放電ギャップにおいて確実に放電させることができる。

【0013】

また本発明に係る配線基板では、導体凸部は、放電ギャップ側の先端が尖った形状を成すように形成されていることも好ましい。

【0014】

この好ましい態様では、導体凸部の放電ギャップ側の先端を尖った形状とすることで先端に電界を集中させ、放電ギャップにおいて確実に放電させることができる。

【0015】

また本発明に係る配線基板では、第一配線領域において導体凸部が形成されている部分の反対側の面に、外部接続用又は部品接続用のパッドが形成されていることも好ましい。

【0016】

この好ましい態様では、導体凸部が形成されている部分の反対側に、外部接続用又は部

10

20

30

40

50

品接続用のパッドが形成されているので、放電ギャップと外部接続用又は部品接続用のパッド領域とを重なり合う位置に形成することが可能となり、基板内の効率的な配置が可能となる。また、導体凸部が形成されている部分の反対側の面に、外部接続用のパッドを形成した場合には、外部から侵入した静電気を電子部品に至ることなく放電する為、誤動作や破損を防ぐ効果がより期待できる。

【0017】

また本発明に係る配線基板では、導体凸部は、第一配線領域に電氣的に接続され第二配線領域に向けて突出する第一導体凸部分と、第二配線領域に電氣的に接続され第一配線領域に向けて突出する第二導体凸部分と、を有し、第一導体凸部分と第二導体凸部分とは互いに対向した状態で絶縁層に入り込むように形成され、他方の導体凸部分とは離隔した状態を保ちながら他方の導体凸部分に近接する位置まで伸び、他方の導体凸部分との間で放電ギャップを形成することも好ましい。

10

【0018】

この好ましい態様では、電氣的に繋がっている第一配線領域から第二配線領域に向かう第一導体凸部分と、電氣的に繋がっている第二配線領域から第一配線領域に向かう第二導体凸部分とを有し、双方の領域から伸びる第一導体凸部分と第二導体凸部分とが互いに離隔した状態を保ちながら対向するように構成することで放電ギャップを形成している。従って、互いに対向する双方の先端に電界を集中させ、放電ギャップにおいて確実に放電させることができる。

【0019】

また本発明に係る配線基板では、第一導体凸部分は、第一配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップ側に向かって減少するように形成され、第二導体凸部分は、第二配線領域から延びる方向に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップ側に向かって減少するように形成されていることも好ましい。

20

【0020】

この好ましい態様では、第一導体凸部分及び第二導体凸部分の外周によって囲まれる部分の面積が、放電ギャップ側に向かって減少するように構成しているので、第一導体凸部分及び第二導体凸部分が電氣的に繋がっている領域に入力される静電気を確実に誘導し、放電ギャップにおいて確実に放電させることができる。

30

【0021】

また本発明に係る配線基板では、第一導体凸部分及び第二導体凸部分は、放電ギャップ側の先端が尖った形状を成すように形成されていることも好ましい。

【0022】

この好ましい態様では、第一導体凸部分及び第二導体凸部分の放電ギャップ側の先端を尖った形状とすることで先端に電界を集中させ、放電ギャップにおいて確実に放電させることができる。

【0023】

また本発明に係る配線基板では、導体凸部は、導電性材料によってその内部が充填されていることも好ましい。

40

【0024】

この好ましい態様では、導体凸部を導電性材料によってその内部を充填して形成しているので、インピーダンスを低く抑えることができ、静電気の放電がしやすくなる。

【0025】

上記課題を解決するために本発明に係る配線基板の製造方法は、絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを備える配線基板の製造方法であって、絶縁層と、この絶縁層を挟んで設けられる第一導体層及び第二導体層とを形成する第一工程と、第一導体層側から絶縁層に入り込み、第一導体層と第二導体層とを繋ぐビア導体を形成する第二工程と、を備える。第二工程では、第一導体層の第一配線領域に電氣的に接続され、第二導体層の第二配線領域に向けて突出する導体凸部を、絶縁層に入り込み、第

50

二配線領域とは離隔した状態を保ちながら第二配線領域に近接する位置まで延びるように形成し、第二配線領域との間で放電ギャップを形成する。

【0026】

本発明によれば、第一導体層と第二導体層とを繋ぐビア導体を形成する第二工程において、放電ギャップを形成するための導体凸部を形成することができる。従って、別途放電ギャップを形成するための工程を追加することなく、第二導体層の第二配線領域に接しない導体凸部を形成するという簡便な方法で、配線基板内部に放電ギャップを形成することができる。

【発明の効果】

【0027】

本発明によれば、基板の面積や厚みを増加させることなく、簡単な構成で廉価に静電気の放電を行い、電子部品の静電気による破壊や誤動作を防止する配線基板及びその製造方法を提供することができる。

【図面の簡単な説明】

【0028】

【図1】本発明の実施形態に係る配線基板における放電ギャップを説明するための模式的な断面図である。

【図2】図1における導体凸部の形状を説明するための模式的な断面図である。

【図3】変形例としての配線基板を説明するための模式的な断面図である。

【図4】変形例としての配線基板を説明するための模式的な断面図である。

【図5】変形例としての配線基板を説明するための模式的な断面図である。

【図6】図3に示す形態の導体凸部を用いて構成した配線基板の全体を説明するための模式的な断面図である。

【図7】図6に示す配線基板の変形例を示す模式的な断面図である。

【図8】本発明の実施形態に係る配線基板の製造工程の概要を説明するための模式的な断面図である。

【発明を実施するための形態】

【0029】

以下、添付図面を参照しながら本発明の実施の形態について説明する。説明の理解を容易にするため、各図面において同一の構成要素に対しては可能な限り同一の符号を付して、重複する説明は省略する。

【0030】

本発明の実施形態に係る配線基板について、図1を参照しながら説明する。図1は、本発明の実施形態に係る配線基板10における放電ギャップを説明するための模式的な断面図である。図1に示すように、配線基板10は、絶縁層4と、この絶縁層4を挟んで設けられる第一導体層2及び第二導体層3とを備える。

【0031】

第一導体層2には、信号の授受を行う信号線領域20が形成されている。図1においては、この信号線領域20のみを図示しているけれども、第一導体層2には他の信号線領域やグランド領域が形成されていても構わないものである。

【0032】

第二導体層3には、接地電位に繋がるグランド領域30が形成されている。図1においては、このグランド領域30のみを図示しているけれども、第二導体層3には他の信号線領域やグランド領域が形成されていても構わないものである。グランド領域30は、信号線領域20に対向する位置に形成されている。

【0033】

信号線領域20には、導体凸部24が形成されている。導体凸部24は、信号線領域20と電氣的に接続されるように、信号線領域20と一体的に形成されているカップ状のものである。導体凸部24は、信号線領域20の絶縁層4側の面から、グランド領域30に向けて突出するように形成されている。

10

20

30

40

50

【0034】

導体凸部24は、傾斜壁部25と底部26とによって構成されている。底部26は、傾斜壁部25が信号線領域20と繋がる部分よりも小さくなるように形成されている。傾斜壁部25は、信号線領域20と底部26とを繋ぐように形成されている。従って、導体凸部24の外形は、円錐台形状を成している。

【0035】

導体凸部24は、絶縁層4に入り込むように形成され、他方の領域であるグラウンド領域30とは離隔した状態を保ちながらグラウンド領域30に近接する位置まで延び、グラウンド領域30との間で間隙を形成することで、放電ギャップgを形成している。このように放電ギャップgを形成することで、信号線領域20側に静電気が入力されても、放電ギャップgを介して放電させることができる。

10

【0036】

導体凸部24は、信号線領域20から延びる方向（信号線領域20からグラウンド領域30に向かう方向）に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップg側に向かって減少するように形成されている。

【0037】

このような導体凸部24の形状を、図2を参照しながら説明する。図2は、図1における導体凸部24の形状を説明するための模式的な断面図であって、(A)は図1の切断平面PLaにおける断面を示し、(B)は図1の切断平面PLbにおける断面を示し、(C)は図1の切断平面PLcにおける断面を示している。切断平面PLa、PLb、PLcは、切断平面PLaが最も信号線領域20側に配置され、切断平面PLcは底部26を通るように配置され、切断平面PLbは切断平面PLaと切断平面PLcとの間に配置されている。

20

【0038】

図2の(A)に示すように、切断平面PLaと交わる導体凸部24の傾斜壁部25は、外周251aと内周252aとによって、円環状の断面を呈している。図2の(B)に示すように、切断平面PLbと交わる導体凸部24の傾斜壁部25は、外周251bと内周252bとによって、円環状の断面を呈している。図2の(C)に示すように、切断平面PLcと交わる導体凸部24の底部26は、外周261によって囲まれる円状の断面を呈している。

30

【0039】

信号線領域20から延びる方向（信号線領域20からグラウンド領域30に向かう方向）に直交する平面は、切断平面PLa、PLb、PLcであるから、それら平面と交わる外周によって囲まれる部分は、外周251aによって囲まれる内側の部分、外周251bによって囲まれる内側の部分、外周261によって囲まれる内側の部分となる。従って、それぞれ部分の面積は、最も大きな円である外周251aによって囲まれる部分の面積が最も広く、次に大きな円である外周251bによって囲まれる部分の面積が広く、最も小さな円である外周261によって囲まれる部分の面積（底部26の面積）が最も狭い。

【0040】

図1及び図2に示すように、導体凸部24を円錐台形状に形成し、グラウンド領域30に向かうに従って窄まるように形成することで、放電ギャップgにおける放電効果を確実なものとしている。尚、導体凸部24が、グラウンド領域30に向かうに従って窄まる態様は、一様な円錐台形状に窄まるものに限定されるものではなく、急激に窄まる部分と緩やかに窄まる部分とを組み合わせるといった態様も採用しうるものである。

40

【0041】

尚、本実施形態では、本発明の第一配線領域に相当するものとして信号線領域20を形成し、本発明の第二配線領域に相当するものとしてグラウンド領域30を形成した。しかしながら、第一配線領域及び第二配線領域はこれらに限られるものではなく、一方から他方へと静電気を放電させる機能を出現させることが必要な箇所に任意に形成されるものである。従って例えば、第一配線領域として、信号の授受を行う信号線領域を形成する一方で

50

、第二配線領域として放電対象となる放電対象領域を形成することも好ましいものである。放電対象領域は、電源ラインの一部を用いてもよく、放電用に特別な領域を形成してもよい。

【0042】

図1及び図2を参照しながら説明した配線基板10の変形例を図3に示す。図3は、変形例としての配線基板10aを示す模式的な断面図である。図3に示す配線基板10aは、配線基板10の導体凸部24を導体凸部24aに変更し、レジスト層351a及びパッド352aを設けたものである。パッド352aは、信号線領域20において、レジスト層351aによって覆われていない領域が相当する。導体凸部24aは、信号線領域20と電氣的に接続されるように、信号線領域20と一体的に形成されている凸部であって、図1に示した導体凸部24の内部を導体にて満たしたものである。

10

【0043】

このように、カップ状である導体凸部24の内部を導体で満たして導体凸部24aとすることで、インピーダンスを低く抑えることができ、放電ギャップgにおける放電効果をより高めることができる。

【0044】

更に配線基板10aにおいては、信号線領域20において導体凸部24aが形成されている部分の反対側の面(図中上面)に、外部接続用の端子領域としてのパッド352aが形成されている。パッド352aの両外側の信号線領域20には、レジスト層351aが形成されている。このように、配線基板10aによれば、放電ギャップgを形成する導体凸部24aと重なる位置にパッド352aを設けることができるので、配線基板10aをより小型化することができる。

20

【0045】

図3に示した配線基板10aの更なる変形例である配線基板10bを図4に示す。図4は、変形例としての配線基板10bを示す模式的な断面図である。図4に示す配線基板10bは、導体でその内部が満たされた導体凸部24aの、グランド領域30側の先端部分を尖った円錐形状としたものとしたものである。

【0046】

このように、カップ状である導体凸部24の内部を導体で満たし、且つグランド領域30側の先端部分を尖ったものとするので、先端部により電界が集中しやすくなり、放電しやすいように構成することができる。

30

【0047】

導体凸部としては、円柱状でも角柱状でも構わないが、放電ギャップgにおける放電効果を考慮すれば、円錐台形状若しくは角錐台形状または半球形状であることも好ましく、更には上述したように、円錐形状若しくは角錐形状である事がより好ましい。

【0048】

更に、導体凸部の先端における電界集中効果をより高める変形例について、図5を参照しながら説明する。図5は、変形例としての配線基板10cを説明するための模式的な断面図である。

【0049】

図5に示すように、配線基板10cは、絶縁層4と、この絶縁層4を挟んで設けられる第一導体層2及び第二導体層3とを備える。

40

【0050】

第一導体層2には、信号の授受を行う信号線領域20が形成されている。第二導体層3には、接地電位に繋がるグランド領域30が形成されている。グランド領域30は、信号線領域20に対向する位置に形成されている。

【0051】

信号線領域20には、第一導体凸部分24cが形成されている。第一導体凸部分24cは、信号線領域20と電氣的に接続されるように、信号線領域20と一体的に形成されているカップ状のものである。第一導体凸部分24cは、信号線領域20の絶縁層4側の面

50

から、グランド領域 30 に向けて突出するように形成されている。

【0052】

第一導体凸部分 24c は、傾斜壁部 25c と底部 26c とによって構成されている。底部 26c は、傾斜壁部 25c が信号線領域 20 と繋がる部分よりも小さくなるように形成されている。傾斜壁部 25c は、信号線領域 20 と底部 26c とを繋ぐように形成されている。従って、第一導体凸部分 24c の外形は、円錐台形状を成している。

【0053】

グランド領域 30 には、第二導体凸部分 29c が形成されている。第二導体凸部分 29c は、信号線領域 20 と電氣的に接続されるように、信号線領域 20 と一体的に形成されているカップ状のものである。第二導体凸部分 29c は、グランド領域 30 の絶縁層 4 側の面から、信号線領域 20 に向けて突出するように形成されている。

10

【0054】

第二導体凸部分 29c は、傾斜壁部 27c と底部 28c とによって構成されている。底部 28c は、傾斜壁部 27c がグランド領域 30 と繋がる部分よりも小さくなるように形成されている。傾斜壁部 27c は、グランド領域 30 と底部 28c とを繋ぐように形成されている。従って、第二導体凸部分 29c の外形は、円錐台形状を成している。

【0055】

第一導体凸部分 24c 及び第二導体凸部分 29c は、絶縁層 4 に入り込むように形成され、他方の導体凸部分とは離隔した状態を保ちながら他方の導体凸部分に近接する位置まで延び、他方の導体凸部分との間で間隙を形成することで、放電ギャップ gc を形成している。このように放電ギャップ gc を形成することで、信号線領域 20 側に静電気が入力されても、放電ギャップ gc を介して放電させることができる。

20

【0056】

第一導体凸部分 24c は、信号線領域 20 から延びる方向（信号線領域 20 からグランド領域 30 に向かう方向）に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップ gc 側に向かって減少するように形成されている。また、第二導体凸部分 29c は、グランド領域 30 から延びる方向（グランド領域 30 から信号線領域 20 に向かう方向）に直交する平面と交わる外周によって囲まれる部分の面積が、放電ギャップ gc 側に向かって減少するように形成されている。

【0057】

このように、対向する信号線領域 20 及びグランド領域 30 から、互いに近づくように第一導体凸部分 24c 及び第二導体凸部分 29c を設け、互いの先端同士が向き合うような形状で間隙を形成すると、互いの先端部分により電界が集中し、放電ギャップ gc の放電効果をより高めることができる。尚、第一導体凸部分 24c 及び第二導体凸部分 29c の形状は、図 3 及び図 4 に示す形状や、図 3 及び図 4 を参照しながら説明した形状とすることももちろん好ましいものである。

30

【0058】

続いて、上述した導体凸部 24, 24a, 24b, 24c, 29c を、基板全体の中でどのように配置するかについて、図 6 を参照しながら説明する。図 6 は、図 3 に示す形態の導体凸部 24a と同様の導体凸部を用いて構成した基板アッセンブリ AP の全体を説明するための模式的な断面図である。

40

【0059】

図 6 に示すように、基板アッセンブリ AP は、配線基板 10d に IC チップ CP を実装したものである。IC チップ CP は、配線基板 10d の導体層 5 側に実装されている。具体的には、IC チップ CP は、信号線側の IC 端子 Ts 及びグランド側の IC 端子 Tg を有している。信号線側の IC 端子 Ts は、導体層 5 の信号線領域 51 に繋がれている。また、グランド側の IC 端子 Tg は、導体層 5 のグランド領域 52 に繋がれている。

【0060】

配線基板 10d は、導体層 5 と、導体層 6 と、導体層 7 と、導体層 8 とを有する 4 層の多層基板である。導体層 5 と、導体層 6 と、導体層 7 と、導体層 8 とのそれぞれの間には

50

、絶縁層 9 が形成されている。実際には、絶縁層 9 は積層されながら形成されていくので、その内部は層状に形成されている。

【 0 0 6 1 】

最上層の導体層 5 は、信号線領域 5 1 と、グランド領域 5 2 とを有している。導体層 6 は、信号線領域 6 1 と、グランド領域 6 2 とを有している。導体層 7 は、信号線領域 7 1 と、グランド領域 7 2 とを有している。最下層の導体層 8 は、信号線領域 8 1 と、グランド領域 8 2 とを有している。

【 0 0 6 2 】

信号線領域 5 1 と信号線領域 6 1 とは、ビア導体 5 6 1 によって繋がれている。信号線領域 6 1 と信号線領域 7 1 とは、ビア導体 6 7 1 によって繋がれている。信号線領域 7 1 と信号線領域 8 1 とは、ビア導体 7 8 1 によって繋がれている。従って、信号線領域 5 1 、ビア導体 5 6 1 、信号線領域 6 1 、ビア導体 6 7 1 、信号線領域 7 1 、ビア導体 7 8 1 、信号線領域 8 1 によって、外部接続端子である信号線領域 8 1 と IC チップ CP とを繋ぐ信号線が形成されている。

10

【 0 0 6 3 】

グランド領域 5 2 とグランド領域 6 2 とは、ビア導体 5 6 2 によって繋がれている。グランド領域 6 2 とグランド領域 7 2 とは、ビア導体 6 7 2 によって繋がれている。グランド領域 7 2 とグランド領域 8 2 とは、ビア導体 7 8 2 によって繋がれている。従って、グランド領域 5 2 、ビア導体 5 6 2 、グランド領域 6 2 、ビア導体 6 7 2 、グランド領域 7 2 、ビア導体 7 8 2 、グランド領域 8 2 によって、外部接続端子であるグランド領域 8 2 と IC チップ CP とを繋ぐグランド線が形成されている。

20

【 0 0 6 4 】

図 6 に示す基板アッセンブリ AP の場合、外部接続端子である信号線領域 8 1 とグランド領域 7 2 との間に、導体凸部 8 7 1 が形成されている。導体凸部 8 7 1 は、信号線領域 8 1 に電氣的に繋がれており、絶縁層 9 に入り込むように形成され、他方の領域であるグランド領域 7 2 とは離隔した状態を保ちながらグランド領域 7 2 に近接する位置まで延び、グランド領域 7 2 との間で放電ギャップを形成している。静電気は、外部から進入する機会が多いため、このように外部接続端子である信号線領域 8 1 に導体凸部 8 7 1 を形成して放電ギャップを構成することは、確実に IC チップ CP への静電気進入を防止することができ、静電気対策としては極めて有効なものである。

30

【 0 0 6 5 】

続いて、基板アッセンブリ AP の変形例について、図 7 を参照しながら説明する。図 7 は、図 3 に示す形態の導体凸部 2 4 a と同様の導体凸部を用い、基板アッセンブリ AP の変形例として構成した基板アッセンブリ AP a の全体を説明するための模式的な断面図である。

【 0 0 6 6 】

図 7 に示すように、基板アッセンブリ AP a は、配線基板 1 0 e に IC チップ CP を実装したものである。IC チップ CP は、配線基板 1 0 e の導体層 5 a 側に実装されている。具体的には、IC チップ CP は、信号線側の IC 端子 Ts 及びグランド側の IC 端子 Tg を有している。信号線側の IC 端子 Ts は、導体層 5 の信号線領域 5 1 a に繋がれている。また、グランド側の IC 端子 Tg は、導体層 5 a のグランド領域 5 2 a に繋がれている。

40

【 0 0 6 7 】

配線基板 1 0 e は、導体層 5 a と、導体層 6 a と、導体層 7 a と、導体層 8 a とを有する 4 層の多層基板である。導体層 5 a と、導体層 6 a と、導体層 7 a と、導体層 8 a とのそれぞれの間には、絶縁層 9 a が形成されている。実際には、絶縁層 9 a は積層されながら形成されていくので、その内部は層状に形成されている。

【 0 0 6 8 】

最上層の導体層 5 a は、信号線領域 5 1 a と、グランド領域 5 2 a とを有している。導体層 6 a は、信号線領域 6 1 a と、グランド領域 6 2 a とを有している。導体層 7 a は、

50

信号線領域 7 1 a と、グランド領域 7 2 a とを有している。最下層の導体層 8 a は、信号線領域 8 1 a と、グランド領域 8 2 a とを有している。

【 0 0 6 9 】

信号線領域 5 1 a と信号線領域 6 1 a とは、ビア導体 5 6 1 a によって繋がれている。信号線領域 6 1 a と信号線領域 7 1 a とは、ビア導体 6 7 1 a によって繋がれている。信号線領域 7 1 a と信号線領域 8 1 a とは、ビア導体 7 8 1 a によって繋がれている。従って、信号線領域 5 1 a、ビア導体 5 6 1 a、信号線領域 6 1 a、ビア導体 6 7 1 a、信号線領域 7 1 a、ビア導体 7 8 1 a、信号線領域 8 1 a によって、外部接続端子である信号線領域 8 1 a と IC チップ CP とを繋ぐ信号線が形成されている。

【 0 0 7 0 】

グランド領域 5 2 a とグランド領域 6 2 a とは、ビア導体 5 6 2 a によって繋がれている。グランド領域 6 2 a とグランド領域 7 2 a とは、ビア導体 6 7 2 a、6 7 3 a によって繋がれている。グランド領域 7 2 a とグランド領域 8 2 a とは、ビア導体 7 8 2 a によって繋がれている。従って、グランド領域 5 2 a、ビア導体 5 6 2 a、グランド領域 6 2 a、ビア導体 6 7 2 a、6 7 3 a、グランド領域 7 2 a、ビア導体 7 8 2 a、グランド領域 8 2 a によって、外部接続端子であるグランド領域 8 2 a と IC チップ CP とを繋ぐグランド線が形成されている。

【 0 0 7 1 】

図 7 に示す基板アッセンブリ A P a の場合、IC チップ CP の信号線側の IC 端子 T s と直接繋がれている信号線領域 5 1 a とグランド領域 6 2 a との間に、導体凸部 6 5 1 が形成されている。導体凸部 6 5 1 は、IC チップ CP の信号線側の IC 端子 T s の直下に形成されている。導体凸部 6 5 1 は、信号線領域 5 1 a に電氣的に繋がれており、絶縁層 9 a に入り込むように形成され、他方の領域であるグランド領域 6 2 a とは隔離した状態を保ちながらグランド領域 6 2 a に近接する位置まで延び、グランド領域 6 2 a との間で放電ギャップを形成している。このように、IC チップ CP の信号線側の IC 端子 T s の直下に導体凸部 6 5 1 を形成することで、基板アッセンブリ A P a を小型化することができる。

【 0 0 7 2 】

続いて、本実施形態に係る配線基板の製造方法について、図 8 を参照しながら説明する。図 8 は、配線基板の製造方法を簡易に説明するため、形態としては導体凸部 2 4 に類似する導体凸部 1 6 1 を形成するためのステップを示した図である。

【 0 0 7 3 】

図 8 の (A) に示すように、絶縁層 4 2 の両面に銅箔 2 2 及び銅箔 3 2 を貼り付ける。続いて、図 8 の (B) に示すように、銅箔 2 2 側からレーザで穴を開け、凹部 1 6 及び凹部 1 7 を形成する。凹部 1 6 は、導体凸部 2 4 となるものであるから、銅箔 3 2 には到達しない程度の深さの凹部とする。凹部 1 7 は、ビア導体となるものであるから、銅箔 3 2 に到達する程度の深さの凹部とする。

【 0 0 7 4 】

続いて、図 8 の (C) に示すように、表面全体に銅めっきを施す。この銅めっきによって、銅箔 3 2 の外側に銅めっき層 3 3 が形成される。また、銅箔 2 2 の外側及び凹部 1 6、1 7 の内側を覆うように銅めっき層 2 3 が形成される。従って、銅箔 2 2 及び銅めっき層 2 3 が一体となって導体層が形成され、銅箔 3 2 及び銅めっき層 3 3 が一体となって導体層が形成される。

【 0 0 7 5 】

続いて、図 8 の (D) に示すように、フォトリソグラフィによって配線パターンを形成する。上述したような工程を経ることにより、傾斜壁部 1 6 1 a 及び底部 1 6 1 b を有する導体凸部 1 6 1 が形成される。また、傾斜壁部 1 5 1 a 及び底部 1 5 1 b を有するビア導体 1 5 1 が形成される。

【 0 0 7 6 】

尚、底部 1 6 1 b と銅箔 3 2 (導体層) との距離は、回路で通常使用する電圧では放電

10

20

30

40

50

せず、静電気やサージなどの高電圧が印加された場合のみに放電する距離に設定する。本実施形態では、図8の(B)～(D)に示したように、レーザで穴を開けて導体凸部161を形成しているため、レーザで形成する穴の深さを調整することで、その回路に適合した電圧で放電する放電ギャップを形成することができる。

【0077】

以上、具体例を参照しつつ本発明の実施の形態について説明した。しかし、本発明はこれらの具体例に限定されるものではない。すなわち、これら具体例に、当業者が適宜設計変更を加えたものも、本発明の特徴を備えている限り、本発明の範囲に包含される。例えば、前述した各具体例が備える各要素およびその配置、材料、条件、形状、サイズなどは、例示したものに限定されるわけではなく適宜変更することができる。また、前述した各実施の形態が備える各要素は、技術的に可能な限りにおいて組み合わせることができ、これらを組み合わせたものも本発明の特徴を含む限り本発明の範囲に包含される。

10

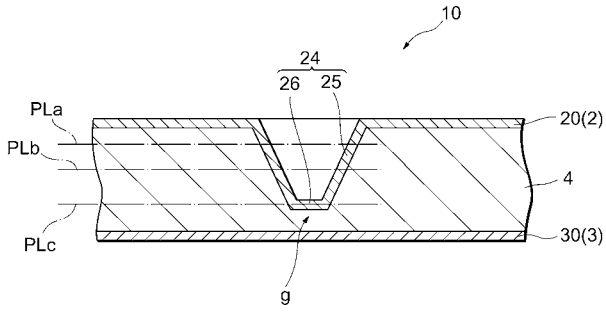
【符号の説明】

【0078】

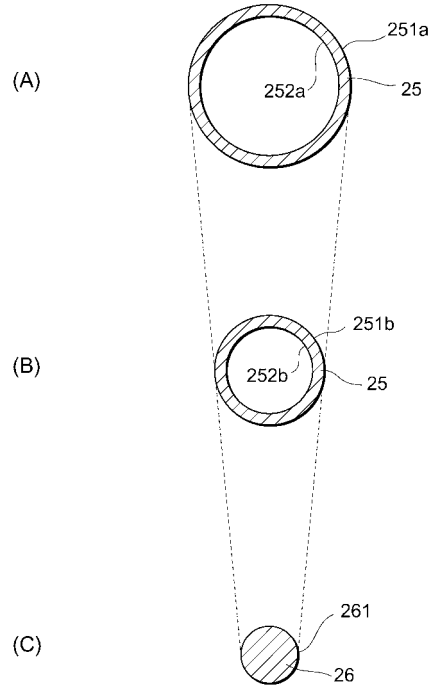
- 10：配線基板
- 2：第一導体層
- 3：第二導体層
- 4：絶縁層
- 20：信号線領域
- 24：導体凸部
- 25：傾斜壁部
- 251a, 251b：外周
- 252a, 252b：内周
- 26：底部
- 261：外周
- 30：グランド領域
- g：放電ギャップ
- PLa, PLb, PLc：切断平面

20

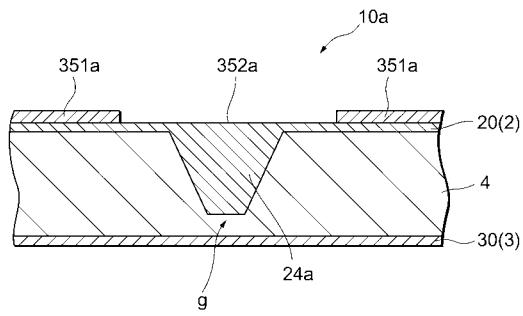
【 図 1 】



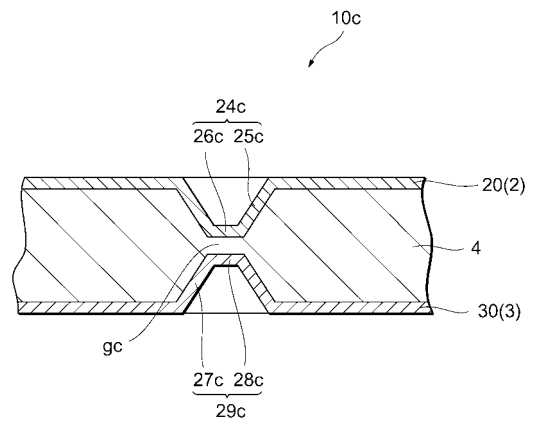
【 図 2 】



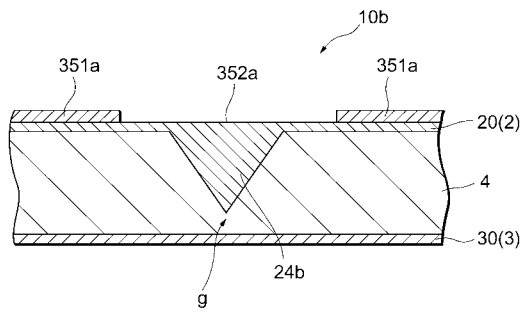
【 図 3 】



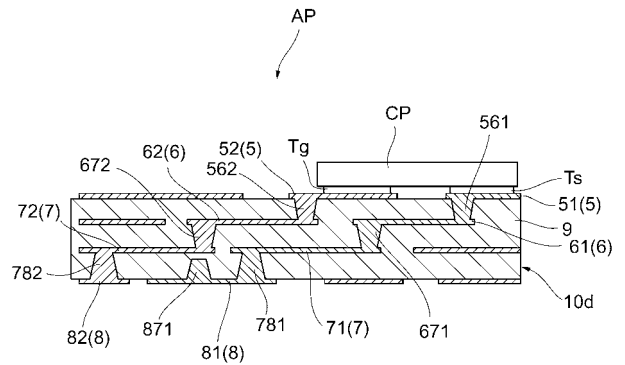
【 図 5 】



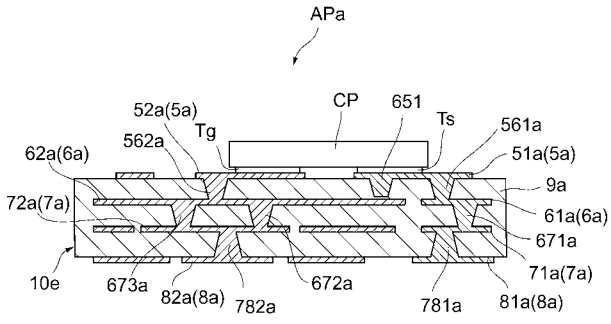
【 図 4 】



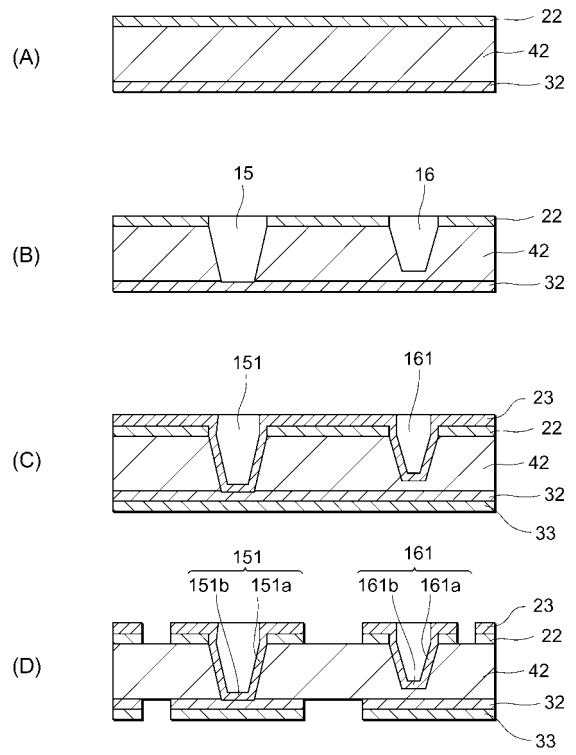
【 図 6 】



【 図 7 】



【 図 8 】



フロントページの続き

Fターム(参考) 5E338 AA03 AA16 BB61 BB63 BB75 CC01 CC07 CD01 EE12
5E346 AA12 AA15 AA35 AA43 BB02 BB07 FF04 FF13 FF45 HH01