(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2019 年 1 月 3 日 (03.01.2019)

WIPO | PCT

(10) 国际公布号
WO 2019/000650 A1

(51) 国际专利分类号:
G09G 3/3291 (2016.01) *G09G 3/3225* (2016.01)

(21) 国际申请号: PCT/CN2017/101670

(22) 国际申请日: 2017 年 9 月 14 日 (14.09.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710507803.X 2017年6月28日 (28.06.2017) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室, Hubei 430070 (CN)。

(72) 发明人: 张娣 (ZHANG, Di); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市威世博知识产权代理事务所（普通合伙） (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道8号中国地质大学产学研基地中地大楼A806, Guangdong 518057 (CN)。

(81) 指定国（除另有指明，要求每一种可提供的国家保护）: AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国（除另有指明，要求每一种可提供的地区保护）: ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告（条约第21条(3)）。

(54) **Title:** PIXEL CIRCUIT AND CONTROL METHOD THEREFOR AND DISPLAY PANEL

(54) 发明名称: 像素电路及其控制方法、显示面板

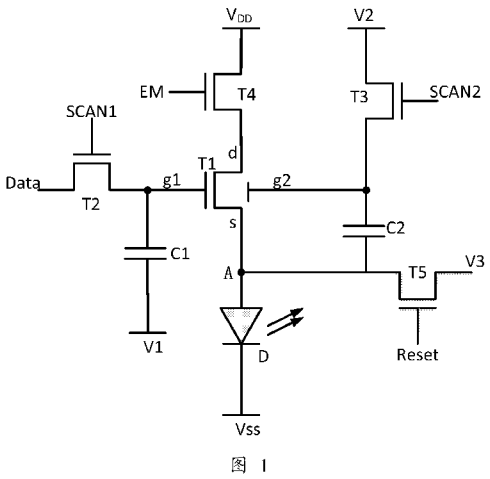


图 1

(57) Abstract: A pixel circuit, comprising an electroluminescent element (D), first to fifth switching tubes (T1-T5), and first and second capacitors (C1, C2). A first end (d) of the first switching tube (T1) is connected with a second end of the fourth switching tube (T4); a second end (s) of the first switching tube (T1) is connected with a first end of the electroluminescent element (D); and a first control end (g1) of the first switching tube (T1) is connected with a second end of the second switching tube (T2). A first timing signal (Data) is input to a first end of the second switching tube (T2), and a second timing signal (SCAN1) is input to a control end of the second switching tube (T2). A first end of the first capacitor (C1) is connected with the first control end (g1) of the first switching tube (T1). A second end of the third switching tube (T3) is connected with a second control end (g2) of the first switching tube (T1), and a third timing signal (SCAN2) is input to a control end of the third switching tube (T3). A first end of the second capacitor (C2) is connected with the second control end (g2) of the first switching tube (T1), and a second end of the second capacitor (C2) is connected with a first end of the electroluminescent element (D). A fourth timing signal (EM) is input to a control end of the fourth switching tube (T4).

WO 2019/000650 A1

[见续页]

(57) 摘要：一种像素电路，包括电致发光元件（D）、第一至第五开关管（T1~T5）、第一和第二电容（C1、C2），第一开关管（T1）的第一端（d）连接第四开关管（T4）的第二端，第二端（s）连接电致发光元件（D）的第一端，第一控制端（g1）连接第二开关管（T2）的第二端；第二开关管（T2）的第一端输入第一时序信号（Data），控制端输入第二时序信号（SCAN1）；第一电容（C1）的第一端连接第一开关管（T1）的第一控制端（g1）；第三开关管（T3）的第二端连接第一开关管（T1）的第二控制端（g2），控制端输入第三时序信号（SCAN2）；第二电容（C2）的第一端连接第一开关管（T1）的第二控制端（g2），第二端连接电致发光元件（D）的第一端；第四开关管（T4）的控制端输入第四时序信号（EM）。

像素电路及其控制方法、显示面板

【技术领域】

本发明涉及显示技术领域，特别是涉及一种像素电路及其控制方法、显示面板。

【背景技术】

随着显示面板的发展，人们追求更大屏幕，更高的分辨率，更刺激的视觉效果，这无疑对面板制程、材料以及工艺提出了更高的要求。IGZO（indium gallium zinc oxide，铟镓锌氧化物）材料，非晶 IGZO 材料是用于新一代薄膜晶体管技术中的沟道层材料，是金属氧化物(Oxide)面板技术的一种)被认为是一种 AMOLED（Active-matrix organic light emitting diode，有源矩阵有机发光二极体或主动矩阵有机发光二极体）像素设计中最有前景的材料之一，它具有相对简单的制程工艺、高电子迁移率、透明性好等优点，同时。由于 AMOLED 像素电路很敏感，从而影响到用户体验，因此针对 AMOLED 电路的具有多种补偿电路，例如：电压补偿、电流补偿、混合型补偿、外部补偿等多种方式。由于 IGZO 材料的双沟道效应，其像素电路的驱动薄膜晶体管具有双栅结构，针对目前的双栅结构的像素电路，驱动薄膜晶体管的阈值电压和 IGZO 迁移率变化的补偿具有电路结构复杂或者补偿效果不好的问题。

【发明内容】

本发明主要解决的技术问题是提供一种像素电路及其控制方法、显示面板，能够在保证像素电路结构简单的情况下补偿开关管的阈值电压和电子迁移率变化。

为解决上述技术问题，本发明采用的一个技术方案是：提供一种像素电路，像素电路包括电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，第一开关管的第一端连接第四开

关管的第二端，第一开关管的第二端连接电致发光元件的第一端，第一开关管的第一控制端连接第二开关管的第二端；第二开关管的第一端用于输入第一时序信号，第二开关管的控制端用于输入第二时序信号；第一电容的第一端连接第一开关管的第一控制端，第一电容的第二端连接第一电压；第三开关管的第一端连接第二电压，第三开关管的第二端连接第一开关管的第二控制端，第三开关管的控制端用于输入第三时序信号；第二电容的第一端连接第一开关管的第二控制端，第二电容的第二端连接电致发光元件的第一端；第四开关管的第一端连接第三电压，第四开关管的控制端用于输入第四时序信号；第五开关管的第一端连接第二电容的第二端，第五开关管的第二端连接第四电压，第五开关管的控制端用于输入第五时序信号，电致发光元件的第二端连接第五电压，其中，第一开关管的第一控制端为底栅，第一开关管的第二控制端为顶栅，第一开关管、第二开关管、第三开关管、第四开关管以及第五开关管均为 N 型薄膜晶体管。

为解决上述技术问题，本发明采用的另一个技术方案是：提供一种显示面板，显示面板包括像素电路，像素电路包括电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，第一开关管的第一端连接第四开关管的第二端，第一开关管的第二端连接电致发光元件的第一端，第一开关管的第一控制端连接第二开关管的第二端；第二开关管的第一端用于输入第一时序信号，第二开关管的控制端用于输入第二时序信号；第一电容的第一端连接第一开关管的第一控制端，第一电容的第二端连接第一电压；第三开关管的第一端连接第二电压，第三开关管的第二端连接第一开关管的第二控制端，第三开关管的控制端用于输入第三时序信号；第二电容的第一端连接第一开关管的第二控制端，第二电容的第二端连接电致发光元件的第一端；第四开关管的第一端连接第三电压，第四开关管的控制端用于输入第四时序信号；第五开关管的第一端连接第二电容的第二端，第五开关管的第二端连接第四电压，第五开关管的控制端用于输入第五时序信号，电致发光

元件的第二端连接第五电压。

为解决上述技术问题，本发明采用的另一个技术方案是：提供一种像素电路的控制方法，像素电路包括电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，第一开关管的第一端连接第四开关管的第二端，第一开关管的第二端连接电致发光元件的第一端，第一开关管的第一控制端连接第二开关管的第二端；第二开关管的第一端用于输入第一时序信号，第二开关管的控制端用于输入第二时序信号；第一电容的第一端连接第一开关管的第一控制端，第一电容的第二端连接第一电压；第三开关管的第一端连接第二电压，第三开关管的第二端连接第一开关管的第二控制端，第三开关管的控制端用于输入第三时序信号；第二电容的第一端连接第一开关管的第二控制端，第二电容的第二端连接电致发光元件的第一端；第四开关管的第一端连接第三电压，第四开关管的控制端用于输入第四时序信号；第五开关管的第一端连接第二电容的第二端，第五开关管的第二端连接第四电压，第五开关管的控制端用于输入第五时序信号，电致发光元件的第二端连接第五电压；控制方法包括：在第一阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第五时序信号控制第五开关管打开，利用第四时序信号控制第四开关管关闭；在第二阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭；在第三阶段，利用第二时序信号控制第二开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭；在第四阶段，利用第二时序信号控制第二开关管关闭，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭。

本发明的有益效果是：区别于现有技术的情况，本发明利用第一开关管的第一控制端写入数据信号，通过第一开关管的第二控制端抓取阈值电压，实现

像素电路补偿阈值电压和电子迁移率的功能。

【附图说明】

图 1 是本发明第一实施例的像素电路的结构示意图;

图 2 是本发明第一实施例的像素电路各个时序信号的时序图;

图 3 是本发明第二实施例的像素电路的结构示意图;

图 4 是本发明第二实施例的像素电路各个时序信号的时序图;

图 5 是本发明第三实施例像素电路的控制方法的流程图;

图 6 是本发明第四实施例像素电路的控制方法的流程图;

图 7 是本发明第五实施例的显示面板的结构示意图。

【具体实施方式】

下面结合附图和实施例对本发明进行详细的说明。

请参阅图 1，图 1 是本发明第一实施例的像素电路的结构示意图。在本实施例中，像素电路包括：电致发光元件 D、第一开关管 T1、第二开关管 T2、第三开关管 T3、第四开关管 T4、第五开关管 T5、第一电容 C1 以及第二电容 C2。

第一开关管 T1 的第一端 d 连接第四开关管 T4 的第二端，第一开关管 T1 的第二端 s 连接电致发光元件 D1 的第一端，第一开关管 T1 的第一控制端连接第二开关管 T2 的第二端。

第二开关管 T2 的第一端用于输入第一时序信号 Data，第二开关管 T2 的控制端用于输入第二时序信号 SCAN1。

第一电容 C1 的第一端连接第一开关管 T1 的第一控制端 g1，第一电容 C1 的第二端连接第一电压 V1。

第三开关管 T3 的第一端连接第二电压 V2，第三开关管 T2 的第二端连接第一开关管 T1 的第二控制端 g2，第三开关管 T3 的控制端用于输入第三时序信号 SCAN2。

第二电容 C2 的第一端连接第一开关管 T1 的第二控制端，第二电容 C2 的第二端连接电致发光元件 D 的第一端。

第四开关管 T4 的第一端连接第三电压 VDD，第四开关管 T4 的控制端用于输入第四时序信号 EM。

第五开关管 T5 的第一端连接第二电容 C2 的第二端，第五开关管 T5 的第二端连接第四电压 V3，第五开关管 T5 的控制端用于输入第五时序信号 RESET。

电致发光元件 D 的第二端连接第五电压 VSS。

优选地，第一开关管 T1 为双栅薄膜晶体管，第一开关管 T1 的第一控制端 g1 为底栅，第一开关管 T1 的第二控制端 g2 为顶栅。第一开关管 T1 的第一端 d 为漏极，第一开关管 T1 的第二端 s 为源极。

优选地，第一开关管 T1、第二开关管 T2、第三开关管 T3、第四开关管 T4 以及第五开关管 T5 均为 N 型薄膜晶体管。

优选地，电致发光元件 D 为 OLED 发光元件。

优选地，第四电压 V3 为恒定电压，第四电压 V3 小于第一时序信号 Data 的最低电压 MIN（Vdata）与第一开关管 T1 的阈值电压 Vth 的差值，即 V3< MIN（Vdata）-Vth。

优选地，第二电压 V2 也为恒定电压。

请参阅图 2，图 2 是本发明第一实施例的像素电路各个时序信号的时序图。

下面结合图 1 和图 2 对本发明第一实施例的像素电路的工作原理进行说明。

在第一阶段，第二时序信号 SCAN1、第三时序信号 SCAN2、第五时序信号 RESET 为高电平，第四时序信号 EM 为低电平。利用第二时序信号 SCAN1 控制第二开关管 T2 打开，利用第三时序信号 SCAN2 控制第三开关管 T3 打开，利用第五时序信号 RESET 控制第五开关管 T5 打开。第一时序信号 Data 在第一阶段的电压值为参考恒定电压 Vref，由于 V3< MIN（Vdata）-Vth，该参考恒定电压 Vref 在第一阶段被写入第一开关管 T1 的第一控制端，第一电容 C1 和第二电容 C2 的两个电极被复位，为后续的补偿以及写入数据做准备。

在第二阶段，第二时序信号 SCAN1、第三时序信号 SCAN2、第四时序信号 EM 为高电平，第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控制第二开关管 T2 打开，利用第三时序信号 SCAN2 控制第三开关管 T3 打开，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭。在第二阶段，A 点电位升高至 Vref-Vth，第二电容 C2 存储了第一开关管 T1 的阈值电压 Vth。

在第三阶段，第二时序信号 SCAN1、第四时序信号 EM 为高电平，第三时序信号 SCAN2、第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控制第二开关管打开 T2，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭，利用第三时序信号 SCAN2 控制第三开关管 T3 关闭。在第三阶段，第一时序信号 Data 为数据信号，数据信号从数据线写入第一开关管 T1 的第一控制端 g1，第一开关管 T1 的第二端 s 电位充电为 Voled，Voled 的大小由电致发光元件 D 发光阶段的压差以及第五电压 VSS 决定。第一开关管 T1 的第二控制端 g2 的电位在第二电容 C2 耦合的作用下变为 V2-Vref+Vth+Voled，因此，在第三阶段，第一开关管 T1 的第二控制端 g2 与第一开关管 T1 的第二端 s 之间的电压为 Vgs2= V2-Vref+Vth，第一开关管 T1 的第一控制端 g1 与第一开关管 T1 的第二端 s 之间的电压为 Vgs1=Vdata-Voled。

在第四阶段，第四时序信号 EM 为高电平，第二时序信号 SCAN1、第三时序信号 SCAN2、第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控制第二开关管 T2 关闭，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭，利用第三时序信号 SCAN2 控制第三开关管 T3 关闭。由于第一电容 C1 和第二电容 C2 的保持作用，在第四阶段，第一开关管 T1 的第二控制端 g2 与第一开关管 T1 的第二端 s 之间的电压仍然为第三阶段的数值即为 Vgs2= V2-Vref+Vth，第一开关管 T1 的第一控制端 g1 与第一开关管 T1 的第二端 s 之间的电压仍然为第三阶段的数值即为 Vgs1=Vdata-Voled，因此，在第四阶段通过电致发光元件 D 的电流 Ioled 为：

Ioled=k(Vgs-Vth)^2 （公式 1-1）

Ioled=k[Vgs1+(1/Etop)*Vgs2-Vth]^2 （公式 1-2）

其中，Etop 是第一开关管 T1 的第二控制端，即其顶栅的系数，定义为 Etop=ΔVth/ΔVge2，这里 Etop 默认为 1。

所以带入 Vgs1 和 Vgs2 的表达式可以得到

Ioled=k(Vdata-Voled+V2-Vref)^2 （公式 1-3）

由公式 1-3 可知，该电致发光元件 D 的发光电流 Ioled 与第二电压 V2 和参考恒定电压 Vref 有关，因此，本实施例的像素电路补偿了第一开关管 T1 的阈值电压 Vth 波动的影响，同时可以将电致发光元件 D 发光时电致发光元件 D 的第一端（即其阳极）的电压负反馈到工作过程中，防止发光过程中受到第一开关管 T1 电子迁移率变化影响。

优选地，第一阶段为复位阶段，第二阶段为补偿阶段，第三阶段为写入阶段，第四阶段为发光阶段。

请参阅图 3，图 3 是本发明第二实施例的像素电路的结构示意图。本实施例与第一实施例的区别在于，像素电路进一步包括第六开关管 T6，第六开关管 T6 的第一端连接第五电压 V4，第六开关管 T6 的第二端连接第一开关管 T1 的第一控制端 g1，第六开关管 T6 的控制端用于输入第三时序信号 SCAN2。

第五电压 V4 为恒定电压，且大小等于参考恒定电压 Vref。

请参阅图 4，图 4 是本发明第二实施例的像素电路各个时序信号的时序图。

下面结合图 3 和图 4 对本发明第二实施例的像素电路的工作原理进行说明。

本实施例中，第一阶段的参考恒定电压 Vref 由第五电压 V4 提供，而不同于第一实施例中的参考恒定电压 Vref 由第一时序信号 Data 提供，从而可以避免第一时序信号 Data 在第一阶段和第二阶段分别交错写入参考恒定电压 Vref 和数据信号。

在第一阶段，第二时序信号 SCAN1、第三时序信号 SCAN2、第五时序信号 RESET 为高电平，第四时序信号 EM 为低电平。利用第二时序信号 SCAN1 控

制第二开关管 T2 打开，利用第三时序信号 SCAN2 控制第三开关管 T3 打开，利用第五时序信号 RESET 控制第五开关管 T5 打开，利用第三时序信号 SCAN2 控制第六开关管 T6 打开。由于 V3< MIN（Vdata）-Vth，第五电压 V4 提供的参考恒定电压 Vref 在第一阶段被写入第一开关管 T1 的第一控制端，第一电容 C1 和第二电容 C2 的两个电极被复位，为后续的补偿以及写入数据做准备。

在第二阶段，第二时序信号 SCAN1、第三时序信号 SCAN2、第四时序信号 EM 为高电平，第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控制第二开关管 T2 打开，利用第三时序信号 SCAN2 控制第三开关管 T3 打开，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭，利用第三时序信号 SCAN2 控制第六开关管 T6 打开。在第二阶段，A 点电位升高至 Vref-Vth，第二电容 C2 存储了第一开关管 T1 的阈值电压 Vth。

在第三阶段，第二时序信号 SCAN1、第四时序信号 EM 为高电平，第三时序信号 SCAN2、第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控制第二开关管打开 T2，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭，利用第三时序信号 SCAN2 控制第三开关管 T3 关闭，利用第三时序信号 SCAN2 控制第六开关管 T6 关闭。在第三阶段，第一时序信号 Data 为数据信号，数据信号从数据线写入第一开关管 T1 的第一控制端 g1，第一开关管 T1 的第二端 s 电位充电为 Voled，Voled 的大小由电致发光元件 D 发光阶段的压差以及第五电压 VSS 决定。第一开关管 T1 的第二控制端 g2 的电位在第二电容 C2 耦合的作用下变为 V2-Vref+Vth+Voled，因此，在第三阶段，第一开关管 T1 的第二控制端 g2 与第一开关管 T1 的第二端 s 之间的电压为 Vgs2= V2-Vref+Vth，第一开关管 T1 的第一控制端 g1 与第一开关管 T1 的第二端 s 之间的电压为 Vgs1=Vdata-Voled。

在第四阶段，第四时序信号 EM 为高电平，第二时序信号 SCAN1、第三时序信号 SCAN2、第五时序信号 RESET 为低电平。利用第二时序信号 SCAN1 控

制第二开关管 T2 关闭，利用第四时序信号 EM 控制第四开关管 T4 打开，利用第五时序信号 RESET 控制第五开关管 T5 关闭，利用第三时序信号 SCAN2 控制第三开关管 T3 关闭，利用第三时序信号 SCAN2 控制第六开关管 T6 关闭。由于第一电容 C1 和第二电容 C2 的保持作用，在第四阶段，第一开关管 T1 的第二控制端 g2 与第一开关管 T1 的第二端 s 之间的电压仍然为第三阶段的数值即为 Vgs2= V2-Vref+Vth，第一开关管 T1 的第一控制端 g1 与第一开关管 T1 的第二端 s 之间的电压仍然为第三阶段的数值即为 Vgs1=Vdata-Voled，因此，在第四阶段通过电致发光元件 D 的电流 Ioled 为：

Ioled=k(Vgs-Vth)^2 （公式 1-1）

Ioled=k[Vgs1+(1/Etop)*Vgs2-Vth]^2 （公式 1-2）

其中，Etop 是第一开关管 T1 的第二控制端，即其顶栅的系数，定义为 Etop=ΔVth/ΔVge2，这里 Etop 默认为 1。

所以带入 Vgs1 和 Vgs2 的表达式可以得到

Ioled=k(Vdata-Voled+V2-Vref)^2 （公式 1-3）

由公式 1-3 可知，该电致发光元件 D 的发光电流 Ioled 与第二电压 V2 和参考恒定电压 Vref 有关，因此，本实施例的像素电路补偿了第一开关管 T1 的阈值电压 Vth 波动的影响，同时可以将电致发光元件 D 发光时电致发光元件 D 的第一端（即其阳极）的电压负反馈到工作过程中，防止发光过程中受到第一开关管 T1 电子迁移率变化影响。

请参阅图 5，图 5 是本发明第三实施例像素电路的控制方法的流程图。在本实施例中，像素电路的控制方法用于控制本发明第一实施例的像素电路。像素电路的控制方法包括：

步骤 S11：在第一阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第五时序信号控制第五开关管打开，利用第四时序信号控制第四开关管关闭。

步骤 S12：在第二阶段，利用第二时序信号控制第二开关管打开，利用第三

时序信号控制第三开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭。

步骤 S13：在第三阶段，利用第二时序信号控制第二开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭。

步骤 S14：在第四阶段，利用第二时序信号控制第二开关管关闭，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭。

关于上述各个步骤的说明请参见上文中本发明第一实施例的像素电路的说明，此处不再赘述。

请参阅图 6，图 6 是本发明第四实施例像素电路的控制方法的流程图。在本实施例中，像素电路的控制方法用于控制本发明第二实施例的像素电路。像素电路的控制方法包括：

步骤 S21：在第一阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第五时序信号控制第五开关管打开，利用第四时序信号控制第四开关管关闭，利用所述第三时序信号控制所述第六开关管打开。

步骤 S22：在第二阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用所述第三时序信号控制所述第六开关管打开。

步骤 S23：在第三阶段，利用第二时序信号控制第二开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭，利用所述第三时序信号控制所述第六开关管关闭。

步骤 S24：在第四阶段，利用第二时序信号控制第二开关管关闭，利用第四

时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭，利用所述第三时序信号控制所述第六开关管关闭。

关于上述各个步骤的说明请参见上文中本发明第二实施例的像素电路的说明，此处不再赘述。

请参阅图 7，图 7 是本发明第五实施例的显示面板的结构示意图。在本实施例中显示面板包括多条平行设置的数据线 11、多条平行设置的且与数据线垂直的扫描线 12、设置在相邻两数据线 11 和相邻两扫描线 12 之间的像素电路 13。像素电路 13 可以为上述任意一实施例中的像素电路，上述各个实施例的像素电路中，第一时序信号 Data 可由对应的数据线 11 提供，第二时序信号 SCAN1 和第三时序信号 SCAN2 可由对应的扫描线 12 提供。

区别于现有技术的情况，本发明利用第一开关管的第一控制端写入数据信号，通过第一开关管的第二控制端抓取阈值电压，实现像素电路补偿阈值电压和电子迁移率的功能。

以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权 利 要 求

1、一种像素电路，其中，所述像素电路包括电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，

所述第一开关管的第一端连接所述第四开关管的第二端，所述第一开关管的第二端连接所述电致发光元件的第一端，所述第一开关管的第一控制端连接所述第二开关管的第二端；

所述第二开关管的第一端用于输入第一时序信号，所述第二开关管的控制端用于输入第二时序信号；

所述第一电容的第一端连接所述第一开关管的第一控制端，所述第一电容的第二端连接第一电压；

所述第三开关管的第一端连接第二电压，所述第三开关管的第二端连接所述第一开关管的第二控制端，所述第三开关管的控制端用于输入第三时序信号；

所述第二电容的第一端连接所述第一开关管的第二控制端，所述第二电容的第二端连接所述电致发光元件的第一端；

所述第四开关管的第一端连接第三电压，所述第四开关管的控制端用于输入第四时序信号；

所述第五开关管的第一端连接所述第二电容的第二端，所述第五开关管的第二端连接第四电压，所述第五开关管的控制端用于输入第五时序信号；

所述电致发光元件的第二端连接第五电压，

其中，所述第一开关管的第一控制端为底栅，所述第一开关管的第二控制端为顶栅，所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为 N 型薄膜晶体管。

2、根据权利要求 1 所述的像素电路，其中，所述像素电路进一步包括第六开关管，所述第六开关管的第一端连接第五电压，所述第六开关管的第二端连接所述第一开关管的第一控制端，所述第六开关管的控制端用于输入所述第三时序信号。

3、根据权利要求 2 所述的像素电路，其中，所述第六开关管为 N 型薄膜晶体管。

4、根据权利要求 1 所述的像素电路，其中，所述电致发光元件为 OLED 发光元件。

5、根据权利要求 1 所述的像素电路，其中，所述第四电压为恒定电压，所述第四电压小于所述第一时序信号的最低电压与所述第一开关管的阈值电压的差值。

6、根据权利要求 1 所述的像素电路，其中，所述第二电压为恒定电压。

7、一种显示面板，其中，所述显示面板包括像素电路，所述像素电路包括：电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，

所述第一开关管的第一端连接所述第四开关管的第二端，所述第一开关管的第二端连接所述电致发光元件的第一端，所述第一开关管的第一控制端连接所述第二开关管的第二端；

所述第二开关管的第一端用于输入第一时序信号，所述第二开关管的控制端用于输入第二时序信号；

所述第一电容的第一端连接所述第一开关管的第一控制端，所述第一电容的第二端连接第一电压；

所述第三开关管的第一端连接第二电压，所述第三开关管的第二端连接所述第一开关管的第二控制端，所述第三开关管的控制端用于输入第三时序信号；

所述第二电容的第一端连接所述第一开关管的第二控制端，所述第二电容的第二端连接所述电致发光元件的第一端；

所述第四开关管的第一端连接第三电压，所述第四开关管的控制端用于输入第四时序信号；

所述第五开关管的第一端连接所述第二电容的第二端，所述第五开关管的第二端连接第四电压，所述第五开关管的控制端用于输入第五时序信号；

所述电致发光元件的第二端连接第五电压。

8、根据权利要求 7 所述的显示面板，其中，所述第一开关管为双栅薄膜晶体管，所述第一开关管的第一控制端为底栅，所述第一开关管的第二控制端为顶栅。

9、根据权利要求 7 所述的显示面板，其中，所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为 N 型薄膜晶体管。

10、根据权利要求 7 所述的显示面板，其中，所述像素电路进一步包括第六开关管，所述第六开关管的第一端连接第五电压，所述第六开关管的第二端连接所述第一开关管的第一控制端，所述第六开关管的控制端用于输入所述第三时序信号。

11、根据权利要求 8 所述的显示面板，其中，所述第六开关管为 N 型薄膜晶体管。

12、根据权利要求 7 所述的显示面板，其中，所述电致发光元件为 OLED 发光元件。

13、根据权利要求 7 所述的显示面板，其中，所述第四电压为恒定电压，所述第四电压小于所述第一时序信号的最低电压与所述第一开关管的阈值电压的差值。

14、根据权利要求 7 所述的显示面板，其中，所述第二电压为恒定电压。

15、一种像素电路的控制方法，其中，所述像素电路包括电致发光元件、第一开关管、第二开关管、第三开关管、第四开关管、第五开关管、第一电容以及第二电容，

所述第一开关管的第一端连接所述第四开关管的第二端，所述第一开关管的第二端连接所述电致发光元件的第一端，所述第一开关管的第一控制端连接所述第二开关管的第二端；

所述第二开关管的第一端用于输入第一时序信号，所述第二开关管的控制

端用于输入第二时序信号;

所述第一电容的第一端连接所述第一开关管的第一控制端，所述第一电容的第二端连接第一电压;

所述第三开关管的第一端连接第二电压，所述第三开关管的第二端连接所述第一开关管的第二控制端，所述第三开关管的控制端用于输入第三时序信号;

所述第二电容的第一端连接所述第一开关管的第二控制端，所述第二电容的第二端连接所述电致发光元件的第一端;

所述第四开关管的第一端连接第三电压，所述第四开关管的控制端用于输入第四时序信号;

所述第五开关管的第一端连接所述第二电容的第二端，所述第五开关管的第二端连接第四电压，所述第五开关管的控制端用于输入第五时序信号;

所述电致发光元件的第二端连接第五电压;

所述控制方法包括:

在第一阶段，利用所述第二时序信号控制所述第二开关管打开，利用所述第三时序信号控制所述第三开关管打开，利用所述第五时序信号控制所述第五开关管打开，利用所述第四时序信号控制所述第四开关管关闭;

在第二阶段，利用所述第二时序信号控制所述第二开关管打开，利用所述第三时序信号控制所述第三开关管打开，利用所述第四时序信号控制所述第四开关管打开，利用所述第五时序信号控制所述第五开关管关闭;

在第三阶段，利用所述第二时序信号控制所述第二开关管打开，利用所述第四时序信号控制所述第四开关管打开，利用所述第五时序信号控制所述第五开关管关闭，利用所述第三时序信号控制所述第三开关管关闭;

在第四阶段，利用所述第二时序信号控制所述第二开关管关闭，利用所述第四时序信号控制所述第四开关管打开，利用所述第五时序信号控制所述第五开关管关闭，利用所述第三时序信号控制所述第三开关管关闭。

16、根据权利要求 15 所述的控制方法，其中，所述像素电路进一步包括第

六开关管，所述第六开关管的第一端连接第五电压，所述第六开关管的第二端连接所述第一开关管的第一控制端，所述第六开关管的控制端用于输入所述第三时序信号，

所述控制方法进一步包括:

在所述第一阶段，利用所述第三时序信号控制所述第六开关管打开;

在所述第二阶段，利用所述第三时序信号控制所述第六开关管打开;

在所述第三阶段，利用所述第三时序信号控制所述第六开关管关闭;

在所述第四阶段，利用所述第三时序信号控制所述第六开关管关闭。

17、根据权利要求 15 所述的控制方法，其中，所述第一开关管为双栅薄膜晶体管，所述第一开关管的第一控制端为底栅，所述第一开关管的第二控制端为顶栅。

18、根据权利要求 15 所述的控制方法，其中，所述第一开关管为双栅薄膜晶体管，所述第一开关管的第一控制端为底栅，所述第一开关管的第二控制端为顶栅。

19、根据权利要求 15 所述的控制方法，其中，所述第四电压为恒定电压，所述第四电压小于所述第一时序信号的最低电压与所述第一开关管的阈值电压的差值。

20、根据权利要求 15 所述的控制方法，其中，所述第一阶段为复位阶段，所述第二阶段为补偿阶段，所述第三阶段为写入阶段，所述第四阶段为发光阶段。

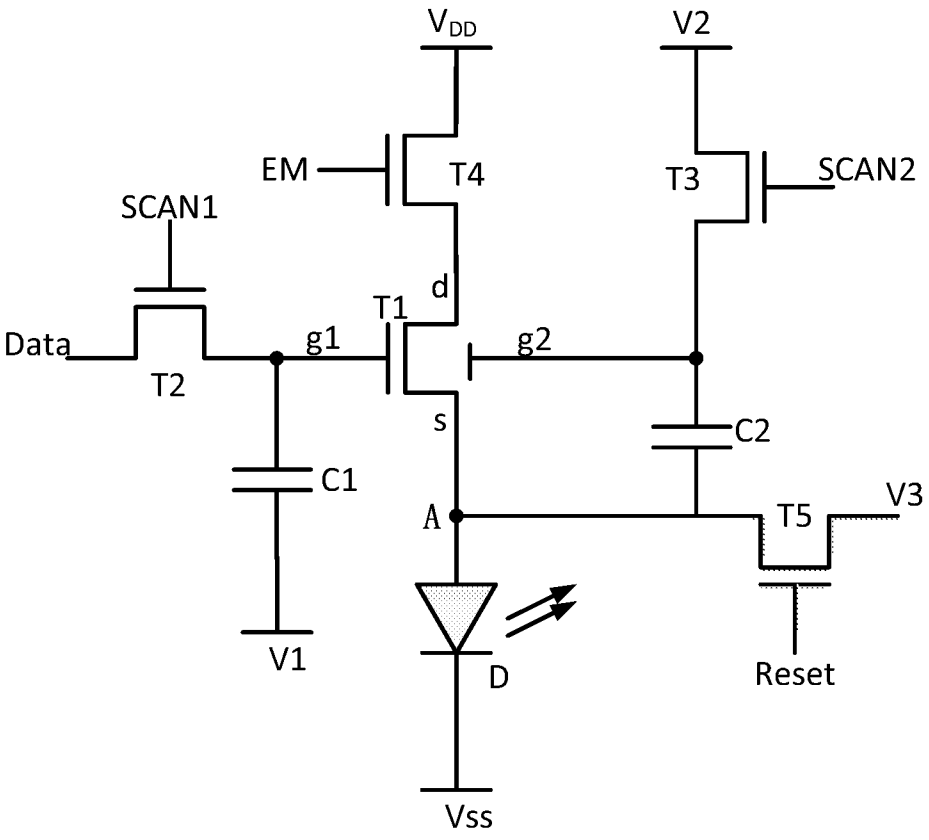

V_{DD}
V2
EM
T4
T3
SCAN2
SCAN1
d
T1
Data
g1
g2
T2
s
C2
C1
A
T5
V3
V1
D
Reset
Vss

图 1

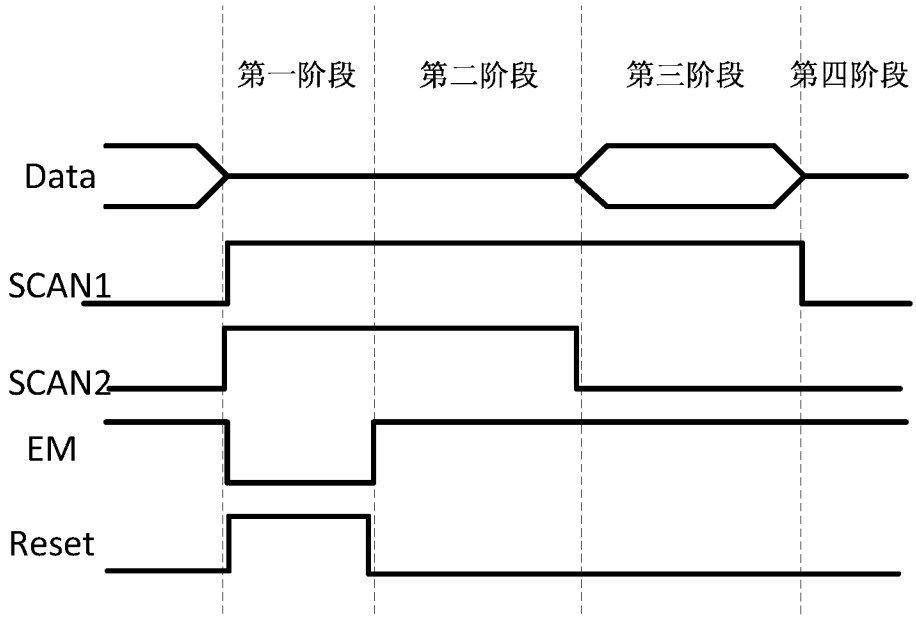

第一阶段
第二阶段
第三阶段
第四阶段
Data
SCAN1
SCAN2
EM
Reset

图 2

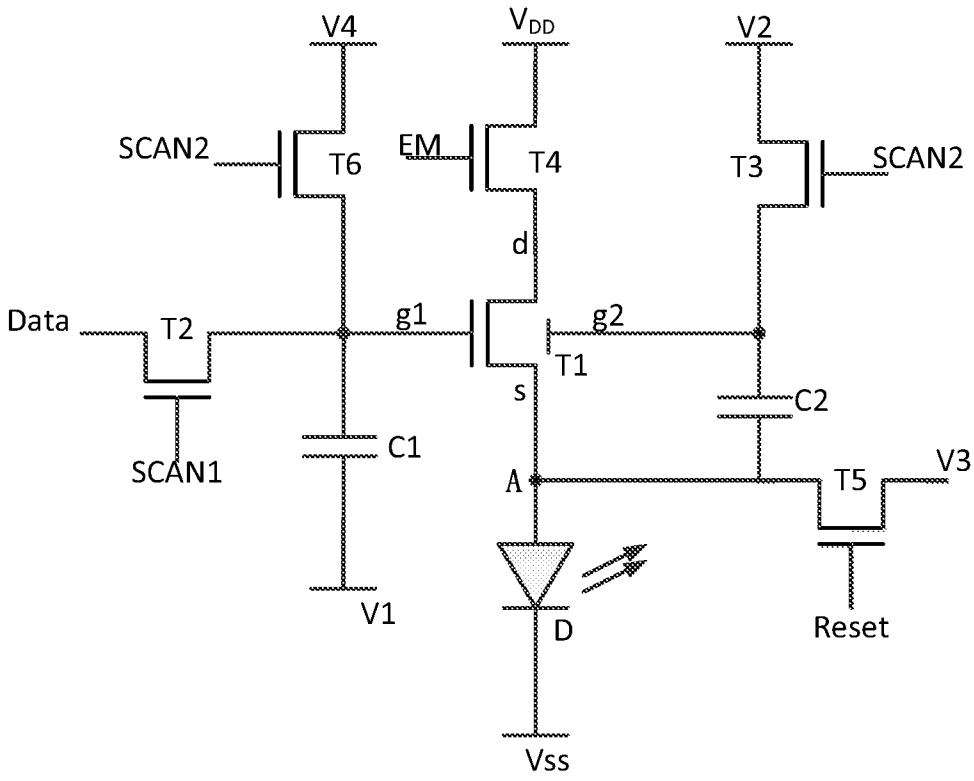

V4
V_{DD}
V2
SCAN2
T6
EM
T4
T3
SCAN2
d
Data
T2
g1
g2
T1
s
C2
SCAN1
C1
A
T5
V3
V1
D
Reset
Vss

图 3

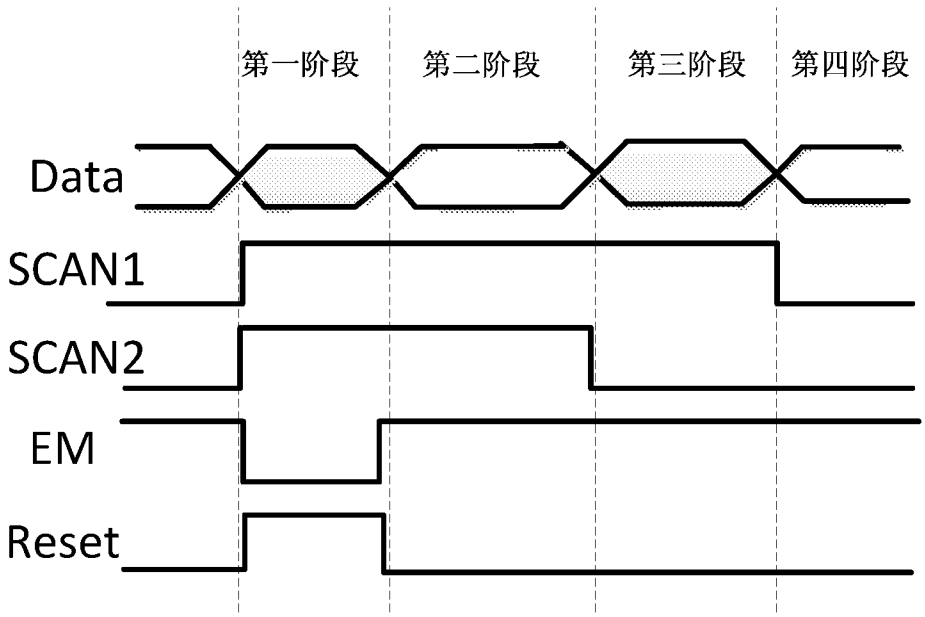

第一阶段
第二阶段
第三阶段
第四阶段
Data
SCAN1
SCAN2
EM
Reset

图 4

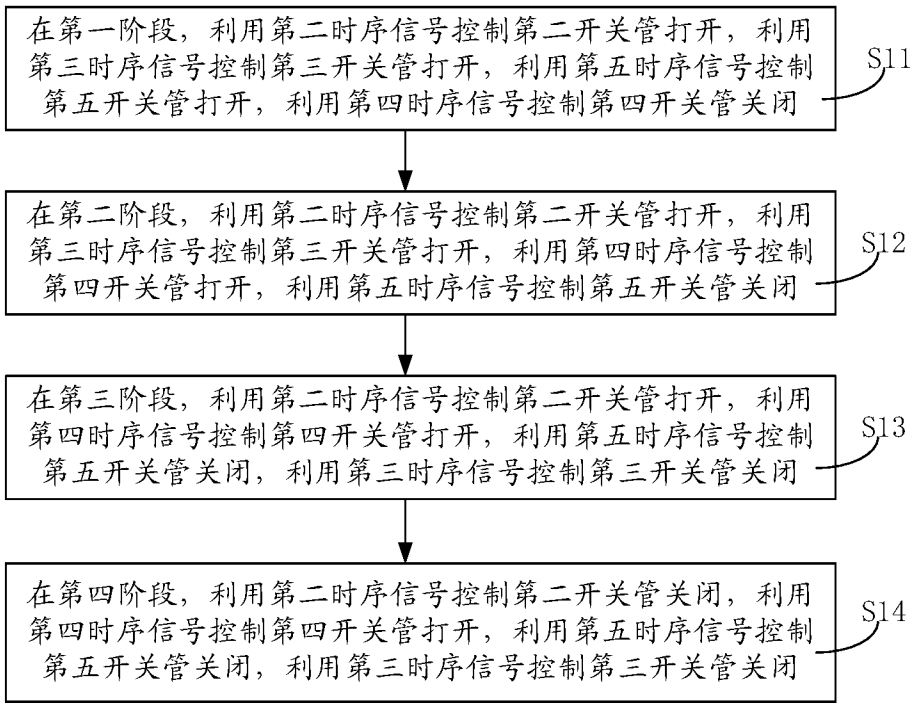

在第一阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第五时序信号控制第五开关管打开，利用第四时序信号控制第四开关管关闭
S11
在第二阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭
S12
在第三阶段，利用第二时序信号控制第二开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭
S13
在第四阶段，利用第二时序信号控制第二开关管关闭，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭
S14

图 5

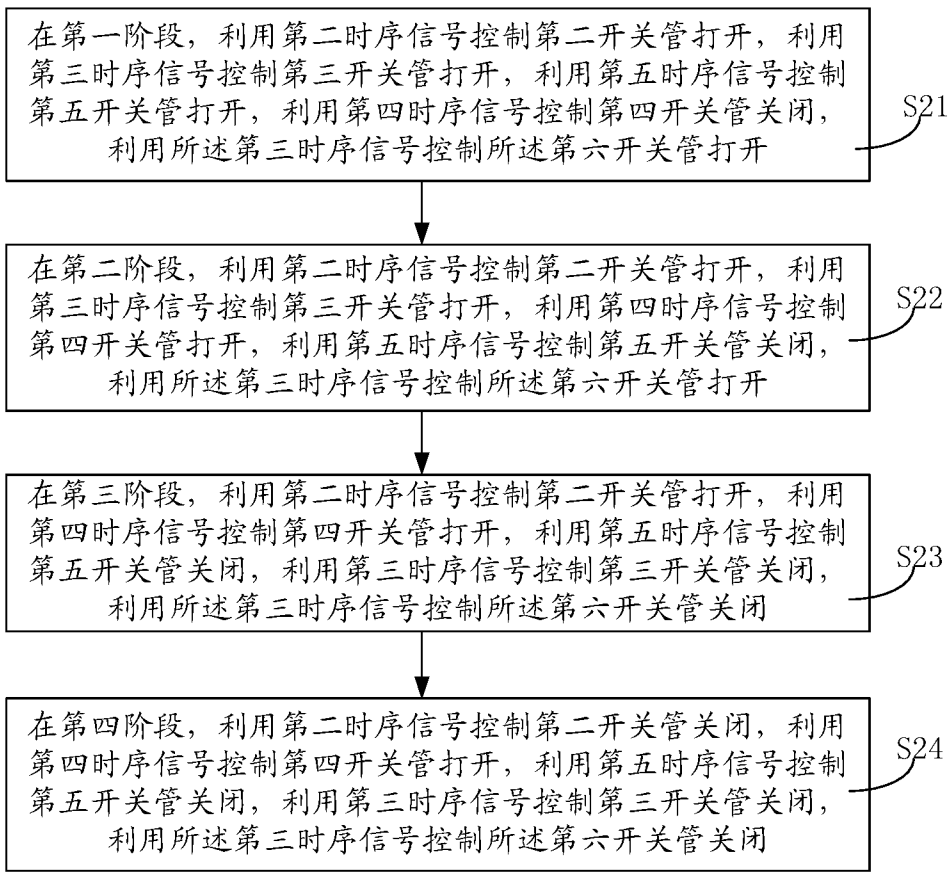

在第一阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第五时序信号控制第五开关管打开，利用第四时序信号控制第四开关管关闭，利用所述第三时序信号控制所述第六开关管打开
S21
在第二阶段，利用第二时序信号控制第二开关管打开，利用第三时序信号控制第三开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用所述第三时序信号控制所述第六开关管打开
S22
在第三阶段，利用第二时序信号控制第二开关管打开，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭，利用所述第三时序信号控制所述第六开关管关闭
S23
在第四阶段，利用第二时序信号控制第二开关管关闭，利用第四时序信号控制第四开关管打开，利用第五时序信号控制第五开关管关闭，利用第三时序信号控制第三开关管关闭，利用所述第三时序信号控制所述第六开关管关闭
S24

图 6

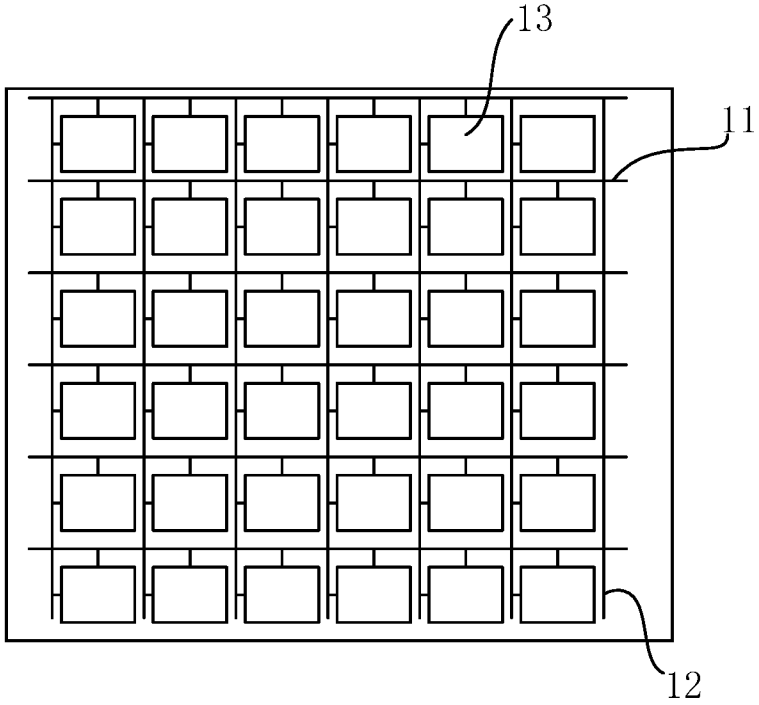


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/101670

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3291 (2016.01) i; G09G 3/3225 (2016.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 像素, 象素, 画素, 晶体管, 开关, MOS, TFT, OLED, 发光, 阈值, 补偿, 电容, 第二, 第五, 第六, 第 5, 双栅, 底栅, 顶栅, pixel?, transistor, switch, threshold, compensat+, second, fifth, sixth, dual, double, grid, gate

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 107134261 A (WUHAN CSOT SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 05 September 2017 (05.09.2017), description, paragraphs [0016]-[0071], and figures 1-7	1-20
A	CN 103871362 A (LG DISPLAY CO., LTD.) 18 June 2014 (18.06.2014), description, paragraphs [0028]-[0038], and figure 6	1-20
A	CN 105741779 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 06 July 2016 (06.07.2016), entire document	1-20
A	CN 105741781 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 06 July 2016 (06.07.2016), entire document	1-20
A	CN 106504707 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 15 March 2017 (15.03.2017), entire document	1-20
A	CN 102074186 A (SONY CORPORATION) 25 May 2011 (25.05.2011), entire document	1-20

☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
26 February 2018	28 March 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Wenfei Telephone No. (86-10) 53962508

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/101670

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2016042694 A1 (SAMSUNG DISPLAY CO., LTD.) 11 February 2016 (11.02.2016), entire document	1-20
A	JP 2003273228 A(CASIO COMPUTER CO., LTD.) 26 September 2003 (26.09.2003), entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/101670

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 107134261 A	05 September 2017	None	
CN 103871362 A	18 June 2014	CN 103871362 B	23 November 2016
		KR 20140078419 A	25 June 2014
		US 2014168194 A1	19 June 2014
		US 2016300528 A1	13 October 2016
		US 9396679 B2	19 July 2016
CN 105741779 A	06 July 2016	None	
CN 105741781 A	06 July 2016	WO 2017177500 A1	19 October 2017
CN 106504707 A	15 March 2017	None	
CN 102074186 A	25 May 2011	JP 2011112723 A	09 June 2011
		US 2011122324 A1	26 May 2011
US 2016042694 A1	11 February 2016	US 9786222 B2	10 October 2017
		KR 20160018892 A	18 February 2016
JP 2003273228 A	26 September 2003	JP 4069648 B2	02 April 2008

国际检索报告

国际申请号
PCT/CN2017/101670

A. 主题的分类

G09G 3/3291(2016.01)i；G09G 3/3225(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT,CNKI,WPI,EPODOC:像素，象素，画素，晶体管，开关，MOS, TFT，OLED, 发光，阈值，补偿，电容，第二，第五，第六，第5，双栅，底栅，顶栅，pixel?, transistor, switch, threshold, compensat+, second, fifth, sixth, dual, double, grid, gate

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 107134261 A (武汉华星光电半导体显示技术有限公司) 2017年 9月 5日 (2017-09-05) 说明书第[0016]-[0071]段，附图1-7	1-20
A	CN 103871362 A (乐金显示有限公司) 2014年 6月 18日 (2014-06-18) 说明书第[0028]-[0038]段，附图6	1-20
A	CN 105741779 A (北京大学深圳研究生院) 2016年 7月 6日 (2016-07-06) 全文	1-20
A	CN 105741781 A (深圳市华星光电技术有限公司) 2016年 7月 6日 (2016-07-06) 全文	1-20
A	CN 106504707 A (深圳市华星光电技术有限公司) 2017年 3月 15日 (2017-03-15) 全文	1-20
A	CN 102074186 A (索尼公司) 2011年 5月 25日 (2011-05-25) 全文	1-20
A	US 2016042694 A1 (SAMSUNG DISPLAY CO., LTD.) 2016年 2月 11日 (2016-02-11) 全文	1-20

☑ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2018年 2月 26日	2018年 3月 28日
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 李文斐 电话号码 (86-10)53962508

国际检索报告

国际申请号
PCT/CN2017/101670

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	JP 2003273228 A (CASIO COMPUTER CO., LTD.) 2003年 9月 26日 (2003-09-26) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2017/101670

检索报告引用的专利文件			公布日（年/月/日）	同族专利			公布日（年/月/日）
CN	107134261	A	2017年 9月 5日	无			
CN	103871362	A	2014年 6月 18日	CN	103871362	B	2016年 11月 23日
				KR	20140078419	A	2014年 6月 25日
				US	2014168194	A1	2014年 6月 19日
				US	2016300528	A1	2016年 10月 13日
				US	9396679	B2	2016年 7月 19日
CN	105741779	A	2016年 7月 6日	无			
CN	105741781	A	2016年 7月 6日	WO	2017177500	A1	2017年 10月 19日
CN	106504707	A	2017年 3月 15日	无			
CN	102074186	A	2011年 5月 25日	JP	2011112723	A	2011年 6月 9日
				US	2011122324	A1	2011年 5月 26日
US	2016042694	A1	2016年 2月 11日	US	9786222	B2	2017年 10月 10日
				KR	20160018892	A	2016年 2月 18日
JP	2003273228	A	2003年 9月 26日	JP	4069648	B2	2008年 4月 2日