

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第6913092号
(P6913092)

(45) 発行日 令和3年8月4日(2021. 8. 4)

(24) 登録日 令和3年7月13日(2021. 7. 13)

(51) Int.Cl.

F I

A 6 1 B 8/14 (2006. 01)

A 6 1 B 8/14

H 0 3 G 3/10 (2006. 01)

H 0 3 G 3/10 D

H 0 3 G 3/30 (2006. 01)

H 0 3 G 3/30 E

請求項の数 22 (全 15 頁)

(21) 出願番号	特願2018-528243 (P2018-528243)	(73) 特許権者	515244151
(86) (22) 出願日	平成28年12月1日 (2016. 12. 1)		バタフライ ネットワーク、インコーポレイテッド
(65) 公表番号	特表2018-537190 (P2018-537190A)		アメリカ合衆国、コネチカット州 064
(43) 公表日	平成30年12月20日 (2018. 12. 20)		37 ギルフォード、オールド ウィット
(86) 国際出願番号	PCT/US2016/064322		フィールド ストリート 530
(87) 国際公開番号	W02017/095985	(74) 代理人	100079108
(87) 国際公開日	平成29年6月8日 (2017. 6. 8)		弁理士 稲葉 良幸
審査請求日	令和1年11月22日 (2019. 11. 22)	(74) 代理人	100109346
(31) 優先権主張番号	14/957, 443		弁理士 大貫 敏史
(32) 優先日	平成27年12月2日 (2015. 12. 2)	(74) 代理人	100117189
(33) 優先権主張国・地域又は機関	米国 (US)		弁理士 江口 昭彦
		(74) 代理人	100134120
			弁理士 内藤 和彦

最終頁に続く

(54) 【発明の名称】 時間ゲイン補償回路並びに関連する装置及び方法

(57) 【特許請求の範囲】

【請求項 1】

プロファイル生成器と、
前記プロファイル生成器からプロファイル信号を受信するように構成されたエンコーダと、

超音波センサの出力を表す入力信号を受信するように構成され、且つ前記エンコーダから制御信号を受信するために前記エンコーダに結合された減衰器であって、複数のバイナリ減衰ステージを含み、前記入力信号の減衰されたバージョンである出力信号を生成するように構成される、減衰器と、

0 d B より大きいゲインを有する固定ゲイン増幅器であって、前記減衰器から前記出力信号を受信し、且つ前記出力信号を増幅するように構成される、固定ゲイン増幅器と、
を備える超音波装置。

【請求項 2】

前記プロファイル生成器は、多層からの反射に基づく曲率を有する目標減衰プロファイルを提供する、請求項 1 に記載の超音波装置。

【請求項 3】

前記複数のバイナリ減衰ステージのそれぞれは、約 0 . 2 d B の減衰を提供する、請求項 1 に記載の超音波装置。

【請求項 4】

前記複数のバイナリ減衰ステージのそれぞれは、少なくとも 1 つの相補型スイッチを含

10

20

む、請求項 1 に記載の超音波装置。

【請求項 5】

前記複数のバイナリ減衰ステージのそれぞれは、片側接地である、請求項 1 に記載の超音波装置。

【請求項 6】

前記複数のバイナリ減衰ステージのそれぞれは、差動式である、請求項 1 に記載の超音波装置。

【請求項 7】

前記複数のバイナリ減衰ステージは、並列に接続されて前記減衰器を形成する、請求項 1 に記載の超音波装置。

【請求項 8】

前記複数のバイナリ減衰ステージは、直列に接続されて前記減衰器を形成する、請求項 1 に記載の超音波装置。

【請求項 9】

前記複数のバイナリ減衰ステージは、直列及び並列に接続されて前記減衰器を形成する、請求項 1 に記載の超音波装置。

【請求項 10】

プロファイル生成器と、
前記プロファイル生成器からプロファイルを受信するように構成されたエンコーダと、
超音波センサの出力を表す入力信号を受信するように構成され、且つ前記エンコーダから制御信号を受信するために前記エンコーダに結合された減衰器であって、複数のステージを含み、前記複数のステージにおける各ステージは、所定の減衰を有し、入力信号の減衰されたバージョンである減衰された出力信号を生成するように構成される、減衰器と、
0 d B より大きいゲインを有する固定ゲイン増幅器であって、前記減衰器から前記出力信号を受信し、且つ前記出力信号を増幅するように構成される、固定ゲイン増幅器と、
を備える超音波装置。

【請求項 11】

前記プロファイル生成器は、多層からの反射に基づく曲率を有する目標減衰プロファイルを提供する、請求項 10 に記載の超音波装置。

【請求項 12】

前記複数のステージのそれぞれは、約 0 . 2 d B の減衰を提供する、請求項 10 に記載の超音波装置。

【請求項 13】

前記複数のステージのそれぞれは、少なくとも 1 つの相補型スイッチを含む、請求項 10 に記載の超音波装置。

【請求項 14】

前記複数のステージのそれぞれは、片側接地である、請求項 10 に記載の超音波装置。

【請求項 15】

前記複数のステージのそれぞれは、差動式である、請求項 10 に記載の超音波装置。

【請求項 16】

前記複数のステージは、並列に接続されて前記減衰器を形成する、請求項 10 に記載の超音波装置。

【請求項 17】

前記複数のステージは、直列に接続されて前記減衰器を形成する、請求項 10 に記載の超音波装置。

【請求項 18】

前記複数のステージは、直列及び並列に接続されて前記減衰器を形成する、請求項 10 に記載の超音波装置。

【請求項 19】

前記固定ゲイン増幅器は、約 1 d B と 1 0 0 d B との間のゲインを有する、請求項 1 に

10

20

30

40

50

記載の超音波装置。

【請求項 20】

前記減衰器及び前記固定ゲイン増幅器は、前記入力信号について時間ゲイン補償を実行するように構成されている、請求項 1 に記載の超音波装置。

【請求項 21】

前記固定ゲイン増幅器は、約 1 dB と 100 dB との間のゲインを有する、請求項 10 に記載の超音波装置。

【請求項 22】

前記減衰器及び前記固定ゲイン増幅器は、前記入力信号について時間ゲイン補償を実行するように構成されている、請求項 10 に記載の超音波装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、米国特許法第 120 条の下で、代理人整理番号 B 1 3 4 8 . 7 0 0 2 2 U S 0 0 で 2 0 1 5 年 1 2 月 2 日に出願された「TIME GAIN COMPENSATION CIRCUIT AND RELATED APPARATUS AND METHODS」という名称の米国特許出願第 1 4 / 9 5 7 , 4 4 3 号の利益を主張する継続出願である。この特許出願は、その全体が参照により本明細書に組み込まれる。

20

【0002】

分野

本出願は、時間ゲイン補償回路を有する超音波装置に関する。

【背景技術】

【0003】

関連技術

超音波装置は、画像診断及び／又は治療を行うために使用され得る。超音波画像診断は、体内の軟部組織の身体構造を見るために使用され得る。超音波画像診断は、疾患の源を見つけたり、又は症状を取り除いたりするために使用され得る。超音波装置は、人間に聞こえる周波数よりも高い周波数を伴う音波を使用する。超音波画像は、プローブを使用して組織に超音波パルスを送信することによって生成される。音波は組織から反射され、異なる組織が様々な程度の音を反射する。これらの反射された音波を記録して、オペレータに対して画像として表示することができる。音響信号の強度（振幅）及び波が身体を通じて進むのにかかる時間は、画像を生成するために使用される情報を提供する。

30

【0004】

多くの異なるタイプの画像を、超音波装置を使用して形成することができる。画像は、リアルタイム画像であり得る。例えば、組織の 2 次元の断面、血流、経時的な組織の動き、血液の位置、特定の分子の存在、組織の堅さ、又は 3 次元領域の解剖構造を示す画像を生成することができる。

【発明の概要】

40

【課題を解決するための手段】

【0005】

概要

本出願の一態様によれば、超音波装置が提供され、この超音波装置は、プロファイル生成器と、プロファイル生成器からプロファイル信号を受信するように構成されたエンコーダと、超音波センサの出力を表す信号を受信するように構成され、且つエンコーダから制御信号を受信するためにエンコーダに結合された減衰器とを含み、減衰器は、複数のバイナリ減衰器ステージを含み、減衰器は、入力信号の減衰されたバージョンである出力信号を生成するように構成される。

【0006】

50

本出願の一態様によれば、超音波装置が提供され、この超音波装置は、プロファイル生成器と、プロファイル生成器からプロファイル信号を受信するように構成されたエンコーダと、超音波センサの出力を表す信号を受信するように構成され、且つエンコーダから制御信号を受信するためにエンコーダに結合された減衰器とを含み、減衰器は、複数のステージを含み、この複数のステージにおける各ステージは、所定の減衰を有し、減衰器は、入力信号の減衰されたバージョンである出力信号を生成するように構成される。

【0007】

図面の簡単な説明

本出願の様々な態様及び実施形態について以降の図を参照して説明する。なお、図は必ずしも正確な縮尺で描かれていない。複数の図に現れる項目は、それらが現れる図の全てにおいて同じ参照符号によって示される。

10

【図面の簡単な説明】

【0008】

【図1】本出願の非限定的な実施形態による、時間ゲイン補償回路を含む超音波装置のブロック図である。

【図2A】本出願の非限定的な実施形態による、図1の減衰器の差動並列実装を示す回路図である。

【図2B】本出願の非限定的な実施形態による、図1の減衰器の差動直列実装を示す回路図である。

【図2C】本出願の非限定的な実施形態による、図1の減衰器の片端接地並列実装を示す回路図である。

20

【図2D】本出願の非限定的な実施形態による、図1の減衰器の片端接地直列実装を示す回路図である。

【図3】本出願の非限定的な実施形態による、相補型スイッチを含む図1の減衰器の実装を示す回路図である。

【図4】本出願の非限定的な実施形態による、図3の相補型スイッチの状態を決定するために使用されるシフトレジスタ及びデジタルエンコーダを示す回路図である。

【図5】本出願の非限定的な実施形態による、3つの制御信号の時間的進展及び図4のシフトレジスタの状態を示すグラフである。

【図6】本出願の非限定的な実施形態による、一時的減少を特徴として含む信号の受信によってトリガーされる時間ゲイン補償応答を示すグラフである。

30

【発明を実施するための形態】

【0009】

詳細な説明

本発明者らは、時間ゲイン補償回路に関連する電力消費及び精度が、可変増幅器を、可変減衰器と固定ゲイン増幅器とを含む増幅回路で置き換えることにより改善され得ることを認識及び理解している。この方式は、増幅器の設計を大幅に単純化することができ、問題を能動回路の設計から受動回路の設計にシフトさせる。

【0010】

本出願の態様は、個々にデジタル方式に対応している複数の抵抗器を含む時間ゲイン補償のための可変減衰回路に関連している。この回路は、固定の抵抗器を含むため、高い減衰精度と、従って高いゲイン精度とを達成することができる。更に、可変減衰器に関連した電力消費源は、抵抗器を有効にしているデジタル回路である。

40

【0011】

上述した態様及び実施形態並びに追加の態様及び実施形態について、以下で更に説明する。これらの態様及び/又は実施形態は、個別に、全て一緒に、又は2つ以上の任意の組み合わせで使用することができ、なぜなら、用途がこの点で限定されないからである。

【0012】

図1は、本出願の非限定的な実施形態による、受信した超音波信号を処理するための回路を示す。回路100は、N個の超音波トランスデューサ102a...102nを含み

50

、ここで、Nは整数である。超音波トランスデューサは、一部の実施形態では、受信した超音波信号を表す電気信号を生成するセンサである。一部の実施形態では、超音波トランスデューサは、超音波信号も送信し得る。一部の実施形態では、超音波トランスデューサは、容量性微細加工超音波トランスデューサ（CMUT）であり得る。一部の実施形態では、超音波トランスデューサは、圧電性微細加工超音波トランスデューサ（PMUT）であり得る。他の実施形態では、更に別のタイプの超音波トランスデューサが使用され得る。

【0013】

回路100は、N個の回路チャンネル104a...104nを更に含む。回路チャンネルは、それぞれの超音波トランスデューサ102a...102nに対応することができる。例えば、8個の超音波トランスデューサ102a...102n及び8個の対応する回路チャンネル104a...104nが存在し得る。一部の実施形態では、超音波トランスデューサ102a...102nの数は、回路チャンネルの数よりも多いことがあり得る。

10

【0014】

回路チャンネル104a...104nは、送信回路、受信回路、又はその両方を含み得る。送信回路は、それぞれのパルサー108a...108nに結合された送信デコーダ106a...106nを含み得る。パルサー108a...108nは、それぞれの超音波トランスデューサ102a...102nを制御して超音波信号を発することができる。

20

【0015】

回路チャンネル104a...104nの受信回路は、それぞれの超音波トランスデューサ102a...102nから出力された電気信号を受信することができる。図示した例では、各回路チャンネル104a...104nは、それぞれの受信スイッチ110a...110n及び増幅器112a...112nを含む。受信スイッチ110a...110nは、所与の超音波トランスデューサ102a...102nからの電気信号の読み取りを活性化/不活性化するように制御され得る。より一般的には、受信スイッチ110a...110nは、受信回路であり得、なぜなら、同じ機能を実行するためにスイッチの代替物を用いることができるからである。増幅器112a...112nは、トランスインピーダンス型増幅器（TIA）であってもよい。

30

【0016】

回路100は、平均化回路114を更に含み、平均化回路114は、本明細書では加算器又は加算増幅器とも呼ばれる。一部の実施形態では、平均化回路114はバッファ又は増幅器である。平均化回路114は、増幅器112a...112nの1つ又は複数からの出力信号を受信することができ、また、平均化された出力信号を提供することができる。平均化された出力信号は、様々な増幅器112a...112nからの信号を加算又は減算することによって部分的に形成され得る。平均化回路114は、可変帰還抵抗を含み得る。可変帰還抵抗の値は、平均化回路が信号を受信する増幅器112a...112nの数に基づいて動的に調節され得る。平均化回路114は、オートゼロブロック116に結合される。

40

【0017】

オートゼロブロック116は、減衰器120及び固定ゲイン増幅器122を含む時間ゲイン補償回路118に結合される。一部の実施形態では、減衰器120、並びに図2Aの減衰器200、図2Bの減衰器220、図2Cの減衰器240、及び図2Dの減衰器260は、可変減衰器であり得る。以下で更に説明するように、1つ又は複数の抵抗器を有効/無効にして、従って減衰器に関連する減衰を調節することができる。

【0018】

時間ゲイン補償回路118は、ADCドライバ124を介してADC126に結合される。図示した例では、ADCドライバ124は、第1のADCドライバ125a及び第2のADCドライバ125bを含む。ADC126は、平均化回路114からの信号をデジ

50

タル化する。

【 0 0 1 9 】

図 1 は、超音波装置の回路の一部として多数の構成要素を示しているが、本明細書で説明する様々な態様は、まさに図示した通りの構成要素又は図示した構成要素の構成に限定されないことを理解されたい。例えば、本出願の態様は、時間ゲイン補償回路 1 1 8 に関する。

【 0 0 2 0 】

図 1 の構成要素は、単一の基板上又は異なる複数の基板上に配置することができる。例えば、図示するように、超音波トランスデューサ 1 0 2 a . . . 1 0 2 n は第 1 の基板 1 2 8 a 上にあり、残りの図示した構成要素は第 2 の基板 1 2 8 b 上にあってもよい。第 1 及び / 又は第 2 の基板は、シリコン基板などの半導体基板であり得る。代替的な実施形態では、図 1 の構成要素は単一の基板上にあり得る。例えば、超音波トランスデューサ 1 0 2 a . . . 1 0 2 n 及び図示した回路は、同じ半導体ダイ上にモノリシックに集積され得る。そのような集積は、超音波トランスデューサとして C M U T を使用することによって容易になり得る。

【 0 0 2 1 】

一実施形態によれば、図 1 の構成要素は、超音波プローブの一部を形成する。超音波プローブは、手持ち式であり得る。一部の実施形態では、図 1 の構成要素は、患者によって装着されるように構成される超音波パッチの一部を形成する。

【 0 0 2 2 】

固定ゲイン増幅器 1 2 2 のゲインは、約 1 d B ~ 1 0 0 d B の値、約 3 d B ~ 3 0 d B の値、約 5 d B ~ 2 0 d B の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【 0 0 2 3 】

一部の実施形態では、固定ゲイン増幅器 1 2 2 は 2 0 d B のゲインを有する。

【 0 0 2 4 】

可変減衰器 1 2 0 の減衰は、約 1 d B ~ 1 0 0 d B の値、約 3 d B ~ 3 0 d B の値、約 5 d B ~ 2 0 d B の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【 0 0 2 5 】

図 2 A に示す回路 2 0 0 は、減衰器 1 2 0 の非限定的な実施形態を表す。回路 2 0 0 は、差動構成で配置される。回路 2 0 0 は、差動入力電圧 2 0 1 及び差動出力電圧 2 0 2 を有する。抵抗器 2 0 3 は、差動回路の「 + 」側に関連付けられている。一方、直列抵抗器 2 0 4 は、差動回路の「 - 」側に関連付けられている。抵抗器 2 0 3 は、抵抗器 2 0 4 の抵抗値と等しい抵抗値を有しても有さなくてもよい。抵抗器 2 0 3 及び 2 0 4 の出力と出力電圧 2 0 2 との間には回路 2 1 0_i が並列に配置され、ここで、i は 1 ~ m の値を取ることができる。幾つかの実施形態によれば、各回路 2 1 0_i は、一連の抵抗器 2 0 5_i , スイッチ 2 0 6_i , 及び抵抗器 2 0 7_i を含む。抵抗器 2 0 5_i は、抵抗器 2 0 7_i の抵抗値と等しい抵抗値を有しても有さなくてもよい。

【 0 0 2 6 】

各スイッチ 2 0 6_i は、2 つの可能な状態、即ちクローズ又はオープンに有することができる。スイッチ 2 0 6_i がクローズされているとき、回路 2 1 0_i は、抵抗器 2 0 5_i 及び 2 0 7_i の合計に等しい抵抗値を有する抵抗器を表す。逆に、スイッチ 2 0 6_i がオープンであるとき、回路 2 1 0_i は、無限大に等しい抵抗値を有する。幾つかの実施形態によれば、入力信号から見た全体的な抵抗値は、スイッチ 2 0 6_i の状態を変更することにより変化され得る。この構成では、全体的な抵抗値は、長さ m ビットのデジタルコードによって規定することができ、1 に等しいビットはクローズされたスイッチを表し、0 に等しいビットはオープンなスイッチを表す。各スイッチ 2 0 6_i は、他のスイッチの状態とは無関係にクローズ又はオープンの状態を取ることができる。

【 0 0 2 7 】

抵抗器 203 及び 204 並びに各抵抗器 205_i 及び 207_i は、約 1 ~ 10 G の値、約 100 ~ 100 M の値、約 1 K ~ 1 M の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【0028】

一部の実施形態では、抵抗器 205_i 及び 207_i は、 i の関数として、一定の倍率 x だけ累進的に増加又は減少するように選択され得る。例えば、抵抗器 205₁ が R に設定される場合、抵抗器 205₂ は xR に等しいことができ、抵抗器 205₃ は $x^2 R$ に等しいことができ、抵抗器 205_m は $x^{m-1} R$ に等しいことができる。倍率 x は、約 0.001 ~ 1000 の値、約 0.1 ~ 10 の値、約 0.5 ~ 2 の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

10

【0029】

一部の実施形態では、任意の値の i に対して、抵抗器 205_i は全て互いに等しく、抵抗器 207_i は全て互いに等しい。

【0030】

一部の実施形態では、スイッチ 206_i の一部又は全部をクローズし、且つ抵抗器 203、204 並びに各抵抗器 205_i 及び 207_i を所定の値に設定することにより、固定の減衰ステージを得ることができる。

【0031】

図 2B に示す回路 220 は、減衰器 120 の別の非限定的な実施形態を表す。回路 220 も差動構成で配置される。回路 220 は、差動入力電圧 221 及び差動出力電圧 222 を有する。抵抗器 223 は、差動回路の「+」側に関連付けられている。一方、直列抵抗器 224 は、差動回路の「-」側に関連付けられている。抵抗器 223 は、抵抗器 224 の抵抗値と等しい抵抗値を有しても有さなくてもよい。抵抗器 223 と直列に一連の回路 230_i があり、ここで、 i は 1 ~ m の任意の値を取ることができる。同様に、抵抗器 224 と直列に一連の回路 231_i がある。各回路 230_i は、スイッチ 226_i と並列に構成された抵抗器 225_i を含み、回路 231_i は、スイッチ 228_i と並列に構成された抵抗器 227_i を含む。抵抗器 225_i は、抵抗器 227_i の抵抗値と等しい抵抗値を有しても有さなくてもよい。

20

【0032】

各スイッチ 226_i 及び 228_i は、2つの可能な状態、即ちクローズ又はオープンを有することができる。幾つかの実施形態によれば、入力信号から見た全体的な抵抗値は、各スイッチ 226_i 及び 228_i の状態を個別に調節することにより変化させることができる。前述した並列回路と同様に、各スイッチの状態を決定するためにビットシーケンスを使用することができる。

30

【0033】

抵抗器 223 及び 224 並びに各抵抗器 225_i 及び 227_i は、約 1 ~ 10 G の値、約 100 ~ 100 M の値、約 1 K ~ 1 M の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【0034】

一部の実施形態では、抵抗器 225_i 及び 227_i は、 i の関数として、一定の倍率 x だけ累進的に増加又は減少するように選択され得る。例えば、抵抗器 225₁ が R に設定される場合、抵抗器 225₂ は xR に等しいことができ、抵抗器 225₃ は $x^2 R$ に等しいことができ、抵抗器 225_m は $x^{m-1} R$ に等しいことができる。倍率 x は、約 0.001 ~ 1000 の値、約 0.1 ~ 10 の値、約 0.5 ~ 2 の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

40

【0035】

一部の実施形態では、任意の値の i に対して、抵抗器 225_i は全て互いに等しく、抵抗器 227_i は全て互いに等しい。

【0036】

一部の実施形態では、スイッチ 226_i 及び 228_i の一部又は全部をクローズし、且

50

つ抵抗器 223、224 並びに各抵抗器 225_i 及び 227_i を所定の値に設定することにより、固定の減衰ステージを得ることができる。

【0037】

回路 200 が減衰器 120 の差動並列実施形態を表しているのに対し、回路 220 は減衰器 120 の差動直列実施形態を表している。当業者であれば理解するように、並列配置及び直列配置の任意の適切な組み合わせを使用することができる。

【0038】

図 2C に示す回路 240 は、減衰器 120 の別の非限定的な実施形態を表す。回路 240 は、回路の - 側がグラウンドに接続されているため、片側接地構成で配置されている。回路 240 は、片側接地入力電圧 241 及び片側接地出力電圧 242 を有する。回路 240 は、直列抵抗器 243 及び並列回路 250_i を含み、ここで、 i は $1 \sim m$ の任意の値を取ることができる。各回路 250_i は、スイッチ 246_i に直列に接続された抵抗器 245_i を含む。

10

【0039】

各スイッチ 246_i は、2つの可能な状態、即ちクローズ又はオープンを有することができる。幾つかの実施形態によれば、入力信号から見た全体的な抵抗値は、各スイッチ 246_i の状態を個別に調節することにより変化させることができる。前述した並列回路と同様に、各スイッチの状態を決定するためにビットシーケンスを使用することができる。

【0040】

抵抗器 243 及び各抵抗器 245_i は、約 $1 \sim 10\text{ G}$ の値、約 $100 \sim 100\text{ M}$ の値、約 $1\text{ K} \sim 1\text{ M}$ の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

20

【0041】

一部の実施形態では、抵抗器 245_i は、 i の関数として、一定の倍率 x だけ累進的に増加又は減少するように選択され得る。例えば、抵抗器 245_1 が R に設定される場合、抵抗器 245_2 は xR に等しいことができ、抵抗器 245_3 は $x^2 R$ に等しいことができ、抵抗器 245_m は $x^{m-1} R$ に等しいことができる。倍率 x は、約 $0.001 \sim 100$ の値、約 $0.1 \sim 10$ の値、約 $0.5 \sim 2$ の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【0042】

一部の実施形態では、抵抗器 245_i は全て互いに等しい。

30

【0043】

一部の実施形態では、任意の値の i に対して、各スイッチ 246_i をクローズし、且つ抵抗器 243 及び各抵抗器 245_i を所定の値に設定することにより、固定の減衰ステージを得ることができる。

【0044】

図 2D に示す回路 260 は、減衰器 120 の別の非限定的な実施形態を表す。回路 260 も片側接地構成で配置される。回路 260 は、片側接地入力電圧 261 及び片側接地出力電圧 262 を有する。回路 260 は、回路 270_i に直列に接続された直列抵抗器 263 を含み、ここで、 i は $1 \sim m$ の任意の値を取ることができる。各回路 270_i は、スイッチ 266_i に並列に接続された抵抗器 265_i を含む。

40

【0045】

各スイッチ 266_i は、2つの可能な状態、即ちクローズ又はオープンを有することができる。幾つかの実施形態によれば、入力信号から見た全体的な抵抗値は、各スイッチ 266_i の状態を個別に調節することにより変化させることができる。前述した並列回路と同様に、各スイッチの状態を決定するためにビットシーケンスを使用することができる。

【0046】

抵抗器 263 及び各抵抗器 265_i は、約 $1 \sim 10\text{ G}$ の値、約 $100 \sim 100\text{ M}$ の値、約 $1\text{ K} \sim 1\text{ M}$ の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

50

【 0 0 4 7 】

一部の実施形態では、抵抗器 265_i は、 i の関数として、一定の倍率 x だけ累進的に増加又は減少するように選択され得る。例えば、抵抗器 265_1 が R に設定される場合、抵抗器 265_2 は xR に等しいことができ、抵抗器 265_3 は x^2R に等しいことができ、抵抗器 265_m は $x^{m-1}R$ に等しいことができる。倍率 x は、約 $0.001 \sim 1000$ の値、約 $0.1 \sim 10$ の値、約 $0.5 \sim 2$ の値、又は任意の他の値若しくは値の範囲を有し得る。他の値も可能である。

【 0 0 4 8 】

一部の実施形態では、抵抗器 265_i は全て互いに等しい。

【 0 0 4 9 】

幾つかの実施形態によれば、任意の値の i に対して、スイッチ 266_i の一部又は全部をクローズし、且つ抵抗器 263 及び各抵抗器 265_i を所定の値に設定することにより、固定の減衰ステージを得ることができる。

【 0 0 5 0 】

回路 240 が減衰器 120 の片側接地並列実施形態を表しているのに対し、回路 260 は減衰器 120 の片側接地直列実施形態を表している。当業者であれば理解するように、並列配置及び直列配置の任意の適切な組み合わせを使用することができる。

【 0 0 5 1 】

図3は、減衰器 120 の非限定的な実施形態を示す。回路 300 は差動並列構成で提示されているが、他の構成を使用することもできる。例えば、差動直列構成、又は片側接地並列構成、又は片側接地直列構成、又はそれらの任意の他の適切な組み合わせを使用することができる。本出願の幾つかの非限定的な態様によれば、スイッチ 206_i は、図3に示すような相補型スイッチによって実装され得る。相補型スイッチは、 n MOS トランジスタ 310_i 及び p MOS トランジスタ 311_i を含み得る。 n MOS トランジスタ 310_i のドレインは、 p MOS トランジスタ 311_i のソースに接続され得る。 n MOS トランジスタ 310_i のソースは、 p MOS トランジスタ 311_i のドレインに接続され得る。 n MOS トランジスタ 310_i のゲートは、インバータ 315_i の入力ポートに接続され得、インバータ 315_i の出力ポートは、 p MOS トランジスタ 311_i のゲートに接続され得る。

【 0 0 5 2 】

当業者であれば容易に理解するように、図3は、1つの p MOS トランジスタ及び1つの n MOS トランジスタに基づく相補型スイッチを示しているが、任意の適切な数の p MOS トランジスタ及び n MOS トランジスタを使用することができる。更に、 n MOS トランジスタのみ（又は p MOS トランジスタのみ）を使用した非相補型スイッチを使用することができる。

【 0 0 5 3 】

当業者であれば更に理解するように、図3は、金属酸化膜半導体 (MOSFET) トランジスタに基づく相補型スイッチを示しているが、任意の他のタイプのトランジスタを使用することもできる。トランジスタ 310_i 及び 311_i は、BJT、BiCMOS、JFET、IGFET、MESFET、又は任意の他の適切なタイプのトランジスタによって実装され得る。

【 0 0 5 4 】

一部の実施形態では、フリップフロップ 317_i を使用して相補型スイッチ 206_i の状態を設定することができ、ここで、 i は $1 \sim m$ の任意の値を取ることができる。各フリップフロップ 317_i の出力ポートは、各 n MOS トランジスタ 310_i のゲートに接続され得る。以下で更に説明するように、一部の実施形態では、インバータ 315_i を介して2つのトランジスタのゲートを接続する代わりに、各フリップフロップ 317_i の Q ポートを各 n MOS トランジスタ 310_i のゲートに接続してもよく、同時に各フリップフロップ 317_i の

10

20

30

40

【数 1】

$$\overline{Q}$$

(非 Q) ポートを各 p M O S トランジスタ 3 1 1_i のゲートに接続してもよい。更に、各フリップフロップ 3 1 7_i の出力ポートを次のフリップフロップ 3 1 7_{i+1} の入力ポートに接続してもよく、ここで、 i は 1 ~ $m - 1$ の任意の値を取ることができる。本出願の幾つかの態様によれば、フリップフロップ 3 1 7_i は、集合的にシフトレジスタを表す。

【0055】

一部の実施形態では、フリップフロップ 3 1 7_i はエンコーダ 3 5 0 によって制御され得る。更には、エンコーダ 3 5 0 はプロファイル生成器 3 5 1 によって制御され得る。本出願の幾つかの態様によれば、プロファイル生成器 3 5 1 は、目標時間ゲイン補償応答を生成し、且つ所望のプロファイルを追跡するのに必要な制御信号を参照する回路であり得る。目標時間ゲイン補償応答は、ユーザによって手動で規定されるか、コンピュータによって自動的に規定されるか、又は任意の他の適切な態様で規定され得る。

【0056】

図 4 は、減衰回路 3 0 0 の非限定的な実施形態を示す。減衰器 4 0 0 は、4 つの減衰ステージを含み、各ステージは 1 つの相補型スイッチに対応しているが、任意の他の適切な数のステージを使用することもできる。本出願の幾つかの態様によれば、回路 4 0 0 の内部にはデジタル回路 4 0 1 がある。非限定的な例では、デジタル回路 4 0 1 は、4 つの 2 対 1 のマルチプレクサ 4 7 0_i、4 つのフリップフロップ 3 1 7_i から構成されるシフトレジスタ 4 0 2 (図 3 にも図示されている)、4 つのインバータ対 4 5 0_i 及び 4 5 2_i、並びに 4 つのインバータ対 4 5 3_i 及び 4 5 4_i を含む。いずれかの時点において、各フリップフロップ 3 1 7_i は、入力ポート D_i を介して 1 又は 0 の状態に設定され得る。フリップフロップ 3 1 7_i がシフト信号 4 9 0 によってトリガーされると、出力ポート Q_i は D_i と同じ値に設定され、出力ポート

【数 2】

$$\overline{Q}_i$$

は反対の値に設定される。一部の実施形態では、フリップフロップ 3 1 7_i は、立ち上がりエッジ又は立ち下がりエッジによってトリガーされ得る。幾つかの他の実施形態では、フリップフロップ 3 1 7_i は、1 のパルス又は 0 のパルスによってトリガーされ得る。リセット信号 4 9 2 を使用して、全てのフリップフロップの状態を 0 に設定することができる。各ポート Q_i は、インバータ対 4 5 0_i 及び 4 5 1_i を介して各 n M O S トランジスタ 3 1 0_i のゲートに接続され得る。同様に、各ポート

【数 3】

$$\overline{Q}_i$$

は、インバータ対 4 5 1_i 及び 4 5 2_i を介して各 p M O S トランジスタ 3 1 1_i のゲートに接続され得る。インバータ対を使用して、望ましくない電圧スパイクが相補型スイッチに打撃を与えるのを防止することができる。

【0057】

一部の実施形態では、2 対 1 のマルチプレクサ 4 7 0_i を使用して、シフトレジスタ 4 0 2 の各ビットの状態を設定することができる。各マルチプレクサ 4 7 0_i は、2 つの入力ポート A_i 及び B_i 並びに 1 つの出力ポート Z_i を有し得る。Inc __ Dec の値が 0 に設定されると、Z_i は、B_i の値とは無関係に A_i の値を取ることができる。逆に、Inc __ Dec の値が 1 に設定されると、Z_i は、A_i の値とは無関係に B_i の値を取ることができる。しかしながら、任意の他の適切なロジックを使用することもできる。一部の

実施形態では、ポート A_1 及び B_4 はプロファイル生成器によって設定され得、他の全てのポート A_i 及び B_i は、隣接するフリップフロップの出力 Q によって設定される。非限定的な例では、 A_i は Q_{i-1} によって設定され得、 B_i は Q_{i+1} によって設定され得る。

【0058】

一部の実施形態では、 Inc_Dec 信号 491 が 0 に設定され、レジスタがシフト信号 490 によってトリガーされると、レジスタに記憶されたビットは、最下位フリップフロップ 317₁ から最上位フリップフロップ 317₄ にシフトし得る。逆に、 Inc_Dec が 1 に設定され、レジスタがシフト信号 490 によってトリガーされると、レジスタに記憶されたビットは、最上位フリップフロップ 317₄ から最下位フリップフロップ 317₁ にシフトし得る。

10

【0059】

図 5 は、デジタル回路 401 の動作の非限定的な例を示す。グラフの上部部分は、3つの制御信号、即ちシフト信号 490、 Inc_Dec 信号 491、及びリセット信号 492 を示す。グラフの下側部分は、3つの制御信号にตอบสนองしたシフトレジスタの各フリップフロップの状態を示し、 FF_i は、図 4 のフリップフロップ 317_i を表す。 $T_1 \sim T_4$ では、制御信号 Inc_Dec が 0 に設定されるのにตอบสนองして、レジスタは FF_4 に向かってビットをシフトする。シフトは、回路がシフト信号 490 によってトリガーされたときに生じる。 $T_5 \sim T_8$ では、制御信号 Inc_Dec が 1 に設定されるのにตอบสนองして、レジスタは FF_1 に向かってビットをシフトする。非限定的な例では、リセットは常に 0 に設定されるが、リセットは常に 1 に設定されてもよく、従って各フリップフロップの状態を 0 に設定する。

20

【0060】

図 6 は、時間ゲイン補償回路 118 によって生成される時間依存応答の非限定的な例を示しており、時間ゲイン補償回路 118 は可変減衰器 120 及び固定ゲイン増幅器 122 を含み得る。グラフ 600 は、3つの信号を時間の関数として示す。曲線 611 は、目標物に向かって超音波を送信することによって得られた、1つ又は複数のトランスデューサ 102_i によって受信された応答を示す。目標物は複数の層を含み得、深度の関数として様々な大きさを有する多重反射を引き起こす。曲線 611 は、多層化された目標物によって引き起こされ得る一時的減少を示す。一部の実施形態では、鮮明な超音波画像を取得するために、曲線 631 によって示されるように時間の関数として均一な応答を有することが望ましいことがあり得る。結果として、プロファイル生成器 351 は、深度依存性の反射によって引き起こされる損失を補償するゲイン応答を提供するように制御信号を参照し得る。曲線 621 は、そのようなゲイン応答の非限定的な例である。

30

【0061】

一部の実施形態では、各バイナリ減衰ステージは、約 0.2 dB の減衰を提供することができる。

【0062】

幾つかの他の実施形態では、補償信号が任意の適切な時間依存挙動を有するようにするゲイン応答を生成することが望ましいことがあり得る。例えば、超音波画像のコントラストを向上させるために、目標物のある層の応答を誇張し、別の層の応答を減衰させることが望ましいことがあり得る。時間ゲイン補償応答は、ユーザによって手動で規定されるか、コンピュータによって自動的に規定されるか、又は任意の他の適切な態様で規定され得る。

40

【0063】

本出願の技術の幾つかの態様及び実施形態を説明してきたが、当業者であれば、様々な変形形態、修正形態、及び改良形態を容易に想到するであろうことを理解されたい。そのような変形形態、修正形態、及び改良形態は、本出願に記載する技術の趣旨及び範囲内にあることが意図されている。従って、前述の実施形態は例としてのみ提示されたものであり、添付の請求項及びその均等物の範囲内において、本発明の実施形態は、具体的に記載

50

されたものとは別の態様で実施され得ることを理解されたい。

【0064】

説明したように、幾つかの態様は、1つ又は複数の方法として実現され得る。方法の一部として実施される動作は、任意の適切な方法で順序付けられ得る。従って、図示した実施形態では連続的な動作として示されていたとしても、幾つかの動作を同時に実行することを含み得る、図示されたものとは異なる順序で動作が実行される実施形態を構築することができる。

【0065】

本明細書で規定し使用する全ての定義は、辞書の定義、参照により組み込まれる文献における定義、及び/又は定義された用語の通常の意味を超えて優先されるものと理解されるべきである。

10

【0066】

本明細書及び特許請求の範囲で使用する場合、「及び/又は」という語句は、結合した要素の「いずれか又は両方」、即ち、ある場合には結合して存在し、他の場合には分離して存在する要素を意味するものとして理解されるべきである。

【0067】

本明細書及び特許請求の範囲で使用する場合、1つ又は複数の要素のリストを参照した「少なくとも1つ」という語句は、要素のリスト中の任意の1つ又は複数の要素から選択される少なくとも1つの要素を意味するが、要素のリスト中に特に列挙された要素全部の少なくとも1つを必ずしも含むものではなく、また、要素のリスト中の要素の任意の組み合わせを排除するものではないことが理解されるべきである。

20

【0068】

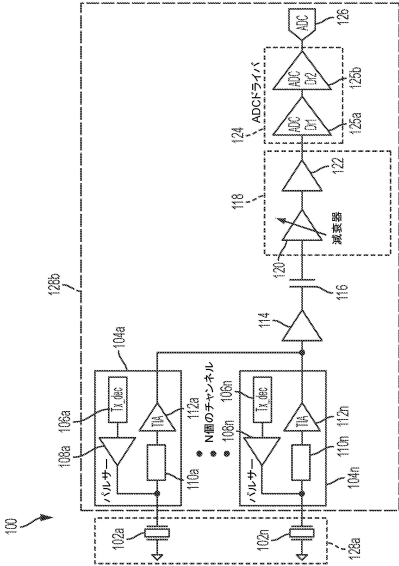
本明細書で使用する場合、数値的に関連して使用される「～」という用語は、特段の断りがない限り、両端の値を含むことになる。例えば、「A～B」は、特段の断りがなければA及びBを含む。

【0069】

特許請求の範囲並びに上記の本明細書内では、「含む」、「包含する」、「担持する」、「有する」、「含有する」、「伴う」、「保持する」、「構成される」などの移行句は、全てオープンエンドであり、即ち(対象を)含むが限定されないことを意味するものとして理解されるべきである。「からなる」及び「から本質的になる」という移行句のみが、それぞれクローズド又は半クローズドの移行句であるものとする。

30

【図 1】



【図 2 A】

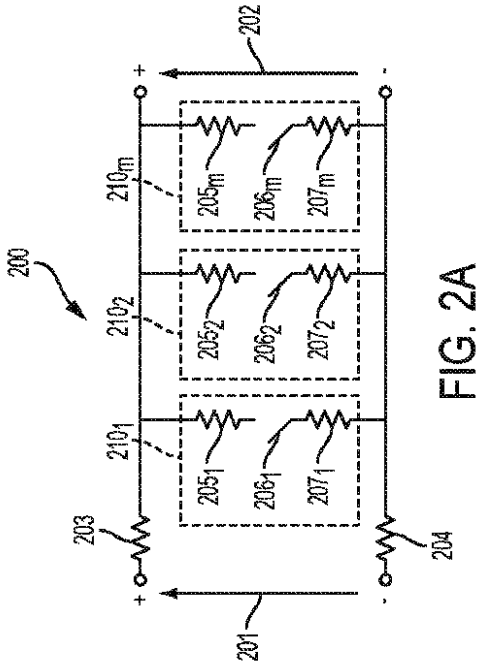


FIG. 2A

【図 2 B】

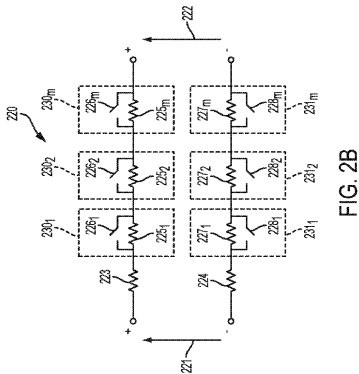


FIG. 2B

【図 2 D】

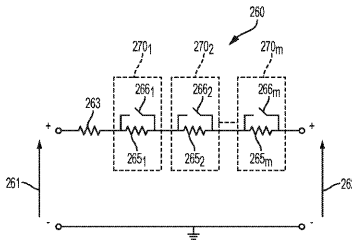


FIG. 2D

【図 2 C】

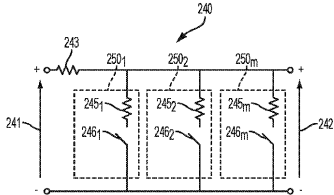
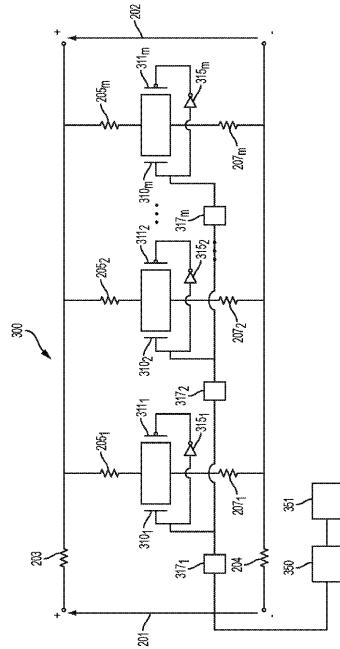
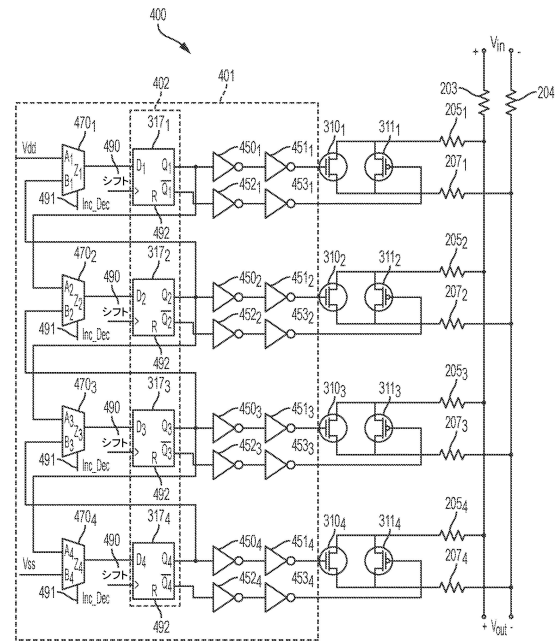


FIG. 2C

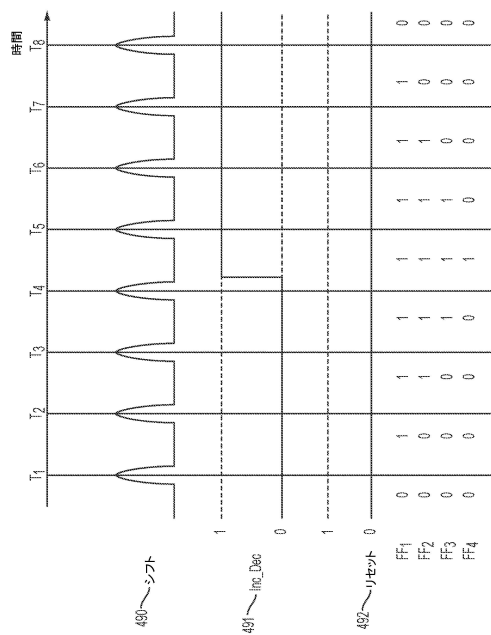
【 図 3 】



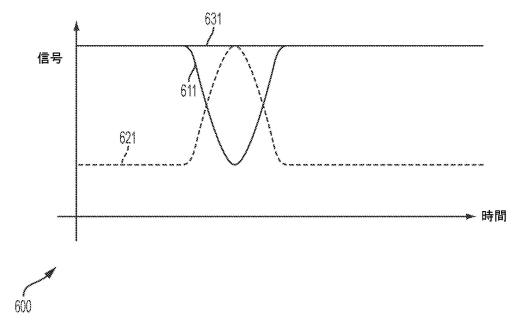
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(72)発明者 チェン, カイリヤン

アメリカ合衆国, コネチカット州 06437, ギルフォード, リバー コロニー 7

(72)発明者 ラルストン, タイラー, エス.

アメリカ合衆国, コネチカット州 06413, クリントン, ビーチ パーク ロード 56

審査官 伊知地 和之

(56)参考文献 米国特許出願公開第2014/0184330(US, A1)

特開2014-204195(JP, A)

特開平11-261764(JP, A)

特開2013-247536(JP, A)

特開2010-034855(JP, A)

米国特許出願公開第2014/0293738(US, A1)

米国特許出願公開第2013/0314154(US, A1)

米国特許出願公開第2012/0220874(US, A1)

(58)調査した分野(Int.Cl., DB名)

A61B 8/00 - 8/15

G01N 29/00 - 29/52

H03G 1/00 - 3/34