

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97109291

※ 申請日期：97/03/17

※IPC 分類：*H01L 23/485* (2006.01)
H01L 23/488 (2006.01)

一、發明名稱：(中文/英文)

電子裝置之製造方法，基板及半導體裝置

METHOD OF MANUFACTURING ELECTRONIC DEVICE, SUBSTRATE AND
SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

新光電氣工業股份有限公司

SHINKO ELECTRIC INDUSTRIES CO., LTD. (新光電氣工業株式会社)

代表人：(中文/英文)

黑岩護 / Mamoru KUROIWA (黑岩護)

住居所或營業所地址：(中文/英文)

日本國長野縣長野市小島田町 80 番地

80, OSHIMADA-MACHI, NAGANO-SHI, NAGANO 381-2287, JAPAN

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 1 人)

姓 名：(中文/英文)

町田洋弘 / Yoshihiro MACHIDA

國 籍：(中文/英文)

日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實
發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2007/03/20；2007-072706

2.

3.

4.

5.

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種電子裝置之製造方法、一種基板及一種半導體裝置，以及更特別地，是有關於一種電子裝置之製造方法，該電子裝置具有一種結構，其中藉由使用一凸塊使一基板本體與一經由一絕緣層形成於該基板本體上之導電圖案彼此連接，以及有關於一種基板及一種半導體裝置。

【先前技術】

例如，已提供各種電子裝置，其中在一基板（諸如，一半導體基板或一玻璃基板）上形成一電極及一導電圖案。已提供一種稱為晶片尺寸封裝之半導體裝置做為該各種電子裝置中之一（例如，見專利文件 1）。

該晶片尺寸封裝具有一種結構，其中在藉由切割一做為一半導體基板之晶圓所獲得之一半導體晶片的一裝置形成表面上經由一鈍化層（一保護層）形成一重新佈線（rewiring）（一用於封裝之佈線）。

然而，為了製造一在該專利文件 1 中所揭露之晶片尺寸封裝，先在一半導體晶圓之一半導體晶片區域上形成複數個電極及在該等電極之每一電極上形成一凸塊。

使用一打線裝置以一接合線形成該凸塊。關於一特定形成程序，在該接合裝置中，當抽出一接合線時，使該因毛細管作用而延伸之接合線先接合至一電極墊及隨後解除該毛細管作用，以及然後切斷該如此抽出之接合線以形成

一凸塊。

基於此理由，由該接合線所形成之該凸塊距離一要形成該凸塊之表面(該電極墊)有不同之高度及在此狀況中很難形成一要連接至該凸塊之重新佈線。因此，實施一用以一次全部施加負荷至每一形成凸塊之處理(平坦處理)來做為下一步驟，以實質上平坦化該凸塊之上部。

隨後，以一樹脂覆蓋一上面形成有該凸塊之半導體晶圓，以及再者，研磨該樹脂，以從該樹脂暴露該凸塊之上表面。然後，在從該樹脂所暴露之每一凸塊上形成一焊球，以及之後，使該半導體晶圓經歷對每一半導體晶片區域之切割處理，以便製造一晶片尺寸封裝。

[專利文件 1] JP-A-2002-313985

然而，在依據該專利文件 1 之一方法中，必需實施用以一次全部施加負荷至每一凸塊之平坦處理，藉此平坦該凸塊之上部，以便校正該凸塊之高度的變動。基於此理由，會有使製造程序複雜化之問題。

然而，在依據該專利文件 1 之方法中，形成一絕緣層以覆蓋該凸塊。因此，需要一研磨該絕緣層以暴露該凸塊之研磨步驟。然而，為了在該研磨步驟後形成一重新佈線，當例如使用一非電解電鍍方法時，需要一用以粗化該絕緣層之一表面的處理(一所謂去膠渣處理)。基於此理由，使一用以形成一電鍍層之處理複雜化。結果，增加一半導體裝置之製造成本。

此外，亦可藉由一濺鍍方法或一 CVD 方法形成一導電

層。然而，因為該等方法需要一具有真空處理容器之昂貴薄膜形成設備，所以增加該製造成本。基於此理由，該等方法係不切實際的。

【發明內容】

考量該等方面，本發明之一目的提供一種電子裝置之製造方法，其中該電子裝置可以低成本來製造且具有高可靠性，以及提供一種基板及一種半導體裝置。

為了解決該等問題，本發明之特徵在於採用下面手段。

依據本發明之第一態樣，提供一種製造一電子裝置之方法，包括：

一 第一步驟，形成一具有一突出物之凸塊於一電極墊上，該電極墊係提供於一基板本體上；

一 第二步驟，形成一絕緣層於該基板本體上及暴露該突出物之一部分於該絕緣層之上表面；

一 第三步驟，形成一導電層於該絕緣層之上表面及該突出物之暴露部分上；

一 第四步驟，藉由切削(machining)移除該導電層之相對於該突出物的一突出部分及從該導電層暴露該突出物；以及

一 第五步驟，使用該導電層做為一饋電層經由電解電鍍以形成一佈線層及圖案化該佈線層以形成一連接至該凸塊之導電圖案。

此外，依據本發明之第二態樣，提供如本發明之第一態樣的製造一電子裝置之方法，其中

該基板本體係一半導體基板。

再者，依據本發明之第三態樣，提供如本發明之第一或第二態樣的製造一電子裝置之方法，其中

該第四步驟所執行之切削係一研磨處理。

此外，依據本發明之第四態樣，提供如本發明之第三態樣的製造一電子裝置之方法，其中

將一用於該研磨處理中之研磨石的切割位置設定成高於該導電層對該突出物之非相對位置及低於該導電層對該突出物之相對位置。

此外，依據本發明之第五態樣，提供如本發明之第一至第四態樣中任何一態樣的製造一電子裝置之方法，其中在該第一步驟中以一接合線形成該凸塊。

再者，依據本發明之第六態樣，提供一種基板，包括：
一基板本體，設有一電極墊；

一凸塊，具有一突出物且形成於該電極墊上；

一絕緣層，形成於該基板本體上；

一導電層，形成於該絕緣層上；以及

一導電圖案，形成於該導電層上且連接至該凸塊，其中該突出物之端面與該導電層之上表面同高。

此外，依據本發明之第七態樣，提供一種半導體裝置，包括：

一半導體晶片，設有一電極墊；

一凸塊，具有一突出物且形成於該電極墊上；

一絕緣層，形成於該半導體晶片上；

一導電層，形成於該絕緣層上；以及

一導電圖案，形成於該導電層上且連接至該凸塊，其中該突出物之端面與該導電層之上表面同高。

依據本發明，在該絕緣層之上表面及該突出物之暴露部分的上部形成該導電層，以及藉由該切削移除相對於該突出物之該突出部分以從該導電層暴露該突出物。因此，每一突出物距離該基板本體之高度係一致的且與該導電層之上表面同高。結果，不需要一傳統所需之平坦處理且亦不需要一使該凸塊之突出物從該絕緣層暴露之研磨步驟。因此，可簡化製造程序及可降低製造成本。

此外，當藉由該切削移除該導電層之相對於該突出物的突出部分時，該突出物之頂端變成與該導電層之上表面同高。因此，可在執行該第四步驟後立即形成該導電圖案。結果，可簡化該製造程序。

【實施方式】

接下來，將參考圖式以描述用以實施本發明之最佳模式。

圖 1A 係顯示依據本發明之一範例的一半導體裝置 100 之剖面圖。參考圖 1A，依據該範例之半導體裝置 100 具有一種概要結構，其中在一上面形成有一電極墊 103 之半導體晶片 101 的一保護層(一鈍化層)102 上提供一絕緣層 105 及一導電圖案 106。

該導電圖案 106 在某些情況中被稱為一所謂重新佈線及用於該半導體晶片 101 之封裝中。該絕緣層 105 係例如

由一環氧基樹脂所構成。該導電圖案 106 具有下面結構：例如疊合一第一導電圖案 107 及一第二導電圖案 108，其中該第一導電圖案 107 及該第二導電圖案 108 係由銅所構成。

在該絕緣層 105 上所形成之導電圖案 106 連接至一由例如金所形成且被提供於該電極墊 103 上之凸塊 104 的突出物(下面將描述該突出物)。更特別地，該導電圖案 106 經由該凸塊 104 連接至該半導體晶片 101 之一電子電路。例如，使用一打線接合裝置以一接合線形成該凸塊 104。

此外，在該導電圖案 106 上形成一焊料凸塊 110。再者，形成一防焊層(一絕緣層)109，以覆蓋該絕緣層 105 及在該焊料凸塊 110 周圍之該導電圖案 106 的一部分。

圖 1B 顯示經放大該半導體裝置 100 的一 A 部分(該凸塊 104 之附近)。如圖 1B 所示，該凸塊 104 係由一連接(接合)至該電極墊 103 之凸塊本體 104A 及一從該凸塊本體 104A 突出之突出物 104B 所構成。

使用該打線接合裝置以一由例如金所構成之接合線形成該凸塊 104。該打線接合裝置連續地接合該接合線至該電極墊 103 及在該接合後切斷該接合線，藉此形成接合至該電極墊 103 之凸塊本體 104A 及從該凸塊本體 104A 突出之突出物 104B。

在依據該範例之半導體裝置 100 中，該突出物 104B 係形成包括一在該突出物 104B 之頂端上所形成之平坦頂部 104D 及一在該頂部 104D 與該凸塊本體 104A 間所提供之

連接部 104C。依據該範例之半導體裝置 100 具有一種結構，其中該突出物 104B 被插入該導電圖案 106 中及其特徵在於：該插入突出物 104B 之頂部 104D 與該第一導電圖案 107 之上表面 107B 同高(在相同平面上)。

由於該結構，在該頂部 104D 上所形成之第一導電圖案 107 及第二導電圖案 108 可以是一不具有步階之均勻且平坦導電層。結果，可穩定該第二導電圖案 108 之電特性及可使在該第二導電圖案 108 上所形成之焊料凸塊 110 的高度一致。此外，該突出物 104B 之頂部 104D 與該第一導電圖案 107 之上表面 107B 同高(在相同面上)，以便可獲得一細微佈線。

另一方面，圖 2 顯示依據本發明之一範例的一電路板 120。在圖 2 中，對應於圖 1A 及 1B 所示之結構的結構具有相同元件符號及將部分省略其敘述。

依據該範例之電路板 120 具有一種概要結構，其中在一上面形成有一表面電極 122 之玻璃基板 121 上疊合一絕緣層 105 及一導電圖案 106。此外，在該表面電極 122 之一預定位置上形成一凸塊 104，其中該表面電極 122 形成於該玻璃基板 121 之上表面。

並且，在該範例中，該絕緣層 105 係例如由一環氧基樹脂所構成，以及該導電圖案 106 具有下面結構：疊合一由銅所構成之第一導電圖案 107 及一第二導電圖案 108。

在該絕緣層 105 上所形成之導電圖案 106 連接至在該表面電極 122 上所形成之凸塊 104 的頂部 104D。更特別地，

該導電圖案 106 經由該凸塊 104 連接至該表面電極 122。此外，在該絕緣層 105 及該導電圖案 106 之每層上面形成一防焊層(一絕緣層)109，以及切開該防焊層 109 之一預定部分，以便暴露該導電圖案 106 及形成一外部電極 123。

並且，在依據該範例之電路板 120 中，一突出物 104B 之頂部 104D 與該第一導電圖案 107 之上表面 107B 係構成彼此同高(在相同面上)。由於該結構，將在該第一導電圖案 107 及該頂部 104D 上所形成之第二導電圖案 108 設置成為一不具有凹凸部分之平滑圖案。因此，可穩定電特性。

雖然在每一範例中該第一導電圖案 107 及該第二導電圖案 108 兩者係由銅所構成，但是亦可以銅之外的其它材料構成該第一導電圖案 107 及該第二導電圖案 108。此外，第一導電圖案 107 及該第二導電圖案 108 可以由不同金屬材料(合金材料)所構成及該導電圖案 106 可以具有該等不同材料之疊層結構。

接下來，將參考圖 3A 至 3M 及圖 4A 至 4D 以描述依據本發明之一範例的一製造一電子裝置之方法。

藉由將圖 1A 所示之半導體裝置 100 視為該電子裝置之一範例以描述一製造該半導體裝置 100 之方法。此外，在下面敘述中所使用之圖 3A 至 3M 及圖 4A 至 4D 中，在該敘述中所使用之對應於圖 1A、1B 及 2 所示之結構的結構具有相同元件符號及將省略該敘述之一部分。

為了製造該半導體裝置 100，在圖 3A 所示之步驟中，藉由使用一熟知方法先製造一具有複數個區域 101a(例

如，像格子)之半導體基板 101A(該半導體基板 101A 係一晶圓及以下將稱為一基板 101A)，其中該等區域 101a 設有一電子電路。

該區域 101a 對應於一半導體晶片 101。在該區域 101a 中之形成有一電子電路的一裝置形成表面 101b 上形成一電極墊 103。此外，在該裝置形成表面 101b 中之除該電極墊 103 之外的其它部分上提供一由 $\text{SiN}(\text{Si}_3\text{N}_4)$ 所構成之保護層(一鈍化層)102。結果，可保護該裝置形成表面 101b。

圖 3B 顯示圖 3A 所述之基板 101A 的放大區域 101a。在圖 3B 及隨後圖式中，為了說明及敘述之簡化顯示該放大區域 101a。

在圖 3C 所示之步驟中，例如，藉由使用一打線接合裝置在該電極墊 103 上形成該凸塊 104。以一由金所構成之接合線形成該凸塊 104。

圖 4A 顯示經放大之圖 3C 的一 C 部分(該凸塊 104)。該打線接合裝置連續地接合該接合線至該電極墊 103 及切斷該如此所接合之接合線，藉此形成一接合至該電極墊 103 之凸塊本體 104A 及從該凸塊本體 104A 突出之突出物 104B。

接下來，在圖 3D 所示之步驟中，在該基板 101A(該保護層 102)上提供例如由一環氧基樹脂材料所構成之絕緣層 105。該絕緣層 105 係藉由例如疊層(黏合)或塗抹所形成。在此情況中，以從該絕緣層 105 之上表面暴露該凸塊

104 之突出物 104B 的方式形成該絕緣層 105。

基於此理由，該絕緣層 105 最好使用一軟樹脂材料，其中很少加入一硬度調整材料(諸如，一稱為 NCF 之填充物)至該軟樹脂材料。藉由使用該軟樹脂材料，可以可靠地從該絕緣層 105 暴露該突出物 104B。此外，亦在該絕緣層 105 之形成中以可靠地從該絕緣層 105 之上表面突出該突出物 104B 之方式選擇該絕緣層 105 之厚度。

該絕緣層 105 並非侷限於該材料，而是可藉由使用各種絕緣材料(樹脂材料)來形成。例如，該絕緣層 105 亦可使用一經常利用之所謂增層樹脂(一含填充物之環氧樹脂)或一稱為 ACF 之樹脂材料。

接下來，在圖 3E 所示之步驟中，例如，將一由薄銅箔所形成之導電層 107A 黏貼至該絕緣層 105。例如，在該導電層 107A 上疊合一由銅所構成之支撐層 111 之狀態(在以該支撐層 111 支撐該導電層 107A 之狀態)中將該導電層 107A 黏貼至該絕緣層 105。

圖 4B 顯示經放大之圖 3E 的一 E 部分(該凸塊 104 之附近)。如圖 4B 所示，在該步驟中，該導電層 107A 被該凸塊 104 上推及因而朝該支撐層 111 側造成一隆起狀態。

然後，移除支撐該導電層 107A 之支撐層 111。圖 3F 顯示該支撐層 111 被移除之狀態。此外，圖 4C 顯示經放大之圖 3F 的一 F 部分(該凸塊 104 之附近)。藉由該支撐層 111 之移除，造成在該絕緣層 105 上只形成該導電層 107A 之狀態。在此情況中，在該導電層 107A 之沒有相對於該

凸塊 104 的位置(沒有突出之非相對位置)中提供一平坦表面，以及該導電層 107A 被該凸塊 104 上推及因而如上所述在相對於該凸塊 104 之位置(突出之相對位置)中隆起。

此外，圖 4C 所示之箭頭 H1 表示在該非相對位置中從該基板 101A 之上表面至該導電層 107A 之上表面的高度。再者，圖 4C 所示之箭頭 H2 表示從該基板 101A 之上表面至該凸塊 104 之頂部 104D 的高度。在該範例中，該等高度 H1 及 H2 係設定成 $H1 < H2$ 。

當如以上所述移除該支撐層 111 時，在該基板 101A 之上表面上方實施切削之研磨處理。圖 3F 顯示將該基板 101A 附著至一研磨設備之狀態。在該附著狀態中，藉由一未顯示吸附台吸引該基板 101A 及因而固定該基板 101A。隨後，在該圖式中使用及朝一箭頭之方向移動一研磨滾筒 112，以便實施該研磨處理。

該研磨滾筒 112 係藉由烘烤及硬化一磨粒所獲得。藉由旋轉及移動該研磨滾筒 112，可在一工作件之一表面上方實施該研磨處理。在該範例中，在實施該研磨滾筒 112 之研磨操作的位置(稱為一研磨位置)中距離該基板 101A 之上表面的高度(以 H 表示)係設定成等於或稍微大於在該導電層 107A 之非相對位置中從該基板 101A 之上表面至上表面 107B 之高度 H1(以下將稱為一上表面高度 H1)及設定成小於從該基板 101A 之上表面至該凸塊 104 之頂部 104D 之高度 H2(以下將稱為一突出高度 H2)($H1 \leq H < H2$)。

因此，設定該研磨滾筒 112 之研磨位置及從圖 3F 所示之位置移動該研磨滾筒 112 至圖 3G 所示之位置。結果，藉由該研磨滾筒 112 研磨該導電層 107A 之相對於該凸塊 104(該突出物 104B)及因而隆起之部分。

在此情況中，如以上所述，該研磨位置 H 高於該上表面之高度 H1 及低於該突出物之高度 H2($H1 \leq H < H2$)。因此，很少在該導電層 107A 之上表面 107B 上方實施該研磨處理。另一方面，在使該導電層 107A 從該上表面 107B 隆起之相對位置中藉由該研磨滾筒 112 研磨(移除)該導電層 107A 及該突出物 104B。

圖 3G 顯示如以上所述實施該研磨滾筒 112 之研磨處理的狀態。圖 4D 顯示經放大之圖 3G 的一 G 部分(該凸塊 104 之附近)。如每一圖式所示，在上述條件下藉由該研磨滾筒 112 實施該研磨處理。因此，經由該研磨處理移除在該相對位置中之該導電層 107A 及該凸塊 104 之頂部 104D。結果，從該導電層 107A 暴露該凸塊 104 之頂部 104D，以及該暴露頂部 104D 與該導電層 107A 之上表面 107B 不具有凹凸部分且彼此同高。

在上述圖 3C 之固著中，在該基板 101A 上形成複數個凸塊 104。藉由該具有固定研磨高度 H 之研磨滾筒 112 使所有凸塊 104 經歷該研磨處理。結果，該等個別凸塊 104 之頂部 104D 的所有突出高度 H2(距離該基板 101A 之上表面的高度)彼此相等。因此，在該範例中，可促使所有凸塊 104 之突出高度 H2 彼此相等而不需執行傳統上所實施之

平坦處理。

已知藉由使用一打線接合方法(一接合線)所形成之凸塊 104 具有高生產力及相對大的高度變動。並且，在該凸塊 104 中，可藉由使用依據該範例之製造方法以一簡單步驟輕易使該等凸塊 104 之突出高度 H2 彼此相等。因此，可增加該所要製造之半導體裝置 100 的可靠性。在下面所述之一電解電鍍步驟中使用該導電層 107A 做為一饋電層(一種子層)。

接下來，在圖 3H 至 3J 所示之步驟中，使用該導電層 107A 做為該饋電層(該種子層)經由電解電鍍以形成連接至該凸塊 104 之導電圖案 106。

一形成該導電圖案 106 之方法包括例如一所謂減成法及一所謂半加成法。在該範例中，將描述一使用該減成法之範例。

在圖 3H 所示之步驟中，首先，使用該導電層 107A 做為該饋電層經由該電解電鍍在該導電層 107A 及該頂部 104D 上疊合一例如由銅所構成之導電層 108A。如以上所述，該頂部 104D 與該導電層 107A 之上表面 107B 同高。因此，該如此所形成之導電層 108A 係為一不具有凹凸部分之平坦且絕佳層。圖 4E 顯示經放大之圖 3H 的一 H 部分(該凸塊 104 之附近)。

然後，在圖 3I 所示之步驟中，在該導電層 108A 上形成一具有一開口部 Ra 之罩幕圖案 R1。可藉由經由一薄膜之塗抹或黏貼以形成一光阻層及使用微影技術以圖案化該

光阻層來提供該罩幕圖案 R1。

隨後，在圖 3J 所示之步驟中，使用該罩幕圖案 R1 做為一罩幕使該等導電層 107A 及 108A 經歷圖案蝕刻。結果，疊合該第一導電圖案 107 及該第二導電圖案 108 及形成連接至該凸塊 104 之導電圖案 106。

雖然例如該第一導電圖案 107 具有約 2 至 3 μm 之厚度及該第二導電圖案 108 具有約 30 至 40 μm 之厚度，但是該等數值只是說明用及本發明並非侷限於該等數值。

在該導電圖案 106 之形成中，使用該導電層 107A 做為該饋電層，以便可輕易使用該電解電鍍。例如，在藉由非電解電鍍來形成該饋電層（該種子層）之情況中，需要一用以粗化該絕緣層之表面的處理（一所謂去膠渣處理）。結果，使一用以形成一電鍍層之處理複雜化。此外，藉由濺鍍形成該饋電層之情況中，需要一具有一真空處理容器之昂貴薄膜形成設備。因此，增加製造成本。

另一方面，在依據該範例之方法中，不需要在一真空室中之去膠渣處理及濺鍍處理及可藉由一簡單方法輕易地形成該饋電層（該導電層 107A）。因此，依據該方法，可簡單地製造該半導體裝置，以便可降低製造成本。

接著，在圖 3K 所示之步驟中，如需要的話，使該導電圖案 106（銅）之一表面經歷一粗化處理，以及之後，在該絕緣層 105 上形成具有一開口部 109A 之防焊層（一絕緣層）109。從該開口部 109A 暴露該導電圖案 106 之一部分。

接下來，在圖 3L 所示之步驟中，如需要的話，研磨該

基板 101A 之背面及使該基板 101A 具有一預定厚度。

隨後，在圖 3M 所示之步驟中，如需要的話，在從該開口部 109A 所暴露之導電圖案 106 上形成一焊料凸塊 110。再者，切割該基板 101A，以分割該半導體晶片成為個別片。結果，可製造圖 1A 所示之半導體裝置 100。

雖然在該製造方法中以該減成法形成該導電圖案 106，但是可以藉由使用該半加成法形成該導電圖案 106。在此情況中，例如，最好在該製造方法中應該執行圖 3A 至 3G 所示之步驟及然後執行下面所述之步驟以取代圖 3H 至 3J 所示之步驟。

更特別地，如圖 5 所示，在該導電層 107A 上形成一具有一開口部 Rb 之罩幕圖案 R2。可藉由經由一薄膜之塗抹或黏貼以形成一光阻層及使用該微影技術以圖案化該光阻層來提供該罩幕圖案 R2。

然後，執行使用該導電層 107A 做為該饋電層（該種子層）之電解電鍍，以在該開口部 Rb 所暴露之導電層 107A 上形成一第二導電圖案。之後，剝除該罩幕圖案 R2 及藉由蝕刻進一步移除由該罩幕圖案 R2 之剝除所暴露之超出饋電層 107A。結果，可形成圖 3J 所示之導電圖案 106。

此外，雖然在該製造方法之圖 3D 及 3E 所示之步驟中在該基板 101A 上形成該絕緣層 105 及然後將該導電層 107A 黏貼至該絕緣層 105，但是可以將事先所提供之絕緣層 105 及導電層 107A 的疊層黏貼至該基板 101A。

在此情況中，例如，最好應該執行圖 3A 至 3C 所示之步

驟及然後執行下面所述之步驟以取代在該製造方法中之圖 3D 及 3E 所示之步驟。

更特別地，如圖 6 所示，可以將在該支撐層 111 上所疊合之絕緣層 105 及導電層 107A 黏貼至該基板 101A。之後，藉由執行圖 3F 所示之步驟及上述後繼圖式，可形成該半導體裝置 100。

雖然已根據較佳範例來描述本發明，但是本發明並非侷限於該等特定範例，而是在不脫離申請專利範圍之範疇內可實施各種修改及變更。更特別地，該基板 101A 亦可使用一玻璃基板或一多層佈線基板以取代該半導體基板。結果，可應用至使用該等基板之各種電子裝置。

【圖式簡單說明】

圖 1A 係顯示依據本發明之一範例的一半導體裝置之剖面圖，

圖 1B 係顯示在圖 1A 中之一凸塊的放大附近區域之剖面圖，

圖 2 係顯示依據本發明之一範例的一電路板之剖面圖，

圖 3A 係用以說明依據本發明之一範例的一製造一半導體裝置之方法的剖面圖（第一），

圖 3B 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖（第二），

圖 3C 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖（第三），

圖 3D 係用以說明依據本發明之範例的製造一半導體裝

置之方法的剖面圖(第四),

圖 3E 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第五),

圖 3F 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第六),

圖 3G 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第七),

圖 3H 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第八),

圖 3I 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第九),

圖 3J 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十),

圖 3K 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十一),

圖 3L 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十二),

圖 3M 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十三),

圖 4A 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十四),

圖 4B 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十五),

圖 4C 係用以說明依據本發明之範例的製造一半導體裝

置之方法的剖面圖(第十六),

圖 4D 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十七),

圖 4E 係用以說明依據本發明之範例的製造一半導體裝置之方法的剖面圖(第十八),

圖 5 係用以說明依據本發明之範例的製造一半導體裝置之方法的變形之剖面圖(第一), 以及

圖 6 係用以說明依據本發明之範例的製造一半導體裝置之方法的變更之剖面圖(二)。

【主要元件符號說明】

100	半導體裝置
101	半導體晶片
101a	區域
101b	裝置形成表面
101A	半導體基板
102	保護層
103	電極墊
104	凸塊
104A	凸塊本體
104B	突出物
104C	連接部
104D	頂部
105	絕緣層
106	導電圖案

107	第一導電圖案
107A	導電層
107B	上表面
108	第二導電圖案
108A	導電層
109	防焊層
109A	開口部
110	焊料凸塊
111	支撐層
112	研磨滾筒
120	電路板
121	玻璃基板
122	表面電極
123	外部電極
H	高度
H1	高度
H2	高度
R1	罩幕圖案
R2	罩幕圖案
Ra	開口部
Rb	開口部

五、中文發明摘要：

一種方法包括：形成一具有一突出物 104B 之凸塊 104 於一電極墊 103 上之步驟，該電極墊 103 係提供於一半導體晶片 101 上；暴露該突出物 104B 之一部分於一在該半導體晶片 101 上所形成之絕緣層 105 的上表面之步驟；形成一導電層 107A 於該絕緣層 105 之上表面及一頂部 104D 之暴露部分的步驟；以一研磨滾筒 112 移除該導電層 107A 之相對於該頂部 104D 的一突出部分之步驟，藉此從該導電層 107A 暴露該突出物；以及使用該導電層 107A 做為一饋電層以經由電解電鍍形成一導電層 108A 及圖案化該導電層 108A 之步驟。

六、英文發明摘要：

A method includes a step of forming a bump 104 having a projection 104B on an electrode pad 103 provided on a semiconductor chip 101, a step of exposing a part of the projection 104B to an upper surface of an insulating layer 105 formed on the semiconductor chip 101, a step of forming a conductive layer 107A on the upper surface of the insulating layer 105 and an exposed part of a tip portion 104D, a step of removing a protruded portion of the conductive layer 107A which is opposed to the tip portion 104D by means of a grinding roll 112, thereby exposing the projection from the conductive layer 107A, and a step of forming a conductive layer 108A through electrolytic plating using the conductive layer 107A as a feeding layer and patterning the conductive layer 108A.

十、申請專利範圍：

1. 一種電子裝置之製造方法，包括：

一 第一步驟，形成一具有一突出物之凸塊於一電極墊上，該電極墊提供於一基板本體上；

一 第二步驟，形成一絕緣層於該基板本體上及暴露該突出物之一部分於該絕緣層之上表面；

一 第三步驟，形成一導電層於該絕緣層之上表面及該突出物之暴露部分上；

一 第四步驟，藉由切削移除該導電層之相對於該突出物的一突出部分及從該導電層暴露該突出物；以及

一 第五步驟，使用該導電層做為一饋電層經由電解電鍍以形成一佈線層及圖案化該佈線層以形成一連接至該凸塊之導電圖案。

2. 如申請專利範圍第 1 項之電子裝置之製造方法，其中，

該基板本體係一半導體基板。

3. 如申請專利範圍第 1 項之電子裝置之製造方法，其中，

在該第四步驟中所執行之切削係一研磨處理。

4. 如申請專利範圍第 3 項之電子裝置之製造方法，其中，

將一用於該研磨處理中之研磨石的切割位置設定成高於該導電層對該突出物之非相對位置，及低於該導電層對該突出物之相對位置。

5. 如申請專利範圍第 1 項之電子裝置之製造方法，其中，

在該第一步驟中以一接合線形成該凸塊。

6. 一種基板，包括：

一基板本體，設有一電極墊；

一凸塊，具有一突出物且形成於該電極墊上；

一絕緣層，形成於該基板本體上；

一導電層，形成於該絕緣層上；以及

一導電圖案，形成於該導電層上且連接至該凸塊，其中該突出物之端面與該導電層之上表面同高。

7. 一種半導體裝置，包括：

一半導體晶片，設有一電極墊；

一凸塊，具有一突出物且形成於該電極墊上；

一絕緣層，形成於該半導體晶片上；

一導電層，形成於該絕緣層上；以及

一導電圖案，形成於該導電層上且連接至該凸塊，其中該突出物之端面與該導電層之上表面同高。

十一、圖式：

圖 1A

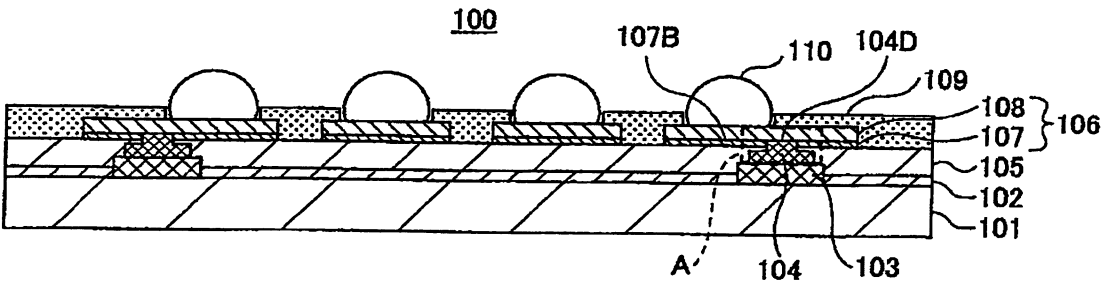


圖 1B

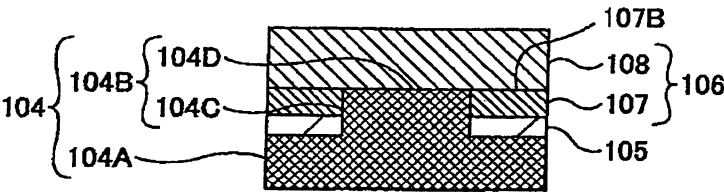


圖 2

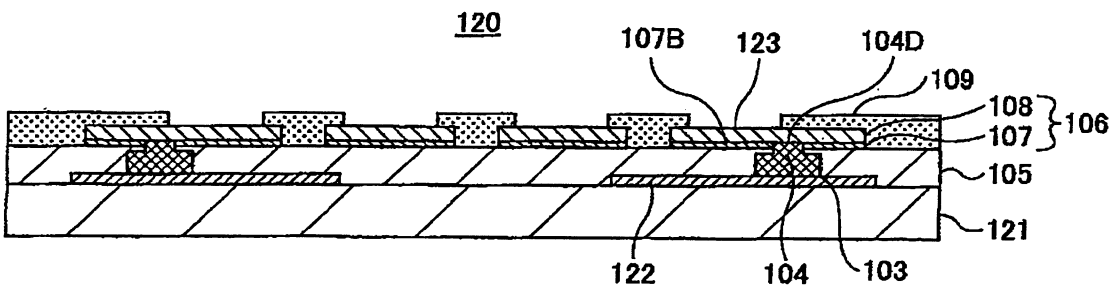


圖 3A

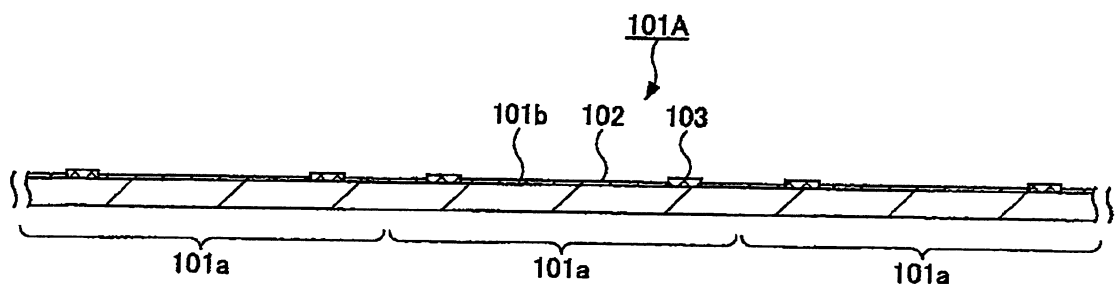


圖 3B

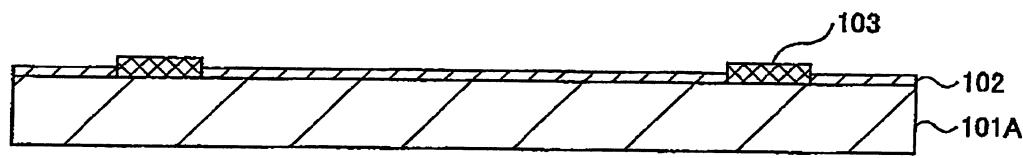


圖 3C

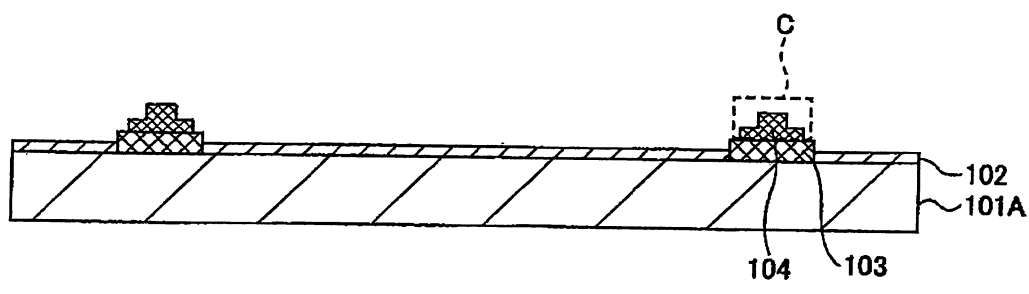


圖 3D

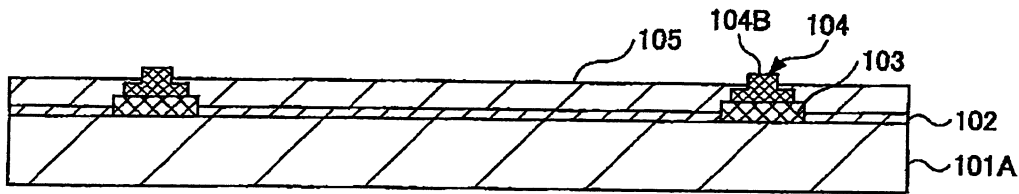


圖 3E

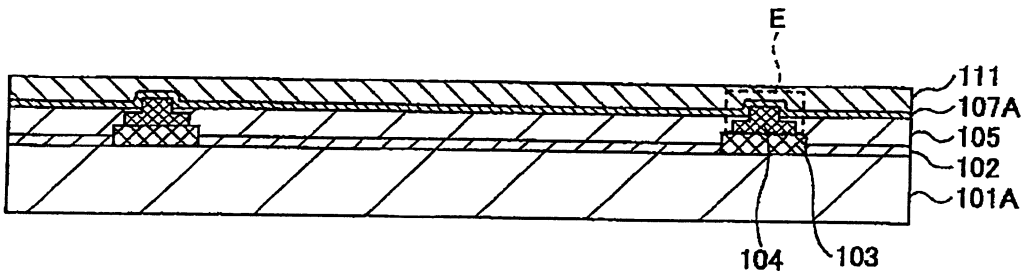


圖 3F

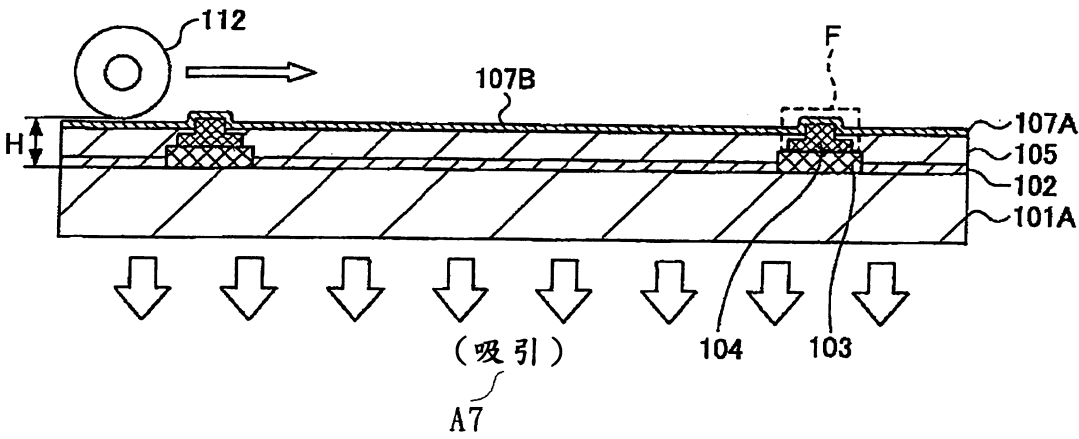


圖 3G

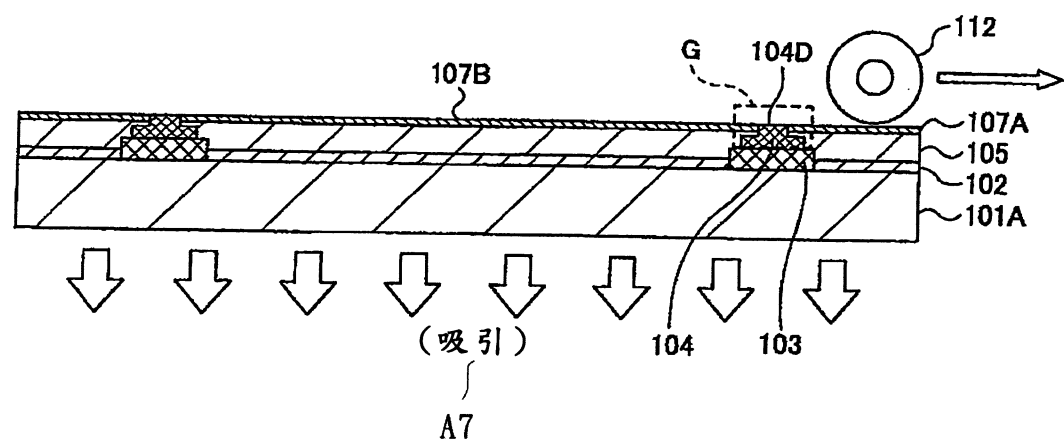


圖 3H

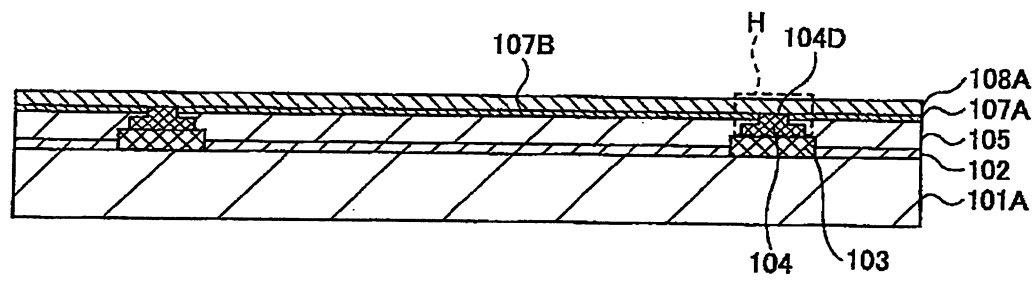


圖 3I

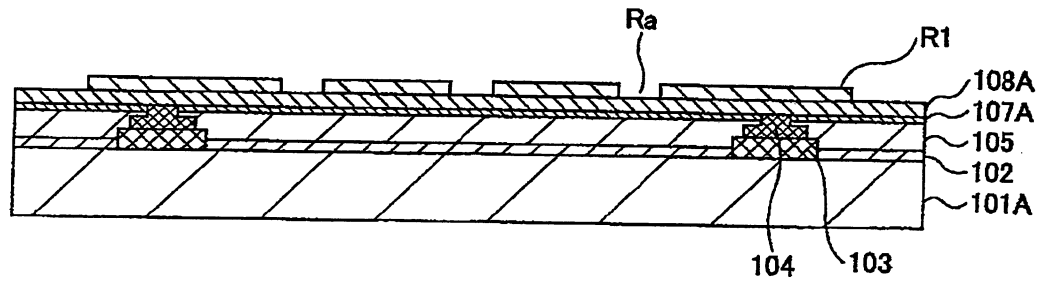


圖 3J

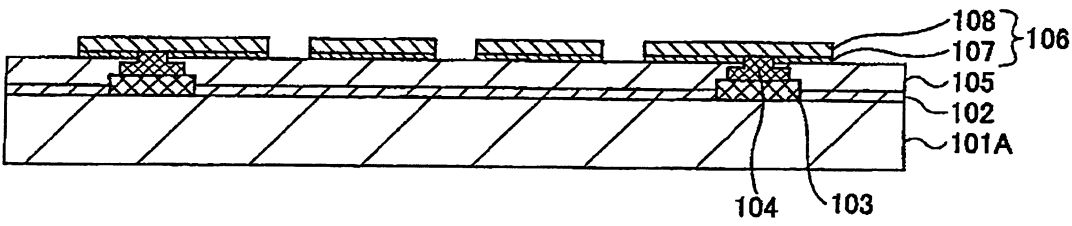


圖 3K

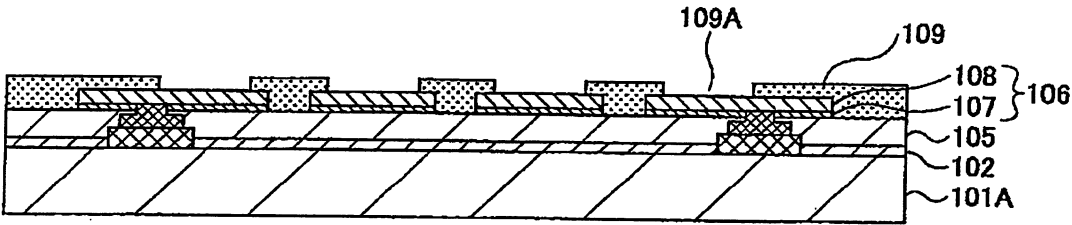


圖 3L

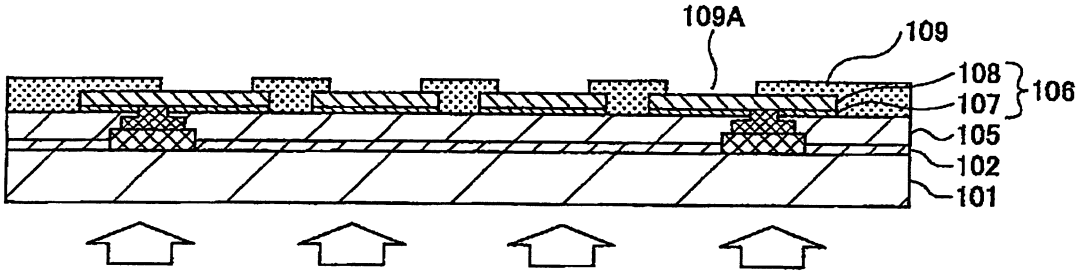


圖 3M

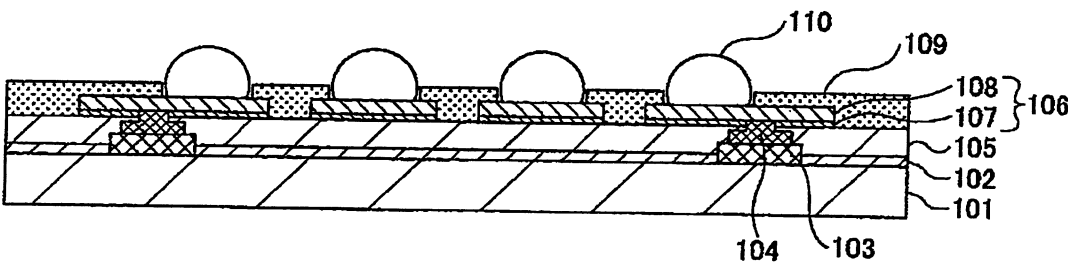


圖 4A

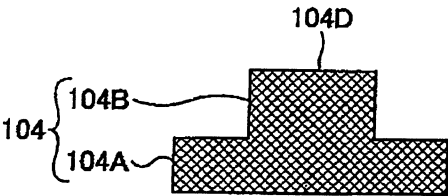


圖 4B

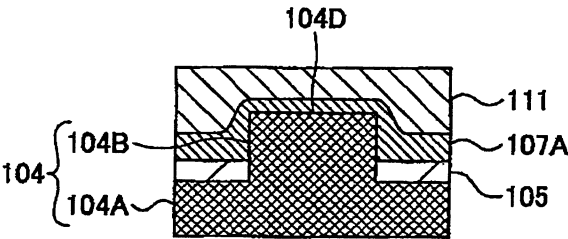


圖 4C

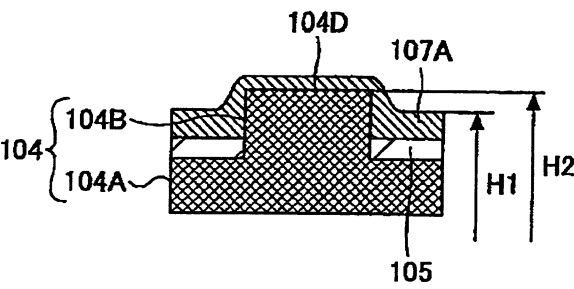


圖 4D

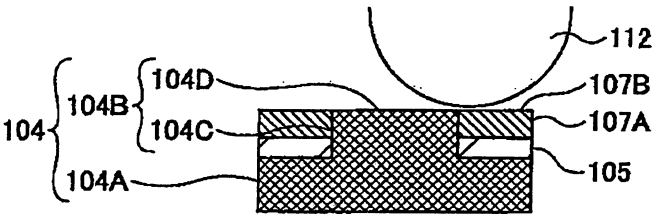


圖 4E

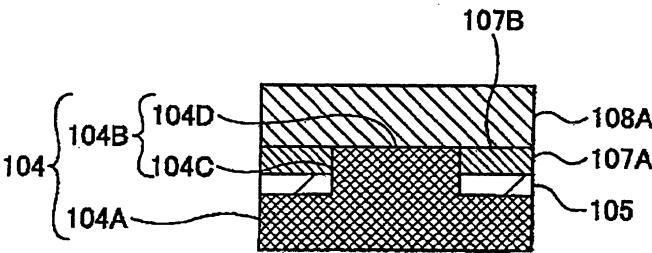


圖 5

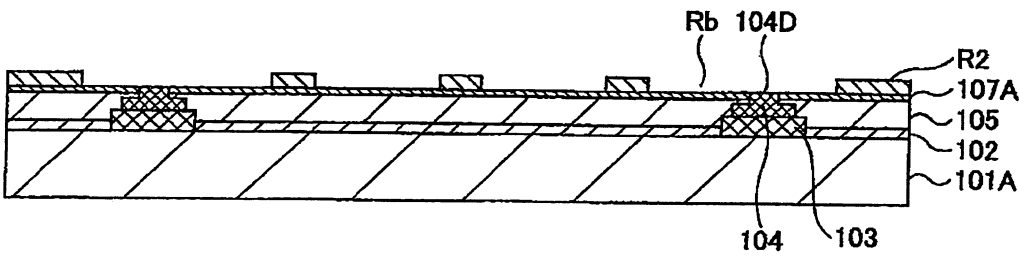
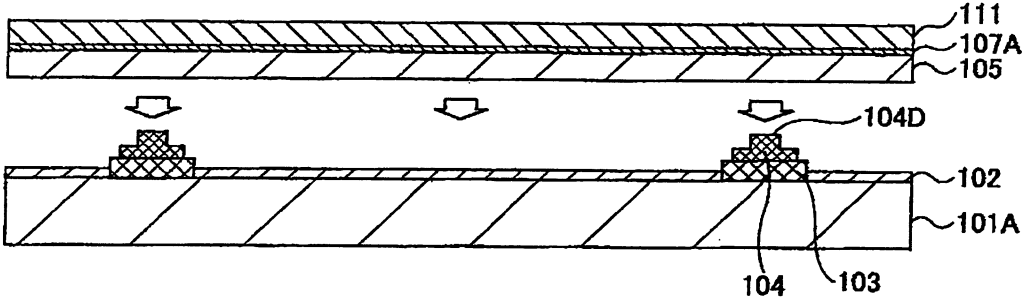


圖 6



七、指定代表圖：

(一)本案指定代表圖為：第 (3G) 圖。

(二)本代表圖之元件符號簡單說明：

101A	半導體基板
102	保護層
103	電極墊
104	凸塊
104D	頂部
105	絕緣層
107A	導電層
107B	上表面
112	研磨滾筒

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無