

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 29/786	(11) 공개번호 (43) 공개일자	특2000-0005963 2000년01월25일
(21) 출원번호	10-1999-0020894	
(22) 출원일자	1999년06월07일	
(30) 우선권주장	1998-159131 1998년06월08일	일본(JP)
(71) 출원인	산요 덴키 가부시카가이샤	다카노 야스아키
(72) 발명자	일본 오사카후 모리구치시 게이한 혼도오리 2초메 5반 5고 사노게이이찌 일본기후켄안파찌공고도쨌니시노호80-1 세가와야시오 일본기후켄기후시고도145 다부찌노리오 일본아이찌켄이찌노미야시이마이세쨌우마요세후꾸쯔까마에11-1 야마다쯔또무 일본기후켄모또스공호즈미쨌바바마에하따마찌3쨌메112-3	
(74) 대리인	장수길, 구영창	

심사청구 : 없음

(54) 박막트랜지스터및표시장치

요약

수분 또는 불순물 이온에 의해 TFT의 평탄화막 또는 층간 절연막의 분극 발생에 따른 임계치 전압의 변화를 억제하고, 결점이 적어 면 내에서 균일한 밝기의 표시를 얻을 수 있는 TFT 및 표시 장치를 제공한다.

절연성 기판(1) 상에, Cr로 이루어지는 게이트 전극(2), 게이트 절연막(3), 다결정 실리콘막으로 이루어지고 소스(5), 채널(7) 및 드레인(6)을 구비한 능동층(4)을 형성하고, 게이트 절연막(3), 능동층(4) 및 스토퍼 절연막(8) 상의 전면에 층간 절연막(9)을 형성한다. 이 층간 절연막(9)에 설치한 콘택트 홀의 드레인(6)에 대응한 위치에 Si등의 금속을 충전하여 드레인 전극(10)을 형성하면서 동시에, 채널(7)의 상측에서도 층간 절연막(9) 위에 게이트 절연막(3) 및 층간 절연막(9)에 설치된 콘택트 홀(14)을 통해, 절연성 기판(1) 상의 게이트 신호 배선 G와 접속되어 있는 도전층(11)을 형성한다.

대표도

도1

색인어

플로우팅 전위, 스토퍼 절연막, 절연막의 핀홀 발생, 액정 배향, 백 채널 발생 억제

명세서

도면의 간단한 설명

- 도 1은 본 발명의 제1 실시예를 나타내는 TFT의 평면도.
- 도 2는 본 발명의 제1 실시예를 나타내는 LCD의 단면도.
- 도 3은 본 발명의 제1 실시예를 나타내는 LCD의 단면도.
- 도 4는 본 발명의 제1 실시예를 나타내는 TFT의 단면도.
- 도 5는 본 발명의 제1 실시예를 나타내는 TFT의 단면도.
- 도 6은 본 발명의 제1 실시예를 나타내는 TFT의 단면도.
- 도 7은 본 발명의 제2 실시예를 나타내는 TFT의 평면도.
- 도 8은 종래의 TFT의 평면도.

도 9는 종래의 LCD의 단면도.

<도면의 주요 부분에 대한 부호의 설명>

- 1 : 절연성 기판
- 2 : 게이트 전극
- 4 : 능동층
- 5 : 소스
- 6 : 드레인
- 7 : 채널
- 8 : 스토퍼 절연막
- 9 : 층간 절연막
- 11 : 도전층
- 12 : 평탄화 절연막
- 13 : 표시 전극
- 24 : 액정
- 35, 36 : 오프셋 영역
- 38, 39 : LDD 영역

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 절연막을 구비한 박막 트랜지스터(Thin Film Transistor : 이하, 「TFT」라고 칭함.) 및 그 TFT를 스위칭 소자로서 이용한 표시 장치에 관한 것이다.

최근, 각종 표시 장치, 예를 들면 액티브 매트릭스 방식의 액정 표시 장치(Liquid Crystal Display : 이하, 「LCD」라고 칭함.)의 구동 드라이버 소자 또는 화소 구동 소자로서 다결정 실리콘막을 능동층으로서 이용한 TFT의 개발이 진행되고 있다.

이하에 종래의 TFT를 구비한 LCD에 대해 설명한다.

도 8에 종래의 표시 화소부의 TFT 평면도를 나타내고, 도 9에 도 8 내의 E-E 선을 따른 TFT를 이용한 LCD의 단면도를 도시한다.

도 8에 도시된 바와 같이, 화소부의 TFT는 게이트 신호를 공급하는 게이트 신호선 G와 영상 신호를 공급하는 드레인 신호선 D의 교차점 부근에 설치되어 있고, 그 소스는 표시 전극에 접속되어 있다.

도 9에 따라 TFT의 구조에 대해 설명한다.

석영 유리, 무알칼리 유리 등으로 이루어지는 절연성 기판(1) 상에, 크롬(Cr), 몰리브덴(Mo) 등의 고용점 금속으로 이루어지는 게이트 전극(2), 게이트 절연막(3), 및 다결정 실리콘막으로 이루어지는 능동층(4)을 순서대로 형성한다.

상기 능동층(4)에는 게이트 전극(2) 상측의 채널(7)과, 채널(7)의 양측에 채널(7) 상부의 스토퍼 절연막(8)을 마스크하여 이온 주입되어 형성되는 소스(5) 및 드레인(6)이 설치되어 있다.

그리고, 게이트 절연막(3), 능동층(4) 및 스토퍼 절연막(8) 상의 전면에, SiO₂막, SiN 막 및 SiO₂막이 적층된 층간 절연막(9)을 형성하고, 드레인(6)에 대응하여 설치한 콘택트 홀에 Si 등의 금속을 충전하여 드레인 전극(10)을 형성한다. 또한 전면에 예를 들면 유기 수지로 이루어져 표면을 평탄하게 하는 평탄화막(12)을 형성한다. 그리고, 그 평탄화막(12)의 소스(5)에 대응한 위치에 콘택트 홀을 형성하고, 이 콘택트 홀을 통해 소스(5)와 콘택트한 ITO(Indium Thin Oxide)로 이루어져 소스 전극을 겸한 투명 전극인 표시 전극(13)을 평탄화막(12) 상에 형성한다. 그리고 그 표시 전극(13) 상에 폴리이미드 등의 유기 수지로 이루어지고 액정(24)을 배향시키는 배향막(14)을 형성한다.

이렇게 함으로써 작성된 TFT를 구비한 절연성 기판(1)과, 이 기판(1)에 대향한 대향 전극(21) 및 배향막(22)을 구비한 대향 기판(20)을 주변을 시일 접착제(23)에 의해 접착하고, 형성된 공극에 액정(24)을 충전한다.

발명이 이루고자하는 기술적 과제

그러나, 이러한 종래의 TFT의 구조에서는, 경화시에 발생하는 시일 접착제로부터의 불순물 또는 불순물 이온, 또는 액정(24) 내의 수분 또는 불순물 이온, 또는 시일 접착제(23)가 박리되어 부유한 개소(25)를 통해 외부로부터 진입하는 수분, 또는 평탄화막(12)이 대기에 접촉됨에 따라 부착되는 대기 중의 수분

등이 평탄화막(12) 표면에 부착되어 그 평탄화막(12) 표면에 전하를 띠고, 평탄화막(12) 또는 층간 절연막(9)의 각각의 막의 상하에서 분극이 발생한다.

그 때문에, TFT에 백 채널이 형성되어 버리고, TFT의 임계치 전압이 변화한다는 결점이 있었다.

또한, 이 TFT를 LCD에 이용한 경우에도, TFT의 임계치 전압이 증가하는 방향으로 변화하면 TFT의 온 전류가 저하하고, 반대로 임계치 전압이 감소하는 방향으로 변화하면 오프 전류가 증가하고, 동시에 화소가 항상 빛나는 휘점 결함이 발생하게 되어 양호한 표시를 얻을 수 없음과 동시에, 또한 각 TFT에서 임계치 전압이 변동되게 되면 면 내에서 균일한 밝기의 표시를 얻을 수 없다고 하는 결점이 있었다.

따라서 본 발명은 상술한 종래의 결점을 감안하여 이루어진 것으로, TFT 상의 평탄화막 또는 층간 절연막의 분극을 억제시킴에 따라, 임계치 전압이 안정화된 TFT, 및 휘점등의 결함을 저감하여 면 내에서 균일한 밝기의 표시를 얻을 수 있는 LCD를 제공하는 것을 목적으로 한다.

본 발명의 TFT는 절연성 기판 상에, 게이트 전극, 게이트 절연막, 채널을 구비한 반도체막, 층간 절연막, 및 평탄화 절연막을 구비하고, 상기 층간 절연막 상 또는 상기 평탄화 절연막 상에 및 상기 채널 상측에 도전층을 구비하고, 상기 채널 상측에서의 상기 도전층의 채널 길이 방향의 폭은 상기 채널의 채널 길이보다도 좁고, 또한 상기 도전층은 상기 게이트 전극의 단부 및 상기 채널의 채널 길이 방향의 단부와 비중첩이다.

또한, 도전층은 게이트 전극과 접촉되어 있다.

또한, 도전층은 플로우팅 전위 또는 정전위이다.

또한, 도전층과 반도체층 사이에 설치하는 절연막은 실리콘 산화막, 실리콘 질화막 또는 유기막 각 단체, 또는 이들 각 막의 적층체로 이루어지고, 또한 절연막의 막 두께 합계는 5000 Å 이상이다.

또한, 본 발명은 상술된 박막 트랜지스터를 구비한 표시 장치이다.

발명의 구성 및 작용

이하에 본 발명의 TFT에 대해 설명한다.

도 1에 본 발명의 표시 화소부의 TFT 평면도를 나타내고, 도 2에 도 1 내의 A-A 선에 따른 LCD의 단면도를 나타내고, 도 3에 도 1 내의 B-B 선을 따른 TFT의 단면도를 나타낸다.

도 1에 도시된 바와 같이 게이트 전극(2)을 일부에 구비한 게이트 신호선 G와 드레인 전극(10)을 일부에 구비한 드레인 신호선 D와의 교차점 부근에, 표시 전극(13)을 접촉한 TFT가 설치되어 있다.

도 2에 도시된 바와 같이, 석영 유리, 무알카리 유리 등으로 이루어지는 절연성 기판(1) 상에, Cr, Mo 등의 고용점 금속으로 이루어지는 게이트 전극(2), SiN 막 및 SiO₂ 막으로 이루어지는 게이트 절연막(3) 및 다결정 실리콘막으로 이루어지는 능동층(4)을 순서대로 형성한다.

그 능동층(4)에는 게이트 전극(2) 상측의 채널(7)과, 그 채널(7)의 양측에 이온 주입되어 형성된 소스(5) 및 드레인(6)이 설치되어 있다.

채널(7) 위에는 소스(5) 및 드레인(6)을 형성할 때의 이온 주입시에 채널(7)에 이온이 들어가지 않도록 채널(7)을 덮는 마스크로서 기능하는 SiO₂막으로 이루어지는 스톱퍼 절연막(8)이 설치된다.

그리고, 게이트 절연막(3), 능동층(4) 및 스톱퍼 절연막(8) 상의 전면에, SiO₂막, SiN막 및 SiO₂막이 적층된 층간 절연막(9)을 형성한다. 이 층간 절연막(9)은 SiO, SiN, 또는 아크릴 등의 유기 재료로 이루어지는 유기막의 각 단체, 또는 이들 어느 한 조합의 다층체로 이루어진다.

이어서, 그 층간 절연막(9)에 설치한 컨택트 홀에 드레인(6)에 대응한 위치에 Al 단체, 또는 Mo 및 Al을 순서대로 적층한 금속을 충전하여 드레인 전극(10)을 형성한다. 이 때 드레인 전극(10)의 형성과 동시에 채널(7)의 상측에서도 층간 절연막(9) 위에 도전층(11)을 형성한다. 즉, Al 단체, 또는 Mo 및 Al을 순서대로 적층한 금속으로 이루어지는 도전층(11)을 형성한다.

도 3에 도시된 바와 같이, 층간 절연막(9) 상에 설치한 도전층(11)은 게이트 절연막(3) 및 층간 절연막(9)에 설치된 컨택트 홀(14)을 통해 절연성 기판(1) 상의 게이트 신호 배선 G와 접촉되어 있다. 드레인 신호선 D는 층간 절연막(9) 위에 설치되어 있다. 그리고 전면에 예를 들면 유기 수지로 이루어지는 평탄화막(12)을 형성한다.

이 평탄화막(12)의 소스(5)에 대응한 위치에 컨택트 홀을 형성하고, 소스(5)에 컨택트한 ITO 등의 투명 도전 재료로 이루어지고 소스 전극을 겸한 투명 전극인 표시 전극(13)을 형성한다. 그 위에는 액정(24)을 배향시키는 배향막(15)을 형성한다.

또, 도전층(11)과 능동층(4) 사이의 절연막, 즉 본 실시예에서는 스톱퍼 절연막(8) 및 층간 절연막(9)의 막 두께 합계는 5000 Å 이상으로 한다. 그렇게 함으로써, 도전층(11)과 능동층(4)과의 거리가 커지기 때문에 서로의 영향을 억제할 수 있음과 동시에, 절연막의 핀홀 발생의 확률도 매우 작아져 TFT의 특성 향상을 꾀할 수 있다.

이렇게 함으로써 제작된 TFT를 구비한 절연성 기판(1)과, 이 기판(1)에 대향한 대향 전극(21) 및 배향막(22)을 구비한 대향 기판(20)을 주변을 시일 접착제(23)에 의해 접착하고, 형성된 공극에 액정(24)을 충전하여 LCD를 완성한다.

여기서, 본 발명에서의 채널에 대해 도 4 내지 도 6에 따라 설명한다.

도 4에 소위 오프셋 구조를 구비한 TFT의 도 1층 A-A 선에 따른 단면도를 나타낸다.

상기 도면에 도시된 바와 같이, 게이트 절연막(3) 상에 설치한 능동층(4)에는, 게이트 전극(2)의 양측에 고농도로 이온 주입한 드레인(5)(도면 중 d의 영역) 및 소스(6) (도면 중 e의 영역)이 설치되어 있다. 또한 그 드레인(5)과 게이트 전극(2)의 단부사이의 영역(도면 중 b1의 영역), 소스(6)와 게이트 전극(2)의 단부사이의 영역(도면 중 c1의 영역), 및 양 게이트 전극사이의 영역(도면 중 b2, c2)은 이온이 주입되지 않은 소위 오프셋 영역(35, 36, 37)이 설치되어 있다. 이 때 게이트 전극(2)과 중첩한 능동층(4)의 영역이 채널이다. 즉, 도면 중 a1, a2로 나타내는 영역이 본 발명에서의 채널 길이이다.

도 5에 소위 LDD (Lightly Doped Drain) 구조를 구비한 TFT의 도 1 층 A-A선을 따른 단면도를 나타낸다.

상기 도면에 도시된 바와 같이, 능동층(4)에는 게이트 전극(2)의 양측에 고농도로 이온 주입한 드레인(5)(도면 중 d의 영역) 및 소스(6) (도면 중 e의 영역)가 설치되어 있고, 또한 그 드레인(5)과 게이트 전극(2)의 단부와 사이의 영역(도면 중 b1의 영역), 소스(6)와 게이트 전극(2)의 단부와 사이의 영역(도면 중 c1의 영역), 및 양 게이트 전극사이의 영역(도면 중 b2, c2)에는 저농도의 이온이 주입되는 소위 LDD 영역이 설치되어 있다. 또한, 이 LDD 영역(38)과 LDD 영역(39) 사이의 능동층(4)이 채널이다. 즉, 도면 중 a1, a2로 나타내는 영역이 본 발명에서의 채널 길이이다.

도 6에 능동층에 소스 및 드레인을 형성한 TFT의 도 1층 A-A 선에 따른 단면도를 도시한다.

상기 도면에 도시된 바와 같이, 능동층(4)에는 게이트 전극(2)의 양측에 고농도로 이온 주입한 드레인(5)(도면 중 d의 영역) 및 소스(6)(도면 중 e의 영역)가 설치되어 있다. 이 경우에는, 드레인(5)과 소스(6) 사이가 채널이다. 즉, 도면 중의 a로 나타내는 영역(도면 중 a1, a2)이 본 발명에서의 채널 길이이다.

여기서, 도전층(11)은 도 1 및 도 2에 도시된 바와 같이 게이트 신호선 G의 일부인 게이트 전극(2) 및 그 상측에 설치한 채널(7)과 중첩하고 있다. 그러나, 도전층(11)의 단부는 게이트 전극(2) 및 채널(7)의 단부와 중첩되지 않도록 배치한다.

그 효과에 대해 LDD 영역을 구비한 TFT의 경우에 대해 설명한다.

도 5에서 도전층(11)이 a 이상의 폭이고 그 단부가 LDD 영역과 중첩한 경우에는, 본 실시예와 마찬가지로 도전층(11)과 게이트 전극(2)이 접촉되면, 도전층(11)과 LDD 영역의 중첩부에서 강한 전계가 생겨 층간 절연막(9)을 통해 도전층(11)과 능동층(4)과의 사이에 누설 전류나 전하 발생 등의 열화가 생기게 된다. 이 누설 전류를 억제하기 위해 층간 절연막(9)의 치밀화 등 고품질의 것으로 하는 것을 생각할 수 있지만 성막 시간의 증대 등 작업 효과가 저하되게 된다.

또한 도전층(11)과 LDD 영역이 중첩하면, 게이트와 소스 사이의 용량이 증대하게 된다.

그런데, 본 발명과 마찬가지로 도전층(11)을 채널(7) 및 게이트 전극(2)보다도 작은 폭으로 하고 또한 도전층(11)이 채널(7) 단부 및 게이트 전극(2) 단부와 중첩되지 않도록 함에 따라, 상술된 열화, 용량의 증대를 억제할 수 있다. 또, LDD 영역과의 중첩뿐만 아니라, 오프셋 영역과의 중첩의 경우에도 동일한 효과를 얻을 수 있다.

이상과 같이, 채널 및 게이트 전극의 폭보다도 작고 또한 이들의 단부와 중첩하지 않도록 도전층을 설치함에 따라, 층간 절연막 표면의 불순물 부착의 방지를 할 수 있고, 그에 따라 층간 절연막 표면의 전하의 축적을 방지할 수 있음과 동시에, 임계치 전압의 안정된 TFT를 얻을 수 있고, 휘점 등의 결함을 저감하여 면 내에서 균일한 밝기의 표시를 얻을 수 있는 LCD를 얻을 수 있다.

또한, 도전층(11)은 도 7에 도시된 바와 같이 도전층(11)이 제1 실시예와 마찬가지로 게이트 전극과 접촉되지 않고, 플로팅 전위로서도 게이트 전극과 접촉한 경우와 동일한 효과를 얻을 수 있다. 도 7의 C-C 선에 따른 TFT의 단면도는 상술된 도 2와 동일하다.

또한, 도전층(11)은 층간 절연막(9) 위에 설치되어 있고, 그 폭도 채널(7) 및 게이트 전극(2)의 폭보다도 작고 또한 도전층(11)은 채널(7) 및 게이트 전극(2)의 단부와 중첩되지 않도록 설치되어 있다.

또한 본 발명 TFT의 도전층(11)은 정전위 공급 배선을 더 설치하여 정전위로서도 상술된 효과를 얻을 수 있다. 정전위는, 예를 들면 접지 전위 또는 수 V의 전위이다.

또한, 도전층은 게이트 전극을 2개 구비한 소위 더블 게이트 구조에서, 어느 한 게이트 전극 상에 설치해도 좋다.

또한, 도전층은 층간 절연막 상 뿐 아니라, 평탄화 절연막 상에 설치해도 층간 절연막 상에 설치한 경우와 동일한 효과를 얻을 수 있다.

또한, 도전층과 능동층 사이에 설치되는 절연막, 예를 들면 각 실시예의 경우의 스토퍼 절연막, 층간 절연막 및 평탄화 절연막이, SiO₂막, SiN막 또는 유기막의 각 단체로 이루어져 있어도 좋고, 또는 각 막을 적층시킨 적층체로 이루어져도 좋다.

또한, 본 실시예에서는 게이트 전극이 능동층보다도 밑에 있는 소위 하부 게이트형 TFT에 대해 설명했지만, 본 발명은 게이트 전극이 능동층보다도 위에 있는 소위 톱 게이트형 TFT에 채용해도 동일한 효과가 있다.

또한, 상술된 각 실시예에서는, 본 발명의 TFT를 LCD에 이용한 경우에 대해 나타냈지만, 본 발명은 그것에 한정되는 것이 아니라, 예를 들면 유기 EL(Electro Luminescence) 표시 장치에도 채용이 가능하고, 상술된 효과와 동일한 효과를 얻을 수 있다.

발명의 효과

본 발명에 따르면, 층간 절연막 상하에서의 분극을 방지할 수 있기 때문에 백 채널 발생을 억제하여 임계치 전압이 안정된 TFT를 얻을 수 있고, 휘점 등의 결함을 저감시켜 면 내에서 균일한 밝기의 표시를 얻을 수 있는 표시 장치를 얻을 수 있다.

(57) 청구의 범위

청구항 1

절연성 기판 상에 게이트 전극, 게이트 절연막, 채널을 갖는 반도체막과, 층간 절연막, 및 평탄화 절연막을 구비하고 있고, 상기 층간 절연막 상에 또는 상기 평탄화 절연막 상에 및 상기 채널 상측에 도전층을 구비하고, 상기 채널 상측에 있어서의 상기 도전층의 채널 길이 방향의 폭은 상기 채널의 채널 길이 보다도 좁고, 또한 상기 도전층은 상기 게이트 전극의 단부 및 상기 채널의 채널 길이 방향의 단부와 비중첩인 것을 특징으로 하는 박막 트랜지스터.

청구항 2

제1항에 있어서, 상기 도전층은 상기 게이트 전극과 접촉되어 있는 것을 특징으로 하는 박막 트랜지스터.

청구항 3

제1항 또는 제2항에 있어서, 상기 도전층은 플로우팅 전위 또는 정전위인 것을 특징으로 하는 박막 트랜지스터.

청구항 4

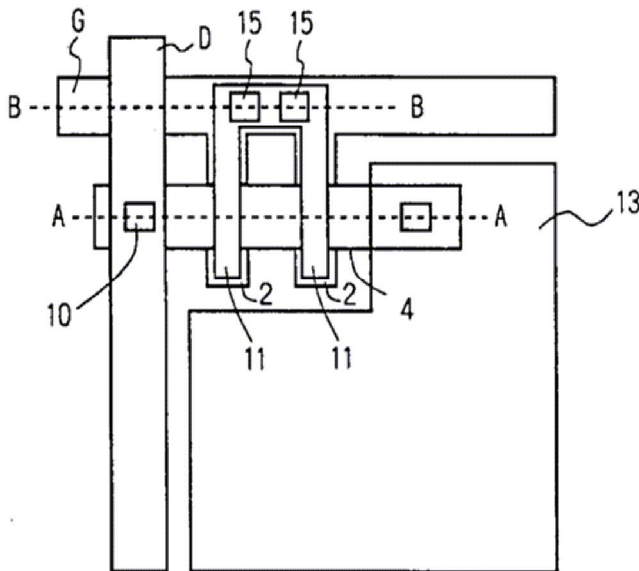
제1항 내지 제3항 중 어느 한 항에 있어서, 상기 도전층과 상기 반도체층 사이에 설치하는 절연막은 실리콘 산화막, 실리콘 질화막 또는 유기막 각각 또는 상기 각 막의 적층체로 이루어져 있고, 또한 상기 절연막의 막 두께 합계는 5000 Å 이상인 것을 특징으로 하는 박막 트랜지스터.

청구항 5

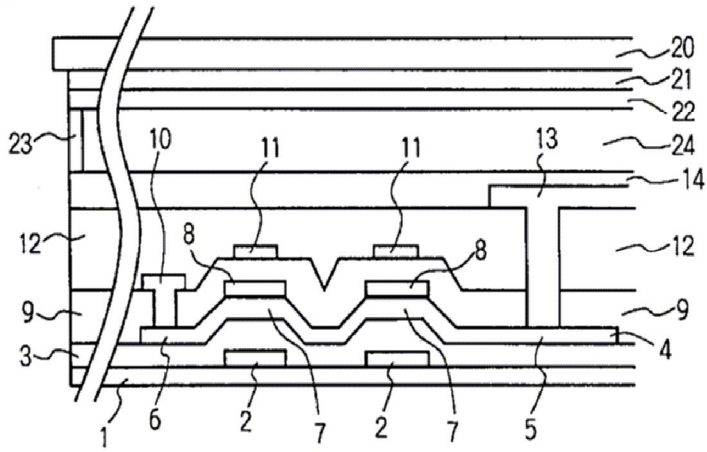
제1항 내지 제4항 중 어느 한 항 기재의 박막 트랜지스터를 구비한 것을 특징으로 하는 표시 장치.

도면

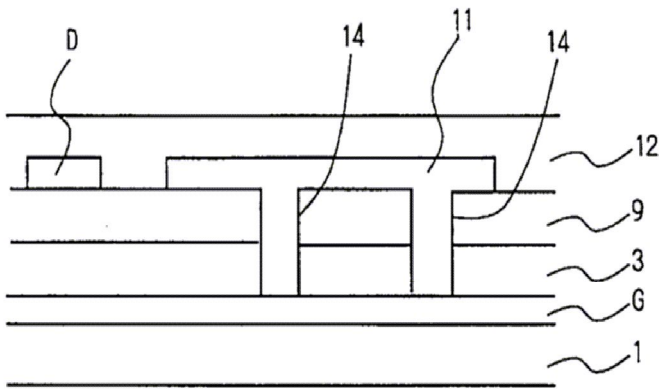
도면1



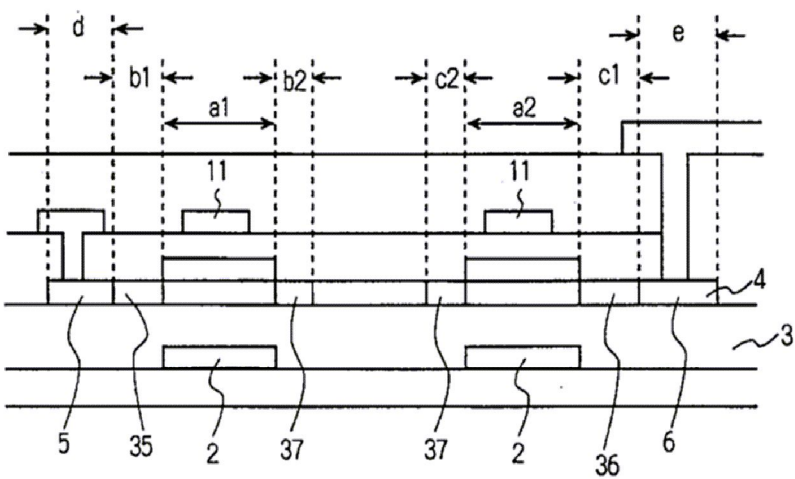
도면2



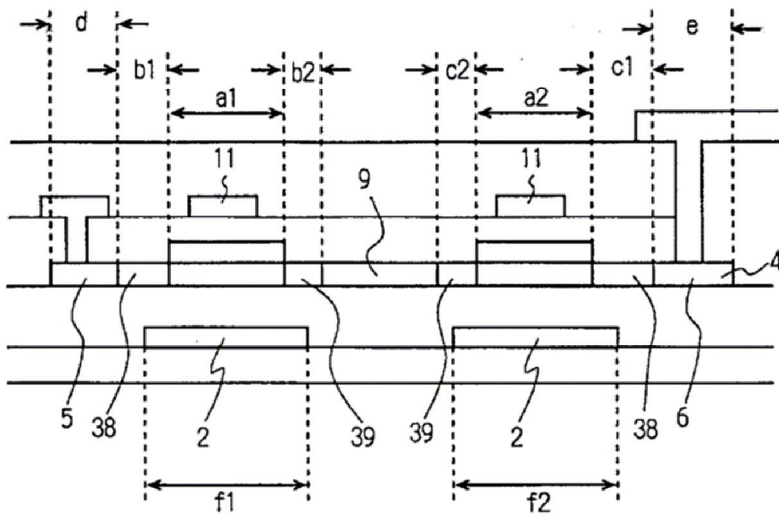
도면3



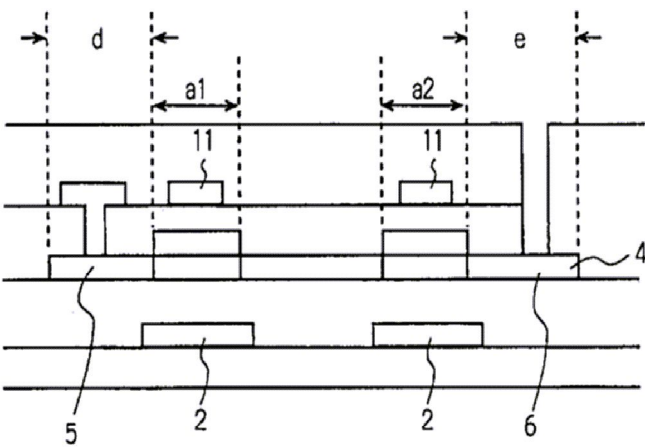
도면4



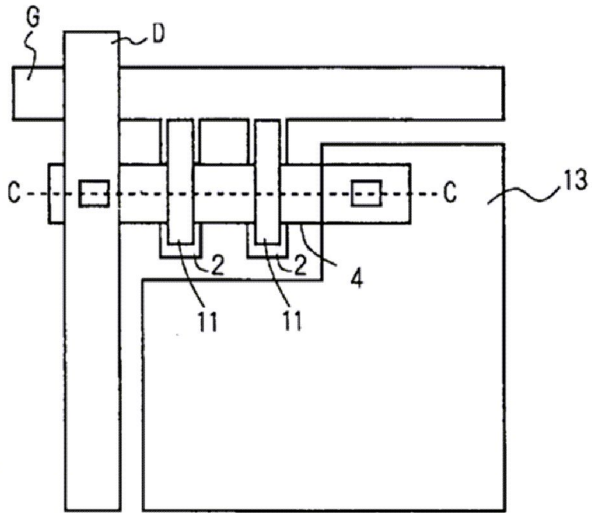
도면5



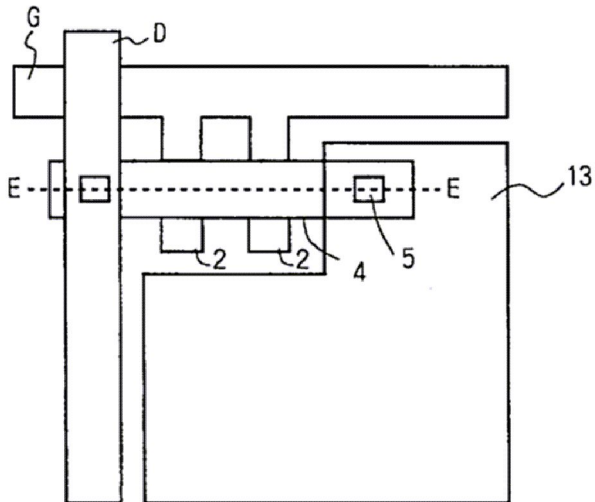
도면6



도면7



도면8



도면9

