

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和2年11月12日(2020.11.12)

【公表番号】特表2019-530278(P2019-530278A)

【公表日】令和1年10月17日(2019.10.17)

【年通号数】公開・登録公報2019-042

【出願番号】特願2019-506444(P2019-506444)

【国際特許分類】

H 03 K 17/06 (2006.01)

H 03 K 17/687 (2006.01)

H 03 K 17/693 (2006.01)

【F I】

H 03 K 17/06 0 6 3

H 03 K 17/687 G

H 03 K 17/693 A

【手続補正書】

【提出日】令和2年9月25日(2020.9.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

低電圧制御信号で高電圧スイッチング回路を制御する方法であって、該方法が、少なくとも1つの低電圧制御信号に結合する、低電圧インバータを提供することと、前記低電圧インバータに結合し、前記低電圧インバータで制御される第1高電圧トランジスタを提供すること、

前記第1高電圧トランジスタに結合し、前記第1高電圧トランジスタで制御される第2高電圧トランジスタを提供することと、

前記第2高電圧トランジスタに結合し、前記第2高電圧トランジスタによって制御される、連続した第3、第4高電圧トランジスタを含む1次入力／出力信号路を提供することと、を含む方法であって、前記低電圧インバータは、前記第1高電圧トランジスタをターンオンし、

前記第1高電圧トランジスタは、前記第2高電圧トランジスタをターンオンし、

更に、前記第2高電圧トランジスタは、前記第3、第4高電圧トランジスタをターンオンすることで、前記1次入力／出力信号路をイネーブルする、前記方法。

【請求項2】

低電圧制御信号のみを使用して、浮遊コンデンサにより、前記第2高電圧トランジスタのソースを昇圧することを更に含む、請求項1に記載の方法。

【請求項3】

前記1次入力／出力信号路から、漏洩電流及びスイッチング電流を除去するための2次経路を提供することを更に含む、請求項2に記載の方法。

【請求項4】

前記2次経路から、前記高電圧トランジスタを駆動するのに必要とされる制御電流を供給することを更に含む、請求項3に記載の方法。

【請求項5】

前記2次経路から、前記高電圧トランジスタ用の漏洩電流を供給することを更に含む、

請求項 3 及び 4 のいずれか一項に記載の方法。

【請求項 6】

前記 1 次、又は 2 次経路から、前記浮遊コンデンサを駆動することを更に含む、請求項 3 ~ 5 のいずれか一項に記載の方法。

【請求項 7】

前記高電圧スイッチング回路は、高電圧電源、又は高電圧制御信号を必要とせず、高電圧信号用の伝送ゲートスイッチとして使用される、請求項 1 ~ 6 のいずれか一項に記載の方法。

【請求項 8】

前記高電圧スイッチング回路は、高電圧入力信号から著しく電流を消費することなく、高電圧信号用の伝送ゲートスイッチとして使用される、請求項 1 ~ 7 のいずれか一項に記載の方法。

【請求項 9】

高コモンモード電圧における信号をスイッチングするための高電圧スイッチング回路であって、該スイッチング回路は、低電圧制御信号で制御される高電圧入力出力トランジスタを含む、高電圧スイッチング回路。

【請求項 10】

高電圧電源、高電圧制御信号を必要とせず、高電圧信号に結合するための伝送ゲートスイッチとして適合され、前記高電圧信号から電流を取り出さない、請求項 9 に記載の高電圧スイッチング回路。

【請求項 11】

1 次電流路を更に含み、全ての電流は、前記 1 次電流路を流れる、請求項 9 又は 10 に記載の高電圧スイッチング回路。

【請求項 12】

前記 1 次電流路高電圧入力出力トランジスタを駆動するのに必要な電流を取り出すために使用される、第 2 入力電流路を更に含む、請求項 11 に記載の高電圧スイッチング回路。

【請求項 13】

前記第 2 入力電流路は、前記 1 次電流路で取り出されたはずの、実質的に全ての漏洩電流を取り出す、請求項 12 に記載の高電圧スイッチング回路。

【請求項 14】

前記 1 次又は第 2 入力電流路のいずれかで駆動される浮遊コンデンサを更に含む、請求項 12 又は 13 に記載の高電圧スイッチング回路。

【請求項 15】

サンプリング回路及びマルチブレクサであって、  
共通接続を有する第 1、第 2 サンプルスイッチであって、更に、  
前記第 1 サンプルスイッチは、V B U S ノードに結合し、  
前記第 2 サンプルスイッチは、V S E N S E ノードに結合する、第 1、第 2 サンプルスイッチと、

前記共通接続に結合するノードを 1 つ有する、第 1 サンプルコンデンサと、  
前記第 1 サンプルコンデンサの他ノードに結合するノードを 1 つ有する、第 2 サンプルコンデンサと、

前記第 2 サンプルコンデンサと並列結合する、短絡スイッチと、  
前記第 1、第 2 サンプルコンデンサ間の接合部に結合する入力、及び第 2 サンプルコンデンサの他ノードに結合する出力を有する、オペアンプと、を含み、

前記第 1、第 2 サンプルスイッチは、低電圧制御信号で制御される高電圧入力出力トランジスタを含む、前記サンプリング回路及びマルチブレクサ。

【請求項 16】

2 極スイッチに結合する差動入力を有するアナログデジタルコンバータ（A D C）を更に含む、請求項 15 に記載のサンプリング回路及びマルチブレクサ。

**【請求項 17】**

電源と負荷とを結合するよう適合されたセンス抵抗器であって、

複数の高電圧スイッチング回路の高電圧入力の一部は、前記センス抵抗器の電源側に結合し、

前記複数の高電圧スイッチング回路の前記高電圧入力の他の一部は、前記センス抵抗器の負荷側に結合する、前記センス抵抗器を更に含む、請求項 15 又は 16 に記載のサンプリング回路及びマルチブレクサ。

**【請求項 18】**

サンプリング回路及びマルチブレクサであって、

高電圧入力、高電圧出力、及び低電圧制御入力を含む複数の高電圧スイッチング回路と、

前記高電圧出力の一部に結合する第 1 ノード、及び前記高電圧出力の他の部分に結合する第 2 ノードを有するサンプルホールドコンデンサと、

前記第 1 ノードに結合する極、及び前記第 2 ノードに結合する別の極を有する 2 極スイッチとを含む、前記サンプリング回路マルチブレクサ。

**【手続補正 2】**

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

更なる実施形態によると、アナログデジタルコンバータ（ADC）は、2 極スイッチに結合する差動入力を有してよい。更なる実施形態によると、電源と負荷とを結合するよう適合されたセンス抵抗器を含むことができ、この複数の高電圧スイッチング回路の高電圧入力の一部は、センス抵抗器の電源側に結合可能であり、この複数の高電圧スイッチング回路の高電圧入力の他の一部は、センス抵抗器の負荷側に結合可能である。

本願明細書は、例えば、以下の項目も提供する。

(項目 1)

低電圧制御信号で高電圧スイッチング回路を制御する方法であって、該方法が、

少なくとも 1 つの低電圧制御信号に結合する、低電圧インバータを提供することと、

前記低電圧インバータに結合し、前記低電圧インバータで制御される第 1 高電圧トランジスタを提供することと、

前記第 1 高電圧トランジスタに結合し、前記第 1 高電圧トランジスタで制御される第 2 高電圧トランジスタを提供することと、

前記第 2 高電圧トランジスタに結合し、前記第 2 高電圧トランジスタによって制御される、連続した第 3、第 4 高電圧トランジスタを含む 1 次入力 / 出力信号路を提供することと、を含む方法であって、前記低電圧インバータは、前記第 1 高電圧トランジスタをターンオンし、

前記第 1 高電圧トランジスタは、前記第 2 高電圧トランジスタをターンオンし、

更に、前記第 2 高電圧トランジスタは、前記第 3、第 4 高電圧トランジスタをターンオンすることで、前記 1 次入力 / 出力信号路をイネーブルする、前記方法。

(項目 2)

低電圧制御信号のみを使用して、浮遊コンデンサにより、前記第 2 高電圧トランジスタのソースを昇圧することを更に含む、項目 1 に記載の方法。

(項目 3)

前記 1 次入力 / 出力信号路から、漏洩電流及びスイッチング電流を除去するための 2 次経路を提供することを更に含む、項目 2 に記載の方法。

(項目 4)

前記 2 次経路から、前記高電圧トランジスタを駆動するのに必要とされる制御電流を供

給することを更に含む、項目 3 又は 5 又は 6 のいずれか一項に記載の方法。

(項目 5 )

前記 2 次経路から、前記高電圧トランジスタ用の漏洩電流を供給することを更に含む、項目 3、4、又は 6 のいずれか一項に記載の方法。

(項目 6 )

前記 1 次、又は 2 次経路から、前記浮遊コンデンサを駆動することを更に含む、項目 3 ~ 5 のいずれか一項に記載の方法。

(項目 7 )

前記高電圧スイッチング回路は、高電圧電源、又は高電圧制御信号を必要とせず、高電圧信号用の伝送ゲートスイッチとして使用される、項目 1 ~ 6、又は 8 のいずれか一項に記載の方法。

(項目 8 )

前記高電圧スイッチング回路は、高電圧入力信号から著しく電流を消費することなく、高電圧信号用の伝送ゲートスイッチとして使用される、項目 1 ~ 7 のいずれか一項に記載の方法。

(項目 9 )

高コモンモード電圧における信号をスイッチングするための高電圧スイッチング回路であって、該スイッチング回路は、低電圧制御信号で制御される高電圧入力出力トランジスタを含む、高電圧スイッチング回路。

(項目 10 )

高電圧電源、高電圧制御信号を必要とせず、高電圧信号に結合するための伝送ゲートスイッチとして適合され、前記高電圧信号から電流を取り出さない、項目 9 又は 11 ~ 14 のいずれか一項に記載の高電圧スイッチング回路。

(項目 11 )

1 次電流路を更に含み、全ての電流は、前記 1 次電流路を流れる、項目 9 又は 10 に記載の高電圧スイッチング回路。

(項目 12 )

前記 1 次電流路高電圧入力出力トランジスタを駆動するのに必要な電流を取り出すために使用される、第 2 入力電流路を更に含む、項目 11 に記載の高電圧スイッチング回路。

(項目 13 )

前記第 2 入力電流路は、前記 1 次電流路で取り出されたはずの、実質的に全ての漏洩電流を取り出す、項目 12 又は 14 に記載の高電圧スイッチング回路。

(項目 14 )

前記 1 次又は第 2 入力電流路のいずれかで駆動される浮遊コンデンサを更に含む、項目 12 又は 13 に記載の高電圧スイッチング回路。

(項目 15 )

サンプリング回路及びマルチプレクサであって、

共通接続を有する第 1、第 2 サンプルスイッチであって、更に、

前記第 1 サンプルスイッチは、V B U S ノードに結合し、

前記第 2 サンプルスイッチは、V S E N S E ノードに結合する、第 1、第 2 サンプルスイッチと、

前記共通接続に結合するノードを 1 つ有する、第 1 サンプルコンデンサと、

前記第 1 サンプルコンデンサの他ノードに結合するノードを 1 つ有する、第 2 サンプルコンデンサと、

前記第 2 サンプルコンデンサと並列結合する、短絡スイッチと、

前記第 1、第 2 サンプルコンデンサ間の接合部に結合する入力、及び第 2 サンプルコンデンサの他ノードに結合する出力を有する、オペアンプと、を含み、

前記第 1、第 2 サンプラスイッチは、低電圧制御信号で制御される高電圧入力出力トランジスタを含む、前記サンプリング回路及びマルチプレクサ。

(項目 16 )

2極スイッチに結合する差動入力を有するアナログデジタルコンバータ（A D C）を更に含む、項目15又は17に記載のサンプリング回路及びマルチプレクサ。

（項目17）

電源と負荷とを結合するよう適合されたセンス抵抗器であって、

複数の高電圧スイッチング回路の高電圧入力の一部は、前記センス抵抗器の電源側に結合し、

前記複数の高電圧スイッチング回路の前記高電圧入力の他の一部は、前記センス抵抗器の負荷側に結合する、前記センス抵抗器を更に含む、項目15又は16に記載のサンプリング回路及びマルチプレクサ。

（項目18）

サンプリング回路及びマルチプレクサであって、

高電圧入力、高電圧出力、及び低電圧制御入力を含む複数の高電圧スイッチング回路と、

前記高電圧出力の一部に結合する第1ノード、及び前記高電圧出力の他の部分に結合する第2ノードを有するサンプルホールドコンデンサと、

前記第1ノードに結合する極、及び前記第2ノードに結合する別の極を有する2極スイッチとを含む、前記サンプリング回路マルチプレクサ。