



(10) 授权公告号 CN 114709253 B

(45) 授权公告日 2024. 06. 18

(21) 申请号 202210330190.8

H01L 29/423 (2006.01)

(22) 申请日 2022.03.28

H01L 29/739 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 114709253 A

(56) 对比文件

CN 106783991 A, 2017.05.31

CN 109065607 A, 2018.12.21

(43) 申请公布日 2022.07.05

审查员 方芳

(73) 专利权人 重庆大学

地址 400044 重庆市沙坪坝区沙正街174号

(72) 发明人 陈文锁 简鹏 王玉莹 张澳航

李剑 廖瑞金

(74) 专利代理机构 重庆缙云专利代理事务所

(特殊普通合伙) 50237

专利代理师 王翔

(51) Int. Cl.

H01L 29/06 (2006.01)

H01L 29/47 (2006.01)

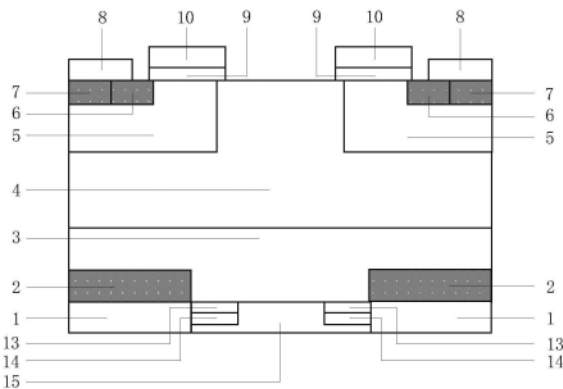
权利要求书2页 说明书8页 附图4页

(54) 发明名称

一种阳极集成肖特基势垒辅助栅的逆导型绝缘栅双极型晶体管

(57) 摘要

本发明公开一种阳极集成肖特基势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区(1)、重掺杂第二导电类型阳极区(2)、第一导电类型阳极缓冲区(3)、第一导电类型漂移区(4)、第二导电类型阴极阱区(5)、重掺杂第一导电类型阴极区(6)、重掺杂第二导电类型阴极区(7)、阴极接触区(8)、栅极介质层(9)、栅极接触区(10)、阳极辅助栅介质层(13)、阳极辅助栅接触区(14)和阳极肖特基接触区(15);本发明可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力。



1. 一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管, 其特征在于: 包括阳极接触区 (1)、重掺杂第二导电类型阳极区 (2)、第一导电类型阳极缓冲区 (3)、第一导电类型漂移区 (4)、第二导电类型阴极阱区 (5)、重掺杂第一导电类型阴极区 (6)、重掺杂第二导电类型阴极区 (7)、阴极接触区 (8)、栅极介质层 (9)、栅极接触区 (10)、阳极辅助栅介质层 (13)、阳极辅助栅接触区 (14) 和阳极肖特基接触区 (15);

所述第一导电类型漂移区 (4) 覆盖于第一导电类型阳极缓冲区 (3) 之上;

所述第二导电类型阴极阱区 (5) 覆盖于第一导电类型漂移区 (4) 之上;

所述第二导电类型阴极阱区 (5) 覆盖于第一导电类型漂移区 (4) 之上的部分表面;

所述重掺杂第一导电类型阴极区 (6) 和重掺杂第二导电类型阴极区 (7) 覆盖于第二导电类型阴极阱区 (5) 之上的部分表面;

所述阴极接触区 (8) 覆盖于重掺杂第二导电类型阴极区 (7) 之上;

所述栅极介质层 (9) 覆盖于第二导电类型阴极阱区 (5) 之上的部分表面;

所述栅极接触区 (10) 覆盖于栅极介质层 (9) 之上;

所述重掺杂第二导电类型阳极区 (2) 覆盖于第一导电类型阳极缓冲区 (3) 之下的部分表面;

所述阳极辅助栅介质层 (13) 覆盖于第一导电类型阳极缓冲区 (3) 之下的部分表面;

所述阳极辅助栅接触区 (14) 覆盖于阳极辅助栅介质层 (13) 之下;

所述阳极接触区 (1) 覆盖于第二导电类型阳极区 (2) 之下;

所述阳极肖特基接触区 (15) 覆盖于阳极辅助栅接触区 (14) 之下;

所述阳极接触区 (1) 和阳极肖特基接触区 (15) 共同引出阳极电极;

所述阳极接触区 (1) 和阳极肖特基接触区 (15) 并列间隔排布。

2. 一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管, 其特征在于: 包括阳极接触区 (1)、重掺杂第二导电类型阳极区 (2)、第一导电类型阳极缓冲区 (3)、第一导电类型漂移区 (4)、第二导电类型阴极阱区 (5)、重掺杂第一导电类型阴极区 (6)、重掺杂第二导电类型阴极区 (7)、阴极接触区 (8)、栅极介质层 (9)、栅极接触区 (10)、阳极辅助栅介质层 (13) 和阳极肖特基接触区 (15);

所述第一导电类型漂移区 (4) 覆盖于第一导电类型阳极缓冲区 (3) 之上;

所述第二导电类型阴极阱区 (5) 覆盖于第一导电类型漂移区 (4) 之上;

所述第二导电类型阴极阱区 (5) 覆盖于第一导电类型漂移区 (4) 之上的部分表面;

所述重掺杂第一导电类型阴极区 (6) 和重掺杂第二导电类型阴极区 (7) 覆盖于第二导电类型阴极阱区 (5) 之上的部分表面;

所述阴极接触区 (8) 覆盖于重掺杂第二导电类型阴极区 (7) 之上;

所述栅极介质层 (9) 覆盖于第二导电类型阴极阱区 (5) 之上的部分表面;

所述栅极接触区 (10) 覆盖于栅极介质层 (9) 之上;

所述重掺杂第二导电类型阳极区 (2) 覆盖于第一导电类型阳极缓冲区 (3) 之下的部分表面;

所述阳极辅助栅介质层 (13) 覆盖于第一导电类型阳极缓冲区 (3) 之下的部分表面;

所述阳极接触区 (1) 覆盖于第二导电类型阳极区 (2) 之下;

所述阳极肖特基接触区 (15) 覆盖于阳极辅助栅介质层 (13) 之下;

所述阳极接触区 (1) 和阳极肖特基接触区 (15) 共同引出阳极电极;

所述阳极接触区 (1) 和阳极肖特基接触区 (15) 并列间隔排布。

3. 根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,其特征在於:所述阴极接触区 (8) 还覆盖于重掺杂第一导电类型阴极区 (6) 之上的部分表面。

4. 根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,其特征在於:所述栅极介质层 (9) 还覆盖于重掺杂第一导电类型阴极区 (6) 之上的部分表面和第一导电类型漂移区 (4) 之上的部分表面。

5. 根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,其特征在於:所述阳极肖特基接触区 (15) 还覆盖于第一导电类型阳极缓冲区 (3) 之下的部分表面。

6. 根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,其特征在於:所述阳极接触区 (1) 和阳极肖特基接触区 (15) 彼此接触。

7. 根据权利要求1或2所述的一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,其特征在於:所述阳极接触区 (1) 和阳极肖特基接触区 (15) 彼此不接触。

一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管

技术领域

[0001] 本发明涉及半导体电力电子器件技术领域中的电导调制型高压功率器件领域,具体是一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管。

背景技术

[0002] 绝缘栅双极型晶体管(IGBT:Lateral Insulated Gate Bipolar Transistor)具有驱动简单,电流能力大,耐压能力高的优点,但是其关断速度远比双扩散金属-氧化物-半导体效应晶体管(DMOS, Double-diffused MOSFET)的关断速度慢,导致其开关损耗较大,这影响了绝缘栅双极性晶体管在电力电子系统中的应用。

[0003] 提高IGBT器件关断速度从而减小开关损耗的方法主要有三类:

[0004] 一是降低漂移区内非平衡载流子的寿命,增加复合速率,以提高关断速度。事实上降低漂移区内非平衡载流子寿命的同时,其非平衡载流子总数也会减小,这将导致导通电阻增大,所以这种方法存在关断速度与导通电阻之间的折衷问题;

[0005] 二是控制从阳极到漂移区的少数载流子注入水平,以达到导通电阻和关断时间的折衷;

[0006] 三是在阳极区提供非平衡载流子抽出通道,在关断时迅速减少漂移区内非平衡载流子的总数,以提高器件的关断速度。非平衡载流子抽出通道的结构通常会影响到少数载流子注入效率,即影响导通时漂移区内非平衡载流子总数,从而影响导通电阻。并且,在器件正向开启过程中,由于载流子从DMOS导通模式向IGBT导通模式的转换,导通过程中容易出现负阻效应。

[0007] 针对通过在阳极区提供非平衡载流子抽出通道来提高IGBT器件关断速度的方法,现有技术中比较典型的器件结构包括如图1所示的常规阳极短路结构、如图2所示的阳极辅助栅、如图3所示的集成超势垒整流器阳极结构、如图4所示的自驱动阳极辅助栅结构等。现有结构中要么器件正向导通能力弱,要么需要复杂的外部驱动电路,要么不能实现逆向导通性能,此外,导通态损耗和关断态损耗之间的折中关系也需要进一步优化。

发明内容

[0008] 本发明的目的是提供一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区、重掺杂第二导电类型阳极区、第一导电类型阳极缓冲区、第一导电类型漂移区、第二导电类型阴极阱区、重掺杂第一导电类型阴极区、重掺杂第二导电类型阴极区、阴极接触区、栅极介质层、栅极接触区、阳极辅助栅介质层、阳极辅助栅接触区和阳极肖特基接触区。

[0009] 所述第一导电类型漂移区覆盖于第一导电类型阳极缓冲区之上。

[0010] 所述第二导电类型阴极阱区覆盖于第一导电类型漂移区之上。

[0011] 所述重掺杂第一导电类型阴极区和重掺杂第二导电类型阴极区覆盖于第二导电

类型阴极阱区之上。

[0012] 所述阴极接触区覆盖于重掺杂第二导电类型阴极区之上。

[0013] 所述栅极介质层覆盖于第二导电类型阴极阱区之上。

[0014] 所述栅极接触区覆盖于栅极介质层之上。

[0015] 所述重掺杂第二导电类型阳极区覆盖于第一导电类型阳极缓冲区之下。

[0016] 所述阳极辅助栅介质层覆盖于第一导电类型阳极缓冲区之下的部分表面。所述阳极辅助栅接触区覆盖于阳极辅助栅介质层之下。

[0017] 所述阳极接触区覆盖于第二导电类型阳极区之下。

[0018] 所述阳极肖特基接触区覆盖于阳极辅助栅接触区之下,所述阳极肖特基接触区还覆盖于第一导电类型阳极缓冲区之下的部分表面。

[0019] 所述阳极接触区和阳极肖特基接触区共同引出阳极电极。

[0020] 所述阳极接触区和阳极肖特基接触区并列间隔排布。

[0021] 所述第二导电类型阴极阱区覆盖于第一导电类型漂移区之上的部分表面。

[0022] 所述重掺杂第一导电类型阴极区和重掺杂第二导电类型阴极区覆盖于第二导电类型阴极阱区之上的部分表面。

[0023] 所述阴极接触区还覆盖于重掺杂第一导电类型阴极区之上的部分表面。

[0024] 所述栅极介质层还覆盖于重掺杂第一导电类型阴极区之上的部分表面和第一导电类型漂移区之上的部分表面。

[0025] 所述栅极介质层覆盖于第二导电类型阴极阱区之上的部分表面。

[0026] 所述重掺杂第二导电类型阳极区覆盖于第一导电类型阳极缓冲区之下的部分表面。

[0027] 优选的,所述阳极接触区和阳极肖特基接触区彼此接触。

[0028] 优选的,所述阳极接触区和阳极肖特基接触区彼此不接触。

[0029] 一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区、重掺杂第二导电类型阳极区、第一导电类型阳极缓冲区、第一导电类型漂移区、第二导电类型阴极阱区、重掺杂第一导电类型阴极区、重掺杂第二导电类型阴极区、阴极接触区、栅极介质层、栅极接触区、阳极辅助栅介质层和阳极肖特基接触区。

[0030] 所述第一导电类型漂移区覆盖于第一导电类型阳极缓冲区之上。

[0031] 所述第二导电类型阴极阱区覆盖于第一导电类型漂移区之上。

[0032] 所述重掺杂第一导电类型阴极区和重掺杂第二导电类型阴极区覆盖于第二导电类型阴极阱区之上。

[0033] 所述阴极接触区覆盖于重掺杂第二导电类型阴极区之上。

[0034] 所述栅极介质层覆盖于第二导电类型阴极阱区之上。

[0035] 所述栅极接触区覆盖于栅极介质层之上。

[0036] 所述重掺杂第二导电类型阳极区覆盖于第一导电类型阳极缓冲区之下。

[0037] 所述阳极辅助栅介质层覆盖于第一导电类型阳极缓冲区之下的部分表面。

[0038] 所述阳极接触区覆盖于第二导电类型阳极区之下。

[0039] 所述阳极肖特基接触区覆盖于阳极辅助栅介质层之下,所述阳极肖特基接触区还覆盖于第一导电类型阳极缓冲区之下的部分表面。

- [0040] 所述阳极接触区和阳极肖特基接触区共同引出阳极电极。
- [0041] 所述阳极接触区和阳极肖特基接触区并列间隔排布。
- [0042] 所述第二导电类型阴极阱区覆盖于第一导电类型漂移区之上的部分表面。
- [0043] 所述重掺杂第一导电类型阴极区和重掺杂第二导电类型阴极区覆盖于第二导电类型阴极阱区之上的部分表面。
- [0044] 所述阴极接触区还覆盖于重掺杂第一导电类型阴极区之上的部分表面。
- [0045] 所述栅极介质层还覆盖于重掺杂第一导电类型阴极区之上的部分表面和第一导电类型漂移区之上的部分表面。
- [0046] 所述栅极介质层覆盖于第二导电类型阴极阱区之上的部分表面。
- [0047] 所述重掺杂第二导电类型阳极区覆盖于第一导电类型阳极缓冲区之下的部分表面。
- [0048] 优选的,所述阳极接触区和阳极肖特基接触区彼此接触。
- [0049] 优选的,所述阳极接触区和阳极肖特基接触区彼此不接触。
- [0050] 本发明的技术效果是毋庸置疑的,本发明具有以下优点:
- [0051] 1) 所述阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管采用阳极集成肖特基超势垒自驱动辅助栅的设计结构;
- [0052] 2) 与现有技术中的常规短路阳极IGBT器件、辅助栅极阳极IGBT器件、集成超势垒整流器阳极IGBT器件、自驱动阳极辅助栅IGBT器件等相比,阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。
- [0053] 3) 本发明所述阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管采用阳极集成肖特基超势垒自驱动辅助栅的设计结构,在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。

附图说明

- [0054] 图1为现有技术中短路阳极器件的结构示意图;
- [0055] 图2为现有技术中辅助栅阳极器件的结构示意图;
- [0056] 图3为现有技术中集成超势垒整流器阳极器件的结构示意图;
- [0057] 图4为现有技术中自驱动阳极辅助栅器件的结构示意图;
- [0058] 图5为本发明提供的IGBT器件的实施例3结构示意图;
- [0059] 图6为本发明提供的IGBT器件的实施例4结构意图;
- [0060] 图7为本发明提供的IGBT器件的实施例5结构示意图;
- [0061] 图8为本发明提供的IGBT器件的实施例6结构示意图;
- [0062] 图中:阳极接触区1、重掺杂第二导电类型阳极区2、第一导电类型阳极缓冲区3、第一导电类型漂移区4、第二导电类型阴极阱区5、重掺杂第一导电类型阴极区6、重掺杂第二

导电类型阴极区7、阴极接触区8、栅极介质层9、栅极接触区10、第二导电类型阳极阱区11、重掺杂第一导电类型阳极区12、阳极辅助栅介质层13、阳极辅助栅接触区14和阳极肖特基接触区15。

具体实施方式

[0063] 下面结合实施例对本发明作进一步说明,但不应该理解为本发明上述主题范围仅限于下述实施例。在不脱离本发明上述技术思想的情况下,根据本领域普通技术知识和惯用手段,做出各种替换和变更,均应包括在本发明的保护范围内。

[0064] 实施例1:

[0065] 一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、重掺杂第二导电类型阳极区2、第一导电类型阳极缓冲区3、第一导电类型漂移区4、第二导电类型阴极阱区5、重掺杂第一导电类型阴极区6、重掺杂第二导电类型阴极区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13、阳极辅助栅接触区14和阳极肖特基接触区15。

[0066] 所述第一导电类型漂移区4覆盖于第一导电类型阳极缓冲区3之上。

[0067] 所述第二导电类型阴极阱区5覆盖于第一导电类型漂移区4之上。

[0068] 所述重掺杂第一导电类型阴极区6和重掺杂第二导电类型阴极区7覆盖于第二导电类型阴极阱区5之上。

[0069] 所述阴极接触区8覆盖于重掺杂第二导电类型阴极区7之上。

[0070] 所述栅极介质层9覆盖于第二导电类型阴极阱区5之上。

[0071] 所述栅极接触区10覆盖于栅极介质层9之上。

[0072] 所述重掺杂第二导电类型阳极区2覆盖于第一导电类型阳极缓冲区3之下。

[0073] 所述阳极辅助栅介质层13覆盖于第一导电类型阳极缓冲区3之下的部分表面。所述阳极辅助栅接触区14覆盖于阳极辅助栅介质层13之下。

[0074] 所述阳极接触区1覆盖于第二导电类型阳极区2之下。

[0075] 所述阳极肖特基接触区15覆盖于阳极辅助栅接触区14之下,所述阳极肖特基接触区15还覆盖于第一导电类型阳极缓冲区3之下的部分表面。

[0076] 所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极。

[0077] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布。

[0078] 所述第二导电类型阴极阱区5覆盖于第一导电类型漂移区4之上的部分表面。

[0079] 所述重掺杂第一导电类型阴极区6和重掺杂第二导电类型阴极区7覆盖于第二导电类型阴极阱区5之上的部分表面。

[0080] 所述阴极接触区8还覆盖于重掺杂第一导电类型阴极区6之上的部分表面。

[0081] 所述栅极介质层9还覆盖于重掺杂第一导电类型阴极区6之上的部分表面和第一导电类型漂移区4之上的部分表面。

[0082] 所述栅极接触区10覆盖于第二导电类型阴极阱区5之上的部分表面。

[0083] 所述重掺杂第二导电类型阳极区2覆盖于第一导电类型阳极缓冲区3之下的部分表面。

[0084] 所述阳极接触区1和阳极肖特基接触区15彼此接触。

[0085] 实施例2:

[0086] 一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、重掺杂第二导电类型阳极区2、第一导电类型阳极缓冲区3、第一导电类型漂移区4、第二导电类型阴极阱区5、重掺杂第一导电类型阴极区6、重掺杂第二导电类型阴极区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13和阳极肖特基接触区15。

[0087] 所述第一导电类型漂移区4覆盖于第一导电类型阳极缓冲区3之上。

[0088] 所述第二导电类型阴极阱区5覆盖于第一导电类型漂移区4之上。

[0089] 所述重掺杂第一导电类型阴极区6和重掺杂第二导电类型阴极区7覆盖于第二导电类型阴极阱区5之上。

[0090] 所述阴极接触区8覆盖于重掺杂第二导电类型阴极区7之上。

[0091] 所述栅极介质层9覆盖于第二导电类型阴极阱区5之上。

[0092] 所述栅极接触区10覆盖于栅极介质层9之上。

[0093] 所述重掺杂第二导电类型阳极区2覆盖于第一导电类型阳极缓冲区3之下。

[0094] 所述阳极辅助栅介质层13覆盖于第一导电类型阳极缓冲区3之下的部分表面。

[0095] 所述阳极接触区1覆盖于第二导电类型阳极区2之下。

[0096] 所述阳极肖特基接触区15覆盖于阳极辅助栅介质层13之下,所述阳极肖特基接触区15还覆盖于第一导电类型阳极缓冲区3之下的部分表面。

[0097] 所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极。

[0098] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布。

[0099] 所述第二导电类型阴极阱区5覆盖于第一导电类型漂移区4之上的部分表面。

[0100] 所述重掺杂第一导电类型阴极区6和重掺杂第二导电类型阴极区7覆盖于第二导电类型阴极阱区5之上的部分表面。

[0101] 所述阴极接触区8还覆盖于重掺杂第一导电类型阴极区6之上的部分表面。

[0102] 所述栅极介质层9还覆盖于重掺杂第一导电类型阴极区6之上的部分表面和第一导电类型漂移区4之上的部分表面。

[0103] 所述栅极介质层9覆盖于第二导电类型阴极阱区5之上的部分表面。

[0104] 所述重掺杂第二导电类型阳极区2覆盖于第一导电类型阳极缓冲区3之下的部分表面。

[0105] 所述阳极接触区1和阳极肖特基接触区15彼此不接触。

[0106] 实施例3:

[0107] 选择第一导电类型为N型,第二导电类型为P型。

[0108] 如图5所示,一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、阳极P+区2、N型缓冲区3、N型漂移区4、P型阴极阱区5、阴极N+区6、阴极P+区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13、阳极辅助栅接触区14和阳极肖特基接触区15;

[0109] 所述N型漂移区4覆盖于N型缓冲区3之上;

[0110] 所述P型阴极阱区5覆盖于N型漂移区4之上的部分表面;所述阴极N+区6和阴极P+区7覆盖于P型阴极阱区5之上的部分表面;所述阴极接触区8覆盖于阴极P+区7之上,所述阴极接触区8还覆盖于阴极N+区6之上的部分表面;

[0111] 所述栅极介质层9覆盖于P型阴极阱区5之上的部分表面,所述栅极介质层9还覆盖于阴极N+区6之上的部分表面和N型漂移区4之上的部分表面;所述栅极接触区10覆盖于栅极介质层9之上;

[0112] 所述阳极P+区2覆盖于N型缓冲区3之下的部分表面;

[0113] 所述阳极辅助栅介质层13覆盖于N型缓冲区3之下的部分表面;所述阳极辅助栅接触区14覆盖于阳极辅助栅介质层13之下;

[0114] 所述阳极接触区1覆盖于阳极P+区2之下;所述阳极肖特基接触区15覆盖于阳极辅助栅接触区14之下,所述阳极肖特基接触区15还覆盖于N型缓冲区3之下的部分表面;所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极;

[0115] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布;所述阳极接触区1和阳极肖特基接触区15彼此接触。

[0116] 本实施例给出的阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管,在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。

[0117] 实施例4:

[0118] 选择第一导电类型为N型,第二导电类型为P型。

[0119] 如图6所示,一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、阳极P+区2、N型缓冲区3、N型漂移区4、P型阴极阱区5、阴极N+区6、阴极P+区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13、阳极辅助栅接触区14和阳极肖特基接触区15;

[0120] 所述N型漂移区4覆盖于N型缓冲区3之上;

[0121] 所述P型阴极阱区5覆盖于N型漂移区4之上的部分表面;所述阴极N+区6和阴极P+区7覆盖于P型阴极阱区5之上的部分表面;所述阴极接触区8覆盖于阴极P+区7之上,所述阴极接触区8还覆盖于阴极N+区6之上的部分表面;

[0122] 所述栅极介质层9覆盖于P型阴极阱区5之上的部分表面,所述栅极介质层9还覆盖于阴极N+区6之上的部分表面和N型漂移区4之上的部分表面;所述栅极接触区10覆盖于栅极介质层9之上;

[0123] 所述阳极P+区2覆盖于N型缓冲区3之下的部分表面;

[0124] 所述阳极辅助栅介质层13覆盖于N型缓冲区3之下的部分表面;所述阳极辅助栅接触区14覆盖于阳极辅助栅介质层13之下;

[0125] 所述阳极接触区1覆盖于阳极P+区2之下;所述阳极肖特基接触区15覆盖于阳极辅助栅接触区14之下,所述阳极肖特基接触区15还覆盖于N型缓冲区3之下的部分表面;所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极;

[0126] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布;所述阳极接触区1和阳极肖特基接触区15彼此不接触。

[0127] 本实施例给出的阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管,在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获

得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。

[0128] 实施例5:

[0129] 选择第一导电类型为N型,第二导电类型为P型。

[0130] 如图7所示,一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、阳极P+区2、N型缓冲区3、N型漂移区4、P型阴极阱区5、阴极N+区6、阴极P+区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13和阳极肖特基接触区15;

[0131] 所述N型漂移区4覆盖于N型缓冲区3之上;

[0132] 所述P型阴极阱区5覆盖于N型漂移区4之上的部分表面;所述阴极N+区6和阴极P+区7覆盖于P型阴极阱区5之上的部分表面;所述阴极接触区8覆盖于阴极P+区7之上,所述阴极接触区8还覆盖于阴极N+区6之上的部分表面;

[0133] 所述栅极介质层9覆盖于P型阴极阱区5之上的部分表面,所述栅极介质层9还覆盖于阴极N+区6之上的部分表面和N型漂移区4之上的部分表面;所述栅极接触区10覆盖于栅极介质层9之上;

[0134] 所述阳极P+区2覆盖于N型缓冲区3之下的部分表面;

[0135] 所述阳极辅助栅介质层13覆盖于N型缓冲区3之下的部分表面;

[0136] 所述阳极接触区1覆盖于阳极P+区2之下;所述阳极肖特基接触区15覆盖于阳极辅助栅介质层13之下,所述阳极肖特基接触区15还覆盖于N型缓冲区3之下的部分表面;所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极;

[0137] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布;所述阳极接触区1和阳极肖特基接触区15彼此接触。

[0138] 本实施例给出的阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管,在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。

[0139] 实施例6:

[0140] 选择第一导电类型为N型,第二导电类型为P型。

[0141] 如图8所示,一种阳极集成肖特基超势垒辅助栅的逆导型绝缘栅双极型晶体管,包括阳极接触区1、阳极P+区2、N型缓冲区3、N型漂移区4、P型阴极阱区5、阴极N+区6、阴极P+区7、阴极接触区8、栅极介质层9、栅极接触区10、阳极辅助栅介质层13和阳极肖特基接触区15;

[0142] 所述N型漂移区4覆盖于N型缓冲区3之上;

[0143] 所述P型阴极阱区5覆盖于N型漂移区4之上的部分表面;所述阴极N+区6和阴极P+区7覆盖于P型阴极阱区5之上的部分表面;所述阴极接触区8覆盖于阴极P+区7之上,所述阴极接触区8还覆盖于阴极N+区6之上的部分表面;

[0144] 所述栅极介质层9覆盖于P型阴极阱区5之上的部分表面,所述栅极介质层9还覆盖

于阴极N+区6之上的部分表面和N型漂移区4之上的部分表面;所述栅极接触区10覆盖于栅极介质层9之上;

[0145] 所述阳极P+区2覆盖于N型缓冲区3之下的部分表面;

[0146] 所述阳极辅助栅介质层13覆盖于N型缓冲区3之下的部分表面;

[0147] 所述阳极接触区1覆盖于阳极P+区2之下;所述阳极肖特基接触区15覆盖于阳极辅助栅介质层13之下,所述阳极肖特基接触区15还覆盖于N型缓冲区3之下的部分表面;所述阳极接触区1和阳极肖特基接触区15共同引出阳极电极;

[0148] 所述阳极接触区1和阳极肖特基接触区15并列间隔排布;所述阳极接触区1和阳极肖特基接触区15彼此不接触。

[0149] 本实施例给出的阳极集成肖特基超势垒辅助栅的绝缘栅双极型晶体管,在保证器件较小的关断时间的前提下,可以消除器件导通时的负阻效应,提高器件的工作稳定性,获得更好的导通态损耗与关断态损耗之间的折衷关系;实现器件的逆向导通能力;并且,所述阳极集成肖特基超势垒辅助栅结构采用自驱动设计,能够消除常规辅助栅极阳极结构对额外驱动电路的要求。

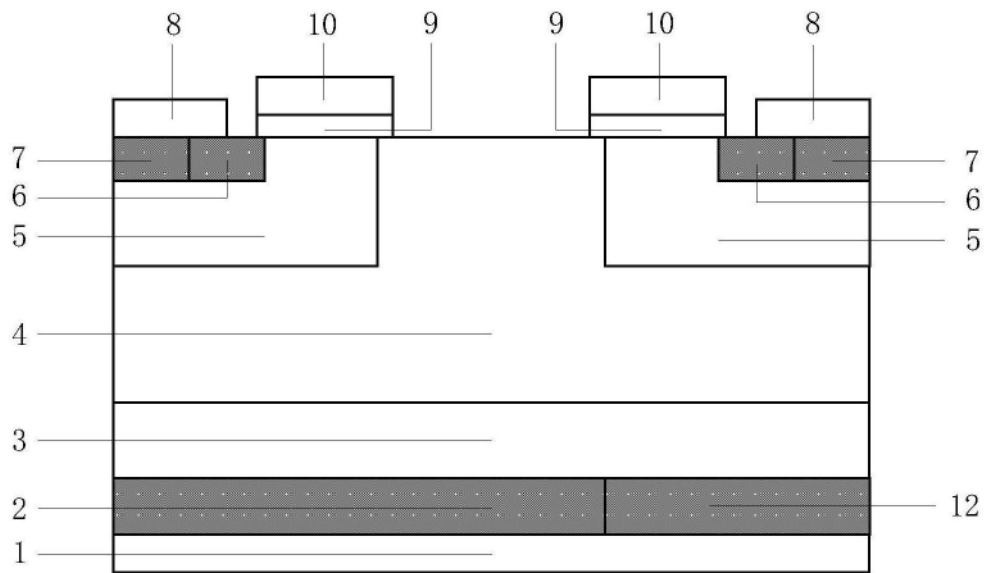


图1

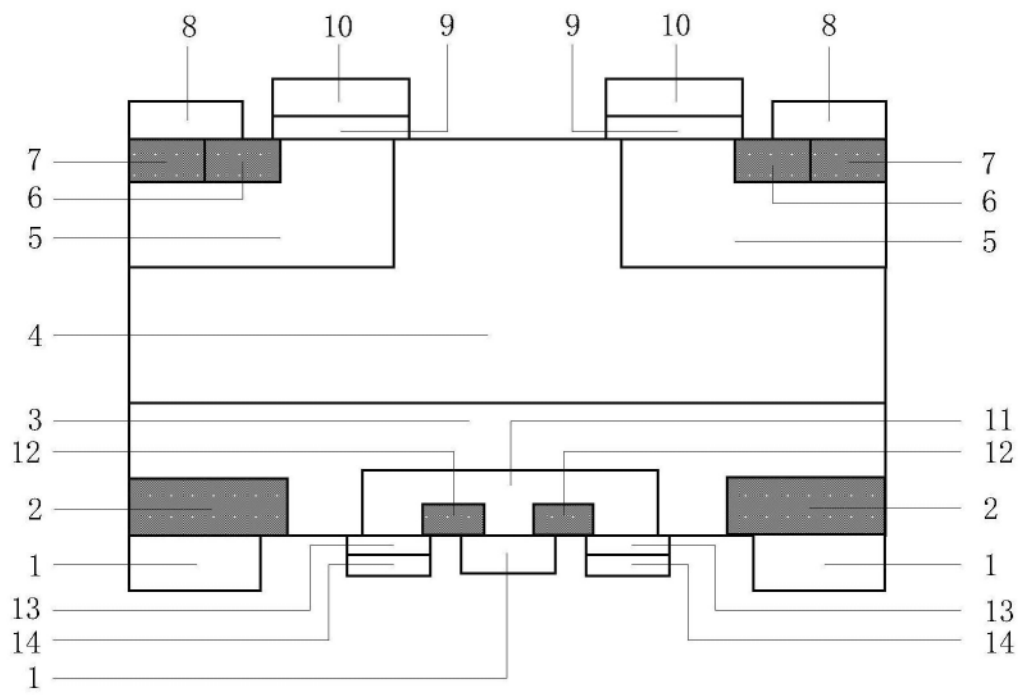


图2

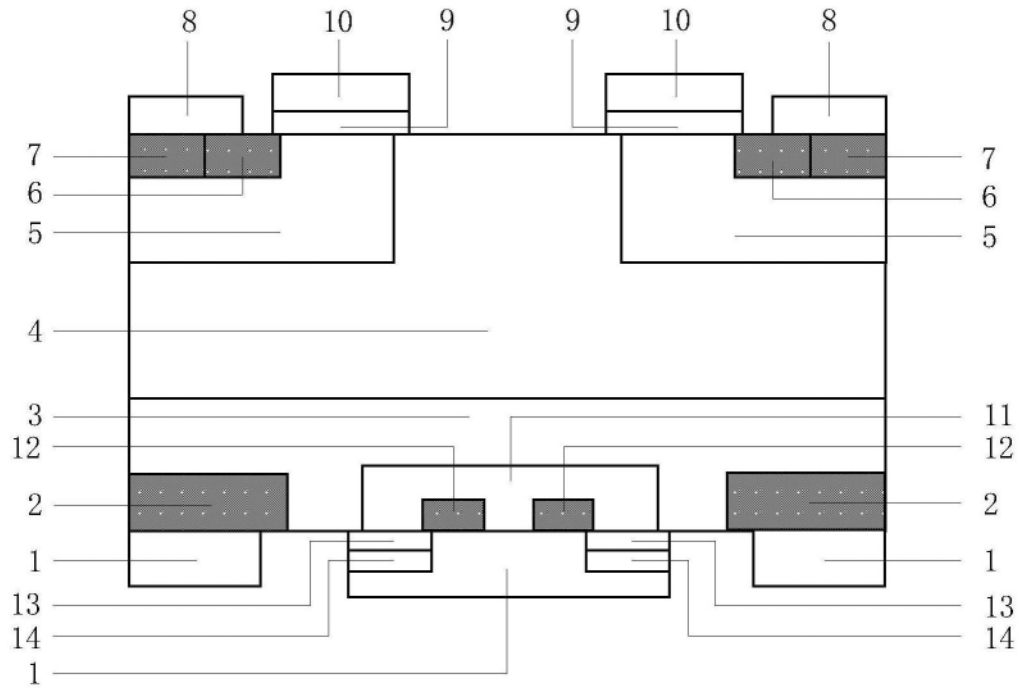


图3

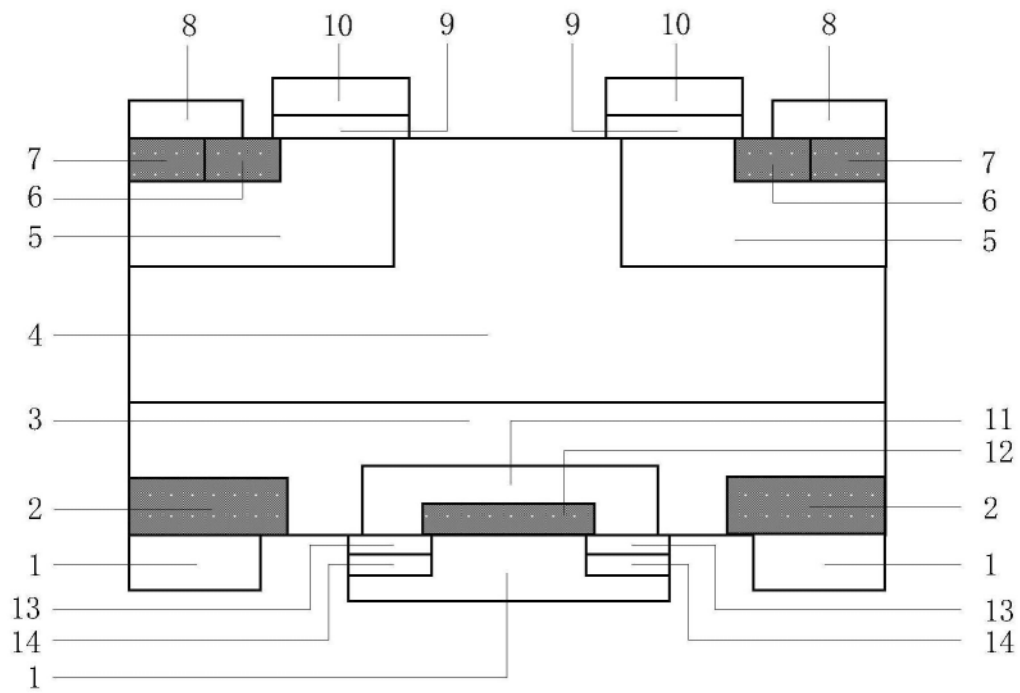


图4

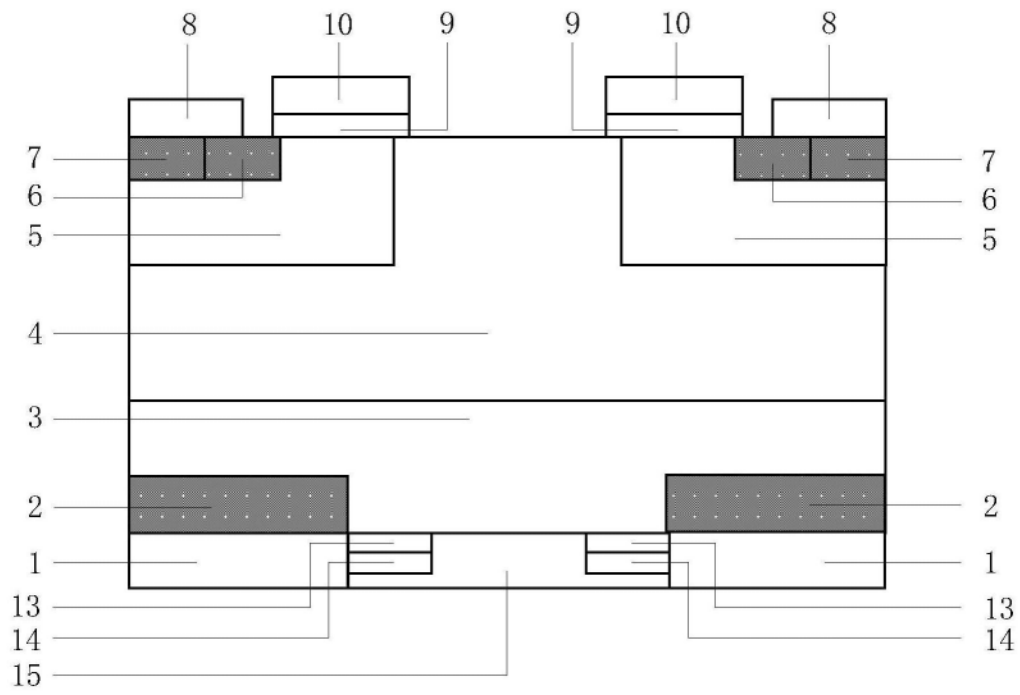


图5

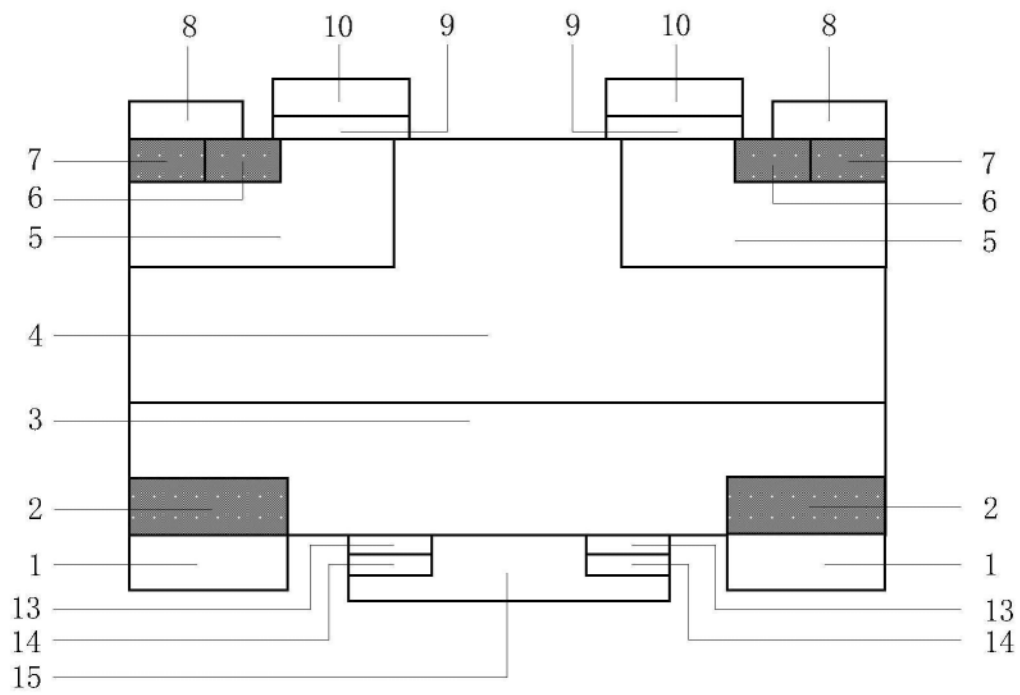


图6

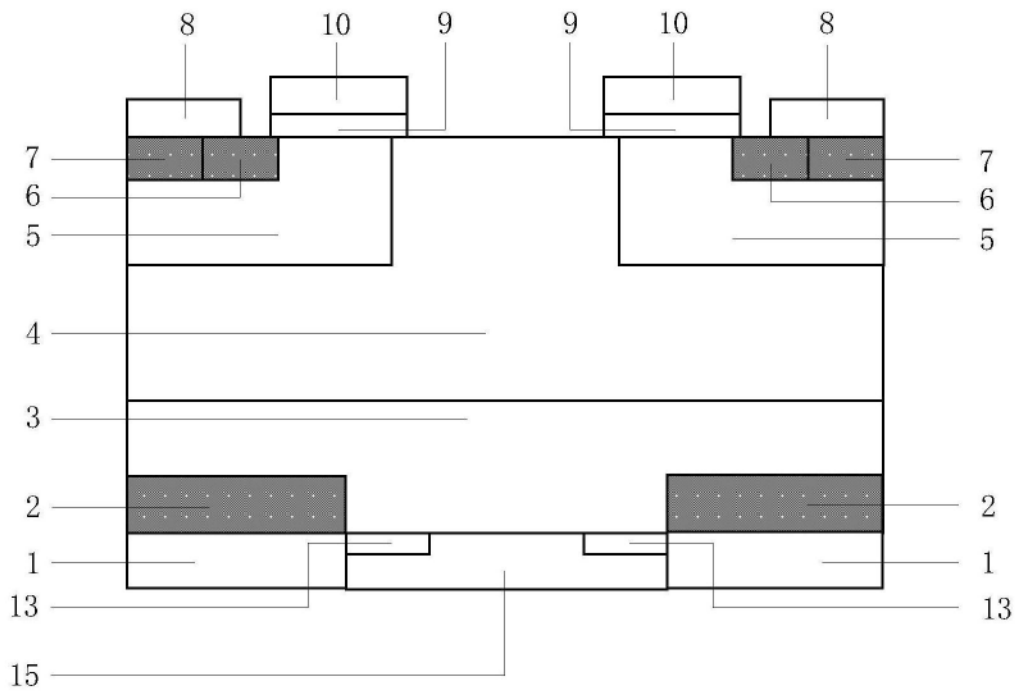


图7

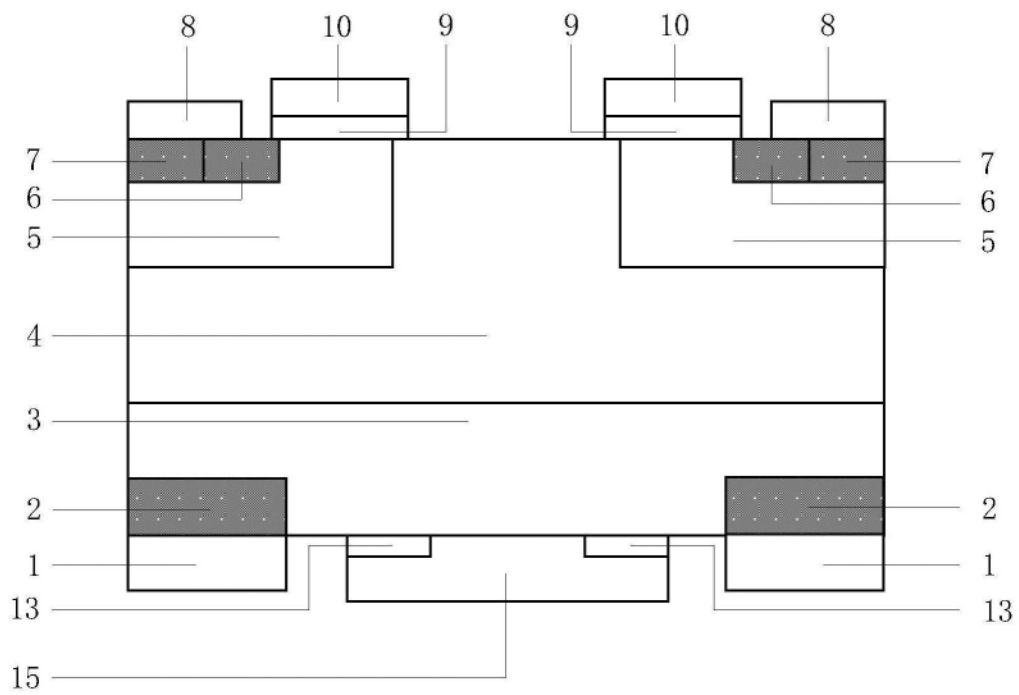


图8