



[12] 发明专利说明书

[21] ZL 专利号 98126509.X

[45] 授权公告日 2004 年 3 月 31 日

[11] 授权公告号 CN 1144373C

[22] 申请日 1998. 12. 31 [21] 申请号 98126509. X

[30] 优先权

[32] 1998. 1. 22 [33] KR [31] 1907/1998

[71] 专利权人 LG 情报通信株式会社

地址 韩国汉城市

[72] 发明人 李承桓 金钟润

审查员 韩 燕

[74] 专利代理机构 中原信达知识产权代理有限责
任公司

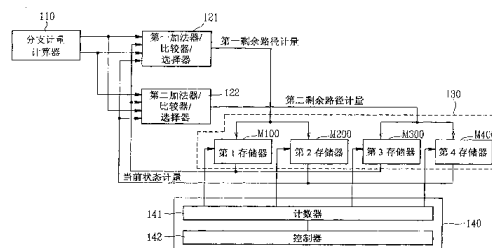
代理人 余 滕

权利要求书 6 页 说明书 13 页 附图 5 页

[54] 发明名称 维特比解码器的状态计量存储器及其解码方法

[57] 摘要

公开了一种在维特比解码器中使用的状态计量存储器设备及方法，其中维特比解码器包括：计量计算器，用于从输入的代码符号和输入的假设中计算并输出多个分支计量；存储器单元，用于保存多个初始当前状态计量以及多个下一状态计量，所述存储器单元具有第一和第二套子存储器，第一套子存储器耦合到第一剩余路径计量，并且第二套子存储器耦合到第二剩余路径计量；路径计量发生器，其使用分支计量和多个当前状态计量并行地产生至少两个剩余路径计量，并输出各剩余路径计量以作为下一状态计量；以及控制器，其向存储单元输出控制信号，该控制信号指定用于保存当前状态计量和下一状态计量的地址。



1. 一种维特比解码器，其特征在于包括：
5 计量计算器，用于从输入的代码符号和输入的假设中计算并输出多个分支计量；
 存储器单元，用于保存多个初始当前状态计量以及多个下一状态计量，所述存储器单元具有第一和第二套子存储器，第一套子存储器耦合到第一剩余路径计量，并且第二套子存储器耦合到第二剩余路径计量；
 路径计量发生器，其使用分支计量和多个当前状态计量并行地产生
10 至少两个剩余路径计量，并输出各剩余路径计量以作为下一状态计量；
 以及
 控制器，其向存储单元输出控制信号，该控制信号指定用于保存当前状态计量和下一状态计量的地址。
- 15 2. 如权利要求 1 所述的维特比解码器，其中所述计量计算器可利用一查寻表来计算多个分支计量。
3. 如权利要求 1 所述的维特比解码器，其中所述存储器单元包括：
 一第一子存储器，它可根据控制器发出的控制信号来保存多个初始
20 当前状态计量和多个下一状态计量；
 一第二子存储器，它可根据控制器发出的控制信号来保存多个初始当前状态计量和多个下一状态计量；
 一第三子存储器，它可根据控制器发出的控制信号来保存多个初始当前状态计量和多个下一状态计量； 以及
 一第四子存储器，它可根据控制器发出的控制信号来保存多个初始
25 当前状态计量和多个下一状态计量。
4. 如权利要求 1 所述的维特比解码器，其中所述存储器单元包括：
 具有预定大小的内部存储器空间，该内部存储器用于写入当前状态
30 计量和下一状态计量，

其中, 仅仅使用内部存储器空间来完成当前状态和下一状态计量的重复状态交换, 并且

预定大小的内部存储器空间对应于相当于 $(5/4) \times N$ 的值, 其中 N 为能够存储所有当前状态计量和所有下一状态计量的存储器空间。

5

5. 如权利要求 1 所述的维特比解码器, 其中, 在当前状态到下一状态的计量交换的一个周期中, 控制器输出指定地址的控制信号, 从而当前状态计量之一和下一状态计量之一并行地保持在第一套子存储器的至少一个子存储器中以及保持在第二套子存储器的至少一个子存储器中。

10

6. 如权利要求 5 所述的维特比解码器, 其中, 路径计量发生器包括:

第一加法器-比较器-选择器 ACS, 用于将第一剩余路径计量输出为第一下一状态计量, 所述第一 ACS 通过对第一当前状态计量和第一分支计量相加并对第二当前状态计量和第二分支计量相加来并行地产生第一对路径计量, 比较这样产生的第一对路径计量, 并选择出第一剩余路径计量用于输出; 和

15

第二 ACS, 用于将第二剩余路径计量输出为第二下一状态计量, 所述第二 ACS 通过对第一当前状态计量和第二分支计量求和并对第二当前状态计量和第一分支计量求和来并行地产生第二对路径计量, 比较这样产生的第一对路径计量, 并选择出第二剩余路径计量用于输出。

20

7. 如权利要求 6 所述的维特比解码器, 其中所述存储器单元包括至少四个子存储器, 各个子存储器都可根据控制器发出的控制信号来保存多个初始当前状态计量和多个下一状态计量;

25

8. 如权利要求 7 所述的维特比解码器, 其中所述第一 ACS 可将第一分支计量与从第一或第三子存储器读出的一个当前状态计量相加, 它还可将第二分支计量与从第二或第四子存储器读出的一个当前状态计

30

量相加；以及

第二 ACS 可将第二分支计量与从第一或第三子存储器读出的一个当前状态计量相加，它还可将第一分支计量与从第二或第四子存储器读出的一个当前状态计量相加。

5

9. 如权利要求 7 所述的维特比解码器，其中第一 ACS 将第一剩余路径计量作为第一下一状态计量而输出至第一子存储器或第二子存储器；并且

第二 ACS 将第二剩余路径计量作为第二下一状态计量而输出至第三子存储器或第四子存储器。

10

10. 如权利要求 7 所述的维特比解码器，其中约束长度为 4；

第一 ACS 将与第一子存储器相对应的第一当前状态计量与第一分支计量相加，并且同时将与第二子存储器相对应的第二当前状态计量与第二分支计量相加以产生两个路径计量；

15

第二 ACS 将与第一子存储器相对应的第一当前状态计量与第二分支计量相加，并且同时将与第二子存储器相对应的第二当前状态计量与第一分支计量相加以产生两个路径计量；并且

20

控制器输出控制信号以在第一子存储器中保存第一下一状态计量并在第三子存储器中保存第二下一状态计量。

11. 如权利要求 7 所述的维特比解码器，其中约束长度为 4；

第一 ACS 将与第一子存储器相对应的第三当前状态计量与第一分支计量相加，并且同时将与第二子存储器相对应的第四当前状态计量与第二分支计量相加以产生两个路径计量；

25

第二 ACS 将与第一子存储器相对应的第三当前状态计量与第二分支计量相加，并且同时将与第二子存储器相对应的第四当前状态计量与第一分支计量相加以产生两个路径计量；并且

30

控制器输出控制信号以在第二子存储器中保存第一下一状态计量并在第四子存储器中保存第二下一状态计量。

12. 如权利要求 7 所述的维特比解码器，其中约束长度为 4；

5 第一 ACS 将一与第三子存储器相对应的第五当前状态计量与第一分支计量相加，并且同时将一与第四子存储器相对应的第六当前状态计量与一第二分支计量相加以产生两个路径计量；

第二 ACS 将与第三子存储器相对应的第五当前状态计量与第二分支计量相加，并且同时将与第四子存储器相对应的第六当前状态计量与第一分支计量相加以产生两个路径计量；并且

10 控制器输出控制信号以在第一子存储器中保存第一下一状态计量并在第三子存储器中保存第二下一状态计量。

13. 如权利要求 7 所述的维特比解码器，其中约束长度为 4；

15 第一 ACS 将一与第三子存储器相对应的第七当前状态计量与第一分支计量相加，并且同时将一与第四子存储器相对应的第八当前状态计量与一第二分支计量相加以产生两个路径计量；

第二 ACS 将与第三子存储器相对应的第七当前状态计量与第二分支计量相加，并且同时将与第四子存储器相对应的第八当前状态计量与第一分支计量相加以产生两个路径计量；并且

20 控制器输出控制信号以在第二子存储器中保存第一下一状态计量并在第四子存储器中保存第二下一状态计量。

14. 如权利要求 1 所述的维特比解码器的状态计量存储器，其中所述控制器包括：

25 一计数器，它可输出控制信号以指定用于保存当前状态计量和下一状态计量的地址；

一个用来控制计数器的计数控制器。

15. 一种利用维特比算法的解码方法，其特征在于包括以下步骤：

30 从输入的代码符号和输入的假设中计算并输出多个分支计量；

在具有第一和第二套子存储器的存储单元中保存多个初始当前状

态计量并保存多个下一状态计量；

利用分支计量和多个当前状态计量并行产生至少两个剩余路径计量，并且输出各剩余路径计量以作为下一状态计量；并且

5 根据一控制器指定的地址，在存储单元的第一套和第二套子存储器之一中保存每一剩余路径计量的下一状态计量。

16. 如权利要求 15 所述的方法，其中输出至少两个剩余路径计量的步骤包括以下步骤：

10 将第一当前状态计量与一第一分支计量相加并将第二当前状态计量与一第二分支计量相加以并行产生两个路径计量，对这两个路径计量进行比较并选择出第一剩余路径计量，并将第一剩余路径计量输出为第一下一状态计量；以及

15 将第一当前状态计量与第二分支计量相加并将第二当前状态计量与第一分支计量相加以并行产生两个路径计量，对这两个路径计量进行比较并选择出第二剩余路径计量，并将第二剩余路径计量输出为第二下一状态计量。

17. 如权利要求 15 所述的方法，其中在存储单元中保存计量的步骤还包括以下步骤：

20 根据控制器发出的控制信号，在存储器单元的第一套子存储器中保存多个初始当前状态计量并保存多个下一状态计量；以及

根据控制器发出的控制信号，在存储器单元的第二套子存储器中保存多个初始当前状态计量并保存多个下一状态计量。

25 18. 如权利要求 15 所述的方法，其中输出至少两个剩余路径计量的步骤还包括以下步骤：

30 将第一分支计量与来自第一或第二套子存储器之一的第一当前状态计量相加并将第二分支计量与来自第一或第二套子存储器之一的第二当前状态计量相加，以并行产生两个路径计量，并对这两个路径计量进行比较并选择出第一剩余路径计量，并将第一剩余路径计量输出为第

一下一状态计量；以及

5 将第二分支计量与来自第一或第二套子存储器之一的第一当前状态计量相加并将第一分支计量与来自第一或第二套子存储器之一的第二当前状态计量相加，以并行产生两个路径计量，并对这两个路径计量进行比较并选择出第二剩余路径计量，并将第二剩余路径计量输出为第二下一状态计量。

19. 如权利要求 18 所述的方法，其中输出第一和第二下一状态计量的步骤还包括以下步骤：

10 将第一剩余路径计量作为第一下一状态计量输出至第一套子存储器；以及

将第二剩余路径计量作为第二下一状态计量输出至第二套子存储器。

维特比解码器的状态计量存储器及其解码方法

5 技术领域

本发明涉及一种数字通信系统，具体来说，它涉及一种用于数字通信系统的维特比解码器的状态计量存储器。

背景技术

10 一般来说，维特比解码器经常在用于通过卫星通信和数字通信领域中最佳路径进行解码的发射-接收设备中得到使用。维特比解码器是一种相当新的技术，如图 1 (a) 所示。这种维特比解码器一般包括一个分支计量计算器 10，它可利用一查寻表从接收到的代码符号和自动假设中计算出分支计量；一加法器/比较器/选择器 (ACS) 20，它可将分支计量与当前状态计量相加，对路径计量进行比较，并且选择出最佳路径计量；一存储器 30，它可读、写当前状态计量和下一状态计量；以及一地址发生器 40，它可有选择性地产生控制信号以用于指定存储器的地址，进而读写当前或下一状态的计量。

20 在一种维特比解码方法中，人们为所有的发射代码符号建立了一个格状图。在此格状图中，与输入数据相对应的各节点的距离值得到了计算，而且用于进行解码的各潜在路径的距离值也得到累加。具有最小累加距离值（即最小估计量）的路径将被确定为一个剩余路径（survival path）。

25 维特比解码器的地址是通过一过程产生的，在此过程中，当前状态计量（metric）将在一固定周期内被从存储器中读出，然后用于下一状态计量的地址将被更新。因此，下一状态计量将被写入存储器的更新地址中。

30

当前状态计量被读出后,要想指定待在固定周期内写入的最佳下一状态计量,就必须执行 8 个读写操作。例如,如图 2 的格状图所示,为了有效地完成所有的状态变更,则应执行 (000, 001→000), (010, 011→001) (100, 101→010), (110, 111→011), (000, 001→100),
5 (010, 011→101) (100, 101→110), 以及 (110, 111→111)。

通过上述 8 个读写操作而产生的 8 种状态计量被认为是当前状态计量,而且这 8 个读写操作将被重复以用于另一套下一状态计量。为了平缓地实现这种计量的重复状态交换,存储器必须在任何给定时间点上都能保存从固定周期内读出的当前状态计量,而且它还必须有足够的存储空间以便保存在固定周期内写入的下一状态计量。
10

因此,如果能够保存所有当前状态计量的存储器空间为 N ,则存储器还需要额外的存储空间 N 以用于写一状态计量。换句话说,存储器的空间容量必须超过 $2N$,这样才能完全实现上述计量的重复状态交换。
15

图 2 格状图中的状态受到了一个约束长度的限制。编码器中状态的数目(它等于延迟单元的数目加 1)就称为约束长度。假设约束长度为 C ,则状态的范围将处于“0”和“ $2C-1-1$ ”之间。因此,图 2 格状图的约束长度将为导致出 8 种状态的 4。
20

以下将参考图 2 对图 1 (a) 所示维特比解码器中状态计量存储器的操作进行说明。存储器 30 含有 4 个子存储器 M100 到 M400,如图 1 (b) 所示。所有这 4 个存储器对于从固定周期内读出当前状态计量和在固定周期内写入下一状态计量都是十分必要的。
25

具体来说,第一和第二存储器 M100, M200 用于当前状态计量,而第三和第四存储器 M300, M400 则用于下一状态计量。在当前状态转换为下一状态之后,如图 2 所示,第一和第二存储器 M100, M200 将用于写入下一状态的计量,而第三和第四存储器 M300, M400 则用于读出
30

当前状态的计量。

5 还有,地址发生器 40 包含有一个计数器 41 和一个用于控制计数器 41 的控制器 42。该地址发生器 40 可输出控制信号以用于指定存储器的一个域。一开始保存于第一和第二存储器 M100, M200 之中的处于第一当前状态的计量 $0=000$ 和 $1=001$ 将根据从地址发生器 40 输出的信号而被读出并被输入至 ACS20。

10 利用一个查寻表, ACS 将把从一个固定周期内发射出的代码符号和假设中计算出来的分支计量分别与处于当前状态的计量 $0=000$ 和 $1=001$ 相加。然后 ACS 将对两个经过求和的路径计量进行比较,并且选出具有最小估计量的最佳路径计量,进而产生各个路径计量。这个最佳路径计量就是剩余路径计量,它将作为下一状态 '0=000' 而被写入第三存储器 300。

15 根据上述过程的结果,地址发生器 40 将读出保存于第一和第二存储器 M100, M200 之中的下一个当前状态的计量 $2=010$ 和 $3=011$,并且通过与上述过程相同的过程将一个第二剩余路径计量作为下一状态 '1=001' 而写入第四存储器 400 之中。类似的,第一和第二存储器
20 M100, M200 的其余当前状态计量也将在一固定周期内被连续读出,而且选定的剩余路径计量也将在一固定周期内通过上述过程而被分别写入第三和第四存储器 M300, M400 以作为下一状态。

在上述过程期间,第一和第二存储器 M100, M200 的当前状态计
25 量在一固定周期内将根据控制信号而被读出。剩余路径计量也作为下一状态而被顺序写入第三和第四存储器 M300, M400,这样就完成了一个第一 8 状态变更过程。

30 图 3 (a) 至 (a') 显示了传统技术基础上的状态计量存储器的顺序状态变更过程。

参考图 3 (a) 至 (a')，第一 8 个当前状态计量在一固定周期内被从存储器 M100 和 M200 中读出，并且在一固定周期内被顺序且交替地写入存储器 M300 和 M400。这 8 个当前状态计量在一固定周期内被按照以下的指定顺序而分配给下一状态计量{000 和 001→010 和 011→100 和 101→110 和 111→000 和 001→010 和 011→100 和 101→110 和 111}。

在分配当前状态计量的过程中，第一下一状态计量 0' 被指定用于将第一当前状态计量 0=000 和 1=001 从存储器 M100 和 M200 分配至存储器 M300。存储器 M100 和 M200 中的第二当前状态计量 2=010 及 3=011 被指定为第四存储器 M400 之中的第二下一状态计量 1'。存储器 M100 和 M200 中的第三当前状态计量 4=100 及 5=101 被指定为第三存储器 M300 之中的第三下一状态计量 2'。而存储器 M400 和 M200 中的第四当前状态 6=110 及 7=111 则被指定为第四存储器 M400 之中的第四下一状态计量。

地址发生器 40 产生控制信号，该控制信号用于第一和第二当前状态计量 0=000，1=001 按照如图 3 (a) 至 (a') 所示的上述预定顺序从第一和第二存储器 M100，M200 中输出。

因此，从存储器 M100，M200 输出的第五当前状态计量 0=000，1=001 将被指定为第三存储器 M300 之中的第五下一状态计量 4'。从存储器 M100，M200 输出的第六当前状态计量 2=010，3=011 将被指定为第四存储器 M400 之中的第六下一状态计量 5'。从存储器 M100，M200 输出的第七当前状态计量 4=100，5=101 将被指定为第三存储器 M300 之中的第七下一状态计量 6'。从存储器 M100，M200 输出的第八当前状态计量 6=110，7=111 将被指定为第四存储器 M400 之中的第八下一状态计量 7'。

根据已经完成分配的 8 个当前状态计量，第三和第四存储器

M300, M400 中的指定下一状态计量 $0'=000$, $1'=010$, $3'=011$, $4'=100$, $5'=101$, $6'=110$ 以及 $7'=111$ 将成为当前状态计量, 而且当前状态计量将按照上述用于指定下一套下一状态计量的过程而重复。因为下一状态计量是在一确定时间点上成为当前状态计量的, 所以存储器必须在除了保存第一和第二存储器 M100, M200 中所有当前状态计量所需的存储空间以外, 还要有与第一和第二存储器 M100, M200 相同容量的额外存储区域。

总之, 在一个初始状态 (a) 中, 第一和第二存储器 M100, M200 已经保存有处于当前状态的计量 0, 1, 2, 3, 4, 5, 6, 7, 并且按照一个指定顺序将下一状态的计量 $0'$, $1'$, $2'$, $3'$, $4'$, $5'$, $6'$, $7'$ 交替地写入第三和第四存储器 M300, M400。在如 (a') 所示的下一状态计量的写入操作完成之后, 存储器的作用将发生变化。也就是说, 第三和第四存储器 M300, M400 的状态被改变为当前状态, 而第一和第二存储器 M100, M200 的状态将被改变为用于保存其后的下一状态, 以便重复读写过程。

作为结果, 在传统技术所用的维特比解码器的状态计量存储器中, 既需要用于保存当前状态计量的存储空间, 也需要用于保存下一状态计量的存储空间。因此, 存储空间的总容量必须是保存当前状态计量所需空间的两倍, 这样才能对接收到的代码符号进行校正以及通过最佳路径进行解码。

对额外存储容量的需求不仅会劣化通信领域内通信设备的重量/厚度/简便性的特征, 尤其是在需要高速度、大容量的移动无线通信系统中, 它还会造成设备成本的增加。

发明内容

所以, 本发明的一个目的就是解决现有技术中的至少一个问题和缺陷。

本发明的另一个目的就是提供一种维特比解码器的状态计量存储器，它能够同时保存从当前状态计量中产生的剩余路径计量以及保存两个下一状态计量。

5

本发明的其它目的、优点和特征将在有效内容中得到部分说明，一般技术人员可通过有效内容或本发明的实例二对本发明有进一步的了解。本发明的目的和优点可在本申请中所特别指出的内容中得到实现。

10

为了实现根据本发明所述的目的，概括地说，一种维特比解码器包括：计量计算器，用于从输入的代码符号和输入的假设中计算并输出多个分支计量；存储器单元，用于保存多个初始当前状态计量以及多个下一状态计量，所述存储器单元具有第一和第二套子存储器，第一套子存储器耦合到第一剩余路径计量，并且第二套子存储器耦合到第二剩余路径计量；路径计量发生器，其使用分支计量和多个当前状态计量并行地产生至少两个剩余路径计量，并输出各剩余路径计量以作为下一状态计量；以及控制器，其向存储单元输出控制信号，该控制信号指定用于保存当前状态计量和下一状态计量的地址。

15

20

在本发明的另一个优选实例中，一种利用维特比算法的解码方法包括以下步骤：从输入的代码符号和输入的假设中计算并输出多个分支计量；在具有第一和第二套子存储器的存储单元中保存多个初始当前状态计量并保存多个下一状态计量；利用分支计量和多个当前状态计量并行产生至少两个剩余路径计量，并且输出各剩余路径计量以作为下一状态计量；并且根据一控制器指定的地址，在存储单元的第一套和第二套子存储器之一中保存每一剩余路径计量的下一状态计量。

25

根据本发明所述，有限的存储空间将可以得到有效的利用，而且还可在无需额外存储容量的情况下实现具有高速度/大容量的通信系统。

30

附图说明

以下将参考附图对本发明的内容进行详细说明。附图中类似的参考标号代表类似的单元。

- 5 图 1 (a) 的框图显示了现有技术中的维特比解码器的结构；
 图 1 (b) 显示了图 2 (a) 中存储器单元的详细框图；
 图 2 是一种维特比解码器的状态计量存储器的格状图；
 图 3 (a) 至 (a') 显示了有关工作中的状态计量存储器的顺序状态
变更过程；
- 10 图 4 是根据本发明所述维特比解码器的结构的一个优选实例；
 图 5 (A) 至 (A') 显示了根据本发明所述状态计量存储器的顺序
状态变更过程；

具体实施方式

- 15 现在将以优选实例为参考对本发明进行详细说明，附图中显示了这
些实例。

 图 4 显示了根据本发明所述的维特比解码器中状态计量存储器的
一个优选实例，该状态计量存储器包括一个分支计量计算器 110，它可
20 利用一个查寻表而从输入的代码符号和假设中计算出分支计量；一第一
加法器/比较器/选择器 (ACS) 121 和一第二 ACS 122，它们可将分支计
量的合成与根据地址发生器 140 的控制信号而读出的当前状态计量相加
以产生两个路径计量，对各路径计量进行比较，并选择出具有最小估计
量的一个最佳路径计量；一存储单元 130，它可同时保存在一固定周期
25 内从第一和第二 ACS 121, 122 读出的当前状态计量以及保存在一固定
周期内被写入的下一状态计量；以及一地址发生器 140，它可向存储器
单元 130 输出控制信号，该控制信号用于指定从存储器单元 130 读出当
前状态计量和/或向存储器单元 130 写入下一状态计量所需的地址。

- 30 地址发生器 140 含有一个计数器 141，它可通过输出控制信号来指

定地址以用于读出当前状态计量和/或写入下一状态计量; 以及一个用来控制计数器的控制器 142。另外, 存储器单元 130 包括四个存储器 M100 至 M400, 通过这四个存储器, 当前状态计量可根据计数器 141 的控制信号被读出, 并且下一状态计量也可根据计数器 141 的控制信号而被读入。

5

在第一和第二 ACS 121, 122 中选出的最佳路径计量都是剩余路径计量。从第一 ACS 121 中选出的剩余路径计量将作为下一状态计量而被写入由地址发生器 140 的控制信号所指定的第一或第二存储器 M100, M200。与此同时, 从第二 ACS122 中选出的剩余路径将作为下一状态而被写入第三或第四存储器 M300, M400。第一、第二、第三、第四存储器 M100 至 M400 的输出将被反馈回第一 ACS 121 和第二 ACS 122。

10

图 5 显示了根据本发明所述的状态计量存储器的一个顺序状态变更过程。在本发明中, 当前状态计量被保存在第一和第二存储器 M100, M200 以及第三和第四存储器 M300, M400 中。首先, 保存于第一和第二存储器 M100, M200 之中的当前状态计量 000 和 001 经相加并比较之后, 两个具有最佳路径计量的下一状态 000' 和 100' 将被选出。被选出的最佳路径计量将被同时写入第一存储器 M100 (指定为下一状态 000') 和第三存储器 M300 (指定为下一状态 100') 之中。

15

20

类似地, 保存于第一和第二存储器 M100, M200 之中的当前状态计量 010, 011 经过相加并比较之后, 也有两个具有最佳路径计量的下一状态 001' 和 101' 被选出。被选出的最佳路径计量将被同时分别写入第二存储器 M200 (指定为下一状态 001') 和第四存储器 M400 (指定为下一状态 101') 之中。

25

保存于第三和第四存储器 M300, M400 之中的当前状态计量 100, 101 经过相加并比较之后, 也有两个具有最佳路径计量的下一状态 010' 和 110' 被选出。被选出的最佳路径计量将被同时分别写入第一存储器

30

M100（指定为下一状态 010'）和第三存储器 M300（指定为下一状态 110'）之中。

5 同样，保存于第三和第四存储器 M300，M400 之中的当前状态计量 110，111 经过相加并比较之后，也有两个具有最佳路径计量的下一状态 011'和 111'被选出。被选出的最佳路径计量将被同时分别写入第二存储器 M200（指定为下一状态 011'）和第四存储器 M400（指定为下一状态 111'）之中。

10 根据已经完成的过程，各存储器中的指定下一状态 000'，001'，010'，011'，100'，101'，110'，111'，将成为当前状态。经过一系列的计量状态过程之后，存储器 M100 至 M400 的状态将返回至初始状态。因此，将当前状态写入指定的下一状态计量的过程将重复进行。以下将参考图 5 对图 4 所示的状态计量存储器的详细操作过程进行说明。

15 为了便于解释，假设通过一查寻表从输入的假设和代码符号中产生的分支计量为 AAA 和 aaa。同时，假设存储器初始保存的当前状态的计量为 000，001，010，011，100，101，110，111，如图 5 所示。

20 与第一和第二存储器 M100，M200 相对应的当前状态计量 000，001 通过地址发生器 140 的控制信号被读出。第一 ACS 121 将把与第一存储器 M100 相对应的当前状态计量 000 和分支计量 AAA 相加。同时，第一 ACS 121 还将把与第二存储器 M200 相对应的当前状态计量 001 和分支计量 aaa 相加。因此，将产生两个路径计量，并且这些路径将经过比较以选择出一个具有最小估计量的最佳路径计量。

25

与此同时，第二 ACS 122 将把与第一存储器 M100 相对应的当前状态计量 000 和分支计量 aaa 相加。同时，第二 ACS 122 还将把与第二存储器 M200 相对应的当前状态计量 001 和分支计量 AAA 相加。因此，

30 通过求和过程将产生两个路径计量，并且这些路径将经过比较以选择出

一个具有最小估计量的最佳路径计量。

5 由第一 ACS 121 选择出的第一最佳路径计量将作为下一状态 000' 而被写入由地址发生器 140 的控制信号所指定的第一存储器 M100 中。同时,由第二 ACS 122 选择出的第二最佳路径计量将作为下一状态 100' 而被写入由地址发生器 140 的控制信号所指定的第三存储器 M300 中。在下一状态 000' 和 100' 被写入之后,第一状态计量存储器的状态变更过程结束。

10 接下来,与第一和第二存储器 M100, M200 相对应的当前状态计量 010, 011 通过地址发生器 140 的控制信号被读出。第一 ACS 121 将把与第一存储器 M100 相对应的当前状态计量 010 和分支计量 AAA 相加。同时,它还将把与第二存储器 M200 相对应的当前状态计量 011 和分支计量 aaa 相加。因此,通过求和过程将产生两个路径计量,并且这些路径将经过比较以选择出一个具有最小估计量的最佳路径计量。

15 与此同时,第二 ACS 122 将把与第一存储器 M100 相对应的当前状态计量 010 和分支计量 aaa 相加。同时,它还将把与第二存储器 M200 相对应的当前状态计量 011 和分支计量 AAA 相加。因此,通过求和过程将产生两个路径计量,并且这些路径将经过比较以选择出一个具有最小估计量的最佳路径计量。

20 由第一 ACS 121 选择出的最佳路径计量将作为下一状态 001' 而被写入由地址发生器 140 的控制信号所指定的第二存储器 M200 中。同时,由第二 ACS 122 选择出的最佳路径计量将作为下一状态 101' 而被写入由地址发生器 140 的控制信号所指定的第四存储器 M400 中。这样,第二状态计量存储器的状态变更过程结束。

30 然后,保存于第三和第四存储器 M300, M400 之中的当前状态计量 100, 101 通过地址发生器 140 的控制信号被读出。第一 ACS 121 将

把与第三存储器 M300 相对应的当前状态计量 100 和分支计量 AAA 相加。同时，第一 ACS 121 还将把与第四存储器 M400 相对应的当前状态计量 101 和分支计量 aaa 相加。因此，通过求和过程将产生两个路径计量，并且这些路径将经过比较以选择一个具有最小估计量的最佳路径计量。

与此同时，第二 ACS 122 将把与第三存储器 M300 相对应的当前状态计量 100 和分支计量 aaa 相加。同时，第二 ACS 122 还将把与第四存储器 M400 相对应的当前状态计量 101 和分支计量 AAA 相加。因此，通过求和过程将产生两个路径计量，并且这些路径将经过比较以选择一个具有最小估计量的最佳路径计量。

由第一 ACS 121 选择出的最佳路径计量将作为下一状态 010'而被写入由地址发生器 140 的控制信号所指定的第一存储器 M100 中。同时，由第二 ACS 122 选择出的最佳路径计量将作为下一状态 110'而被写入由地址发生器 140 的控制信号所指定的第三存储器 M300 中。这样，第三状态计量存储器的状态变更过程结束。

最后，与第三和第四存储器 M300, M400 相对应的当前状态计量 110, 111 通过地址发生器 140 的控制信号被读出。第一 ACS 121 将把与第三存储器 M300 相对应的当前状态度量 110 和分支计量 AAA 相加。同时，第一 ACS 121 还将把与第四存储器 M400 相对应的当前状态计量 111 和分支计量 aaa 相加。因此，通过求和过程将产生两个路径计量，并且这些路径将经过比较以选择一个具有最小估计量的最佳路径计量。

同样，第二 ACS 122 将把与第三存储器 M300 相对应的当前状态计量 110 和分支计量 aaa 相加。同时，第二 ACS 122 还将把与第四存储器 M400 相对应的当前状态计量 111 和分支计量 AAA 相加。因此，通过求和过程将产生两个路径计量，并且这些路径将经过比较以选择出一

个具有最小估计量的最佳路径计量。

由第一 ACS 121 选择出的最佳路径计量将作为下一状态 011'而被写入由地址发生器 140 的控制信号所指定的第二存储器 M200 中。同时,由第二 ACS 122 选择出的最佳路径计量将作为下一状态 111'而被写入由地址发生器 140 的控制信号所指定的第四存储器 M400 中。这样,第四状态计量存储器的状态变更过程结束。

根据已经结束的四状态变更过程,由地址发生器 140 的控制信号所指定的各存储器的下一状态将被作为新的当前状态(即,000,001,010,011,100,101,110和111)而初始保存于各存储器之中。因此,上述的一系列状态变更过程将在一固定周期内重复进行。

通过状态变更过程,维特比解码器中的输入代码符号的错误将被校正,而且具有最相似计量的代码路径将被有选择性地保留下来。作为结果,最佳状态计量就可通过一条最终解码路径而被解码。

在传统的技术中,固定周期内输出的当前状态计量必须被保存在存储器单元中。如果保存全部当前状态计量所需的存储空间为 N,则在传统技术中,还需要有相同的存储容量 N 以用于写入下一状态。

与此相反,在本发明中,对于当前状态计量的一次读出操作来说,可以同时有两个当前状态计量被读出。因而,所读出的当前状态计量不需要被保存在存储器中,这样就保证了要写入下一状态计量所需的存储空间。所以,如果用于保存初始当前状态计量的存储空间为 N,则只需大约 $(1/4) * N$ 的存储空间就足够用于写入下一状态计量。

另外,在图 2 所示的传统工作中,当约束长度为 4 时,要想通过状态变更而将当前状态计量改变为下一状态计量,就必须对存储器进行的 8 次读写操作。但是,在本发明中,由于下一状态计量是被同时写入两

个存储器，所以只需要执行 4 次读写操作。

因此，本发明为需要高速度/大容量状态计量存储器的通信系统提高了一种高效的维特比解码方法。另外，由于采用这种维特比解码器可以使有限的存储器得到更有效的利用，从而实现了通信设备的轻/薄/简
5 便。

上述优选实例仅起到说明性的作用，它不能对本发明起限制作用。本发明的内容可以被立刻用于其它类型的设备。对本发明所作的说明，
10 其意图是说明性的，它并不能限制权利要求的范围。熟练人员应该清楚，对本发明所作的各种修改和变换都不会脱离本发明的精神和范围。

图 1

现有技术

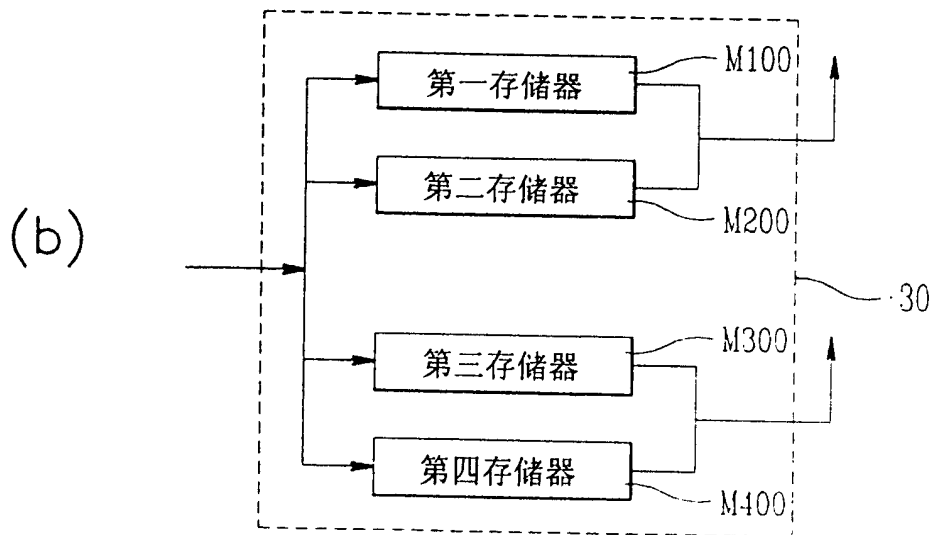
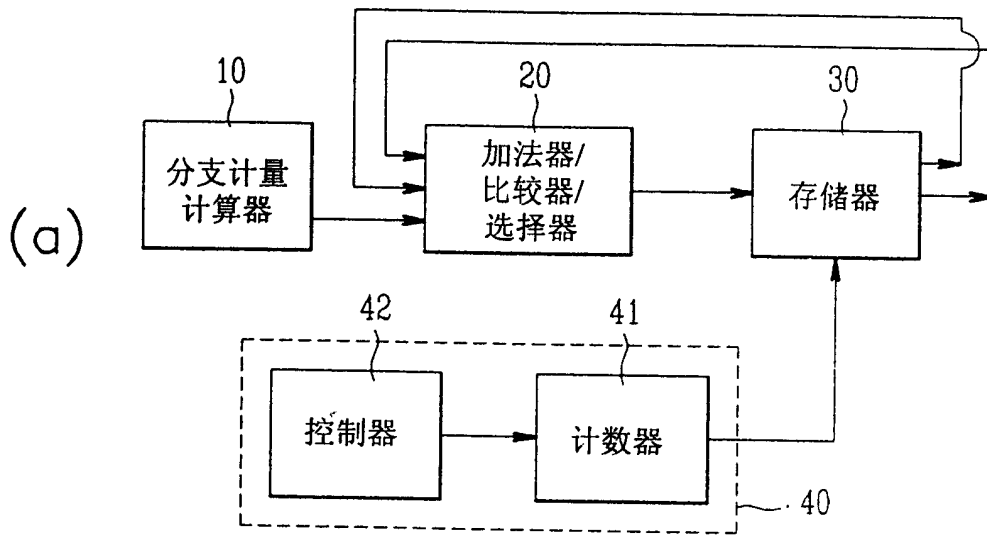


图 2
现有技术

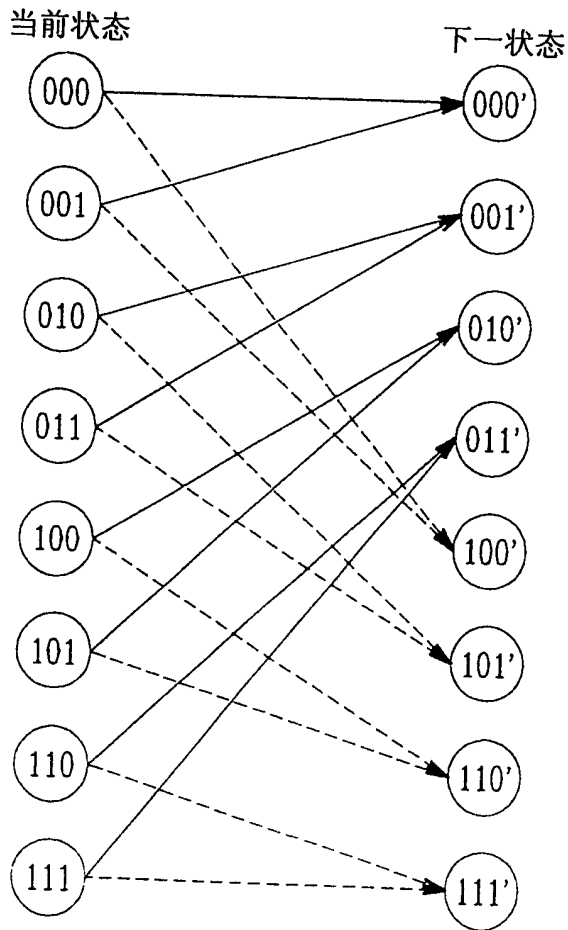
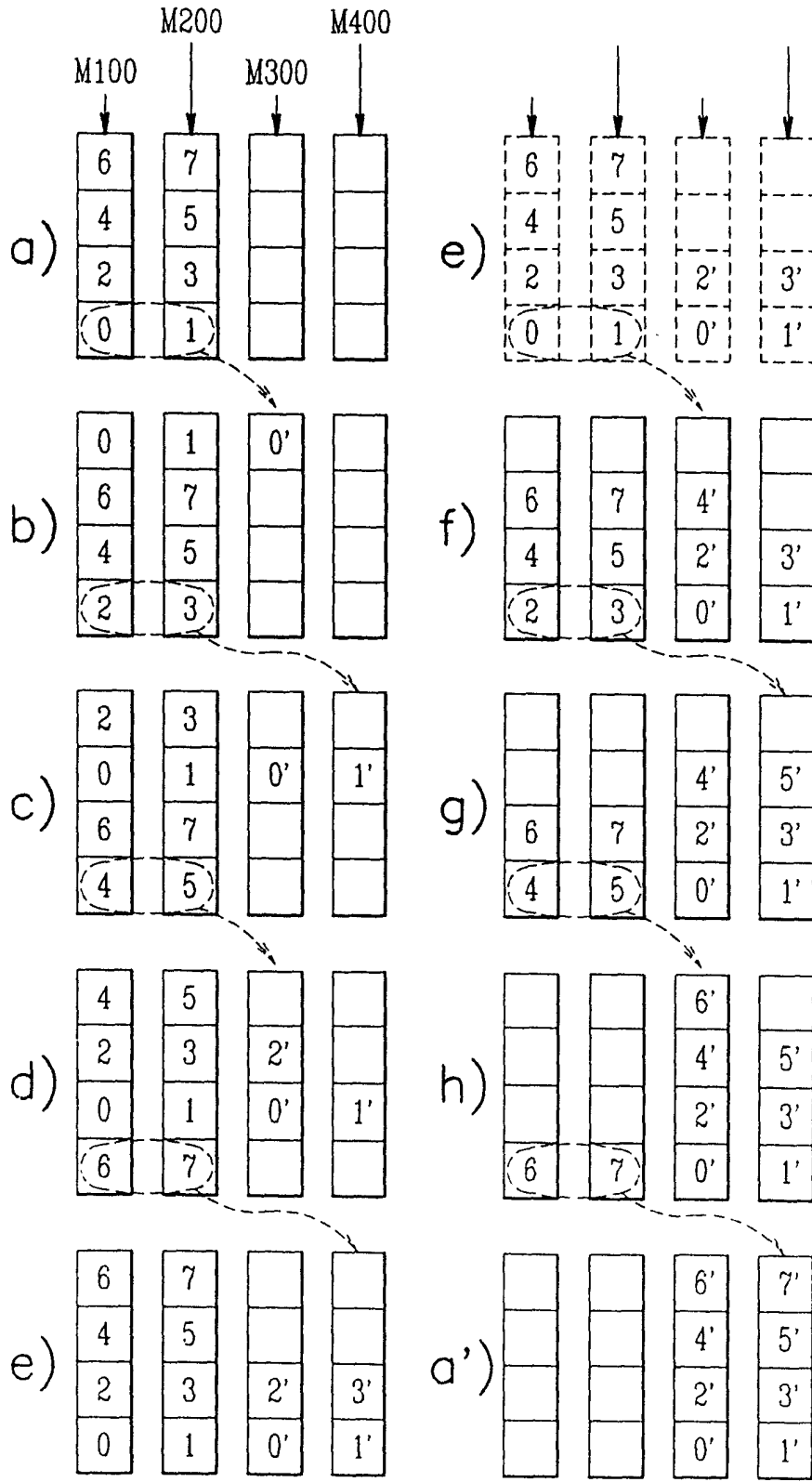


图 3
现有技术



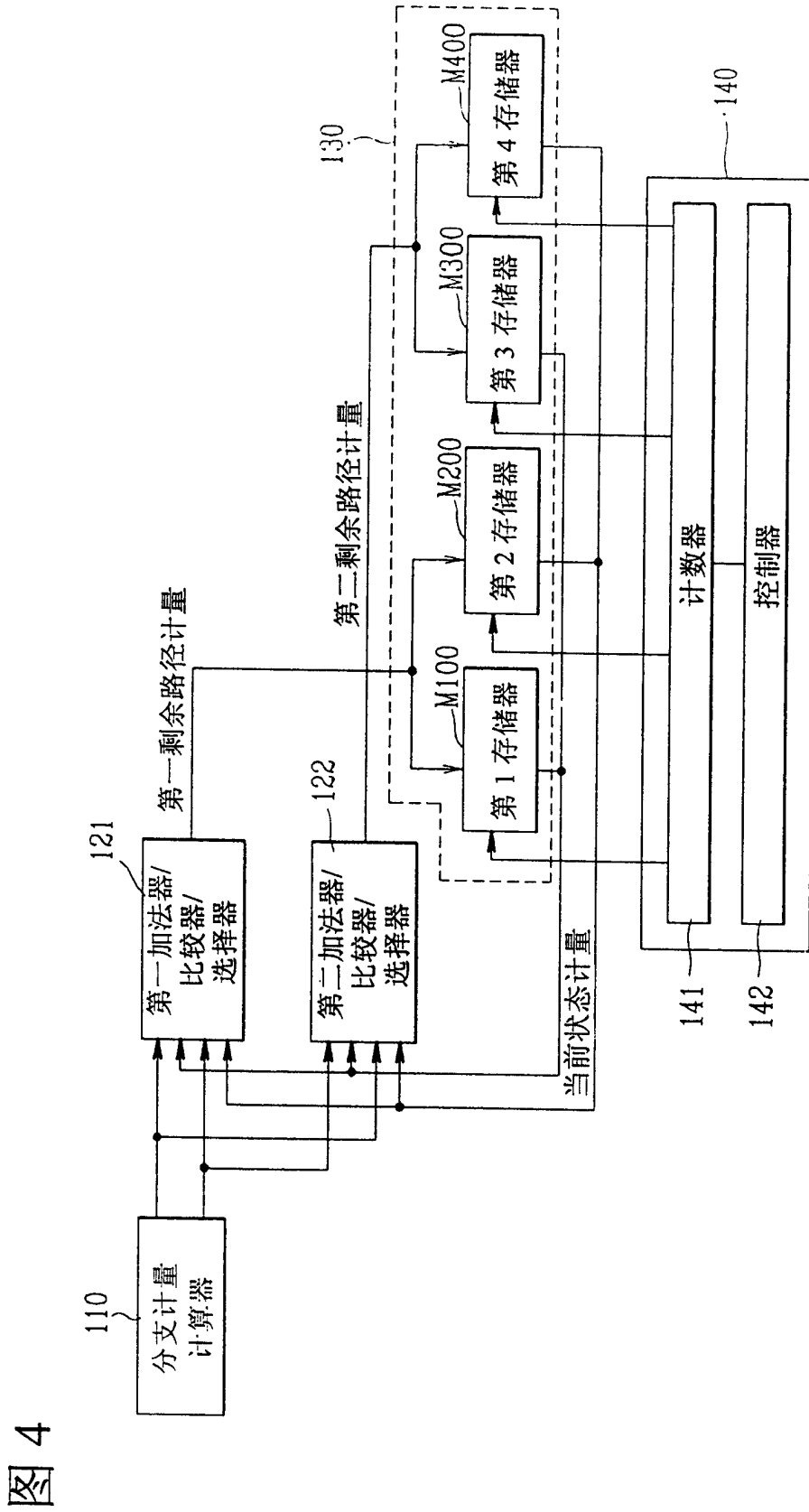


图 5

