



(12) 发明专利

(10) 授权公告号 CN 109947682 B

(45) 授权公告日 2021.03.09

(21) 申请号 201910217428.4

G06F 13/40 (2006.01)

(22) 申请日 2019.03.21

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 107038139 A, 2017.08.11

申请公布号 CN 109947682 A

CN 106951926 A, 2017.07.14

(43) 申请公布日 2019.06.28

审查员 宋鹏飞

(73) 专利权人 浪潮商用机器有限公司

地址 250100 山东省济南市历城区唐冶新
区围子山路1号唐冶新区管理委员会
会展区2-17办公室

(72) 发明人 张思盖

(74) 专利代理机构 北京集佳知识产权代理有限
公司 11227

代理人 罗满

(51) Int. Cl.

G06F 13/38 (2006.01)

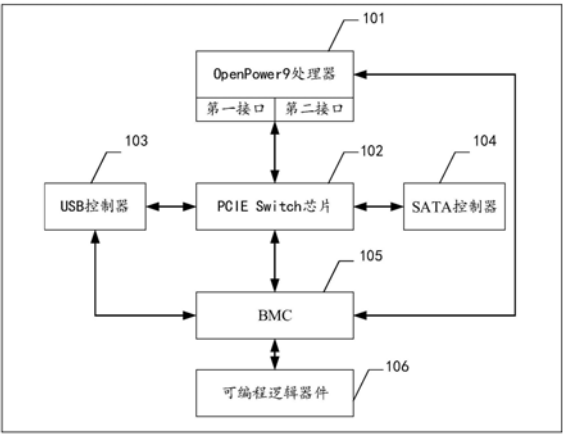
权利要求书1页 说明书5页 附图2页

(54) 发明名称

一种服务器主板及服务器

(57) 摘要

本申请公开了一种服务器主板，包括 OpenPower9 处理器、PCIe Switch 芯片、USB 控制器、SATA 控制器、BMC、可编程逻辑器件，其中，OpenPower9 处理器设置有第一接口和第二接口，其中第一接口支持 CAPI2.0 协议和 PCIe4.0 协议，第二接口支持 PCIe4.0 协议。可见，该服务器主板将 OpenPower9 处理器作为核心处理器，该处理器支持 PCIe4.0 协议，相较于目前 x86 等平台主流应用的 PCIe3.0 速率提升了一倍，此外，该处理器支持 CAPI2.0 协议，因而降低了 IO 开销，提升了服务器性能。此外，本申请还提供了一种服务器，其作用与上述服务器主板的作用相对应。



1. 一种服务器主板,其特征在于,包括:
设置有第一接口和第二接口的OpenPower9处理器,其中,所述第一接口支持CPAI2.0协议和PCIE4.0协议,所述第二接口支持PCIE4.0协议,所述第一接口可以根据实际需求作为PCIE接口或作为CAPI接口;
通过所述第一接口或第二接口与所述OpenPower9处理器相连接的PCIE Switch芯片;
与所述PCIE Switch芯片相连接的USB控制器;
与所述PCIE Switch芯片相连接的SATA控制器;
分别与所述OpenPower9处理器、所述USB控制器、以及所述PCIE Switch芯片相连接的BMC;
与所述BMC相连接的可编程逻辑器件。
2. 如权利要求1所述的服务器主板,其特征在于,还包括:
与所述第一接口相连接的PCIE拓展卡。
3. 如权利要求2所述的服务器主板,其特征在于,所述PCIE拓展卡的槽位组合为以下任意一种:X16+X8、X8+X8+X8、X8+X8+X4+X4。
4. 如权利要求3所述的服务器主板,其特征在于,所述第一接口的数量为两个。
5. 如权利要求1所述的服务器主板,其特征在于,还包括:
分别与所述PCIE Switch芯片和所述SATA控制器相连接的M.2拓展接口。
6. 如权利要求1所述的服务器主板,其特征在于,还包括:
与所述OpenPower9处理器相连接的TPM2.0可信模块。
7. 如权利要求1-6任意一项所述的服务器主板,其特征在于,还包括:
与所述OpenPower9处理器相连接的另一OpenPower9处理器。
8. 如权利要求7所述的服务器主板,其特征在于,还包括:
与所述另一OpenPower9处理器相连接的OCPA接口。
9. 如权利要求8所述的服务器主板,其特征在于,所述BMC通过切换开关与所述OCPA接口相连接。
10. 一种服务器,其特征在于,包括服务器本体,还包括如权利要求1-9任意一项所述的一种服务器主板。

一种服务器主板及服务器

技术领域

[0001] 本申请涉及计算机领域,特别涉及一种服务器主板及服务器。

背景技术

[0002] 在大数据信息时代,服务器在社会发展中起着不可替代的作用,目前国内服务器大多被x86平台垄断着,由于处理器单一,在很多技术方面受到了限制,使得许多新兴技术很难引入到新系统中。目前,服务器一般采用Intel x86处理器,该处理器只支持PCIE3.0,速率仅为Gen3.0的8GT/s,接口单一化,且传输速率较低。

发明内容

[0003] 本申请的目的是提供一种服务器主板及服务器,用以解决传统的服务器采用x86处理器,导致接口单一且传输速率较低的问题。

[0004] 为解决上述技术问题,本申请提供了一种服务器主板,包括:

[0005] 设置有第一接口和第二接口的OpenPower9处理器,其中,所述第一接口支持CPAI2.0协议和PCIE4.0协议,所述第二接口支持PCIE4.0协议;

[0006] 通过所述第一接口或第二接口与所述OpenPower9处理器相连接的PCIE Switch芯片;

[0007] 与所述PCIE Switch芯片相连接的USB控制器;

[0008] 与所述PCIE Switch芯片相连接的SATA控制器;

[0009] 分别与所述OpenPower9处理器、所述USB控制器、以及所述PCIE Switch芯片相连接的BMC;

[0010] 与所述BMC相连接的可编程逻辑器件。

[0011] 可选的,还包括:

[0012] 与所述第一接口相连接的PCIE拓展卡。

[0013] 可选的,所述PCIE拓展卡的槽位组合为以下任意一种:X16+X8、X8+X8+X8、X8+X8+X4+X4。

[0014] 可选的,所述第一接口的数量为两个。

[0015] 可选的,还包括:

[0016] 分别与所述PCIE Switch芯片和所述SATA控制器相连接的M.2拓展接口。

[0017] 可选的,还包括:

[0018] 与所述OpenPower9处理器相连接的TPM2.0可信模块。

[0019] 可选的,还包括:

[0020] 与所述OpenPower9处理器相连接的另一OpenPower9处理器。

[0021] 可选的,还包括:

[0022] 与所述另一OpenPower9处理器相连接的OCPA接口。

[0023] 可选的,所述BMC通过切换开关与所述OCPA接口相连接。

[0024] 此外,本申请还提供了一种服务器,包括服务器本体,还包括如上任意一项所述的一种服务器主板。

[0025] 本申请所提供的一种服务器主板,包括OpenPower9处理器、PCIE Switch芯片、USB控制器、SATA控制器、BMC、可编程逻辑器件,其中,OpenPower9处理器设置有第一接口和第二接口,其中第一接口支持CPAI2.0协议和PCIE4.0协议,第二接口支持PCIE4.0协议。可见,该服务器主板将OpenPower9处理器作为核心处理器,该处理器支持PCIE4.0协议,相较于目前x86等平台主流应用的PCIE3.0速率提升了一倍,此外,该处理器支持CAPI2.0协议,因而降低了IO开销,提升了服务器性能。

[0026] 此外,本申请还提供了一种服务器,其作用与上述服务器主板的作用相对应,这里不再赘述。

附图说明

[0027] 为了更清楚的说明本申请实施例或现有技术的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单的介绍,显而易见地,下面描述中的附图仅仅是本申请的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0028] 图1为本申请所提供的一种服务器主板实施例一的结构示意图;

[0029] 图2为本申请所提供的一种服务器主板实施例二的结构示意图。

具体实施方式

[0030] 本申请的核心是提供一种服务器主板及服务器,提升了数据传输速率和服务器性能。

[0031] 为了使本技术领域的人员更好地理解本申请方案,下面结合附图和具体实施方式对本申请作进一步的详细说明。显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0032] 下面对本申请提供的一种服务器主板实施例一进行介绍,参见图1,实施例一包括:

[0033] 设置有第一接口和第二接口的OpenPower9处理器101,其中,所述第一接口支持CPAI2.0协议和PCIE4.0协议,所述第二接口支持PCIE4.0协议;

[0034] 通过所述第一接口或第二接口与所述OpenPower9处理器相连接的PCIE Switch芯片102;

[0035] 与所述PCIE Switch芯片相连接的USB控制器103;

[0036] 与所述PCIE Switch芯片相连接的SATA控制器104;

[0037] 分别与所述OpenPower9处理器、所述USB控制器、以及所述PCIE Switch芯片相连接的BMC105;

[0038] 与所述BMC相连接的可编程逻辑器件106。

[0039] OpenPower9处理器101为IBM推出的芯片,相较于x86平台,OpenPOWER9处理器101支持PCIE4.0协议,数据传输速率可达到16GT/s,且无需PCH芯片,降低了对外围芯片的依赖

性,系统设计的灵活性更高。此外,OpenPower9处理器101还支持更高效的CAPI2.0接口,CAPI接口协议作为IBM面向POWER系统的一致性加速处理器接口,CAPI在保证加速平台与主机间的内存一致性的同时,消除IO驱动程序等中间环节,降低了IO子系统开销和复杂性,直接分配大块虚拟内存,无需拷贝、拼接,从而提高有效性能,是异构系统接口的理想选择。需要说明的是,本实施例不限定OpenPower9处理器101的数量,具体可以基于实际需求而设定。

[0040] 显然,本实施例中第二接口为PCIE接口,而第一接口可以根据实际需求作为PCIE接口或作为CAPI接口。需要说明的是,上述第一接口和第二接口仅仅用于区分这两种接口,并非对限定接口的数量或次序。在一些具体的实施例中,上述第二接口的数量可以为两个,具体的,服务器主板可以有3个PCIE X24的Riser接口,其中有两个接口可以作为CPAI2.0接口,还可以作为PCIE接口,作为PCIE接口时可以根据选择Riser卡的不同拆分成X16+X8、X8+X8+X8或X8+X8+X4+X4标准PCIE槽位,用于支持标准PCIE卡或扩展NVME盘,另外一个接口可以使用Riser卡支持X16+X8标准PCIE槽位。

[0041] PCIE Switch芯片102主要用于扩展OpenPower9处理器101的PCIE通道,具体的,PCIE Switch芯片102括一个上行端口和多个下行端口,OpenPower9处理器101的PCIE信号输入到PCIE Switch芯片102的上行端口后,PCIE Switch芯片102可以通过其下行端口输出多组PCIE信号。

[0042] USB控制器103与PCIE Switch芯片102的下行端口相连接,一方面用于将PCIE Switch芯片102输出的PCIE信号转换为USB信号,另一方面用于扩展USB接口。

[0043] 相应的,SATA控制器104与PCIE Switch芯片102的下行端口相连接,一方面用于将PCIE Switch芯片102输出的PCIE信号转换为SATA信号,另一方面用于扩展SATA接口。

[0044] BMC105,即基板管理控制器,用于监测服务器主板上的硬件,比如管理监视系统的温度、电压、风扇和电源等等,并做相应的调节工作,以保证系统处于健康的状态。

[0045] 可编程逻辑器件106与BMC105相连接,提供范围广泛的多种逻辑能力、特性、速度和电压特性的标准成品部件,可根据用户自定义的编程实现不同的功能,本实施例中BMC105根据可编程逻辑器件106中的程序实现用户预期的功能。

[0046] 本实施例所提供的一种服务器主板,包括OpenPower9处理器、PCIE Switch芯片、USB控制器、SATA控制器、BMC、可编程逻辑器件,其中,OpenPower9处理器设置有第一接口和第二接口,其中第一接口支持CPAI2.0协议和PCIE4.0协议,第二接口支持PCIE4.0协议。可见,该服务器主板将OpenPower9处理器作为核心处理器,该处理器支持PCIE4.0协议,相较于目前x86等平台主流应用的PCIE3.0速率提升了一倍,此外,该处理器支持CAPI2.0协议,因而降低了IO开销,提升了服务器性能。

[0047] 下面开始详细介绍本申请提供的一种服务器主板实施例二,实施例二基于上述实施例一实现,并在实施例一的基础上进行了一定程度上的拓展。

[0048] 具体的,如图2所示,相较于实施例一,实施例二采用了两个OpenPower9处理器,分别为第一OpenPower9处理器和第二OpenPower9处理器,其中,第一OpenPower9处理器与其他器件的连接关系可以参见实施例一中对OpenPower9处理器101的描述,在此不再展开介绍,下面对实施例二相较于实施例一拓展出的部分进行介绍。

[0049] 首先,实施例二中第一OpenPower9处理器连接有3个PCIE X24的Riser接口,其中

有两个接口可以作为CPAI2.0接口,也可以作为PCIE接口,作为PCIE接口时可以根据选择Riser卡的不同拆分成X16+X8、X8+X8+X8或X8+X8+X4+X4标准PCIE槽位,用于支持标准PCIE卡或扩展NVME盘,另外一个接口可以使用Riser卡支持X16+X8标准PCIE槽位。对于第二OpenPower9处理器,也可以连接如上所述的Riser接口。

[0050] 再者,实施例二设置了分别与PCIE Switch芯片和SATA控制器相连接的M.2拓展接口,M.2拓展接口可以支持2个NVME M.2SSD或者两个SATA M.2SSD,服务器主板可以根据M.2类型自动切换PCIE或SATA信号,因此,可使用性和便利性更强。

[0051] 此外,实施例二设置了一个48Port的PCIE Switch,上行端口接第一OpenPower9处理器,下行端口分别接USB Controller、SATA Controller、M.2Riser接口、OCULink接口,其中,USB Controller用于扩展USB接口,SATA Controller用于扩展SATA接口,M.2Riser接口用于扩展NVME M.2SSD,OCULink接口可根据用户需求不同配置成1个X16接口或4个X4接口,用于扩展GPU或者NVME硬盘,接BMC用于KVM和VGA显示。具体的,上述USB Controller为4Port USB Controller,可以扩展对外3个标准USB3.0接口,一个USB2.0口接BMC,用于支持KVM。

[0052] 以及,实施例二设置了与第一OpenPower9处理器相连接的TPM2.0可信模块,TPM2.0可信模块同样与BMC相连接,以实现对外BMC固件的可信度量。

[0053] 最后,实施例二还设置了与第二OpenPower9处理器相连接的OCPA接口,具体为一个标准的OCPA卡槽位,可以兼容使用OCPA卡或者OCPA+B卡,此槽位同样支持PCIE Gen4.0,BMC通过切换开关(switch)与所述OCPA接口相连接。BMC还通过切换开关与一个板外连接器相连接,以连接支持NCSI的网卡。

[0054] 值得一提的是,本实施例中,服务器主板最大可支持32条内存,具体为DDR4DIMM,服务器主板的对外接口除了上文提及的还包括VGA接口、系统串口、管理网口等标准通用接口。

[0055] 可见,本实施例提供的一种服务器主板,该服务器主板采用OpenPOWER9处理器作为处理核心,OpenPOWER9处理器支持PCIE4.0协议,相较于目前x86等平台主流应用还支持PCIE4.0数据传输速率可达到16GT/s,相较于目前的PCIE3.0接口8GT/s提升一倍,同时,可以支持传输更为高效的CAPI2.0接口,用于接基于CAPI2.0协议接口的加速卡,在大数据领域数据处理和传输上有着很大的优势。此外,该服务器主板可以支持PCIE和SATA接口M.2自动识别切换,可使用性更强,还支持TPM2.0芯片,具有更高的安全可靠。最后,OpenPOWER9平台无需PCH芯片,降低了对外围芯片的依赖性,系统设计的灵活性更高。

[0056] 此外,本申请还提供了一种服务器,包括服务器本体,以及如上所述的服务器主板。该服务器的作用与上述服务器主板的作用相对应,这里不再展开介绍。

[0057] 本说明书中各个实施例采用递进的方式描述,每个实施例重点说明的都是与其它实施例的不同之处,各个实施例之间相同或相似部分互相参见即可。对于实施例公开的装置而言,由于其与实施例公开的方法相对应,所以描述的比较简单,相关之处参见方法部分说明即可。

[0058] 专业人员还可以进一步意识到,结合本文中所公开的实施例描述的各示例的单元及算法步骤,能够以电子硬件、计算机软件或者二者的结合来实现,为了清楚地说明硬件和软件的可互换性,在上述说明中已经按照功能一般性地描述了各示例的组成及步骤。这些

功能究竟以硬件还是软件方式来执行,取决于技术方案的特定应用和设计约束条件。专业技术人员可以对每个特定的应用来使用不同方法来实现所描述的功能,但是这种实现不应认为超出本申请的范围。

[0059] 结合本文中所公开的实施例描述的方法或算法的步骤可以直接用硬件、处理器执行的软件模块,或者二者的结合来实施。软件模块可以置于随机存储器 (RAM)、内存、只读存储器 (ROM)、电可编程ROM、电可擦除可编程ROM、寄存器、硬盘、可移动磁盘、CD-ROM、或技术领域内所公知的任意其它形式的存储介质中。

[0060] 以上对本申请所提供的服务器主板及服务器进行了详细介绍。本文中应用了具体个例对本申请的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本申请的方法及其核心思想。应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以对本申请进行若干改进和修饰,这些改进和修饰也落入本申请权利要求的保护范围内。

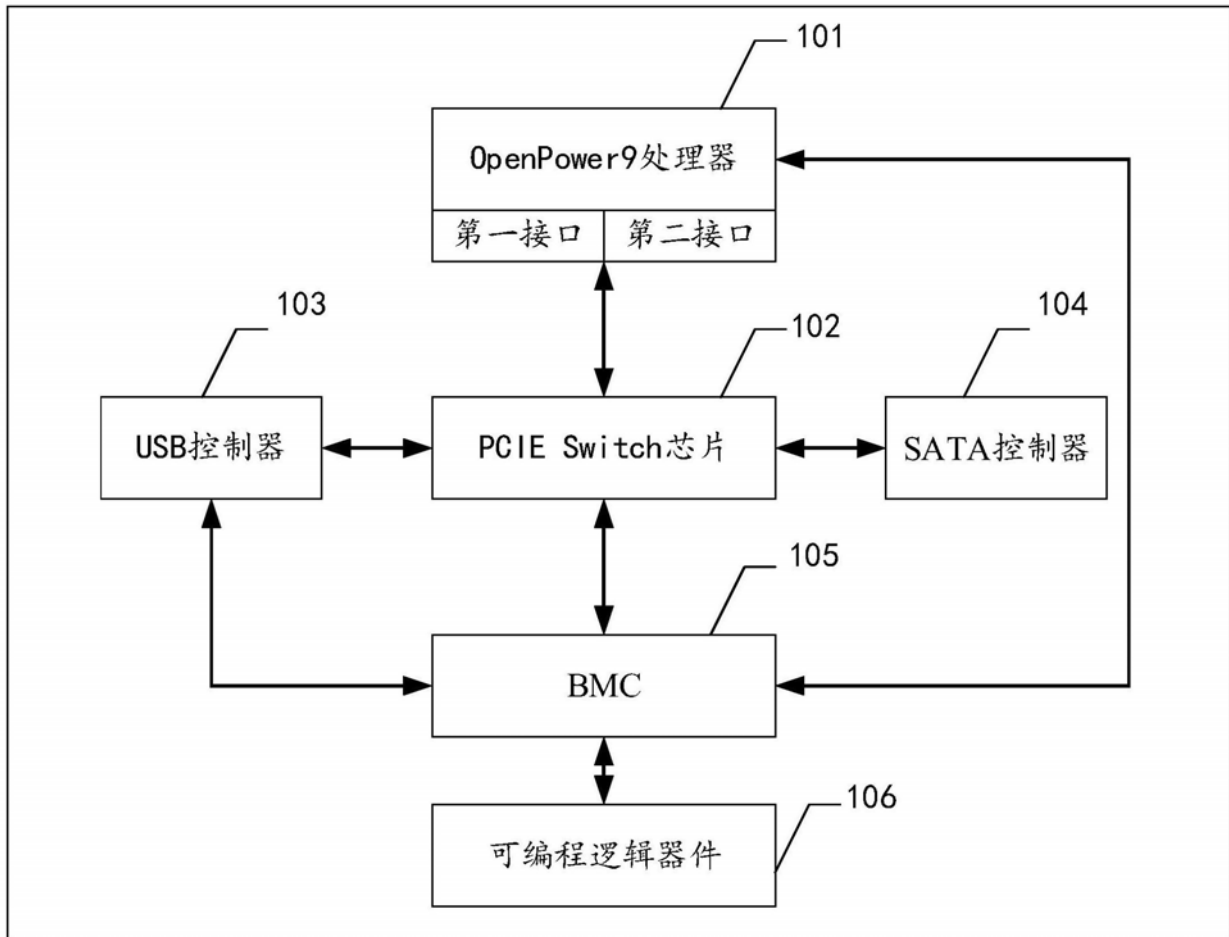


图1

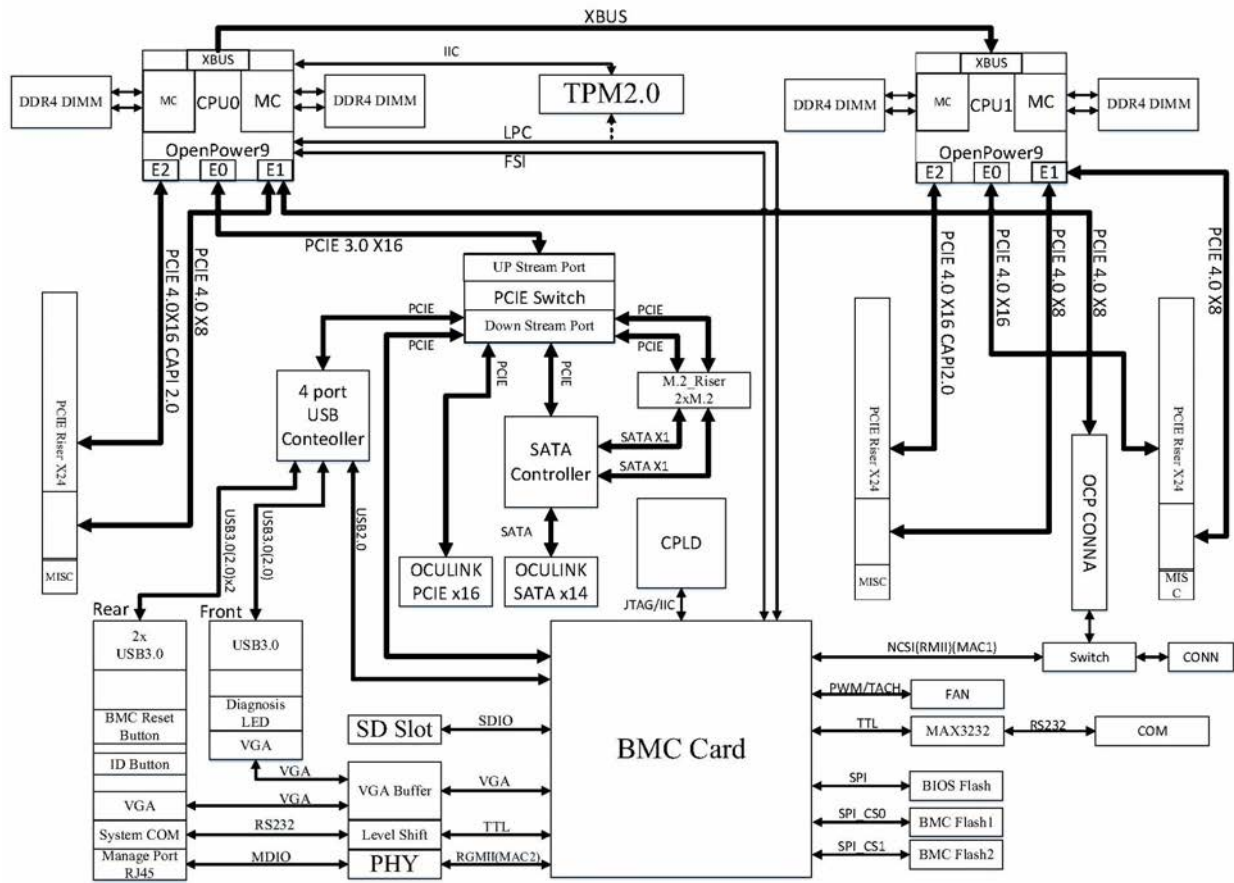


图2