

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 7 月 21 日(21.07.2016)



(10) 国際公開番号

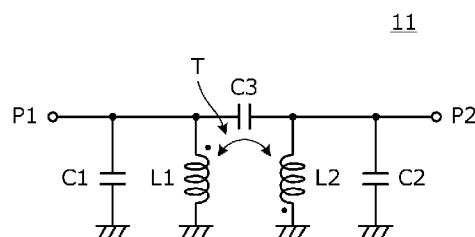
WO 2016/114181 A1

- (51) 国際特許分類:
H03H 7/20 (2006.01) H01F 27/00 (2006.01)
- (21) 国際出願番号: PCT/JP2016/050183
- (22) 国際出願日: 2016 年 1 月 6 日(06.01.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-006266 2015 年 1 月 15 日(15.01.2015) JP
特願 2015-045452 2015 年 3 月 9 日(09.03.2015) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 Kyoto (JP).
- (72) 発明者: 石塚健一(ISHIZUKA, Kenichi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP). 西田浩(NISHIDA, Hiroshi); 〒6178555 京都府長岡京市東神足 1 丁目 1 〇 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所(KAEDE PATENT ATTORNEYS' OFFICE); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: TRANSFORMER-TYPE PHASE SHIFTER, PHASE-SHIFT CIRCUIT, AND COMMUNICATION TERMINAL DEVICE

(54) 発明の名称: トランス型移相器、移相回路および通信端末装置

Fig.1



(57) Abstract: A transformer-type phase shifter and a phase-shift circuit which are advantageous for achieving a reduction in size, achieving low loss, and reducing the frequency dependence of the phase-shift amount, are formed as a result of being provided with: a transformer (T) which is provided with a first coil (L1), and a second coil (L2) magnetic field coupled to the first coil (L1) at a coupling coefficient of less than 1, and which includes a parallel inductance component and a series inductance component; and an impedance adjustment circuit which includes a reactance element for adjusting the impedance of the transformer (T).

(57) 要約: 第 1 コイル (L1) および第 1 コイル (L1) に対して結合係数 1 未満で磁界結合する第 2 コイル (L2) を有し、並列インダクタンス成分および直列インダクタンス成分を含むトランス (T) と、トランス (T) のインピーダンスを調整するリアクタンス素子を含むインピーダンス調整用回路と、を備えることで、小型化、低損失化、移相量の周波数依存性低減に有利な、トランス型移相器や移相回路を構成する。

WO 2016/114181 A1

明 細 書

発明の名称：トランス型移相器、移相回路および通信端末装置 技術分野

[0001] 本発明は、アンテナと給電回路との間に接続されるトランス型移相器、移相回路およびトランス型移相器や移相回路を備えた通信端末装置に関する。

背景技術

[0002] 例えば、携帯電話をはじめとする通信端末装置においては、一般に小型で高効率な高周波回路が構成されることが望まれる。

[0003] 高周波回路において、伝送信号を所定の位相で後段（次段）の回路へ与えるために位相角を回転させる位相シフト回路すなわち移相回路が一つの回路要素として用いられる。

[0004] 例えば、送信回路に設けられる高周波パワーアンプとアンテナとの間に、移相回路およびアンテナ整合回路を設け、移相回路の移相量を適宜設定して、パワーアンプとアンテナ整合回路とのマッチングを図ることで、パワーアンプの効率を向上させ、高調波の発生を抑制することができる。

先行技術文献

特許文献

[0005] 特許文献1：特開2003-32003号公報

発明の概要

発明が解決しようとする課題

[0006] 従来、例えば特許文献1に示されているような伝送線路型の移相器は、挿入損失特性と周波数依存性の点で優れるが、大きな移相量を得ようとする大型化する欠点がある。また、伝送線路型の移相器は移相量の周波数依存性があるので、広帯域の高周波回路に適用し難い。

[0007] 一方、分布定数型ディレイライン等の部品を用いた移相回路においては、移相量の周波数依存性が大きいので、広帯域の高周波回路への適用が難しい。そのため、広帯域化が進んでいる携帯電話端末等では利用し難い。また、

移相量を大きくしようとする、信号の挿入損失が増大する欠点がある。

[0008] 図15は、従来の分布定数型ディレイラインによる移相器を設けた伝送線路の移相特性を示す図である。ここで横軸は周波数、縦軸は移相量である。特性ラインAは伝送線路単体での特性、特性ラインBは移相器を設けた状態での特性である。両者の移相量の差が移相器による移相量である。この例では、伝送線路による移相量は周波数1GHzで -30° 、周波数1.9GHzで -60° であり、移相器を接続した状態での移相量は、周波数1GHzで -90° 、周波数1.9GHzで -180° である。したがって、移相器単体での移相量は、周波数1GHzで -60° 、周波数1.9GHzで -120° である。

[0009] このように、伝送線路でも分布定数型ディレイライン等の移相器でも周波数依存性が大きい。すなわち、必要な移相量が大きいほど、広帯域での使用は困難になる。また、伝送線路でも分布定数型ディレイラインでも、高周波になるほど挿入損失が大きく、特に分布定数型ディレイラインでは高周波における挿入損失の増大が顕著である。したがって、移相量を大きくしようとするほど挿入損失は増大する。

[0010] 本発明の目的は、小型化、低損失化、移相量の周波数依存性低減に有利な、トランス型移相器、移相回路およびトランス型移相器や移相回路を備えた通信端末装置を提供することにある。

課題を解決するための手段

[0011] (1) 本発明のトランス型移相器は、

第1コイルおよび前記第1コイルに対して結合係数1未満で磁界結合する第2コイルを有し、並列インダクタンス成分および直列インダクタンス成分を含むトランスと、

前記トランスのインピーダンスを整合させるためのリアクタンス素子を含むインピーダンス調整用回路と、
を備えることを特徴とする。

[0012] (2) 上記(1)において、前記インピーダンス調整用回路は、

前記第 1 コイルに並列に接続された第 1 キャパシタンス素子と、
前記第 2 コイルに並列に接続された第 2 キャパシタンス素子と、
前記第 1 コイルと前記第 2 コイルとの間に接続された第 3 キャパシタンス素子と、
を含むことが好ましい。前記第 1 キャパシタンス素子、前記第 2 キャパシタンス素子および前記第 3 キャパシタンス素子の少なくともいずれかは前記トランスの浮遊容量で構成されてもよいし、浮遊容量とともに実部品で構成されていてもよい。

[0013] (3) 本発明のトランス型移相器は、

第 1 コイルおよび前記第 1 コイルに対して結合係数 1 未満で磁界結合する第 2 コイルを有し、第 1 ポートと第 2 ポートとの間に接続されたトランスと、

前記トランスの第 1 ポートとグランドとの間に接続された第 1 キャパシタンス素子と、

前記トランスの第 2 ポートとグランドとの間に接続された第 2 キャパシタンス素子と、

前記トランスの第 1 ポートと第 2 ポートとの間に接続された第 3 キャパシタンス素子と、

を備えることを特徴とする。前記第 1 キャパシタンス素子、前記第 2 キャパシタンス素子および前記第 3 キャパシタンス素子の少なくともいずれかは前記トランスの浮遊容量で構成されてもよいし、浮遊容量とともに実部品で構成されていてもよい。

[0014] 上記 (1) (2) (3) のいずれの構成でも、

前記トランス回路の、前記第 1 コイルに対する入出力信号と前記第 2 コイルに対する入出力信号との位相差 (180°) に、前記トランス回路の並列インダクタンス成分および直列インダクタンス成分による移相量を加算した、すなわち 180° を超える移相を行うことができる。

[0015] また、前記トランスが有する並列寄生インダクタンス成分および直列寄生

インダクタンス成分の存在により、トランスのインピーダンスは規定値（例えば 50Ω ）から外れてしまうが、前記リアクタンス素子（キャパシタンス素子）を備えることで、インピーダンスを調整することが可能となる。

[0016] （４）上記（２）または（３）において、前記トランスは、複数の基材層が積層された単一の積層体内に設けられ、前記第１コイルおよび前記第２コイルは前記基材層に形成された導体パターンで構成されることが好ましい。このことにより、単一の部品としての移相器をプリント配線板等を実装するだけでよく、通信端末装置等への実装が容易となる。

[0017] （５）上記（４）において、前記第１コイルおよび前記第２コイルは、実質的に同一の内外径を有し、コイル軸が同軸関係にあることが好ましい。このことにより、第１コイルおよび第２コイルの巻回数が少ないながらも、すなわち小型でありながら、適度に高い結合係数のトランスが得られる。

[0018] （６）上記（２）から（５）のいずれかにおいて、前記第３キャパシタンス素子は、主に前記第１コイルと前記第２コイルとの間に生じるコイル間容量で構成されることが好ましい。このことにより、第３キャパシタンス素子形成用のパターンが不要であり、または部品としての第３キャパシタンス素子が不要であるので、小型化・低コスト化できる。

[0019] （７）上記（２）から（６）のいずれかにおいて、前記第１キャパシタンス素子は、主に前記第１コイルの線間容量で構成され、前記第２キャパシタンス素子は、主に前記第２コイルの線間容量で構成されることが好ましい。このことにより、第１キャパシタンス素子および第２キャパシタンス素子形成用のパターンが不要であり、または部品としての第１キャパシタンス素子および第２キャパシタンス素子が不要であるので、小型化・低コスト化できる。

[0020] （８）上記（１）から（７）のいずれかにおいて、前記第１コイルと前記第２コイルによるトランス比は $1:n$ （ n は１以外の値）にすることも可能である。このことにより、移相と共にトランスによるインピーダンス変換ができ、第１ポートに接続される回路と第２ポートに接続される回路とのインピ

ーダンス整合回路の機能を兼ねることができる。

[0021] (9) 本発明の移相回路は、上記(1)から(8)のいずれかに記載のトランス型移相器と、前記トランス型移相器に対して直列に接続された、移相量 90° 未満の移相線路とを備えることを特徴とする。この構成により、 180° を超える広範囲に亘り、且つ微調整された所定の移相が可能となる。もちろん、前記移相線路は、基板とその基板に形成された導体パターンとで構成されてもよい。

[0022] (10) 本発明の通信端末装置は、電力増幅回路を有する給電回路と、前記給電回路に接続されるアンテナ素子と、を備える通信端末装置であって、

前記給電回路と前記アンテナ素子との間に、上記(1)から(8)のいずれかに記載のトランス型移相器または上記(9)に記載の移相回路を備えることを特徴とする。これにより、アンテナを含む送信回路系において高効率化または小型化が図れる。

発明の効果

[0023] 本発明のトランス型移相器によれば、小型、低損失でありながら 180° を超える大きな移相量が得られる。また、移相量の周波数依存性の小さな移相特性が得られる。また、インピーダンス調整用回路を備えることで、移相量を微調整できる。

[0024] 本発明の移相回路によれば、小型化、低損失化、移相量の周波数依存性低減を確保したまま 180° よりさらに大きな移相量を容易に得ることができる。

[0025] 本発明の通信端末装置によれば、アンテナを含む送信回路系において高効率化または小型化が図れる。

図面の簡単な説明

[0026] [図1]図1は第1の実施形態に係るトランス型移相器11の回路図である。

[図2]図2(A)(B)はトランスTの等価回路図である。

[図3]図3はトランス型移相器11の外観斜視図である。

[図4]図4はトランス型移相器11の各層の平面図である。

[図5]図5はトランス型移相器11の縦断面図である。

[図6]図6(A)は、トランス型移相器11の回路図である。図6(B)は、トランス型移相器11の等価回路図である。

[図7]図7はトランスTによる移相作用をスミスチャート上に示す図である。

[図8]図8はトランス型移相器11の移相量の周波数特性を示す図である。

[図9]図9はトランス型移相器11の挿入損失の周波数特性を示す図である。

[図10]図10(A)(B)は第2の実施形態に係る移相回路30A, 30Bの構成を示すブロック図である。

[図11]図11(A)(B)(C)(D)は、第2の実施形態に係る4つの移相回路31, 32, 33, 34の回路構成を示す図である。

[図12]図12は第3の実施形態に係るトランス型移相器13の回路図である。

[図13]図13は第4の実施形態に係るトランス型移相器14の回路図である。

[図14]図14は第5の実施形態に係る通信端末装置200のブロック図である。

[図15]図15は従来の分布定数型ディレイラインによる移相器を設けた伝送線路の移相特性を示す図である。

発明を実施するための形態

[0027] 以降、図を参照して幾つかの具体的な例を挙げて、本発明を実施するための複数の形態を示す。各図中には同一箇所同一符号を付す。第2の実施形態以降では第1の実施形態と共通の事柄についての記述を省略し、異なる点について説明する。特に、同様の構成による同様の作用効果については実施形態毎には逐次言及しない。

[0028] 《第1の実施形態》

図1は第1の実施形態に係るトランス型移相器11の回路図である。トランス型移相器11はトランスTを備えている。トランスTは、第1コイルL1および第1コイルL1に対して結合係数1未満で磁界結合する第2コイル

L 2 を有する。また、トランス型移相器 1 1 は、第 1 キャパシタンス素子 C 1、第 2 キャパシタンス素子 C 2 および第 3 キャパシタンス素子 C 3 によるインピーダンス調整用回路を備えている。

[0029] 第 1 キャパシタンス素子 C 1 は第 1 コイル L 1 に並列接続されていて、第 2 キャパシタンス素子 C 2 は第 2 コイル L 2 に並列接続されている。また、第 3 キャパシタンス素子 C 3 は第 1 コイル L 1 と第 2 コイル L 2 との間に接続されている。

[0030] 図 2 (A) (B) は上記トランス T の各種等価回路図である。トランス T の等価回路は幾つかの形式で表すことができる。図 2 (A) の表現では、理想トランス I T と、その 1 次側に直列接続されたインダクタ L a と、1 次側に並列接続されたインダクタ L b と、2 次側に直列接続されたインダクタ L c とで表される。

[0031] 図 2 (B) の表現では、理想トランス I T と、その 1 次側に直列接続された 2 つのインダクタ L a、L c 1 と、1 次側に並列接続されたインダクタ L b とで表される。

[0032] ここで、トランス T のトランス比を 1 : n、第 1 コイル L 1 と第 2 コイル L 2 (図 1 参照) との結合係数を k、第 1 コイル L 1 のインダクタンスを L1、第 2 コイル L 2 のインダクタンスを L2 でそれぞれ表すと、上記インダクタ L a、L b、L c のインダクタンスは次の関係にある。

[0033] $L a : L1(1-k)$

$L b : k*L1$

$L c : L2(1-k)$

$L c 1 : n^2*L2*(1-k)$

理想トランスのトランス比は第 1 コイル L 1 と第 2 コイル L 2 との巻回数によるトランス比である。

[0034] いずれにせよ、本実施形態のトランス T は、第 1 コイル L 1 と第 2 コイル L 2 との結合係数 k が 1 未満であることに伴い、直列インダクタンス成分および並列インダクタンス成分が生じる。

[0035] 図3は本実施形態のトランス型移相器11の外観斜視図であり、図4はトランス型移相器11の各層の平面図である。また、図5はトランス型移相器11の断面図である。トランス型移相器11は、複数の絶縁性の基材S1～S9を備えている。基材S1～S9には各種導体パターンが形成されている。「各種導体パターン」には、基材の表面に形成された導体パターンだけでなく、層間接続導体を含む。層間接続導体はビア導体だけでなく、積層体100の端面に形成される端面電極も含む。

[0036] 基材S1の上面は積層体100の実装面（下面）に相当する。基材S1には第1ポートP1としての端子T1、第2ポートP2としての端子T2、グラウンド端子GND、空き端子NCが形成されている。

[0037] 基材S5、S4には、導体L1A1、L1A2がそれぞれ形成されている。基材S3には導体L1A3、L1B1が形成されている。基材S2には導体L1B2、L1Cが形成されている。

[0038] 導体L1A1の第1端は第1ポートの端子T1に接続されている。導体L1A1の第2端はビア導体V1を介して導体L1A2の第1端に接続されている。導体L1A2の第2端はビア導体V2を介して導体L1A3の第1端に接続されている。導体L1A3の第2端は導体L1B1の第1端に接続されている。導体L1A3の第2端および導体L1B1の第1端はビア導体V3を介して導体L1B2の第1端に接続されている。導体L1B1の第2端はビア導体V4を介して導体L1B2の第2端に接続されている。導体L1B2の第2端は導体L1Cの第1端に接続されている。導体L1Cの第2端はグラウンド端子GNDに接続されている。

[0039] 基材S6、S7には、導体L2A1、L2A2がそれぞれ形成されている。基材S8には導体L2A3、L2B1が形成されている。基材S9には導体L2B2、L2Cが形成されている。

[0040] 導体L2A1の第1端は第2ポートの端子T2に接続されている。導体L2A1の第2端はビア導体V5を介して導体L2A2の第1端に接続されている。導体L2A2の第2端はビア導体V6を介して導体L2A3の第1端

に接続されている。導体L 2 A 3の第2端は導体L 2 B 1の第1端に接続されている。導体L 2 A 3の第2端および導体L 2 B 1の第1端はビア導体V 7を介して導体L 2 B 2の第1端に接続されている。導体L 2 B 1の第2端はビア導体V 8を介して導体L 2 B 2の第2端に接続されている。導体L 2 B 2の第2端は導体L 2 Cの第1端に接続されている。導体L 2 Cの第2端はグランド端子GNDに接続されている。

[0041] 上記導体L 1 A 1, L 1 A 2, L 1 A 3, L 1 B 1, L 1 B 2, L 1 Cおよびビア導体V 1, V 2, V 3, V 4によって第1コイルL 1が構成される。また、上記導体L 2 A 1, L 2 A 2, L 2 A 3, L 2 B 1, L 2 B 2, L 2 Cおよびビア導体V 5, V 6, V 7, V 8によって第2コイルL 2が構成される。第1コイルL 1、第2コイルL 2は共に矩形ヘリカル状のコイルである。

[0042] 積層体100の各基材層はLTCC (LowTemperature Co-fired Ceramics: 低温同時焼成セラミックス) 等で構成された非磁性セラミック積層体であってもよいし、ポリイミドや液晶ポリマ等の樹脂材料で構成した樹脂積層体であってもよい。このように、基材層が非磁性体であることにより (磁性体フェライトではないので)、700MHzを超える高周波数帯でも所定インダクタンス、所定結合係数のトランスおよび移相器として用いることができる。

[0043] 上記導体パターンおよび層間接続導体は、AgやCuを主成分とする比抵抗の小さな導体材料によって構成される。基材層がセラミックであれば、例えば、AgやCuを主成分とする導電性ペーストのスクリーン印刷および焼成により形成される。また、基材層が樹脂であれば、例えば、Al箔やCu箔等の金属箔がエッチング等によりパターンニングされることにより形成される。

[0044] 第1コイルL 1および第2コイルL 2は、ほぼ同一の内外径を有し、コイル巻回軸CAが同じ (同軸) 関係にある。そのため、第1コイルL 1および第2コイルL 2の巻回数が少ないながらも、すなわち小型でありながらも、適度に結合係数kが高いトランスが得られる。また、第1コイルL 1と第2コイルL 2との間に、大きなコイル間容量を生じさせることができ、所定容

量の第3キャパシタンス素子C3を構成できる。

[0045] 図6(A)は、本実施形態のトランス型移相器11の回路図である。ここで、第1コイルL1および第2コイルL2でトランスが構成される。

[0046] 第1キャパシタンス素子C1は、主に基材S2, S3, S4, S5に形成されている導体の層間に生じる浮遊容量で構成される。同様に、第2キャパシタンス素子C2は、主に基材S6, S7, S8, S9に形成されている導体の層間に生じる浮遊容量で構成される。また、第3キャパシタンス素子C3は、主に第1コイルL1と第2コイルL2との間に生じるコイル間浮遊容量であり、特に主に、導体L1A1と導体L2A1との間に生じる容量で構成される。

[0047] 第1コイルL1および第2コイルL2を構成する複数の導体の層間距離を狭めることで、キャパシタンス素子C1, C2, C3を浮遊容量のみで構成すれば、第1コイルL1および第2コイルL2の自己インダクタンスおよび相互インダクタンスを高めることができる。

[0048] なお、第1キャパシタンス素子C1、第2キャパシタンス素子C2および第3キャパシタンス素子C3の少なくともいずれかは浮遊容量とともに実部品で構成されていてもよい。

[0049] 図6(B)は、トランス型移相器11を、理想トランスITと寄生インダクタンスとに分けて表した等価回路図である。インダクタLa, Lcは直列寄生インダクタンス成分、インダクタLbは並列寄生インダクタンス成分をそれぞれ表している。

[0050] 上記寄生インダクタンス成分（インダクタLa, Lb, Lc）によって、トランスのインダクタンスは規定値（例えば50Ω）から外れてしまうが、キャパシタンス素子C1, C2, C3を備えることで、トランスのインピーダンスが規定値に調整される。特に、キャパシタンス素子C1, C2は並列寄生インダクタンス成分Lbによるインピーダンスのずれを補正するように作用し、キャパシタンス素子C3は直列寄生インダクタンス成分La, Lcによるインピーダンスのずれを補正するように作用する。

- [0051] なお、図4に示したビア導体V3、V4の位置によって、図6(A)に示す第1コイルL1に占める、導体L1B1、L1B2の並列接続部の割合が定まる。同様に、図4に示したビア導体V7、V8の位置によって、図6(A)に示す第2コイルL2に占める、導体L2B1、L2B2の並列接続部の割合が定まる。したがって、これらビア導体V3、V4の位置によって第1コイルL1のインダクタンスを微調整でき、ビア導体V7、V8の位置によって第2コイルL2のインダクタンスを微調整できる。
- [0052] 上記導体L1B1、L1B2の並列接続部には電流が分散して流れるのに対し、導体L1A1にはそのような電流の分散がない。同様に、導体L2B1、L2B2の並列接続部には電流が分散して流れるのに対し、導体L2A1にはそのような電流の分散がない。
- [0053] 第1コイルL1と第2コイルL2とは、積層方向に近接している導体部分が結合に最も寄与する。すなわち、全周に亘って積層方向に対向する導体L1A1、L2A1部分が、第1コイルL1と第2コイルL2の結合に寄与する。上述したように、この導体L1A1、L2A1部分には上記並列接続部による電流の分散が無いので、第1コイルL1と第2コイルL2との結合度は高い。
- [0054] このように、並列接続部を、相手側コイルの導体パターンに対し積層方向で離れた位置に設けることで、並列接続部を設けることによる結合度の低下が抑制される。
- [0055] また、端子T1、T2に接続される導体L1A1、L2A1を積層方向の中央付近に配置し、グランド端子GNDが接続される導体L1C、L2Cを積層方向の上下に配置することにより、複雑な構造とならずに、第1コイルL1と第2コイルL2とが磁束を共有するトランスを構成でき、さらにキャパシタンス素子C3の調整が容易になる、という効果を奏する。
- [0056] 図7はトランスTによる移相作用をスミスチャート上に示す図である。トランス比1:1で、且つ寄生成分の無いトランス（トランス比1:1の理想トランス）であれば、そのトランスの第1ポートP1から見たインピーダンス

スも第2ポートP2から見たインピーダンスもスミスチャート上の中心にプロットされる。但し、ポートP1-P2間の位相差は 180° である。図7中の半円状の矢印はそのことを表している。

[0057] 図8は本実施形態のトランス型移相器11の移相量の周波数特性を示す図である。図8において横軸は周波数、縦軸は移相量である。移相量は $\pm 180^\circ$ の範囲で表している。この例では、マーカーm1は周波数1GHzにおける移相量、マーカーm2は周波数1.9GHzにおける移相量をそれぞれ示している。図8の表記では、上辺の 180° から読み取り値を減じた値に 180° を加算した値が移相量である。すなわち、移相量は1GHzで $180^\circ + 65^\circ = 245^\circ$ 、1.9GHzで $180^\circ + 115^\circ = 295^\circ$ である。

[0058] このように、周波数が約2倍異なっても、移相量は約1.2倍になるだけ（2割変化するだけ）である。

[0059] 図9は本実施形態のトランス型移相器11の挿入損失の周波数特性を示す図である。周波数1GHzで約 -0.4 dB、周波数1.9GHzで約 -0.3 dBであり、低挿入損失特性が得られる。この例で、周波数1GHzより周波数1.9GHzで挿入損失がより低下しているのは、トランスTを介さずに、第3キャパシタンス素子C3を直接通過する信号成分が増大するためである。

[0060] なお、第1キャパシタンス素子C1や第2キャパシタンス素子C2は、コイルの線間容量だけに限らず、コイル以外の導体パターンで構成してもよい。さらには外付け部品としてのキャパシタを接続してもよい。また、第3キャパシタンス素子C3は、コイル間容量だけに限らず、コイル以外の導体パターンで構成してもよい。さらには外付け部品としてのキャパシタを接続してもよい。

[0061] 《第2の実施形態》

図10(A)(B)は第2の実施形態に係る移相回路30A、30Bの構成を示すブロック図である。移相回路30A、30Bは給電回路9とアンテナ

ナ 1 との間に接続されている。移相回路 30A は、トランス型移相器 10 と、トランス型移相器 10 に対して直列に接続された移相線路 20 とで構成されている。また、移相回路 30B は、移相線路 20 と、移相線路 20 に対して直列に接続されたトランス型移相器 10 とで構成されている。トランス型移相器 10 の基本構成は第 1 の実施形態で示したトランス型移相器 11 と同じである。移相線路 20 は移相量 90° 未満の移相線路である。

[0062] 移相回路 30A, 30B はトランス型移相器 10 による移相量と移相線路 20 による移相量とを加算した位相角だけ、ポート P1 - P2 間に位相差をもたせる。

[0063] トランスの寄生インダクタンス成分によるインピーダンスのずれを、並列接続のキャパシタンス素子および直列接続のキャパシタンス素子を付加することにより微調整した後の移相量を α で表すと、トランス型移相器 10 の移相量は $180^\circ + \alpha$ である。移相線路 20 による移相量を β とすると、移相回路 30A, 30B の移相量は、 $180^\circ + \alpha + \beta$ である。

[0064] このように、移相線路 20 を付加することで 180° を大きく超える移相を行うことができ、トランス型移相器 10 による上記 α の移相量で全体の移相量を微調整できる。

[0065] なお、図 10 (A) (B) において、移相回路 30A, 30B とアンテナ 1 との間にアンテナ整合回路が設けられていてもよい。

[0066] 図 11 (A) (B) (C) (D) は、4 つの移相回路 31, 32, 33, 34 の回路構成を示す図である。図 11 (A) (B) (C) (D) において、移相線路 21, 22 等は分布定数回路であるが、これらを集中定数回路で表している。各移相線路は、いずれも伝送線路に対してシリーズ接続されたインダクタ L_{d1} , L_{d2} 、およびグラウンドに対してシャント接続されたキャパシタ C_{d1} , C_{d2} を備える。

[0067] 図 11 (A) の例では、トランス型移相器 11 と移相線路 21 とで移相回路 31 が構成されている。トランス型移相器 11 は、第 1 の実施形態で図 1 に示したものと同一である。

- [0068] 図 1 1 (B) の例では、トランス型移相器主要部 1 1 B と移相線路 2 2 とで移相回路 3 2 が構成されている。移相線路 2 2 の一部であるキャパシタンス素子 C 2 とトランス型移相器主要部 1 1 B とでトランス型移相器が構成されている。
- [0069] 図 1 1 (C) の例では、トランス型移相器主要部 1 1 C、キャパシタンス素子 C 2 および移相線路 2 1 で移相回路 3 3 が構成されている。トランス型移相器主要部 1 1 C と外付け部品であるキャパシタンス素子 C 2 とでトランス型移相器が構成されている。
- [0070] 図 1 1 (D) の例では、図 1 1 (A) に示した移相回路が単一の部品として構成されている。
- [0071] なお、上記移相線路 2 0 は、伝送線路 ($50\ \Omega$ 線路) の電気長を定めることによって移相量を設定したものであってもよいし、インダクタやキャパシタ等の集中定数素子または LC 回路を付加することで移相量を調整したものであってもよい。
- [0072] 上述のとおり、図 1 0 (A) (B) に示す移相回路 3 0 A, 3 0 B の移相量は $180^\circ + \alpha + \beta$ であるが、トランス型移相器に含まれるトランスの寄生成分 (並列インダクタンス成分および直列インダクタンス成分) が大きいと (結合係数 k が小さいと)、上記 α を大きくすることができる。しかし、キャパシタンス素子 C 1, C 2, C 3 等のインピーダンス調整用回路でインピーダンスを整合させる場合、広帯域に亘るインピーダンス整合は困難になる (周波数スイープにより描かれるインピーダンス軌跡をスミスチャートの中心付近に集めることが困難になる)。そのため、適用する周波数帯域が広い場合には、上記 α は小さめにし、その分、 β で所定の移相量を得ることが好ましい。そのことで、インピーダンス整合を保ちつつ移相できる。逆に、適用周波数帯が狭帯域である場合には、 α を大きめにし、その分 β を小さくすればよい。そのことで、周波数に対する移相量変化が抑えられる。例えば、広帯域で用いる場合には、トランス T の結合係数 k を $0.5 \leq k < 1.0$ の範囲で定め、狭帯域で用いる場合には、トランス T の結合係数 k を 0.3

$\leq k < 1$ 、0の範囲で定める。

[0073] 《第3の実施形態》

図12は第3の実施形態に係るトランス型移相器13の回路図である。第1の実施形態で、図1、図2(A)(B)等にした例では、インピーダンス変換比1:1のトランスを用いる移相器を示したが、インピーダンス変換比は1:n(nは1以外の値)であってもよい。例えば $n < 1$ であれば、給電回路のインピーダンスより低いインピーダンスのアンテナを給電回路のインピーダンスに整合させることができる。したがって、本実施形態によれば、所定の移相と共にインピーダンス整合を行うことができる。

[0074] 《第4の実施形態》

図13は第4の実施形態に係るトランス型移相器14の回路図である。本実施形態のトランス型移相器14は、互いに磁界結合する第1コイルL1と第2コイルL2とで構成されるオートトランス型のトランスを備えている。第1ポートP1とグランドとの間に第1キャパシタンス素子C1、第2ポートP2とグランドとの間に第2キャパシタンス素子C2がそれぞれ接続されている。また、第1ポートP1と第2ポートP2との間に第3キャパシタンス素子C3が接続されている。

[0075] 本実施形態のように、オートトランス型のトランスについても、第1コイルL1と第2コイルL2との結合係数が1未満であることにより、並列インダクタンス成分および直列インダクタンス成分が生じる。そして、キャパシタンス素子C1、C2、C3によって、インピーダンスを整合させることになる。

[0076] 《第5の実施形態》

第5の実施形態では通信端末装置について示す。図14は第5の実施形態に係る通信端末装置200のブロック図である。本実施形態の通信端末装置200は、アンテナ1、アンテナ整合回路40、移相回路30、通信回路41、ベースバンド回路42、アプリケーションプロセッサ43および入出力回路44を備えている。通信回路41はローバンド(700MHz~1.0

GHz)とハイバンド(1.4GHz~2.7GHz)についての送信回路および受信回路、さらにはアンテナ共用器を備えている。アンテナ1は、ローバンドとハイバンドに対応するモノポールアンテナまたは逆F型アンテナである。

[0077] 上記構成要素は1つの筐体内に収納されている。例えば、アンテナ整合回路40、移相回路30、通信回路41、ベースバンド回路42、アプリケーションプロセッサ43はプリント配線板に実装され、プリント配線板は筐体内に収納される。入出力回路44は表示・タッチパネルとして筐体に組み込まれる。アンテナ1はプリント配線板に実装されるか、筐体の内面または内部に配置される。

[0078] 以上に示した構成により、広帯域に亘って整合するアンテナを備える通信端末装置が得られる。

[0079] なお、図14に示したように、移相回路30はマルチバンドの通信信号経路に挿入する構成以外に、例えば、ローバンド(700MHz~1.0GHz)およびハイバンド(1.4GHz~2.7GHz)の一方のラインに適用してもよい。

[0080] なお、以上に示した実施形態では、トランスのインピーダンスを調整するインピーダンス調整用回路を3つのキャパシタンス素子C1, C2, C3で構成する例を示した。インピーダンス調整用回路は、トランスの寄生成分である並列インダクタンス成分および直列インダクタンス成分によるインピーダンスの変位を補正または積極的に修正するための回路であるので、3つのキャパシタンス素子に限らない。トランスに所定のリアクタンス素子を並列または直列接続することにより、トランスTのインピーダンスを微調整すればよい。

[0081] 最後に、上述の実施形態の説明は、すべての点で例示であって、制限的なものではない。当業者にとって変形および変更が適宜可能である。例えば、異なる実施形態で示した構成の部分的な置換または組み合わせが可能である。本発明の範囲は、上述の実施形態ではなく、特許請求の範囲によって示さ

れる。さらに、本発明の範囲には、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

- [0082] C 1 …第 1 キャパシタンス素子
C 2 …第 2 キャパシタンス素子
C 3 …第 3 キャパシタンス素子
C A …コイル巻回軸
C d 1, C d 2 …キャパシタ
I T …理想トランス
L 1 …第 1 コイル
L 2 …第 2 コイル
L 1 a, L 1 b, L 1 c …導体パターン
L 2 a, L 2 b, L 2 c …導体パターン
L a, L b, L c …インダクタ
L d 1, L d 2 …インダクタ
P 1 …第 1 ポート
P 2 …第 2 ポート
S 1 ～ S 9 …基材
T …トランス
T 1, T 2 …端子
G N D …グラウンド端子
N C …空き端子
1 …アンテナ
9 …給電回路
1 0, 1 1, 1 3, 1 4 …トランス型移相器
1 1 B, 1 1 C …トランス型移相器主要部
2 1, 2 2 …移相線路
3 0, 3 0 A, 3 0 B, 3 1, 3 2, 3 3, 3 4 …移相回路

- 4 0 … アンテナ整合回路
- 4 1 … 通信回路
- 4 2 … ベースバンド回路
- 4 3 … アプリケーションプロセッサ
- 4 4 … 入出力回路
- 1 0 0 … 積層体
- 2 0 0 … 通信端末装置

請求の範囲

- [請求項1] 第1コイルおよび前記第1コイルに対して結合係数1未満で磁界結合する第2コイルを有し、並列インダクタンス成分および直列インダクタンス成分を含むトランスと、
前記トランスのインピーダンスを整合させるためのリアクタンス素子を含むインピーダンス調整用回路と、
を備えたトランス型移相器。
- [請求項2] 前記インピーダンス調整用回路は、
前記第1コイルに並列に接続された第1キャパシタンス素子と、
前記第2コイルに並列に接続された第2キャパシタンス素子と、
前記第1コイルと前記第2コイルとの間に接続された第3キャパシタンス素子と、
を含む、請求項1に記載のトランス型移相器。
- [請求項3] 第1コイルおよび前記第1コイルに対して結合係数1未満で磁界結合する第2コイルを有し、第1ポートと第2ポートとの間に接続されたトランスと、
前記トランスの第1ポートとグランドとの間に接続された第1キャパシタンス素子と、
前記トランスの第2ポートとグランドとの間に接続された第2キャパシタンス素子と、
前記トランスの第1ポートと第2ポートとの間に接続された第3キャパシタンス素子と、
を備えた、トランス型移相器。
- [請求項4] 前記トランスは、複数の基材層が積層された単一の積層体内に設けられ、前記第1コイルおよび前記第2コイルは前記基材層に形成された導体パターンで構成される、請求項2または3に記載のトランス型移相器。
- [請求項5] 前記第1コイルおよび前記第2コイルは、実質的に同一の内外径を

有し、コイル軸が同軸関係にある、請求項 4 に記載のトランス型移相器。

[請求項6] 前記第 3 キャパシタンス素子は、主に前記第 1 コイルと前記第 2 コイルとの間に生じるコイル間容量で構成される、請求項 2 から 5 のいずれかに記載のトランス型移相器。

[請求項7] 前記第 1 キャパシタンス素子は、主に前記第 1 コイルの線間容量で構成され、前記第 2 キャパシタンス素子は、主に前記第 2 コイルの線間容量で構成される、請求項 2 から 6 のいずれかに記載のトランス型移相器。

[請求項8] 前記第 1 コイルと前記第 2 コイルによるトランス比は $1 : n$ (n は 1 以外の値) である、請求項 1 から 7 のいずれかに記載のトランス型移相器。

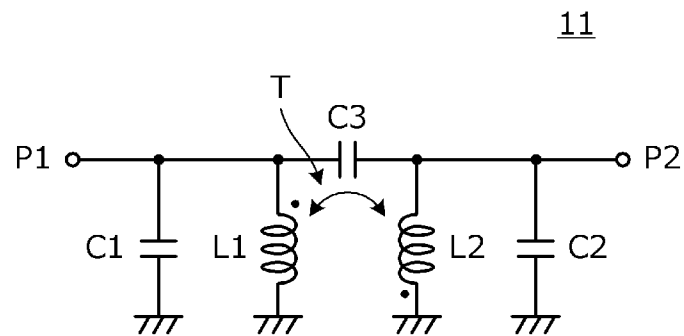
[請求項9] 請求項 1 から 8 のいずれかに記載のトランス型移相器と、前記トランス型移相器に対して直列に接続された、移相量 90° 未満の移相線路とを備える、移相回路。

[請求項10] 電力増幅回路を有する給電回路と、前記給電回路に接続されるアンテナ素子と、を備える通信端末装置であって、

前記給電回路と前記アンテナ素子との間に、請求項 1 から 8 のいずれかに記載のトランス型移相器または請求項 9 に記載の移相回路を備えた、通信端末装置。

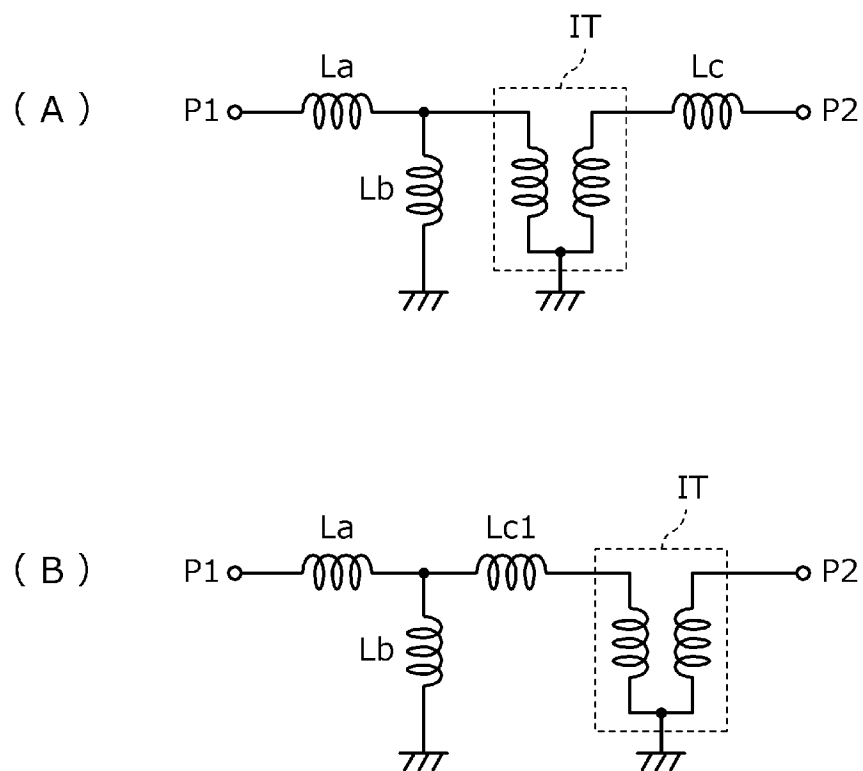
[図1]

Fig.1



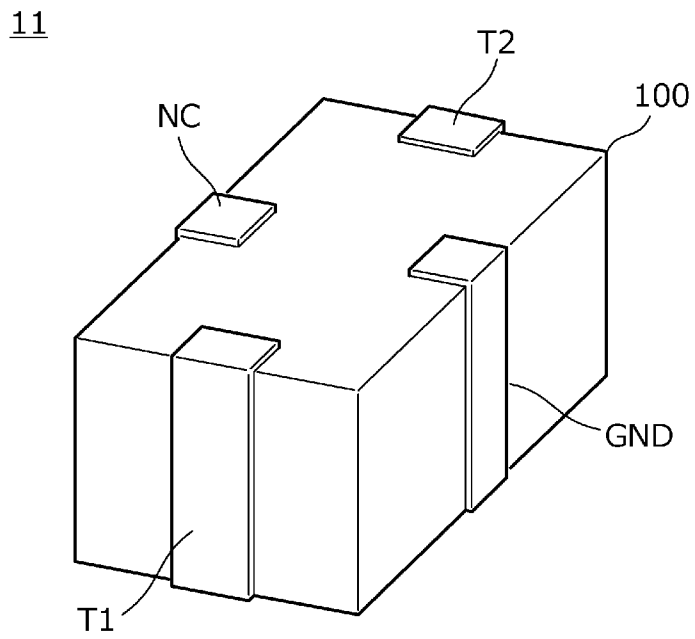
[図2]

Fig.2



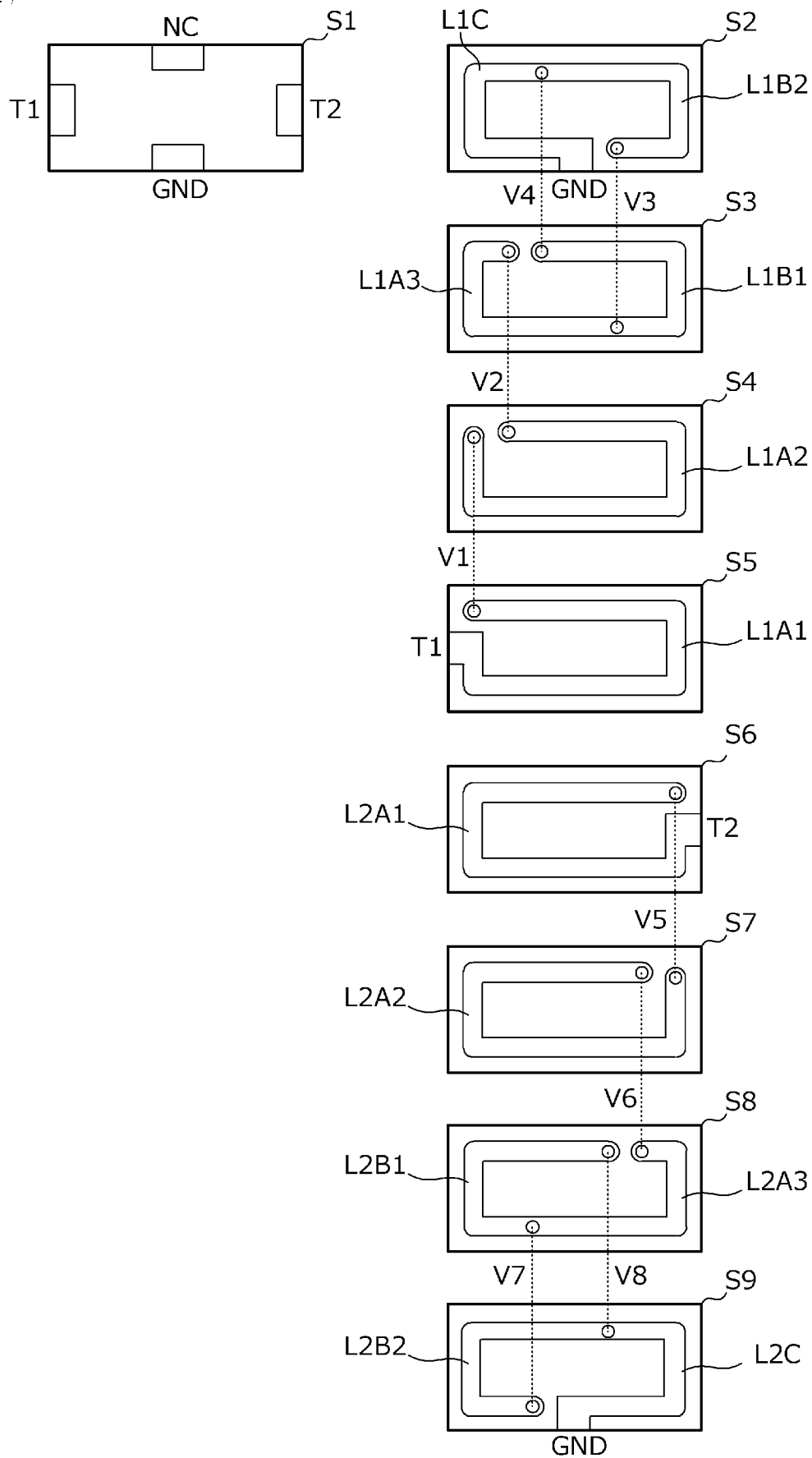
[図3]

Fig. 3



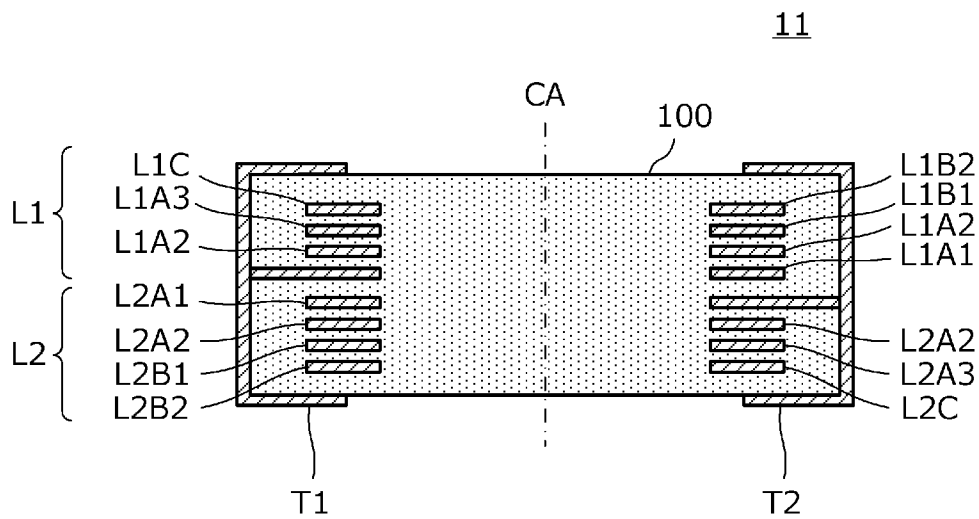
[図4]

Fig. 4



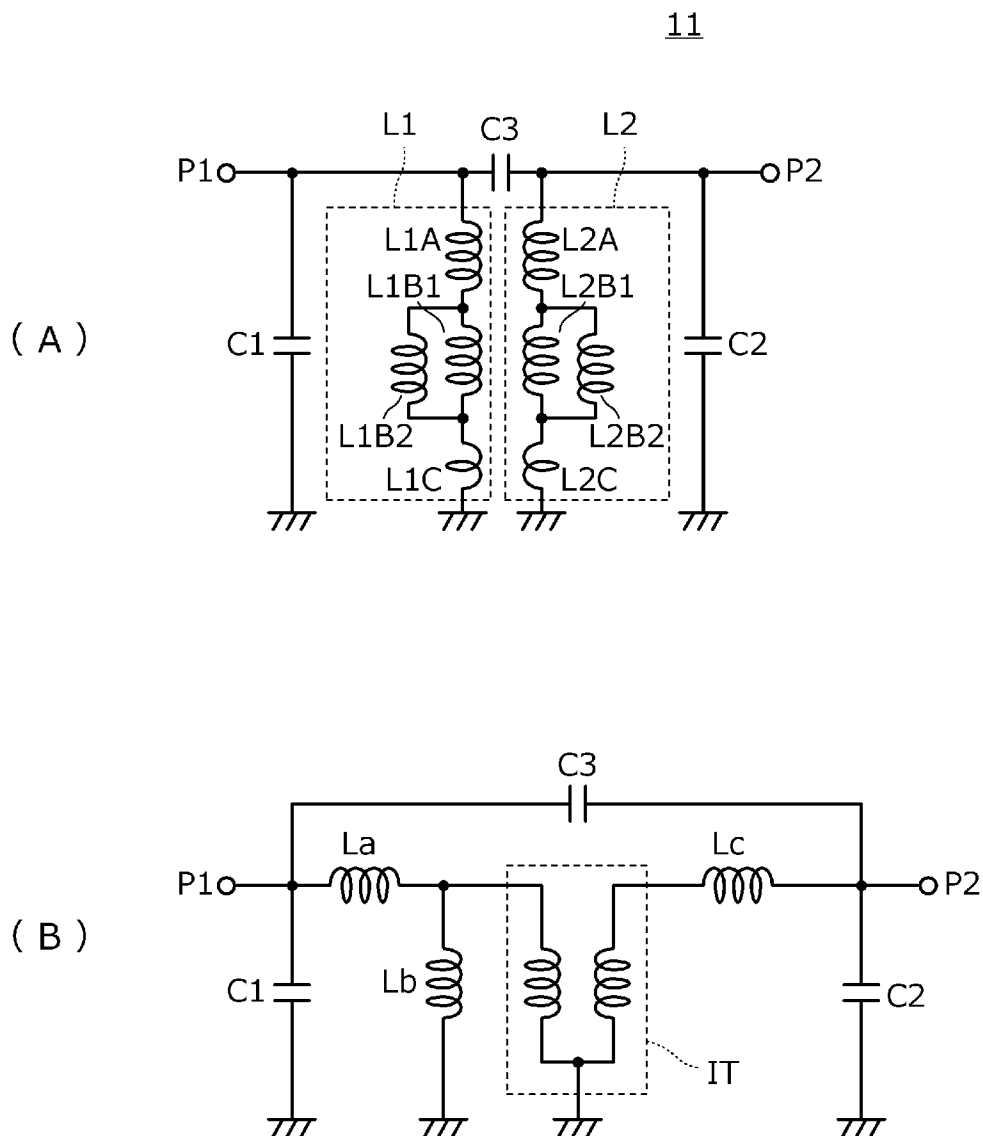
[図5]

Fig.5

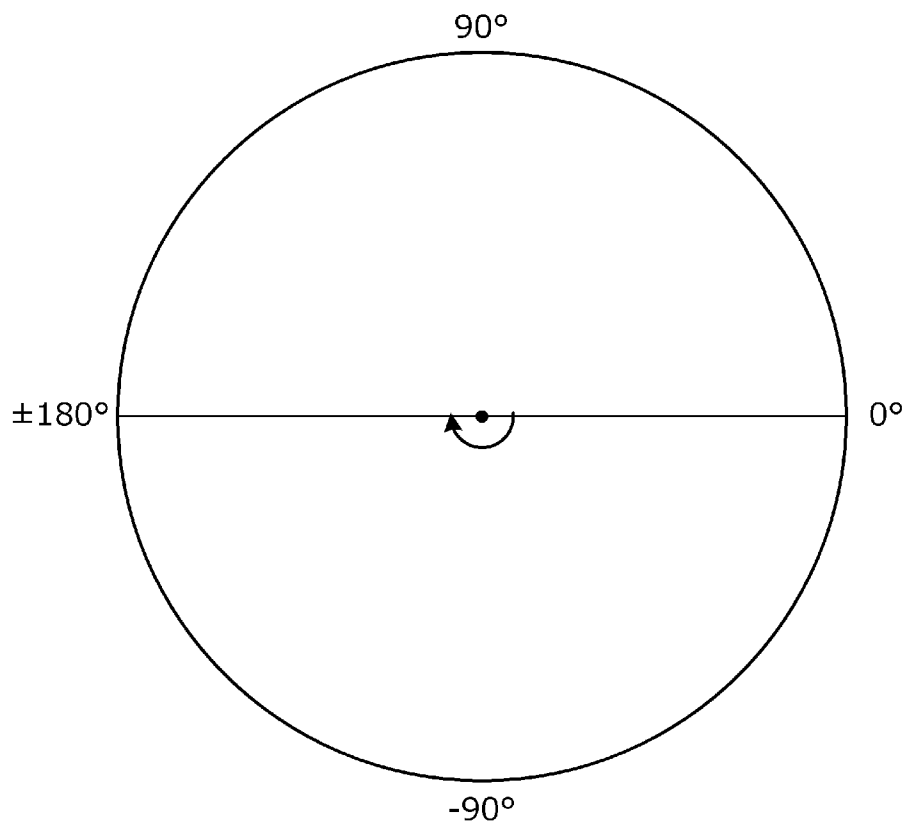


[図6]

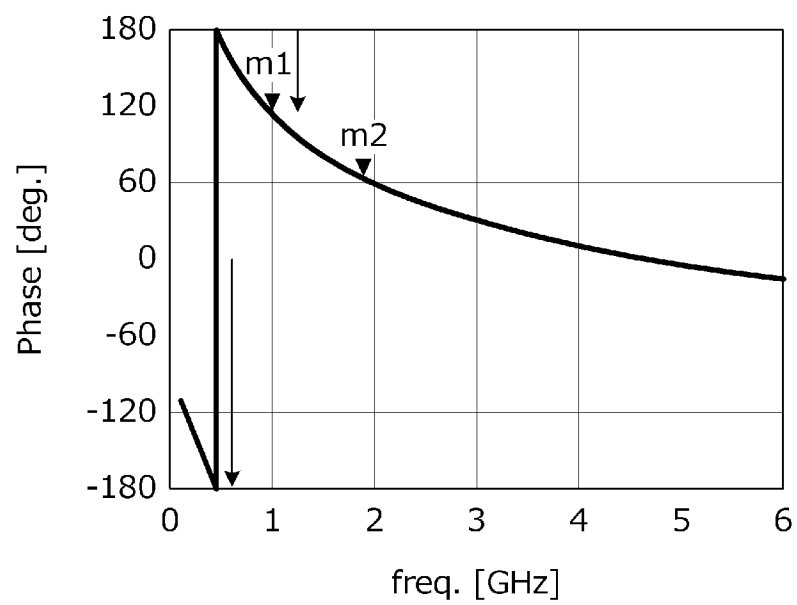
Fig.6



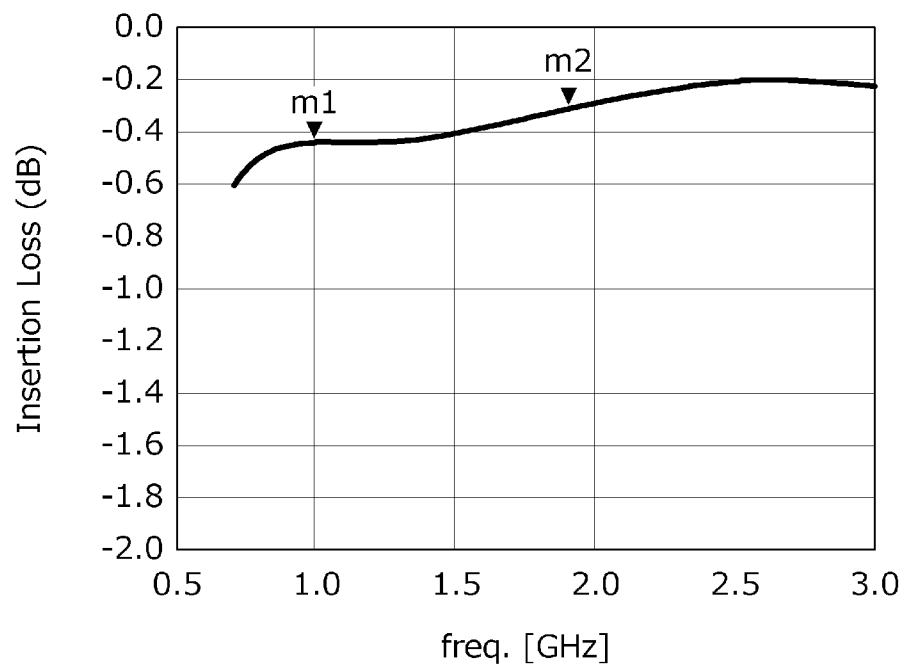
[図7]

Fig. 7

[図8]

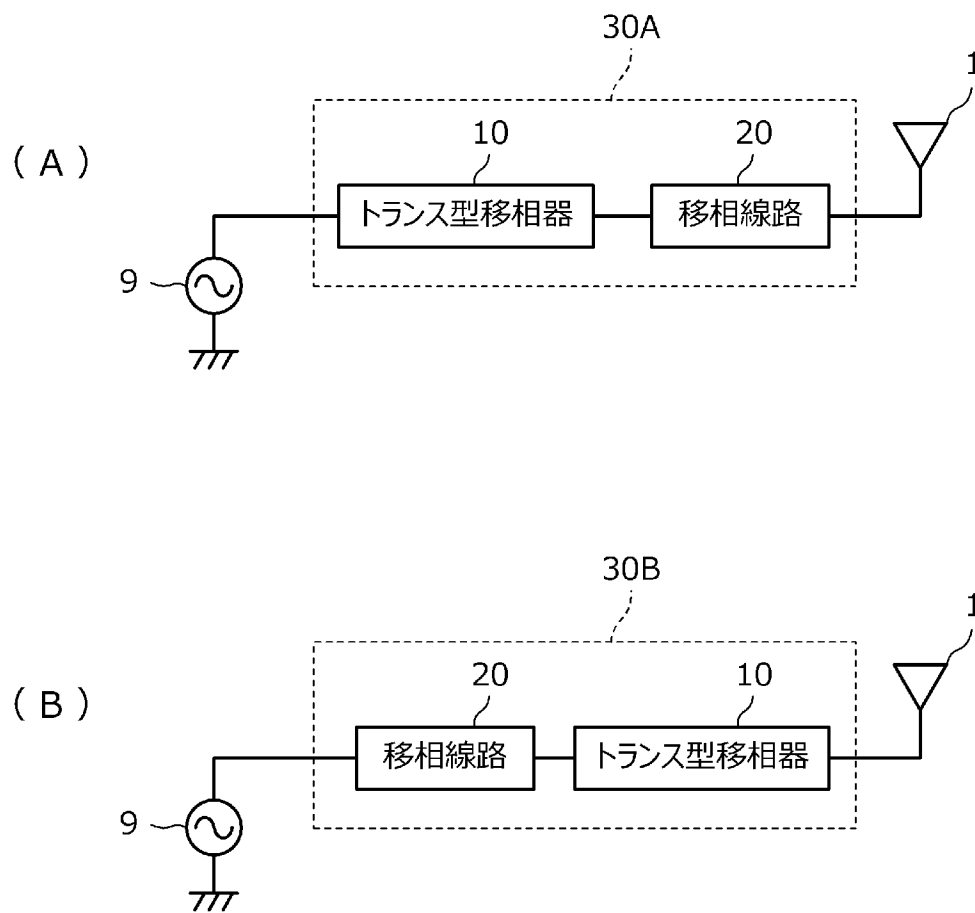
Fig. 8

[図9]

Fig. 9

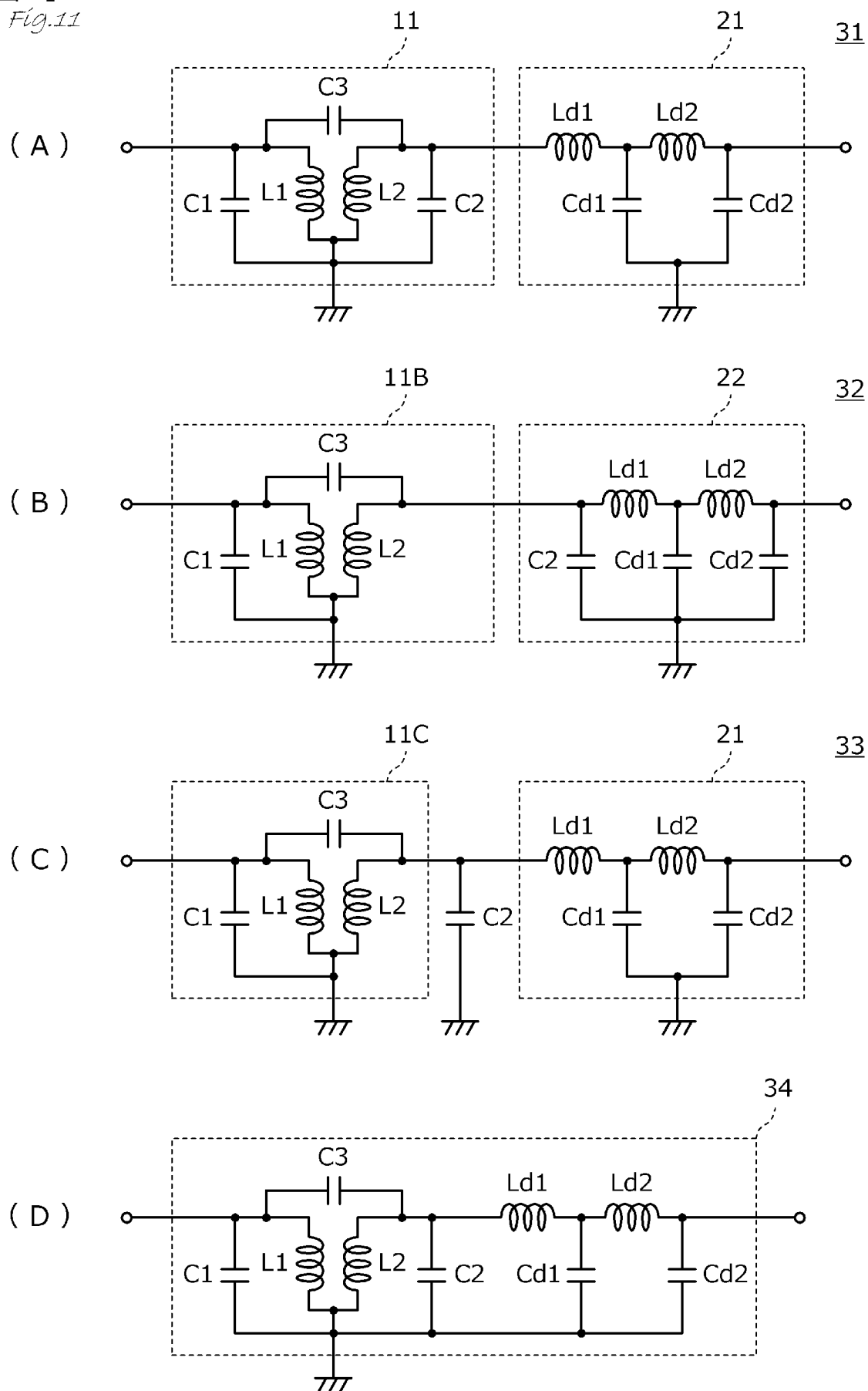
[図10]

Fig.10



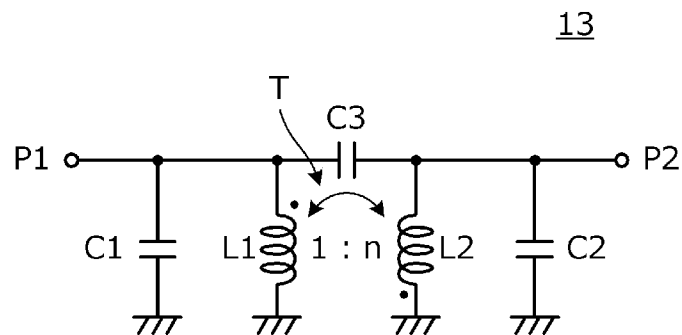
[図11]

Fig.11



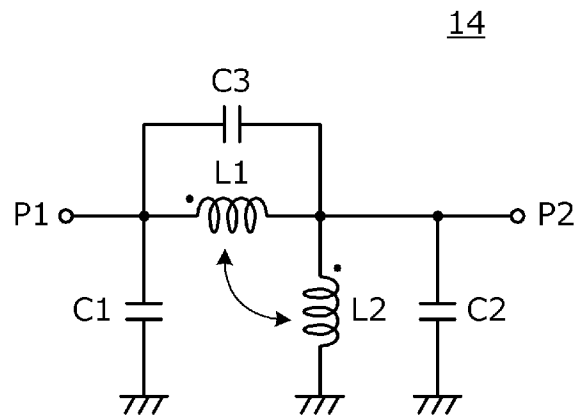
[図12]

Fig.12



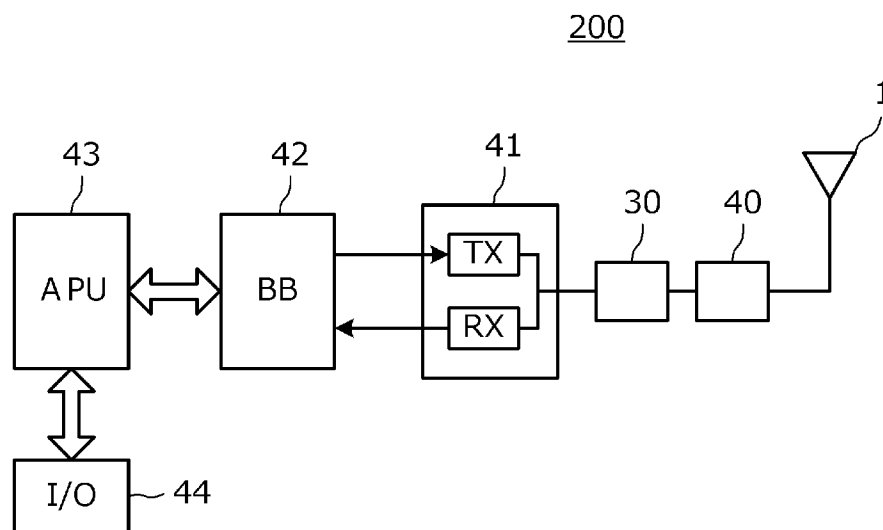
[図13]

Fig.13



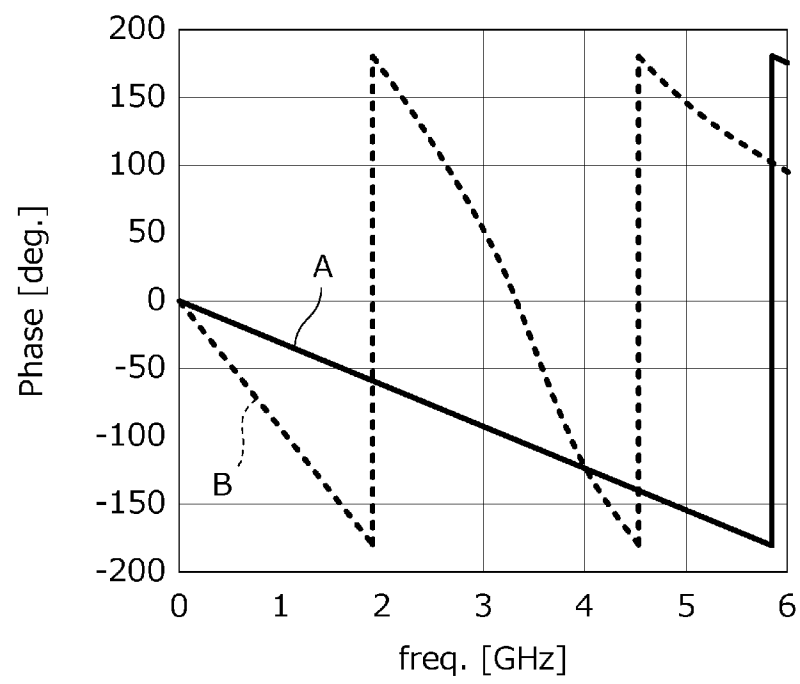
[図14]

Fig.14



[図15]

Fig.15



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/050183

A. CLASSIFICATION OF SUBJECT MATTER

H03H7/20(2006.01)i, H01F27/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H7/20, H01F27/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2011-244422 A (Murata Mfg. Co., Ltd.), 01 December 2011 (01.12.2011), paragraphs [0022] to [0048], [0131]; fig. 2 to 6 & US 2012/0127049 A1 paragraphs [0060] to [0086], [0169]; fig. 2 to 6 & WO 2011/090048 A & EP 2469648 A1	1-8, 10 9
Y	WO 2005/055445 A1 (Matsushita Electric Industrial Co., Ltd.), 16 June 2005 (16.06.2005), paragraphs [0017] to [0022]; fig. 1, 2 & US 2007/0093219 A1 paragraphs [0029] to [0034]; fig. 1, 2 & CN 1883122 A	9

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
28 January 2016 (28.01.16)

Date of mailing of the international search report
09 February 2016 (09.02.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03H7/20(2006.01)i, H01F27/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03H7/20, H01F27/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2011-244422 A (株式会社村田製作所) 2011.12.01, 段落 [0022] - [0048], [0131], 図2-6 & US 2012/0127049 A1 段落 [0060] - [0086], [0169], 図2-6 & WO 2011/090048 A & EP 2469648 A1	1-8, 109
Y	WO 2005/055445 A1 (松下電器産業株式会社) 2005.06.16, 段落 [0017] - [0022], 図1, 2 & US 2007/0093219 A1 段落 [0029] - [0034], 図1, 2 & CN 1883122 A	9

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

28.01.2016

国際調査報告の発送日

09.02.2016

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

▲高▼橋 義昭

電話番号 03-3581-1101 内線 3576

5W

4776