

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年12月4日(2008.12.4)

【公開番号】特開2007-194337(P2007-194337A)

【公開日】平成19年8月2日(2007.8.2)

【年通号数】公開・登録公報2007-029

【出願番号】特願2006-9882(P2006-9882)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/8238 (2006.01)

H 0 1 L 27/092 (2006.01)

H 0 1 L 21/205 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 H

H 0 1 L 27/08 3 2 1 C

H 0 1 L 27/08 3 2 1 B

H 0 1 L 27/08 3 2 1 E

H 0 1 L 29/78 3 0 1 Q

H 0 1 L 21/205

【手続補正書】

【提出日】平成20年10月16日(2008.10.16)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

トランジスタが設けられている半導体装置であって、
半導体基板と、

前記トランジスタにおいて前記半導体基板の主面よりもキャリア移動度が大きいファセット面が含まれるように、前記半導体基板の主面に成膜されているエピタキシャル成膜層と

を有し、

前記トランジスタは、前記エピタキシャル成膜層において前記半導体基板の主面よりもキャリア移動度が大きいファセット面を含む領域がチャンネル領域として形成されている半導体装置。

【請求項 2】

前記トランジスタとして p 型トランジスタが形成されており、

前記エピタキシャル成膜層は、前記キャリア移動度として正孔移動度が前記半導体基板の主面よりも大きなファセット面が形成されており、

前記 p 型トランジスタは、前記エピタキシャル成膜層において前記半導体基板の主面よりも正孔移動度が大きいファセット面を含む領域が、チャンネル領域として形成されている請求項 1 に記載の半導体装置。

【請求項 3】

前記トランジスタとして n 型トランジスタが形成されており、

前記 n 型トランジスタは、前記半導体基板の主面に対応する領域がチャンネル領域として形成されている

請求項 2 に記載の半導体装置。

【請求項 4】

前記半導体基板は、前記主面が (100) 面であり、

前記エピタキシャル成膜層は、前記半導体基板の (100) 面よりも正孔移動度が大きい (111) 面が、前記ファセット面として形成されており、

前記 p 型トランジスタは、前記エピタキシャル成膜層の前記 (111) 面を含むように、チャンネル領域が形成されている

請求項 3 に記載の半導体装置。

【請求項 5】

前記半導体基板は、前記主面が (100) 面であり、

前記エピタキシャル成膜層は、前記半導体基板の (100) 面よりも正孔移動度が大きい (311) 面が、前記ファセット面として形成されており、

前記 p 型トランジスタは、前記エピタキシャル成膜層の前記 (311) 面を含むように、チャンネル領域が形成されている

請求項 3 に記載の半導体装置。

【請求項 6】

前記半導体基板は、前記主面が (100) 面であり、

前記エピタキシャル成膜層は、前記半導体基板の (100) 面よりも正孔移動度が大きい (110) 面が、前記ファセット面として形成されており、

前記 p 型トランジスタは、前記エピタキシャル成膜層の前記 (110) 面を含むように、チャンネル領域が形成されている

請求項 3 に記載の半導体装置。

【請求項 7】

前記トランジスタとして n 型トランジスタが形成されており、

前記エピタキシャル成膜層は、前記キャリア移動度として電子移動度が前記半導体基板の主面よりも大きな面が前記ファセット面として形成されており、

前記 n 型トランジスタは、前記エピタキシャル成膜層において前記半導体基板の主面よりも電子移動度が大きな前記ファセット面を含む領域が、チャンネル領域として形成されている

請求項 1 に記載の半導体装置。

【請求項 8】

前記トランジスタとして p 型トランジスタが形成されており、

前記 p 型トランジスタは、前記半導体基板の主面に対応する領域がチャンネル領域として形成されている

請求項 7 に記載の半導体装置。

【請求項 9】

前記半導体基板は、前記主面が (110) 面であり、

前記エピタキシャル成膜層は、前記半導体基板の (110) 面よりも電子移動度が大きい (100) 面が、前記ファセット面として形成されており、

前記 n 型トランジスタは、前記エピタキシャル成膜層の前記 (100) 面を含むように、チャンネル領域が形成されている

請求項 8 に記載の半導体装置。

【請求項 10】

トランジスタを半導体基板の主面に設けるトランジスタ形成工程を含む半導体装置の製造方法であって、

前記トランジスタ形成工程にて形成される前記トランジスタにおいて前記半導体基板の主面よりもキャリア移動度が大きいファセット面が含まれるように、前記半導体基板の主面にエピタキシャル成膜層を成膜するエピタキシャル成膜層形成工程

を有し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層形成工程によって形

成された前記エピタキシャル成膜層において前記半導体基板の主面よりもキャリア移動度が大きいファセット面を含む領域がチャンネル領域になるように前記トランジスタを形成する

半導体装置の製造方法。

【請求項 11】

前記エピタキシャル成膜層形成工程においては、前記キャリア移動度として正孔移動度が前記半導体基板の主面よりも大きなファセット面が含まれるように前記エピタキシャル成膜層を成膜し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層において前記半導体基板の主面よりも正孔移動度が大きいファセット面を含む領域をチャンネル領域とする p 型トランジスタを前記トランジスタとして形成する

請求項 10 に記載の半導体装置の製造方法。

【請求項 12】

前記トランジスタ形成工程においては、前記半導体基板の主面に対応する領域をチャンネル領域とする n 型トランジスタを前記トランジスタとして形成する

請求項 11 に記載の半導体装置の製造方法。

【請求項 13】

前記エピタキシャル成膜層形成工程においては、前記主面が (100) 面である前記半導体基板に、前記半導体基板の (100) 面よりも正孔移動度が大きい (111) 面が前記ファセット面として形成されるように前記エピタキシャル成膜層を成膜し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層の前記 (111) 面をチャンネル領域が含むように前記 p 型トランジスタを形成する

請求項 12 に記載の半導体装置の製造方法。

【請求項 14】

前記エピタキシャル成膜層形成工程においては、前記半導体基板の主面において第 1 の <110> 方向に垂直であって、前記第 1 の <110> 方向と異なった第 2 の <110> 方向に沿って延在するように前記半導体基板の主面上にマスク層を形成した後に、前記半導体基板の主面上において前記マスク層が形成された周辺領域にてエピタキシャル成長を実施することによって、(111) 面をファセット面として含むように前記エピタキシャル成膜層を形成する

請求項 13 に記載の半導体装置の製造方法。

【請求項 15】

前記エピタキシャル成膜層形成工程においては、前記主面が (100) 面である前記半導体基板に、前記半導体基板の (100) 面よりも正孔移動度が大きい (311) 面が前記ファセット面として形成されるように前記エピタキシャル成膜層を形成し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層の前記 (311) 面をチャンネル領域が含むように前記 p 型トランジスタを形成する

請求項 12 に記載の半導体装置の製造方法。

【請求項 16】

前記エピタキシャル成膜層形成工程においては、前記半導体基板の主面にて第 1 の <110> 方向に垂直であって、前記第 1 の <110> 方向と異なった第 2 の <110> 方向に沿って延在するように前記半導体基板の主面上にマスク層を形成した後に、前記半導体基板の主面上において前記マスク層が形成された周辺領域にてエピタキシャル成長を実施することによって、(311) 面をファセット面として含むように前記エピタキシャル成膜層を形成する

請求項 15 に記載の半導体装置の製造方法。

【請求項 17】

前記エピタキシャル成膜層形成工程においては、前記主面が (100) 面である前記半導体基板に、前記半導体基板の (100) 面よりも正孔移動度が大きい (110) 面が前記ファセット面として形成されるように前記エピタキシャル成膜層を形成し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層の前記(110)面をチャンネル領域が含むように前記p型トランジスタを形成する

請求項12に記載の半導体装置の製造方法。

【請求項18】

前記エピタキシャル成膜層形成工程においては、前記半導体基板の主面において<100>方向に垂直であって<100>方向に沿って延在するように前記半導体基板の主面上にマスク層を形成した後に、前記半導体基板の主面上において前記マスク層が形成された周辺領域にてエピタキシャル成長を実施することによって、(110)面をファセット面として含むエピタキシャル成膜層を形成する

請求項15に記載の半導体装置の製造方法。

【請求項19】

前記エピタキシャル成膜層形成工程においては、前記キャリア移動度として電子移動度が前記半導体基板の主面よりも大きなファセット面が含まれるように前記エピタキシャル成膜層を形成し、

前記トランジスタ形成工程においては、前記エピタキシャル成膜層において前記半導体基板の主面よりも電子移動度が大きいファセット面を含む領域をチャンネル領域とするn型トランジスタを前記トランジスタとして形成する

請求項10に記載の半導体装置の製造方法。