



(21)申请号 201410383951.1

(22)申请日 2014.08.06

(65)同一申请的已公布的文献号
申请公布号 CN 105372619 A

(43)申请公布日 2016.03.02

(73)专利权人 国家电网公司
地址 100031 北京市西城区西长安街86号
专利权人 北京南瑞智芯微电子科技有限公司

(72)发明人 白志华 王连胜 黎金旺 王慧
董扬

(74)专利代理机构 北京中誉威圣知识产权代理
有限公司 11279
代理人 郭振兴 王正茂

(51)Int.Cl.

G01R 35/04(2006.01)

(56)对比文件

CN 103163490 A, 2013.06.19,
CN 102436413 A, 2012.05.02,

审查员 张烨

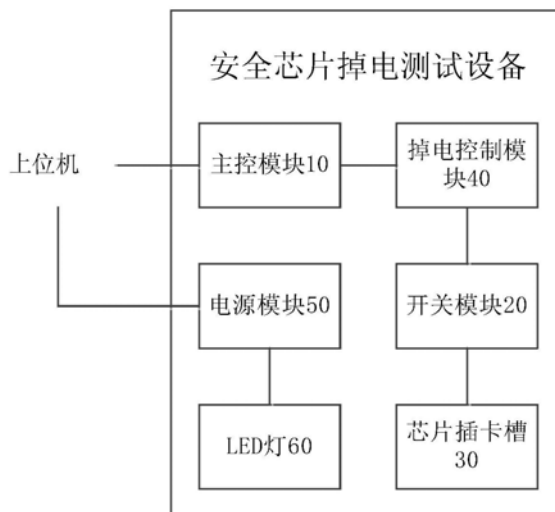
权利要求书1页 说明书3页 附图2页

(54)发明名称

一种安全芯片掉电测试设备

(57)摘要

本发明公开了一种安全芯片掉电测试设备,包括:主控模块、开关模块、芯片插卡槽,所述主控模块通过USB接口与上位机进行通信,接收所述上位机的掉电指令,并对所述掉电指令进行解析得到掉电控制信号;所述主控模块通过所述开关模块将所述掉电控制信号传输到所述芯片插卡槽的待测芯片,控制所述待测芯片进行掉电。本发明的安全芯片掉电测试设备,通过单片机控制双向转换芯片上下电,延时时间短,时间精确;既支持7816接口芯片测试,也支持SPI接口芯片测试,应用范围广;通过APDU命令控制掉电,掉电起始点设置方式多,使用灵活,测试更全面。



1. 一种安全芯片掉电测试设备,其特征在于,包括:主控模块、开关模块、芯片插卡槽,所述主控模块通过USB接口与上位机进行通信,接收所述上位机的掉电指令,并对所述掉电指令进行解析得到掉电控制信号;

所述主控模块通过所述开关模块将所述掉电控制信号传输到所述芯片插卡槽的待测芯片,所述掉电控制信号控制所述开关模块从而控制所述待测芯片进行掉电,

其中待测芯片进行正确上电,向该待测芯片发送测试APDU命令,在发送完测试APDU后,在某个不确定的时间进行突然掉电,掉电结束后,重新对待测芯片进行上电,发送校验APDU命令对芯片进行验证,分析该待测芯片内部数据是否被改写,并且

所述安全芯片掉电测试设备的掉电起始点包括以下4种选择:

起点1:开始发送APDU命令时;

起点2:发送APDU命令结束后;

起点3:在开始发送数据后,如果掉电的APDU命令没有数据发送,起点3将自动被默认为起点2;和

起点4:数据发送结束后,如果掉电的APDU命令没有数据发送,起点4将自动被默认为起点2。

2. 根据权利要求1所述的安全芯片掉电测试设备,其特征在于,还包括:掉电控制模块,所述主控模块将所述掉电控制信号传输到所述掉电控制模块,所述掉电控制模块将所述掉电控制信号通过所述开关模块传输到待测芯片;

所述掉电控制模块控制所述开关模块的通或断。

3. 根据权利要求1所述的安全芯片掉电测试设备,其特征在于,还包括:电源模块,所述电源模块通过USB接口与上位机相连。

4. 根据权利要求3所述的安全芯片掉电测试设备,其特征在于,还包括:电源指示灯,所述电源指示灯与所述电源模块相连。

5. 根据权利要求1所述的安全芯片掉电测试设备,其特征在于,所述主控模块上设有USB接口、SPI接口和7816接口。

6. 根据权利要求1所述的安全芯片掉电测试设备,其特征在于,所述主控模块为THK20F07AC芯片。

7. 根据权利要求1所述的安全芯片掉电测试设备,其特征在于,所述开关模块为TXS0104芯片。

8. 根据权利要求2所述的安全芯片掉电测试设备,其特征在于,所述掉电控制模块为STM32F103芯片。

9. 根据权利要求3所述的安全芯片掉电测试设备,其特征在于,所述电源模块为LM1117芯片。

10. 根据权利要求4所述的安全芯片掉电测试设备,其特征在于,所述电源指示灯为LED灯。

一种安全芯片掉电测试设备

技术领域

[0001] 本发明涉及智能芯片的掉电测试技术领域,具体地,涉及一种安全芯片掉电测试设备。

背景技术

[0002] 掉电测试是智能电表安全芯片一项重要测试,其主要是考核安全芯片在通信过程中出现突然掉电时,内部数据特别是EEPROM中数据是否会被改写。掉电测试的主要工作流程是:安全芯片进行正确上电,向安全芯片发送测试APDU命令,在发送完测试APDU后,在某个不确定的时间进行突然掉电,掉电结束后,重新对芯片进行上电,发送校验APDU命令对芯片进行验证,分析芯片内部数据是否被改写。

[0003] 在现有技术中,主要针对7816接口芯片进行掉电测试,支持两种掉电起始点选择,掉电时间间隔最小为1ms,通过测试软件完成相应测试,如果测试线性定长文件的掉电特性,需开发相应的校验脚本和更新脚本。

[0004] 通过对以上现有技术的分析,可以发现现有的掉电测试设备存在以下问题:

[0005] 1、只支持单一的7816接口芯片,无法对SPI接口芯片进行测试;

[0006] 2、只支持两种掉电起始点选择;

[0007] 3、掉电时间间隔为1ms,时间间隔较长,间隔缩短后影响设备寿命。本专利解决了以上技术缺点,使用更方便,功能更全面。

发明内容

[0008] 为了解决现有技术中存在的无法对SPI接口安全芯片进行有效掉电测试的问题,本发明提出了一种安全芯片掉电测试设备。

[0009] 本发明的安全芯片掉电测试设备,包括:主控模块、开关模块、芯片插卡槽,所述主控模块通过USB接口与上位机进行通信,接收所述上位机的掉电指令,并对所述掉电指令进行解析得到掉电控制信号;

[0010] 所述主控模块通过所述开关模块将所述掉电控制信号传输到所述芯片插卡槽的待测芯片,控制所述待测芯片进行掉电。

[0011] 本发明的安全芯片掉电测试设备,通过单片机控制双向转换芯片上下电,延时时间短,时间精确;既支持7816接口芯片测试,也支持SPI接口芯片测试,应用范围广;通过APDU命令控制掉电,掉电起始点设置方式多,使用灵活,测试更全面。

[0012] 本发明的其它特征和优点将在随后的说明书中阐述,并且,部分地从说明书中变得显而易见,或者通过实施本发明而了解。本发明的目的和其他优点可通过在所写的说明书、权利要求书、以及附图中所特别指出的结构来实现和获得。

[0013] 下面通过附图和实施例,对本发明的技术方案做进一步的详细描述。

附图说明

[0014] 附图用来提供对本发明的进一步理解,并且构成说明书的一部分,与本发明的实施例一起用于解释本发明,并不构成对本发明的限制。在附图中:

[0015] 图1为本发明的安全芯片掉电测试设备的结构原理图;

[0016] 图2为本发明实施例的安全芯片掉电测试设备的结构原理图;

[0017] 图3为本发明实施例中掉电测试时不同的掉电起始点示意图。

具体实施方式

[0018] 下面结合附图,对本发明的具体实施方式进行详细描述,但应当理解本发明的保护范围并不受具体实施方式的限制。

[0019] 为了解决现有技术中存在的无法对SPI接口安全芯片进行有效掉电测试的问题,本发明提出了一种安全芯片掉电测试设备。

[0020] 如图1所示,本发明的安全芯片掉电测试设备主要包括:主控模块10、开关模块20、芯片插卡槽30,由于主控模块10自身管脚有限,本发明还可以包括掉电控制模块40。主控模块10上设有USB接口、SPI接口、7816接口,主控模块10通过USB接口与上位机进行通信,接收上位机的掉电指令,并对掉电指令进行解析得到掉电控制信号。主控模块10将掉电控制信号发送到掉电控制模块40,由掉电控制模块40将该掉电控制信号通过开关模块20传输到芯片插卡槽30的待测芯片上,掉电控制模块40还可以控制开关模块20的通或断。

[0021] 本发明还包含电源模块50、LED灯60,电源模块50通过USB接口与外部上位机相连,LED灯60与电源模块50相连,为电源指示灯。

[0022] 在本发明实施例中,采用以下型号的芯片进行测试,本领域技术人员应当了解,本发明不限于以下所述芯片,以下仅为描述之便。

[0023] 待测芯片采用12IC_25安全芯片,主控模块10采用THK20F07AC芯片,开关模块20采用TXS0104芯片,掉电控制模块40采用STM32F103芯片,电源模块50采用LM1117芯片。

[0024] THK20F07AC芯片通过USB接口和上位机进行通信,上位机可以采用安全芯片集成测试的环境。上位机的测试环境中使用PC/IC协议对安全芯片掉电测试设备进行控制,掉电测试设备通过USB接口接收和发送数据,在通信中需要使用CCID的协议方式。

[0025] THK20F07AC芯片内部程序和数据共享112KB FLASH存储区,包括硬件SPI接口、7816接口和USB接口。由于THK20F07AC芯片SPI接口和7816接口共用一组管脚,所以在实际设计中可用考虑改组管脚来实现7816功能,使用GPIO口来模拟SPI接口。General Purpose Input Output (通用输入/输出) 简称为GPIO,或总线扩展器,利用工业标准I2C、SMBus或SPI接口简化了I/O口的扩展。当微控制器或芯片没有足够的I/O端口或当系统需要采用远端串行通信或控制时,GPIO能够提供额外的控制和监视功能。

[0026] THK20F07AC通过USB接口接收上位机发送的APDU命令,通过SPI接口或7816与待测12IC_25安全芯片进行通信。为了实现掉电控制功能,THK20F07AC通过SPI接口或7816接口输出APDU命令,首先通过TXS0104芯片。TXS0104是模拟开关芯片,THK20F07AC通过GPIO口发送掉电控制信号给STM32F103芯片,STM32F103芯片经过一定延时后,控制模拟开关TXS0104进行掉电。THK20F07AC发出上电命令后,STM32F103芯片控制模拟开关TXS0104进行上电。

[0027] 在本实施例中,采用SEL信号作为安全芯片7816通信接口或SPI接口的选择端口,SEL接高电平,表示选择SPI接口,SEL接低电平,表示选择7816接口,在掉电测试设备中该接

口通过跳线选择接高电平或低电平。

[0028] 如图3所示,本发明的安全芯片掉电测试设备的掉电起始点可以有4种选择,INS是指待测安全芯片识别APDU命令的字节,数据为写入待测安全芯片的数据,SW是指待测安全芯片返回掉电处理装置。

[0029] 起点1:开始发送APDU命令时;

[0030] 起点2:发送APDU命令结束后;

[0031] 起点3:在开始发送数据后,如果掉电的APDU命令没有数据发送,起点3将自动被默认为起点2;

[0032] 起点4:数据发送结束后,如果掉电的APDU命令没有数据发送,起点4将自动被默认为起点2。

[0033] 在掉电控制中,如果掉电起始点设置在起点1和起点3,在程序上可以在发送APDU命令或数据前启动定时器计时,在计时到要求的时间后发出掉电控制信号来控制TXS0104进行通断。

[0034] 如果掉电起始点设置在起点2和起点4,在发送完APDU命令和数据后,THK20F07AC接收到掉电命令后,发送掉电信号给STM32F103后启动掉电延时,然后STM32F103控制模拟开关TXS0104关电。

[0035] 本发明的安全芯片掉电测试设备,通过单片机控制双向转换芯片上下电,延时时间短,时间精确;既支持7816接口芯片测试,也支持SPI接口芯片测试,应用范围广;通过APDU命令控制掉电,掉电起始点设置方式多,使用灵活,测试更全面。

[0036] 本发明能有多种不同形式的具体实施方式,上面以图1-图3为例结合附图对本发明的技术方案作举例说明,这并不意味着本发明所应用的具体实例只能局限在特定的流程或实施例结构中,本领域的普通技术人员应当了解,上文所提供的具体实施方案只是多种优选用法中的一些示例,任何体现本发明权利要求的实施方式均应在本发明技术方案所要求保护的范围之内。

[0037] 最后应说明的是:以上所述仅为本发明的优选实施例而已,并不用于限制本发明,尽管参照前述实施例对本发明进行了详细的说明,对于本领域的技术人员来说,其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

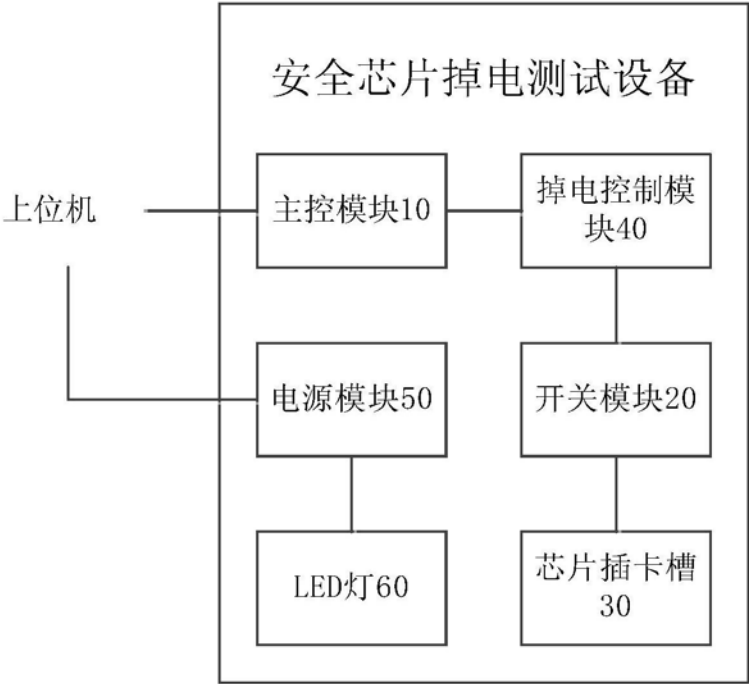


图1

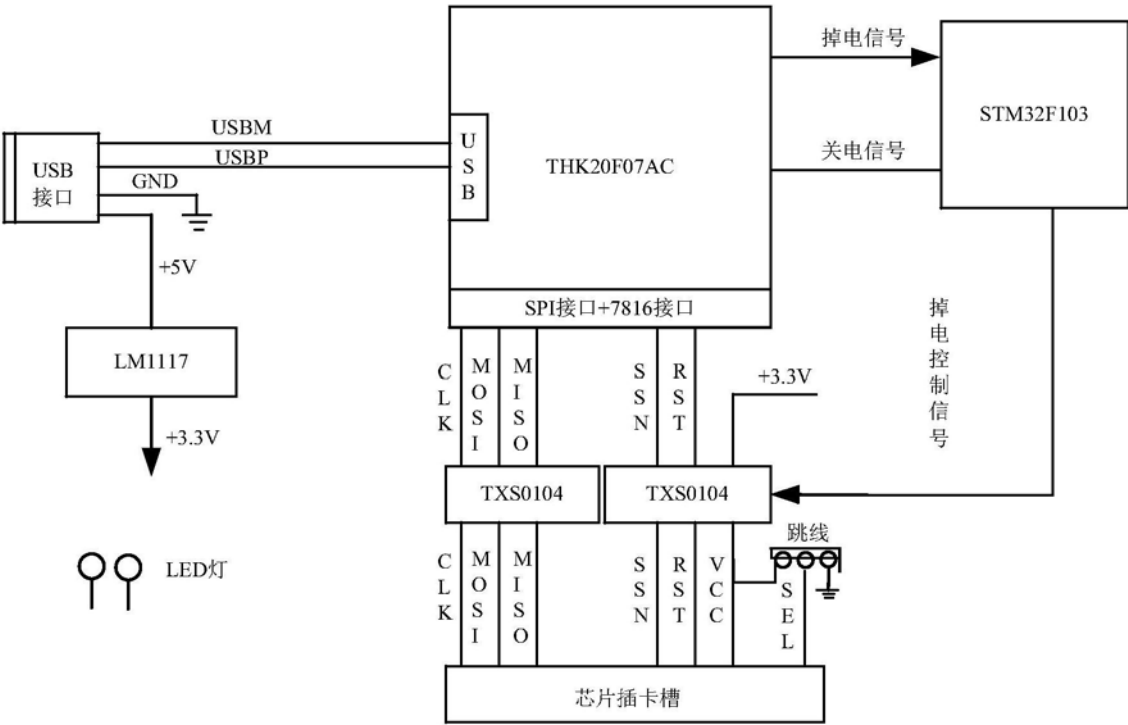


图2

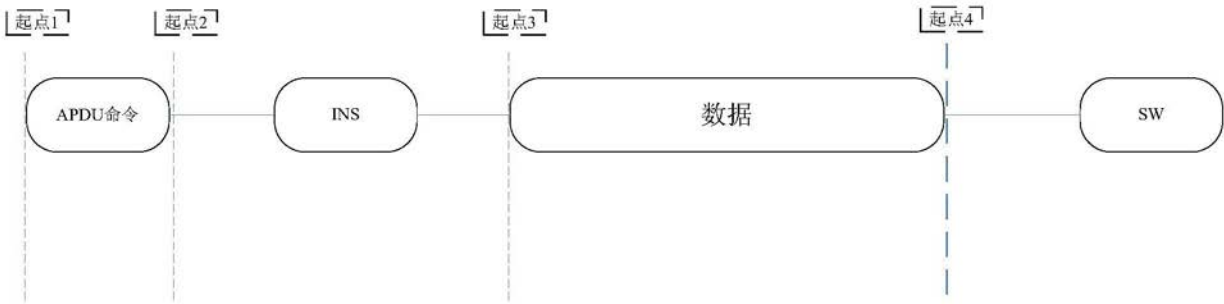


图3