



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

232 228

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 05 01 83
(21) (PV 49-83)

(51) Int. Cl.³ G 06 F 15/48,
G 06 F 15/46,
~~G 06 F 13/16~~
G 06 F 13/00

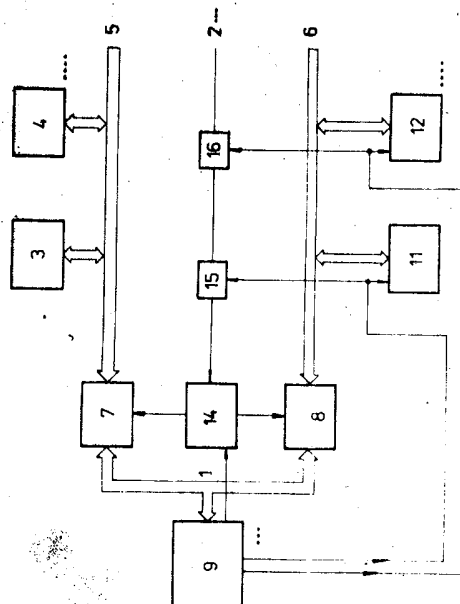
(40) Zveřejněno 25 11 83
(45) Vydáno 01 03 87

(75)

Autor vynálezu VAŠINA PETR RNDr.,
FRANK LUDEK RNDr., BRNO

(54) Zapojení rozdělené datové sběrnice v mikroprocesorovém systému

Zapojení se týká mikroprocesorových systémů střední velikosti. Podstatou zapojení je datová sběrnice spojená se vstupy a výstupy procesorové jednotky, rozdělená na dvě větve, kde první sběrná větev je přes první oddělovací obvod spojena se vstupy a výstupy všech unipolárních obvodů a druhá sběrná větev je přes druhý oddělovací obvod spojena se všemi bipolárními obvody. Přepínání k převádění dat z unipolárních a bipolárních obvodů obstarává rozhodovací obvod.



Vynález popisuje zapojení rozdělené datové sběrnice v mikroprocesorovém systému pro připojení obvodů různých typů.

V mikroprocesorových systémech bývá na společnou sběrnici připojena celá řada různých obvodů. Jedná se hlavně o paměti RAM a ROM a obvody zajišťující styk systému s vnějším prostředím. Paměti pro mikroprocesorové systémy jsou zpravidla vyrobeny unipolárními technologiemi. Složitější, zejména programovatelné, obvody styku mohou být také unipolární, jednodušší stykové obvody bývají bipolární. Vstupy unipolárních obvodů mají velmi vysoký vstupní odpor, takže proud odebíraný jedním vstupem je velmi malý, řádově jednotky mikroampérů. Naopak vstupní odpor bipolárních obvodů je nízký a odebíraný proud je řádově 1 mA. Maximální výstupní proud výstupů bipolárních obvodů je velký, řádově desítky miliampérů, takže je možno k nim připojit deset a více vstupů bipolárních obvodů a ještě mnohem větší počet vstupů unipolárních obvodů. Tato kombinace nečiní potíže ani u větších systémů. Problematické jsou však výstupy unipolárních obvodů, které mají maximální zatížitelnost podstatně nižší, obvykle 2 mA. Je tedy možno k nim sice připojit mnoho vstupů unipolárních obvodů, avšak pouze jeden až dva vstupy běžných bipolárních obvodů. Tento problém se zpravidla řeší tak, že výstupy unipolárních obvodů jsou od společné sběrnice odděleny oddělovacími bipolárními obvody s dostatečnou zatížitelností výstupů. Nevýhodou tohoto řešení je velký počet oddělovacích obvodů, které je třeba ještě doplnit dalšími obvody pro jejich řízení.

Tyto dosavadní nevýhody odstraňuje zapojení rozdělené datové sběrnice v mikroprocesorovém systému, jehož podstatou je, že datové výstupy centrální procesorové jednotky jsou spojeny jednak přes první oddělovací obvod s první sběrnou větví spojenou se všemi vstupy a výstupy unipolárních obvodů a jednak přes druhý oddělovací obvod s druhou sběrnou větví spojenou se všemi vstupy a výstupy bipolárních obvodů, jejichž vybavovací vstupy jsou jednotlivě spojeny s řídicími výstupy centrální procesorové jednotky a současně přes součtové obvody se vstupem rozhodovacího obvodu, jehož druhý vstup je spojen výstupem centrální procesorové jednotky a jeho první a druhý výstup s prvním a druhým oddělovacím obvodem.

Hlavní předností zapojení podle vynálezu je možnost připojení mnoha stykových i jiných obvodů různých typů zhotovených jak unipolární, tak bipolární technologií, a to s minimem oddělovacích a řídicích obvodů.

Vynález blíže objasní přiložené blokové schéma zapojení. Dva, případně více unipolárních obvodů 3, 4 je propojeno datovými vstupy a výstupy s první sběrnou větví 5 a dva, případně více bipolárních obvodů 11, 12 je propojeno vstupy a výstupy s druhou sběrnou větví 6. Datové výstupy centrální procesorové jednotky 9 jsou spojeny s datovou sběrnicí 1, která je rozdělena na dvě větve připojené k prvnímu oddělovacímu obvodu 7 spojenému s první sběrnou větví 5 a k druhému oddělovacímu obvodu 8 spojenému s druhou sběrnou větví 6. Vybavovací vstupy bipolárních obvodů jsou spojeny jednak přes součtové obvody 15 a 16 se vstupem rozhodovacího obvodu 14 a se společným vodičem 2 a jednak s řídicími výstupy centrální procesorové jednotky 9. Druhý vstup rozhodovacího obvodu 14 je spojen s výstupem centrální procesorové jednotky 9 a jeho výstupy s prvním a druhým oddělovacím *obvodem* 7 a 8.

Za provozu pracuje zapojení takto: V klidovém stavu, kdy centrální procesorová jednotka 9 nevyžaduje žádný styk se svým okolím, jsou všechny bipolární i unipolární obvody 3, 4 a 11, 12 v neaktivním stavu a první i druhý oddělovací obvod 7, 8 jsou nastaveny tak, že přenášejí signály ve směru procesorového výstupu. Jestliže centrální procesorová jednotka 9 vyžaduje zápis do některého bipolárního nebo unipolárního obvodu 3, 4 a 11, 12,

pak nastavení obou oddělovacích obvodů 7, 8 zůstane stejné, bez ohledu na logickou úroveň na společném vodiči 2. Toto zajišťuje rozhodovací obvod 14. Data z centrální procesorové jednotky 9 projdou přes oba oddělovací obvody 7, 8 na první sběrnou větev 5 pro unipolární obvody 3, 4 i na druhou sběrnou větev 6 pro bipolární obvody 11, 12. Jestliže centrální procesorová jednotka 9 vyžaduje čtení dat z některého unipolárního obvodu 3, 4, je tento obvod přiveden do aktivního stavu a vyšle svoje data na první sběrnou větev 5. Současně s tím řídicí signál z centrální procesorové jednotky 9 způsobí přes rozhodovací obvod 14 přepnutí směru přenosu v prvním oddělovacím obvodu 7 tak, že přenáší signály z unipolárních obvodů 3, 4 k datovým výstupům centrální procesorové jednotky 9. Má-li být naopak provedeno čtení dat z některého bipolárního obvodu, přejde jeden z vybavovacích vstupů bipolárního obvodu 11, 12 do aktivního stavu, který se přes součtové obvody 15, 16 přenesse na společný vodič 2, což spolu s řídicím signálem v rozhodovacím obvodu 14 vyvolá signál pro změnu nastavení druhého oddělovacího obvodu 8 tak, aby přenášel signály z bipolárních obvodů 11, 12 k datovým výstupům centrální procesorové jednotky 9. Nastavení prvního oddělovacího obvodu 7 přitom zůstane stejné jako v klidovém stavu. Popsaným způsobem tedy probíhá vstup i výstup dat z centrální procesorové jednotky 9 na obě sběrné větve 5, 6, přičemž výstupy unipolárních obvodů 11, 12 jsou chráněny proti přetížení.

Uspořádání podle vynálezu je možno použít ve všech mikroprocesorových systémech střední velikosti, tvořených několika deskami plošných spojů propojených v téže panelové jednotce, jako je tomu například u jednotlivých mikropočítačů řídicí elektroniky elektronového litografu nebo u řídicího mikropočítače elektronového spektrometru.

PŘEDMĚT VYNÁLEZU

232 228

Zapojení rozdělené datové sběrnice v mikroprocesorovém systému, vyznačené tím, že datové výstupy centrální procesorové jednotky (9) jsou spojeny jednak přes první oddělovací obvod (7) s první sběrnou větví (5) spojenou se všemi vstupy a výstupy unipolárních obvodů (3, 4) a jednak přes druhý oddělovací obvod (8) s druhou sběrnou větví (6) spojenou se všemi vstupy a výstupy bipolárních obvodů (11, 12), jejichž vybavovací vstupy jsou jednotlivě spojeny s řídicími výstupy centrální procesorové jednotky (9) a současně přes součtové obvody (15, 16) se vstupem rozhodovacího obvodu (14), jehož druhý vstup je spojen s výstupem centrální procesorové jednotky (9) a jeho první a druhý výstup s prvním a druhým oddělovacím obvodem (7 a 8).

1 výkres

