



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I856128 B

(45) 公告日：中華民國 113 (2024) 年 09 月 21 日

(21) 申請案號：109122340

(22) 申請日：中華民國 109 (2020) 年 07 月 02 日

(51) Int. Cl. : H01L29/788 (2006.01)

H01L21/205 (2006.01)

(30) 優先權：2019/08/30 美國

16/557,102

(71) 申請人：美商應用材料股份有限公司 (美國) APPLIED MATERIALS, INC. (US)
美國

(72) 發明人：羅德尼 順里翁林 RODNEY, SHUNLEONG LIM (US)；金正倍 KIM, JUNG BAE (KR)；王家銳 WANG, JIARUI (CN)；崔羿 CUI, YI (CN)；任東吉 YIM, DONG-KIL (KR)；崔 壽永 CHOI, SOO YOUNG (US)

(74) 代理人：祁明輝；林素華；涂綺玲

(56) 參考文獻：

JP 5-67782A

JP 10-73840A

US 2006/0111244A1

US 2016/0126494A1

WO 2017/223541A1

審查人員：施喻懷

申請專利範圍項數：20 項 圖式數：8 共 53 頁

(54) 名稱

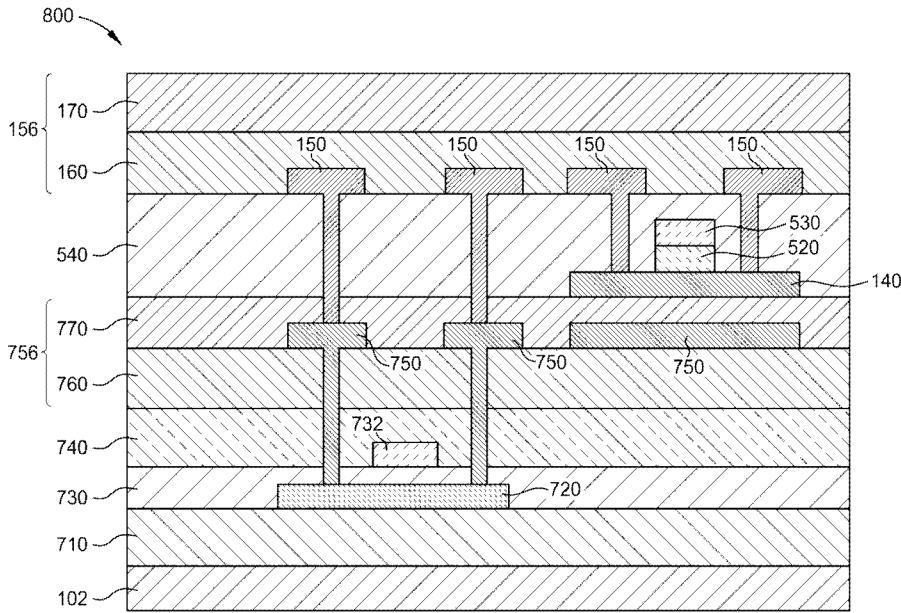
保護膜堆疊、使用其之薄膜電晶體以及用以沈積氮化矽材料之方法

(57) 摘要

本揭露的數個實施例一般有關於富含氮氮化矽及數個用以沈積其之方法，以及包含其之數個電晶體及其他裝置。於一或多個實施例中，一種保護膜堆疊包含一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上。富含氮氮化矽層具有約 20 原子百分比(at%)至約 35at%的一矽濃度、約 40at%至約 75at%的一氮濃度、及約 10at%至約 35at%的一氫濃度。於一或多個例子中，保護膜堆疊包含氧化矽層、富含氮氮化矽層、及一第三層，第三層包含任何形式之氮化矽，例如是富含氮氮化矽及/或富含氫氮化矽。

Embodiments of the present disclosure generally relate to nitrogen-rich silicon nitride and methods for depositing the same, and transistors and other devices containing the same. In one or more embodiments, a passivation film stack contains a silicon oxide layer disposed on a workpiece and a nitrogen-rich silicon nitride layer disposed on the silicon oxide layer. The nitrogen-rich silicon nitride layer has a silicon concentration of about 20 atomic percent (at%) to about 35 at%, a nitrogen concentration of about 40 at% to about 75 at%, and a hydrogen concentration of about 10 at% to about 35 at%. In one or more examples, the passivation film stack contains the silicon oxide layer, the nitrogen-rich silicon nitride layer, and a third layer containing any type of silicon nitride, such as nitrogen-rich silicon nitride and/or hydrogen-rich silicon nitride.

指定代表圖：



第 8 圖

符號簡單說明：

- 102:基板
- 140:金屬氧化物層
- 150:第二或接觸金屬層
- 156:保護膜堆疊
- 160:氧化矽層
- 170:富含氮氮化矽層
- 520:閘極絕緣層
- 530:第一或閘極金屬層
- 540:中間介電(ILD)層
- 710:緩衝層
- 720:多晶矽層
- 730:第一閘極絕緣層
- 732:第一金屬層
- 740:第一中間介電(ILD)層
- 750:第二金屬層
- 756:氧化物緩衝膜
- 760:第一氧化物緩衝層
- 770:第二氧化物緩衝層
- 800:TFT



I856128

【發明摘要】

【中文發明名稱】保護膜堆疊、使用其之薄膜電晶體以及用以沈積氮化矽材料之方法

【英文發明名稱】PASSIVATION FILM STACK, THIN-FILM TRANSISTOR USING THE SAME AND METHOD FOR DEPOSITING SILICON NITRIDE MATERIAL

【中文】

本揭露的數個實施例一般有關於富含氮氮化矽及數個用以沈積其之方法，以及包含其之數個電晶體及其他裝置。於一或多個實施例中，一種保護膜堆疊包含一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上。富含氮氮化矽層具有約20原子百分比(at%)至約35 at%的一矽濃度、約40 at%至約75 at%的一氮濃度、及約10 at%至約35 at%的一氫濃度。於一或多個例子中，保護膜堆疊包含氧化矽層、富含氮氮化矽層、及一第三層，第三層包含任何形式之氮化矽，例如是富含氮氮化矽及/或富含氫氮化矽。

【英文】

Embodiments of the present disclosure generally relate to nitrogen-rich silicon nitride and methods for depositing the same, and transistors and other devices containing the same. In one or more embodiments, a passivation film stack

contains a silicon oxide layer disposed on a workpiece and a nitrogen-rich silicon nitride layer disposed on the silicon oxide layer. The nitrogen-rich silicon nitride layer has a silicon concentration of about 20 atomic percent (at%) to about 35 at%, a nitrogen concentration of about 40 at% to about 75 at%, and a hydrogen concentration of about 10 at% to about 35 at%. In one or more examples, the passivation film stack contains the silicon oxide layer, the nitrogen-rich silicon nitride layer, and a third layer containing any type of silicon nitride, such as nitrogen-rich silicon nitride and/or hydrogen-rich silicon nitride.

【指定代表圖】 第 8 圖。

【代表圖之符號簡單說明】

102:基板

140:金屬氧化物層

150:第二或接觸金屬層

156:保護膜堆疊

160:氧化矽層

170:富含氮氮化矽層

520:閘極絕緣層

530:第一或閘極金屬層

540:中間介電(ILD)層

- 710:緩衝層
- 720:多晶矽層
- 730:第一閘極絕緣層
- 732:第一金屬層
- 740:第一中間介電(ILD)層
- 750:第二金屬層
- 756:氧化物緩衝膜
- 760:第一氧化物緩衝層
- 770:第二氧化物緩衝層
- 800:TFT

【特徵化學式】

無。

【發明說明書】

【中文發明名稱】保護膜堆疊、使用其之薄膜電晶體以及用以沈積氮化矽材料之方法

【英文發明名稱】PASSIVATION FILM STACK, THIN-FILM TRANSISTOR USING THE SAME AND METHOD FOR DEPOSITING SILICON NITRIDE MATERIAL

【技術領域】

【0001】 本揭露之數個實施例一般是有關於數種沈積製程，且特別是有關於數種用以沈積氮化矽及其他材料於數個工件上之氣相沈積製程。

【先前技術】

【0002】 液晶顯示器(Liquid crystal displays, LCDs)、有機發光二極體(organic light emitting diodes, OLEDs)、及微發光二極體(micro-LED)面板係經常使用於平面顯示器。一般來說，LCDs通常包含兩個結合在一起的玻璃基板，且具有液晶材料夾置於兩個玻璃基板之間。玻璃基板可為半導體基板，或可為透明基板。透明基板例如是玻璃、石英、藍寶石、或透明塑膠膜。LCD可亦包含發光二極體，用於背光。

【0003】 由於LCDs之解析度需求增加，控制大量之液晶單元的數個獨立區域係有需求的。液晶之此些獨立區域稱作為像素(pixels)。現代之顯示面板可具有約8百萬個像素(4K解析度)、約3千3百萬個像素(8K解析度)、或更大總量之像素。至少相同數量之電晶體係形成於

玻璃基板上，使得各像素可相對於設置於基板上的其他像素在致能(energized)及除能(de-energized)狀態之間切換。

【0004】 包含數種材料的矽係變成用於大多數TFTs的建構模組(building block)。包含數種材料之矽係使用來形成通道材料，例如是用於低溫多晶矽(low temperature polysilicon, LTPS)TFT之多晶矽，及利用於形成TFT中之閘極介電層、中間層、保護層、及/或甚至是蝕刻終止層之元件。

【0005】 對於金屬氧化物通道TFTs來說，包含保護層之矽無法保護裝置來避免濕氣及氣體擴散，此裝置特別是銦鎵鋅氧化物(In-Ga-Zn oxide, IGZO)通道半導體。濕氣(H₂O)及/或氣體(舉例為H₂、O₂、及/或N₂)擴散到IGZO通道半導體及其他層中係造成整體裝置不穩定。一般來說，水氣及氣體可能藉由下方之數層產生且擴散通過包括富含氫氧化矽及/或富含氫氮化矽之保護層，或從富含氫氧化矽及/或富含氫氮化矽之保護層擴散。

【0006】 因此，對於減少或避免TFT或其他形式的裝置中之濕氣及/或氣體擴散之保護材料係有需求。

【發明內容】

【0007】 本揭露之數個實施例一般係有關於富含氮氮化矽及數個用以沈積其之方法，以及數個包含其之電晶體及其他裝置。於一或多個實施例中，一種保護膜堆疊包含一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上。富含氮氮化矽層具有約20原子百分比(atomic percentage, at%)至約35 at%的一矽濃度、約40

at%至約75 at%的一氮濃度、及約10 at%至約35 at%的一氮濃度。於一或多個例子中，保護膜堆疊包含氧化矽層、富含氮氮化矽層、及一第三層，第三層包含任何形式之氮化矽，例如是富含氮氮化矽及/或富含氮氮化矽。

【0008】 於其他實施例中，一種保護膜堆疊，包括一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上；其中富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天的一水電阻率及約0.1%至約10%之一矽-氮鍵結濃度；以及其中富含氮氮化矽層具有大於1.03至約2的一氮矽比。於一些例子中，富含氮氮化矽層具有約0.5%至約6%之一矽-氮鍵結濃度及少於30%之一總氮鍵結濃度(包括氮-氮鍵結濃度)。

【0009】 於一些實施例中，一種用以沈積一氮化矽材料之方法，包括加熱一工件至約200°C至約250°C之一溫度；在一電漿輔助化學氣相沈積(plasma-enhanced chemical vapor deposition, PE-CVD)製程期間暴露工件於一沈積氣體；以及沈積一富含氮氮化矽層於工件上。沈積氣體包括一矽前驅物、一氮前驅物、及一載體氣體，以及其中沈積氣體具有沈積氣體中之矽前驅物與氮前驅物與載體氣體之一莫耳比分別為約1:從約4至約8之一範圍:從約20至約80之一範圍。於一些例子中，沈積氣體具有沈積氣體中之矽前驅物與氮前驅物與載體氣體之一莫耳比分別為約1:從約5至約7之一範圍:從約30至約50之一範圍。於一或多個例子中，矽前驅物係為或包括甲矽烷(silane)，氮前驅物係為或包括氮(ammonia)，及載體氣體係為或包括氮(N₂)。為了對本發明之

上述及其他方面有更佳的瞭解，下文特舉實施例，並配合所附圖式詳細說明如下：

【圖式簡單說明】

【0010】 為了使本揭露的上述特徵可詳細地瞭解，簡要摘錄於上之本揭露之更特有之說明可參照數個實施例。部分之實施例係繪示於所附之圖式中。然而，值得注意的是，所附之圖式係僅繪示出範例的實施例及因而不視為其範圍的限制，而可承認其他等效實施例。

第1圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之薄膜電晶體(thin film transistor, TFT)結構的示意圖。

第2圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之另一TFT結構的示意圖。

第3圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之另一TFT結構的示意圖。

第4圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之另一TFT結構的示意圖。

第5圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之另一TFT結構的示意圖。

第6圖係為根據此處所述及討論之一或多個實施例之包含富含氮氮化矽層之另一TFT結構的示意圖。

第7圖係為根據此處所述及討論之一或多個實施例之包含兩個富含氮氮化矽層之TFT結構的示意圖。

第8圖係為根據此處所述及討論之一或多個實施例之包含兩個富含氮氮化矽層之另一TFT結構的示意圖。

【0011】 為了有助於瞭解，相同的參考編號係在可行之處使用來表示圖式之通用的相同元件。將理解的是，一或多個實施例的數個元件及數個特徵可在其他實施例中有利地合併。

【實施方式】

【0012】 本揭露之數個實施例一般係有關於包含附氮氮化矽之保護膜堆疊、數種用以沈積保護膜堆疊之方法、及數種包含保護膜堆疊之電晶體及其他裝置。於一或多個實施例中，一保護膜堆疊包括一氧化矽層及一富含氮氮化矽層，氧化矽層設置於工件上，富含氮氮化矽層設置於氧化矽層上。於一些例子中，保護膜堆疊係設置於工件上及包含氧化矽層、富含氮氮化矽層、及一第三層。第三層包含任何形式之氮化矽，例如是富含氮氮化矽及/或富含氮氮化矽。

【0013】 相較於傳統的氮化矽，富含氮(nitrogen-rich)氮化矽層包含更多的氮及/或更少的氮。傳統之氮化矽係為一般之缺氮(nitrogen-poor)氮化矽及/或富含氮氮化矽。如此一來，富含氮氮化矽層具有較此處所述及討論的富含氮氮化矽層大之氮濃度。再者，富含氮氮化矽層具有比缺氮氮化矽及/或富含氮氮化矽大之水電阻率。

【0014】 於一或多個實施例中，富含氮氮化矽層具有約20原子百分比(atomic percent, at%)、約22 at%、約24 at%、約25 at%、約26 at%、約27 at%、約28 at%、約29 at%、約30 at%、或約31 at%至約32 at%、約33 at%、約34 at%、約35 at%、約36 at%、約37 at%、約

38 at%、或更大之矽濃度。舉例來說，富含氮氮化矽層具有約20 at%至約38 at%、約22 at%至約38 at%、約25 at%至約38 at%、約27 at%至約38 at%、約28 at%至約38 at%、約30 at%至約38 at%、約31 at%至約38 at%、約32 at%至約38 at%、約33 at%至約38 at%、約35 at%至約38 at%、約36 at%至約38 at%、約20 at%至約35 at%、約22 at%至約35 at%、約25 at%至約35 at%、約27 at%至約35 at%、約28 at%至約35 at%、約30 at%至約35 at%、約31 at%至約35 at%、約32 at%至約35 at%、約33 at%至約35 at%、約20 at%至約34 at%、約22 at%至約34 at%、約25 at%至約34 at%、約27 at%至約34 at%、約28 at%至約34 at%、約30 at%至約34 at%、約31 at%至約34 at%、約32 at%至約34 at%、約33 at%至約34 at%、約20 at%至約33 at%、約22 at%至約33 at%、約25 at%至約33 at%、約27 at%至約33 at%、約28 at%至約33 at%、約30 at%至約33 at%、約31 at%至約33 at%、或約32 at%至約33 at%之矽濃度。

【0015】於一些實施例中，富含氮氮化矽層具有約40 at%、約42 at%、約43 at%、約44 at%、約45 at%、約46 at%、約48 at%、約50 at%、或約52 at%至約54 at%、約55 at%、約58 at%、約60 at%、約65 at%、約70 at%、約72 at%、約75 at%、或更大之氮濃度。舉例來說，富含氮氮化矽層具有約40 at%至約75 at%、約42 at%至約75 at%、約43 at%至約75 at%、約44 at%至約75 at%、約45 at%至約75 at%、約48 at%至約75 at%、約50 at%至約75 at%、約55 at%至約75 at%、約60 at%至約75 at%、約65 at%至約75 at%、約70 at%至約75 at%、約40 at%

至約65 at%、約42 at%至約65 at%、約43 at%至約65 at%、約44 at%至約65 at%、約45 at%至約65 at%、約48 at%至約65 at%、約50 at%至約65 at%、約55 at%至約65 at%、約60 at%至約65 at%、約62 at%至約65 at%、約40 at%至約58 at%、約42 at%至約58 at%、約43 at%至約58 at%、約44 at%至約58 at%、約45 at%至約58 at%、約48 at%至約58 at%、約50 at%至約58 at%、約55 at%至約58 at%、約40 at%至約55 at%、約42 at%至約55 at%、約43 at%至約55 at%、約44 at%至約55 at%、約45 at%至約55 at%、約48 at%至約55 at%、約50 at%至約55 at%、或約52 at%至約55 at%之氮濃度。

【0016】 於一或多個實施例中，富含氮氮化矽層具有約10 at%、約12 at%、約15 at%、約18 at%、或約20 at%至約21 at%、約22 at%、約23 at%、約25 at%、約27 at%、約30 at%、約32 at%、約35 at%、或更大之氮濃度。舉例來說，富含氮氮化矽層具有約10 at%至約35 at%、約12 at%至約35 at%、約15 at%至約35 at%、約18 at%至約35 at%、約19 at%至約35 at%、約20 at%至約35 at%、約21 at%至約35 at%、約22 at%至約35 at%、約23 at%至約35 at%、約24 at%至約35 at%、約25 at%至約35 at%、約28 at%至約35 at%、約30 at%至約35 at%、約10 at%至約25 at%、約12 at%至約25 at%、約15 at%至約25 at%、約18 at%至約25 at%、約19 at%至約25 at%、約20 at%至約25 at%、約21 at%至約25 at%、約22 at%至約25 at%、約23 at%至約25 at%、約24 at%至約25 at%、約10 at%至約23 at%、約12 at%至約23 at%、約15 at%至約23 at%、約18 at%至約23 at%、約19 at%至約23 at%

at%、約20 at%至約23 at%、約21 at%至約23 at%、或約22 at%至約23 at%之氫濃度。

【0017】 於一或多個例子中，富含氮氮化矽層具有約約20 at%至約35 at%之矽濃度、約40 at%至約75 at%之氮濃度、及約10 at%至約35 at%之氫濃度。於其他例子中，富含氮氮化矽層具有約27 at%至約34 at%之矽濃度、約42 at%至約65 at%之氮濃度、及約18 at%至約25 at%之氫濃度。於一些例子中，富含氮氮化矽層具有約28 at%至約33 at%之矽濃度、約43 at%至約58 at%之氮濃度、及約19 at%至約23 at%之氫濃度。

【0018】 於一或多個實施例中，富含氮氮化矽層具有大於1、大於1.02、大於1.03、或大於1.05、例如是約1.06、約1.08、約1.10、約1.12、約1.15、約1.18、約1.20、約1.22、或約1.25至約1.28、約1.30、約1.35、約1.38、約1.40、約1.45、約1.50、約1.55、約1.60、約1.80、約1.90、約2、或更高之氮矽比。舉例來說，富含氮氮化矽層具有大於1.03至約2、大於1.03至約1.9、大於1.03至約1.8、大於1.03至約1.7、大於1.03至約1.6、大於1.03至約1.5、大於1.03至約1.45、大於1.03至約1.4、大於1.03至約1.39、大於1.03至約1.38、大於1.03至約1.36、大於1.03至約1.35、大於1.03至約1.3、大於1.03至約1.25、大於1.03至約1.2、大於1.03至約1.15、大於1.03至約1.1、約1.05至約2、約1.05至約1.9、約1.05至約1.8、約1.05至約1.7、約1.05至約1.6、約1.05至約1.5、約1.05至約1.45、約1.05至約1.4、約1.05至約1.39、約1.05至約1.38、約1.05至約1.36、約1.05至約1.35、約1.05至約1.3、約1.05至約1.25、約1.05至約1.2、約1.05至約1.15、約1.05至約1.1、約1.1

至約2、約1.1至約1.9、約1.1至約1.8、約1.1至約1.7、約1.1至約1.6、約1.1至約1.5、約1.1至約1.45、約1.1至約1.4、約1.1至約1.39、約1.1至約1.38、約1.1至約1.36、約1.1至約1.35、約1.1至約1.3、約1.1至約1.25、約1.1至約1.2、約1.1至約1.15、約1.2至約2、約1.2至約1.9、約1.2至約1.8、約1.2至約1.7、約1.2至約1.6、約1.2至約1.5、約1.2至約1.45、約1.2至約1.4、約1.2至約1.39、約1.2至約1.38、約1.2至約1.36、約1.2至約1.35、約1.2至約1.3、或約1.2至約1.25之氮矽比。

【0019】 於一些實施例中，富含氮氮化矽層具有由傅立葉轉換紅外線(Fourier-transform infrared, FT-IR)光譜測量裝置所決定之約0.05%、約0.1%、約0.2%、約0.5%、約0.8%、約1%、約1.2%、約1.5%、約1.8%、或約2%至約2.2%、約2.5%、約2.8%、約3%、約3.5%、約4%、約5%、約6%、約8%、約10%、約12%、約14%、約15%、約16%、約17%、或少於18%之矽-氮鍵結濃度。舉例來說，富含氮氮化矽層具有由FT-IR光譜測量裝置所決定之約0.1%至少於18%、約0.1%至約17%、約0.1%至約15%、約0.1%至約12%、約0.1%至約10%、約0.1%至約8%、約0.1%至約6%、約0.1%至約5%、約0.1%至約4%、約0.1%至約3%、約0.1%至約2%、約0.1%至約1%、約0.5%至少於18%、約0.5%至約17%、約0.5%至約15%、約0.5%至約12%、約0.5%至約10%、約0.5%至約8%、約0.5%至約6%、約0.5%至約5%、約0.5%至約4%、約0.5%至約3%、約0.5%至約2%、約0.5%至約1%、約1%至少於18%、約1%至約17%、約1%至約15%、約1%至約12%、約1%至約10%、約1%至約8%、約1%至約6%、約1%至約5%、約1%至約4%、約1%至約3%、約1%至約2%、或約1%至約1.5%之矽-氮鍵結濃度。

【0020】 於一或多個實施例，富含氮氮化矽層具有由FT-IR光譜測量裝置所決定之約1%、約3%、約5%、約6%、約8%、約10%、約12%、約15%、或約18%至約20%、約22%、約25%、約26%、約27%、約28%、約28%、或約30%之氮-氫鍵結濃度。舉例來說，富含氮氮化矽層具有由FT-IR光譜測量裝置所決定之約1%至約30%、約3%至約30%、約5%至約30%、約8%至約30%、約10%至約30%、約12%至約30%、約15%至約30%、約18%至約30%、約20%至約30%、約25%至約30%、約1%至約25%、約3%至約25%、約5%至約25%、約8%至約25%、約10%至約25%、約12%至約25%、約15%至約25%、約18%至約25%、約20%至約25%、約1%至約22%、約3%至約22%、約5%至約22%、約8%至約22%、約10%至約22%、約12%至約22%、約15%至約22%、約18%至約22%、或約20%至約22%之氮-氫鍵結濃度。

【0021】 富含氮氮化矽層的總氫鍵結濃度係為係矽-氫鍵結濃度及氮-氫鍵結濃度之總和。於一或多個實施例中，富含氮氮化矽層具有由FT-IR光譜測量裝置所決定之少於30%，例如是約1%、約2%、約3%、約5%、約6%、約8%、約10%、約12%、約15%、約16%、或約18%至約20%、約22%、約23%、約24%、約25%、約26%、約27%、約28%、約29%、或少於30%的總氫鍵結濃度。舉例來說，富含氮氮化矽層具有由FT-IR光譜測量裝置所決定之約1%至少於30%、約3%至少於30%、約5%至少於30%、約8%至少於30%、約10%至少於30%、約12%至少於30%、約15%至少於30%、約18%至少於30%、約20%至少於30%、約25%至少於30%、約1%至約28%、約3%至約28%、約5%至約28%、約8%至約28%、約10%至約28%、約12%至約28%、約15%至約28%、約18%至約28%、約20%至約28%、約1%至約24%、約3%

至約24%、約5%至約24%、約8%至約24%、約10%至約24%、約12%至約24%、約15%至約24%、約18%至約24%、約20%至約24%、約1%至約23%、約3%至約23%、約5%至約23%、約8%至約23%、約10%至約23%、約12%至約23%、約15%至約23%、約16%至約23%、約18%至約23%、或約20%至約23%之總氫鍵結濃度。

【0022】 當相較於傳統的氮化矽時，富含氮氮化矽層具有較高之水電阻率。於一或多個實施例中，根據在85%之相對濕度及85°C執行之水氣穿透率(Water Vapor Transmission Rate, WVTR)標準測試，富含氮氮化矽層具有約 1×10^{-8} g/m²/天或更大之水電阻率，例如是約 2×10^{-8} g/m²/天、約 5×10^{-8} g/m²/天、約 1×10^{-7} g/m²/天、約 5×10^{-7} g/m²/天、約 1×10^{-6} g/m²/天、或約 5×10^{-6} g/m²/天至約 1×10^{-5} g/m²/天、約 5×10^{-5} g/m²/天、約 1×10^{-4} g/m²/天、約 5×10^{-4} g/m²/天、或約 1×10^{-3} g/m²/天之水電阻率。舉例來說，富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天、約 1×10^{-7} g/m²/天至約 5×10^{-4} g/m²/天、或約 5×10^{-6} g/m²/天至約 1×10^{-5} g/m²/天之水電阻率，根據在85%之相對濕度及85°C執行之WVTR標準測試。於一或多個例子中，根據在100%之相對濕度及40°C執行之WVTR標準測試，具有約2,000 Å之厚度的富含氮氮化矽層係具有約 2.8×10^{-4} g/m²/天至約 4×10^{-4} g/m²/天之水電阻率。

【0023】 於一或多個實施例中，用以沈積富含氮氮化矽材料或層之方法包括加熱工件至一製程溫度；在電漿輔助化學氣相沈積(plasma-enhanced chemical vapor deposition, PE-CVD)製程期間暴露工件於沈積氣體；及沈積富含氮氮化矽材料或層於工件上。於其他實施例中，用以沈積富含氮氮化矽材料或層包括加熱工件至一製程溫

度；在熱原子層沈積(atomic layer deposition, ALD)製程或電漿輔助ALD(plasma-enhanced ALD, PE-ALD)製程期間，依序地暴露工件於矽前驅物及氮前驅物；及沈積富含氮氮化矽材料或層於工件上。於此處所述及討論之數個實施例中，工件可為或包括基板、薄膜電晶體(thin film transistor, TFT)結構或其之部分、閘極或其之部分、或有關於顯示、半導體、光伏(photovoltaic)、微電子學、及/或其他領域之任何其他形式的電子裝置或其之部分。於一些實施例中，工件包括一或多層，此一或多層係包含氧化矽。於一或多個例子中，方法包括沈積氧化矽層於工件上，及接著沈積富含氮氮化矽層於氧化矽層上。

【0024】 在PE-CVD或其他沈積製程期間，基板或工件可加熱至製程溫度或維持在製程溫度。製程溫度可為約25°C、約50°C、約80°C、約100°C、約150°C、或約200°C至約220°C、約235°C、約250°C、約280°C、約300°C、約350°C、約400°C或更高。舉例來說，製程溫度可為從約25°C至約400°C、約25°C至約300°C、約25°C至約280°C、約25°C至約265°C、約25°C至約250°C、約25°C至約235°C、約25°C至約220°C、約25°C至約200°C、約25°C至約180°C、約25°C至約150°C、約25°C至約125°C、約25°C至約100°C、約25°C至約80°C、約25°C至約50°C、約100°C至約400°C、約100°C至約300°C、約100°C至約280°C、約100°C至約265°C、約100°C至約250°C、約100°C至約235°C、約100°C至約220°C、約100°C至約200°C、約100°C至約180°C、約100°C至約150°C、約100°C至約125°C、約200°C至約400°C、約200°C至約300°C、約200°C至約280°C、約200°C至約265°C、約200°C至約250°C、約200°C至約235°C、約200°C至約220°C、約220°C至約250°C、約230°C至約250°C、或約235°C至約

250°C。於一或多個例子中，製程溫度係少於350°C、少於300°C、少於280°C、少於265°C、少於250°C、少於235°C、或少於200°C。

【0025】 於一或多個實施例中，在PE-CVD或其他沈積製程期間，沈積氣體可包括一或多個矽前驅物、一或多個氮前驅物、及一或多個載體氣體。矽前驅物可為或包括甲矽烷(silane)、乙矽烷(disilane)、丙矽烷(trisilane)、四矽烷(tetrasilane)、四氟化矽(silicon tetrafluoride)、或其之任何組合之一或多者。氮前驅物可為或包括氨(ammonia)、聯胺(hydrazine)、甲胺(methylamine)、二甲胺(dimethylamine)、氮(nitrogen, N₂)、其之電漿、或其之任何組合之一或多者。載體氣體可為或包括氮(nitrogen, N₂)、氫(hydrogen, H₂)、氫、氮、氬、氫、氬、或其之任何組合之一或多者。於一或多個例子中，矽前驅物係為或包含甲矽烷，氮前驅物係為或包含氨，及載體氣體係為或包含氮。

【0026】 在沈積氣體中之矽前驅物的流速可為約100 sccm(每分鐘標準立方公分(standard cubic centimeters per minute))、約150 sccm、約180 sccm、約200 sccm、約220 sccm、或約250 sccm至約280 sccm、約300 sccm、約320 sccm、約350 sccm、約400 sccm、約450 sccm、約500 sccm、約650 sccm、約800 sccm、或約1,000 sccm。舉例來說，矽前驅物之流速可為從約100 sccm至約1,000 sccm、約100 sccm至約800 sccm、約100 sccm至約500 sccm、約100 sccm至約400 sccm、約100 sccm至約350 sccm、約100 sccm至約300 sccm、約100 sccm至約250 sccm、約100 sccm至約200 sccm、約200 sccm至約1,000 sccm、約200 sccm至約800 sccm、約200 sccm至約500 sccm、約200 sccm至約400 sccm、約200 sccm至約350 sccm、約200 sccm至約300

sccm、約200 sccm至約250 sccm、約200 sccm至約225 sccm、約250 sccm至約1,000 sccm、約250 sccm至約800 sccm、約250 sccm至約500 sccm、約250 sccm至約400 sccm、約250 sccm至約350 sccm、約250 sccm至約300 sccm、約250 sccm至約280 sccm、約270 sccm至約300 sccm、約285 sccm至約300 sccm、約270 sccm至約320 sccm、或約285 sccm至約320 sccm。

【0027】 在沈積氣體中之氮前驅物之流速可為約800 sccm、約1,000 sccm、約1,200 sccm、約1,350 sccm、約1,500 sccm、或約1,600 sccm至約1,650 sccm、約1,700 sccm、約1,800 sccm、約2,000 sccm、約2,200 sccm、約2,500 sccm、約3,000 sccm、約3,500 sccm、約4,000 sccm、或約5,000 sccm。舉例來說，氮前驅物之流速可為從約1,000 sccm至約5,000 sccm、約1,000 sccm至約4,000 sccm、約1,000 sccm至約3,000 sccm、約1,000 sccm至約2,500 sccm、約1,000 sccm至約2,000 sccm、約1,000 sccm至約1,800 sccm、約1,000 sccm至約1,500 sccm、約1,500 sccm至約5,000 sccm、約1,500 sccm至約4,000 sccm、約1,500 sccm至約3,000 sccm、約1,500 sccm至約2,500 sccm、約1,500 sccm至約2,000 sccm、約1,500 sccm至約1,800 sccm、約1,800 sccm至約5,000 sccm、約1,800 sccm至約4,000 sccm、約1,800 sccm至約3,000 sccm、約1,800 sccm至約2,500 sccm、或約1,800 sccm至約2,000 sccm。

【0028】 在沈積氣體中之載體氣體之流速可為約1 SLM(每分鐘標準公升(standard liters per minute))、約3 SLM、約4 SLM、約5 SLM、約6 SLM、或約8 SLM至約9 SLM、約10 SLM、約12 SLM、約15 SLM、約18 SLM、約20 SLM、約22 SLM、約25 SLM、或約

30 SLM。舉例來說，載體氣體之流速可為從約1 SLM至約30 SLM、約5 SLM至約30 SLM、約8 SLM至約30 SLM、約10 SLM至約30 SLM、約12 SLM至約30 SLM、約15 SLM至約30 SLM、約20 SLM至約30 SLM、約1 SLM至約20 SLM、約5 SLM至約20 SLM、約8 SLM至約20 SLM、約10 SLM至約20 SLM、約12 SLM至約20 SLM、約15 SLM至約20 SLM、約18 SLM至約20 SLM、約1 SLM至約15 SLM、約5 SLM至約15 SLM、約8 SLM至約15 SLM、約10 SLM至約15 SLM、約12 SLM至約15 SLM、或約13 SLM至約15 SLM。

【0029】 於一或多個例子中，沈積氣體具有分別為約1之矽前驅物:從約4至約8之範圍之氮前驅物:從約20至約80之載體氣體的矽前驅物與氮前驅物與載體氣體的莫耳比。於其他實施例中，沈積氣體具有分別為約1之矽前驅物:從約5至約7之範圍之氮前驅物:從約30至約50之載體氣體的矽前驅物與氮前驅物與載體氣體的莫耳比。於一些例子中，沈積氣體具有分別為約1之矽前驅物:從約5.5至約6.5之範圍之氮前驅物:從約35至約45之載體氣體的矽前驅物與氮前驅物與載體氣體的莫耳比。

【0030】 PE-CVD或其他沈積製程可在數種電漿系統執行，例如是電容耦合電漿(capacitive coupling plasma, CCP)系統、利用高密度電漿(high density plasma, HDP)之感應耦合電漿(inductive coupling plasma, ICP)系統、或遠端電漿系統(remote plasma system, RPS)、或其他PE-CVD或PE-ALD製程腔室或系統。在PE-CVD或其他沈積製程期間，電漿可具有少於2,400瓦特(watts, W)之射頻(RF)功率，例如是約800 W、約1,000 W、約1,200 W、約1,500 W、約1,700 W、或約1,800 W至約1,900 W、約2,000 W、約2,100 W、約2,200 W、

或約2,300 W之RF功率。舉例來說，電漿可具有約800 W至少於2,400 W、約800 W至約2,200 W、約800 W至約2,000 W、約800 W至約1,900 W、約800 W至約1,800 W、約800 W至約1,600 W、約800 W至約1,200 W、約1,200 W至少於2,400 W、約1,200 W至約2,200 W、約1,200 W至約2,000 W、約1,200 W至約1,900 W、約1,200 W至約1,800 W、約1,200 W至約1,600 W、約1,200 W至約1,500 W、約1,500 W至少於2,400 W、約1,500 W至約2,200 W、約1,500 W至約2,000 W、約1,500 W至約1,900 W、或約1,500 W至約1,800 W之RF功率。

【0031】 於一或多個實施例中，富含氮氮化矽層係為保護膜堆疊之一部分，保護膜堆疊包括氧化矽層及富含氮氮化矽層，富含氮氮化矽層設置於氧化矽層上。於一些例子中，保護膜堆疊亦包括包含氮化矽之第三層，設置於富含氮氮化矽層上。第三層可為或包括任何形式之氮化矽，例如是富含氮氮化矽、缺氮氮化矽、及/或富含氮氮化矽。於其他實施例中，富含氮氮化矽層係為氧化物緩衝膜堆疊的一部分。氧化物緩衝膜堆疊包括有包含富含氮氮化矽之氧化物緩衝層設置於包含氧化矽之氧化物緩衝層上。

【0032】 於一些實施例中，在PE-CVD製程期間，氧化矽層及/或包含氧化矽之氧化物緩衝層可沈積或以其他方式形成。PE-CVD製程包括暴露工件於氧化物沈積氣體，及沈積氧化矽層及/或包含氧化矽之氧化物緩衝層於工件上。氧化物沈積氣體可包括一或多個矽前驅物、一或多個氧化劑、及選擇地包括一或多個載體氣體。矽前驅物可為或包括甲矽烷(silane)、乙矽烷(disilane)、丙矽烷(trisilane)、四矽烷(tetrasilane)、四氟化矽(silicon tetrafluoride)、或其之任何組合之一或多者。氧化劑可為或包括一氧化二氮(nitrous oxide)、氧、臭氧、

水、一或多個過氧化物、其之電漿、或其之任何組合之一或多者。如果包括載體氣體的話，載體氣體可為或包括氮(nitrogen, N₂)、氫(hydrogen, H₂)、氫、氮、氬、氫、氫、或其之任何組合之一或多者。於一或多個例子中，矽前驅物係為或包含甲矽烷及氧化劑係為或包含一氧化二氮。

【0033】 在氧化物沈積氣體中之矽前驅物之流速可為約20 sccm、約35 sccm、約50 sccm、約60 sccm、約80 sccm、或約100 sccm 至約120 sccm、約135 sccm、約150 sccm、約165 sccm、約180 sccm、約200 sccm、約250 sccm、約280 sccm、約300 sccm、約350 sccm、約400 sccm、或約500 sccm。舉例來說，矽前驅物之流速可為從約20 sccm至約500 sccm、約20 sccm至約400 sccm、約20 sccm至約350 sccm、約20 sccm至約300 sccm、約20 sccm至約250 sccm、約20 sccm至約220 sccm、約20 sccm至約200 sccm、約20 sccm至約180 sccm、約20 sccm至約165 sccm、約20 sccm至約150 sccm、約20 sccm至約135 sccm、約20 sccm至約120 sccm、約20 sccm至約100 sccm、約20 sccm至約80 sccm、約20 sccm至約50 sccm、約100 sccm至約500 sccm、約100 sccm至約400 sccm、約100 sccm至約350 sccm、約100 sccm至約300 sccm、約100 sccm至約250 sccm、約100 sccm至約220 sccm、約100 sccm至約200 sccm、約100 sccm至約180 sccm、約100 sccm至約165 sccm、約100 sccm至約150 sccm、約100 sccm至約135 sccm、約100 sccm至約120 sccm、約140 sccm至約500 sccm、約140 sccm至約400 sccm、約140 sccm至約350 sccm、約140 sccm至約300 sccm、約140 sccm至約250 sccm、約140 sccm至約220 sccm、約140

sccm至約200 sccm、約140 sccm至約180 sccm、約140 sccm至約165 sccm、或約140 sccm至約150 sccm。

【0034】 在氧化物沈積氣體中之氧化劑之流速可為約1 SLM、約2 SLM、約3 SLM、約4 SLM、約5 SLM、或約6 SLM至約7 SLM、約8 SLM、約9 SLM、約10 SLM、約11 SLM、約12 SLM、約14 SLM、約16 SLM、約18 SLM、或約20 SLM。舉例來說，在氧化物沈積氣體中之氧化劑之流速可為約1 SLM至約20 SLM、約1 SLM至約18 SLM、約1 SLM至約15 SLM、約1 SLM至約12 SLM、約1 SLM至約10 SLM、約1 SLM至約8 SLM、約1 SLM至約6 SLM、約1 SLM至約5 SLM、約4 SLM至約20 SLM、約4 SLM至約18 SLM、約4 SLM至約15 SLM、約4 SLM至約12 SLM、約4 SLM至約10 SLM、約4 SLM至約8 SLM、約4 SLM至約6 SLM、約8 SLM至約20 SLM、約8 SLM至約18 SLM、約8 SLM至約15 SLM、約8 SLM至約12 SLM、或約8 SLM至約10 SLM。

【0035】 在一些例子中，在PE-CVD製期間，氧化物沈積氣體係暴露於具有約800 W、約1,000 W、約1,500 W、約1,800 W、或約2,000 W至約2,200 W、約2,500 W、約2,800 W、約3,000 W、約3,500 W、約4,000 W、約4,500 W、約5,000 W、或更大之RF功率的電漿。舉例來說，在PE-CVD製程期間，氧化物沈積氣體係暴露於具有從約800 W to 5,000 W、約1,000 W至約4,000 W、約1,000 W至約3,500 W、約1,000 W至約3,000 W、約1,000 W至約2,500 W、約1,000 W至約2,000 W、約2,000 W至約4,000 W、約2,000 W至約3,500 W、約2,000 W至約3,000 W、約2,000 W至約2,500 W、約2,000 W至約2,200 W、或約2,800 W至約3,200 W之RF功率的電漿。

【0036】 第1圖係為根據此處所述及討論之一或多個實施例之包含保護膜堆疊156之薄膜電晶體(thin film transistor, TFT)結構100的示意圖。保護膜堆疊156包含氧化矽層160及富含氮氮化矽層170。TFT結構100包含緩衝層110及第一金屬層120，緩衝層110設置於基板102上，第一金屬層120設置於緩衝層110上。緩衝層110設置於基板102及第一金屬層120之間。

【0037】 基板102可為半導體基板、顯示基板、或任何其他形式之基板。於一些例子中，基板102可為透明的。基板102可為或包括玻璃、石英、藍寶石、塑膠或聚合物(舉例為透明塑膠膜)、矽、氧化矽、鎵、砷化鎵(gallium arsenide)、其之摻雜變體(doped variants)、或其之任何組合。緩衝層110可為或包括氧化矽、氮化矽、氮氧化矽、其之摻雜物、或其之任何組合。緩衝層110可包括一層、兩層、三層、四層、或多層之相同及/或不同材料。於一些例子中，緩衝層110可為或包括氧化矽及氮化矽堆疊。舉例來說，緩衝層110可為或包括氧化矽及氮化矽堆疊。舉例來說，緩衝層110可包括第一氧化矽層、第一氮化矽層、第二氧化矽層，第一氮化矽層位於第一氧化矽層上，第二氧化矽層位於第一氮化矽層上。緩衝層110可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å之厚度。舉例來說，緩衝層110可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å之厚度。

【0038】 第一金屬層120可為或包括鉻、鉬、銅、鈦、鉭、鋁、鉻鉬(chromium-molybdenum)、銅鉬(copper-molybdenum)、其之合金、其之摻雜物、或其之任何之組合。第一金屬層120可具有約500 Å、

約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å之厚度。舉例來說，第一金屬層120可具有約500 Å至約10,000 Å、約1,000 Å至約10,000 Å、或約1,500 Å至約8,000 Å之厚度。

【0039】 TFT結構100包含閘極絕緣層130。閘極絕緣層130設置於第一金屬層120上及/或第一金屬層120之上方，且設置於緩衝層110上。金屬氧化物層140設置於閘極絕緣層130上。第二或接觸金屬層150係設置於金屬氧化物層140上及/或金屬氧化物層140之上方及設置於閘極絕緣層130上而形成閘極結構。

【0040】 閘極絕緣層130可為或包括氧化矽、氮化矽、氮氧化矽、氧化鋁、氧化鉛、氧化鋯、氧化鈦、氧化鉭、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何之組合。閘極絕緣層130可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å之厚度。舉例來說，閘極絕緣層130可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å之厚度。

【0041】 金屬氧化物層140可為或包括氧化鉬、氧化銅、氧化鋁、氧化鈦、氧化銮、氧化錫、氧化銮錫(indium tin oxide, ITO)、氧化銮鋅(indium zinc oxide, IZO)、氧化銮錫鋅(indium tin zinc oxide, ITZO)、其之合金、其之摻雜物、或其之任何組合。金屬氧化物層140可具有約50 Å、約100 Å、約250 Å、或約500 Å至約800 Å、約1,000 Å、約1,200 Å、約1,500 Å、約1,800 Å、或約2,000 Å之厚度。舉例

來說，金屬氧化物層140可具有約50 Å至約2,000 Å、約100 Å至約2,000 Å、或約500 Å至約1,500 Å之厚度。

【0042】 第二或接觸金屬層150可為或包括鉻、鉬、銅、鈦、鋇、鋁、鉻鉬(chromium-molybdenum)、銅鉬(copper-molybdenum)、其之合金、其之摻雜物、或其之任何組合。第二接觸或金屬層150可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å之厚度。舉例來說，第二或接觸金屬層150可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å之厚度。

【0043】 保護膜堆疊156係設置於閘極結構上及閘極結構之上方，使得氧化矽層160係設置於第二或接觸金屬層150、金屬氧化物層140、閘極絕緣層130、或其之任何組合的至少一、二、或多者的上方。於一或多個例子，氧化矽層160係設置於第二或接觸金屬層150、金屬氧化物層140、及閘極絕緣層130上。富含氮氮化矽層170係設置於氧化矽層160上。

【0044】 氧化矽層160可為或包括二氧化矽(silicon dioxide)或矽石(silica)。氧化矽層160可具有約50 nm、約100 nm、或約200 nm至約300 nm、約500 nm、約800 nm、約1,000 nm、或更厚的厚度。舉例來說，氧化矽層160可具有約50 nm至約1,000 nm、約50 nm至約800 nm、約50 nm至約500 nm、約50 nm至約300 nm、約50 nm至約200 nm、約50 nm至約100 nm、約100 nm至約1,000 nm、約100 nm至約800 nm、約100 nm至約500 nm、約100 nm至約300 nm、或約100 nm至約200 nm之厚度。

【0045】 富含氮氮化矽層170包含此處所述及討論的成分。富含氮氮化矽層170可具有約1 nm、約5 nm、約10 nm、約20 nm、約30 nm、約50 nm、約80 nm、或約100 nm至約120 nm、約150 nm、約200 nm、約250 nm、約300 nm、約400 nm、約500 nm、約800 nm、約1,000 nm、或更厚的厚度。舉例來說，富含氮氮化矽層170可具有約1 nm至約1,000 nm、約1 nm至約800 nm、約1 nm至約500 nm、約1 nm至約300 nm、約1 nm至約250 nm、約1 nm至約200 nm、約1 nm至約150 nm、約1 nm至約100 nm、約1 nm至約80 nm、約1 nm至約50 nm、約1 nm至約25 nm、約1 nm至約15 nm、約1 nm至約10 nm、約1 nm至約5 nm、約20 nm至約1,000 nm、約20 nm至約800 nm、約20 nm至約500 nm、約20 nm至約300 nm、約20 nm至約250 nm、約20 nm至約200 nm、約20 nm至約150 nm、約20 nm至約100 nm、約20 nm至約80 nm、約20 nm至約50 nm、約20 nm至約25 nm、約50 nm至約1,000 nm、約50 nm至約800 nm、約50 nm至約500 nm、約50 nm至約300 nm、約50 nm至約250 nm、約50 nm至約200 nm、約50 nm至約150 nm、約50 nm至約100 nm、或約50 nm至約80 nm的厚度。

【0046】 於一或多個例子，氧化矽層160具有約50 nm至約500 nm之厚度，及富含氮氮化矽層170具有約1 nm至約200 nm之厚度。

【0047】 第2圖係為根據此處所述及討論之一或多個實施例之TFT結構200。TFT結構200包含保護膜堆疊158。保護膜堆疊158包括氧化矽層160、富含氮氮化矽層170、及第三層180。包含氮化矽之第三層180設置於富含氮氮化矽層170上。第三層180可為或包括任何形式之氮化矽，例如是富含氮氮化矽、缺氮氮化矽、及/或富含氮氮化矽。第三層180中之矽及氮可具有約1:1、約1:1.1、約1:1.2、約1:1.3、或

約3:4的化學計量(stoichiometry)或Si:N比。於一些例子中，第三層180係為或包含富含氮氮化矽層，具有比富含氮氮化矽層170大的氮濃度。於其他例子中，第三層180係為或包含富含氮氮化矽層，具有相同於或實質上相同於富含氮氮化矽層170的氮濃度。

【0048】 包含氮化矽之第三層180可藉由任何沈積製程沈積，例如是一或多個熱及/或電漿氣相沈積製程。範例之沈積製程可為或包括化學氣相沈積 (chemical vapor deposition, CVD)、電漿輔助CVD(plasma-enhanced CVD, PE-CVD)、濺射或物理氣相沈積 (physical vapor deposition, PVD)、或其之任何組合。於一些例子中，包含氮化矽之第三層180係藉由電漿系統沈積，例如是電容耦合電漿 (capacitive coupling plasma, CCP)系統或利用高密度電漿(high density plasma, HDP)之感應耦合電漿(inductive coupling plasma, ICP)系統。

【0049】 包含氮化矽之第三層180包含如此處所述及討論之成分。包含氮化矽之第三層180可具有約1 nm、約5 nm、約10 nm、約20 nm、約30 nm、約50 nm、約80 nm、或約100 nm至約120 nm、約150 nm、約200 nm、約250 nm、約300 nm、約400 nm、約500 nm、約800 nm、約1,000 nm、或更厚之厚度。舉例來說，包含氮化矽之第三層180可具有約1 nm至約1,000 nm、約5 nm至約1,000 nm、約5 nm至約800 nm、約5 nm至約500 nm、約5 nm至約300 nm、約5 nm至約250 nm、約5 nm至約200 nm、約5 nm至約150 nm、約5 nm至約100 nm、約5 nm至約80 nm、約5 nm至約50 nm、約5 nm至約25 nm、約5 nm至約15 nm、約5 nm至約10 nm、約20 nm至約1,000 nm、約20 nm至約800 nm、約20 nm至約500 nm、約20 nm至約300 nm、約20 nm

至約250 nm、約20 nm至約200 nm、約20 nm至約150 nm、約20 nm至約100 nm、約20 nm至約80 nm、約20 nm至約50 nm、約20 nm至約25 nm、約50 nm至約1,000 nm、約50 nm至約800 nm、約50 nm至約500 nm、約50 nm至約300 nm、約50 nm至約250 nm、約50 nm至約200 nm、約50 nm至約150 nm、或約50 nm至約100 nm之厚度。

【0050】 於一或多個例子中，氧化矽層160 具有約50 nm至約500 nm之厚度、富含氮氮化矽層170具有約1 nm至約200 nm之厚度，及包含氮化矽之第三層180具有約5 nm至約500 nm的厚度。

【0051】 第3圖係為根據此處所述及討論之一或多個實施例之 TFT結構300的示意圖。TFT結構300包含緩衝層110、第一金屬層120、及閘極絕緣層130。緩衝層110設置於基板102上，第一金屬層120設置於緩衝層110上，閘極絕緣層130設置於第一金屬層120及緩衝層110上。

【0052】 TFT結構300更包含金屬氧化物層140及蝕刻停止層(etch stop layer, ESL)320。金屬氧化物層140設置於閘極絕緣層130上。蝕刻停止層320設置於金屬氧化物層140上及上方，及設置於閘極絕緣層130上。TFT結構300亦包含第二或接觸金屬層150，設置於蝕刻停止層320及金屬氧化物層140上。第二或接觸金屬層150穿過或延伸通過蝕刻停止層320，及藉由通孔(vias)或接觸通道來接觸金屬氧化物層140。

【0053】 蝕刻停止層320可為或包括氧化矽、氧化鋁、氧化鉛、氧化鋇、氧化鈦、氧化鉬、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何組合。蝕刻停止層320可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、或約1,500 Å至約2,000 Å、

約2,500 Å、約3,000 Å、約3,500 Å、約4,000 Å、或約5,000 Å之厚度。舉例來說，蝕刻停止層320可具有約50 Å至約5,000 Å、約100 Å至約5,000 Å、或約1,000 Å至約5,000 Å之厚度。

【0054】 氧化矽層160係設置於第二或接觸金屬層150、蝕刻停止層320之至少一者、或兩者之上及/或上方。舉例來說，保護膜堆疊156之氧化矽層160係設置於第二或接觸金屬層150上及上方。富含氮氮化矽層170係設置於氧化矽層160上。

【0055】 第4圖係為根據此處所述及討論之一或多個實施例之TFT結構400的示意圖。TFT結構400包含保護膜堆疊158。保護膜堆疊158包括氧化矽層160、富含氮氮化矽層170、及第三層180。包含氮化矽之第三層180係設置於富含氮氮化矽層170上。

【0056】 第5圖係為根據此處所述及討論之一或多個實施例之TFT結構500之示意圖。TFT結構500系統包含緩衝層110、金屬氧化物層140、閘極絕緣層520、及第一或閘極金屬層530。緩衝層110設置於基板102上。金屬氧化物140設置於緩衝層110上。閘極絕緣層520設置於金屬氧化物層140上。第一或閘極金屬層530設置於閘極絕緣層520上。閘極絕緣層520係設置於金屬氧化物層140及第一或閘極金屬層530之間。

【0057】 閘極絕緣層520可為或包括氧化矽、氧化鋁、氧化鉛、氧化鋇、氧化鈦、氧化鉭、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何組合。閘極絕緣層520可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、或約1,500 Å至約2,000 Å、約2,500 Å、約3,000 Å、約3,500 Å、約4,000 Å、或約5,000 Å的厚度。

舉例來說，閘極絕緣層520可具有約50 Å至約5,000 Å、約100 Å至約5,000 Å、或約1,000 Å至約5,000 Å的厚度。

【0058】 第一或閘極金屬層530可為或包括鉻、鉬、銅、鈦、鋇、鋁、鉻鉬(chromium-molybdenum)、銅鉬(copper-molybdenum)、其之合金、其之摻雜物、或其之任何組合。第一或閘極金屬層530可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å的厚度。舉例來說，第一或閘極金屬層530可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å的厚度。

【0059】 TFT結構500亦包含中間介電(interlayer dielectric, ILD)層540，設置於緩衝層110、金屬氧化物層140、閘極絕緣層520、及/或第一或閘極金屬層530之至少一者上及/或上方。於一或多個例子中，中間介電層540設置於緩衝層110上，及設置於金屬氧化物層140、閘極絕緣層520、及第一或閘極金屬層530上及上方。

【0060】 中間介電層540可為或包括一層、兩層、或多層之氧化矽、氮化矽、氮氧化矽、氧化矽、氧化鉛、氧化鋇、氧化鈦、氧化鋇、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何組合。於一或多個例子中，中間介電層540可包括設置於氧化矽上之氮化矽的雙層。於其他例子中，中間介電層540可包括設置於氮化矽上之氧化矽的雙層。中間介電層540可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å的厚

度。舉例來說，中間介電層540可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å的厚度。

【0061】 第二或接觸金屬層150設置於ILD層540及金屬氧化物層140上。第二或接觸金屬層150穿過或延伸通過中間介電層540，及藉由通孔(vias)或接觸通道來接觸金屬氧化物層140。

【0062】 保護膜堆疊156之氧化矽層160係設置於ILD層540、第二或接觸金屬層150之至少一者、或兩者上。舉例來說，氧化矽層160係設置ILD層540及第二或接觸金屬層150上及上方。富含氮氮化矽層170係設置於氧化矽層160上。

【0063】 第6圖係為根據此處所述及討論之TFT結構600之示意圖。TFT結構600具有如同TFT結構500之全部層或成分，但亦包括第三金屬層550，第三金屬層550設置於基板102上。緩衝層110係設置於第三金屬層550上及/或上方，及設置於基板102上。

【0064】 第三金屬層550可為或包括鉻、鉬、銅、鈦、鉭、鋁、鉻鉬(chromium-molybdenum)、銅鉬(copper-molybdenum)、其之合金、其之摻雜物、或其之任何組合。第三金屬層550可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、或約1,500 Å至約2,000 Å、約2,500 Å、約3,000 Å、約3,500 Å、約4,000 Å、或約5,000 Å的厚度。舉例來說，第三金屬層550可具有約50 Å至約5,000 Å、約100 Å至約5,000 Å、或約1,000 Å至約5,000 Å的厚度。

【0065】 第7圖係為根據此處所述及討論之一或多實施例之TFT 700的示意圖。第8圖係為根據此處所述及討論之一或多實施例之TFT 700的示意圖。各TFT 700、800包含至少兩個富含氮氮化矽層，例如

是富含氮氮化矽層170及包含富含氮氮化矽材料的第一氧化物緩衝層760。

【0066】 TFTs 700、800包含緩衝層710，緩衝層710設置於基板102上，其中緩衝層710包含一或多個低溫多晶矽低溫多晶矽(low temperature polysilicon，LTPS)材料。LTPS材料可為或包括一或多個多晶矽材料、非晶矽(amorphous silicon， α -Si)材料、微晶矽(micro-crystalline silicon)材料、其之摻雜物、或其之任何組合。緩衝層710可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å的厚度。舉例來說，緩衝層710可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å的厚度。

【0067】 TFTs 700、800包含多晶矽層720、第一閘極絕緣層730、第一金屬層732、及第一中間介電(interlayer dielectric，ILD)層740。多晶矽層720設置於緩衝層710上。第一閘極絕緣層730設置於多晶矽層720及緩衝層710上。第一金屬層732設置於第一閘極絕緣層730上。第一中間介電層740設置於第一金屬層732及第一閘極絕緣層730上之至少一者上。多晶矽層720可為或包括一或多個多晶矽材料、非晶矽(amorphous silicon， α -Si)材料、微晶矽(micro-crystalline silicon)材料、其之摻雜物、或其之任何組合。多晶矽層720可具有約50 Å、約100 Å、約250 Å、或約500 Å至約600 Å、約800 Å、約1,000 Å、約1,500 Å、約1,800 Å、或約2,000 Å之厚度。舉例來說，多晶矽層720可具有約50 Å至約2,000 Å、約100 Å至約2,000 Å、或約500 Å至約1,500 Å之厚度。

【0068】 第一閘極絕緣層730可為或包括氧化矽、氧化鋁、氧化鉛、氧化銻、氧化鈦、氧化鉭、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何組合。第一閘極絕緣層730可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、或約1,500 Å至約2,000 Å、約2,500 Å、約3,000 Å、約3,500 Å、約4,000 Å、或約5,000 Å的厚度。舉例來說，第一閘極絕緣層730可具有約50 Å至約5,000 Å、約100 Å至約5,000 Å、或約1,000 Å至約5,000 Å的厚度。

【0069】 第一金屬層732可為或包括鉻、鉬、銅、鈦、鉭、鋁、鉻鉬(chromium-molybdenum)、銅鉬(copper-molybdenum)、其之合金、其之摻雜物、或其之任何組合。第一金屬層732可具有約100 Å、約150 Å、約200 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å之厚度。舉例來說，第一金屬層732可具有約100 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å之厚度。

【0070】 第一ILD層740可為或包括一層、兩層或多層之氧化矽、氧化氮、氮氧化矽、氧化鋁、氧化鉛、氧化銻、氧化鈦、氧化鉭、其之矽酸鹽(silicates)、其之氮化物、其之摻雜物、或其之任何組合。於一或多個例子中，第一中間介電層740可包括設置於氧化矽上之氮化矽的雙層。於其他例子中，第一ILD層740可包括設置於氮化矽上之氧化矽的雙層。第一ILD層740可具有約50 Å、約100 Å、約250 Å、約500 Å、約800 Å、約1,000 Å、約1,500 Å、或約2,000 Å至約2,500 Å、約3,000 Å、約4,000 Å、約5,000 Å、約8,000 Å、或約10,000 Å

之厚度。舉例來說，第一ILD層740可具有約50 Å至約10,000 Å、約500 Å至約10,000 Å、或約1,000 Å至約8,000 Å之厚度。

【0071】 於一或多個實施例中，TFTs 700、800包含氧化物緩衝膜756，氧化物緩衝膜756包含一或多個第一氧化物緩衝層760及一或多個第二氧化物緩衝層770。第一氧化物緩衝層760包含富含氮氮化矽材料及設置於第一ILD層740上。第二氧化物緩衝層770包含氧化矽材料及設置於第一氧化物緩衝層760上。

【0072】 包含富含氮氮化矽材料之第一氧化物緩衝層760具有約1 nm、約5 nm、約10 nm、約20 nm、約30 nm、約50 nm、約80 nm、或約100 nm至約120 nm、約150 nm、約200 nm、約250 nm、約300 nm、約400 nm、約500 nm、約800 nm、約1,000 nm或更厚的厚度。舉例來說，包含富含氮氮化矽材料之第一氧化物緩衝層760可具有約1 nm至約1,000 nm、約5 nm至約1,000 nm、約5 nm至約800 nm、約5 nm至約500 nm、約5 nm至約300 nm、約5 nm至約250 nm、約5 nm至約200 nm、約5 nm至約150 nm、約5 nm至約100 nm、約5 nm至約80 nm、約5 nm至約50 nm、約5 nm至約25 nm、約5 nm至約15 nm、約5 nm至約10 nm、約20 nm至約1,000 nm、約20 nm至約800 nm、約20 nm至約500 nm、約20 nm至約300 nm、約20 nm至約250 nm、約20 nm至約200 nm、約20 nm至約150 nm、約20 nm至約100 nm、約20 nm至約80 nm、約20 nm至約50 nm、約20 nm至約25 nm、約50 nm至約1,000 nm、約50 nm至約800 nm、約50 nm至約500 nm、約50 nm至約300 nm、約50 nm至約250 nm、約50 nm至約200 nm、約50 nm至約150 nm、或約50 nm至約100 nm的厚度。

【0073】 包含氧化矽材料之第二氧化物緩衝層770具有約1 nm、約5 nm、約10 nm、約20 nm、約30 nm、約50 nm、約80 nm、或約100 nm至約120 nm、約150 nm、約200 nm、約250 nm、約300 nm、約400 nm、約500 nm、約800 nm、約1,000 nm、或更厚之厚度。舉例來說，包含氧化矽材料之第二氧化物緩衝層770可具有約1 nm至約1,000 nm、約5 nm至約1,000 nm、約5 nm至約800 nm、約5 nm至約500 nm、約5 nm至約300 nm、約5 nm至約250 nm、約5 nm至約200 nm、約5 nm至約150 nm、約5 nm至約100 nm、約5 nm至約80 nm、約5 nm至約50 nm、約5 nm至約25 nm、約5 nm至約15 nm、約5 nm至約10 nm、約20 nm至約1,000 nm、約20 nm至約800 nm、約20 nm至約500 nm、約20 nm至約300 nm、約20 nm至約250 nm、約20 nm至約200 nm、約20 nm至約150 nm、約20 nm至約100 nm、約20 nm至約80 nm、約20 nm至約50 nm、約20 nm至約25 nm、約50 nm至約1,000 nm、約50 nm至約800 nm、約50 nm至約500 nm、約50 nm至約300 nm、約50 nm至約250 nm、約50 nm至約200 nm、約50 nm至約150 nm、或約50 nm至約100 nm的厚度。

【0074】 於一或多個例子中，包含富含氮氮化矽材料之第一氧化物緩衝層760具有約50 nm至約500 nm的厚度，及包含氧化矽材料之第二氧化物緩衝層770具有約5 nm至約500 nm之厚度。

【0075】 在TFTs 700、800兩者中，第二金屬層750接觸第一氧化物緩衝層760及多晶矽層720。於TFT 700之一或多個實施例中，第二金屬層750係更接觸第一ILD層740，如第7圖中所示。舉例來說，第二金屬層750係設置於第一ILD層740上，及包含富含氮氮化矽材料之

第一氧化物緩衝層760係設置於第二金屬層750上及/或上方。於TFT 800之一或多個實施例中，第二金屬層750係更接觸第二氧化物緩衝層770，如第8圖中所示。舉例來說，第二金屬層750係設置於包含富含氮氮化矽材料之第一氧化物緩衝層760上，及第二氧化物緩衝層770係設置於第二金屬層750上及/或上方。

【0076】 TFTs 700、800亦包含金屬氧化物層140、例如是閘極絕緣層520之第二閘極絕緣層、及第三金屬閘極層。金屬氧化物層140設置於第二氧化物緩衝層770上。第二閘極絕緣層設置於金屬氧化物層140上。第三金屬閘極層例如是第一或閘極金屬層530，設置於第二閘極絕緣層上。TFTs 700、800更包含第二ILD層。第二ILD層例如是ILD層540，設置於第二氧化物緩衝層770、金屬氧化物層140、第二閘極絕緣層、及第一或閘極金屬層530之至少一者上。

【0077】 如第7及8圖中所更繪示，TFTs 700、800包含第四接觸金屬層。第四接觸金屬層例如是第二或接觸金屬層150，設置於第二ILD層上及接觸金屬氧化物層140、第二金屬層750、或兩者。保護膜堆疊156之氧化矽層160係設置於第二ILD層上及第二或接觸金屬層150上及/或上方。富含氮氮化矽層170係設置於氧化矽層160上。

【0078】 本揭露之數個實施例更有關於下方段落1-23之任一或多者。

【0079】 1. 一種保護膜堆疊，包括：一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上，其中富含氮氮化矽層具有約20原子百分比(atomic percentage, at%)至約35 at%的一矽

濃度、約40 at%至約75 at%的一氫濃度、及約10 at%至約35 at%的一氫濃度。

【0080】 2. 一種薄膜電晶體，包括段落1之保護膜堆疊，其中薄膜電晶體包括：一緩衝層，設置於一基板上；一第一金屬層，設置於緩衝層上；一閘極絕緣層，設置於第一金屬層及緩衝層上；一金屬氧化物層，設置於閘極絕緣層上；以及一第二金屬層，設置於金屬氧化物層及閘極絕緣層上，其中保護膜堆疊之氧化矽層係設置於第二金屬層、金屬氧化物層、及閘極絕緣層之至少一者上。

【0081】 3. 如段落2之薄膜電晶體，其中保護膜堆疊更包括一富含氮氮化矽層，設置於富含氮氮化矽層上，及其中富含氮氮化矽層具有大於富含氮氮化矽層之一氫濃度。

【0082】 4. 一種薄膜電晶體，包括段落1之保護膜堆疊，其中薄膜電晶體包括：一緩衝層，設置於一基板上；一第一金屬層，設置於緩衝層上；一閘極絕緣層，設置於第一金屬層及緩衝層上；一金屬氧化物層，設置於閘極絕緣層上；一蝕刻終止層，設置於金屬氧化物層上及閘極絕緣層上；以及一第二金屬層，設置於蝕刻終止層及金屬氧化物層上，其中保護膜堆疊之氧化矽層係設置於第二金屬層及蝕刻終止層之至少一者上。

【0083】 5. 如段落4之薄膜電晶體，其中保護膜堆疊更包括一富含氮氮化矽層，設置於富含氮氮化矽層上，及其中富含氮氮化矽層具有大於富含氮氮化矽層之一氫濃度。

【0084】 6. 一種薄膜電晶體，包括段落1之保護膜堆疊，其中薄膜電晶體包括：一緩衝層，設置於一基板上；一金屬氧化物層，設置於緩衝層上；一閘極絕緣層，設置於金屬氧化物層上；一第一金屬層，設置於閘極絕緣層上；一中間介電層，設置於緩衝層、金屬氧化物層、閘極絕緣層、及第一金屬層之至少一者上；以及一第二金屬層，設置於中間介電層及金屬氧化物層上，其中保護膜堆疊之氧化矽層係設置於中間介電層及第二金屬層之至少一者上。

【0085】 7. 如段落6之薄膜電晶體，更包括一第三金屬層，設置於基板上，其中緩衝層係設置於第三金屬層及基板上。

【0086】 8. 一種薄膜電晶體，包括段落1之保護膜堆疊，其中薄膜電晶體包括：一緩衝層，設置於一基板上，其中緩衝層包括一低溫多晶矽；一多晶矽層，設置於緩衝層上；一第一閘極絕緣層，設置於多晶矽層及緩衝層上；一第一金屬層，設置於第一閘極絕緣層上；一第一中間介電層，設置於第一金屬層及第一閘極絕緣層之至少一者上；一第一氧化物緩衝層，包括富含氮氮化矽，第一氧化物緩衝層設置於第一中間介電層上；一第二氧化物緩衝層，包括氧化矽，第二氧化物緩衝層設置於第一氧化物緩衝層上；一第二金屬層，接觸第一氧化物緩衝層及多晶矽層；一金屬氧化物層，設置於第二氧化物緩衝層上；一第二閘極絕緣層，設置於金屬氧化物層上；一第三金屬層，設置於第二閘極絕緣層上；一第二中間介電層，設置於第二氧化物緩衝層、金屬氧化物層、第二閘極絕緣層、及第三金屬層之至少一者上；以及一第四金屬層，設置於第二中間介電層及接觸金屬氧化物層、第

二金屬層、或二者，其中保護膜堆疊之氧化矽層係設置於第二中間介電層及第四金屬層之至少一者上。

【0087】 9. 如段落8之薄膜電晶體，其中第二金屬層係更接觸第一中間介電層或第二氧化物緩衝層。

【0088】 10. 一種保護膜堆疊，包括：一氧化矽層，設置於一工件上；以及一富含氮氮化矽層，設置於氧化矽層上，其中富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天的一水電阻率及約0.1%至約10%之一矽-氮鍵結濃度，以及其中富含氮氮化矽層具有大於1.03至約2之一氮矽比。

【0089】 11. 一種用以沈積一氮化矽材料之方法，包括：加熱一工件至約200°C至約250°C之一溫度；在一電漿輔助化學氣相沈積製程期間暴露工件於一沈積氣體；以及沈積一富含氮氮化矽層於工件上，其中沈積氣體包括一矽前驅物、一氮前驅物、及一載體氣體，以及其中沈積氣體具有沈積氣體中之矽前驅物與氮前驅物與載體氣體之一莫耳比分別為約1:從約4至約8之一範圍:從約20至約80之一範圍。

【0090】 12. 如段落11之方法，其中沈積氣體中之矽前驅物與氮前驅物與載體氣體之莫耳比分別為約1:從約5至約7之一範圍:從約30至約50之一範圍。

【0091】 13. 如段落12之方法，其中富含氮氮化矽層具有約20 at%至約35 at%之一矽濃度、約40 at%至約75 at%之一氮濃度、及約10 at%至約35 at%之一氫濃度，及其中富含氮氮化矽層具有大於1.03至約2之一氮矽比。

【0092】 14. 如段落1-13之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約27 at%至約34 at%之一矽濃度。

【0093】 15. 如段落1-14之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約42 at%至約65 at%之一氮濃度。

【0094】 16. 如段落1-15之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約18 at%至約25 at%之一氮濃度。

【0095】 17. 如段落1-16之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有大於1.03至約2之一氮矽比。

【0096】 18. 如段落1-17之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約0.5%至約6%之一矽-氮鍵結濃度。

【0097】 19. 如段落 1-18 之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有少於 30%之一總氮鍵結濃度。

【0098】 20. 如段落 1-19 之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天之一水電阻率。

【0099】 21. 如段落 1-20 之任一者的保護膜堆疊、薄膜電晶體、及/或方法，其中富含氮氮化矽層具有約 1 nm 至約 500 nm 之一厚度。

【0100】 22. 如段落 1-21 之任一者的保護膜堆疊、薄膜電晶體、

及/或方法，其中氧化矽層具有約 50 nm 至約 1,000 nm 之厚度。

【0101】 23. 如段落 1-22 之任一者的保護膜堆疊、薄膜電晶體、及/或方法，更包括一富含氫氮化矽層，設置於富含氮氮化矽層上，其中富含氫氮化矽層具有大於富含氮氮化矽層之一氫濃度。

【0102】 在前述係針對本揭露之數個實施例之下，其他及進一步的實施例可在不脫離其之基本範圍之情況下設計，及其之範圍係藉由下方的申請專利範圍決定。此處所述之所有文件係藉由參照之方式合併，包括與本文不矛盾之任何優先權文件及/或測試程序。從前述一般說明及特定之實施例可清楚得知，在本揭露之形式係已繪示及說明之下，數種調整可在不脫離本揭露之精神及範圍下進行。因此，此並非意指本揭露係因而有所限制。同樣地，就美國法律之目的而言，術語「包括(comprising)」係視為與術語「包括(including)」同義。同樣地，當一成分、一元件或一群組的元件的前方加上連接詞(transitional phrase)「包括(comprising)」時，應理解的是，我們亦在連接詞「本質上由...組成(consisting essentially of)」、「由...組成(consisting of)」、「選自由...組成之群組(selected from the group of consisting of)」、或「係(is)」加在引述的成分、元件、或數個元件之前方時預期有相同的成分或群組的元件，反之亦然。

【0103】 特定實施例及特徵係利用一組數值上限及一組數值下限來說明。應理解的是，除非另有說明，包括任兩個值之組合的範圍係可預期的，舉例為包括任何較低值及任何較高值之組合、任何兩個較低值之組合、及/或任何兩個較高值之組合。特定下限、上限及範圍

係陳述在下方的一或多個申請專利範圍中。綜上所述，雖然本發明已以實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0104】

100,200,300,400,500,600:薄膜電晶體(TFT)結構

102:基板

110,710:緩衝層

120,732:第一金屬層

130:閘極絕緣層

140:金屬氧化物層

150:第二或接觸金屬層

156,158:保護膜堆疊

160:氧化矽層

170:富含氮氮化矽層

180:第三層

320:蝕刻停止層

520:閘極絕緣層

530:第一或閘極金屬層

540:中間介電(ILD)層

550:第三金屬層

700,800:TFT

720:多晶矽層

730:第一閘極絕緣層

740:第一中間介電(ILD)層

750:第二金屬層

756:氧化物緩衝膜

760:第一氧化物緩衝層

770:第二氧化物緩衝層

【發明申請專利範圍】

【請求項1】 一種保護膜堆疊，包括：

一氧化矽層，設置於一工件上；以及

一富含氮氮化矽層，設置於該氧化矽層上；

其中該富含氮氮化矽層具有約20原子百分比(atomic percent, at%)至約35 at%的一矽濃度、約40 at%至約75 at%的一氮濃度、及約10 at%至約35 at%的一氫濃度。

【請求項2】 如請求項1所述之保護膜堆疊，其中該富含氮氮化矽層具有約27 at%至約34 at%的一矽濃度、約42 at%至約65 at%的一氮濃度、及約18 at%至約25 at%的一氫濃度，以及其中該富含氮氮化矽層具有大於1.03至約2的一氮矽比。

【請求項3】 如請求項1所述之保護膜堆疊，其中該富含氮氮化矽層具有約0.5%至約6%之一矽-氮鍵結濃度。

【請求項4】 如請求項1所述之保護膜堆疊，其中該富含氮氮化矽層具有少於30%之一總氮鍵結濃度。

【請求項5】 如請求項1所述之保護膜堆疊，其中該富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天的一水電阻率。

【請求項6】 如請求項1所述之保護膜堆疊，其中該富含氮氮化矽層具有約1 nm至約500 nm之一厚度。

【請求項7】 如請求項1所述之保護膜堆疊，其中該氧化矽層具有約50 nm至約1,000 nm之一厚度。

【請求項8】 如請求項1所述之保護膜堆疊，更包括一富含氫氮化矽層，設置於該富含氫氮化矽層上，其中該富含氫氮化矽層具有大於該富含氫氮化矽層之一氫濃度。

【請求項9】 一種薄膜電晶體，包括如請求項1所述之該保護膜堆疊，其中該薄膜電晶體包括：

一緩衝層，設置於一基板上；

一第一金屬層，設置於該緩衝層上；

一閘極絕緣層，設置於該第一金屬層及該緩衝層上；

一金屬氧化物層，設置於該閘極絕緣層上；以及

一第二金屬層，設置於該金屬氧化物層及該閘極絕緣層上；

其中該保護膜堆疊之該氧化矽層係設置於該第二金屬層、該金屬氧化物層、及該閘極絕緣層之至少一者上。

【請求項10】 如請求項9所述之薄膜電晶體，其中該保護膜堆疊更包括一富含氫氮化矽層，設置於該富含氫氮化矽層上，及其中該富含氫氮化矽層具有大於該富含氫氮化矽層之一氫濃度。

【請求項11】 一種薄膜電晶體，包括如請求項1所述之該保護膜堆疊，其中該薄膜電晶體包括：

一緩衝層，設置於一基板上；

一第一金屬層，設置於該緩衝層上；

一閘極絕緣層，設置於該第一金屬層及該緩衝層上；

一金屬氧化物層，設置於該閘極絕緣層上；

一蝕刻終止層，設置於該金屬氧化物層及該閘極絕緣層上；
以及

一第二金屬層，設置於該蝕刻終止層及該金屬氧化物層上；
其中該保護膜堆疊之該氧化矽層係設置於該第二金屬層及該蝕刻終止層之至少一者上。

【請求項12】 如請求項11所述之薄膜電晶體，其中該保護膜堆疊更包括一富含氮氫化矽層，設置於該富含氮氫化矽層上，及其中該富含氮氫化矽層具有大於該富含氮氫化矽層之一氮濃度。

【請求項13】 一種薄膜電晶體，包括如請求項1所述之該保護膜堆疊，其中該薄膜電晶體包括：

一緩衝層，設置於一基板上；
一金屬氧化物層，設置於該緩衝層上；
一閘極絕緣層，設置於該金屬氧化物層上；
一第一金屬層，設置於該閘極絕緣層上；
一中間介電層，設置於該緩衝層、該金屬氧化物層、該閘極絕緣層、及該第一金屬層之至少一者上；以及
一第二金屬層，設置於該中間介電層及該金屬氧化物層上；
其中該保護膜堆疊之該氧化矽層係設置於該中間介電層及該第二金屬層之至少一者上。

【請求項14】 如請求項13所述之薄膜電晶體，更包括一第三金屬層，設置於該基板上，其中該緩衝層係設置於該第三金屬層及該基板上。

【請求項15】 一種薄膜電晶體，包括如請求項1所述之該保護膜堆疊，其中該薄膜電晶體包括：

- 一緩衝層，設置於一基板上，其中該緩衝層包括低溫多晶矽；
- 一多晶矽層，設置於該緩衝層上；
- 一第一閘極絕緣層，設置於該多晶矽層及該緩衝層上；
- 一第一金屬層，設置於該第一閘極絕緣層上；
- 一第一中間介電層，設置於該第一金屬層及該第一閘極絕緣層之至少一者上；
- 一第一氧化物緩衝層，包括富含氮氮化矽，該第一氧化物緩衝層設置於該第一中間介電層上；
- 一第二氧化物緩衝層，包括氧化矽，該第二氧化物緩衝層設置於該第一氧化物緩衝層上；
- 一第二金屬層，接觸該第一氧化物緩衝層及該多晶矽層；
- 一金屬氧化物層，設置於該第二氧化物緩衝層上；
- 一第二閘極絕緣層，設置於該金屬氧化物層上；
- 一第三金屬層，設置於該第二閘極絕緣層上；
- 一第二中間介電層，設置於該第二氧化物緩衝層、該金屬氧化物層、該第二閘極絕緣層、及該第三金屬層之至少一者上；以及
- 一第四金屬層，設置於該第二中間介電層上及接觸該金屬氧化物層、該第二金屬層、或二者；

其中該保護膜堆疊之該氧化矽層係設置於該第二中間介電層及該第四金屬層之至少一者上。

【請求項16】 如請求項15所述之薄膜電晶體，其中該第二金屬層係更接觸該第一中間介電層或該第二氧化物緩衝層。

【請求項17】 一種保護膜堆疊，包括：

一氧化矽層，設置於一工件上；以及

一富含氮氮化矽層，設置於該氧化矽層上；

其中該富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天的一水電阻率及約0.1%至約10%之一矽-氮鍵結濃度；以及

其中該富含氮氮化矽層具有大於1.03至約2的一氮矽比。

【請求項18】 一種用以沈積一氮化矽材料之方法，包括：

加熱一工件至約200°C至約250°C之一溫度；

在一電漿輔助化學氣相沈積製程期間暴露該工件於一沈積氣體；以及

沈積一富含氮氮化矽層於該工件上；

其中該沈積氣體包括一矽前驅物、一氮前驅物、及一載體氣體；

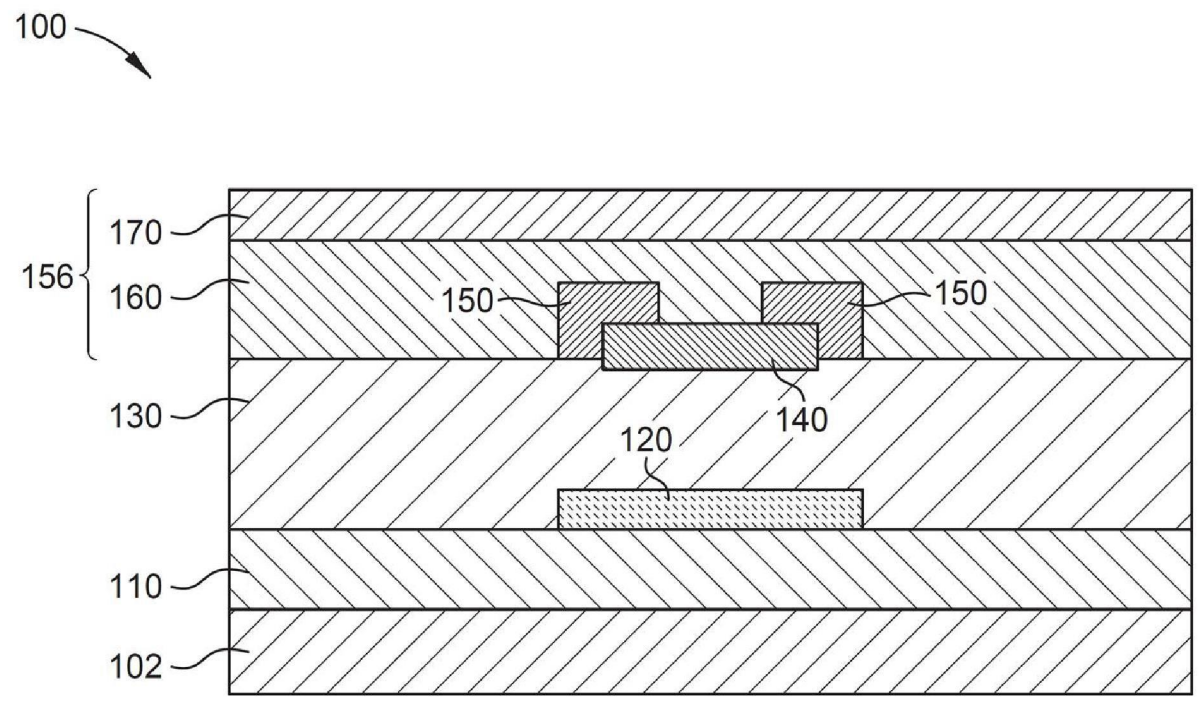
其中該沈積氣體中之該矽前驅物與該氮前驅物與該載體氣體之一莫耳比係分別為約1:從約4至約8之一範圍:從約20至約80之一範圍；以及

其中該富含氮氮化矽層具有約 1×10^{-8} g/m²/天至約 1×10^{-4} g/m²/天的一水電阻率及約0.1%至約10%之一矽-氮鍵結濃度。

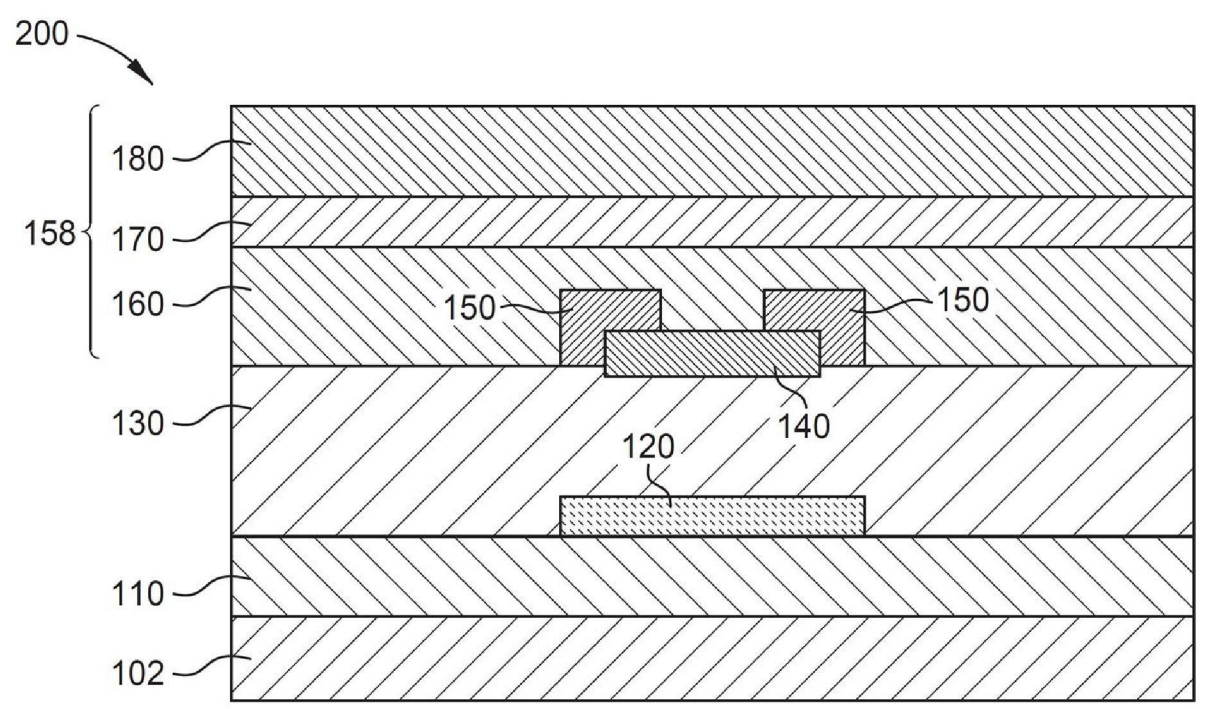
【請求項19】 如請求項18所述之方法，其中該沈積氣體中之該矽前驅物與該氮前驅物與該載體氣體之該莫耳比係分別為約1:從約5至約7之一範圍:從約30至約50之一範圍，及其中該矽前驅物包括甲矽烷(silane)，該氮前驅物包括氨(ammonia)，及該載體氣體包括氮(nitrogen, N₂)。

【請求項20】 如請求項18所述之方法，其中該富含氮氮化矽層具有約20 at%至約35 at%之一矽濃度、約40 at%至約75 at%之一氮濃度、及約10 at%至約35 at%之一氫濃度，及其中該富含氮氮化矽層具有大於1.03至約2之一氮矽比。

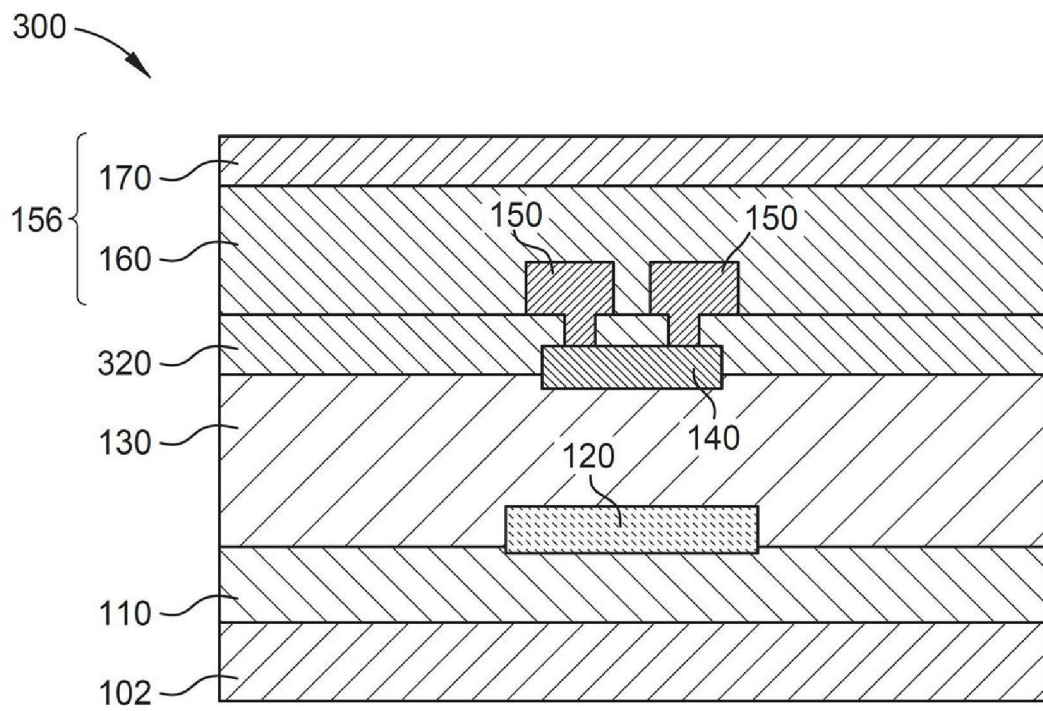
【發明圖式】



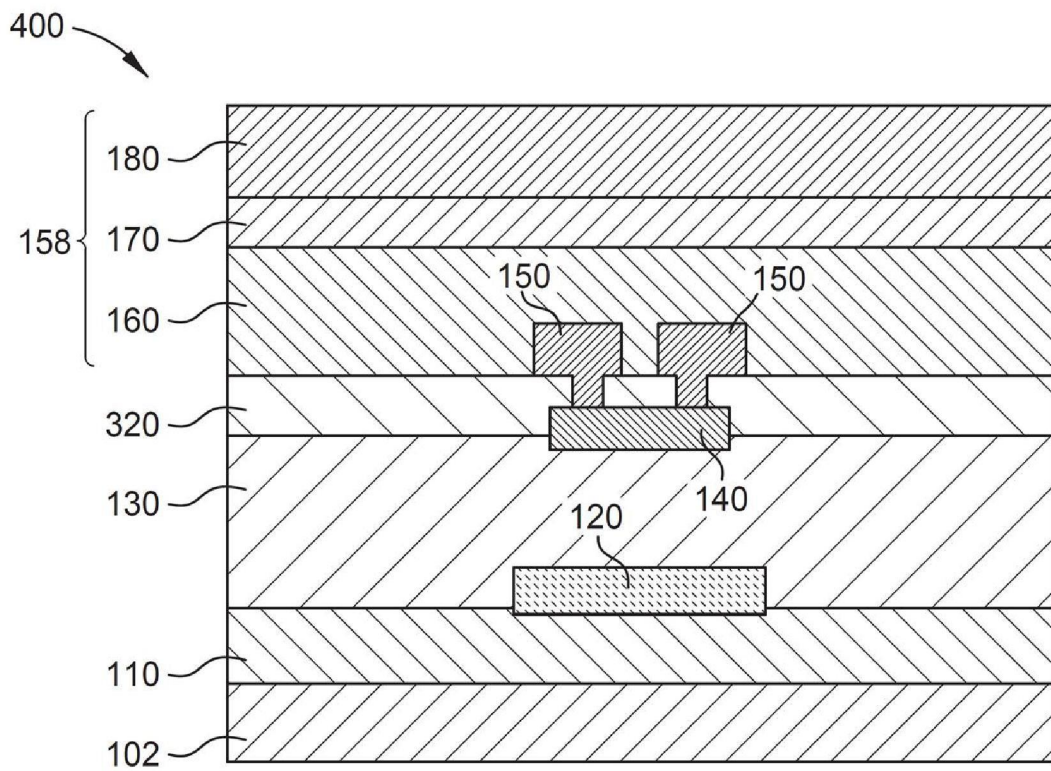
第 1 圖



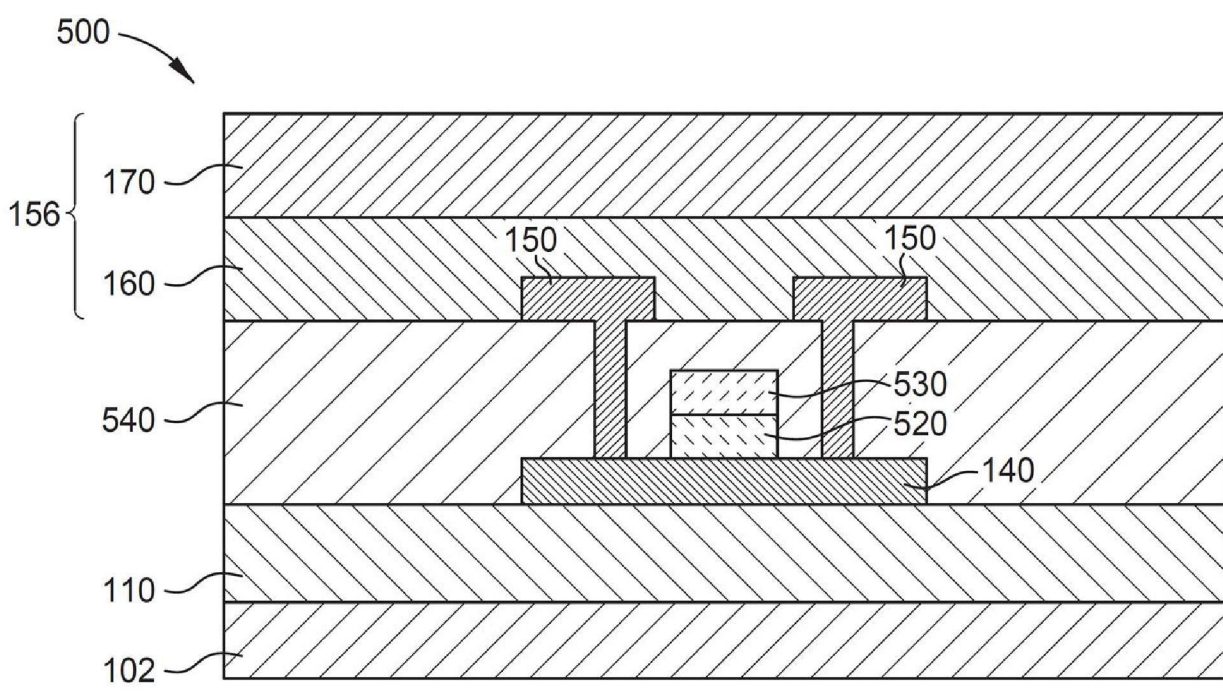
第 2 圖



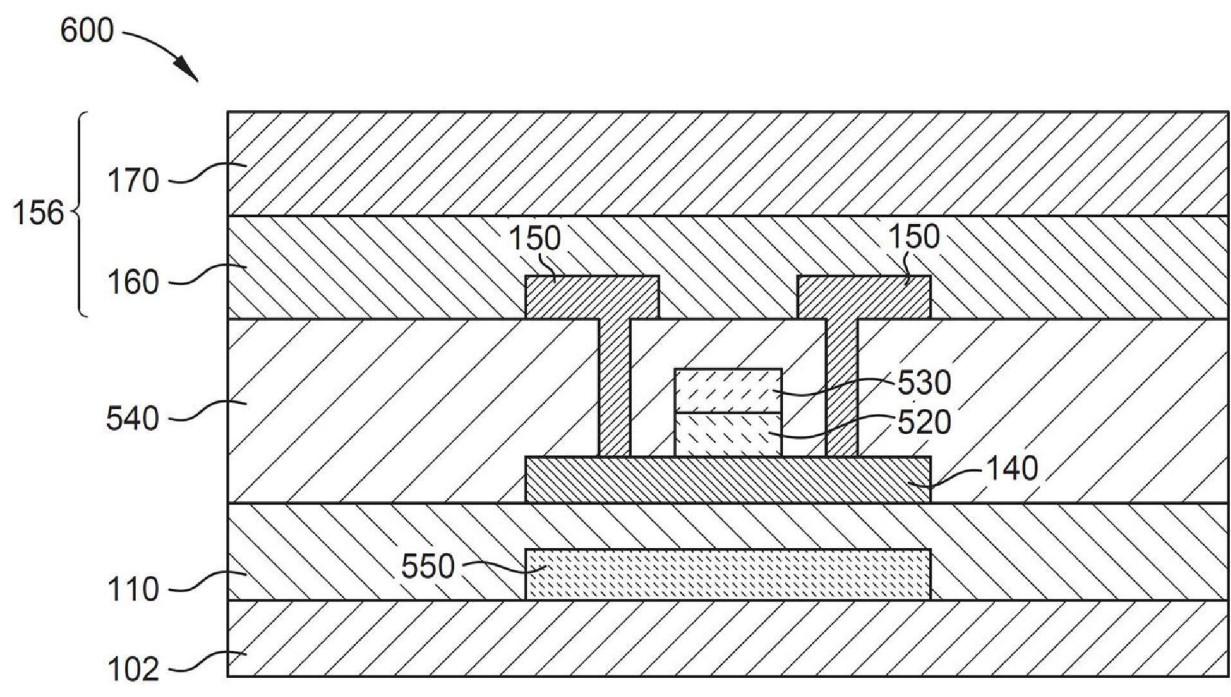
第 3 圖



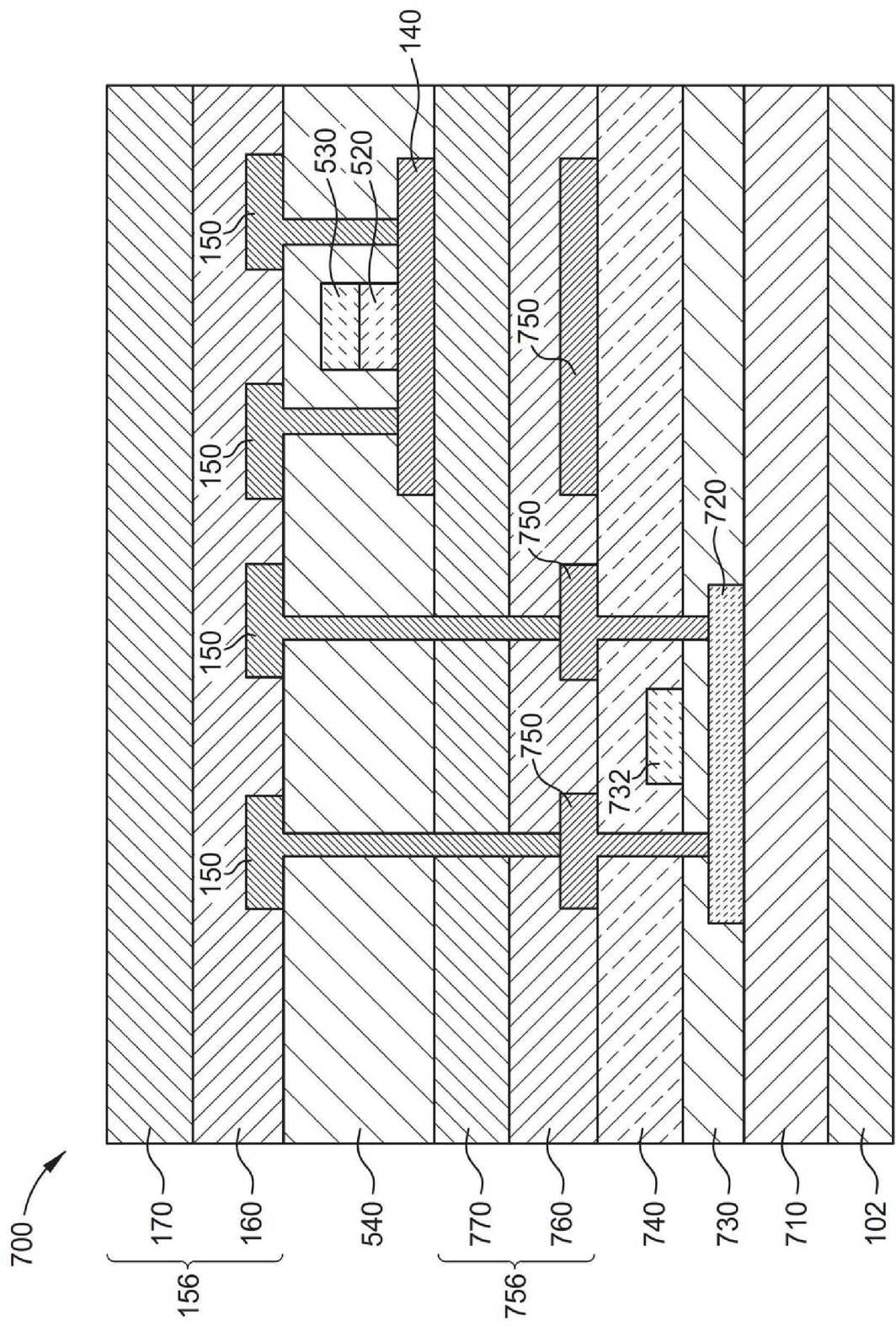
第 4 圖



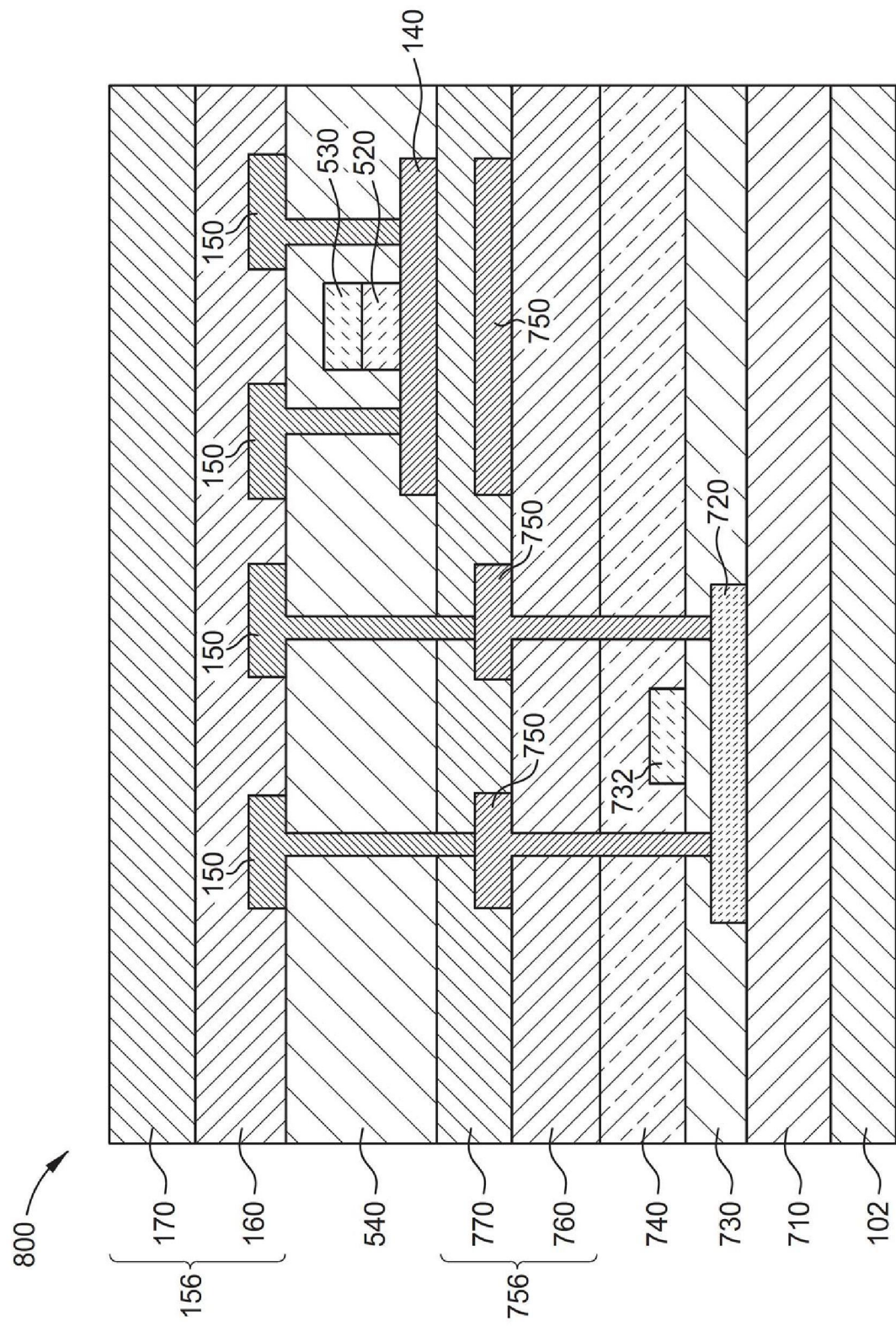
第 5 圖



第 6 圖



第7圖



第 8 圖