

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年4月30日(30.04.2020)



(10) 国際公開番号

WO 2020/084910 A1

(51) 国際特許分類:

G06T 1/00 (2006.01) *G06F 3/044* (2006.01)
A61B 5/1172 (2016.01) *H01L 27/146* (2006.01)
G06F 3/041 (2006.01)

(21) 国際出願番号: PCT/JP2019/034594

(22) 国際出願日: 2019年9月3日(03.09.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-200355 2018年10月24日(24.10.2018) JP

(71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

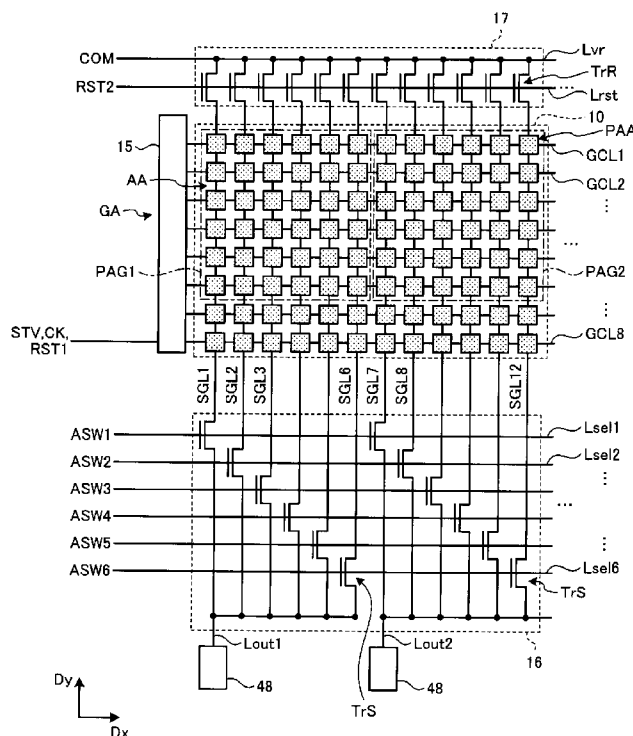
(72) 発明者: 中村 卓 (NAKAMURA, Takashi);

〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
内田 真 (UCHIDA, Makoto); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 綱島 貴徳 (TSUNASHIMA, Takanori); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 加藤 博文 (KATO, Hirofumi); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP). 瀧本 昭雄 (TAKIMOTO, Akio); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人: 特許業務法人 酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT

(54) Title: FINGERPRINT DETECTION DEVICE AND DISPLAY DEVICE WITH FINGERPRINT DETECTION DEVICE

(54) 発明の名称: 指紋検出装置及び指紋検出装置付き表示装置



(57) Abstract: This fingerprint detection device comprises a substrate, multiple photoelectric conversion elements which are provided on the substrate and which output a signal corresponding to the light irradiated thereon, signal lines which are connected to each of the multiple photoelectric conversion elements, a detection circuit which is electrically connected to the multiple photoelectric conversion elements via the multiple signal lines, and a signal line selection circuit which switches the number of signal lines connected to one detection circuit.

OFFICE); 〒1000013 東京都千代田区霞が
関 3 丁目 8 番 1 号 虎の門三井ビル
ディング Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告 (条約第21条(3))

(57) 要約: 指紋検出装置は、基板と、基板に設けられ、それぞれに照射された光に応じた信号を出力する複数の光電変換素子と、複数の光電変換素子にそれぞれ接続された信号線と、複数の信号線を介して複数の光電変換素子と電気的に接続される検出回路と、1つの検出回路に接続される信号線の数切り換える信号線選択回路と、を有する。

明 細 書

発明の名称： 指紋検出装置及び指紋検出装置付き表示装置

技術分野

[0001] 本発明は、指紋検出装置及び指紋検出装置付き表示装置に関する。

背景技術

[0002] 近年、個人認証等に用いられる指紋センサとして、光学式の指紋センサが知られている（例えば、特許文献1）。光学式の指紋センサは、照射される光量に応じて出力される信号が変化する光電変換素子を有する。特許文献1に記載されている指紋センサは、フォトダイオード等の光電変換素子が半導体基板上に複数配列されている。

先行技術文献

特許文献

[0003] 特許文献1：米国特許出願公開第2018／0012069号明細書

発明の概要

発明が解決しようとする課題

[0004] 指紋センサは、指や掌等の被検出体の指紋の形状に加えて、被検出体の種々の情報を検出することが要求されている。指紋を検出する際の高精細な解像度で検出を行うと、複数の異なる検出において良好に検出を行うことが困難となる場合がある。

[0005] 本発明は、検出の解像度を異ならせることが可能な指紋検出装置及び指紋検出装置付き表示装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様の指紋検出装置は、基板と、前記基板に設けられ、それぞれに照射された光に応じた信号を出力する複数の光電変換素子と、複数の前記光電変換素子にそれぞれ接続された信号線と、複数の前記信号線を介して複数の前記光電変換素子と電氣的に接続される検出回路と、1つの前記検出回路に接続される前記信号線の数切り換える信号線選択回路と、を有する

。

[0007] 本発明の一態様の指紋検出装置付き表示装置は、指紋検出装置と、画像を表示するための表示素子を有し、前記基板と対向して配置される表示パネルと、を有する。

図面の簡単な説明

[0008] [図1]図1は、第1実施形態に係る指紋検出装置付き表示装置の概略断面構成を示す断面図である。

[図2]図2は、第1実施形態に係る指紋検出装置を示す平面図である。

[図3]図3は、第1実施形態に係る指紋検出装置の構成例を示すブロック図である。

[図4]図4は、指紋検出装置を示す回路図である。

[図5]図5は、部分検出領域を示す回路図である。

[図6]図6は、第1実施形態に係る指紋検出装置の部分検出領域の一部を模式的に示す平面図である。

[図7]図7は、第1実施形態に係る指紋検出装置の部分検出領域のフォトダイオードを模式的に示す平面図である。

[図8]図8は、図6及び図7のV I I I - V I I I' 線に沿う断面図である。

[図9]図9は、センサ部、ゲート線駆動回路及び信号線選択回路の構成例を示すブロック図である。

[図10]図10は、第1検出モード及び第2検出モードと、時間との関係を示明するための説明図である。

[図11]図11は、指紋検出装置の動作例を表すタイミング波形図である。

[図12]図12は、第1検出モードにおける読み出し期間の動作例を表すタイミング波形図である。

[図13]図13は、第2検出モードにおける読み出し期間の動作例を表すタイミング波形図である。

[図14]図14は、第2実施形態に係る指紋検出装置を示す平面図である。

[図15]図15は、第2実施形態に係る指紋検出装置付き表示装置の概略断面

構成を示す断面図である。

[図16]図16は、第2実施形態の第1変形例に係る指紋検出装置付き表示装置の画素の構成例を示す平面図である。

[図17]図17は、第3実施形態に係る複数の部分検出領域を示す回路図である。

[図18]図18は、第3実施形態に係る指紋検出装置の動作例を表すタイミング波形図である。

[図19]図19は、第4実施形態に係る指紋検出装置の動作例を説明するための説明図である。

[図20]図20は、第4実施形態に係る指紋検出装置の動作例を説明するためのフローチャートである。

[図21]図21は、第4実施形態の第2変形例に係る指紋検出装置付き表示装置の構成例を示すブロック図である。

[図22]図22は、第4実施形態の第2変形例に係る指紋検出装置の動作例を説明するための説明図である。

[図23]図23は、第5実施形態に係る指紋検出装置付き表示装置の概略断面構成を示す断面図である。

[図24]図24は、第5実施形態に係る指紋検出装置付き表示装置が有するタッチパネルを示す平面図である。

[図25]図25は、タッチパネルの駆動電極及び検出電極を示す平面図である。

発明を実施するための形態

[0009] 発明を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本発明が限定されるものではない。また、以下に記載した構成要素には、当業者が容易に想定できるもの、実質的に同一のものが含まれる。さらに、以下に記載した構成要素は適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るも

のについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0010] (第1実施形態)

図1は、第1実施形態に係る指紋検出装置付き表示装置の概略断面構成を示す断面図である。図1に示すように、指紋検出装置付き表示装置100は、指紋検出装置1と、表示パネル101と、タッチパネル102と、カバーガラス103とを有する。表示パネル101は、画像を表示するための複数の表示素子を有し、例えば、表示素子として発光素子を用いた有機ELディスプレイパネル(OLED: Organic Light Emitting Diode)や無機ELディスプレイ(マイクロLED、Mini-LED)であってもよい。或いは、表示パネル20は、表示素子として液晶素子を用いた液晶表示パネル(LCD: Liquid Crystal Display)や、表示素子として電気泳動素子を用いた電気泳動型表示パネル(EPD: Electrophoretic Display)であってもよい。

[0011] 表示パネル101は、第1主面101aと、第1主面101aと反対側の第2主面101bとを有する。第1主面101aは、画像を表示する表示面であり、表示素子からの光L1をカバーガラス103に向けて照射する。第1主面101aは、画像を表示する表示領域DAを有する。

[0012] タッチパネル102は、表示パネル101の第1主面101aに設けられる。タッチパネル102は、例えば静電容量方式により、カバーガラス103の表面に接触又は近接する指Fgを検出する。タッチパネル102は、透光性を有し、光L1及び反射した光L2を透過できる。光L2は、カバーガラス103と空気との界面での反射光及び指Fgの表面での反射光を含む。なお、指紋検出装置付き表示装置100は、タッチパネル102を有さない

構成であってもよい。また、表示パネル１０１は、タッチパネル１０２と一体化されていてもよく、タッチパネル１０２の機能を内蔵してもよい。

[0013] カバーガラス１０３は、表示パネル１０１及びタッチパネル１０２を保護するための部材であり、表示パネル１０１及びタッチパネル１０２を覆っている。カバーガラス１０３は、例えばガラス基板である。なお、カバーガラス１０３に限定されず、樹脂基板等がタッチパネル１０２の上に設けられていてもよい。カバーガラス１０３の表面が、指Ｆｇを検出する検出面である。

[0014] 指紋検出装置１は、表示パネル１０１の第２主面１０１ｂと対向して設けられる。言い換えると、指紋検出装置１とタッチパネル１０２との間に表示パネル１０１が設けられる。指紋検出装置１は、第１検出モードＭ１と、第１検出モードＭ１と異なる検出ピッチで光Ｌ２を検出する第２検出モードＭ２とを実行する。指紋検出装置１は、第１検出モードＭ１において、カバーガラス１０３と空気との界面で反射した光Ｌ２を検出することで、指Ｆｇの表面の凹凸を検出できる。また、指紋検出装置１は、第２検出モードＭ２において、指Ｆｇの内部で反射した光Ｌ１２（図１５参照）を検出することで、生体に関する情報を検出することができる。指紋検出装置１は大面積化が容易であるため、指紋検出装置１の検出領域ＡＡは、表示パネル１０１の表示領域ＤＡの全体と対向して設けられる。なお、これに限定されず、検出領域ＡＡは、表示パネル１０１の表示領域ＤＡの一部と対向していてもよい。

[0015] 図２は、第１実施形態に係る指紋検出装置を示す平面図である。図２に示すように、指紋検出装置１は、第１基板２１と、センサ部１０と、ゲート線駆動回路１５と、信号線選択回路１６と、検出回路４８と、制御回路１２２と、電源回路１２３と、を有する。

[0016] 第１基板２１には、フレキシブルプリント基板７１を介して制御基板１２１が電氣的に接続される。フレキシブルプリント基板７１には、検出回路４８が設けられている。制御基板１２１には、制御回路１２２及び電源回路１２３が設けられている。制御回路１２２は、例えばＦＰＧＡ（Field Progra

mmable Gate Array) である。制御回路 122 は、センサ部 10、ゲート線駆動回路 15 及び信号線選択回路 16 に制御信号を供給して、センサ部 10 の検出動作を制御する。電源回路 123 は、センサ電源信号 VDDSNS (図 5 参照) 等の電圧信号をセンサ部 10、ゲート線駆動回路 15 及び信号線選択回路 16 に供給する。

[0017] 第 1 基板 21 は、検出領域 AA と、周辺領域 GA とを有する。検出領域 AA は、センサ部 10 が有する複数のフォトダイオード PD (図 5 参照) が設けられた領域である。周辺領域 GA は、検出領域 AA の外周と、第 1 基板 21 の端部との間の領域であり、フォトダイオード PD と重ならない領域である。

[0018] ゲート線駆動回路 15 及び信号線選択回路 16 は、周辺領域 GA に設けられる。具体的には、ゲート線駆動回路 15 は、周辺領域 GA のうち第 2 方向 Dy に沿って延出する領域に設けられる。信号線選択回路 16 は、周辺領域 GA のうち第 1 方向 Dx に沿って延出する領域に設けられ、センサ部 10 と検出回路 48 との間に設けられる。

[0019] なお、第 1 方向 Dx は、第 1 基板 21 と平行な面内の一方向である。第 2 方向 Dy は、第 1 基板 21 と平行な面内の一方向であり、第 1 方向 Dx と直交する方向である。なお、第 2 方向 Dy は、第 1 方向 Dx と直交しないで交差してもよい。

[0020] 図 3 は、第 1 実施形態に係る指紋検出装置の構成例を示すブロック図である。図 3 に示すように、指紋検出装置 1 は、さらに検出制御部 11 と検出部 40 と、有する。検出制御部 11 の機能の一部又は全部は、制御回路 122 に含まれる。また、検出部 40 のうち、検出回路 48 以外の機能の一部又は全部は、制御回路 122 に含まれる。

[0021] センサ部 10 は、光電変換素子であるフォトダイオード PD を有する光センサである。センサ部 10 が有するフォトダイオード PD は、照射される光に応じた電気信号を、検出信号 Vdet として信号線選択回路 16 に出力する。また、センサ部 10 は、ゲート線駆動回路 15 から供給されるゲート駆

動信号 V_{gc1} にしたがって検出を行う。

[0022] 検出制御部 11 は、ゲート線駆動回路 15、信号線選択回路 16 及び検出部 40 にそれぞれ制御信号を供給し、これらの動作を制御する回路である。検出制御部 11 は、スタート信号 STV 、クロック信号 CK 、リセット信号 $RST1$ 等の各種制御信号をゲート線駆動回路 15 に供給する。また、検出制御部 11 は、選択信号 ASW 等の各種制御信号を信号線選択回路 16 に供給する。

[0023] ゲート線駆動回路 15 は、各種制御信号に基づいて複数の第 1 ゲート線 GCL (図 4 参照) を駆動する回路である。ゲート線駆動回路 15 は、複数の第 1 ゲート線 GCL を順次又は同時に選択し、選択された第 1 ゲート線 GCL にゲート駆動信号 V_{gc1} を供給する。これにより、ゲート線駆動回路 15 は、第 1 ゲート線 GCL に接続された複数のフォトダイオード PD を選択する。

[0024] 信号線選択回路 16 は、複数の信号線 SSL (図 4 参照) を順次又は同時に選択するスイッチ回路である。信号線選択回路 16 は、例えばマルチプレクサである。信号線選択回路 16 は、検出制御部 11 から供給される選択信号 ASW に基づいて、選択された信号線 SSL と検出回路 48 とを接続する。これにより、信号線選択回路 16 は、フォトダイオード PD の検出信号 V_{det} を検出部 40 に出力する。

[0025] 検出部 40 は、検出回路 48 と、信号処理部 44 と、座標抽出部 45 と、記憶部 46 と、検出タイミング制御部 47 と、画像処理部 49 と、を備える。検出タイミング制御部 47 は、検出制御部 11 から供給される制御信号に基づいて、検出回路 48 と、信号処理部 44 と、座標抽出部 45 と、画像処理部 49 と、が同期して動作するように制御する。

[0026] 検出回路 48 は、例えばアナログフロントエンド回路 (AFE 、Analog Front End) である。検出回路 48 は、少なくとも検出信号増幅部 42 及び A/D 変換部 43 の機能を有する信号処理回路である。検出信号増幅部 42 は、検出信号 V_{det} を増幅する。 A/D 変換部 43 は、検出信号増幅部 42

から出力されるアナログ信号をデジタル信号に変換する。

[0027] 信号処理部44は、検出回路48の出力信号に基づいて、センサ部10に入力された所定の物理量を検出する論理回路である。信号処理部44は、指が検出面に接触又は近接した場合に、検出回路48からの信号に基づいて指Fgや掌の表面の凹凸を検出できる。また、信号処理部44は、検出回路48からの信号に基づいて生体に関する情報を検出できる。生体に関する情報は、例えば、指Fgや掌の血管像や、脈拍等である。

[0028] 記憶部46は、信号処理部44で演算された信号を一時的に保存する。記憶部46は、例えばRAM(Random Access Memory)、レジスタ回路等であってもよい。

[0029] 座標抽出部45は、信号処理部44において指の接触又は近接が検出されたときに、指等の表面の凹凸の検出座標を求める論理回路である。また、座標抽出部45は、指Fgや掌の血管の検出座標を求める論理回路である。画像処理部49は、センサ部10の各フォトダイオードPDから出力される検出信号Vdetを組み合わせ、指Fg等の表面の凹凸の形状を示す二次元情報及び指Fgや掌の血管の形状を示す二次元情報を生成する。なお、座標抽出部45は、検出座標を算出せずにセンサ出力Voとして検出信号Vdetを出力してもよい。また、座標抽出部45及び画像処理部49は、検出部40に含まれていない場合であってもよい。

[0030] 次に、指紋検出装置1の回路構成例について説明する。図4は、指紋検出装置を示す回路図である。図5は、部分検出領域を示す回路図である。

[0031] 図4に示すように、センサ部10は、マトリクス状に配列された複数の部分検出領域PAAを有する。複数の部分検出領域PAAには、それぞれフォトダイオードPDが設けられている。

[0032] 第1ゲート線GCLは、第1方向Dxに延在し、第1方向Dxに配列された複数の部分検出領域PAAと接続される。また、複数の第1ゲート線GCL1、GCL2、…、GCL8は、第2方向Dyに配列され、それぞれゲート線駆動回路15に接続される。なお、以下の説明において、複数の第1ゲ

ート線GCL 1、GCL 2、…、GCL 8を区別して説明する必要がない場合には、単に第1ゲート線GCLと表す。また、図4では説明を分かりやすくするために、8本の第1ゲート線GCLを示しているが、あくまで一例であり、第1ゲート線GCLは、m本（mは8以上、例えばm=256）配列されていてもよい。

[0033] 信号線SGLは、第2方向Dyに延在し、第2方向Dyに配列された複数の部分検出領域PAAのフォトダイオードPDに接続される。また、複数の信号線SGL 1、SGL 2、…、SGL 12は、第1方向Dxに配列されて、それぞれ信号線選択回路16及びリセット回路17に接続される。説明を分かりやすくするために、12本の信号線SGLを示しているが、あくまで一例であり、信号線SGLは、n本（nは12以上、例えばn=252）配列されていてもよい。また、図4では、信号線選択回路16とリセット回路17との間にセンサ部10が設けられている。これに限定されず、信号線選択回路16とリセット回路17とは、信号線SGLの同じ方向の端部にそれぞれ接続されていてもよい。

[0034] ゲート線駆動回路15は、スタート信号STV、クロック信号CK、リセット信号RST1等の各種制御信号を、制御回路122（図2参照）から受け取る。指Fg等の表面の凹凸を検出する第1検出モードM1において、ゲート線駆動回路15は、制御信号に基づいて、複数の第1ゲート線GCL 1、GCL 2、…、GCL 8を時分割的に順次選択する。ゲート線駆動回路15は、選択された第1ゲート線GCLにゲート駆動信号Vgc1を供給する。これにより、第1ゲート線GCLに接続された複数の第1スイッチング素子Trにゲート駆動信号Vgc1が供給され、第1方向Dxに配列された複数の部分検出領域PAAが、検出対象として選択される。

[0035] 第2検出モードM2において、ゲート線駆動回路15は、制御信号に基づいて、第1ゲート線GCL 1、GCL 2、…、GCL 8のうち、所定数の第1ゲート線GCLを同時に選択する。例えば、ゲート線駆動回路15は、6本の第1ゲート線GCL 1から第1ゲート線GCL 6を同時に選択し、ゲー

ト駆動信号 V_{gc1} を供給する。ゲート線駆動回路 15 は、選択された 6 本の第 1 ゲート線 GCL を介して、複数の第 1 スイッチング素子 Tr にゲート駆動信号 V_{gc1} を供給する。これにより、第 1 方向 Dx 及び第 2 方向 Dy に配列された複数の部分検出領域 $PA A$ を含む検出領域グループ $PAG1$ 、 $PAG2$ が、それぞれ検出対象として選択される。ゲート線駆動回路 15 は、所定数の第 1 ゲート線 GCL を束ねて駆動し、所定数の第 1 ゲート線 GCL ごとに順次ゲート駆動信号 V_{gc1} を供給する。

[0036] 信号線選択回路 16 は、複数の選択信号線 $Lsel$ と、複数の出力信号線 $Lout$ と、第 3 スイッチング素子 TrS と、を有する。複数の第 3 スイッチング素子 TrS は、それぞれ複数の信号線 SGL に対応して設けられている。6 本の信号線 $SGL1$ 、 $SGL2$ 、…、 $SGL6$ は、共通の出力信号線 $Lout1$ に接続される。6 本の信号線 $SGL7$ 、 $SGL8$ 、…、 $SGL12$ は、共通の出力信号線 $Lout2$ に接続される。出力信号線 $Lout1$ 、 $Lout2$ は、それぞれ検出回路 48 に接続される。

[0037] ここで、信号線 $SGL1$ 、 $SGL2$ 、…、 $SGL6$ を第 1 信号線ブロックとし、信号線 $SGL7$ 、 $SGL8$ 、…、 $SGL12$ を第 2 信号線ブロックとする。複数の選択信号線 $Lsel$ は、1 つの信号線ブロックに含まれる第 3 スイッチング素子 TrS のゲートにそれぞれ接続される。また、1 本の選択信号線 $Lsel$ は、複数の信号線ブロックの第 3 スイッチング素子 TrS のゲートに接続される。具体的には、選択信号線 $Lsel1$ 、 $Lsel2$ 、…、 $Lsel6$ は、信号線 $SGL1$ 、 $SGL2$ 、…、 $SGL6$ に対応する第 3 スイッチング素子 TrS と接続される。また、選択信号線 $Lsel1$ は、信号線 $SGL1$ に対応する第 3 スイッチング素子 TrS と、信号線 $SGL7$ に対応する第 3 スイッチング素子 TrS と、に接続される。選択信号線 $Lsel2$ は、信号線 $SGL2$ に対応する第 3 スイッチング素子 TrS と、信号線 $SGL8$ に対応する第 3 スイッチング素子 TrS と、に接続される。

[0038] 制御回路 122 (図 2 参照) は、第 1 検出モード $M1$ において、選択信号 ASW を順次選択信号線 $Lsel$ に供給する。これにより、信号線選択回路

16は、第3スイッチング素子TrSの動作により、1つの信号線ブロックにおいて信号線SGLを時分割的に順次選択する。また、信号線選択回路16は、複数の信号線ブロックでそれぞれ1本ずつ信号線SGLを選択する。このような構成により、指紋検出装置1は、検出回路48を含むIC (Integrated Circuit) の数、又はICの端子数を少なくすることができる。

[0039] 制御回路122 (図2参照) は、第2検出モードM2において、選択信号ASWを同時に選択信号線Lselに供給する。これにより、信号線選択回路16は、第3スイッチング素子TrSの動作により、1つの信号線ブロックにおいて複数の信号線SGL (例えば6本の信号線SGL) を選択し、複数の信号線SGLと検出回路48とを接続する。これにより、検出領域グループPAG1、PAG2で検出された信号が検出回路48に出力される。この場合、検出領域グループPAG1、PAG2に含まれる複数の部分検出領域PAA (フォトダイオードPD) からの信号が統合されて検出回路48に出力される。

[0040] このように、信号線選択回路16は、第1検出モードM1と第2検出モードM2とで、1つの検出回路48に接続される複数の信号線SGLの数を切り換えることができる。指紋検出装置1は、第2検出モードM2では、第1検出モードM1よりも大きい検出ピッチで検出を行うことができる。

[0041] 検出領域グループPAG1、PAG2は、それぞれ6×6、計36個の部分検出領域PAA (フォトダイオードPD) を含む。ただし、検出領域グループPAG1、PAG2に含まれる部分検出領域PAA (フォトダイオードPD) の数は、35個以下でもよく、37個以上でもよい。また、第2検出モードM2において、ゲート線駆動回路15が選択する第1ゲート線GCLの数と、信号線選択回路16が選択する信号線SGLの数とが異なってもよい。すなわち、検出領域グループPAG1、PAG2のそれぞれにおいて、第1方向Dxに並ぶ部分検出領域PAA (フォトダイオードPD) の数と、第2方向Dyに並ぶ部分検出領域PAA (フォトダイオードPD) の数とは異なってもよい。また、図4では第1方向Dxに隣り合う2つの検

出領域グループPAG1、PAG2を示しているが、検出領域グループPAGは、第1方向Dxに3つ以上配列され、また、第2方向Dyにも複数配列される。すなわち、複数の検出領域グループPAGは、第1方向Dx及び第2方向Dyにマトリクス状に配置される。

[0042] 図4に示すように、リセット回路17は、基準信号線Lv_r、リセット信号線L_{rst}及び第4スイッチング素子Tr_Rを有する。第4スイッチング素子Tr_Rは、複数の信号線SGLに対応して設けられている。基準信号線Lv_rは、複数の第4スイッチング素子Tr_Rのソース又はドレインの一方に接続される。リセット信号線L_{rst}は、複数の第4スイッチング素子Tr_Rのゲートに接続される。

[0043] 制御回路122は、リセット信号RST2をリセット信号線L_{rst}に供給する。これにより、複数の第4スイッチング素子Tr_Rがオンになり、複数の信号線SGLは基準信号線Lv_rと電氣的に接続される。電源回路123は、基準信号COMを基準信号線Lv_rに供給する。これにより、複数の部分検出領域PAAに含まれる容量素子Ca（図5参照）に基準信号COMが供給される。

[0044] 図5に示すように、部分検出領域PAAは、フォトダイオードPDと、容量素子Caと、第1スイッチング素子Trとを含む。第1スイッチング素子Trは、フォトダイオードPDに対応して設けられる。第1スイッチング素子Trは、薄膜トランジスタにより構成されるものであり、この例では、nチャネルのMOS（Metal Oxide Semiconductor）型のTFT（Thin Film Transistor）で構成されている。第1スイッチング素子Trのゲートは第1ゲート線GCLに接続される。第1スイッチング素子Trのソースは信号線SGLに接続される。第1スイッチング素子Trのドレインは、フォトダイオードPDのカソード及び容量素子Caに接続される。

[0045] フォトダイオードPDのアノードには、電源回路123からセンサ電源信号VDDSNSが供給される。また、容量素子Caには、電源回路123から、容量素子Caの初期電位となる基準信号VR1が供給される。

[0046] 部分検出領域PAAに光が照射されると、フォトダイオードPDには光量に応じた電流が流れ、これにより容量素子Caに電荷が蓄積される。第1スイッチング素子Trがオンになると、容量素子Caに蓄積された電荷に応じて、信号線SGLに電流が流れる。信号線SGLは、信号線選択回路16を介して検出回路48に接続される。これにより、指紋検出装置1は、部分検出領域PAAごとに、又は検出領域グループPAG1、PAG2ごとにフォトダイオードPDに照射される光の光量に応じた信号を検出できる。

[0047] 次に、指紋検出装置1の詳細な構成について説明する。図6は、第1実施形態に係る指紋検出装置の部分検出領域の一部を模式的に示す平面図である。図7は、第1実施形態に係る指紋検出装置の部分検出領域のフォトダイオードを模式的に示す平面図である。図8は、図6及び図7のV111-V111'線に沿う断面図である。図6は、部分検出領域PAAのフォトダイオードPDを除いたバックプレーン2側の構成を示す。図8では、検出領域AAの層構造と周辺領域GAの層構造との関係を示すために、V111-V111'線に沿う断面と、周辺領域GAの第5スイッチング素子TrGを含む部分の断面とを、模式的に繋げて示している。さらに、図8では、周辺領域GAの端子部72を含む部分の断面を模式的に繋げて示している。

[0048] なお、指紋検出装置1の説明において、第1基板21の表面に垂直な方向において、第1基板21からフォトダイオードPDに向かう方向を「上側」とする。フォトダイオードPDから第1基板21に向かう方向を「下側」とする。また、「平面視」とは、第1基板21の表面に垂直な方向から見た場合を示す。

[0049] 図6に示すように、部分検出領域PAAは、第1ゲート線GCLと、信号線SGLとで囲まれた領域である。本実施形態では、第1ゲート線GCLは、下部ゲート線GCLaと上部ゲート線GCLbとを含む。下部ゲート線GCLaは、上部ゲート線GCLbと重なって設けられる。下部ゲート線GCLaと上部ゲート線GCLbとは、絶縁層（第3無機絶縁層22c及び第4無機絶縁層22d（図8参照））を介して異なる層に設けられている。下部

ゲート線GCL aと上部ゲート線GCL bとは、任意の箇所で電氣的に接続され、同じ電位を有するゲート駆動信号V_{gc1}が供給される。下部ゲート線GCL a及び上部ゲート線GCL bの少なくとも一方が、ゲート線駆動回路15に接続される。なお、図6では、図面を見やすくするために下部ゲート線GCL aと上部ゲート線GCL bとを異なる幅で示しているが、同じ幅であってもよい。

[0050] 部分検出領域PAAは、第1スイッチング素子T_r、第1導電層65、第2導電層66、第3導電層67及び第4導電層68を含む。第1スイッチング素子T_rは、第1ゲート線GCLと信号線SGLとの交差部の近傍に設けられる。第1スイッチング素子T_rは、第1半導体61、ソース電極62、ドレイン電極63、第1ゲート電極64A及び第2ゲート電極64Bを含む。

[0051] 第1半導体61は、酸化物半導体である。より好ましくは、第1半導体61は、酸化物半導体のうち透明アモルファス酸化物半導体（TAOS: Transparent Amorphous Oxide Semiconductor）である。第1スイッチング素子T_rに酸化物半導体を用いることにより、第1スイッチング素子T_rのリーク電流を抑制できる。

[0052] 第1半導体61は、第1方向D_xに沿って設けられ、平面視で第1ゲート電極64A及び第2ゲート電極64Bと交差する。第1ゲート電極64A及び第2ゲート電極64Bは、それぞれ下部ゲート線GCL a及び上部ゲート線GCL bから分岐して設けられる。言い換えると、下部ゲート線GCL a及び上部ゲート線GCL bのうち、第1半導体61と重なる部分がそれぞれ第1ゲート電極64A及び第2ゲート電極64Bとして機能する。第1ゲート電極64A及び第2ゲート電極64Bは、アルミニウム（Al）、銅（Cu）、銀（Ag）、モリブデン（Mo）又はこれらの合金が用いられる。また、第1半導体61の、第1ゲート電極64A及び第2ゲート電極64Bと重なる部分にチャネル領域が形成される。

[0053] 第1半導体61の一端は、コンタクトホールH1を介してソース電極62

と接続される。第1半導体61の他端は、コンタクトホールH2を介してドレイン電極63と接続される。信号線SGLのうち、第1半導体61と重なる部分がソース電極62である。また、第3導電層67のうち、第1半導体61と重なる部分がドレイン電極63として機能する。第3導電層67は、図7に示すコンタクトホールH3を介して、フォトダイオードPDの下部電極35と接続される。このような構成により、第1スイッチング素子Trは、フォトダイオードPDと信号線SGLとの間の接続と遮断とを切り換え可能になっている。

[0054] 第1導電層65は、第1半導体61の一端と重なって設けられる。第2導電層66、第3導電層67及び第4導電層68は、少なくとも一部が互いに重なって設けられ、フォトダイオードPDと重なる領域に設けられる。第4導電層68は、接続部68sを介して、第1方向Dxに隣り合う部分検出領域PAAの第4導電層68と接続される。

[0055] 図7に示すように、フォトダイオードPDは、第1ゲート線GCLと、信号線SGLとで囲まれた領域に設けられる。フォトダイオードPDは、第3半導体31と、上部電極34と、下部電極35とを含む。フォトダイオードPDは、例えば、PIN (Positive Intrinsic Negative Diode) 型のフォトダイオードである。

[0056] 電源信号線Lvsは、信号線SGLと重なって第2方向Dyに延在する。上部電極34は、接続配線36を介して電源信号線Lvsと接続される。電源信号線Lvsは、電源信号VDDSVSをフォトダイオードPDに供給する配線である。第2方向Dyに配列された複数の部分検出領域PAAは、共通の電源信号線Lvsに接続される。電源信号線Lvsが、信号線SGLと重なっているので、部分検出領域PAAの開口を大きくすることができる。

[0057] 具体的には、図8に示すように、フォトダイオードPDは、バックプレーン2の第1有機絶縁層23aの上に、下部電極35、第3半導体31、上部電極34の順に積層される。バックプレーン2は、所定の検出領域（部分検出領域PAA又は検出領域グループPAG）ごとにセンサを駆動する駆動回

路基板である。バックプレーン2は、第1基板21と、第1基板21に設けられた第1スイッチング素子 T_r 、第5スイッチング素子 T_{rG} 及び各種配線等を有する。

[0058] 第3半導体31は、アモルファスシリコン($a-Si$)である。又は、第3半導体31は、ポリシリコンであってもよく、より好ましくは第2半導体81は、低温ポリシリコン(以下、LTPS (Low Temperature Polycrystalline Silicon)と表す)であってもよい。第3半導体31は、 i 型半導体32a、 p 型半導体32b及び n 型半導体32cを含む。 i 型半導体32a、 p 型半導体32b及び n 型半導体32cは、光電変換素子の一具体例である。図8では、第1基板21の表面に垂直な方向において、 n 型半導体32c、 i 型半導体32a及び p 型半導体32bの順に積層されている。ただし、反対の構成、つまり、 p 型半導体32b、 i 型半導体32a及び n 型半導体32cの順に積層されていてもよい。

[0059] n 型半導体32cは、 $a-Si$ に不純物がドーピングされて $n+$ 領域を形成する。 p 型半導体32bは、 $a-Si$ に不純物がドーピングされて $p+$ 領域を形成する。 i 型半導体32aは、例えば、ノンドーピングの真性半導体又は低不純物領域であり、 n 型半導体32c及び p 型半導体32bよりも低い導電性を有する。

[0060] 下部電極35は、フォトダイオードPDのカソードであり、検出信号 V_{det} を読み出すための電極である。下部電極35は、例えば、チタン(Ti)等の金属材料が用いられる。下部電極35は、ITO (Indium Tin Oxide)等の透光性を有する導電材料であってもよい。又は、下部電極35は、複数の異なる金属材料やITO等が複数積層された積層膜であってもよい。

[0061] 上部電極34は、フォトダイオードPDのアノードであり、センサ電源信号 V_{DDSNS} を光電変換層に供給するための電極である。上部電極34は、例えばITO等の透光性導電層であり、フォトダイオードPDごとに複数設けられる。

[0062] 図8に示すように、第1有機絶縁層23aの上に第6無機絶縁層22f及

び第7無機絶縁層22gが設けられている。第6無機絶縁層22fは、上部電極34の周縁部を覆い、上部電極34と重なる位置に開口が設けられている。接続配線36は、上部電極34のうち、第6無機絶縁層22fが設けられていない部分で上部電極34と接続される。第7無機絶縁層22gは、上部電極34及び接続配線36を覆って第6無機絶縁層22fの上に設けられる。第7無機絶縁層22gの上に平坦化層である第2有機絶縁層23bが設けられる。また、第6無機絶縁層22f及び第7無機絶縁層22gには、下部電極35と重ならない位置に開口H7が設けられている。これにより、指紋検出装置1は、第1有機絶縁層23aに含まれる水分等を、開口H7を介して外部に逃がすことができる。

[0063] 次に第1スイッチング素子Trの層構成について説明する。図8に示すように、第1スイッチング素子Trは、第1基板21に設けられている。第1基板21は、例えばガラス基板である。或いは、第1基板21は、ポリイミド等の樹脂で構成された樹脂基板又は樹脂フィルムであってもよい。

[0064] 第1基板21の上に、第1無機絶縁層22a、第2無機絶縁層22b、第2ゲート電極64B、第3無機絶縁層22c、第1半導体61、第4無機絶縁層22d、第1ゲート電極64A、第5無機絶縁層22e、ソース電極62（信号線SGL）及びドレイン電極63（第3導電層67）の順に積層される。

[0065] 第1無機絶縁層22aから第7無機絶縁層22gは、シリコン酸化膜（SiO）、シリコン窒化膜（SiN）又はシリコン酸化窒化膜（SiON）等が用いられる。また、各無機絶縁層は、単層に限定されず積層膜であってもよい。

[0066] 第1導電層65及び第2導電層66は、第3無機絶縁層22cの上に設けられる。第1導電層65は、第1半導体61のうちソース電極62と接続される端部を覆って設けられる。第2導電層66は、第1半導体61のうちドレイン電極63と接続される端部を覆って設けられる。

[0067] 第1半導体61は、第1基板21に垂直な方向において、第1ゲート電極

64Aと第2ゲート電極64Bとの間に設けられる。つまり、第1スイッチング素子 T_r は、いわゆるデュアルゲート構造である。ただし、第1スイッチング素子 T_r は、第1ゲート電極64Aが設けられ、第2ゲート電極64Bが設けられないトップゲート構造でもよく、第1ゲート電極64Aが設けられず、第2ゲート電極64Bのみが設けられるボトムゲート構造でもよい。

[0068] ドレイン電極63は、第1半導体61の上側に設けられた第3導電層67である。第4無機絶縁層22d及び第5無機絶縁層22eにはコンタクトホールH1、コンタクトホールH2が設けられる。コンタクトホールH1の底部には第1導電層65が露出する。ソース電極62は、コンタクトホールH1及び第1導電層65を介して第1半導体61と電氣的に接続される。同様に、コンタクトホールH2の底部には第2導電層66が露出する。ドレイン電極63は、コンタクトホールH2及び第2導電層66を介して第1半導体61と電氣的に接続される。

[0069] 第1導電層65及び第2導電層66が設けられているため、指紋検出装置1は、コンタクトホールH1、H2をエッチングにより形成する際に、第1半導体61がエッチング液により除去されることを抑制できる。つまり、指紋検出装置1は、検出領域AAの第1スイッチング素子 T_r と、周辺領域GAの第5スイッチング素子 T_rG とを同じ工程で形成することができるため、製造コストを抑制できる。

[0070] 第1導電層65、第2導電層66及び第3導電層67は、アルミニウム（Al）、銅（Cu）、銀（Ag）、モリブデン（Mo）等の金属材料又はこれらの合金が用いられる。第1導電層65及び第2導電層66は、コンタクトホールH1、H2を形成する際にエッチングの進行を抑制する導電材料であればよい。

[0071] 第3導電層67は、平面視で、フォトダイオードPDと重なる領域に設けられる。第3導電層67は、第1半導体61、第1ゲート電極64A及び第2ゲート電極64Bの上側にも設けられる。つまり、第3導電層67は、第

1 基板 2 1 に垂直な方向において、第 1 ゲート電極 6 4 A と下部電極 3 5 との間に設けられる。これにより、第 3 導電層 6 7 は、第 1 スイッチング素子 T_r を保護する保護層としての機能を有する。

[0072] 第 2 導電層 6 6 は、第 1 半導体 6 1 と重ならない領域において、第 3 導電層 6 7 と対向して延在する。また、第 1 半導体 6 1 と重ならない領域において、第 4 無機絶縁層 2 2 d の上に第 4 導電層 6 8 が設けられる。第 4 導電層 6 8 は、第 2 導電層 6 6 と第 3 導電層 6 7 との間に設けられる。これにより、第 2 導電層 6 6 と第 4 導電層 6 8 との間に容量が形成され、第 3 導電層 6 7 と第 4 導電層 6 8 との間に容量が形成される。第 2 導電層 6 6、第 3 導電層 6 7 及び第 4 導電層 6 8 により形成される容量は、図 5 に示す容量素子 C_a の容量である。第 4 導電層 6 8 の下部及び第 1 ゲート電極 6 4 A の下部には、それぞれバリア層 6 8 a、6 4 A a が設けられる。バリア層 6 8 a、6 4 A a は、例えば酸化アルミニウム等の酸化物により構成される。

[0073] 第 1 有機絶縁層 2 3 a は、ソース電極 6 2 (信号線 SGL) 及びドレイン電極 6 3 (第 3 導電層 6 7) を覆って、第 5 無機絶縁層 2 2 e の上に設けられる。第 1 有機絶縁層 2 3 a は、第 1 スイッチング素子 T_r や、各種導電層で形成される凹凸を平坦化する平坦化層である。下部電極 3 5 は、第 1 有機絶縁層 2 3 a に設けられたコンタクトホール H_3 を介して第 3 導電層 6 7 と電氣的に接続される。すなわち、第 3 導電層 6 7 は、フォトダイオード PD のカソードである下部電極 3 5 と電氣的に接続されるとともに、フォトダイオード PD と、第 1 スイッチング素子 T_r の第 1 ゲート電極 6 4 A との間に設けられる。

[0074] 周辺領域 GA には、ゲート線駆動回路 1 5 の第 5 スイッチング素子 $T_r G$ が設けられている。第 5 スイッチング素子 $T_r G$ は、第 1 スイッチング素子 T_r と同一の第 1 基板 2 1 に設けられる。第 5 スイッチング素子 $T_r G$ は、第 2 半導体 8 1、ソース電極 8 2、ドレイン電極 8 3 及びゲート電極 8 4 を含む。第 1 基板 2 1 の上に、第 1 無機絶縁層 2 2 a、第 2 半導体 8 1、第 2 無機絶縁層 2 2 b、ゲート電極 8 4、第 3 無機絶縁層 2 2 c、第 4 無機絶縁

層 2 2 d、第 5 無機絶縁層 2 2 e、ソース電極 8 2 及びドレイン電極 8 3 の順に積層される。

[0075] 第 2 半導体 8 1 は、ポリシリコンである。より好ましくは、第 2 半導体 8 1 は、L T P S である。L T P S を用いた第 5 スイッチング素子 T r G は、6 0 0 °C 以下のプロセス温度で製造できる。このため、ゲート線駆動回路 1 5 や信号線選択回路 1 6 等の回路を、第 1 スイッチング素子 T r と同一基板上に形成できる。ポリシリコンは、a - S i に比べキャリアの移動度が高い。このため、指紋検出装置 1 は、第 5 スイッチング素子 T r G にポリシリコンを用いることにより、ゲート線駆動回路 1 5 を小型化できる。この結果、指紋検出装置 1 は、周辺領域 G A の面積を小さくすることができる。また、ポリシリコンを用いた第 5 スイッチング素子 T r G は、a - S i に比べ信頼性が高い。

[0076] 第 1 スイッチング素子 T r の第 1 半導体 6 1 は、第 1 基板 2 1 に垂直な方向において、第 5 スイッチング素子 T r G の第 2 半導体 8 1 よりも第 1 基板 2 1 から離れた位置に設けられる。これにより、ポリシリコンからなる第 2 半導体 8 1 と、酸化物半導体からなる第 1 半導体 6 1 を同一の第 1 基板 2 1 に形成できる。

[0077] ゲート電極 8 4 は、第 2 ゲート電極 6 4 B と同層に設けられる。第 5 スイッチング素子 T r G は、いわゆるトップゲート構造である。ただし、第 5 スイッチング素子 T r G は、デュアルゲート構造でもよく、ボトムゲート構造でもよい。

[0078] ソース電極 8 2 及びドレイン電極 8 3 は、第 1 スイッチング素子 T r のソース電極 6 2 及びドレイン電極 6 3 と同層に設けられる。コンタクトホール H 4、H 5 は、第 2 無機絶縁層 2 2 b から第 5 無機絶縁層 2 2 e に亘って設けられる。ソース電極 8 2 は、コンタクトホール H 4 を介して第 2 半導体 8 1 と電氣的に接続される。ドレイン電極 8 3 は、コンタクトホール H 5 を介して第 2 半導体 8 1 と電氣的に接続される。

[0079] 端子部 7 2 は、周辺領域 G A のうち、ゲート線駆動回路 1 5 が設けられた

領域とは異なる位置に設けられる。端子部 7 2 は、第 1 端子導電層 7 3、第 2 端子導電層 7 4、第 3 端子導電層 7 5 及び第 4 端子導電層 7 6 を有する。第 1 端子導電層 7 3 は、第 2 ゲート電極 6 4 B と同層に、第 2 無機絶縁層 2 2 b の上に設けられる。コンタクトホール H 6 は、第 3 無機絶縁層 2 2 c、第 4 無機絶縁層 2 2 d、第 5 無機絶縁層 2 2 e 及び第 1 有機絶縁層 2 3 a を連通して設けられる。

[0080] 第 2 端子導電層 7 4、第 3 端子導電層 7 5 及び第 4 端子導電層 7 6 は、コンタクトホール H 6 内に、この順で積層され、第 1 端子導電層 7 3 と電氣的に接続される。第 2 端子導電層 7 4 は、第 3 導電層 6 7 等と同じ材料を用い、同じ工程で形成できる。また、第 3 端子導電層 7 5 は、下部電極 3 5 と同じ材料を用い、同じ工程で形成できる。第 4 端子導電層 7 6 は、接続配線 3 6 及び電源信号線 L v s (図 7 参照) と同じ材料を用い、同じ工程で形成できる。

[0081] なお、図 8 では 1 つの端子部 7 2 を示しているが、端子部 7 2 は間隔を有して複数配列される。複数の端子部 7 2 は、例えば A C F (Anisotropic Conductive Film) 等により、フレキシブルプリント基板 7 1 (図 2 参照) と電氣的に接続される。

[0082] 次に、指紋検出装置 1 の動作例について説明する。図 9 は、センサ部、ゲート線駆動回路及び信号線選択回路の構成例を示すブロック図である。図 10 は、第 1 検出モード及び第 2 検出モードと、時間との関係を説明するための説明図である。図 11 は、指紋検出装置の動作例を表すタイミング波形図である。図 12 は、第 1 検出モードにおける読み出し期間の動作例を表すタイミング波形図である。図 13 は、第 2 検出モードにおける読み出し期間の動作例を表すタイミング波形図である。

[0083] 図 9 に示すように、指紋検出装置 1 は、さらにインバータ 1 5 c、保護回路 1 5 5 及び端子 2 9 を含む。保護回路 1 5 5 は、保護抵抗素子や保護ダイオードを含む。制御基板 1 2 1 (図 2 参照) から供給される各種信号は、保護回路 1 5 5 を介してゲート線駆動回路 1 5、信号線選択回路 1 6 及びリセ

ット回路 17 に供給される。なお、信号線選択回路 16 の出力信号線 *L o u t* は、保護回路 155 の保護ダイオードを介さずに検出回路 48 に接続される。これにより、センサ部 10 から出力される信号強度の低下を抑制できる。

[0084] ゲート線駆動回路 15 は、シフトレジスタ 15 a 及びバッファ回路 15 b を含む。インバータ 15 c は、制御回路 122 からリセット信号 *R S T 1* を受け取って、反転リセット信号をシフトレジスタ 15 a に出力する。反転リセット信号は、リセット信号 *R S T 1* を反転した電圧信号である。シフトレジスタ 15 a は、外部の制御回路 122 から供給されるリセット信号 *R S T 1*、クロック信号 *C L K*、スタート信号 *S T V*、電源電圧 *V D D*、*V S S* に基づいて、順次、出力信号をバッファ回路 15 b に出力する。バッファ回路 15 b は、シフトレジスタ 15 a からの出力信号を受け取って、制御信号 *O E 1*、*O E 2* にしたがって電源電圧 *V D D*、*V S S* に基づいてゲート駆動信号 *V g c l* を生成する。バッファ回路 15 b は、ゲート駆動信号 *V g c l* を第 1 ゲート線 *G C L* に供給する。

[0085] ゲート線駆動回路 15 及び信号線選択回路 16 は、切り換え制御信号 *S W M 1*、*S W M 2* に基づいて、第 1 検出モード *M 1* と第 2 検出モード *M 2* とを切り換える。

[0086] 図 10 に示すように、指紋検出装置 1 は、第 1 検出モード *M 1* で検出フレーム (1 *F*) の検出を実行した後に、第 2 検出モード *M 2* で検出フレーム (1 *F*) の検出を複数回繰り返し実行する。検出フレーム (1 *F*) は、検出領域 *A A* の全体と重なる領域、すなわち、全ての第 1 ゲート線 *G C L* を駆動することで、指 *F g* 等の被検出体を検出可能な領域である。ただし、検出フレーム (1 *F*) は、検出領域 *A A* のうち、一部の領域を検出する場合であってもよい。

[0087] 第 2 検出モード *M 2* では、第 1 検出モード *M 1* よりも大きい検出ピッチで検出を行うため、1 検出フレーム (1 *F*) の検出に要する期間を短くすることができる。指紋検出装置 1 は、第 2 検出モード *M 2* を繰り返し実行するこ

とにより、第2検出モードM2の検出精度を高めることができ、また、被検出体の時間的な変化を検出することができる。具体的には、指紋検出装置1は、指Fg内部の血管像の時間的な変化に基づいて、脈拍等の生体に関する情報を検出することができる。

[0088] なお、指紋検出装置1は、第1検出モードM1及び第2検出モードM2をどのように実行してもよい。例えば、第1検出モードM1の検出を複数の検出フレーム(1F)で繰り返し実行してもよい。また、指紋検出装置1は、第2検出モードM2を実行した後に繰り返し第1検出モードM1を実行してもよい。

[0089] 図11に示すように、指紋検出装置1は、リセット期間Prst、露光期間Pex及び読み出し期間Pdetを有する。電源回路123は、リセット期間Prst、露光期間Pex及び読み出し期間Pdetに亘って、センサ電源信号VDDSNSをフォトダイオードPDのアノードに供給する。また、リセット期間Prstが開始する前の時刻に、制御回路122は、高レベル電圧信号の基準信号VR1及びリセット信号RST2を、リセット回路17に供給する。制御回路122は、ゲート線駆動回路15にスタート信号STVを供給し、リセット期間Prstを開始する。

[0090] リセット期間Prstにおいて、ゲート線駆動回路15に含まれるシフトレジスタ15aは、スタート信号STV、クロック信号CK及びリセット信号RST1に基づいて、順次第1ゲート線GCLを選択する。ゲート線駆動回路15は、ゲート駆動信号Vgclを第1ゲート線GCLに順次供給する。ゲート駆動信号Vgclは、高レベル電圧である電源電圧VDDと低レベル電圧である電源電圧VSSとを有するパルス状の波形を有する。図11では、m本(例えばm=256)の第1ゲート線GCLが設けられており、各第1ゲート線GCLに、ゲート駆動信号Vgcl1、…、Vgclmが順次供給される。

[0091] これにより、リセット期間Prstでは、全ての部分検出領域PAAの容量素子Caは、順次信号線SGLと電氣的に接続されて、基準信号VR1が

供給される。この結果、容量素子 C_a の容量がリセットされる。

[0092] ゲート駆動信号 V_{gc1m} が第1ゲート線 GCL に供給された後に、露光期間 P_{ex} が開始する。なお、各第1ゲート線 GCL に対応する部分検出領域 $PA A$ での、実際の露光期間 P_{ex1} 、 $\dots$ 、 P_{exm} は、開始のタイミング及び終了のタイミングが異なっている。露光期間 P_{ex1} 、 $\dots$ 、 P_{exm} は、それぞれ、リセット期間 P_{rst} でゲート駆動信号 V_{gc1} が高レベル電圧の電源電圧 VDD から低レベル電圧の電源電圧 VSS に変化したタイミングで開始される。また、露光期間 P_{ex1} 、 $\dots$ 、 P_{exm} は、それぞれ、読み出し期間 P_{det} でゲート駆動信号 V_{gc1} が電源電圧 VSS から電源電圧 VDD に変化したタイミングで終了する。露光期間 P_{ex1} 、 $\dots$ 、 P_{exm} の露光時間の長さは等しい。

[0093] 露光期間 P_{ex} では、各部分検出領域 $PA A$ で、フォトダイオード PD に照射された光に応じて電流が流れる。この結果、各容量素子 C_a に電荷が蓄積される。

[0094] 読み出し期間 P_{det} が開始する前のタイミングで、制御回路122は、リセット信号 $RST2$ を低レベル電圧にする。これにより、リセット回路17の動作が停止する。読み出し期間 P_{det} では、リセット期間 P_{rst} と同様に、ゲート線駆動回路15は、第1ゲート線 GCL にゲート駆動信号 V_{gc11} 、 $\dots$ 、 V_{gc1m} を順次供給する。

[0095] 具体的には、第1検出モード $M1$ では、図12に示すように、ゲート線駆動回路15は、期間 $t1$ において、第1ゲート線 $GCL1$ に、高レベル電圧（電源電圧 VDD ）のゲート駆動信号 V_{gc11} を供給する。制御回路122は、ゲート駆動信号 V_{gc11} が高レベル電圧（電源電圧 VDD ）の期間に、選択信号 $ASW1$ 、 $\dots$ 、 $ASW6$ を、信号線選択回路16に順次供給する。これにより、ゲート駆動信号 V_{gc11} により選択された部分検出領域 $PA A$ の信号線 SSL が順次、又は同時に検出回路48に接続される。この結果、検出信号 V_{det} が部分検出領域 $PA A$ ごとに検出回路48に供給される。

[0096] 同様に、ゲート線駆動回路15は、期間 t_2 、 $\dots$ 、 $t_{(m-1)}$ 、 t_m において、第1ゲート線 GCL_2 、 $\dots$ 、 $GCL_{(m-1)}$ 、 GCL_m に、それぞれ高レベル電圧のゲート駆動信号 V_{gc1_2} 、 $\dots$ 、 $V_{gc1_{(m-1)}}$ 、 V_{gc1_m} を供給する。すなわち、ゲート線駆動回路15は、第1検出モード M_1 において、期間 t_1 、 t_2 、 $\dots$ 、 $t_{(m-1)}$ 、 t_m ごとに、第3の数（図12では、第3の数は1である）の第1ゲート線 GCL にゲート駆動信号 V_{gc1} を供給する。各ゲート駆動信号 V_{gc1} が高レベル電圧となる期間ごとに、信号線選択回路16は選択信号 ASW に基づいて、順次信号線 SSL を選択する。第1検出モード M_1 において、信号線選択回路16は、第1の数（図12では、第1の数は1である）の信号線 SSL ごとに順次、1つの検出回路48に接続する。これにより、読み出し期間 $Pdet$ で、指紋検出装置1は、全ての部分検出領域 PA_A の検出信号 $Vdet$ を検出回路48に出力することができる。

[0097] 図13に示すように、第2検出モード M_2 では、ゲート線駆動回路15は、期間 t_1 において、複数の第1ゲート線 GCL_1 から第1ゲート線 GCL_6 に、高レベル電圧（電源電圧 VDD ）のゲート駆動信号 V_{gc1_1} を供給する。制御回路122は、ゲート駆動信号 V_{gc1_1} が高レベル電圧（電源電圧 VDD ）の期間に、選択信号 ASW_1 、 $\dots$ 、 ASW_6 を、同時に信号線選択回路16に供給する。これにより、信号線選択回路16は、第2検出モード M_2 において、第1の数よりも大きい第2の数（図13では、第2の数は6である）の信号線 SSL を同時に検出回路48に接続する。この結果、検出領域グループ PAG_1 、 PAG_2 （図4参照）の検出信号 $Vdet$ がそれぞれ検出回路48に供給される。

[0098] 同様に、ゲート線駆動回路15は、期間 t_2 、 $\dots$ 、 $t_{(s-1)}$ 、 t_s において、第1ゲート線 GCL_7 から第1ゲート線 GCL_{12} 、 $\dots$ 、第1ゲート線 $GCL_{(m-1)1}$ から第1ゲート線 $GCL_{(m-6)}$ 、第1ゲート線 $GCL_{(m-5)}$ から第1ゲート線 GCL_m に、それぞれ高レベル電圧のゲート駆動信号 V_{gc1_2} 、 $\dots$ 、 $V_{gc1_{(s-1)}}$ 、 V_{gc1_s} を供給する

。つまり、ゲート線駆動回路15は、第2検出モードM2において、期間 t_1 、 t_2 、…、 $t_{(s-1)}$ 、 t_s ごとに、第3の数と異なる第4の数（図13では、第4の数は6である）の第1ゲート線GCLに同時にゲート駆動信号VgcIを供給する。

[0099] これにより、読み出し期間Pdetで、指紋検出装置1は、検出領域グループPAGごとに検出信号Vdetを検出回路48に出力することができる。これにより、指紋検出装置1は、部分検出領域PAAごとに検出する場合に比べて、第2検出モードM2の検出におけるS/N比を高めることができる。

[0100] 図13では、第2検出モードM2において、ゲート線駆動回路15が6本の第1ゲート線GCLを束ねて駆動する例を示したが、これに限定されない。ゲート線駆動回路15は5本以下の第1ゲート線GCLを束ねて駆動してもよいし、7本以上の第1ゲート線GCLを束ねて駆動してもよい。また、信号線選択回路16は、5本以下の複数の信号線SGLを同時に検出回路48に接続してもよいし、7本以上の複数の信号線SGLを同時に検出回路48に接続してもよい。

[0101] 指紋検出装置1は、リセット期間Prst、露光期間Pex及び読み出し期間Pdetを、繰り返し実行して指紋検出を行ってもよい。或いは、指紋検出装置1は、タッチパネル102が指Fg等の検出面への接触又は近接したことを検出したタイミングで、検出動作を開始してもよい。

[0102] なお、図11及び図12では、第1検出モードM1において、ゲート線駆動回路15が、複数の第1ゲート線GCLに順次ゲート駆動信号VgcIを供給する場合を示したがこれに限定されない。センサ部10は、符号分割選択駆動（以下、CDM（Code Division Multiplexing）駆動と表す）により、第1検出モードM1の検出を行ってもよい。すなわち、CDM駆動では、ゲート線駆動回路15は、所定の符号に基づいて、期間 t 、 t_1 、…、 $t_{(m-1)}$ 、 t_m ごとに異なる組み合わせの複数の第1ゲート線GCLにゲート駆動信号VgcIを供給してもよい。検出部40は、各期間での検出信

号 V_{det} を復号処理することで各部分検出領域 PAA ごとの検出信号を演算する。

[0103] 以上説明したように、本実施形態の指紋検出装置 1 は、第 1 基板 21 と、第 1 基板 21 に設けられ、それぞれに照射された光に応じた信号を出力する複数の光電変換素子（フォトダイオード PD）と、複数の光電変換素子にそれぞれ接続された信号線 SGL と、複数の信号線 SGL を介して複数の光電変換素子と電氣的に接続される検出回路 48 と、1 つの検出回路 48 に接続される複数の信号線 SGL の数を切り換える信号線選択回路 16 と、を有する。

[0104] 信号線選択回路 16 は、第 1 検出モード M1 において、第 1 の数（例えば、1）の信号線 SGL を 1 つの検出回路 48 に接続し、第 1 検出モード M1 と異なる検出ピッチで光を検出する第 2 検出モード M2 において、第 1 の数よりも大きい第 2 の数（例えば、6）の信号線 SGL を検出回路 48 に接続する。

[0105] これによれば、指紋検出装置 1 は、信号線選択回路 16 の動作により、第 1 検出モード M1 と第 2 検出モード M2 とで、第 1 方向 D_x における検出の解像度を異ならせることができる。具体的には、指紋検出装置 1 は、指紋を検出する第 1 検出モード M1 では、部分検出領域 PAA ごとに小さい検出ピッチで検出を実行し、血管像等の生体に関する情報を検出する第 2 検出モード M2 では、第 1 検出モード M1 よりも大きい検出ピッチで検出を実行する。これにより、指紋検出装置 1 は、第 1 検出モード M1 では、高精細に指紋を検出するとともに、第 2 検出モード M2 では、 S/N 比を向上させて、血管像等の生体に関する情報を良好に検出することができる。また、第 2 検出モード M2 では迅速に検出することができるので、脈波等の血管像の時間的な変化を良好に検出することができる。

[0106] また、指紋検出装置 1 は、複数の光電変換素子のそれぞれに設けられた複数の第 1 スイッチング素子 T_r と、複数の第 1 スイッチング素子 T_r のそれぞれに接続された第 1 ゲート線 GCL と、第 1 ゲート線 GCL にゲート駆動

信号 V_{gc1} を供給するゲート線駆動回路 15 と、を有する。ゲート線駆動回路 15 は、第 1 検出モード M1 において、第 3 の数の第 1 ゲート線 GCL にゲート駆動信号 V_{gc1} を供給し、第 2 検出モード M2 において、第 3 の数と異なる第 4 の数の第 1 ゲート線 GCL に同時にゲート駆動信号 V_{gc1} を供給する。

[0107] これによれば、指紋検出装置 1 は、ゲート線駆動回路 15 の動作により、第 1 検出モード M1 と第 2 検出モード M2 とで、第 2 方向 Dy における検出の解像度を異ならせることができる。また、指紋検出装置 1 は、第 2 検出モード M2 において、異なる種類の検出、例えば血管像の検出及び脈拍の検出を行う場合、それぞれの検出において解像度を異ならせてもよい。指紋検出装置 1 は、脈拍の検出において、血管像の検出よりも大きい検出ピッチで検出を行ってもよい。

[0108] また、指紋検出装置 1 は、第 1 検出モード M1 と第 2 検出モード M2 とを実行することで、生体に関する情報に基づいて、第 1 検出モード M1 において検出された指紋が、偽造されたものかどうかを判別することができる。

[0109] なお、指紋検出装置 1 の構成は適宜変更することができる。例えば、図 6 から図 8 に示す部分検出領域 PAA の構成はあくまで一例であり、フォトダイオード PD 及び各導電層の平面形状や、各スイッチング素子の層構造は適宜変更できる。例えば、第 1 スwitchング素子 Tr の第 1 半導体 61 及び第 5 スwitchング素子 TrG の第 2 半導体 81 は、同じ材料を用いて構成されていてもよい。

[0110] (第 2 実施形態)

図 14 は、第 2 実施形態に係る指紋検出装置を示す平面図である。図 15 は、第 2 実施形態に係る指紋検出装置付き表示装置の概略断面構成を示す断面図である。なお、以下の説明において、上述した実施形態で説明した構成要素については、同じ符号を付して、説明を省略する。

[0111] 図 14 に示すように、第 2 実施形態の指紋検出装置 1 は、第 1 ゲート線駆動回路 15A と、第 2 ゲート線駆動回路 15B と、光源 18 と、を有する。

第1ゲート線駆動回路15Aと、第2ゲート線駆動回路15Bとは、検出領域AAを挟んで第1方向Dxに隣り合う。第1ゲート線駆動回路15Aは、第1検出モードM1において、第3の数（例えば、1）の第1ゲート線GCLにゲート駆動信号Vgc1を供給する。また、第2ゲート線駆動回路15Bは、第2検出モードM2において、第4の数（例えば、6）の複数の第1ゲート線GCLにゲート駆動信号Vgc1を供給する。

[0112] これにより、上述した第1実施形態と同様に、第1検出モードM1と第2検出モードM2とで、第2方向Dyにおける検出ピッチ（解像度）を異ならせることができる。第1ゲート線駆動回路15A及び第2ゲート線駆動回路15Bは、それぞれ第1検出モードM1と第2検出モードM2とに対応して設けられているため、回路構成を簡易にできる。

[0113] 光源18は、第1基板21の周辺領域GAに設けられている。光源18は、第1光源18a、第2光源18b及び第3光源18cを有しており、検出領域AAの3辺を囲むように設けられる。第1光源18aは、第1ゲート線駆動回路15Aと第1基板21の端部との間において、第1ゲート線駆動回路15Aに沿って設けられる。第2光源18bは、検出領域AAを挟んで、信号線選択回路16とは反対側の周辺領域GAに設けられる。第3光源18cは、第2ゲート線駆動回路15Bと第1基板21の端部との間において、第2ゲート線駆動回路15Bに沿って設けられる。

[0114] 光源18は、不可視光として、例えば近赤外光（少なくとも波長840nm以上850nm以下）を出射する。光源18は、有機EL（OLED）により構成される。又は、光源18は、複数の無機LED（Light Emitting Diode）を配列することで構成される。

[0115] 図15に示すように、指紋検出装置1は、第1検出モードM1において、表示パネル101から出射された可視光の光L1を利用して、指紋を検出する。具体的には、指紋検出装置1は、光L1のうち、カバーガラス103と空気との界面及び指Fgの表面で反射した光L2を検出する。

[0116] 指紋検出装置1は、第2検出モードM2において、光源18から出射され

た近赤外光の光 L_{11} を利用して、生体に関する情報を検出する。具体的には、指紋検出装置1は、光 L_{11} のうち、指 F_g の内部で反射した光 L_{12} を検出する。これにより、指紋検出装置1は、指 F_g の生体に関する情報を検出する。第2検出モード M_2 において近赤外光を用いることで、指 F_g の表面での反射や散乱が抑制され、第2検出モード M_2 における S/N 比を向上させることができる。

[0117] なお、図14に示す光源18の配置は、あくまで一例であり適宜変更することができる。第1光源18a、第2光源18b及び第3光源18cのうち、一部が設けられていない場合であってもよい。

[0118] (第2実施形態の第1変形例)

図16は、第2実施形態の第1変形例に係る指紋検出装置付き表示装置の画素の構成例を示す平面図である。図14及び図15に示す第2実施形態では、光源18が第1基板21に設けられているが、これに限定されない。図16に示すように、表示パネル101の画素 P_{ix} が光源18Aを有していてもよい。画素 P_{ix} は、赤色画素 P_{ixR} と、緑色画素 P_{ixG} と、青色画素 P_{ixB} と、光源18Aとを含む。赤色画素 P_{ixR} 、緑色画素 P_{ixG} 、青色画素 P_{ixB} 及び光源18AはOLEDで構成される。赤色画素 P_{ixR} は、赤色の光を出射する。緑色画素 P_{ixG} は、緑色の光を出射する。青色画素 P_{ixB} は、青色の光を出射する。光源18Aは、不可視光の近赤外光を出射する。このため、光源18Aからの光により表示パネル101の表示画像の画質が低下することを抑制できる。

[0119] 赤色画素 P_{ixR} と緑色画素 P_{ixG} とは第1方向 D_x に並ぶ。赤色画素 P_{ixR} と青色画素 P_{ixB} とは第2方向 D_y に並ぶ。光源18Aと緑色画素 P_{ixG} とは第2方向 D_y に並ぶ。光源18Aと青色画素 P_{ixB} とは第1方向 D_x に並ぶ。複数の画素 P_{ix} は、表示パネル101の表示領域 DA にマトリクス状に配列される。なお、画素 P_{ix} を構成する各画素及び光源18Aの配置は、あくまで一例であり適宜変更できる。例えば、画素 P_{ix} は、4色以上の光を出射する複数の画素を有していてもよい。また、赤色画

素 $P_i \times R$ 、緑色画素 $P_i \times G$ 、青色画素 $P_i \times B$ 及び光源18Aが第1方向 D_x に並んでいてもよい。

[0120] 指紋検出装置1は、第1検出モード M_1 において、表示パネル101の赤色画素 $P_i \times R$ 、緑色画素 $P_i \times G$ 及び青色画素 $P_i \times B$ の少なくとも1つ以上の画素から出射された可視光の光 L_1 を利用して、指紋を検出する。

[0121] 指紋検出装置1は、第2検出モード M_2 において、表示パネル101の光源18Aから出射された近赤外光の光 L_{11} を利用して、生体に関する情報を検出する。光源18Aが表示パネル101に設けられている場合であっても、指紋検出装置1は、良好に生体に関する情報を検出することができる。

[0122] (第3実施形態)

図17は、第3実施形態に係る複数の部分検出領域を示す回路図である。

図18は、第3実施形態に係る指紋検出装置の動作例を表すタイミング波形図である。

[0123] 図17に示すように、部分検出領域 PA_A は、それぞれ第2スイッチング素子 Tr_A と、第2ゲート線 $GCLA_1$ 、 $GCLA_2$ 、…、 $GCLA_m$ とを有する。なお、以下の説明において、第2ゲート線 $GCLA_1$ 、 $GCLA_2$ 、…、 $GCLA_m$ を区別して説明する必要がない場合には、第2ゲート線 $GCLA$ と表す。

[0124] 複数の第2スイッチング素子 Tr_A は、複数のフォトダイオード PD のそれぞれに設けられる。第2ゲート線 $GCLA$ は、複数の第2スイッチング素子 Tr_A のそれぞれに接続される。具体的には、第2ゲート線 $GCLA$ は、複数の第2スイッチング素子 Tr_A のゲートに接続される。第2スイッチング素子 Tr_A のソース又はドレインの一方にフォトダイオード PD のカソードが接続され、第2スイッチング素子 Tr_A のソース又はドレインの他方に容量素子 Ca 及び第1スイッチング素子 Tr のソース又はドレインが接続される。

[0125] 図18は、第2検出モード M_2 における指紋検出装置1の動作例を示す。

図18に示すように、ゲート線駆動回路15は、リセット期間 $Prst$ にお

いて、第4の数（例えば、6）の複数の第1ゲート線GCLに、ゲート駆動信号V_{gc1}を順次供給する。また、ゲート線駆動回路15は、リセット期間P_{rst}において、全ての第2ゲート線GCLAに、低レベル電圧のゲート駆動信号V_{GL}を供給する。

[0126] これにより、リセット期間P_{rst}では、第4の数の第1ゲート線GCLに接続された第1スイッチング素子T_rが順次オンになり、全ての部分検出領域PAAの容量素子C_aの容量がリセットされる。一方、リセット期間P_{rst}では、全ての第2スイッチング素子T_{rA}がオフになり、容量素子C_aとフォトダイオードPDとが遮断される。つまり、第1スイッチング素子T_rがオンになっても、フォトダイオードPDから容量素子C_aに電流が流れないため、露光期間P_{ex}は開始されない。

[0127] ゲート線駆動回路15は、露光期間P_{ex}において、全ての第2ゲート線GCLAに同時に高レベル電圧のゲート駆動信号V_{GL}を供給する。これにより、全ての第2スイッチング素子T_{rA}がオンになり、容量素子C_aとフォトダイオードPDとが接続される。本実施形態では、複数の部分検出領域PAAでの、露光期間P_{ex1}、…、P_{exs}は、ゲート駆動信号V_{GL}が高レベル電圧となっている期間であり、開始のタイミング及び終了のタイミングが互いに等しい。すなわち、露光期間P_{ex1}、…、P_{exs}は、ゲート駆動信号V_{GL}が低レベル電圧から高レベル電圧に遷移したタイミングで開始し、高レベル電圧から低レベル電圧に遷移したタイミングで終了する。

[0128] 読み出し期間P_{det}では、指紋検出装置1は、上述した例と同様に、検出領域グループPAGごとに検出信号V_{det}が検出回路48に出力される。

[0129] 本実施形態では、露光期間P_{ex1}、…、P_{exs}が等しいため、第2検出モードM2において、脈波等の血管像の時間的な変化を検出する際に、血管像の歪みが生じることを抑制することができる。

[0130] （第4実施形態）

図19は、第4実施形態に係る指紋検出装置の動作例を説明するための説

明図である。図20は、第4実施形態に係る指紋検出装置の動作例を説明するためのフローチャートである。

- [0131] 図19及び図20に示すように、指紋検出装置1は、第1検出モードM1の検出を実行する（ステップST1）。ゲート線駆動回路15が、第1ゲート線GCL1から第1ゲート線GCLmに順次ゲート駆動信号Vgc1を供給することで、指紋検出装置1は、第1検出領域AA1で検出を行う。第1検出領域AA1は、第1検出モードM1の検出を行う領域であり、検出領域AA（図2参照）の全領域と重なる領域である。ただし、第1検出領域AA1は、検出領域AAの一部であってもよい。
- [0132] 検出部40（図3参照）は、指紋検出があるかどうかを判定する（ステップST2）。指紋検出がない場合（ステップST2、No）、指紋検出装置1は、第1検出モードM1の検出を繰り返し実行する。
- [0133] 指紋検出がある場合（ステップST2、Yes）、画像処理部49は、検出信号Vdetに基づいて画像処理を行い（ステップST3）、指Fg等の表面の凹凸の形状を示す二次元情報を生成する。
- [0134] 検出領域設定部11A（図21参照）は、第1検出モードM1における複数のフォトダイオードPDからの検出信号Vdetに基づいて、指紋検出領域AAFを取得する（ステップST4）。具体的には、検出領域設定部11Aは、検出部40で演算された指Fgの指紋の位置情報に基づいて、指紋検出領域AAFを取得する。指紋検出領域AAFは、図19に示すように、第2方向Dyにおいて、指Fgの指紋が検出された領域である。
- [0135] 次に、検出領域設定部11Aは、第1検出領域AA1よりも小さい第2検出領域AA2を設定する（ステップST5）。検出領域設定部11Aは、指紋検出領域AAFから第2方向Dyにずれた領域を第2検出領域AA2として設定する。検出領域設定部11Aは、第2検出領域AA2と指紋検出領域AAFとのずれ量を、あらかじめ設定されたオフセット値に基づいて算出してもよい。検出領域設定部11Aは、画像処理部49で生成された二次元情報（指紋の形状）や、タッチパネル102からの情報に基づいて、第2検出

領域 A A 2 を設定してもよい。

[0136] 指紋検出装置 1 は、第 2 検出モード M 2 の検出を実行する（ステップ S T 6）。この際、ゲート線駆動回路 1 5 は、第 2 検出領域 A A 2 の第 1 ゲート線 G C L にゲート駆動信号 V g c l を供給する。これにより、指紋検出装置 1 は、第 1 検出領域 A A 1 よりも小さい第 2 検出領域 A A 2 で検出を行う。

[0137] 第 2 検出モード M 2 の検出信号 V d e t に基づいて、指紋検出装置 1 は、血管像や脈拍等の生体に関する情報を検出することができる（ステップ S T 7）。

[0138] 以上のように、指紋検出装置 1 は、第 1 検出モード M 1 での検出結果に基づいて、第 1 検出領域 A A 1 よりも小さい第 2 検出領域 A A 2 で第 2 検出モード M 2 の検出を行うことができる。これにより、指紋検出装置 1 は、第 2 検出モード M 2 の検出に要する時間を短縮することができる。したがって、指紋検出装置 1 は、第 2 検出モード M 2 の検出を短時間で繰り返し実行することができるので、S / N 比を向上させることができ、又、脈拍等の生体に関する情報の時間的な変化を精度よく検出することができる。

[0139] （第 4 実施形態の第 2 変形例）

図 2 1 は、第 4 実施形態の第 2 変形例に係る指紋検出装置付き表示装置の構成例を示すブロック図である。図 2 2 は、第 4 実施形態の第 2 変形例に係る指紋検出装置の動作例を説明するための説明図である。

[0140] 図 2 1 に示すように、指紋検出装置付き表示装置 1 0 0 において、検出部 4 0 は、第 1 検出回路 4 8 A と、第 2 検出回路 4 8 B とを有する。第 1 検出回路 4 8 A は、タッチパネル 1 0 2 からの検出信号 V d e t T を受け取って、上述した検出回路 4 8 と同様の信号処理を行う。第 2 検出回路 4 8 B は、図 3 に示す検出回路 4 8 と同様であり、詳細な説明は省略する。図 2 1 では省略しているが、検出部 4 0 は、図 3 と同様に、第 1 検出回路 4 8 A 及び第 2 検出回路 4 8 B のそれぞれに、信号処理部や座標抽出部を備えていてもよい。

[0141] 検出制御部 1 1 は、検出領域設定部 1 1 A を有する。検出領域設定部 1 1

Aは、第1検出領域A A 1及び第2検出領域A A 2を設定する演算回路である。本実施形態では、検出制御部1 1は、タッチパネル1 0 2及び指紋検出装置1の検出動作を制御する。検出制御部1 1及び検出部4 0は、1つのI Cで構成されていてもよいし、2つ以上のI Cで構成されていてもよい。

[0142] 図2 2に示すように、指紋検出装置付き表示装置1 0 0は、タッチパネル1 0 2によりタッチ検出モードM tを実行し、指F g等の検出領域A Aへの接触又は近接を検出する。タッチ検出モードM tにおいて検出部4 0が指F g等の検出領域A Aへの接触又は近接を検出した場合、検出部4 0はタッチパネル1 0 2からの検出信号V d e t Tに基づいて指F gの位置情報を演算する。検出部4 0は、指F gの位置情報を検出領域設定部1 1 Aに出力する。

[0143] 検出領域設定部1 1 Aは、指F gの位置情報に基づいて、第1検出領域A A 1を設定する。言い換えると、検出領域設定部1 1 Aは、タッチパネル1 0 2からの検出信号V d e t Tに基づいて、第1検出領域A A 1を設定する。検出領域設定部1 1 Aは、少なくとも指F gと重なる領域を含む第1検出領域A A 1を設定する。第1検出領域A A 1は、検出領域A Aよりも小さい領域である。その後、指紋検出装置1は、図1 9及び図2 0に示した動作例と同様に第1検出モードM 1及び第2検出モードM 2の検出を実行する。

[0144] 本変形例では、上述した第4実施形態に比べて、タッチパネル1 0 2による指F gの位置情報に基づいて、第1検出モードM 1で検出を行う第1検出領域A A 1を限定して行うことができる。このため、第1検出モードM 1の検出に要する時間を短くすることができ、検出信号V d e tの信号処理及び画像処理に要する時間も短縮することができる。

[0145] (第5実施形態)

図2 3は、第5実施形態に係る指紋検出装置付き表示装置の概略断面構成を示す断面図である。図2 4は、第5実施形態に係る指紋検出装置付き表示装置が有するタッチパネルを示す平面図である。図2 5は、タッチパネルの駆動電極及び検出電極を示す平面図である。

- [0146] 本実施形態において、指紋検出装置 1 A は、タッチパネル 1 0 2 と光学式センサ 1 0 4 とを含む。タッチパネル 1 0 2 は、検出制御部 1 1 からの制御信号に基づいて、指 F g の接触又は近接を検出するタッチ検出と、指 F g の表面の凹凸を検出する指紋検出（第 1 検出モード M 1）とを行う。光学式センサ 1 0 4 は、上述した指紋検出装置 1 と同様の構成であり詳細な説明は省略する。ただし、光学式センサ 1 0 4 は、第 2 検出モード M 2 の検出を行い、第 1 検出モード M 1 の検出は行わない。
- [0147] 図 2 4 に示すように、タッチパネル 1 0 2 は、第 2 基板 1 1 1 と、第 2 基板 1 1 1 の一方の面 1 1 1 a 側に設けられたセンサ部 1 1 2 と、駆動電極ドライバ 1 1 5 と、検出電極選択回路 1 1 6 と、第 1 検出回路 4 8 A とを備える。センサ部 1 1 2 は、駆動電極 T x（図 2 5 参照）と、検出電極 R x（図 2 5 参照）と、を含む。
- [0148] 第 2 基板 1 1 1 は、可視光を透過可能な透光性を有するガラス基板である。又は、第 2 基板 1 1 1 は、ポリイミド等の樹脂で構成された透光性の樹脂基板又は樹脂フィルムであってもよい。センサ部 1 1 2 は、透光性を有するセンサである。
- [0149] 駆動電極ドライバ 1 1 5 は、検出制御部 1 1 から供給される制御信号に基づいて、センサ部 1 1 2 の駆動電極 T x に駆動信号を供給する回路である。駆動電極 T x に供給される駆動信号は、例えば交流の矩形波である。検出電極選択回路 1 1 6 は、検出制御部 1 1 から供給される制御信号に基づいて、センサ部 1 1 2 の検出電極 R x を選択して、検出電極 R x と第 1 検出回路 4 8 A とを接続する。第 1 検出回路 4 8 A は、フレキシブルプリント基板 1 1 7 の上に設けられている。ただし、第 1 検出回路 4 8 A は、光学式センサ 1 0 4 に接続されたフレキシブルプリント基板 7 1 又は制御基板 1 2 1 に設けられていてもよい。
- [0150] 次に、検出電極 R x 及び駆動電極 T x の形状について説明する。図 2 5 に示すように、検出電極 R x は、複数の駆動電極 T x と交差している。複数の検出電極 R x と、複数の駆動電極 T x との間に静電容量が形成される。タッ

チパネル 102 は、いわゆる相互静電容量方式（ミューチャル方式）によりタッチ検出及び指紋検出を行うことができる。

[0151] 第2基板 111 に垂直な方向から見て、検出電極 R_x の形状は、ジグザグ状の線である。検出電極 R_x は、ジグザグしながら第2方向 D_y に延びている。検出電極 R_x は、金属材料で形成される。検出電極 R_x の材料として、アルミニウム、モリブデン又はこれらの合金等が用いられる。検出電極 R_x は、複数の第1直線部 R_{xL1} と、複数の第2直線部 R_{xL2} と、複数の屈曲部 R_{xB} と、を有する。第2直線部 R_{xL2} は、第1直線部 R_{xL1} と交差する方向に延びている。また、屈曲部 R_{xB} は、第1直線部 R_{xL1} と第2直線部 R_{xL2} とを接続している。

[0152] 一例を挙げると、第1直線部 R_{xL1} は、第1方向 D_x 及び第2方向 D_y と交差する方向に延びている。第2直線部 R_{xL2} も、第1方向 D_x 及び第2方向 D_y と交差する方向に延びている。第1直線部 R_{xL1} と第2直線部 R_{xL2} は、第1方向 D_x に平行な仮想線（図示せず）を軸に、左右対称となるように配置されている。

[0153] 複数の検出電極 R_x の各々において、第2方向 D_y における屈曲部 R_{xB} の配置間隔を P_{ry} とする。また、隣り合う検出電極 R_x 間において、第1方向 D_x における屈曲部 R_{xB} の配置間隔を P_{rx} とする。本実施形態では、例えば、 $P_{rx} < P_{ry}$ となっている。

[0154] 図25に示すように、第2方向 D_y に並ぶ複数の駆動電極 T_x の各々（例えば、 T_{x-1} 、 T_{x-2} 、 T_{x-3} 、 T_{x-4} …）は、複数の電極部 130 と、複数の接続部 127 とをそれぞれ有する。複数の駆動電極 T_x の各々において、複数の電極部 130 は第1方向 D_x に並んでおり、互いに離して配置されている。また、複数の駆動電極 T_x の各々において、接続部 127 は、複数の電極部 130 のうち第1方向 D_x に隣り合う電極部同士を接続している。また、第2基板 111（図24参照）の法線方向から見て、1本の検出電極 R_x は、隣り合う電極部 130 の間を通過して接続部 127 と交差している。駆動電極 T_x は、ITO等の透光性の導電材料で構成されている。

- [0155] 第2方向D_yにおける接続部127の配置間隔をP_bとする。接続部127の配置間隔P_bは、駆動電極T_xの配置間隔P_tの0.5倍であることが好ましい。また、各駆動電極T_xにおいて、接続部127は、第1方向D_xに平行で電極部130の中心を通る中心線L_{cent}を挟んで、一方の側と他方の側とに交互に配置されていることが好ましい。これにより、電極部130と比べて光の透過率が低い接続部127が一直線状に並ばないので、センサ部10はモアレ等の意図しない模様の発生を抑制することができる。
- [0156] なお、図25はあくまで一例であり、タッチパネル102は他の構成であってもよい。例えば、タッチパネル102は、自己静電容量方式（セルフ方式）によりタッチ検出及び指紋検出を行ってもよい。この場合、タッチパネル102は、マトリクス状に配列された複数の検出電極の各々の容量変化に基づいて検出を行うことができる。
- [0157] 以上のように、本実施形態の指紋検出装置1Aは、光学式センサ104とタッチパネル102とを有する。光学式センサ104は、第1基板21と、第1基板21に設けられ、それぞれに照射された光に応じた信号を出力する複数の光電変換素子（フォトダイオードPD）と、を含む。タッチパネル102は、第1基板21と対向する第2基板111と、第2基板111に設けられた複数の検出電極R_xと、を含む静電容量式のタッチパネルである。タッチパネル102は、被検出体の接触又は近接を検出するタッチ検出モードM_tと、タッチ検出モードM_tの検出ピッチよりも小さい検出ピッチで被検出体の表面の凹凸を検出する第1検出モードM₁とを実行する。光学式センサ104は、第1検出モードM₁の検出ピッチよりも大きい検出ピッチで被検出体の内部の情報を検出する第2検出モードM₂を実行する。
- [0158] 以上、本発明の好適な実施の形態を説明したが、本発明はこのような実施の形態に限定されるものではない。実施の形態で開示された内容はあくまで一例にすぎず、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。本発明の趣旨を逸脱しない範囲で行われた適宜の変更についても、当然に本発明の技術的範囲に属する。

符号の説明

- [0159] 1、1 A 指紋検出装置
- 2 バックプレーン
- 1 0 センサ部
- 1 5 ゲート線駆動回路
- 1 6 信号線選択回路
- 1 7 リセット回路
- 2 1 第1基板
- 4 8 検出回路
- 1 0 0 指紋検出装置付き表示装置
- 1 0 1 表示パネル
- 1 0 2 タッチパネル
- A A 検出領域
- G A 周辺領域
- G C L 第1ゲート線
- G C L A 第2ゲート線
- P A A 部分検出領域
- P D フォトダイオード
- S G L 信号線
- A S W 選択信号
- V g c l、V G L ゲート駆動信号
- T r 第1スイッチング素子
- T r A 第2スイッチング素子

請求の範囲

- [請求項1] 基板と、
- 前記基板に設けられ、それぞれに照射された光に応じた信号を出力する複数の光電変換素子と、
- 複数の前記光電変換素子にそれぞれ接続された信号線と、
- 複数の前記信号線を介して複数の前記光電変換素子と電氣的に接続される検出回路と、
- 1つの前記検出回路に接続される前記信号線の数切り換える信号線選択回路と、を有する
- 指紋検出装置。
- [請求項2] 前記信号線選択回路は、
- 第1検出モードにおいて、第1の数の前記信号線ごとに順次、1つの前記検出回路に接続し、
- 前記第1検出モードと異なる検出ピッチで前記光を検出する第2検出モードにおいて、前記第1の数よりも大きい第2の数の前記信号線を同時に前記検出回路に接続する
- 請求項1に記載の指紋検出装置。
- [請求項3] 複数の前記光電変換素子のそれぞれに設けられた複数の第1スイッチング素子と、
- 複数の前記第1スイッチング素子のそれぞれに接続された第1ゲート線と、
- 前記第1ゲート線に駆動信号を供給するゲート線駆動回路と、を有し、
- 前記ゲート線駆動回路は、
- 前記第1検出モードにおいて、第3の数の前記第1ゲート線に前記駆動信号を供給し、
- 前記第2検出モードにおいて、前記第3の数と異なる第4の数の前記第1ゲート線に同時に前記駆動信号を供給する

請求項 2 に記載の指紋検出装置。

[請求項4] 複数の前記光電変換素子のそれぞれに設けられた複数の第 2 スイッチング素子と、

複数の前記第 2 スイッチング素子のそれぞれに接続された第 2 ゲート線と、を有し、

前記ゲート線駆動回路は、全ての前記第 2 ゲート線に同時に前記駆動信号を供給する

請求項 3 に記載の指紋検出装置。

[請求項5] 前記第 2 スイッチング素子のソース又はドレインの一方に前記光電変換素子が接続され

前記第 2 スイッチング素子のソース又はドレインの他方に容量素子及び前記第 1 スイッチング素子のソース又はドレインが接続される

請求項 4 に記載の指紋検出装置。

[請求項6] 前記ゲート線駆動回路は、第 1 ゲート線駆動回路と、第 2 ゲート線駆動回路とを有し、

前記第 1 ゲート線駆動回路は、前記第 1 検出モードにおいて、前記第 3 の数の前記第 1 ゲート線に前記駆動信号を供給し、

前記第 2 ゲート線駆動回路は、前記第 2 検出モードにおいて、前記第 4 の数の複数の前記第 1 ゲート線に前記駆動信号を供給する

請求項 3 から請求項 5 のいずれか 1 項に記載の指紋検出装置。

[請求項7] 前記第 1 検出モードの検出を実行する第 1 検出領域と、前記第 2 検出モードの検出を実行する第 2 検出領域とを設定する検出領域設定部を有し、

前記検出領域設定部は、前記第 1 検出モードにおける複数の前記光電変換素子からの信号に基づいて、前記第 1 検出領域よりも小さい第 2 検出領域を設定し、

前記ゲート線駆動回路は、前記第 2 検出領域の前記第 1 ゲート線に駆動信号を供給する

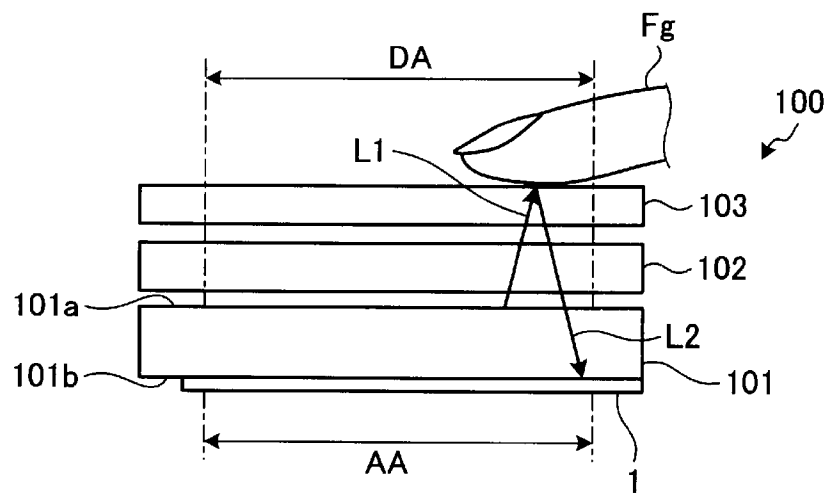
- 請求項 3 から請求項 6 のいずれか 1 項に記載の指紋検出装置。
- [請求項 8] 被検出体の接触又は近接を検出するタッチパネルを有し、
前記検出領域設定部は、前記タッチパネルからの検出信号に基づいて、前記第 1 検出領域を設定する
請求項 7 に記載の指紋検出装置。
- [請求項 9] 前記基板は、複数の前記光電変換素子が設けられた検出領域と、前記検出領域の外周と前記基板の端部との間の周辺領域とを有し、
前記周辺領域には、光を出射する光源が設けられている
請求項 1 から請求項 8 のいずれか 1 項に記載の指紋検出装置。
- [請求項 10] 前記光源は、近赤外光を出射する
請求項 9 に記載の指紋検出装置。
- [請求項 11] 複数の前記光電変換素子は、第 1 検出モードにおいて、被検出体で反射された可視光を検出し、第 2 検出モードにおいて、前記光源から出射され、前記被検出体で反射された光を検出する
請求項 9 又は請求項 10 に記載の指紋検出装置。
- [請求項 12] 前記光源は、O L E D である
請求項 9 から請求項 11 のいずれか 1 項に記載の指紋検出装置。
- [請求項 13] 前記光源は、無機 L E D である
請求項 9 から請求項 11 のいずれか 1 項に記載の指紋検出装置。
- [請求項 14] 前記光電変換素子は、アモルファスシリコンを含む P I N 型ダイオードである
請求項 1 から請求項 13 のいずれか 1 項に記載の指紋検出装置。
- [請求項 15] 前記光電変換素子は、ポリシリコンを含む P I N 型ダイオードである
請求項 1 から請求項 13 のいずれか 1 項に記載の指紋検出装置。
- [請求項 16] 請求項 1 から請求項 15 のいずれか 1 項に記載の指紋検出装置と、
画像を表示するための表示素子を有し、前記基板と対向して配置される表示パネルと、を有する

指紋検出装置付き表示装置。

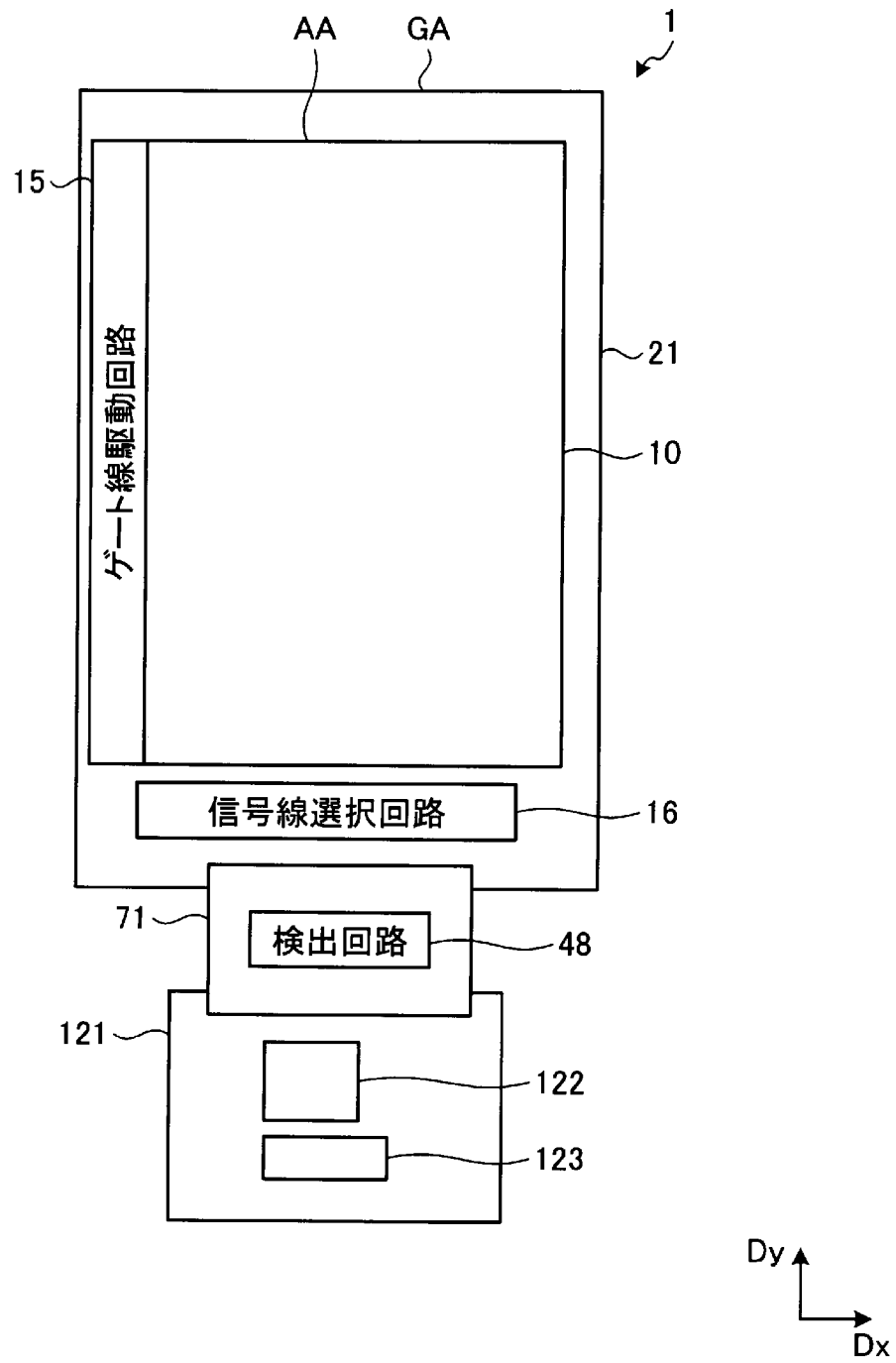
[請求項17] 前記表示素子はO L E Dであり、前記表示パネルは、可視光を出射する複数の画素と、前記画素と並んで配置され不可視光を出射する光源とを含む

請求項16に記載の指紋検出装置付き表示装置。

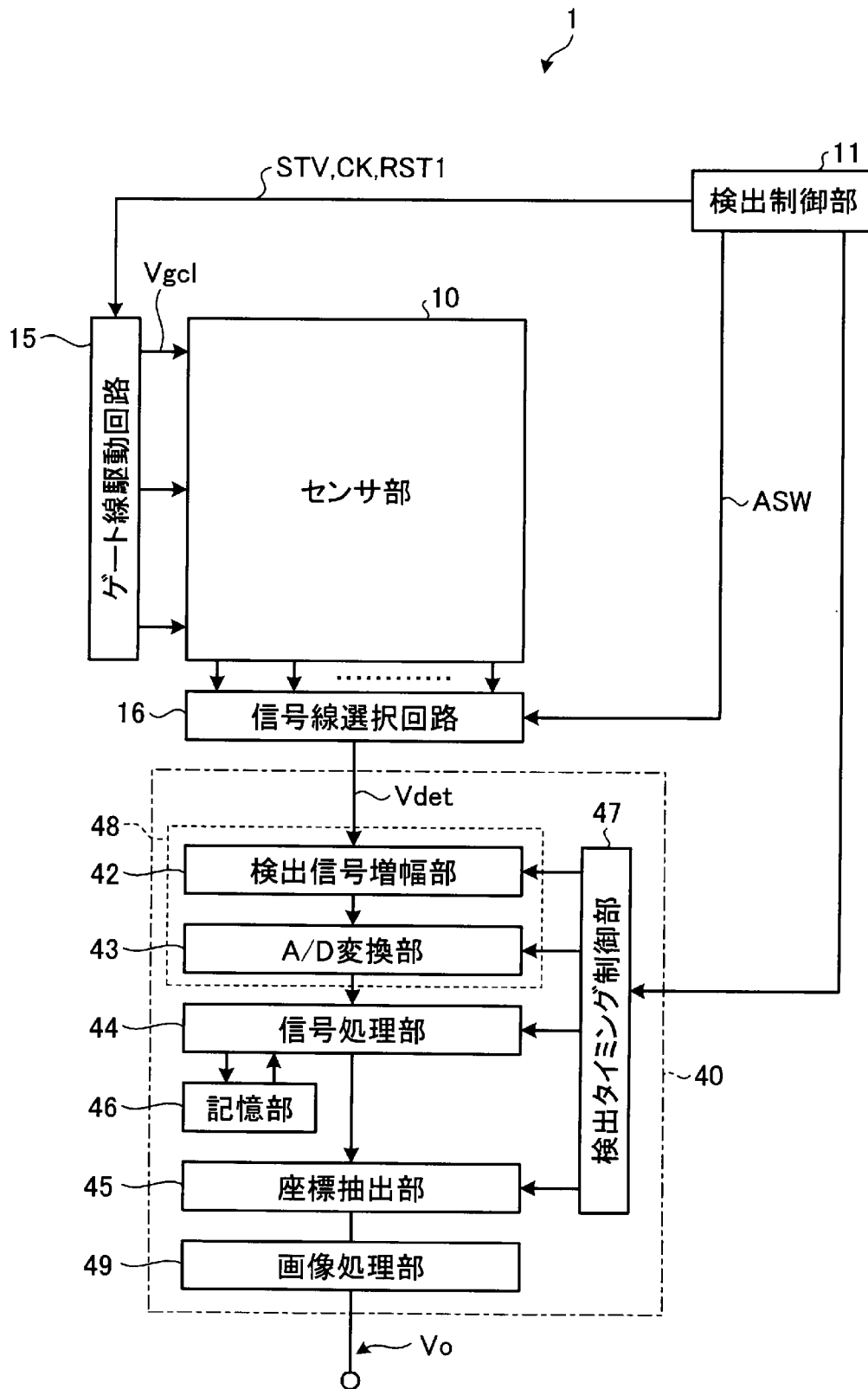
[図1]



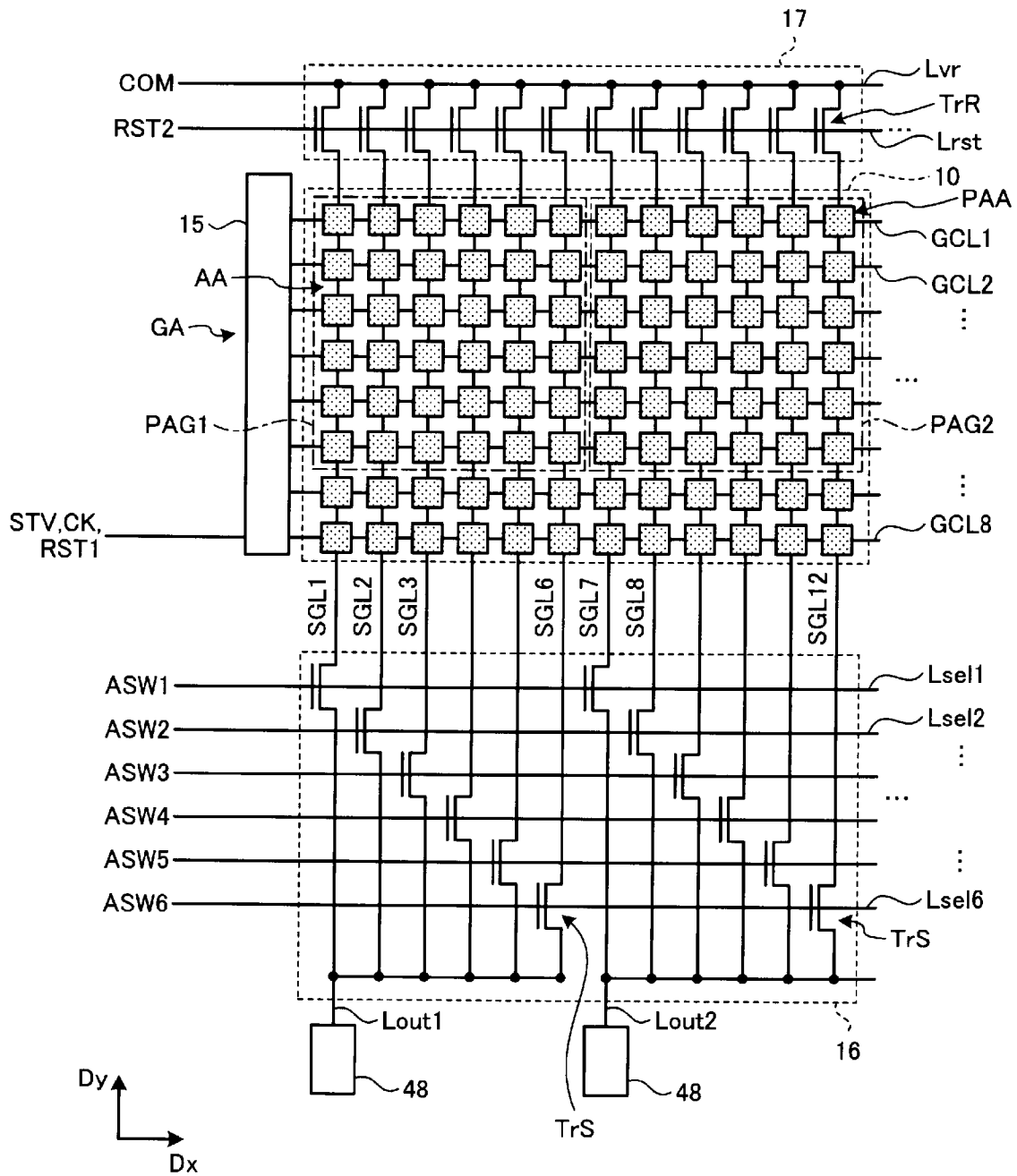
[図2]



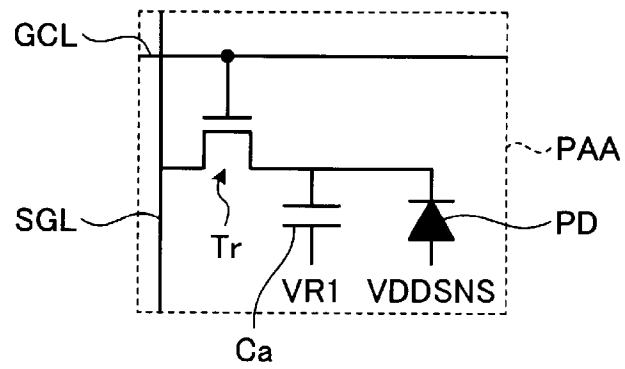
[図3]



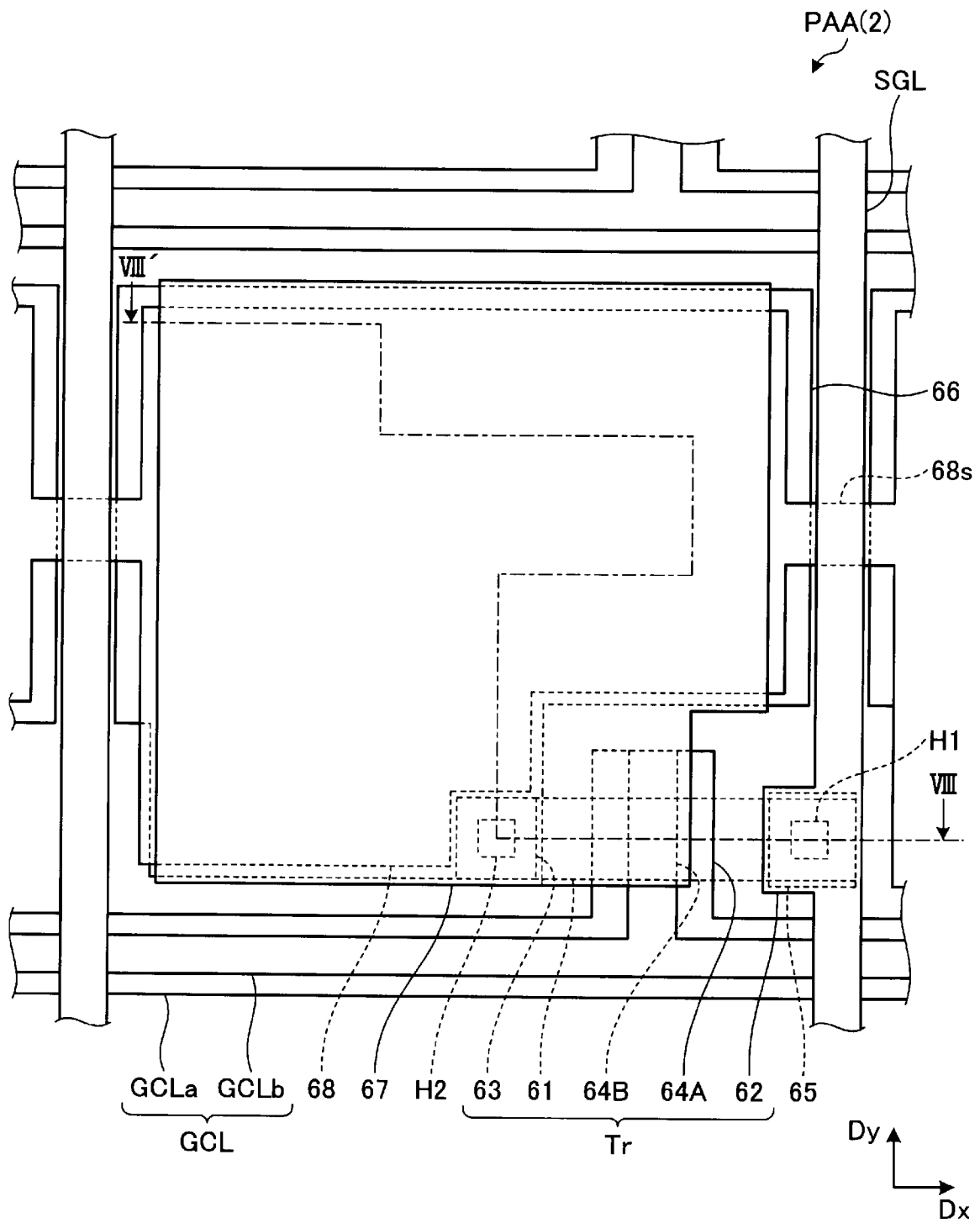
[図4]



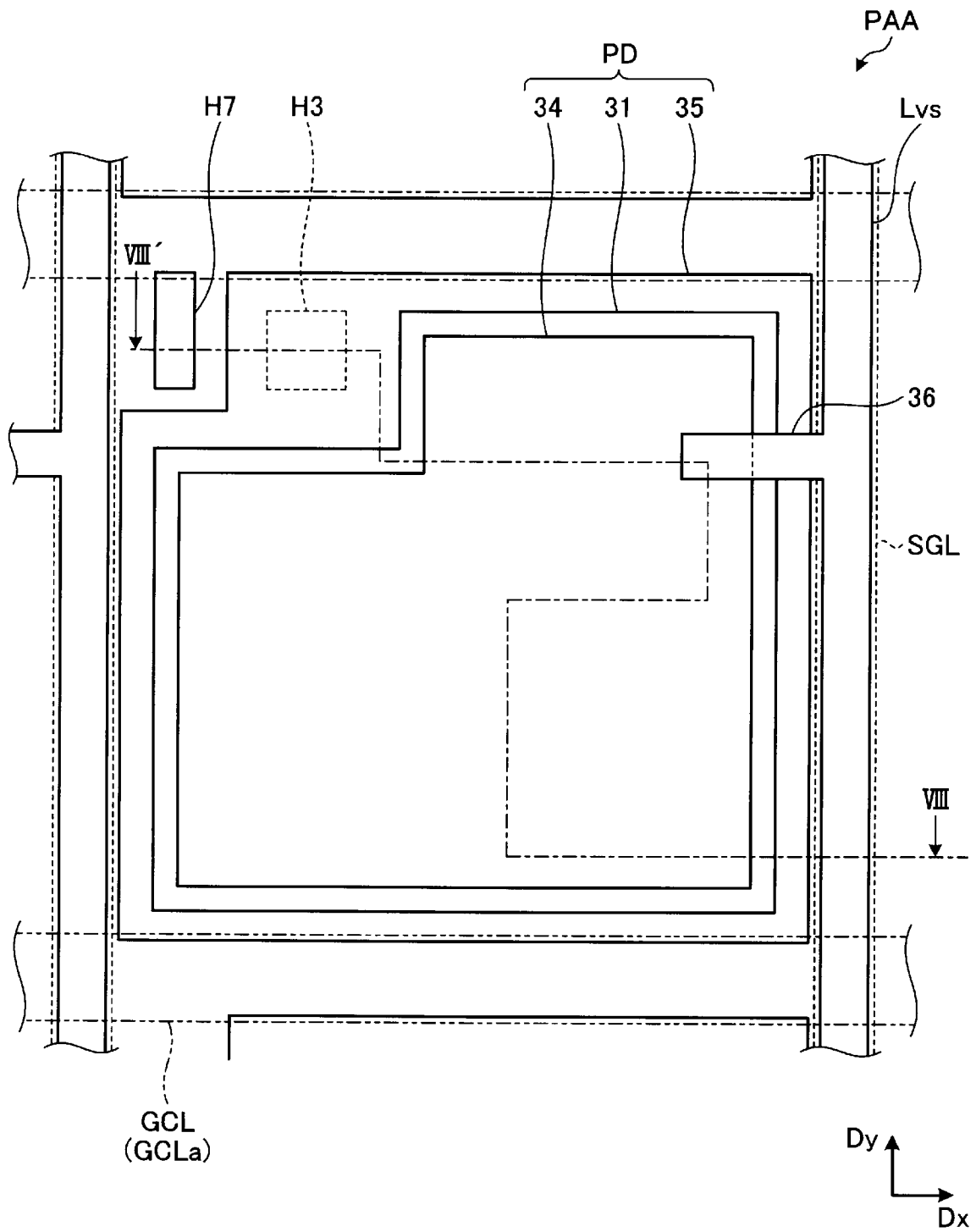
[図5]



[図6]

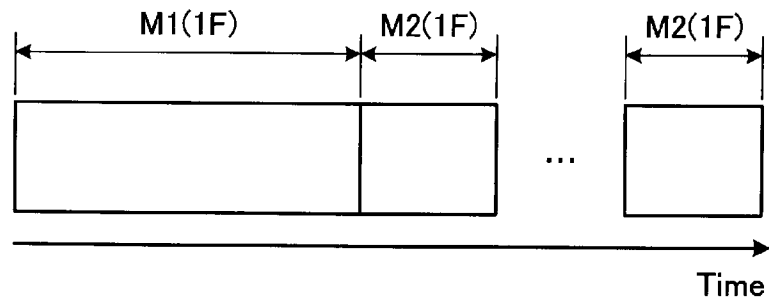


[図7]

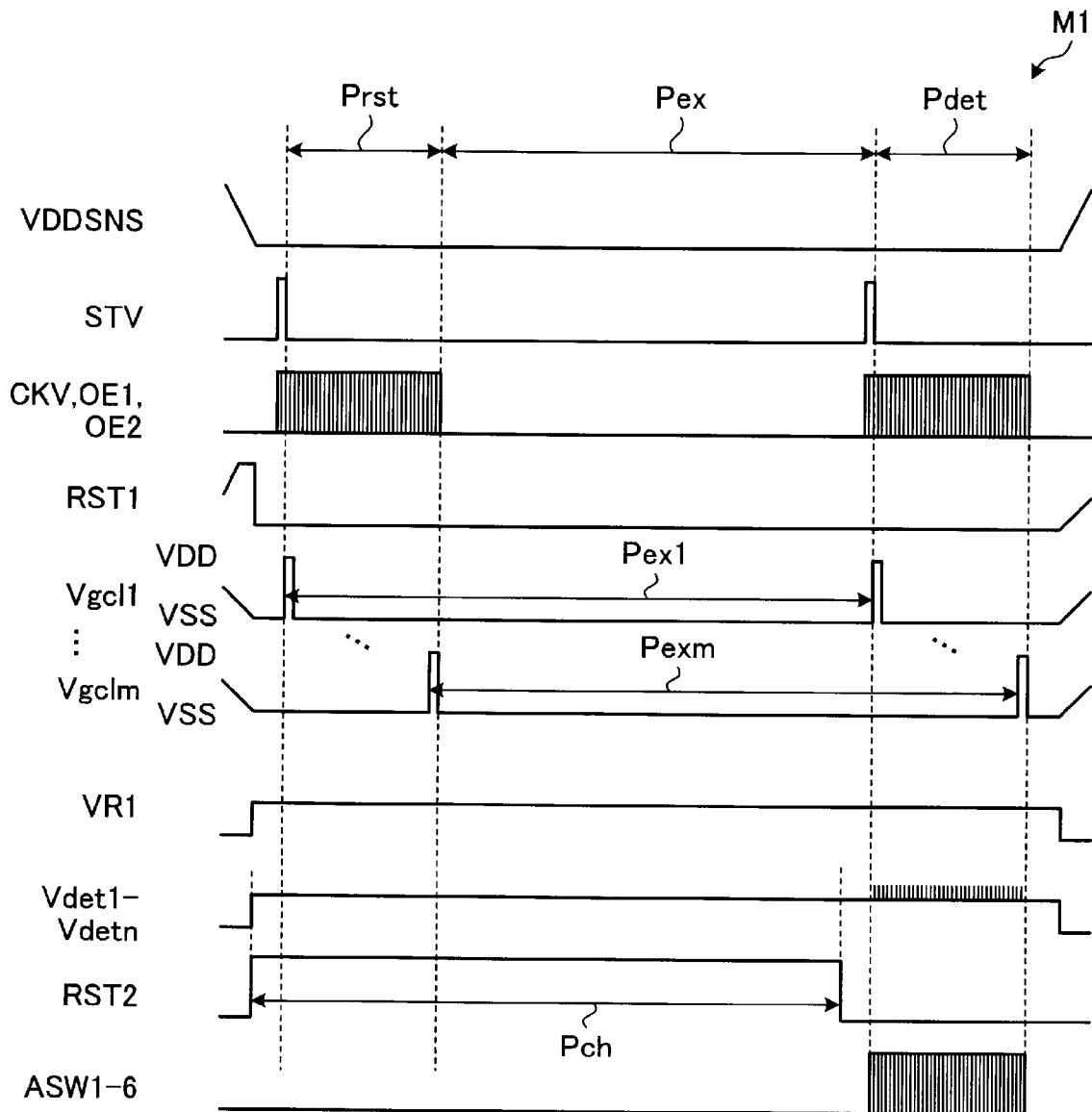


The block diagram illustrates the internal architecture of a semiconductor device 10. It features a central processing block 15, which is divided into two sub-sections: 15a (containing an S/R block) and 15b (containing a buffer block 'buf'). A signal path is shown from the S/R block through the buffer to a large rectangular block 17, which is connected to a series of horizontal lines representing a memory array. A control signal 'GCL1-GCLm' is applied to this array. Another signal path, 'SGL1-SGLn', connects the array to a block 16, which is in turn connected to a load 'Lout' and a component 29. The device is connected to a common bus 155. Various pins are shown at the bottom, including GND, RST2, SWM1, RST1, CKV, STV, VDD, VSS, OE1, OE2, VDDSNS, ASW, SWM2, Vdet, VR1, and COM.

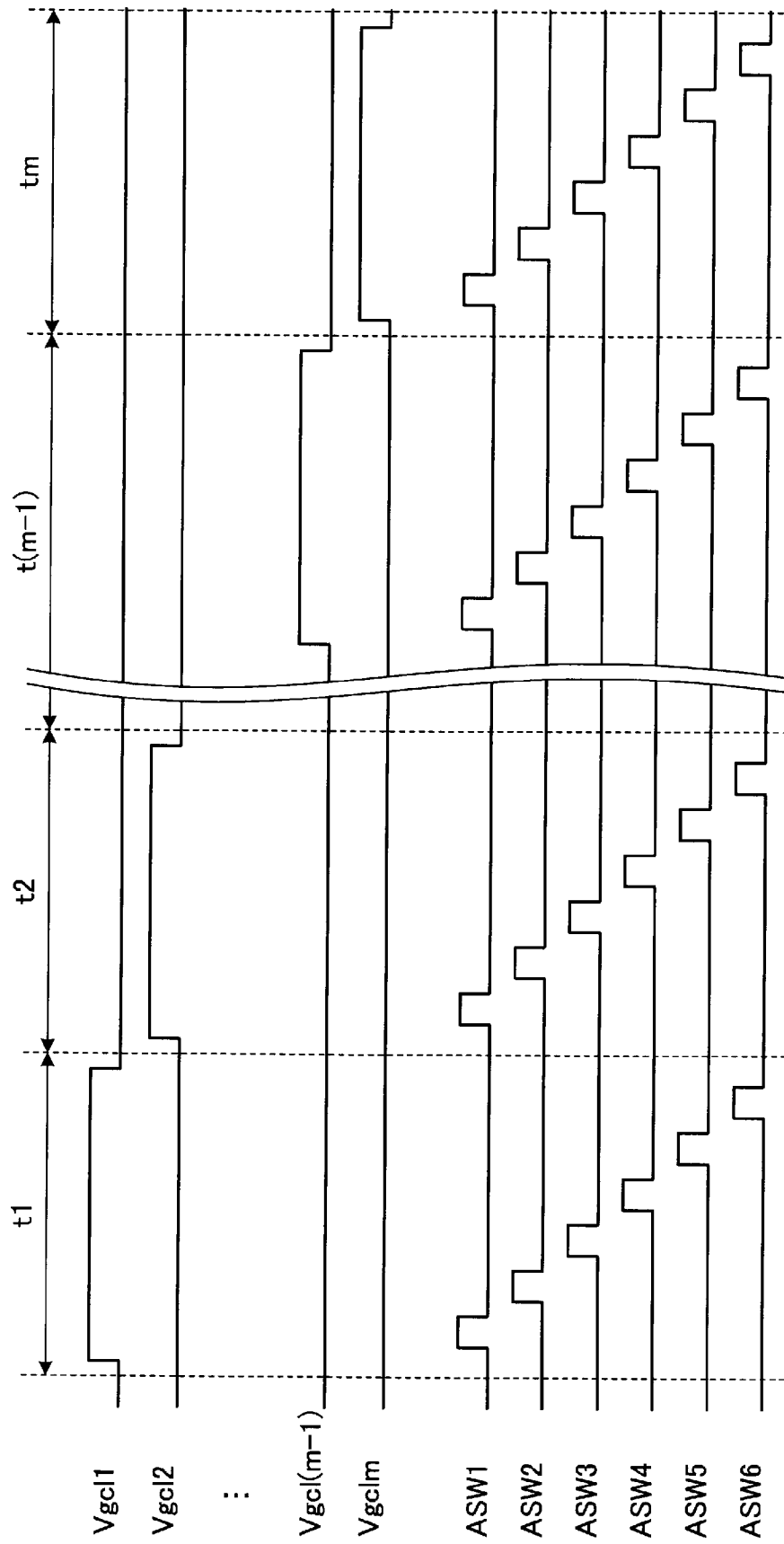
[図10]



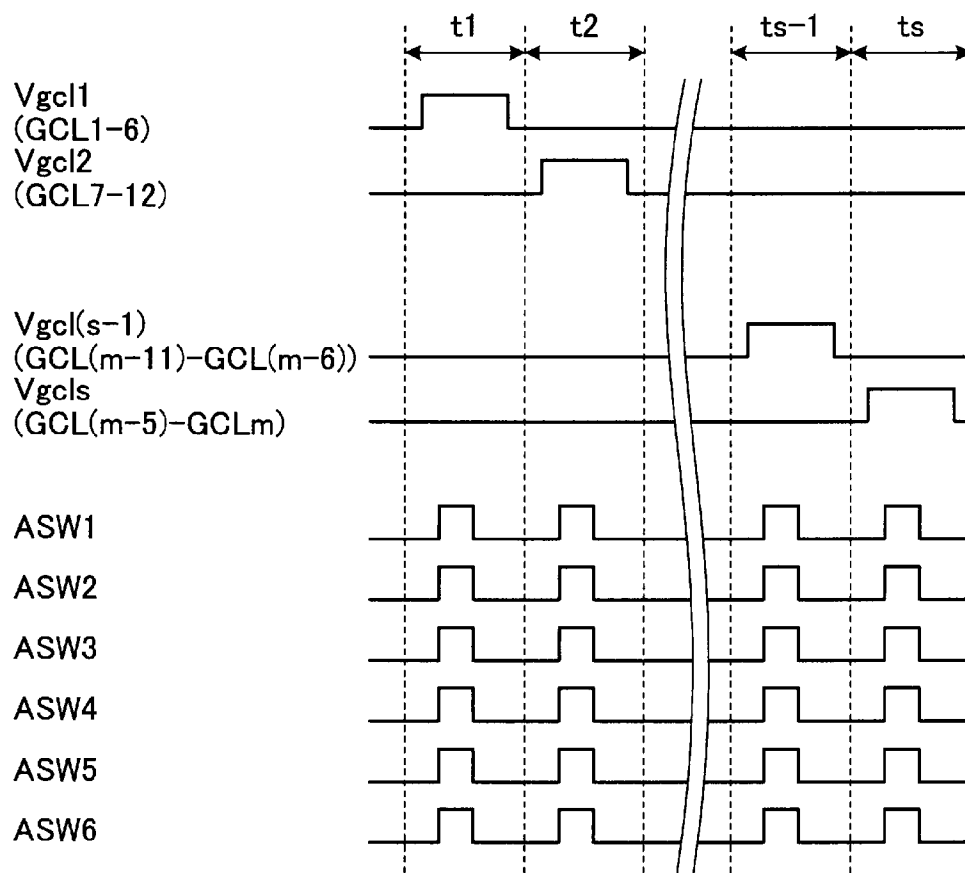
[図11]



[図12]



[図13]



[図14]

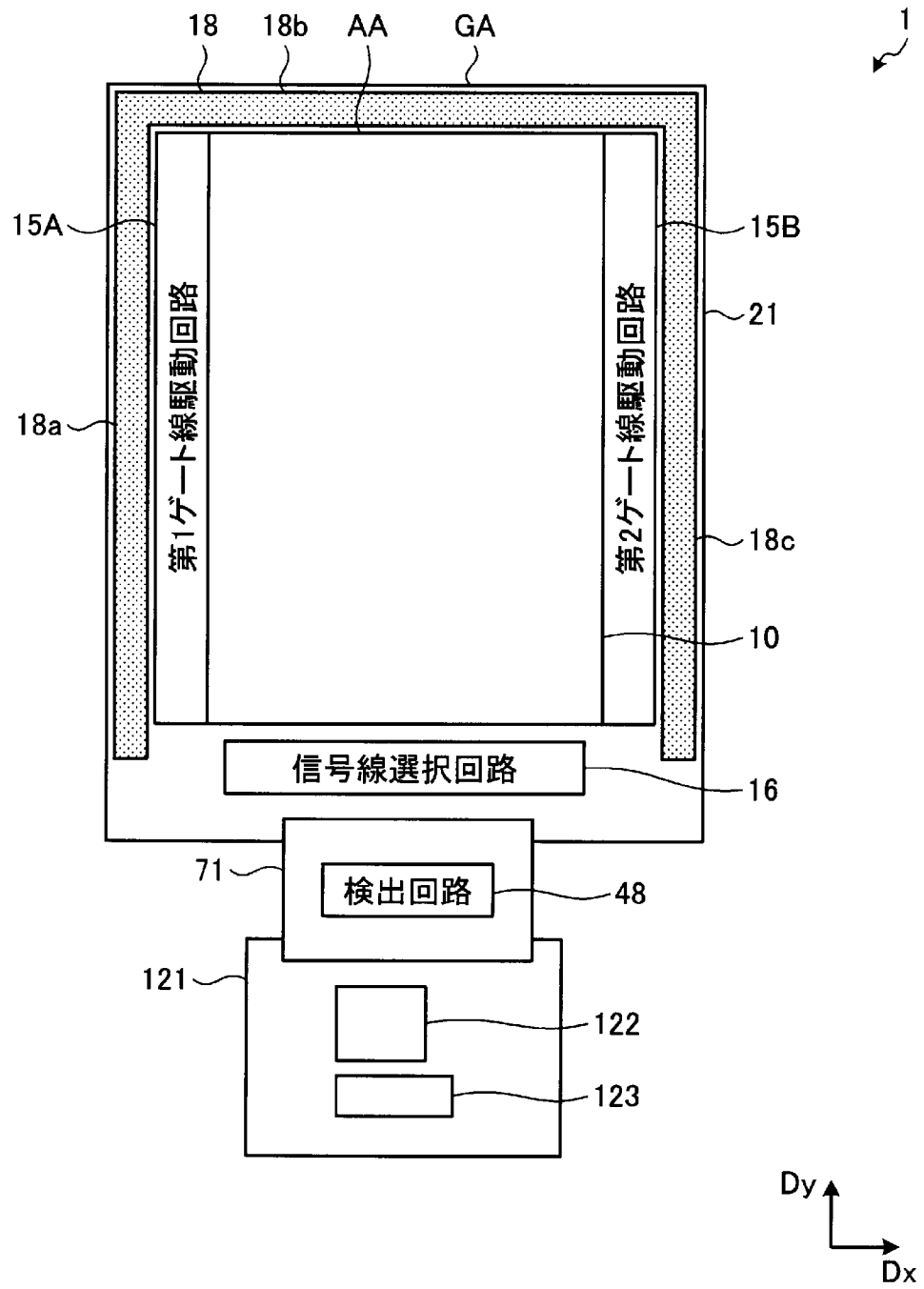
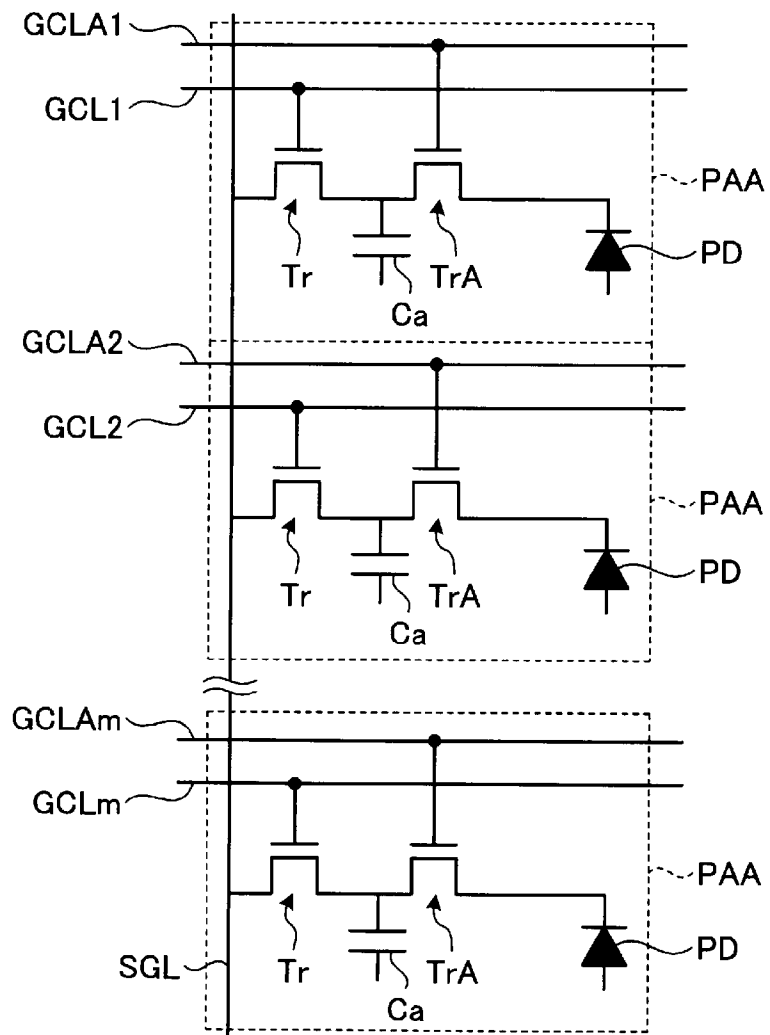
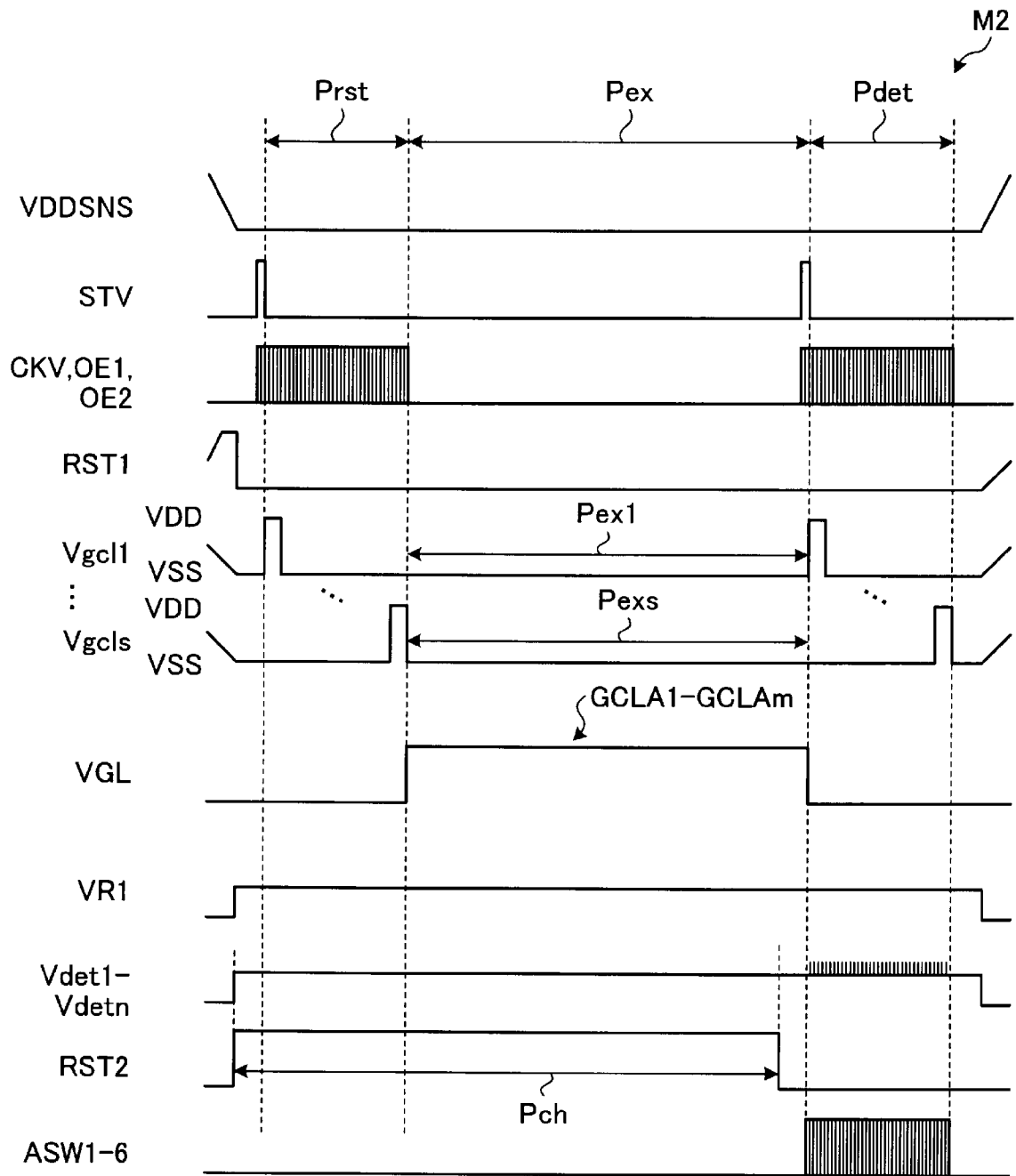


Diagram illustrating a pixel unit 101. The unit is divided into four subpixels: PixR (top-left, diagonal lines), PixG (top-right, diagonal lines), PixB (bottom-left, diagonal lines), and 18A (bottom-right, dotted pattern). A coordinate system (Dx, Dy) is shown at the bottom right.

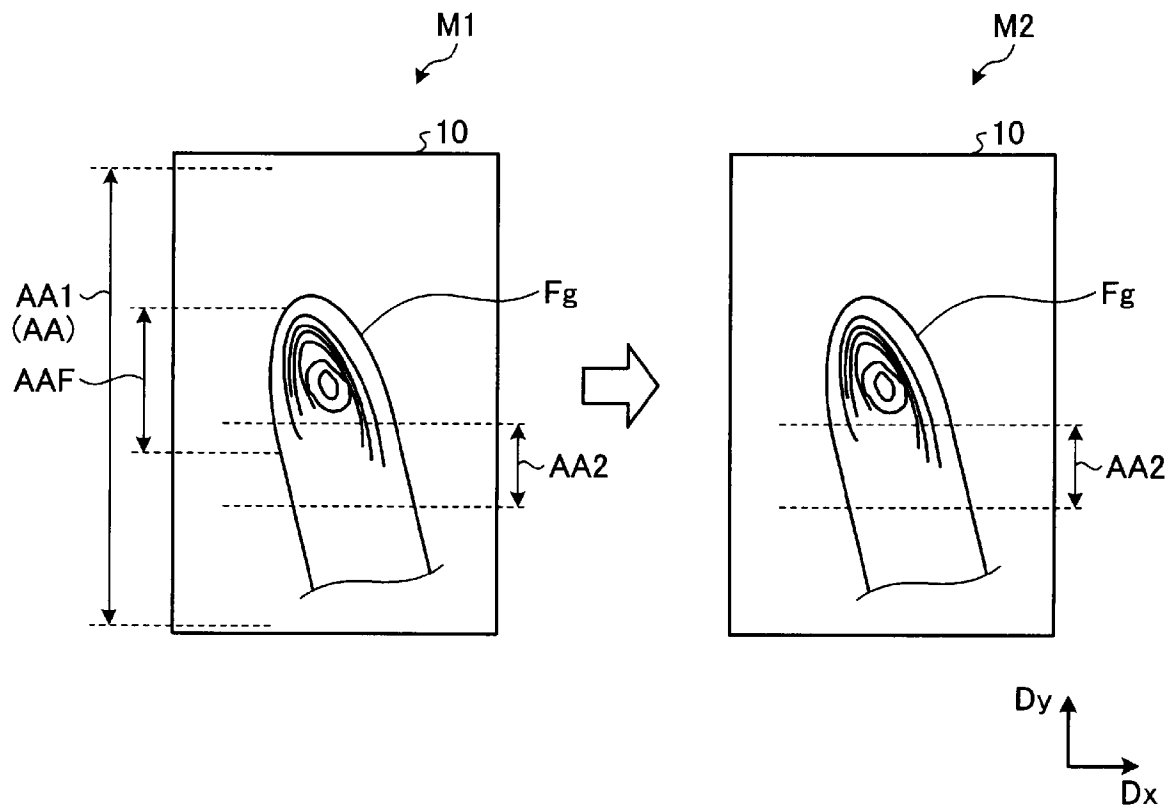
[図17]



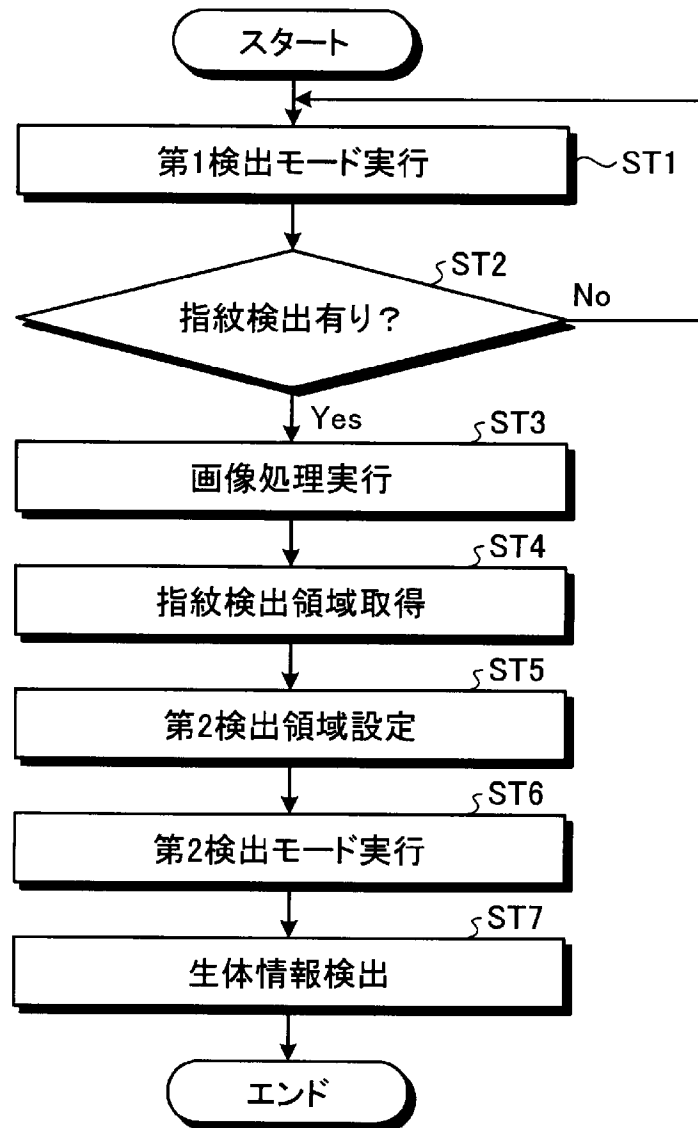
[図18]



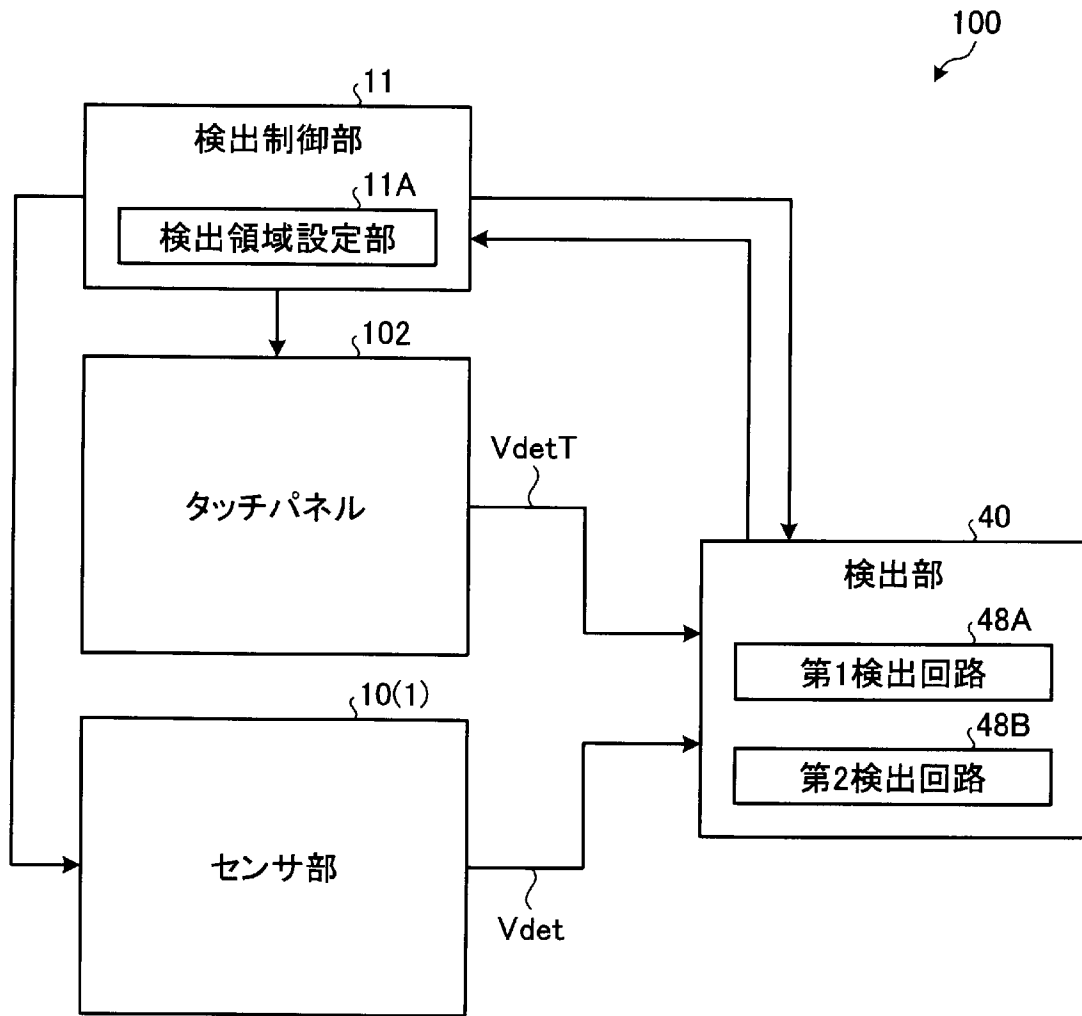
[図19]



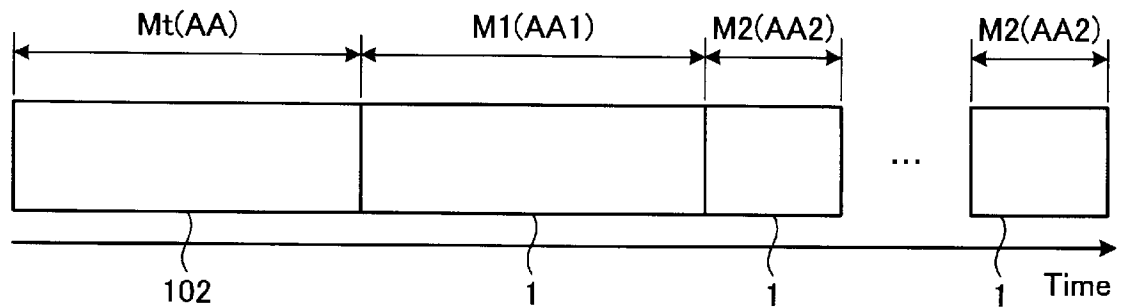
[図20]

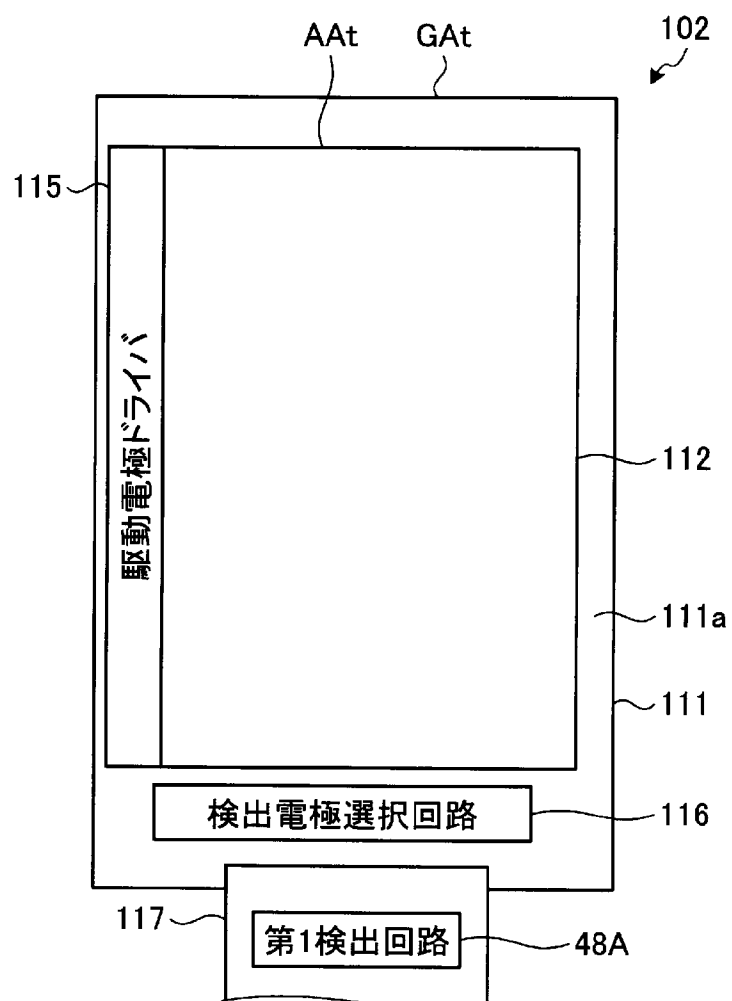
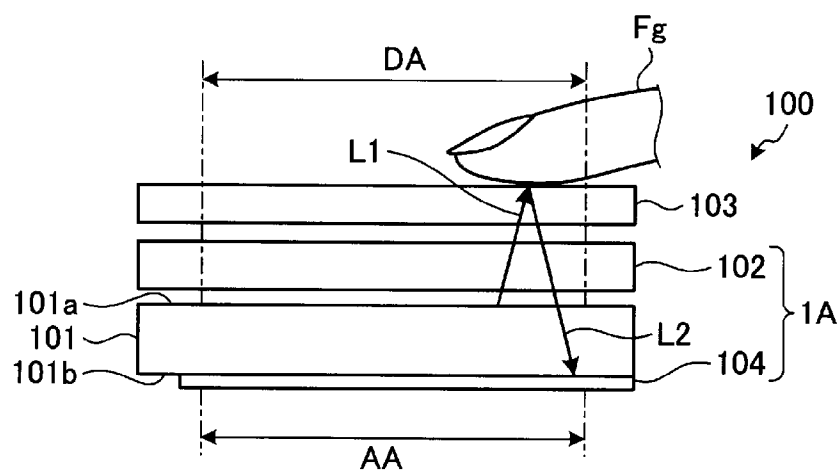


[図21]

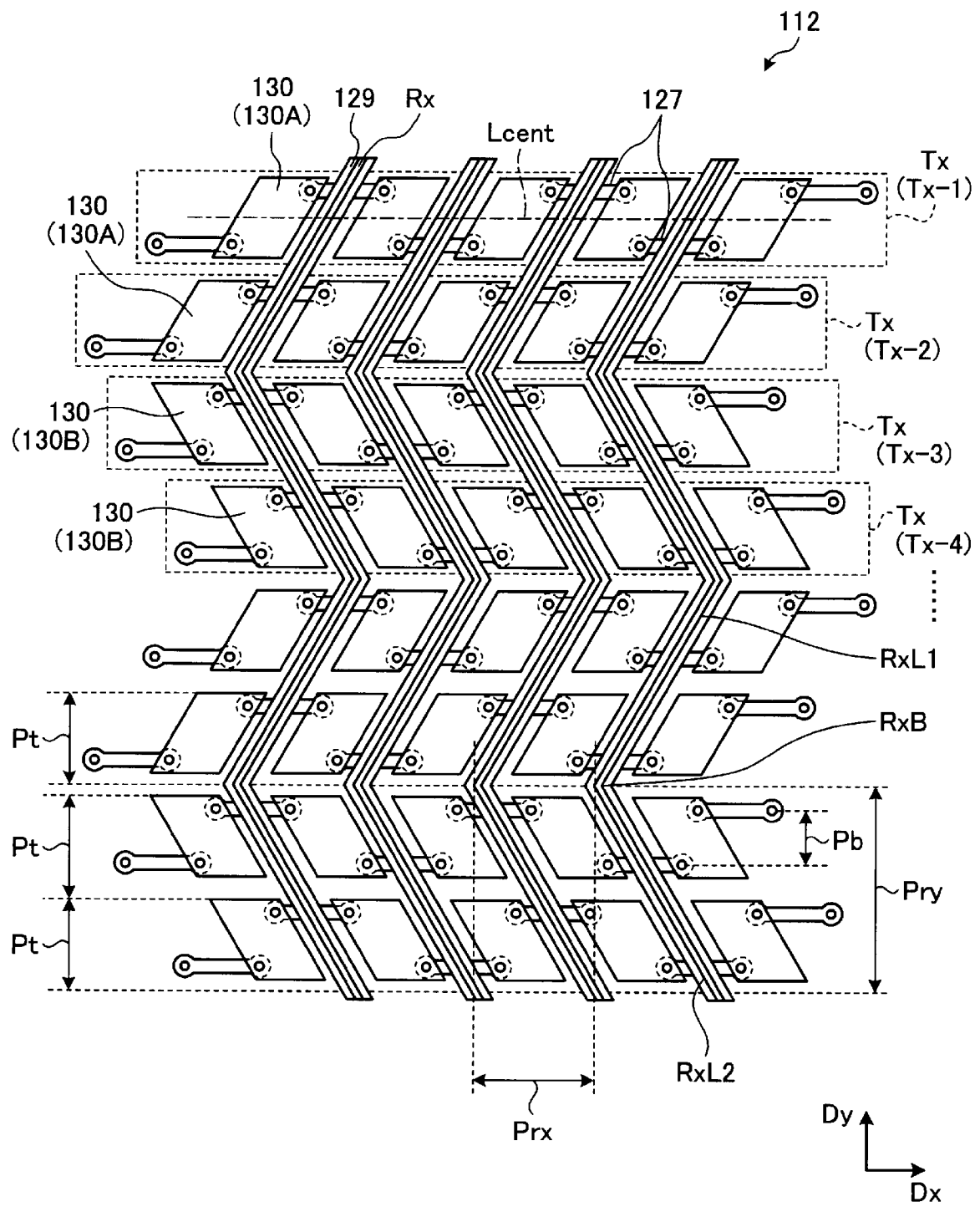


[図22]





[図25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/034594

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G06T1/00(2006.01)i, A61B5/1172(2016.01)i, G06F3/041(2006.01)i, G06F3/044(2006.01)i, H01L27/146(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G06T1/00, A61B5/1172, G06F3/041, G06F3/044, H01L27/146

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2005-229373 A (SONY CORPORATION) 25 August 2005, paragraphs [0010]-[0044], fig. 1, 3 & US 2005/0179795 A1, paragraphs [0019]-[0054], fig. 1, 3 & EP 1564986 A2 & EP 1898628 A1 & KR 10-2006-0041926 A & CN 1755936 A	1-6, 9-17 7-8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
26.11.2019

Date of mailing of the international search report
03.12.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/034594

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-244397 A (SEIKO INSTRUMENTS INC.) 29 August 2003, claims 1-7, paragraph [0042] & US 2003/0155483 A1, claims 1-7, paragraph [0053] & CN 1440187 A & KR 10-0904113 B1	1-6, 9-17 7-8
Y	JP 2009-9403 A (CANON INC.) 15 January 2009, claims 1-14, paragraphs [0034]-[0068], fig. 1-4 (Family: none)	9-17
Y	JP 2018-87973 A (LG DISPLAY CO., LTD.) 07 June 2018, claims 1-10, paragraphs [0002]-[0005], [0097] & US 2018/0150671 A1, claims 1-9, paragraphs [0003]-[0006], [0120] & EP 3327784 A1 & KR 10-2018-0061474 A & CN 108122942 A	16-17

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G06T1/00(2006.01)i, A61B5/1172(2016.01)i, G06F3/041(2006.01)i, G06F3/044(2006.01)i, H01L27/146(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G06T1/00, A61B5/1172, G06F3/041, G06F3/044, H01L27/146

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-229373 A (ソニー株式会社)	1-6, 9-17
A	2005.08.25, 段落 [0010] - [0044], [図 1], [図 3] & US 2005/0179795 A1, pars. [0019]-[0054], FIGs. 1, 3 & EP 1564986 A2 & EP 1898628 A1 & KR 10-2006-0041926 A & CN 1755936 A	7-8

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

26.11.2019

国際調査報告の発送日

03.12.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

新井 則和

5H

8937

電話番号 03-3581-1101 内線 3531

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2003-244397 A (セイコーインスツルメンツ株式会社) 2003.08.29, [請求項 1] – [請求項 7], 段落 [0042]	1-6, 9-17
A	& US 2003/0155483 A1, claims 1-7, par. [0053] & CN 1440187 A & KR 10-0904113 B1	7-8
Y	JP 2009-9403 A (キヤノン株式会社) 2009.01.15, [請求項 1] – [請求項 14], 段落 [0034] – [0068], [図 1] – [図 4] (ファミリーなし)	9-17
Y	JP 2018-87973 A (エルジーディスプレイカンパニーリミテッド) 2018.06.07, [請求項 1] – [請求項 10], 段落 [0002] – [0005], [0097] & US 2018/0150671 A1, claims 1-9, pars. [0003]-[0006], [0120] & EP 3327784 A1 & KR 10-2018-0061474 A & CN 108122942 A	16-17