



Patent tymczasowy dodatkowy
do patentu nr

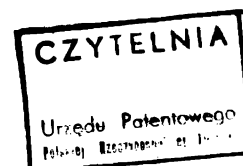
Int. Cl.³ G06G 7/16

Zgłoszono: 25.07.79 (P. 217401)

Pierwszeństwo:

Zgłoszenie ogłoszono: 16.06.80

Opis patentowy opublikowano: 30.09.1982



Twórca wynalazku: Tadeusz Kornas

Uprawniony z patentu tymczasowego: Instytut Automatyki Systemów Energetycznych,
Wrocław (Polska)

Układ do mnożenia liczby impulsów elektrycznych

Przedmiotem wynalazku jest układ do mnożenia liczby impulsów elektrycznych, stosowany w urządzeniach, w których wymagane jest mnożenie impulsów o dowolnym kształcie i częstotliwości przez stałą określoną liczbę, na przykład w cyfrowym mierniku kąta przesunięcia fazowego dwóch wielkości analogowych.

Znany jest z polskiego opisu patentowego nr 104022 układ z nastawianą ilością generowanych impulsów. Zawiera on przerzutniki statyczne, których wejścia połączone są z przełącznikiem startu i układem przepełnienia stanu, zaś wyjścia poprzez bramki logiczne z wielowyjściowym przerzutnikiem. Jedno z wyjść przerzutnika wielowyjściowego połączone jest poprzez bramkę logiczną, z wejściem taktującym licznika nastawnego, zaś inne wyjście tego przerzutnika jest połączone poprzez bramkę logiczną z wyjściem generatora impulsów.

Celem wynalazku jest zbudowanie układu, zapewniającego zwielokrotnienie ilości impulsów w żądanym zakresie.

W układzie według wynalazku wejściowe impulsy elektryczne o określonej liczbie są wprowadzane do monostabilnego przerzutnika, który jest połączony z wejściem zerującym binarnego licznika impulsów. Wyjścia licznika impulsów są połączone z wejściami deszyfratora, którego wyjścia są doprowadzone, poprzez przełącznik wielopozycyjny do wejścia bramki logicznej a do drugiego wejścia tej bramki są doprowadzone impulsy elektryczne z generatora impulsów. Wyjście bramki logicznej, stanowiące wyjście układu, jest połączone z wejściem taktującym binarnego licznika impulsów.

Na wyjściu układu otrzymuje się impulsy, których liczba jest określoną, uprzednio zaprogramowaną za pomocą wielopozycyjnego przełącznika, wielokrotnością liczby impulsów wejściowych.

Przedmiot wynalazku jest objaśniony w przykładzie wykonania na rysunku, który przedstawia schemat blokowy układu.

Na wejście przerzutnika monostabilnego 1 doprowadza się wejściowe impulsy prostokątne. Wyjście przerzutnika 1 jest połączone z wejściem zerującym Z binarnego licznika impulsów 2, którego wyjście $A \div D$ są połączone z odpowiednimi wejściami dziesiętnego deszyfratora 3. Jedno z wyjść $0 \div 9$, deszyfratora 3, wybrane zależnie od żądanego stopnia zwielokrotnienia liczby impulsów wejściowych, poprzez wielopozycyjny przełącznik 4 połączone jest z jednym wejściem logicznej bramki 5, natomiast na drugie wejście tej bramki doprowadza się impulsy z generatora impulsów prostokątnych 6. Wyjście logicznej bramki 5, stanowiące wyjście układu, ma połączenie z wejściem taktującym binarnego licznika impulsów 2.

Na wyjściu bramki logicznej 5 pojawiają się impulsy prostokątne, których liczba jest określona, poprzednio zaprogramowaną za pomocą wielopozycyjnego przełącznika 4, wielokrotnością liczby impulsów wejściowych.

W czasie trwania jednego okresu prostokątnych impulsów wejściowych na wyjściu układu pojawiają się impulsy z generatora impulsów prostokątnych 6.

Impulsy te są zliczane przez binarny licznik impulsów 2. Jeżeli zawartość binarnego licznika impulsów 2, po deszyfracji w układzie dziesiętnego deszyfratora 3, będzie odpowiadać określonemu żadanemu położeniu wielopozycyjnego przełącznika 4 nastąpi zablokowanie wyjścia logicznej bramki 5.

Na początku następnego okresu trwania prostokątnych impulsów wejściowych stan binarnego licznika impulsów 2 zostaje wyzerowany i cykl powielania powtarza się.

Stopień zwielokrotnienia liczby impulsów wejściowych od $0 \div 9$ wybiera się poprzez odpowiednie ustawienie wielopozycyjnego przełącznika 4.

Zastrzeżenie patentowe

Układ do mnożenia liczby impulsów elektrycznych, zawierający licznik impulsów, przerzutnik, przełącznik, bramkę oraz generator impulsów, przy czym wyjście generatora impulsów jest przyłączone do wejścia bramki logicznej a wyjście bramki jest połączone z wejściem taktującym licznika impulsów, **znamienny tym**, że impulsy wejściowe są wprowadzane do przerzutnika monostabilnego (1), połączonego z wejściem zerującym (Z) licznika impulsów (2), którego wyjścia (A-D) są połączone z wejściami deszyfratora (3) a wyjścia ($0 \div 9$) deszyfratora (3) są doprowadzone poprzez przełącznik (4) do drugiego wejścia bramki logicznej (5).

