



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I775112 B

(45) 公告日：中華民國 111 (2022) 年 08 月 21 日

(21) 申請案號：109123939

(22) 申請日：中華民國 109 (2020) 年 07 月 15 日

(51) Int. Cl. : **G06F9/30 (2018.01)****G06F13/38 (2006.01)****H04L29/06 (2006.01)**(71) 申請人：塞席爾商阿普科爾公司 (塞席爾) OPTICORE TECHNOLOGIES INC. (SC)
塞席爾

(72) 發明人：劉傳維 LIU, CHUAN-WEI (TW) ; 陳維彬 CHEN, WEI-PIN (TW)

(74) 代理人：顏均宇

(56) 參考文獻：

TW I382712B

CN 110679199A

US 2018/0241727A1

US 2019/0349433A1

審查人員：易昶霽

申請專利範圍項數：10 項 圖式數：4 共 16 頁

(54) 名稱

暫存器存取的方法及系統

(57) 摘要

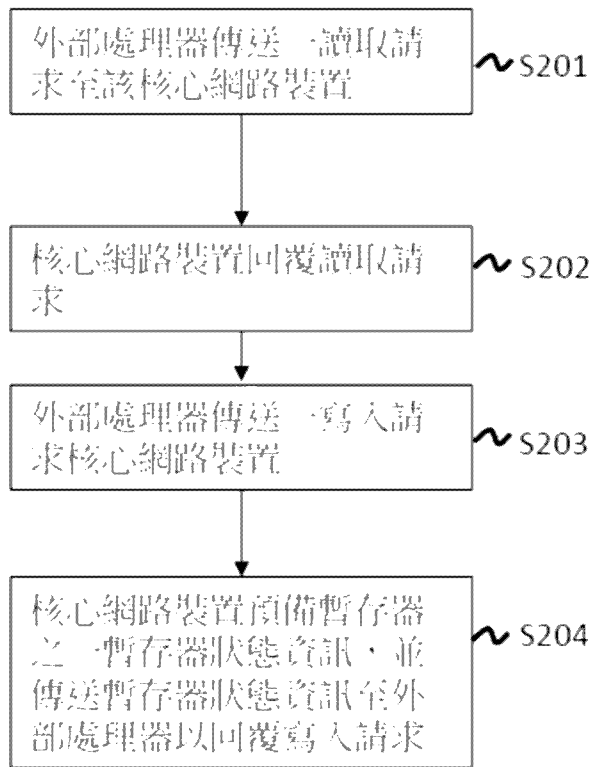
本發明提供一種以一外部處理器存取一內部暫存器的方法及系統。內部暫存器可為一核心網路裝置之一暫存器。此方法包括：藉由一外部處理器傳送一讀取請求至一核心網路裝置，此核心網路裝置回覆讀取請求，外部處理器傳送一寫入請求至核心網路裝置，以及核心網路裝置將內嵌於其中之一暫存器的一暫存器狀態訊息傳送至外部處理器以回應寫入請求。讀取請求以及寫入請求係以第二層形式傳送（資料連結層，L2 protocol）。

The disclosure provides a system and method for an external processor to access internal register. The internal register may be a register of a core networking device. The method includes: sending, by an external processor, a read request to a core networking device; responding, by the core networking device, to the read request; sending, by the external processor, a write request to the core networking device; and preparing, by the core networking device, a register status notification of a register embedded in the core networking device and sends the register status notification to the external processor in response to the write request. The read and write requests and the responses are in a layer 2 protocol (L2 protocol).

指定代表圖：

符號簡單說明：

S201-S204:步驟



【圖2】



I775112

【發明摘要】

【中文發明名稱】暫存器存取的方法及系統

【英文發明名稱】**SYSTEM AND METHOD FOR ACCESSING REGISTERS**

【中文】

本發明提供一種以一外部處理器存取一內部暫存器的方法及系統。內部暫存器可為一核心網路裝置之一暫存器。此方法包括：藉由一外部處理器傳送一讀取請求至一核心網路裝置，此核心網路裝置回覆讀取請求，外部處理器傳送一寫入請求至核心網路裝置，以及核心網路裝置將內嵌於其中之一暫存器的一暫存器狀態訊息傳送至外部處理器以回應寫入請求。讀取請求以及寫入請求係以第二層形式傳送（資料連結層，L2 protocol）。

【英文】

The disclosure provides a system and method for an external processor to access internal register. The internal register may be a register of a core networking device. The method includes: sending, by an external processor, a read request to a core networking device; responding, by the core networking device, to the read request; sending, by the external processor, a write request to the core networking device; and preparing, by the core networking device, a register status notification of a register embedded in the core networking device and sends the register status notification to the external processor in response to the write request. The read and write requests and the responses are in a layer 2 protocol (L2 protocol).

【指定代表圖】圖2

【代表圖之符號簡單說明】

S201-S204：步驟

【發明說明書】

【中文發明名稱】暫存器存取的方法及系統

【英文發明名稱】**SYSTEM AND METHOD FOR ACCESSING REGISTERS**

【技術領域】

【0001】本發明係有關於一種暫存器存取的方法及系統，尤指在一網路系統中，透過一外部處理器來存取一內部暫存器的方法及系統。

【先前技術】

【0002】暫存器，或稱為CPU暫存器（CPU Register），是中央處理器內的一個組成部份，用作暫存資料的功能。CPU暫存器是有限存貯容量的高速存貯部件，亦可用來暫存指令、資料和位址等。此外，CPU暫存器可被一電腦架構裡的中央處理器快速的存取。例如，中央處理器可根據存放在一暫存器中的指令，指示中央處理器將兩暫存器中的數值相加後，再把加總後數值放入一指定暫存器中。

【0003】在幾乎所有的電腦架構裡，處理器中的暫存器是少量且速度快的電腦記憶體。當某些資料要被用作運算時，電腦系統會將這些資料從一個大型記憶體載入到暫存器中再進行運算。運算後的資料通常會再被放回主記憶體中。而現代的處理器結構通常使用動態或靜態隨機存取記憶體（RAM）來當作主記憶體。

【0004】處理器暫存器是記憶體階層中的最高階，提供快速的資料存取速度。處理器暫存器一般而言指的是被直接編碼成一指令的一組暫存器，如同指

令集所定義的一般。在現今高效能CPU中，通常具有多組重複的運算暫存器，藉由暫存器重命名（register renaming）來提高整體CPU的效率。

【0005】 當一電腦程式重複的存取一相同資料時，即為所謂的存取局部性（Locality of Reference）。此外，把常用的資料放在暫存器中對程式執行來說是一個相當重要的因素。而暫存器分配則可以由程式編輯者在編輯程式時進行，也可由組合語言編程者來進行。

【0006】 請參照圖1。圖1係為一處理器與暫存器整合之傳統架構。在圖1所示之系統1中，處理器11與暫存器12係為一整合之元件。再者，處理器11與暫存器12係藉由例如匯流排（Bus）相互連接。處理器11可存取暫存器12，亦即處理器11可讀取暫存器12內之資料，或可將資料寫入暫存器12內。上述之資料可為，例如指令、命令或其他種不同的資料。在某些情況下，處理器11僅能讀取暫存器12。而在其他種情況下，處理器11能讀取也能寫入暫存器12。

【發明內容】

【0007】 本發明之一目的係在提供一種存取暫存器存取的方法及系統。其中，特別指一種藉由一外部處理器來存取一內部暫存器之法，以及一網路系統（或一種通信網路系統）中，藉由一外部處理器來存取（讀取/寫入）一內部暫存器的方法及系統。

【0008】 根據本發明之另一目的，本發明提供一種存取一核心網路裝置之一暫存器之方法，包括下列步驟：自一外部處理器傳送一讀取請求至該核心網路裝置；核心網路裝置回覆讀取請求；外部處理器傳送一寫入請求核心網路裝置；以及核心網路裝置預備該暫存器之一暫存器狀態資訊，並傳送暫存器狀態

資訊至外部處理器以回覆寫入請求。其中，該讀取請求以及該寫入請求係以第二層（Data Link Layer, Layer 2 protocol）協定傳送。

【0009】 根據本發明之目的，本發明提供一種網路系統，包含：一核心網路裝置，且核心網路裝置係內建有一暫存器；以及一外部處理器，係透過一乙太網路協定與核心網路裝置連接。其中，外部處理器傳送一讀取請求至核心網路裝置，核心網路裝置回覆該讀取請求，核心網路裝置預備暫存器之一暫存器狀態資訊，並傳送暫存器狀態資訊至外部處理器以回覆寫入請求。其中，該讀取請求以及該寫入請求係以第二層（Data Link Layer, Layer 2 protocol）協定傳送。

【圖式簡單說明】

【0010】 圖1係為一處理器與暫存器整合之傳統架構；

【0011】 圖2係為本發明一實施例之透過一外部處理器來存取一核心網路裝置之一內部暫存器的方法及系統之流程圖；

【0012】 圖3係本發明一實施例之一乙太協定可相容封包格式；以及

【0013】 圖4係本發明一實施例之網路系統架構圖。

【實施方式】

【0014】 請參閱圖2，圖2係為本發明一實施例之透過一外部處理器來存取一核心網路裝置之一內部暫存器的方法及系統之流程圖。

【0015】 於圖2中，步驟S201，外部處理器傳送一讀取請求至一核心網路裝置。如步驟S201所述，可被理解成外部處理器欲對內部暫存器進行讀寫或寫

入的動作。接著，步驟S202中，核心網路裝置回覆讀取請求。核心網路裝置可視其運作的狀況而允許或拒絕讀取請求。若核心網路裝置回覆允許讀取請求，則進入步驟S203，外部處理器傳送一寫入請求核心網路裝置。

【0016】 核心網路裝置在接收到寫入請求後，則進入步驟S204，核心網路裝置預備暫存器之一暫存器狀態資訊，並傳送暫存器狀態資訊至外部處理器以回覆寫入請求。值得注意的是，讀取請求以及寫入請求係以一第二層（Data Link Layer, Layer 2 protocol）協定傳送。其中，外部處理器更回應一確認訊息（Acknowledgement, ACK）。

【0017】 其中，上述之第二層協定傳送即OSI模型所定義之資料連結層（data link layer），外部處理器係透過一乙太網路協定與核心網路裝置連接。因此，讀取請求以及寫入請求係被編碼成一乙太協定可相容封包格式，以便透過乙太網路協定傳輸。

【0018】 請一併參閱圖3，圖3係本發明一實施例之一乙太協定可相容封包格式。如圖3所示，乙太協定可相容封包格式3係由不同區段所組成的一封包格式。乙太協定可相容封包格式3的封包格式包括一目的地多媒體存取控制（Destination MAC, DMAC）位址區31，一來源MAC（Source MAC, SMAC）位址區32，一乙太類型區（Ethernet type, EType）33，一標頭區（header）34以及一暫存器存取資訊區35。

【0019】 更詳細的說，目的地多媒體存取控制（MAC）位址區31、來源MAC位址區32以及乙太類型區33分別占據6、6及4個位元組。標頭區34係用以指示透過乙太網路的暫存器存取，其中標頭區34可為一標準格式，或可為一使用者自行定義之標頭，用來在乙太網路上傳送暫存器存取通知或事件通知。

【0020】暫存器存取資訊區35可包括，但不限於，暫存器讀取/寫入運作，可存放之暫存器數量，以及傳送給或傳自暫存器的讀取/寫入內容。另外，事件通知的內容亦包括在暫存器存取資訊區35中。

【0021】相較於核心網路裝置內建置有一個或多個處理器的先前技術，在本發明中，係藉由一外部處理器來存取核心網路裝置中的暫存器。因此，在本發明中核心網路裝置不再需要預留空間給處理器使用，在製造或製程上也相對簡單。如此，亦可更節省製程上時所需的晶元空間，晶元設計也可以更簡單化。再者，核心網路裝置不再執行暫存器寫入與讀取動作，因此可更節省核心網路裝置所需消耗的電能。此外，亦可達到節省更多人力與成本功效。

【0022】請再參閱圖4，圖4係本發明一實施例之網路系統架構圖。圖4所示之網路系統4包括一核心網路裝置41以及一外部處理器42。在本實施例中，核心網路裝置41與外部處理器42係透過一乙太網路協定連接。此外，核心網路裝置41係內建有一暫存器43。

【0023】首先，外部處理器42傳送一讀取請求至核心網路裝置41，而核心網路裝置41係回覆讀取請求。核心網路裝置41可視其運作的狀況而允許或拒絕讀取請求。若核心網路裝置41回覆允許讀取請求，外部處理器則42傳送一寫入請求核心網路裝置41。核心網路裝置41在接收到寫入請求後，會接著預備暫存器之一暫存器狀態資訊，並傳送暫存器狀態資訊至外部處理器42以回覆寫入請求。值得注意的是，讀取請求以及寫入請求係以一第二層（Data Link Layer, Layer 2 protocol）協定傳送。其中，外部處理器更回應一確認訊息（Acknowledgement, ACK）。

【0024】其中，需注意的是，外部處理器42係透過一乙太網路協定與核心網路裝置41連接。因此，讀取請求以及寫入請求係被編碼成一乙太協定可相容封包格式，以便透過乙太網路協定傳輸。

【0025】再參照如前所述之圖3，係本發明一實施例之一乙太協定可相容封包格式。如圖3所示，乙太協定可相容封包格式3係由不同區段所組成的一封包格式。乙太協定可相容封包格式3的封包格式包括一目的地多媒體存取控制（Destination MAC, DMac）位址區31，一來源MAC（Source MAC, SMAC）位址區32，一乙太類型區（Ethernet type, EType）33，一標頭區（header）34以及一暫存器存取資訊區35。

【0026】更詳細的說，目的地多媒體存取控制（MAC）位址區31、來源MAC位址區32以及乙太類型區33分別占據6、6及4個位元組。標頭區34係用以指示透過乙太網路的暫存器存取，其中標頭區34可為一標準格式，或可為一使用者自行定義之標頭，用來在乙太網路上傳送暫存器存取通知或事件通知。

【0027】暫存器存取資訊區35可包括，但不限於，暫存器讀取/寫入運作，可存放之暫存器數量，以及傳送給或傳自暫存器的讀取/寫入內容。另外，事件通知的內容亦包括在暫存器存取資訊區35中。

【0028】相較於核心網路裝置內建置有一個或多個處理器的先前技術，在本發明中，係藉由一外部處理器（即本實施例之外部處理器42）來存取核心網路裝置（即本實施例之核心網路裝置43）中的暫存器。因此，在本發明中核心網路裝置不再需要預留空間給處理器使用，在製造或製程上也相對簡單。如此，亦可更節省製程上時所需的晶元空間，晶元設計也可以更簡單化。如此，亦可更節省製程上時所需的晶元空間，晶元設計也可以更簡單化。再者，核心

網路裝置不再執行暫存器寫入與讀取動作，因此可更節省核心網路裝置所需消耗的電能。此外，亦可達到節省更多人力與成本功效。

【0029】本發明可被用於不同場景中，例如不同的通信系統中。其中可包括光纖通信系統、基於IEEE標準的通信系統（例如IEEE 802.11標準），基於第三代合作夥伴計劃（3GPP）標準的通信系統（例如第二代行動通信標準GSM、第三代行動通信標準WCDMA或CDMA2000、第四代行動通信標準LTE或第五代行動通信標準）。

【0030】例如，若本發明是應用在光纖通信場景中，則核心網路裝置41可為一光纖網路終端（optical network terminal, ONT）。若本發明是應用在基於IEEE標準的通信系統中，核心網路裝置41則可為一微型基站（micro base station）或為一接入點（Access Point, AP）。

【0031】除此之外，本發明實施例中之外部處理器42並不限於任何處理器。外部處理器42可為一系統晶片（System on Chip, SoC）或為一微處理單元（MCU）

【0032】可見本揭露在突破先前之技術下，確實已達到所欲增進之功效，且也非熟悉該項技藝者所易於思及，其所具之進步性、實用性，顯已符合專利之申請要件，爰依法提出專利申請。

【0033】以上所述僅為舉例性，而非為限制性者。其它任何未脫離本揭露之精神與範疇，而對其進行之等效修改或變更，均應該包含於後附之申請專利範圍中。

【符號說明】

1：系統

11：處理器

12：暫存器

S201-S204：步驟

3：乙太協定可相容封包格式

31：目的地多媒體存取控制（MAC）位址區

32：來源MAC位址區

33：乙太類型區

34：標頭區

35：暫存器存取資訊區

41：核心網路裝置

42：外部處理器

43：暫存器

【發明申請專利範圍】

【請求項1】 一種存取一核心網路裝置之一暫存器之方法，包括下列步驟：

自一外部處理器傳送一讀取請求至該核心網路裝置；

該核心網路裝置回覆該讀取請求；

該外部處理器傳送一寫入請求該核心網路裝置；以及

該核心網路裝置預備該暫存器之一暫存器狀態資訊，並傳送該暫存器狀態資訊至該外部處理器以回覆該寫入請求；

其中，該讀取請求以及該寫入請求係以一第二層（Data Link Layer, Layer 2 protocol）協定傳送。

【請求項2】 如請求項1所述之方法，其中，更包以下步驟：

該外部處理器回應（Acknowledging）該暫存器狀態資訊。

【請求項3】 如請求項1所述之方法，該外部處理器係為一系統晶片（System on Chip, SoC）或為一微處理器單元（MCU）。

【請求項4】 如請求項1所述之方法，其中，該第二層協定係以一乙太協定可相容封包格式來實現，該乙太協定可相容封包格式包含：

一目的地多媒體存取控制（MAC）位址區；

一來源MAC位址區；

一乙太類型區；

一標頭區；以及

一暫存器存取資訊區。

【請求項5】如請求項4所述之方法，其中，該目的地多媒體存取控制（MAC）位址區佔用6個位元組，該來源MAC位址區佔用6個位元組，而該乙太類型區佔用4個位元組。

【請求項6】一種網路系統，包含：

一核心網路裝置，該核心網路裝置係內建有一暫存器；以及

一外部處理器，係透過一乙太網路協定與該核心網路裝置連接；

其中，該外部處理器傳送一讀取請求至該核心網路裝置，該核心網路裝置回覆該讀取請求，該核心網路裝置預備該暫存器之一暫存器狀態資訊，並傳送該暫存器狀態資訊至該外部處理器以回覆該寫入請求；

其中，該讀取請求以及該寫入請求係以一第二層（Data Link Layer, Layer 2 protocol）協定傳送。

【請求項7】如請求項6所述之網路系統，其中，該外部處理器回應（Acknowledging）該暫存器狀態資訊。

【請求項8】如請求項6所述之網路系統，其中，該外部處理器係為一系統晶片（System on Chip, SoC）或為一微處理器單元（MCU）。

【請求項9】如請求項6所述之網路系統，其中，該第二層協定係以一乙太協定可相容封包格式來實現，該乙太協定可相容封包格式包含：

一目的地多媒體存取控制（MAC）位址區；

一來源MAC位址區；

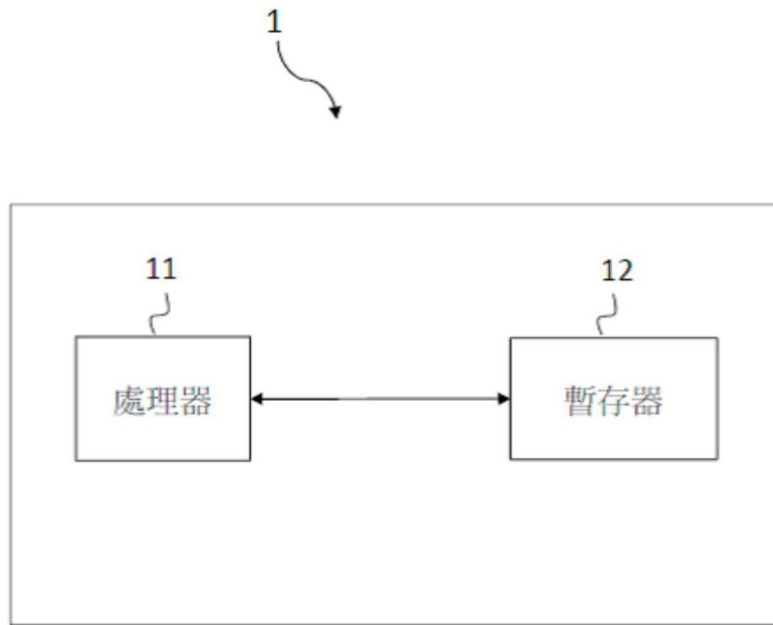
一乙太類型區；

一標頭區；以及

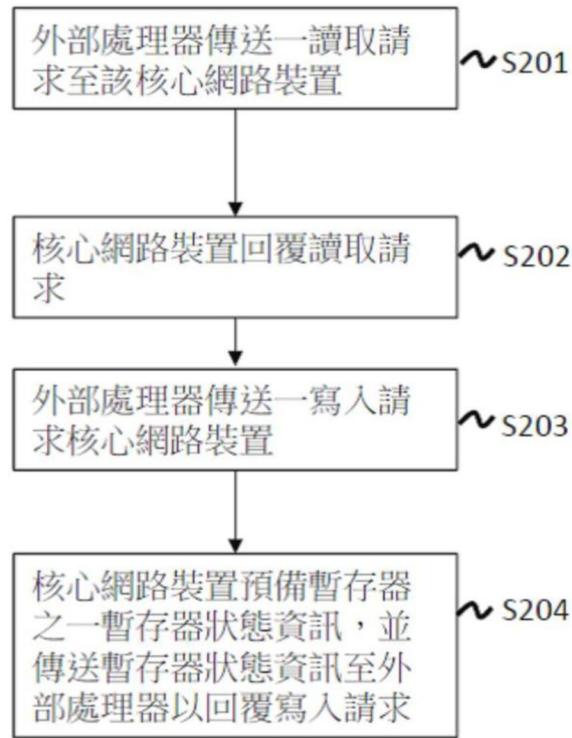
一暫存器存取資訊區。

【請求項10】 如請求項9所述之網路系統，其中，該目的地多媒體存取控制（MAC）位址區佔用6個位元組，該來源MAC位址區佔用6個位元組，而該乙太類型區佔用4個位元組。

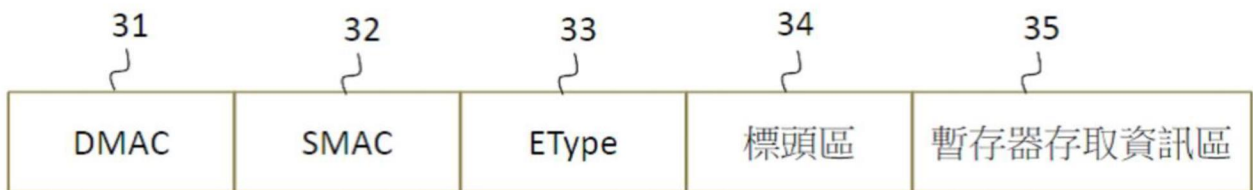
【發明圖式】



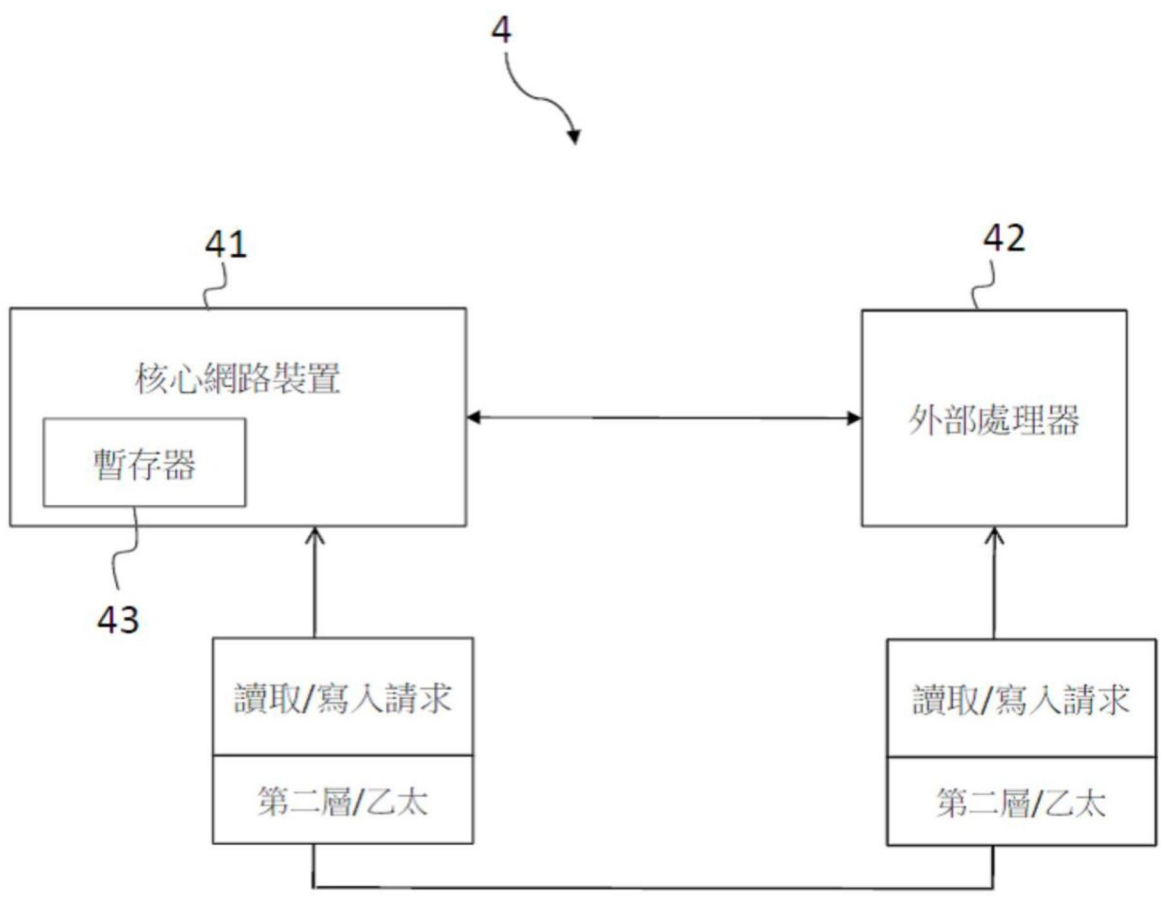
【圖1】



【圖2】



【圖3】



【圖4】