

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4249130号
(P4249130)

(45) 発行日 平成21年4月2日(2009.4.2)

(24) 登録日 平成21年1月23日(2009.1.23)

(51) Int.Cl.		F I			
H03K	7/08	(2006.01)	H03K	7/08	F
H02M	3/155	(2006.01)	H03K	7/08	C
			H02M	3/155	P

請求項の数 8 (全 10 頁)

(21) 出願番号	特願2004-517135 (P2004-517135)	(73) 特許権者	306043703
(86) (22) 出願日	平成15年6月13日 (2003. 6. 13)		エヌエックスピー ビー ヴィ
(65) 公表番号	特表2005-531251 (P2005-531251A)		N X P B. V.
(43) 公表日	平成17年10月13日 (2005. 10. 13)		オランダ国 5 6 5 6 エイジー アイン
(86) 国際出願番号	PCT/IB2003/002862		ドーフエン ハイ テク キャンパス 6
(87) 国際公開番号	W02004/004123		O
(87) 国際公開日	平成16年1月8日 (2004. 1. 8)	(74) 代理人	100075812
審査請求日	平成18年6月13日 (2006. 6. 13)		弁理士 吉武 賢次
(31) 優先権主張番号	0214728.8	(74) 代理人	100088889
(32) 優先日	平成14年6月26日 (2002. 6. 26)		弁理士 橋谷 英俊
(33) 優先権主張国	英国 (GB)	(74) 代理人	100107582
			弁理士 関根 毅
		(74) 代理人	100112793
			弁理士 高橋 佳大

最終頁に続く

(54) 【発明の名称】 パルス幅変調信号発生器

(57) 【特許請求の範囲】

【請求項 1】

パルス幅変調信号を発生させる信号発生器であって、
 整合された基準ランプ回路および変調ランプ回路を備え、
 前記基準ランプ回路および前記変調ランプ回路は、それぞれ、
 電流源と、
 前記電流源からの電流出力によって充電されるように配置されたキャパシタンスと、
 前記キャパシタンスを放電させるスイッチと、
 前記キャパシタンスにおける所定の電荷を検出する電圧検出器と、を含んでおり、
 前記基準ランプ回路の前記電圧検出器の出力は、前記基準回路および前記変調ランプ回
 路双方の前記スイッチを制御し、
 前記変調ランプ回路の前記電圧検出器の出力は、パルス幅変調信号を供給する出力に接
 続されるとともに、
 前記基準ランプ回路の前記電流源は、固定電流の定電流源であり、
 前記変調ランプ回路の前記電流源は、出力定電流を制御して、出力がオンである時間の
 パーセンテージを制御するための制御入力を有する、変調電流源である、
 ことを特徴とする信号発生器。

【請求項 2】

前記基準ランプ回路および変調ランプ回路のそれぞれにおいて、
 前記電流源は、測定ノードで前記キャパシタンスに接続され、

10

20

前記電圧検出器はセンス入力と出力とを有し、前記センス入力は前記測定ノードに接続され、前記測定ノードにおける電圧を検出し、所定の条件の下で、前記出力に制御信号を出力し、

前記スイッチが、前記キャパシタンスをまたがって配置され、

前記スイッチは、制御入力を有し、前記制御信号に応じてキャパシタンスを放電する前記制御入力における信号によって、閉じられるように配置され、

前記基準ランプ回路および変調ランプ回路の、前記キャパシタンス、前記電圧検出器および前記スイッチは、整合され、

前記基準ランプ回路における前記電圧検出器の前記制御出力は、前記基準ランプ回路および変調ランプ回路双方の前記スイッチの前記制御入力に接続される、ことを特徴とする請求項 1 に記載の信号発生器。

10

【請求項 3】

前記各ランプ回路における前記スイッチは、前記キャパシタンスをまたがって接続される制御される端子と、前記基準ランプ回路の前記電圧検出器の前記出力に接続される制御端子とを有するトランジスタである、ことを特徴とする請求項 1 又は請求項 2 に記載の信号発生器。

【請求項 4】

前記変調ランプ回路および基準ランプ回路は、単一の半導体基板に集積されることを特徴とする請求項 1 乃至請求項 3 のいずれかに記載の信号発生器。

【請求項 5】

20

スイッチング DC-DC コンバータ回路であって、

DC 入力と、

DC 出力と、

請求項 1 乃至請求項 4 のいずれかに記載の信号発生器と、

入力 DC 電圧を出力 DC 電圧に変換するために、前記 DC 入力と前記 DC 出力の間に接続され、前記信号発生器の前記変調ランプ回路の前記電圧検出器の出力によって制御される少なくとも 1 つのスイッチを含むスイッチングモジュールと、を備えることを特徴とする回路。

【請求項 6】

前記信号発生器と、少なくとも 1 つのパワートランジスタスイッチとを含むデバイスパッケージを、さらに備えることを特徴とする請求項 5 に記載のパワースwitchングデバイス。

30

【請求項 7】

第 1 および第 2 のパワートランジスタを備え、

前記信号発生器は、前記第 2 のトランジスタがスイッチオフされる場合のみ、前記第 1 のパワートランジスタをスイッチオンし、前記第 1 のトランジスタがスイッチオフされる場合のみ、前記第 2 のトランジスタをスイッチオンするように配置される、ことを特徴とする請求項 5 又は請求項 6 に記載のパワースwitchングデバイス。

【請求項 8】

パルス幅変調器のための制御信号を発生させる方法であって、

40

整合された基準ランプ回路および変調ランプ回路を設け、前記基準ランプ回路および前記変調ランプ回路のそれぞれが、電流源と、前記電流源からの電流出力によって充電されるように配置されたキャパシタンスと、前記キャパシタンスを放電するスイッチと、前記キャパシタンスにおける所定の電荷を検出する電圧検出器と、を含み、

前記基準ランプ回路の前記キャパシタンスを充電するために、定電流を駆動し、

前記変調ランプ回路の前記キャパシタンスを充電するために、変調電流を供給し、

それぞれの前記キャパシタンスをまたがる電圧が所定の値を超える場合を、前記各ランプ回路における前記電圧検出器において検出し、

前記基準ランプ回路における前記キャパシタンスをまたがる電圧が、所定の値を超える場合に、前記キャパシタンスを放電するために、前記基準ランプ回路における前記電圧検

50

出器から、前記変調ランプ回路および基準ランプ回路双方における前記スイッチの前記入力に、制御信号を出力し、

前記変調ランプ回路における前記電圧検出器からの信号を、パルス幅変調器のための制御信号として出力するとともに、

前記出力がオンである時間のパーセンテージを変えるために、変調された定電流を調整する、

ことを特徴とする方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、信号発生器に関し、特に、パルス幅変調（PWM）信号を生成する信号発生器に関する。本発明はまた、信号発生器を組み込んだスイッチDC-DCコンバータ（switched dc-dc converter）およびDC-DC変換の方法に関する。

【背景技術】

【0002】

パルス幅変調回路は、パワーデバイスを含む様々な応用に使用される。このような回路、特にパルス幅変調出力を供給する信号発生回路では、温度変化が深刻な問題になり得る。温度変化は、出力に著しく影響し、PWM出力においてオンオフ比の正確な制御を実現するのを難しくする。オンオフ比は、信号がオンである時間と信号がオフである時間の比率である。

【0003】

パルス幅変調信号を生成する信号発生器は、特に、スイッチングDC-DC電圧発生器を駆動するために必要である。このような回路は、温度変化が問題になり得る多数の分野において使用可能である。この特定の例は、自動車分野である。

【0004】

信号発生器の出力によって制御されるプルアップおよびプルダウンパワートランジスタを、1度に2つのトランジスタのうち1つのみが、オンになるように使用して、スイッチングDC-DC回路は、同調して実現可能である。プルアップおよびプルダウントランジスタの間の共通ノードは、駆動ノードとして既知であり、フィルタ回路により出力に接続される。オンオフ比は、出力電圧を制御する。

【0005】

入力電圧と異なるDC電圧を生成する自動車の応用においてこのような回路を使用するためには、回路は、堅牢であって、特に供給電圧、工程変化および温度に依存しないことが求められる。

【0006】

既存の設計は、これを満足できるレベルまで達成しない。1つの例は、ドイツ特許公開第10,048,593号（DE-A-10048593）であり、多数の部品の制御のためのスイッチング回路を開示している。温度安定化のための特別な配置は、提供されていない。

【0007】

従って、特に温度変化に対する改善された精度を提供する、改善された信号発生器および改善されたスイッチング電圧コンバータへの要求が、依然としてある。

【発明の開示】

【発明が解決しようとする課題】

【0008】

本発明によれば、整合された基準ランプ回路および変調ランプ回路を備えるパルス幅変調制御信号を発生させる信号発生器が提供され、前記基準ランプ回路および前記変調ランプ回路は、それぞれ、電流源と、電流源からの電流出力によって充電されるように配置されたキャパシタンスと、キャパシタンスを放電するスイッチと、キャパシタンスにおける所定の電荷を検出する電圧検出器と、を有しており、基準ランプ回路の電圧検出器の出力は、基準ランプ回路および変調ランプ回路の双方のスイッチを制御するために接続され、

10

20

30

40

50

変調ランプ回路の電圧検出器の出力は、出力に接続される。

【課題を解決するための手段】

【0009】

本発明は、整合された基準および変調ランプ回路の特性を用いて、供給電圧、工程変化、および温度からの高度な独立を達成する。電流源、キャパシタ、またはランプ回路のうちの一方における電圧検出器において検出される電圧レベルのいかなる変化も、一般に他方で整合および相殺され、それにより、出力パーセンテージのオンオフ比において、変化がなくなる。従って、信号発生器は、高い温度およびむらのある供給電圧で動作可能なパワー集積回路に使用するために非常に好適である。

【0010】

10

この回路のさらなる利点は、オープンループであることと、回路にオペアンプを必要としないことである。このことは、多くの利点を提示する。これは、回路の性能がオペアンプの性能によって限定されないため、回路の設計および動作を非常に単純化する。このことは、既存の回路の性能を低下させ得るオペアンプのオフセットおよびスルーレートを考慮する必要がないことを意味する。スイッチング電圧の印加のために、高い周波数が有益であり、そして良好な精度のためにも、出力におけるスルーレートは、非常に高いことが要求される。従って、好適なオペアンプを設けることは困難であるが、困難は、オペアンプを必要としない本発明において、解決される。

【0011】

オープンループシステムの他の利点は、電流源によりキャパシタンスを効率的に充電する方法が、パルス幅変調信号の期間にわたって、入力および基準電流を統合することである。このことは、システムが、入力および基準電流の双方におけるノイズへの感度が低いことを意味する。このことは、既存の設計よりも改善された精度をもたらす。

20

【0012】

電流源は、好ましくは、固定電流の定電流源であり、変調ランプ回路の電流源は、好ましくは、出力電流を制御する故に、出力がオンである時のパーセンテージを制御する制御入力を持つ変調された電流源である。

【0013】

制御入力における信号入力が、連続的に変化すると、最後のパルス幅変調出力は、所定の瞬間に単にサンプリングされた入力電圧でなく、効果的に全期間の入力を統合する。従って、本発明による信号発生器は、出力経路幅変調パルスストリームの制御における変化する入力信号を、既存の設計より、より良く表現する。このことは、デュアルチャージレート回路に、動的入力を持つシステムにおける従来の設計より、多大な利益をもたらす。

30

【0014】

本発明の実施形態において、測定および変調ランプ回路のそれぞれにおいて、電流源は、測定ノードでキャパシタンスに接続される。電圧検出器は、測定ノードに接続されるセンス入力および制御出力を有し、測定ノードにおける電圧を検出し、所定の条件の下で、制御出力に制御信号を出力する。スイッチがキャパシタンスをまたがって配置され、スイッチは、制御入力を有し、信号に応じてキャパシタンスを放電する制御入力における信号により閉じられるように設けられる。キャパシタンスと電圧検出器と基準および変調ランプ回路のスイッチとは、整合され、測定ノードにおける電圧検出器の制御出力は、基準および変調ランプ回路双方のスイッチの制御入力に接続される。

40

【0015】

各ランプ回路におけるスイッチは、好ましくは、キャパシタンスをまたがって接続される制御される端子（ソースおよびドレイン）および基準ランプ回路の電圧検出器の出力に接続される制御端子（ゲート）を有するトランジスタである。そして、トランジスタは、トランジスタを介してキャパシタンスを放電するために、単にスイッチオンされることができる。

【0016】

変調および基準ランプ回路は、好ましくは、単一の半導体基板に集積され、良好な温度

50

整合および回路の自己相殺特性に対する、対応する利益を獲得する。

【0017】

信号発生器は、DC入力と、DC出力と、DC入力とDC出力の間に接続され、信号発生器の出力によって制御される少なくとも1つのスイッチを含むスイッチングモジュールと、を有するDC-DC変換回路に含まれて良い。

【0018】

本発明はまた、高DC入力および低DC入力と、駆動ノードと低電圧DC入力の間に接続され、フィルタ出力を有するフィルタ回路と、高DC入力と駆動ノードの間に接続される第1のパワートランジスタと駆動ノードと低電圧ノードの間に接続される第2のパワートランジスタのうちの少なくとも1つと、フィルタ出力と低電圧ノードの間に所定のDC出力電圧を生成する第1および第2のパワートランジスタのうちの少なくとも1つを駆動するために上記のように接続される信号発生器と、を有するパワースwitchングデバイスに関する。

10

【0019】

好ましくは、信号発生器および少なくとも1つのパワートランジスタは、同一のデバイスパッケージに含まれる。

【0020】

第1および第2のパワートランジスタは、好ましくはパワーMOSFETであっても良い。

【0021】

20

本発明はまた、パルス幅変調器のための制御信号を生成する方法に関し、整合された基準ランプ回路および変調ランプ回路を設け、前記基準ランプ回路および変調ランプ回路が、それぞれ、電流源と、電流源からの電流出力により充電されるように配置されたキャパシタンスと、キャパシタンスを放電するスイッチと、キャパシタンスにおける所定の電荷を検出する電圧検出器と、を含み、基準ランプ回路のキャパシタンスに充電するために定電流を駆動し、変調ランプ回路の測定ノードに、変調された定電流を供給し、それぞれのキャパシタンスをまたがる電圧が所定の値を超える場合を各ランプ回路において電圧検出器で検出し、基準ランプ回路におけるキャパシタンスをまたがる電圧が、所定の値を超える場合に、キャパシタンスに放電するために、基準ランプ回路における電圧検出器から、変調および基準ランプ回路双方におけるスイッチの入力に、制御信号を出力し、変調ランプ回路における電圧検出器から、パルス幅変調器に対する制御信号として、信号を出力する、ことを含む。

30

【発明を実施するための最良の形態】

【0022】

図1を参照して、単一の半導体基板70上に形成された信号発生器2は、整合する基準ランプ回路4および変調ランプ回路6を有する。各回路は、高電圧レール12および低電圧レール14の間に直列に接続される電流源8、32およびキャパシタ10を有する。電流源8とキャパシタ10の間のノードは、測定ノードと呼ばれ、その測定ノードに接続される入力20を持つ電圧検出器18に接続される。電圧検出器はさらに、出力22を持つ。トランジスタ24が、キャパシタ10をまたがって接続される。トランジスタ24は、この実施形態においてはMOSFETであり、キャパシタの対向する端に接続されて制御される端子26（ソースおよびドレイン）、および基準および変調ランプ回路4、6の双方において、基準ランプ回路の電圧検出器18の出力22に接続される制御端子28（ゲート）を持つ。変調ランプ回路における電圧検出器の出力は、出力ノード30に接続され、信号発生器の出力を形成する。

40

【0023】

各電圧検出回路18は、それぞれの測定ノード16における同一の所定の電圧を検出するために配置され、キャパシタを放電するスイッチとして作動するトランジスタ24をスイッチオンする好適な信号を出力22に出力する。

【0024】

50

変調ランプ回路における電流源 32 は、調整可能であり、出力パルス幅変調 (PWM) 信号の出力オンオフ比を調整することができる。

【0025】

回路の最初のサイクルは、サイクルの始動において次のようになる。キャパシタ 10 は、キャパシタ 10 の両側が同一の電位であるように、トランジスタ 24 を介してリセットされる。そして、キャパシタ 10 は、トランジスタのオープンスイッチとしての作動で、電流源 8 から充電される。キャパシタ 10 は、電圧検出器 18 が測定ノード 16 における所定の電圧を検出するまで、充電し続ける。このとき、電圧検出器は、トランジスタ 24 をスイッチオンするのに好適な信号を、出力 22 に出力し、キャパシタ 10 を放電するためにキャパシタの両側を共に短絡する。基準ランプ回路 4 および変調ランプ回路 6 の双方におけるキャパシタ 10 の放電は、基準ランプ回路における電圧検出器 18 により制御される。

10

【0026】

変調ランプ回路 6 におけるキャパシタ 10 の充電率は、電流源 32 により制御される。変調ランプ回路における電流源 32 による電流出力が、基準ランプ回路における電流源 8 による電流出力よりも大きい場合、回路が整合されると、変調ランプ回路における変調検出器 18 が、基準ランプ回路における電圧検出器 18 の前に出力を生成するためにトリガー(trigger)する。基準電圧検出器がトリガーすると、変調ランプ回路におけるキャパシタ 10 を放電し、それにより変調ランプ回路における電圧検出器 18 をリセットし、出力の符号を元の符号へ戻す。

20

【0027】

変調ランプ回路 6 の出力は、信号発生器の出力として機能する。パルスレート変調のパーセンテージは、変調電流源 32 による電流出力が、基準電流源 8 の電流出力を増加させる量によって与えられる。従って双方の電圧が等しければ、パルス幅変調信号における 100% が、出力される。変調電流源 32 が基準電流源 8 の 2 倍の電流を生成する場合、パルス幅において 50% が達成される。これは、出力において 40% を生成する 2.5 倍の率について、図 2 に図解されている。

【0028】

従来の PWM 回路は、通常は鋸波形の規則的な基準波形を発生させ、DC 電圧に対してオペアンプと比較することにより、PWM 信号を発生させる。DC 電圧のレベルを変更することにより、PWM パーセンテージは変更可能である。このアプローチに伴う問題は、2 つの信号を制御する 2 つの回路が完全に独立しているため、DC 電圧を規則的な波形に慎重に整合しなければならないことである。このことは、どちらかの回路での部品の値における変化が PWM 出力におけるエラーを引き起こし得ることを意味する。これを是正するために、通常これらのタイプの回路において、ある程度のトリミングがある。本発明によるデュアルチャージ技術は、システムを構成する 2 つの回路が同一であり、自己相殺するため、これらの問題点に影響されない。このことは、まったく同一の部品が、双方に使用されているため、部品における変化が 2 つの回路に共通である限り、高度な整合を得ることができる。従って、回路の双方の半分は、同様に影響され、変化は相殺される。このことは回路を、部品が良好な整合を示す IC 適用に、理想的に適合させる。

30

40

【0029】

回路の自己相殺設計はまた、高度な温度独立性を持っていることを意味する。部品の性質の変化による、電流源、キャパシタまたは電圧検出器において検出される電圧レベルの変化は、温度が急激に変化する場合でも、他方の回路において、整合および相殺される。従って、PWM のオン比は、既存の回路と比較してより一定に保たれる。これは、広い作動温度範囲を有するパワー IC において非常に重要である。

【0030】

この回路のさらなる利点は、回路はオープンループであり、それ自体は設計にオペアンプを必要としないことである。これは多くの利点を提示する。第 1 に、これは、オペアンプの性能により PWM 回路の性能が限定されないため、設計および動作を大幅に単純化す

50

る。このことは、既存のPWM設計の性能を低下させるオフセットおよびスルーレートを、考慮に入れる必要がないことを意味する。これは、PWMシステムが非常に高い周波数を持ち、良好なレベルの精度を得るために出力でのスルーレートが非常に高くならなくてはならないが、これが好適なオペアンプの設計を難しくする可能性がある場合に、特に重要である。

【0031】

このシステムの別の利点は、入力電流の比率で、回路におけるキャパシタを充電することにより、この方法が、PWM信号の期間にわたって、入力および基準電流を効果的に統合することである。このことは、システムが、入力および基準電流の双方において、ノイズ感度が低いことを意味する。これは、既存の設計より改善された精度をもたらす。さらに重要なことには、入力が連続して変化する場合、最後のPWM出力は、入力が基準波形と等しい瞬間に単にサンプリングされた電圧ではなく、全期間に対する入力レベルにより決定されることを意味する。従って、デュアルチャージ回路は、出力PWMパルスストリームの制御における変化する入力信号を、既存の回路よりも、より良く表現する。これは、動的入力を有するシステムにおいて、デュアルチャージ比率回路に、従来の設計より、多大な利益を与える。

10

【0032】

図3を参照して、信号発生器2は、スイッチングDC-DCコンバータのトランジスタを駆動させるために使用可能である。入力DC信号は、高入力DC端子40および低入力DC端子42に供給される。制御端子44もまた、必要な出力電圧を制御するために、信号発生器2に入力する。

20

【0033】

信号発生器は、スイッチング回路72に接続され、高電圧入力40と駆動ノード50の間に接続されるMOSFETスイッチ46を制御する。フィルタ52が、駆動ノード50と低電圧端子42の間に接続され、この場合のフィルタ52は、直列に接続されたインダクタ54とキャパシタ56と、その2つの間のフィルタノード58と共に形成される。ダイオード68は、スイッチ46がオフの場合に、インダクタ54に電流経路を経路を提供する。

【0034】

低電圧出力端子62は、低電圧入力端子42に接続され、高電圧出力端子60は、フィルタノード58に接続される。部品は、すべて単一のデバイスパッケージ66に一体に形成されることができる。

30

【0035】

たとえば、出力は、自動車分野におけるランプを駆動させるために使用可能である。

【0036】

図4を参照して、代わりの実施形態は、2つのトランジスタを有する同期型DC-DCコンバータを含む。

【0037】

信号発生器2からの出力30は、この場合のMOSFETでは、第1のパワートランジスタ46および第2のパワートランジスタ48に使用される。トランジスタのうちの一方は、出力ノード30から直接駆動されるが、他方は、インバータ51を介して駆動される。トランジスタ46、48は、入力高DC電圧端子40と入力低DC電圧端子42の間に直列に接続される。2つのトランジスタを結合するノードは、出力駆動がこの点から取られるため、駆動ノードとして既知である。

40

【0038】

フィルタ52は、駆動ノード50および低電圧端子42の間に接続され、フィルタ52は、この場合、フィルタノード58に直列に接続されるインダクタ54とキャパシタ56によって形成され、フィルターノード58はインダクタ54とキャパシタ56の間にある。

【0039】

50

高出力電圧端子60および低出力端子62は、フィルタノード58および低電圧入力ノード42にそれぞれ接続される。フィードバックリンク64は、変調電流源による電流出力を制御するためのフィードバックに用いられる。変調電流信号が、フィードバックリンク64および入力制御ノード44における信号から、どのように制御されるかの詳細は、当業者には既知であり、故にこれ以上の説明はされない。

【0040】

点線によって示されるパッケージ66は、回路全体を含み、パワートランジスタ46, 48および信号発生器2を有する。代替の実施形態では、パッケージ66は、トランジスタ46, 48の一方を含み、他方をディスクリット部品として供給されるものとするか、信号発生器2を別々にパッケージすることが可能である。信号発生器2の2つの半分を同一のチップおよび同一のパッケージに設けることは、温度整合に助力する。

10

【0041】

トランジスタ46, 48は、スイッチングモジュールを形成する。なお、本発明はまた1つのトランジスタのみを使用するモジュールなど、他のタイプのスイッチングモジュールにも適用できる。さらに、当業者は、説明された実施形態のフィルタ52を置き換えるために使用可能な、多くの代替りのフィルタ設計に気付くであろう。

【0042】

本発明による信号発生器およびスイッチングコンバータは、特に自動車への適用のような温度が変わるような適用に適している。

【0043】

特に、信号発生器2は、フィリップス社(Philips)から発売されているTOPFET(商標)(Trade Mark)のような、集積パワーデバイスのためのドライブとして含まれることができる。

20

【0044】

本開示を読んで、他の変更や修正が、当業者にとって明らかになるであろう。このような変更や修正は、設計、製造およびここで述べられる特徴に加えて、または代わりに使用される信号発生器および／又はパルス幅変調回路の使用における既知である特徴と同等の、および他の特徴を含む。請求項は、この適用において、特定の特徴の組み合わせに対して明確に述べているが、開示の範囲はまた、本発明と同じ技術的な問題のいくつかまたはすべてを軽減するしないにかかわらず、新規性のある特徴または、ここに開示された特徴の新規性のある組み合わせを明瞭にまたは絶対的にまたは一般化されて、含む。これによって、出願者は、本適用の実行またはそこから得られるさらなる適用の実行中、新しい請求項を、このような特徴および／またはこのような特徴の組み合わせに対して明確に述べることを通知するものである。

30

【図面の簡単な説明】

【0045】

本発明の実施形態は、添付の図面を参照して、純粹に例としてここで説明される。

【図1】図1は、本発明による信号発生器を示す。

【図2】図2は、電圧変調および電圧基準回路の出力を示す。

【図3】図3は、図1の信号発生器を組み込んだ、スイッチング変調器の第1の実施形態を示す。

40

【図4】図4は、図1の信号発生器を組み込んだ、スイッチング変調器の第2の実施形態を示す。

フロントページの続き

(72)発明者 アンドリュー、スティール
イギリス国サリー、レッドヒル、クロス、オーク、レーン、ケアオブ、フィリップス、インテレク
チュアル、プロパティー、アンド、スタンダーズ

審査官 宮島 郁美

(56)参考文献 特開昭57-070404 (JP, A)
特開昭58-198739 (JP, A)
実開昭59-010014 (JP, U)
特開昭59-142418 (JP, A)
米国特許第04633168 (US, A)

(58)調査した分野(Int.Cl., DB名)
H03K7/00-11/00
H02M3/00-3/44
G01D5/00-5/252, 5/39-5/62