

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和3年7月26日(2021.7.26)

【公開番号】特開2018-207486(P2018-207486A)

【公開日】平成30年12月27日(2018.12.27)

【年通号数】公開・登録公報2018-050

【出願番号】特願2018-101771(P2018-101771)

【国際特許分類】

H 03 K	5/08	(2006.01)
H 01 L	29/786	(2006.01)
H 01 L	21/8234	(2006.01)
H 01 L	27/06	(2006.01)
H 01 L	27/088	(2006.01)

【F I】

H 03 K	5/08	E
H 01 L	29/78	6 1 8 B
H 01 L	27/06	1 0 2 A
H 01 L	27/088	3 3 1 E
H 01 L	27/088	H
H 01 L	27/088	E

【手続補正書】

【提出日】令和3年5月25日(2021.5.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1入力端子、第2入力端子、第1出力端子および差動入力回路を有する比較回路であつて、

前記比較回路は、負電圧を基準負電圧と比較し、前記第1出力端子から、比較結果に応じた第1出力電圧を出力し、

前記第1入力端子には前記負電圧が入力され、

前記第2入力端子には基準正電圧が入力され、

前記比較が実行されるように前記基準正電圧が設定され

前記差動入力回路は第1nチャネル型トランジスタおよび第2nチャネル型トランジスタでなる差動対を有し、

前記第1nチャネル型トランジスタおよび前記第2nチャネル型トランジスタはそれぞれゲートおよびバックゲートを有し、

前記第1nチャネル型トランジスタのゲートまたはバックゲートの一方には第1バイアス電圧が入力され、

前記第1nチャネル型トランジスタのゲートまたはバックゲートの他方には前記第1入力端子が電気的に接続され、

前記第2nチャネル型トランジスタのゲートまたはバックゲートの一方には前記第2入力端子が電気的に接続され、

前記第2nチャネル型トランジスタのゲートまたはバックゲートの他方には第2バイアス電圧が入力される比較回路。

【請求項 2】

請求項 1 において、

前記第 1 n チャネル型トランジスタのバックゲートには前記第 1 バイアス電圧が入力され、

前記第 1 n チャネル型トランジスタのゲートには前記負電圧が入力される比較回路。

【請求項 3】

請求項 1 又は 2 において、

前記第 2 n チャネル型トランジスタのバックゲートには前記基準正電圧が入力され、

前記第 2 n チャネル型トランジスタのゲートには前記第 2 バイアス電圧が入力される比較回路。

【請求項 4】

請求項 1 乃至 3 の何れか 1 項において、

前記第 1 バイアス電圧は、前記比較回路の高レベル側電源電圧である比較回路。

【請求項 5】

請求項 1 乃至 4 の何れか 1 項において、

前記第 2 バイアス電圧は、前記比較回路の低レベル側電源電圧である比較回路。

【請求項 6】

請求項 1 乃至 5 の何れか 1 項において、

前記第 1 n チャネル型トランジスタおよび前記第 2 n チャネル型トランジスタのチャネル形成領域は、金属酸化物を有する比較回路。

【請求項 7】

請求項 1 乃至 6 の何れか 1 項に記載の比較回路は、ダイナミック比較回路であって、

前記差動入力回路には、前記差動対に電気的に接続されているラッチ回路が設けられている比較回路。

【請求項 8】

チャージポンプ回路と、

駆動回路と、

請求項 1 乃至 7 の何れか 1 項に記載の比較回路と、を有し、

前記チャージポンプ回路の出力端子は、前記比較回路の前記第 1 入力端子に電気的に接続され、

前記駆動回路は、前記比較回路から前記第 1 出力電圧が入力され、

前記駆動回路は、前記第 1 出力電圧に応じて、前記チャージポンプ回路を駆動するクロック信号を生成する半導体装置。

【請求項 9】

請求項 8 において、

前記チャージポンプ回路の電荷転送バスには、直列に電気的に接続された複数の n チャネル型トランジスタが設けられ、

前記複数の n チャネル型トランジスタは、それぞれ、ゲートに電気的に接続されたバックゲートを有し、

前記複数の n チャネル型トランジスタのチャネル形成領域は、それぞれ、金属酸化物を有する半導体装置。

【請求項 10】

第 1 乃至 第 N (N は 2 以上の整数) 電圧出力端子と、

負電圧生成回路と、

制御回路と、

第 1 乃至 第 N チャージポンプ回路と、

第 1 乃至 第 N 監視回路と、

第 1 乃至 第 N 駆動回路と、

を有する半導体装置であって、

前記制御回路は、前記負電圧生成回路を駆動するための第 1 クロック信号を生成し、

前記負電圧生成回路の出力端子は、第1乃至第Nチャージポンプ回路の入力端子に電気的に接続され、

前記第j(jは1乃至Nの整数)チャージポンプ回路の出力端子は、第j電圧出力端子に電気的に接続され、

第j監視回路は、比較回路[j]を有し、

前記比較回路[j]は、請求項1乃至7の何れか1項に記載の比較回路であり、

前記比較回路[j]の前記第1入力端子は前記第j電圧出力端子に電気的に接続され、

前記比較回路[j]の前記第1出力端子は第j駆動回路の入力端子に電気的に接続され、

前記第j駆動回路は、前記第1クロック信号と前記比較回路[j]から出力される前記第1出力電圧とに応じて、第jチャージポンプ回路を駆動するための第2クロック信号を生成する半導体装置。

【請求項11】

第1乃至第N(Nは2以上の整数)電圧出力端子と、

負電圧生成回路と、

制御回路と、

分周回路と、

第1乃至第Nチャージポンプ回路と、

第1乃至第N監視回路と、

第1乃至第N駆動回路と、

を有する半導体装置であって、

前記制御回路は、前記負電圧生成回路を駆動するための第1クロック信号を生成し、

前記分周回路は、第1クロック信号を分周して、第2クロック信号を生成し、

前記負電圧生成回路の出力端子は、第1乃至第Nチャージポンプ回路の入力端子に電気的に接続され、

前記第j(jは1乃至Nの整数)チャージポンプ回路の出力端子は、第j電圧出力端子に電気的に接続され、

第j監視回路は、比較回路[j]を有し、

前記比較回路[j]は、請求項7に記載の比較回路であり、

前記比較回路[j]の前記第1入力端子は、前記第j電圧出力端子に電気的に接続され、

前記比較回路[j]の前記第1出力端子は、第j駆動回路の入力端子に電気的に接続され、

前記第j駆動回路は、前記第2クロック信号と前記比較回路[j]から出力される前記第1出力電圧とに応じて、第jチャージポンプ回路を駆動するための第3クロック信号を生成する半導体装置。

【請求項12】

請求項11において、

前記第j監視回路は、ラッチ回路[j]、および回路[j]を更に有し、

第jラッチ回路は、前記比較回路[j]の前記第1出力端子と前記第j電圧出力端子との間に設けられ、

前記回路[j]は、前記第jラッチ回路の出力に応じて、基準正電圧よりも低い電圧を前記比較回路[j]の第2入力端子に入力する半導体装置。

【請求項13】

請求項11において、

前記第j監視回路は、選択回路[j]を更に有し、

前記選択回路[j]は、前記比較回路[j]の前記第1出力端子からの前記第1出力電圧に応じて、低レベル側電源電圧を前記比較回路[j]の前記差動入力回路に入力する半導体装置。

【請求項14】

チップが内蔵された電子部品であって、
前記チップには、請求項 8 乃至 13 の何れか 1 項に記載の半導体装置が設けられている
電子部品。

【請求項 15】

請求項 14 に記載の電子部品と、
表示部、マイク、スピーカ、操作キー、及び筐体の少なくとも一と、
を有する電子機器。