

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】令和 3 年 7 月 26 日 (2021.7.26)

【公開番号】特開 2018-207486 (P2018-207486A)

【公開日】平成 30 年 12 月 27 日 (2018.12.27)

【年通号数】公開・登録公報 2018-050

【出願番号】特願 2018-101771 (P2018-101771)

【国際特許分類】

H 0 3 K 5/08 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/06 (2006.01)

H 0 1 L 27/088 (2006.01)

【F I】

H 0 3 K 5/08 E

H 0 1 L 29/78 6 1 8 B

H 0 1 L 27/06 1 0 2 A

H 0 1 L 27/088 3 3 1 E

H 0 1 L 27/088 H

H 0 1 L 27/088 E

【手続補正書】

【提出日】令和 3 年 5 月 25 日 (2021.5.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 入力端子、第 2 入力端子、第 1 出力端子および差動入力回路を有する比較回路であって、

前記比較回路は、負電圧を基準負電圧と比較し、前記第 1 出力端子から、比較結果に応じた第 1 出力電圧を出力し、

前記第 1 入力端子には前記負電圧が入力され、

前記第 2 入力端子には基準正電圧が入力され、

前記比較が実行されるように前記基準正電圧が設定され

前記差動入力回路は第 1 n チャネル型トランジスタおよび第 2 n チャネル型トランジスタとなる差動対を有し、

前記第 1 n チャネル型トランジスタおよび前記第 2 n チャネル型トランジスタはそれぞれゲートおよびバックゲートを有し、

前記第 1 n チャネル型トランジスタのゲートまたはバックゲートの一方には第 1 バイアス電圧が入力され、

前記第 1 n チャネル型トランジスタのゲートまたはバックゲートの他方には前記第 1 入力端子が電氣的に接続され、

前記第 2 n チャネル型トランジスタのゲートまたはバックゲートの一方には前記第 2 入力端子が電氣的に接続され、

前記第 2 n チャネル型トランジスタのゲートまたはバックゲートの他方には第 2 バイアス電圧が入力される比較回路。

【請求項 2】

請求項 1 において、

前記第 1 n チャンネル型トランジスタのバックゲートには前記第 1 バイアス電圧が入力され、

前記第 1 n チャンネル型トランジスタのゲートには前記負電圧が入力される比較回路。

【請求項 3】

請求項 1 又は 2 において、

前記第 2 n チャンネル型トランジスタのバックゲートには前記基準正電圧が入力され、

前記第 2 n チャンネル型トランジスタのゲートには前記第 2 バイアス電圧が入力される比較回路。

【請求項 4】

請求項 1 乃至 3 の何れか 1 項において、

前記第 1 バイアス電圧は、前記比較回路の高レベル側電源電圧である比較回路。

【請求項 5】

請求項 1 乃至 4 の何れか 1 項において、

前記第 2 バイアス電圧は、前記比較回路の低レベル側電源電圧である比較回路。

【請求項 6】

請求項 1 乃至 5 の何れか 1 項において、

前記第 1 n チャンネル型トランジスタおよび前記第 2 n チャンネル型トランジスタのチャンネル形成領域は、金属酸化物を有する比較回路。

【請求項 7】

請求項 1 乃至 6 の何れか 1 項に記載の比較回路は、ダイナミック比較回路であって、

前記差動入力回路には、前記差動対に電氣的に接続されているラッチ回路が設けられている比較回路。

【請求項 8】

チャージポンプ回路と、

駆動回路と、

請求項 1 乃至 7 の何れか 1 項に記載の比較回路と、を有し、

前記チャージポンプ回路の出力端子は、前記比較回路の前記第 1 入力端子に電氣的に接続され、

前記駆動回路は、前記比較回路から前記第 1 出力電圧が入力され、

前記駆動回路は、前記第 1 出力電圧に応じて、前記チャージポンプ回路を駆動するクロック信号を生成する半導体装置。

【請求項 9】

請求項 8 において、

前記チャージポンプ回路の電荷転送パスには、直列に電氣的に接続された複数の n チャンネル型トランジスタが設けられ、

前記複数の n チャンネル型トランジスタは、それぞれ、ゲートに電氣的に接続されたバックゲートを有し、

前記複数の n チャンネル型トランジスタのチャンネル形成領域は、それぞれ、金属酸化物を有する半導体装置。

【請求項 10】

第 1 乃至第 N (N は 2 以上の整数) 電圧出力端子と、

負電圧生成回路と、

制御回路と、

第 1 乃至第 N チャージポンプ回路と、

第 1 乃至第 N 監視回路と、

第 1 乃至第 N 駆動回路と、

を有する半導体装置であって、

前記制御回路は、前記負電圧生成回路を駆動するための第 1 クロック信号を生成し、

前記負電圧生成回路の出力端子は、第 1 乃至第 N チャージポンプ回路の入力端子に電氣的に接続され、

前記第 j (j は 1 乃至 N の整数) チャージポンプ回路の出力端子は、第 j 電圧出力端子に電氣的に接続され、

第 j 監視回路は、比較回路 [j] を有し、

前記比較回路 [j] は、請求項 1 乃至 7 の何れか 1 項に記載の比較回路であり、

前記比較回路 [j] の前記第 1 入力端子は前記第 j 電圧出力端子に電氣的に接続され、

前記比較回路 [j] の前記第 1 出力端子は第 j 駆動回路の入力端子に電氣的に接続され、

前記第 j 駆動回路は、前記第 1 クロック信号と前記比較回路 [j] から出力される前記第 1 出力電圧とに応じて、第 j チャージポンプ回路を駆動するための第 2 クロック信号を生成する半導体装置。

【請求項 1 1】

第 1 乃至第 N (N は 2 以上の整数) 電圧出力端子と、

負電圧生成回路と、

制御回路と、

分周回路と、

第 1 乃至第 N チャージポンプ回路と、

第 1 乃至第 N 監視回路と、

第 1 乃至第 N 駆動回路と、

を有する半導体装置であって、

前記制御回路は、前記負電圧生成回路を駆動するための第 1 クロック信号を生成し、

前記分周回路は、第 1 クロック信号を分周して、第 2 クロック信号を生成し、

前記負電圧生成回路の出力端子は、第 1 乃至第 N チャージポンプ回路の入力端子に電氣的に接続され、

前記第 j (j は 1 乃至 N の整数) チャージポンプ回路の出力端子は、第 j 電圧出力端子に電氣的に接続され、

第 j 監視回路は、比較回路 [j] を有し、

前記比較回路 [j] は、請求項 7 に記載の比較回路であり、

前記比較回路 [j] の前記第 1 入力端子は、前記第 j 電圧出力端子に電氣的に接続され、

前記比較回路 [j] の前記第 1 出力端子は、第 j 駆動回路の入力端子に電氣的に接続され、

前記第 j 駆動回路は、前記第 2 クロック信号と前記比較回路 [j] から出力される前記第 1 出力電圧とに応じて、第 j チャージポンプ回路を駆動するための第 3 クロック信号を生成する半導体装置。

【請求項 1 2】

請求項 1 1 において、

前記第 j 監視回路は、ラッチ回路 [j]、および回路 [j] を更に有し、

第 j ラッチ回路は、前記比較回路 [j] の前記第 1 出力端子と前記第 j 電圧出力端子との間に設けられ、

前記回路 [j] は、前記第 j ラッチ回路の出力に応じて、基準正電圧よりも低い電圧を前記比較回路 [j] の第 2 入力端子に入力する半導体装置。

【請求項 1 3】

請求項 1 1 において、

前記第 j 監視回路は、選択回路 [j] を更に有し、

前記選択回路 [j] は、前記比較回路 [j] の前記第 1 出力端子からの前記第 1 出力電圧に応じて、低レベル側電源電圧を前記比較回路 [j] の前記差動入力回路に入力する半導体装置。

【請求項 1 4】

チップが内蔵された電子部品であって、
前記チップには、請求項 8 乃至 13 の何れか 1 項に記載の半導体装置が設けられている
電子部品。

【請求項 15】

請求項 14 に記載の電子部品と、
表示部、マイク、スピーカ、操作キー、及び筐体の少なくとも一と、
を有する電子機器。