

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
2. Juni 2005 (02.06.2005)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2005/050746 A2

- (51) Internationale Patentklassifikation⁷: **H01L 33/00**, 31/02, 31/0203
- (21) Internationales Aktenzeichen: PCT/EP2004/052676
- (22) Internationales Anmeldedatum:
27. Oktober 2004 (27.10.2004)
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
103 53 679.5 17. November 2003 (17.11.2003) DE
- (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **SIEMENS AKTIENGESELLSCHAFT** [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE). **OSRAM OPTO SEMICONDUCTORS GMBH** [DE/DE]; Wernerwerkstrasse 2, 93040 Regensburg (DE).
- (72) Erfinder; und
- (75) Erfinder/Anmelder (nur für US): **GÜNTHER, Ewald** [DE/DE]; Espenthal 10, 93128 Regenstauf (DE). **SORG, Jörg-Erich** [DE/DE]; Gozratstrasse 12, 93053 Regensburg (DE). **WEIDNER, Karl** [DE/DE]; Zauserweg 6, 81245 München (DE). **ZAPF, Jörg** [DE/DE]; Dalandstrasse 1, 81927 München (DE).
- (74) Gemeinsamer Vertreter: **SIEMENS AKTIENGESELLSCHAFT**; Postfach 22 16 34, 80506 München (DE).
- (81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

(54) Title: ECONOMIC MINIATURIZED CONSTRUCTION TECHNIQUE AND CONNECTION TECHNIQUE FOR LED'S AND OTHER OPTO-ELECTRONIC MODULES

(54) Bezeichnung: KOSTENGÜNSTIGE, MINIATURISIERTE AUFBAU- UND VERBINDUNGSTECHNIK FÜR LEDS UND ANDERE OPTOELEKTRONISCHE MODULE

(57) Abstract: The invention relates to a product comprising a substrate with an opto-electronic component which is contacted in a planar manner.

(57) Zusammenfassung: Ein Erzeugnis weist ein Substrat mit einem optoelektronischen Bauelement auf, das planar kontaktiert ist.



WO 2005/050746 A2

Beschreibung

Kostengünstige, miniaturisierte Aufbau- und
Verbindungstechnik für LEDs und andere optoelektronische
5 Module

Bei der Herstellung von einzelnen LEDs und
Beleuchtungsmodulen (Compact Light Sources) kommen als
elektrische Kontaktieretechniken zwischen Chip und Substrat
10 überwiegend Drahtbonden und Löten bzw. eine Chipmontage mit
Leitkleber zum Einsatz. Auf diese Weise entstehen bestückbare
Bauelemente oder auch LED-Arrays für Beleuchtungsmodule. Der
übliche Aufbauprozess ist wie folgt:

- 15 - Diebonden: Platzieren des oder der Chips in einem
gefüllten Leitkleber (Kleben) und Aushärten des Klebers
oder
- Montage des Chips mit Hilfe eines Lotes, unter Temperatur
20 und möglicherweise Druck (Löten/Legieren),
- Wirebond: Elektrischer Anschluss des Chips durch
Drahtkontaktieren,
- 25 - Einkapselung des Chips mit transparentem Material (Epoxi,
Silikon, Acrylat, Polyurethan und andere Polymere) durch
Gießtechnik oder Spritztechnik,
- Vereinzeln der Nutzen durch Sägen, Wasserstrahlschneiden
30 oder Lasertrennen.

Im Zuge der Miniaturisierung werden am Markt immer geringere
Bauteilhöhen angefragt. Dabei müssen die Produkte
kostengünstig sein und eine ausreichende Zuverlässigkeit
35 bieten. Im Fall von Chip-Arrays werden sogar sehr hohe
Zuverlässigkeiten gefordert. Darüber hinaus sollte die
Verbindungstechnik eine hohe Flexibilität bieten, um schnell,

flexibel und kostengünstig auf Designänderungen reagieren zu können.

Davon ausgehend liegt der Erfindung die Aufgabe zugrunde,
5 Module mit einem Substrat und optoelektronischen Bauelementen sowie Verfahren zu deren Herstellung anzugeben, die diesen Anforderungen gerecht werden.

Diese Aufgabe wird durch die in den unabhängigen Ansprüchen
10 angegebenen Erfindungen gelöst. Vorteilhafte Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

Dementsprechend weist ein Substrat ein optoelektronisches Bauelement auf, das planar kontaktiert ist. Die Kontaktierung
15 erfolgt also nicht mehr durch dicke, gegebenenfalls im Abstand von Substrat und Bauelement geführte Drähte, sondern durch eine planare, flache, ebene Leitstruktur etwa in Form einer Kupferschicht.

20 Durch die planare Kontaktierung ergibt sich eine besonders geringe Bauhöhe des Moduls aus Substrat und optoelektronischem Bauelement.

Das optoelektronische Bauelement kann beispielsweise mit
25 anderen optoelektronischen Bauelementen auf dem Substrat kontaktiert sein. Insbesondere ist es mit leitenden Elementen, beispielsweise Leiterbahnen, des Substrats planar kontaktiert.

30 Um die planare Kontaktierung in einem möglichst geringem Abstand vom Substrat und/oder optoelektronischen Bauelement zu führen, sind das Substrat und/oder das optoelektronische Bauelement zumindest teilweise mit einer isolierenden Schicht
35 versehen, auf der zur planaren Kontaktierung des optoelektronischen Bauelements die planare Leitstruktur angeordnet ist.

Die isolierende Schicht kann durch eine Folie, Lack und/oder eine Polymerschicht gebildet werden. Die Schicht kann auflaminiert, aufgedampft, gedruckt und/oder gespritzt werden. Eine Strukturierung der isolierenden Schicht kann
5 beispielsweise mittels Laser, (Plasma-)Ätzen, Inkjet und/oder Fotostrukturierung erfolgen. Als Polymer kann insbesondere Parylene verwendet werden.

Dem optoelektronischen Bauelement sollte eine
10 Lichtwechselwirkung mit der Umgebung möglich sein. Dies lässt sich besonders vorteilhaft auf zwei Arten realisieren:

Einmal kann die isolierende Schicht insgesamt oder insbesondere im Bereich der Lichtaus- und/oder
15 -eintrittsöffnung des optoelektronischen Bauelementes (hoch-)transparent sein.

Zum anderen kann in der isolierenden Schicht im Bereich der Lichtaus- und/oder -eintrittsöffnung des optoelektronischen
20 Bauelements ein Fenster geöffnet sein. Das Fenster kann, beispielsweise wenn die isolierende Schicht durch eine Folie gebildet wird, bereits vor dem Aufbringen der Schicht in dieser vorhanden sein. Alternativ lässt es sich aber auch nach dem Aufbringen der Schicht durch entsprechendes
25 Strukturieren der Schicht mittels der oben genannten Vorgehensweisen öffnen.

Ein solches Fenster ist vorzugsweise in der isolierenden Schicht auch im Bereich einer oder mehrerer elektrischer
30 Kontaktstellen des optoelektronischen Bauelementes vorgesehen. Durch das Fenster kann dann die planare Leitstruktur zur Kontaktstelle des optoelektronischen Bauelements geführt sein.

35 Wenn dies beabsichtigt ist, kann die isolierende Schicht und/oder die planare Leitstruktur auch eine Lichtaus- und/oder -eintrittsöffnung des optoelektronischen Bauelements

zumindest teilweise verdecken. Dazu ist insbesondere die planare Leitstruktur reflektierend ausgeführt, so dass beispielsweise Licht in das optoelektronische Bauelement zurückreflektiert wird und dieses an einer anderen
5 Lichtaustrittsöffnung verlassen kann. So lässt sich über die planare Kontaktierung zusätzlich eine Lichtführung erzielen.

Das optoelektronische Bauelement ist beispielsweise eine LED, insbesondere eine OLED, und/oder ein photovoltaisches
10 Bauelement. Als Substrat können eine Leiterplatte, eine Keramik, eine, insbesondere beidseitig mit Kupfer kaschierte, Flex, ein beispielsweise gestanzter oder geätzter Leadframe oder ein Schichtaufbau zum Einsatz kommen, wie er beispielsweise bei der Herstellung von Chipkarten oder
15 flexiblen Schaltkreisen verwendet wird.

Vorzugsweise beträgt die Höhe des Erzeugnisses mit Substrat und optoelektronischem Bauelement weniger als 0,4 mm.

20 In einem Verfahren zum Herstellen eines Erzeugnisses aufweisend ein Substrat mit einem optoelektronischen Bauelement wird das optoelektronische Bauelement planar kontaktiert. Vorteilhafte Ausgestaltungen des Verfahrens ergeben sich analog zu den vorteilhaften Ausgestaltungen des
25 Erzeugnisses und umgekehrt.

Weitere Vorteile und Merkmale der Erfindung lassen sich der Beschreibung von Ausführungsbeispielen anhand der Zeichnung entnehmen. Dabei zeigt:

30

Figur 1 einen Schnitt durch ein Erzeugnis aufweisend ein Substrat mit einem planar kontaktierten optoelektronischen Bauelement;

35 Figur 2 einen Schnitt durch ein alternatives Erzeugnis aufweisend ein Substrat mit einem planar kontaktierten optoelektronischen Bauelement;

Figur 3 einen Vergleich zwischen dem planar und einem herkömmlich kontaktierten optoelektronischen Bauelement in der Draufsicht und

5

Figur 4 einen Vergleich zwischen dem planar und dem herkömmlich kontaktierten optoelektronischen Bauelement bezüglich des Lichtausfalls.

10 Zunächst sollen einige Grundzüge der Aufbau- und Verbindungstechnik dargestellt werden.

Eines oder mehrere optoelektronische Bauelemente beispielsweise in Form von Chips werden durch Kleben oder
15 Lötten auf einem Substrat fixiert. Die elektrische Anbindung von Kontaktstellen in Form von Kontaktpads auf der Oberseite des optoelektronischen Bauelements erfolgt nun durch ein planares Kontaktierverfahren. Dieses kann zum Beispiel auf dem Auflaminieren einer elektrisch isolierenden Folie und der
20 Kontaktierung durch planare Leitstrukturen in Form von Metallstrukturen auf dieser Folie basieren. Statt in Form einer isolierenden Folie kann eine isolierende Schicht allerdings auch durch andere Verfahren erzeugt werden, wie beispielsweise Lackieren, Aufdampfen oder Drucken.

25

Zur isolierenden Schicht in Form von Isolierfolie:

- Aufbringen zum Beispiel durch isostatisches Laminieren in einem Autoklaven oder durch Verwendung eines Hot-Roll-Laminators oder in einer Vakuum-Heißpresse.
30

- Die Folie kann im Wellenlängenbereich des vom optoelektronischen Bauelement emittierten oder absorbierten Lichts transparent sein. Dann ist kein
35 partielles Entfernen der Folie notwendig. Die Folie kann dann auch die Schutzfunktion des Clear-Mold-Compounds mit übernehmen.

- Falls die Folie nicht ausreichend transparent ist, kann sie so strukturiert werden, dass je nach LED-Typ der Lichtaustritt an den Chipflanken und/oder an der
5 Chipoberseite maximiert wird. Dies kann beispielsweise durch eine Laserablation flexibel und unabhängig von der Topografie erfolgen.

- Durch geeignete Laminierverfahren kann erreicht werden,
10 dass die Isolierfolie die Chipoberfläche nachbildet. Damit kann erreicht werden, dass auch an den Kanten und in den Eckbereichen die volle Isolierfunktion zur Erhöhung der Zuverlässigkeit gegeben ist.

- 15 Zur Kontaktierung durch planare Leitstrukturen in Form von Metallstrukturen gibt es verschiedene Möglichkeiten:
 - Elektrische Anbindung über einen geeigneten
20 Metallisierungsprozess, zum Beispiel Aufbringen einer dünnen Startschicht durch Sputtern oder Aufdampfen, anschließend selektive Verstärkung durch stromlose oder galvanische Abscheidung zum Beispiel von Kupfer.

 - Die Isolierfolie ist elektrisch leitfähig beschichtet, zum
25 Beispiel durch Aufkaschieren einer Metallfolie. Diese Metallfolie wird nun vor oder nach dem Laminierprozess strukturiert. Die Verbindung zwischen Chip und Metallstruktur kann bei erhöhten, besonders rauen Bumps auf den Chip-Pads durch mechanisches Verpressen erfolgen
30 oder auch durch partielle galvanische oder stromlose Abscheidung. Hierbei ist eine Veredelung der Aluminium-Chip-Pads auf Waferebene vorteilhaft.

 - Die Verbindung kann auch durch Einsatz von vorgeformten
35 Presswerkzeugen in handelsüblichen Pressen erfolgen.

- Die leitfähigen Metallstrukturen können durch einen Druckprozess aufgebracht werden.

In Figur 1 erkennt man ein Erzeugnis 1 aufweisend ein
5 Substrat 2 in Form eines geätzten Kupfer-Leadframes. Das
Kupfer des Leadframes ist dabei mit einer Nickel-Gold-
Galvanik umgeben, um die Löteigenschaften zu verbessern. Auf
dem Substrat 2 ist ein optoelektronisches Bauelement 3 in
Form eines Chips angeordnet und mit dem Substrat 2 über
10 Leitkleber oder Lot 4 elektrisch und mechanisch verbunden.

Über das Substrat 2 und das optoelektronische Bauelement 3
ist eine isolierende Schicht 5 in Form einer Folie geführt.
Die isolierende Schicht 5 ist im Bereich der
15 Lichtaustrittsöffnung des optoelektronischen Bauelements 3
durch ein Fenster geöffnet. Zur Kontaktierung des
optoelektronischen Bauelements 3 ist eine planare
Leitstruktur 6 in Form einer Metallisierung über die
isolierende Schicht 5 zu Kontaktstellen des
20 optoelektronischen Bauelements 3 und zu einer Leiterbahn 7
des Substrats 2 geführt.

Das Substrat 2 mit dem optoelektronischen Bauelement 3, der
isolierenden Schicht 5 und der planaren Leitstruktur 6 sind
25 in eine Schutzmasse 8 in Form eines Clear-Mold-Compounds
eingegossen. Das Erzeugnis 1 ist etwa 150 µm hoch.

Das in Figur 2 dargestellte Erzeugnis 1 entspricht dem in
Figur 1 dargestellten mit Ausnahme der Tatsache, dass die
30 isolierende Schicht 5 transparent ausgeführt ist und deshalb
im Bereich der Lichtaustrittsöffnung des optoelektronischen
Bauelements 3 durchläuft. Es ist dort also kein Fenster
geöffnet, sondern nur an den Kontaktstellen des
optoelektronischen Bauelements 3, an denen dieses mit der
35 planaren Leitstruktur 6 elektrisch verbunden ist. Die
transparente, isolierende Schicht 5 kann insbesondere im
Bereich der Lichtaustrittsöffnung des optoelektronischen

Bauelements 3 Pigmente enthalten, um austretendes Licht zu färben.

In Figur 3 erkennt man links ein planar kontaktiertes optoelektronisches Bauelement 3 mit einem großen zentralen Lichtaustritt und einer diesen Lichtaustritt vollkommen umgebenden Randkontaktierung mit einer planaren Leitstruktur 6 und einer darunter verborgenen isolierenden Schicht. Alternativ kann die Randkontaktierung je nach Aufbau der Kontaktstellen des optoelektronischen Bauelements 3 und beabsichtigter Lichtführung auch nicht vollständig umlaufend, sondern nur an einer oder mehreren einzelnen Stellen zur dem Substrat 2 abgewandten Stirnseite des optoelektronischen Bauelements 3 laufen.

Rechts sieht man in Figur 3 ein optoelektronisches Bauelement 3, das nach dem Stand der Technik über 120 µm-Drahtbonden mit einem Draht 9 kontaktiert ist. Wie man erkennt, wird ein Großteil der Lichtaustrittsöffnung des optoelektronischen Bauelements 3 verdeckt.

Die Vorteile der planaren Kontaktierung bei der Lichtführung werden in Figur 4 besonders deutlich. Hier sieht man links wiederum das planar durch die isolierende Schicht 5 und die planare Leitstruktur 6 kontaktierte optoelektronische Bauelement 3 auf dem Substrat 2. Alle Lichtaustrittsöffnungen des optoelektronischen Bauelements 3, an denen ein Lichtaustritt nicht gewünscht wird, werden durch die isolierende Folie 5 und die planare Leitstruktur 6 verdeckt. Sind diese reflektierend ausgeführt, so wird das Licht sogar in das optoelektronische Bauelement 3 zurückreflektiert, bis es an der vorgesehenen Lichtaustrittsöffnung austritt.

Bei der rechts in Figur 4 dargestellten Kontaktierung nach dem Stand der Technik wird dagegen ein großer Teil des gewünschten Lichtaustrittsbereichs durch den angebondeten Draht 9 verdeckt. Stattdessen tritt das Licht ungewünscht

parallel zum Substrat 2 aus den Seiten des optoelektronischen Bauelements 3 aus.

5 Beim planar kontaktierten optoelektronischen Bauelement 3 tritt das Licht dagegen wie gewünscht an der dem Substrat 2 gegenüber liegenden Stirnfläche des optoelektronischen Bauelements 3 und damit in etwa senkrecht zum Substrat 2 aus.

10 Die beschriebene Aufbau- und Verbindungstechnik weist folgende Vorteile auf:

- Kleinflächige Ankontaktierung und ein variables Layout ermöglichen größtmögliche Lichtausbeuten.
- 15 - Homogene Stromverteilung durch ausgewählte Kontaktleiterdimensionen mit der Folge einer hohen Lichtausbeute.
- Ultradünner, miniaturisierter Aufbau.
- 20 - Planare Ankontaktierung ermöglicht dünne Moldmassenabdeckung.
- Planare Ankontaktierung ermöglicht eine effektive
- 25 Entwärmung durch einen flächig angebrachten Kühlkörper
- Kostengünstige Aufbau- und Verbindungstechnik durch hochparallele Prozessierung (Prozessierung im Nutzen). Auch das Fertigen im Reel-to-Reel-Verfahren ist möglich.
- 30 - Keine Abschattung durch zentrale Wirebond-Pads in der Chipmitte.
- Hohe Zuverlässigkeit durch angepasste
- 35 Materialeigenschaften, zum Beispiel CTE (Coefficient of Thermal Expansion), T_g (Temperatur des Glasübergangs) usw.

10

- Bei geeigneter Wahl der optischen Eigenschaften der Isolierfolie kann diese die Schutzfunktion des Clear-Mold-Compounds mit übernehmen, so dass dieser nicht mehr notwendig ist.

5

- Die Leuchtstoffe für die Lichtkonversion blau zu weiß können als Pigmente in die Folie eingearbeitet werden. Auf diese Weise ist über eine genau bestimmte Foliendicke und Pigmentkonzentration in der Folie eine gute Steuerung der

10

Farbkoordinaten möglich.

Patentansprüche

1. Erzeugnis aufweisend ein Substrat (2) mit einem optoelektronischen Bauelement (3),
5 dadurch gekennzeichnet,
dass das optoelektronische Bauelement (3) planar kontaktiert ist.
2. Erzeugnis nach Anspruch 1,
10 dadurch gekennzeichnet,
dass das Substrat (2) ein leitendes Element (7), insbesondere eine Leiterbahn, aufweist, mit dem das optoelektronische Bauelement (3) planar kontaktiert ist.
- 15 3. Erzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass das Substrat (2) und oder das optoelektronische Bauelement (3) zumindest teilweise mit einer isolierenden Schicht (5) versehen sind, auf der zur planaren Kontaktierung
20 des optoelektronischen Bauelements (3) eine planare Leitstruktur (6) angeordnet ist.
4. Erzeugnis nach Anspruch 3,
dadurch gekennzeichnet,
25 dass die isolierende Schicht (5) eine Folie, Lack und/oder eine Polymerschicht ist.
5. Erzeugnis nach Anspruch 3 oder 4,
dadurch gekennzeichnet,
30 dass die isolierende Schicht (5) im Bereich einer Lichtaus- und/oder -eintrittsöffnung des optoelektronischen Bauelements (3) transparent ist.
6. Erzeugnis nach Anspruch 3 oder 4,
35 dadurch gekennzeichnet,

12

dass in der isolierenden Schicht im Bereich einer Lichtaus- und/oder -eintrittsöffnung des optoelektronischen Bauelements (3) ein Fenster geöffnet ist.

5 7. Erzeugnis nach einem der Ansprüche 3 bis 6,
dadurch gekennzeichnet,
dass in der isolierenden Schicht im Bereich einer
Kontaktstelle des optoelektronischen Bauelements (3) ein
Fenster geöffnet ist, durch das die planare Leitstruktur zur
10 Kontaktstelle des optoelektronischen Bauelements geführt ist.

8. Erzeugnis nach einem der Ansprüche 3 bis 7,
dadurch gekennzeichnet,
dass die isolierende Schicht (5) Pigmente zur Färbung des vom
15 optoelektronischen Bauelement (3) emittierten oder
absorbierten Lichts enthält.

9. Erzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
20 dass die planare Kontaktierung eine Lichtaus- und/oder -
eintrittsöffnung des optoelektronischen Bauelements zumindest
teilweise verdeckt.

10. Erzeugnis nach einem der vorhergehenden Ansprüche,
25 dadurch gekennzeichnet,
dass das optoelektronische Bauelement (3) eine LED,
insbesondere eine OLED, und/oder ein fotovoltaisches
Bauelement ist.

30 11. Erzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass das Substrat (2) eine Leiterplatte, eine Flex oder ein
Leadframe ist.

35 12. Erzeugnis nach einem der vorhergehenden Ansprüche,
dadurch gekennzeichnet,
dass die Höhe des Erzeugnisses (1) weniger als 0,4 mm beträgt.

13. Verfahren zum Herstellen eines Erzeugnisses (1)
aufweisend ein Substrat (2) mit einem optoelektronischen
Bauelement (3),
5 dadurch gekennzeichnet,
dass das optoelektronische Bauelement (3) planar kontaktiert
wird.

FIG 1

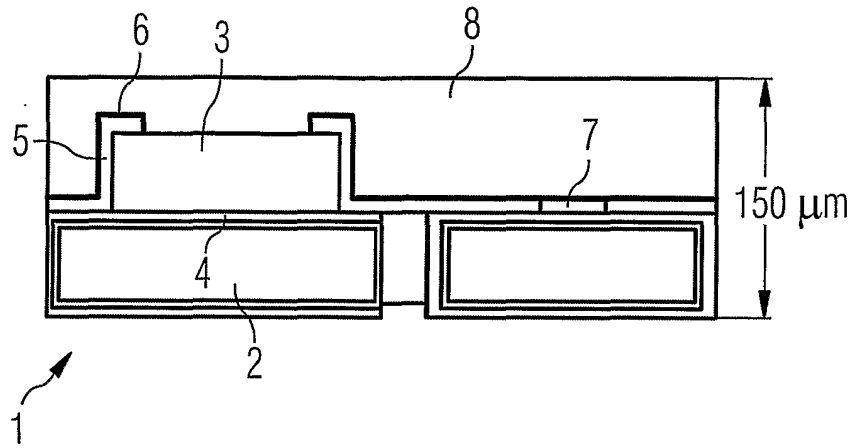


FIG 2

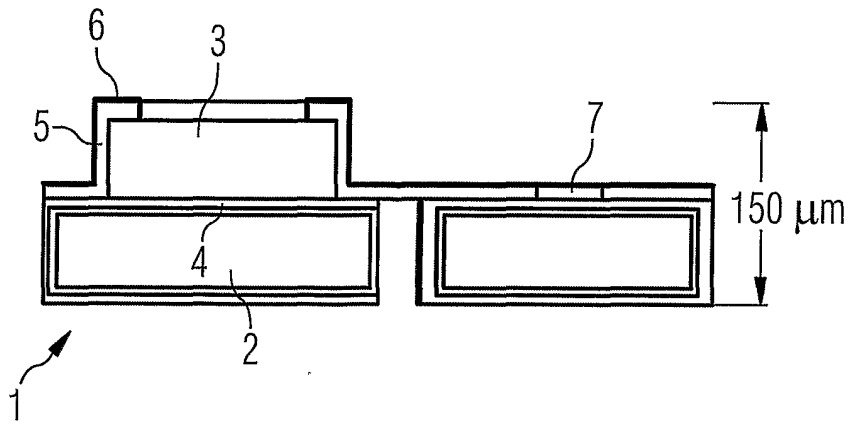


FIG 3

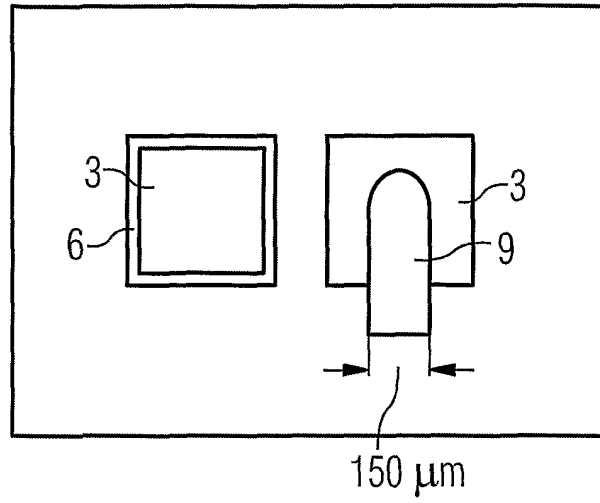


FIG 4

