

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2012 年 6 月 28 日 (28.06.2012)



(10) 国际公布号
WO 2012/083600 A1

- (51) 国际专利分类号:
H01L 21/283 (2006.01)
- (21) 国际申请号: PCT/CN2011/070698
- (22) 国际申请日: 2011 年 1 月 27 日 (27.01.2011)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201010599252.2 2010 年 12 月 21 日 (21.12.2010) CN
- (71) 申请人 (对除美国外的所有指定国): 中国科学院微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 罗军 (LUO, Jun) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。 赵超 (ZHAO, Chao) [BE/BE]; 比利时凯瑟尔洛市普拉特洛斯彻特街 276 号, Kessel-lo B-3010 (BE)。 钟汇才 (ZHONG, Huicai) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。

(74) 代理人: 北京集佳知识产权代理有限公司 (UNITALEN ATTORNEYS AT LAW); 中国北京市朝阳区建国门外大街 22 号赛特广场 7 层, Beijing 100004 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: METHOD FOR PREVENTING METAL SILICIDE TRANSVERSE INTRUDING INTO CHANNEL REGION

(54) 发明名称: 控制金属硅化物横向侵入沟道区的方法

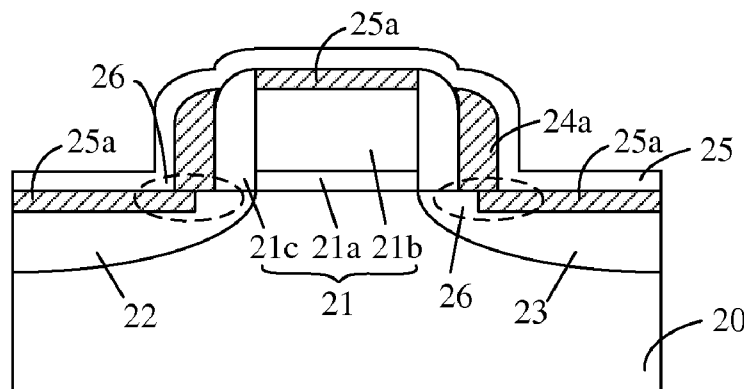


图 9 / Fig. 9

(57) Abstract: A method for preventing metal silicide transverse intruding into the channel region, the method comprising: providing a semiconductor substrate (20), a gate stack structure (21) formed on the semiconductor substrate (20), and a source region (22) and a drain region (23) formed in the semiconductor substrate (20) at both sides of the gate stack structure (21); forming sacrificial sidewalls (24a) on the sidewall of the gate stack structure (21) on the semiconductor substrate (20); depositing a metal layer (25) to cover the surface of the semiconductor substrate (20), the gate stack structure (21), and the sacrificial sidewalls (24a); heat-treating the semiconductor substrate (20), so that the metal layer (25) reacts with the semiconductor substrate (20) of the source region (22) and the drain region (23) and the sacrificial sidewalls (24a); removing the sacrificial sidewalls (24a), the reaction product of the sacrificial sidewalls (24a) and the metal layer (25), and the unreacted metal layer (25). The method can reduce or avoid metal silicide lateral growth to improve performance and reliability of a device.

[见续页]



WO 2012/083600 A1



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

(57) 摘要:

一种控制金属硅化物横向侵入沟道区的方法, 包括: 提供半导体衬底(20), 所述半导体衬底(20)上形成有栅堆叠结构(21), 所述栅堆叠结构(21)两侧的半导体衬底(20)中形成有源区(22)和漏区(23); 在所述半导体衬底(20)上所述栅堆叠结构(21)的侧壁形成牺牲侧墙(24a); 沉积金属层(25), 覆盖所述半导体衬底(20)、栅堆叠结构(21)和牺牲侧墙(24a)的表面; 对所述半导体衬底(20)进行热处理, 使所述金属层(25)与所述源区(22)、漏区(23)的半导体衬底(20)以及牺牲侧墙(24a)之间发生反应; 去除所述牺牲侧墙(24a)以及所述牺牲侧墙(24a)与所述金属层(25)的反应产物和未反应的金属层(25)。所述方法可以减弱或避免金属硅化物的横向生长问题, 以提高器件的性能和可靠性。

控制金属硅化物横向侵入沟道区的方法

本申请要求于 2010 年 12 月 21 日提交中国专利局、申请号为 201010599252.2、发明名称为“自对准金属硅化物的形成方法”的中国专利申请

10 的优先权，其全部内容通过引用结合在本申请中。

5 技术领域

本发明涉及半导体制造领域，特别涉及一种在MOSFET制作过程中控制金属硅化物横向侵入沟道区的方法。

背景技术

随着半导体器件的特征尺寸（CD，Critical Dimension）的不断减小，如

10 MOS场效应管等半导体器件与上层互连结构之间的接触电阻对器件性能的影响越来越大，现有技术中常用的降低接触电阻的方法是在器件的接触电极上形成金属硅化物（Silicide）。

图1至图3以MOS场效应管为例，示出了现有技术的一种金属硅化物的形成方法。

15 参考图1，提供半导体衬底10，其上形成有MOS场效应管，所述MOS场效应管包括栅堆叠结构11和位于所述栅堆叠结构11两侧的半导体衬底10中的源区12和漏区13，其中，所述栅堆叠结构11主要包括栅介质层11a和栅电极11b，以及位于所述栅介质层11a和栅电极11b侧壁的侧墙11c，所述栅介质层11a一般为氧化硅，所述栅电极11b一般为多晶硅，所述侧墙11c一般为氧化硅或氮化硅

20 或二者的叠层结构。之后，沉积金属层14，覆盖所述半导体衬底10的表面以及所述栅堆叠结构11。为了降低形成金属硅化物的温度和生成具有低电阻率的金属硅化物，所述金属层14的材料一般选择镍基金属，如镍、镍铂合金等，以形成镍基的金属硅化物（Ni-based silicide，例如 NiSi, NiPtSi, NiCoSi, NiPtCoSi 等等）。

25 参考图2，对所述半导体衬底10进行热处理，如退火等，使得所述金属层14和硅材料的源区12和漏区13的表面、以及多晶硅材料的栅电极11b的表面发生反应，产生电阻率较低的金属硅化物14a，而侧墙11c为介质材料，不与所述金属层14发生反应。

参考图3，将未发生反应的金属层14去除，完成金属硅化物的形成过程。

-2-

仍然参考图2和图3，在金属硅化物14a的形成过程中，侧墙11c和其他未与半导体衬底10发生反应的金属层14中的金属会发生横向的扩散，使得形成在源区12和漏区13上的金属硅化物14a向所述侧墙11c下方的区域15中生长，甚至生长至栅介质层11a下方的半导体衬底10中，即MOS场效应管的沟道区域中，导致栅电极漏电流增大，器件可靠性下降，甚至可能导致源区12和漏区13之间短路，严重影响器件的性能。对于形成在绝缘体上硅（SOI）的MOS场效应管而言，由于器件使用的硅材料本身就非常有限，因此金属硅化物横向生长对器件性能的影响更加严重。

发明内容

10 本发明解决的问题是现有技术中金属硅化物形成过程中发生横向生长，影响器件性能。

为解决上述问题，本发明提供了一种控制金属硅化物横向侵入沟道区的方法，包括：

15 提供半导体衬底，所述半导体衬底上形成有栅堆叠结构，所述栅堆叠结构两侧的半导体衬底中形成有源区和漏区；

在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙；

沉积金属层，覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面；

对所述半导体衬底进行热处理，使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应；

20 去除所述牺牲侧墙以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。

可选的，所述半导体衬底为硅衬底、硅锗衬底、III-V族元素化合物衬底或绝缘体上硅结构。

25 可选的，所述金属层的材料选自钛（Ti）、钴（Co）、镍（Ni）、镍铂合金（Ni-Pt）、镍钴合金（Ni-Co）或镍铂钴合金（Ni-Co-Pt）其中之一。

可选的，所述牺牲侧墙的材料选自锗（Ge）、锡（Sn）或硅化锗（ $\text{Si}_{1-x}\text{Ge}_x$ ）。

可选的，使用湿法刻蚀去除所述牺牲侧墙，以及所述牺牲侧墙与所述金属层的反应产物。

可选的，使用湿法刻蚀去除所述未反应的金属层。

—3—

可选的,所述湿法刻蚀中使用的反应溶液包括 H_2O_2 , HCl , H_2SO_4 , NH_4OH , HNO_3 中的一种或其中任意几种的混合物。

可选的,所述在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙包括:

- 5 形成牺牲层,覆盖所述半导体衬底的表面以及所述栅堆叠结构的表面和侧壁;

对所述牺牲层进行回刻,去除所述半导体衬底表面和栅堆叠结构表面的牺牲层,在所述栅堆叠结构的侧壁形成牺牲侧墙。

- 10 可选的,所述栅堆叠结构包括前栅工艺中的栅介质层、位于所述栅介质层上的栅电极以及位于所述栅介质层和栅电极侧壁的介质侧墙,所述牺牲侧墙形成于所述介质侧墙的外侧侧壁上。

可选的,所述栅堆叠结构包括前栅工艺中的栅介质层和位于所述栅介质层上的栅电极,所述牺牲侧墙形成于所述栅介质层和栅电极的侧壁,在去除所述牺牲侧墙之后,还包括:

- 15 在所述栅介质层和栅电极的侧壁形成介质侧墙。

可选的,所述栅堆叠结构包括后栅工艺中的伪栅电极和位于所述伪栅电极侧壁的介质侧墙,所述牺牲侧墙形成于所述介质侧墙的外侧侧壁上。

可选的,所述栅堆叠结构包括后栅工艺中的伪栅电极,所述牺牲侧墙形成于所述伪栅电极的侧壁,在去除所述牺牲侧墙之后,还包括:

- 20 在所述伪栅电极的侧壁形成介质侧墙。

可选的,经过所述热处理之后,所述牺牲侧墙上方的金属层全部或部分与所述牺牲侧墙发生反应。

与现有技术相比,本发明的技术方案有如下优点:

- 25 本技术方案首先在栅堆叠结构的侧壁形成牺牲侧墙;之后沉积金属层,覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面;之后对所述半导体衬底进行热处理,使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应;最后去除所述牺牲侧墙,以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。在所述热处理过程中,牺牲侧墙上方的金属层与所述牺牲侧墙发生反应,有利于减弱或避免金属硅化物的横向生长,提高器件性能和可

靠性。

进一步的，本技术方案既能够适用于前栅工艺，也能够适用于后栅工艺，工业可用性强。

此外，在实际生产应用中，可以控制所述牺牲侧墙的厚度，使得在热处理过程中牺牲侧墙上方的金属层全部或部分与所述牺牲侧墙发生反应，即全部或部分被消耗掉，以适当调节金属硅化物的横向生长，降低源漏寄生串联电阻。

附图说明

图1至图3是现有技术的一种控制金属硅化物横向侵入沟道区的方法的中间结构的剖面图；

10 图4是本发明控制金属硅化物横向侵入沟道区的方法的具体实施方式的流程示意图；

图5至图10是本发明控制金属硅化物横向侵入沟道区的方法的第一实施例的中间结构的剖面图；

15 图11至图16是本发明控制金属硅化物横向侵入沟道区的方法的第二实施例的中间结构的剖面图；

图17至图24是本发明控制金属硅化物横向侵入沟道区的方法的第三实施例的中间结构的剖面图。

具体实施方式

20 现有技术中金属硅化物在形成过程中会发生横向生长，进入侧墙下方甚至沟道区域中，影响器件的可靠性和性能。

本技术方案首先在栅堆叠结构的侧壁形成牺牲侧墙；之后沉积金属层，覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面；之后对所述半导体衬底进行热处理，使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应；最后去除所述牺牲侧墙，以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。在所述热处理过程中，牺牲侧墙上方的金属层与所述牺牲侧墙发生反应，有利于减弱或避免金属硅化物的横向生长，提高器件性能和可靠性。

进一步的，本技术方案既能够适用于前栅工艺，也能够适用于后栅工艺，工业可用性强。

此外,在实际生产应用中,可以控制所述牺牲侧墙的厚度,使得在热处理过程中牺牲侧墙上方的金属层全部或部分与所述牺牲侧墙发生反应,即全部或部分被消耗掉,以适当调节金属硅化物的横向生长,降低源漏寄生串联电阻。

为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施方式做详细的说明。

在以下描述中阐述了具体细节以便于充分理解本发明。但是本发明能够以多种不同于在此描述的其它方式来实现,本领域技术人员可以在不违背本发明内涵的情况下做类似推广。因此本发明不受下面公开的具体实施方式的限制。

图 4 示出了本发明的控制金属硅化物横向侵入沟道区的方法的具体实施方式的流程示意图,包括:

步骤 S21,提供半导体衬底,所述半导体衬底上形成有栅堆叠结构,所述栅堆叠结构两侧的半导体衬底中形成有源区和漏区;

步骤 S22,在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙;

步骤 S23,沉积金属层,覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面;

步骤 S24,对所述半导体衬底进行热处理,使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应;

步骤 S25,去除所述牺牲侧墙以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。

第一实施例

图 5 至图 10 示出了本发明控制金属硅化物横向侵入沟道区的方法的第一实施例的中间结构的剖面图,第一实施例为 MOS 场效应管的前栅工艺的形成方法,当然,本实施例的技术方案也适用于肖特基势垒源/漏 MOS 场效应管 (Schottky barrier S/D MOSFET)、金属源/漏 MOS 场效应管 (metallic S/D MOSFET) 等其他半导体器件上的金属硅化物的形成过程。下面结合图 4 和图 5 至图 10 对第一实施例进行详细说明。

结合图 4 和图 5,执行步骤 S21,提供半导体衬底,所述半导体衬底上形成有栅堆叠结构,所述栅堆叠结构两侧的半导体衬底中形成有源区和漏区。具体的,如图 5 所示,提供半导体衬底 20,所述半导体衬底 20 可以是硅衬底、

—6—

锗硅衬底、III-V族元素化合物衬底、或绝缘体上硅结构，或本领域技术人员公知的其他半导体材料衬底，本实施例中，所述半导体衬底20优选为硅衬底。

所述半导体衬底20上形成有栅堆叠结构21，所述栅堆叠结构21两侧的半导体衬底20中形成有源区22和漏区23。本实施例中，所述栅堆叠结构21包括栅介质层21a和形成于栅介质层21a之上的栅电极21b，以及位于所述栅介质层21a和栅电极21b侧壁的介质侧墙21c。所述栅介质层21a的材料可以是氧化硅，所述栅电极21b的材料可以是多晶硅，所述介质侧墙21c的材料可以是氧化硅或氮化硅或二者的叠层结构。

结合图4、图6和图7，执行步骤S22，在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙。

具体的，首先参考图6，形成牺牲层24，覆盖所述半导体衬底20的表面以及所述栅堆叠结构21的表面和侧壁。所述牺牲层24的材料可以是锗、锡或硅化锗($\text{Si}_{1-x}\text{Ge}_x$)等，或是其他在加热时能够与金属硅化物中使用的金属材料反应的材料，其形成方法可以是化学气相沉积(CVD)、物理气相沉积(PVD)等。

参考图7，对所述牺牲层进行回刻(etch back)，去除所述半导体衬底20表面和栅堆叠结构21表面的牺牲层，在所述栅堆叠结构21的侧壁形成牺牲侧墙24a，具体的，所述牺牲侧墙24a位于所述介质侧墙21c的外围侧壁上。

结合图4和图8，执行步骤S23，沉积金属层，覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面。具体的，沉积金属层25，覆盖所述半导体衬底20、栅堆叠结构21和牺牲侧墙24a的表面。所述金属层25的材料可以是钛、钴、镍、镍铂合金、镍钴合金或镍钴铂合金其中之一，其形成方法可以是物理气相沉积。

结合图4和图9，执行步骤S24，对所述半导体衬底进行热处理，使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应。具体的，对所述半导体衬底20进行热处理，如退火等，使所述金属层25与所述源区22、漏区23以及牺牲侧墙24a中的材料发生反应，在所述源区22、漏区23和栅电极21b的表面形成金属硅化物25a。

在所述热处理过程中，所述牺牲侧墙24a上方的金属层25和所述牺牲侧

-7-

墙 24a 发生反应被消耗,能够有效减缓或避免金属元素的横向扩散。在具体实施例中,可以通过增大所述牺牲侧墙 24a 的厚度以使得所述牺牲侧墙 24a 上方的金属层 25 全部反应消耗掉,从而基本上避免了金属元素的横向扩散;此外,也可以通过减小所述牺牲侧墙 24a 的厚度以使得所述牺牲侧墙 24a 上方的金属层 25 反应后被部分消耗,使得金属元素发生适度的横向扩散现象,以使所述金属硅化物 25a 横向生长延伸至牺牲侧墙 24a 的下方区域 26 中,但同时并不延伸至截至侧墙 21c 的下方,在后续去除所述牺牲侧墙 24a 之后,有利于增大源区 22 和漏区 23 上形成的金属硅化物 25a 的覆盖面积,减小源漏寄生串联电阻。

10 结合图 4 和图 10,执行步骤 S25,去除所述牺牲侧墙以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。具体的,可以使用湿法刻蚀分别去除所述未反应的金属层和牺牲侧墙,以及所述牺牲侧墙与金属层的反应产物,湿法刻蚀中使用的反应溶液可以包括 H_2O_2 , HCl , H_2SO_4 , NH_4OH , HNO_3 中的一种或其中任意几种的混合物。

15 至此,完成了金属硅化物的形成过程,由于在热处理过程中牺牲侧墙反应消耗了位于其上的金属层,因而有效的减缓或避免了金属元素的横向扩散和金属硅化物的横向生长至介质侧墙下方,有利于提高器件的可靠性和性能。

第二实施例

20 图 11 至图 16 示出了本发明第二实施例的控制金属硅化物横向侵入沟道区的方法的中间结构的剖面图,第二实施例为 MOS 场效应管的前栅工艺的形成方法,类似的,本实施例的技术方案也适用于肖特基势垒源/漏 MOS 场效应管 (Schottky barrier S/D MOSFET)、金属源/漏 MOS 场效应管 (metallic S/D MOSFET) 等其他半导体器件上的金属硅化物的形成过程。

25 参考图 11,提供半导体衬底 30,所述半导体衬底 30 上形成有栅堆叠结构 31,栅堆叠结构 31 两侧的半导体衬底 30 中形成有源区 32 和漏区 33。本实施例中所述栅堆叠结构 31 包括栅介质层 31a 和位于其上的栅电极 31b,本实施例的栅堆叠结构 31 的侧壁上并没有形成介质侧墙。所述半导体衬底 30、栅介质层 31a 和栅电极 31b 的材料请参考第一实施例,这里就不再赘述。

参考图 12,在所述半导体衬底 30 上、栅堆叠结构 31 的侧壁形成牺牲侧

墙 34, 所述牺牲侧墙 34 的材料可以在加热时与金属硅化物中所用的金属材料反应, 具体可以为锗、锡或硅化锗 ($\text{Si}_{1-x}\text{Ge}_x$)。

参考图 13, 沉积金属层 35, 覆盖所述半导体衬底 30、栅堆叠结构 31 和牺牲侧墙 34 的表面。所述金属层 35 的材料可以是钛、钴、镍、镍钴合金、镍铂合金或镍钴铂合金等。

参考图 14, 对所述半导体衬底 30 进行热处理, 使得所述金属层 35 与所述源区 32、漏区 33、栅电极 31b 和牺牲侧墙 34 发生反应, 在所述源区 32、漏区 33 和栅电极 31b 的表面形成金属硅化物 35a。由于所述牺牲侧墙 34 可以和位于其上的金属层 35 发生反应, 因而可以减缓或避免金属硅化物的横向生长。与第一实施例类似的, 可以通过控制牺牲侧墙 34 的厚度, 以使得牺牲侧墙 34 上方的金属层 35 全部或部分与所述牺牲侧墙 34 发生反应, 从而适当调节金属硅化物的横向生长, 减小源漏寄生串联电阻。

参考图 15, 去除所述牺牲侧墙以及牺牲侧墙与金属层的反应产物和未反应的金属层。去除方法可以是湿法刻蚀, 具体请参见第一实施例。

参考图 16, 在去除所述牺牲侧墙以及牺牲侧墙与金属层的反应产物和未反应的金属层之后, 在所述栅堆叠结构 31 的侧壁上形成介质侧墙 36。

第三实施例

图 17 至图 24 示出了本发明第三实施例的控制金属硅化物横向侵入沟道区的方法的中间结构的剖面图, 第三实施例为 MOS 场效应管的后栅工艺的形成方法, 类似的, 本实施例的技术方案也适用于肖特基势垒源/漏 MOS 场效应管 (Schottky barrier S/D MOSFET)、金属源/漏 MOS 场效应管 (metallic S/D MOSFET) 等其他半导体器件上的金属硅化物的形成过程。

参考图 17, 提供半导体衬底 40, 所述半导体衬底 40 上形成有栅堆叠结构 41, 栅堆叠结构 41 两侧的半导体衬底 40 中形成有源区 42 和漏区 43。本实施例中, 所述栅堆叠结构 41 包括伪栅电极 41a 和位于所述伪栅电极 41a 侧壁的介质侧墙 41b。所述伪栅电极 41a 的材料一般为多晶硅, 所述介质侧墙 41b 的材料一般为氧化硅或氮化硅或二者的叠层结构。为了防止在所述伪栅电极 41a 上也形成金属硅化物, 影响后续伪栅电极 41a 的去除过程, 本实施例的伪栅电极 41a 的表面上还形成有帽层 41c, 所述帽层 41c 的材料为介质材料, 如氮化

硅等。

参考图 18, 在所述半导体衬底 40 上、栅堆叠结构 41 的侧壁形成牺牲侧墙 44, 所述牺牲侧墙 44 的材料可以在加热时与金属硅化物中所用的金属材料反应, 具体可以为锗、锡或硅化锗 ($\text{Si}_{1-x}\text{Ge}_x$)。

5 参考图 19, 沉积金属层 45, 覆盖所述半导体衬底 40、栅堆叠结构 41 和牺牲侧墙 44 的表面。所述金属层 45 的材料可以是钛、钴、镍、镍钴合金、镍铂合金或镍钴铂合金等。

10 参考图 20, 对所述半导体衬底 40 进行热处理, 使得所述金属层 45 与所述源区 42、漏区 43 和牺牲侧墙 44 发生反应, 在所述源区 42 和漏区 43 的表面形成金属硅化物 45a, 由于所述帽层 41c 并不与金属层 45 反应, 因而伪栅电极 41a 上并不会形成金属硅化物。由于所述牺牲侧墙 44 可以和位于其上的金属层 45 发生反应, 因而可以减缓或避免金属硅化物的横向生长。与第一实施例和第二实施例类似的, 可以通过控制牺牲侧墙 44 的厚度, 以使得牺牲侧墙 44 上方的金属层 45 全部或部分与所述牺牲侧墙 44 发生反应, 从而适当调节金属硅化物的横向生长, 减小源漏寄生串联电阻。

15 参考图 21, 去除所述牺牲侧墙以及所述牺牲侧墙与金属层的反应产物和未反应的金属层。去除方法可以是湿法刻蚀, 具体请参见第一实施例。

20 参考图 22, 在所述介质侧墙 41b 侧壁的半导体衬底 40 上形成介质层 46, 所述介质层 46 的材料可以是氧化硅、掺杂的硅玻璃等, 其形成方法可以是化学气相沉积。

参考图 23, 去除所述伪栅电极和伪栅电极上方的帽层, 从而在所述介质层 46 中形成开口, 去除的方法可以是湿法刻蚀或干法刻蚀。

25 参考图 24, 在所述开口中填充形成栅介质层 47 和栅电极 48, 在后栅工艺中, 栅介质层 47 的材料一般为高介电常数 (高 k) 材料, 如 HfO_2 , La_2O_3 等, 栅电极 48 的材料一般为金属材料, 如 Ti, Ni, Al, W 等。

至此, 完成了后栅工艺中 MOS 场效应管和金属硅化物的形成过程, 当然, 在其他具体实施例中, 也可以先不形成介质侧墙, 而在所述伪栅电极的侧壁上直接形成牺牲侧墙, 在后续形成金属硅化物并去除所述牺牲侧墙之后, 再在所述伪栅电极的侧壁上形成介质侧墙。

5 综上，本技术方案首先在栅堆叠结构的侧壁形成牺牲侧墙；之后沉积金属层，覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面；之后对所述半导体衬底进行热处理，使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应；最后去除所述牺牲侧墙以及所述牺牲侧墙与所述金属层的反应产物和未反应的金属层。在所述热处理过程中，牺牲侧墙上方的金属层与所述牺牲侧墙发生反应，有利于减弱或避免金属硅化物的横向生长，提高器件性能和可靠性。

进一步的，本技术方案既能够适用于前栅工艺，也能够适用于后栅工艺，工业可用性强。

10 此外，在实际生产应用中，可以控制所述牺牲侧墙的厚度，使得在热处理过程中牺牲侧墙上方的金属层全部或部分与所述牺牲侧墙发生反应，即全部或部分被消耗掉，以适当调节金属硅化物的横向生长，降低源漏寄生串联电阻。

15 本发明虽然已以较佳实施例公开如上，但其并不是用来限定本发明，任何本领域技术人员在不脱离本发明的精神和范围内，都可以利用上述揭示的方法和技术内容对本发明技术方案做出可能的变动和修改，因此，凡是未脱离本发明技术方案的内容，依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化及修饰，均属于本发明技术方案的保护范围。

权 利 要 求

1. 一种控制金属硅化物横向侵入沟道区的方法，其特征在于，包括：
提供半导体衬底，所述半导体衬底上形成有栅堆叠结构，所述栅堆叠结构两侧的半导体衬底中形成有源区和漏区；
- 5 在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙；
沉积金属层，覆盖所述半导体衬底、栅堆叠结构和牺牲侧墙的表面；
对所述半导体衬底进行热处理，使所述金属层与所述源区、漏区的半导体衬底以及牺牲侧墙之间发生反应；
去除所述牺牲侧墙以及所述牺牲侧墙与所述金属层的反应产物和未反应的
10 金属层。
2. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法，其特征在于，所述半导体衬底为硅衬底、硅锗衬底、III-V 族元素化合物衬底或绝缘体上硅结构。
3. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法，其特征在
15 于，所述金属层的材料选自钛、钴、镍、镍铂合金、镍钴合金或镍铂钴合金其中之一。
4. 根据权利要求 3 所述的控制金属硅化物横向侵入沟道区的方法，其特征在于，所述牺牲侧墙的材料选自锗、锡或硅化锗。
5. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法，其特征在
20 于，使用湿法刻蚀去除所述牺牲侧墙，以及所述牺牲侧墙与所述金属层的反应产物。
6. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法，其特征在
于，使用湿法刻蚀去除所述未反应的金属层。
7. 根据权利要求 5 或 6 所述的控制金属硅化物横向侵入沟道区的方法，其特
25 征在于，所述湿法刻蚀中使用的反应溶液包括 H_2O_2 ， HCl ， H_2SO_4 ， NH_4OH ， HNO_3 中的一种或其中任意几种的混合物。
8. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法，其特征在
于，所述在所述半导体衬底上、所述栅堆叠结构的侧壁形成牺牲侧墙包括：
形成牺牲层，覆盖所述半导体衬底的表面以及所述栅堆叠结构的表面和侧

壁;

对所述牺牲层进行回刻, 去除所述半导体衬底表面和栅堆叠结构表面的牺牲层, 在所述栅堆叠结构的侧壁形成牺牲侧墙。

5 9. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法, 其特征在于, 所述栅堆叠结构包括前栅工艺中的栅介质层、位于所述栅介质层上的栅电极以及位于所述栅介质层和栅电极侧壁的介质侧墙, 所述牺牲侧墙形成于所述介质侧墙的外侧侧壁上。

10. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法, 其特征在于, 所述栅堆叠结构包括前栅工艺中的栅介质层和位于所述栅介质层上的栅电极, 所述牺牲侧墙形成于所述栅介质层和栅电极的侧壁, 在去除所述牺牲侧墙之后, 还包括:

在所述栅介质层和栅电极的侧壁形成介质侧墙。

15 11. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法, 其特征在于, 所述栅堆叠结构包括后栅工艺中的伪栅电极和位于所述伪栅电极侧壁的介质侧墙, 所述牺牲侧墙形成于所述介质侧墙的外侧侧壁上。

12. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法, 其特征在于, 所述栅堆叠结构包括后栅工艺中的伪栅电极, 所述牺牲侧墙形成于所述伪栅电极的侧壁, 在去除所述牺牲侧墙之后, 还包括:

在所述伪栅电极的侧壁形成介质侧墙。

20 13. 根据权利要求 1 所述的控制金属硅化物横向侵入沟道区的方法, 其特征在于, 经过所述热处理之后, 所述牺牲侧墙上方的金属层全部或部分与所述牺牲侧墙发生反应。

— 1/9 —

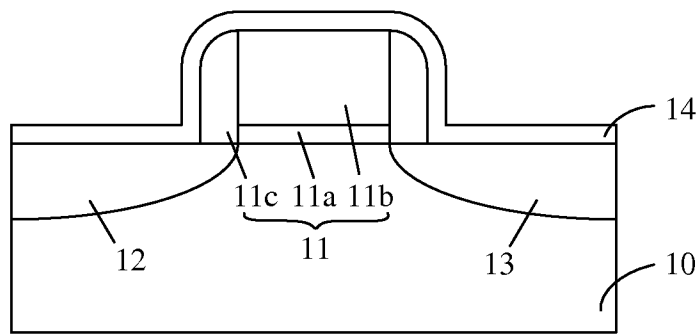


图 1

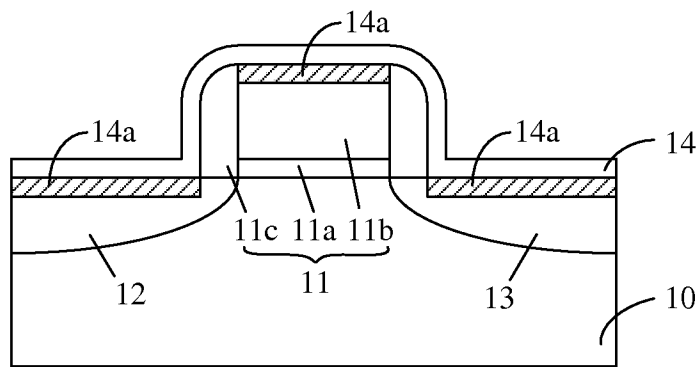


图 2

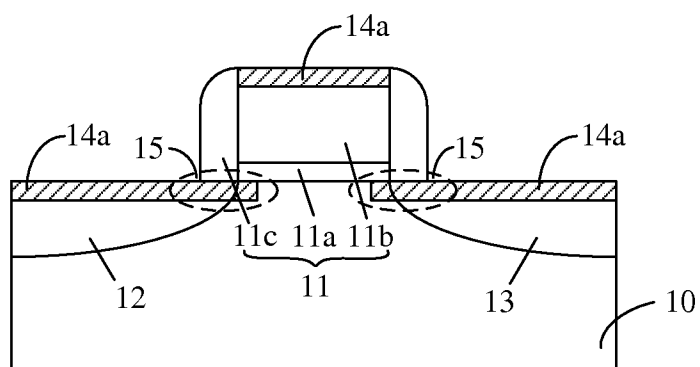


图 3

— 2/9 —

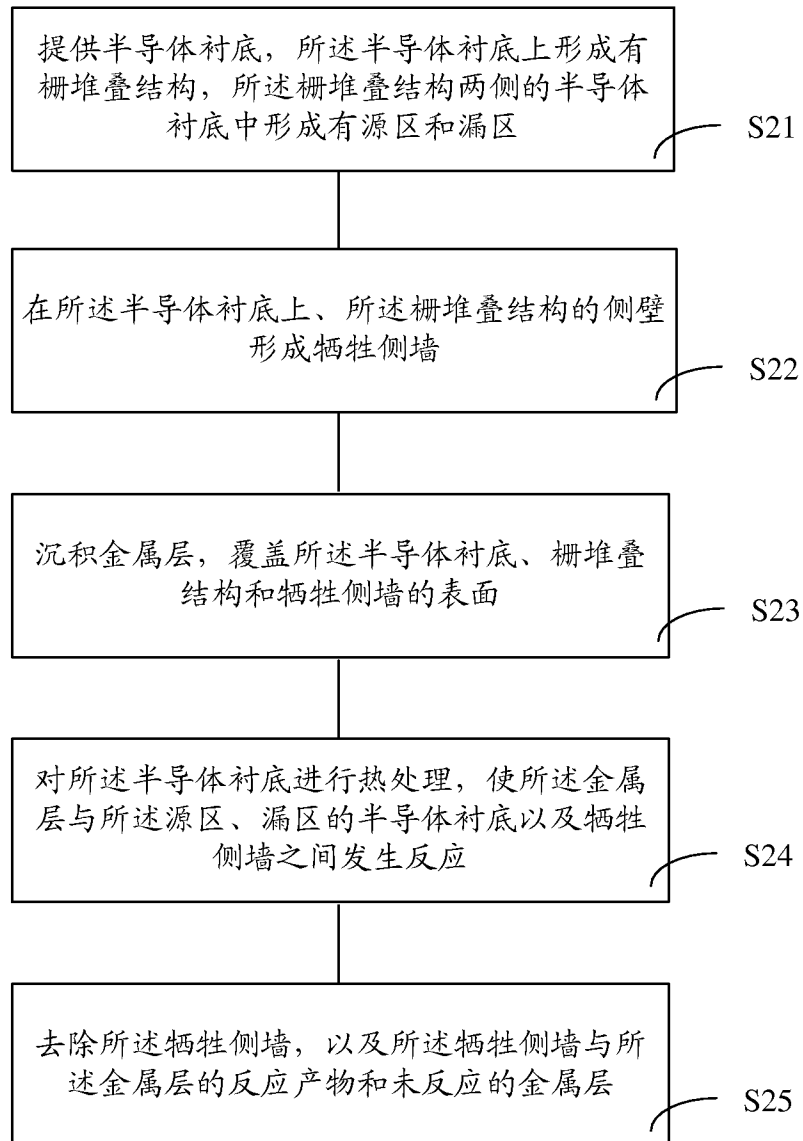


图 4

— 3/9 —

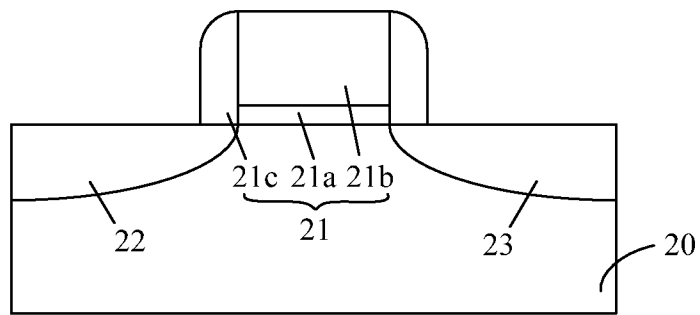


图 5

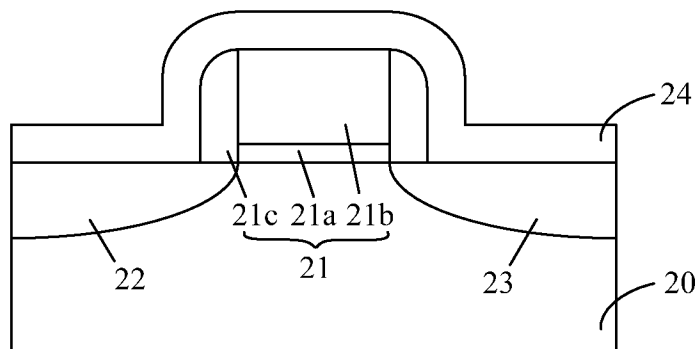


图 6

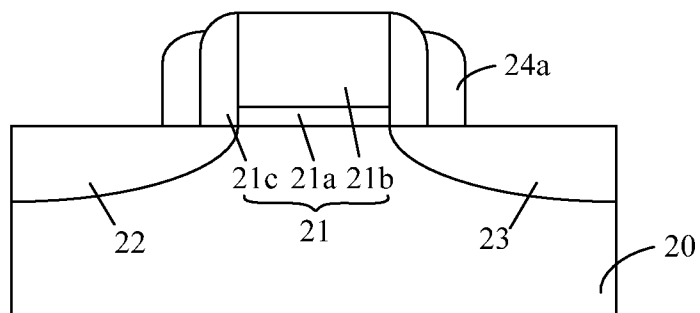


图 7

— 4/9 —

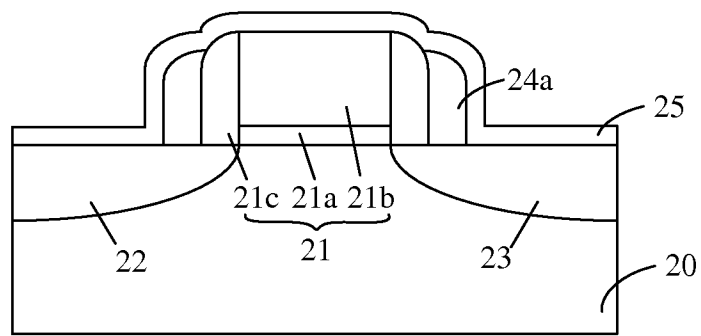


图 8

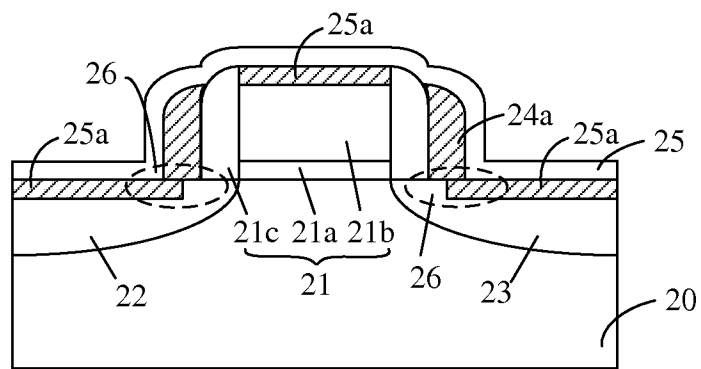


图 9

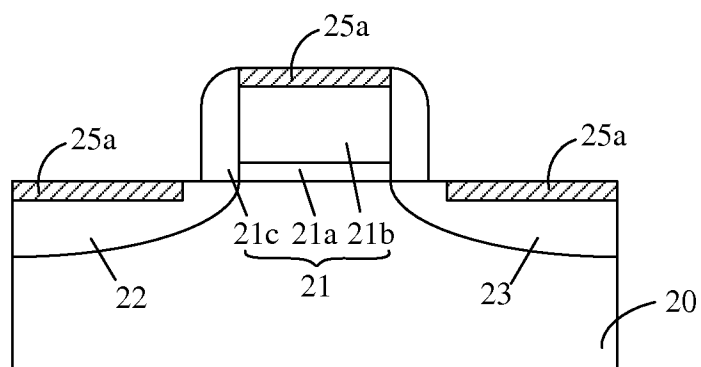


图 10

— 5/9 —

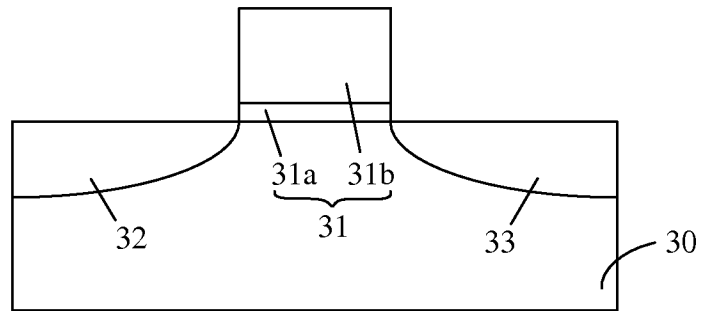


图 11

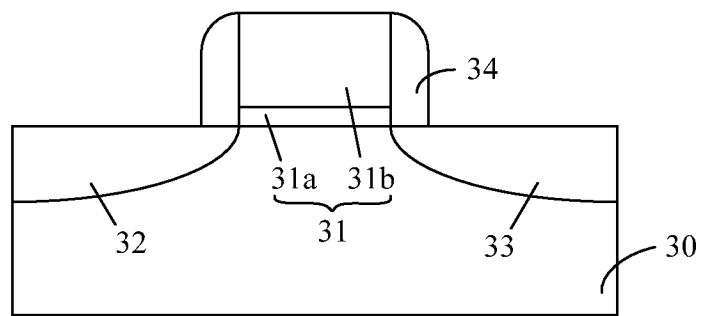


图 12

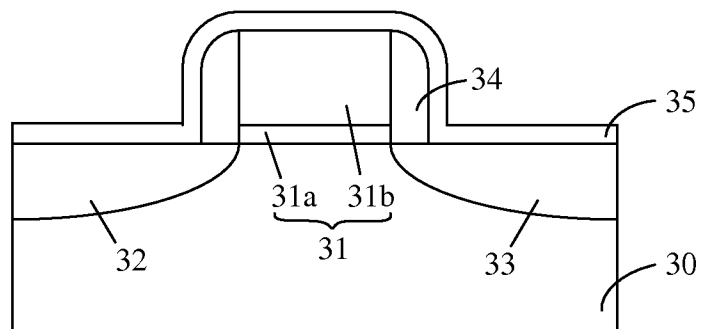


图 13

—6/9—

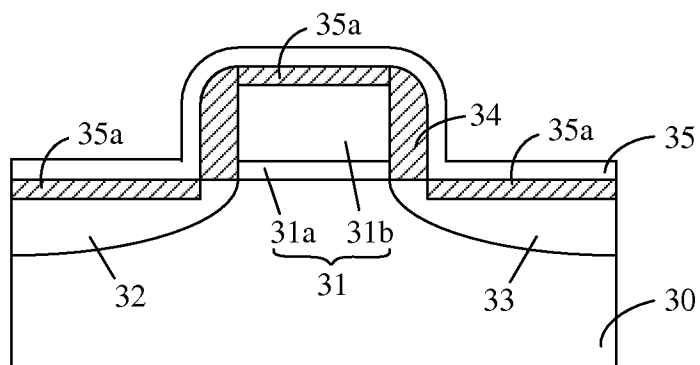


图 14

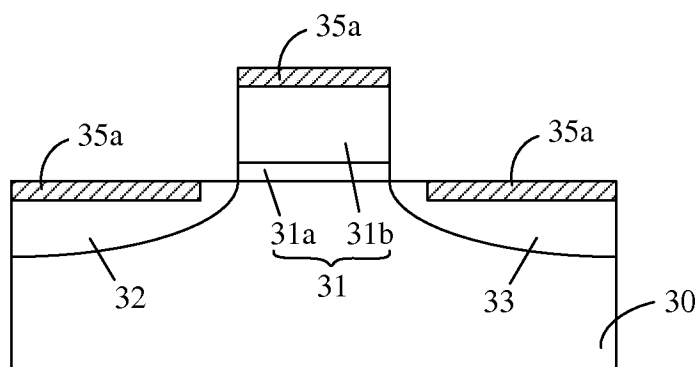


图 15

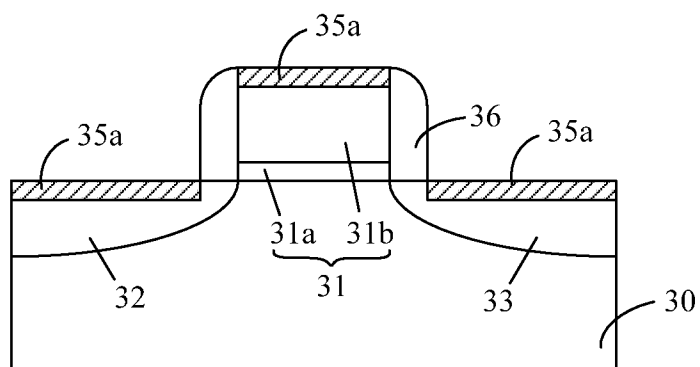


图 16

— 7/9 —

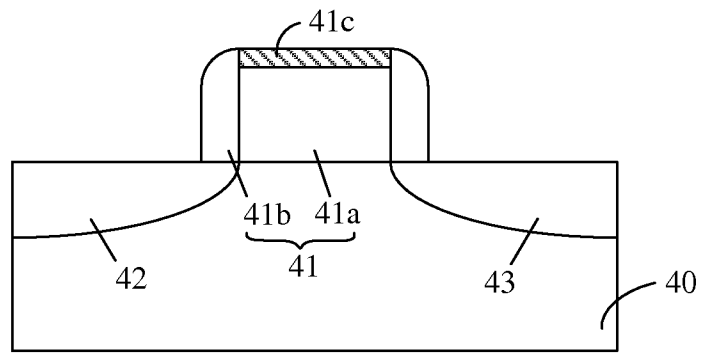


图 17

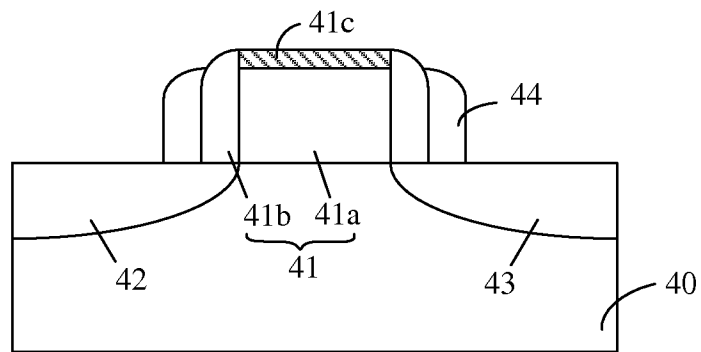


图 18

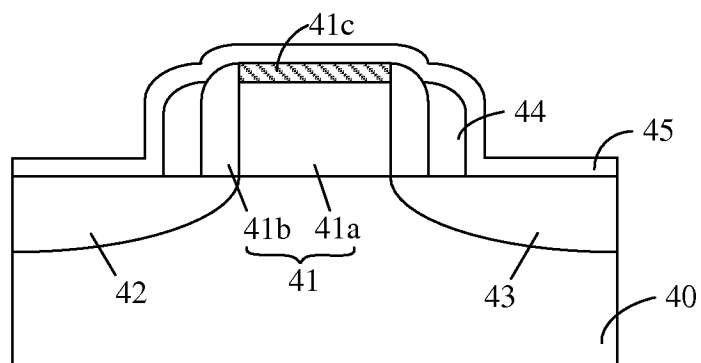


图 19

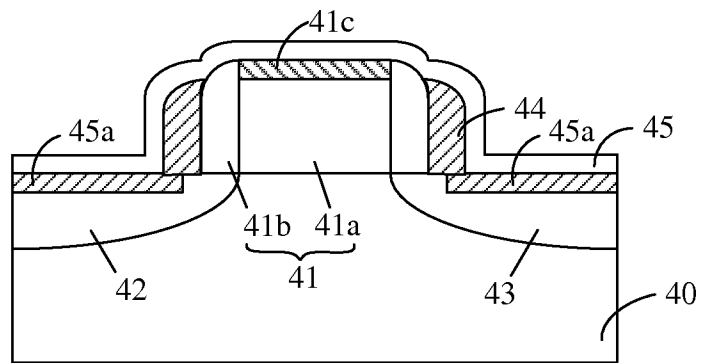


图 20

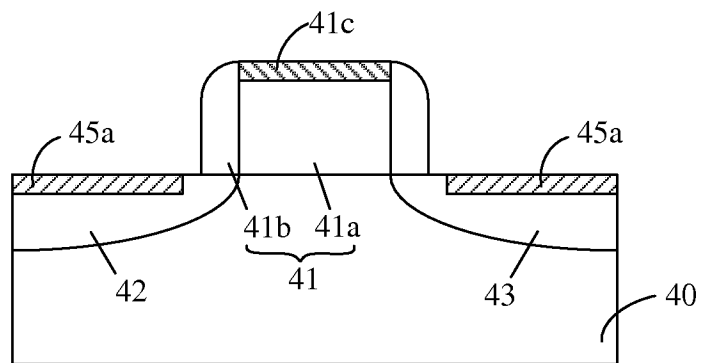


图 21

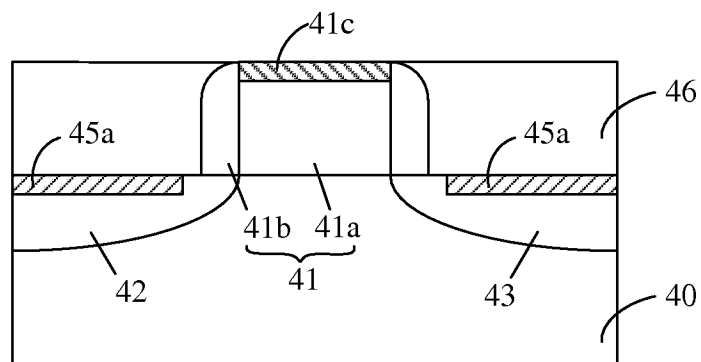


图 22

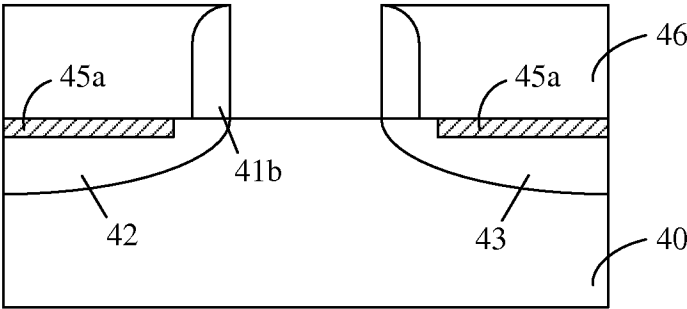


图 23

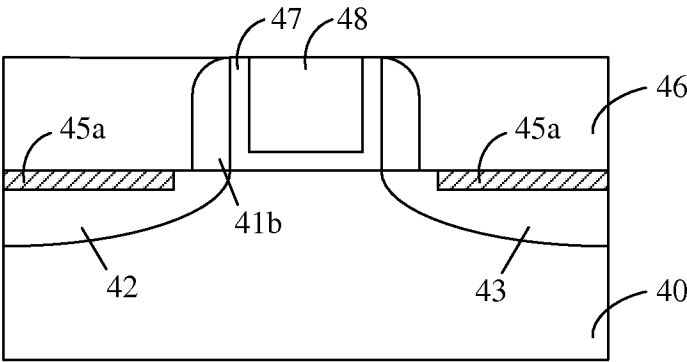


图 24

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2011/070698

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/283(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L21/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNKI, CNPAT, SIPOABS: silicide, sacrificial sidewall?, sacrificial side wall?, sacrificial spacer?, sidewall?, side wall?, spacer?, /ic/ec H01L21+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	KR20070046351A(SAMSUNG ELECTRONICS CO., LTD) 03 Jul. 2007(03.05.2007) abstract, page 4, line 28-page 6, line 13 of description, figs.1-9	1-3, 5-13 4
Y	CN101263594A(NXP CO., LTD) 10 Sep. 2008(10.09.2008) page 7, line 12-line 13 of description, fig.7	4
A	US2005/0212040A1(HOKAZONO et al.) 29 Sep. 2005 (29.09.2005) the whole document	1-13

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&”document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
12 Jul. 2011(12.07.2011)Date of mailing of the international search report
08 Sep. 2011 (08.09.2011)Name and mailing address of the ISA/CN
The State Intellectual Property Office, the P.R.China
6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China
100088
Facsimile No. 86-10-62019451Authorized officer
ZHOU, Jiang
Telephone No. (86-10)62411586

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2011/070698

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
KR20070046351A	03.05.2007	None	
CN101263594A	10.09.2008	EP1927136A2	04.06.2008
		US2009302389A1	10.12.2009
		JP2009509325T	05.03.2009
		TW200739746A	16.10.2007
		WO2007031930A2	22.03.2007
US2005/0212040A1	29.09.2005	JP2005277172A	06.10.2005

国际检索报告

国际申请号
PCT/CN2011/070698

A. 主题的分类

H01L 21/283 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L21/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNKI, CNPAT, SIPOABS: 硅化物, 牺牲侧墙, 牺牲侧壁, 牺牲间隙壁, 侧墙, 侧壁, 间隙壁, silicide, sacrificial sidewall?, sacrificial side wall?, sacrificial spacer?, sidewall?, side wall?, spacer?, /ic/ec H01L21+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	KR20070046351A (三星电子有限责任公司) 03.5 月 2007 (03.05.2007) 摘要、说明书第 4 页第 28 行-第 6 页第 13 行、附图 1-9	1-3, 5-13
Y		4
Y	CN101263594A (NXP 股份有限公司) 10.9 月 2008 (10.09.2008) 说明书第 7 页第 12 行-第 13 行、附图 7	4
A	US2005/0212040A1 (HOKAZONO et al.) 29.9 月 2005 (29.09.2005) 全文	1-13

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

12.7 月 2011 (12.07.2011)

国际检索报告邮寄日期

08.9 月 2011 (08.09.2011)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局
中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

周江

电话号码: (86-10) 62411586

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2011/070698

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
KR20070046351A	03. 05. 2007	无	
CN101263594A	10. 09. 2008	EP1927136A2	04. 06. 2008
		US2009302389A1	10. 12. 2009
		JP2009509325T	05. 03. 2009
		TW200739746A	16. 10. 2007
		W02007031930A2	22. 03. 2007
US2005/0212040A1	29. 09. 2005	JP2005277172A	06. 10. 2005