

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5743340号
(P5743340)

(45) 発行日 平成27年7月1日 (2015.7.1)

(24) 登録日 平成27年5月15日 (2015.5.15)

(51) Int. Cl.

F I

G 0 9 G 3 / 3 4 (2006.01)

G 0 9 G 3 / 2 0 (2006.01)

G 0 2 F 1 / 1 7 (2006.01)

G 0 9 G 3 / 3 4 C

G 0 9 G 3 / 2 0 6 2 1 A

G 0 9 G 3 / 2 0 6 2 1 F

G 0 9 G 3 / 2 0 6 2 3 C

G 0 9 G 3 / 2 0 6 2 3 D

請求項の数 19 (全 19 頁) 最終頁に続く

(21) 出願番号 特願2012-535839 (P2012-535839)
 (86) (22) 出願日 平成22年10月28日 (2010.10.28)
 (65) 公表番号 特表2013-509605 (P2013-509605A)
 (43) 公表日 平成25年3月14日 (2013.3.14)
 (86) 国際出願番号 PCT/EP2010/066412
 (87) 国際公開番号 W02011/051413
 (87) 国際公開日 平成23年5月5日 (2011.5.5)
 審査請求日 平成25年10月16日 (2013.10.16)
 (31) 優先権主張番号 0918959.8
 (32) 優先日 平成21年10月29日 (2009.10.29)
 (33) 優先権主張国 英国 (GB)

(73) 特許権者 506255669
 リクアヴィスタ ビー. ヴィー.
 オランダ, 5651シーエー, アイン
 トホーフェン, スワーンシュトラート
 1 ジーイービー. ティーエーエム
 (74) 代理人 100107456
 弁理士 池田 成人
 (74) 代理人 100148596
 弁理士 山口 和弘
 (74) 代理人 100123995
 弁理士 野田 雅一
 (72) 発明者 オバート, ジョー
 オランダ, NL-6042 ダブリュー
 イー ルールモント, ハーグハイゼン
 32

最終頁に続く

(54) 【発明の名称】 エレクトロウェットティングディスプレイデバイスを駆動する方法、ディスプレイデバイス、及び
 、ディスプレイデバイス制御システム

(57) 【特許請求の範囲】

【請求項 1】

表示素子を含むエレクトロウェットティングディスプレイデバイスを駆動する方法であって、前記表示素子が、

キャピティと、

前記キャピティ内の第1の流体及び第2の流体であって、前記第1の流体が前記第2の流体と不混和性である、前記第1の流体及び前記第2の流体と、

前記キャピティに面する表面と、

第1の電極と、

を備え、

前記ディスプレイデバイスが、前記第1の電極に電圧を印加し前記電圧の信号レベルに応答して表示状態をもたらすための制御システムを備え、前記第2の流体が前記表面の少なくとも最小領域に隣接するように表示期間を通して信号レベルを設定するように制御システムが構成され、前記最小領域がゼロ領域より大きく、

前記方法が、前記表示期間中に少なくとも1つの表示信号を印加するステップを含み、前記少なくとも1つの表示信号レベルが、前記表示期間を通して前記第1の流体及び前記第2の流体が前記表面に隣接するように設定される方法。

【請求項 2】

前記表示期間のために前記表示素子を始動するために、表示前期間中に少なくとも1つの表示前信号レベルを印加するステップを含む、請求項1に記載の方法。

【請求項 3】

前記少なくとも 1 つの表示前信号が、表示素子の構成を、前記第 1 の流体が前記表面に隣接するが前記第 2 の流体が前記表面に隣接しない状態から、前記第 1 の流体及び前記第 2 の流体が前記表面の一部に隣接する状態に変化させることによって前記表示素子を始動する、請求項 2 に記載の方法。

【請求項 4】

前記少なくとも 1 つの表示前信号レベルが、単一の信号レベル又は単一の信号パルスからなる、請求項 2 又は 3 に記載の方法。

【請求項 5】

前記少なくとも 1 つの表示前信号レベルが、前記表示期間における初期表示状態のための信号レベルを与えるように設定される、請求項 2 ~ 4 のいずれか一項に記載の方法。

10

【請求項 6】

前記表示期間のために表示素子を始動することが表示素子を見る人に知覚できないように前記少なくとも 1 つの表示前信号レベルを設定するステップを含む、請求項 2 ~ 5 のいずれか一項に記載の方法。

【請求項 7】

前記第 1 の流体及び前記第 2 の流体が前記表示期間を通して前記表面に隣接するように、前記少なくとも 1 つの表示信号レベルのタイミング及び/又は信号レベルを制御するステップを含む、請求項 1 ~ 6 のいずれか一項に記載の方法。

【請求項 8】

20

前記少なくとも 1 つの表示信号レベルが、前記表示期間中に前記第 2 の流体が前記表面の少なくとも 1 %、5 %、又は 10 % に隣接するように設定される、請求項 1 ~ 7 のいずれか一項に記載の方法。

【請求項 9】

前記表示素子が第 2 の電極を備え、前記方法が、前記表示前期間中の前記少なくとも 1 つの表示前信号レベルを前記第 2 の電極に印加するステップと、前記表示期間中の前記少なくとも 1 つの表示信号レベルを前記第 1 の電極に印加するステップとを含む、請求項 2 ~ 8 のいずれか一項に記載の方法。

【請求項 10】

前記表示期間を通して非ゼロ信号レベルを前記第 2 の電極に印加するステップを含む、請求項 9 に記載の方法。

30

【請求項 11】

前記非ゼロ信号レベルが、前記表示期間を通して前記第 1 及び第 2 の流体が前記表面に隣接するように設定される、請求項 10 に記載の方法。

【請求項 12】

前記制御システムによって前記第 1 の電極に印加される電圧が直流電圧である、請求項 1 ~ 11 のいずれか一項に記載の方法。

【請求項 13】

キャピティ、
前記キャピティ内の第 1 の流体及び第 2 の流体であって、前記第 1 の流体が前記第 2 の流体と不混和性である、前記第 1 の流体及び前記第 2 の流体、

40

前記キャピティに面する表面、及び
第 1 の電極を備える少なくとも 1 つの表示素子と、
前記第 1 の電極に電圧を印加し、前記電圧の信号レベルに応答して表示状態をもたらすための制御システムと

を備えるディスプレイデバイスであって、

前記制御システムが、前記少なくとも 1 つの表示素子の少なくとも 1 つについて、表示期間を通して前記第 1 の流体及び前記第 2 の流体が前記表面に隣接するように前記表示期間を通して前記信号レベルを設定するように構成されており、前記第 2 の流体が前記表面の少なくとも最小領域に隣接し、前記最小領域がゼロ領域より大きい、ディスプレイバ

50

イス。

【請求項 1 4】

前記少なくとも 1 つの表示素子が第 2 の電極を備え、前記制御システムが、少なくとも 1 つの表示前信号レベルを印加し前記表示期間のために前記表示素子を始動するように構成され、前記制御システムが、表示前期間中に前記少なくとも 1 つの表示前信号レベルを前記第 2 の電極に印加するように、及び、前記表示期間中に前記少なくとも 1 つの表示信号レベルを前記第 1 の電極に印加するように構成されている、請求項 1 3 に記載のディスプレイデバイス。

【請求項 1 5】

複数の表示素子を備え、少なくとも 2 つの前記表示素子の前記第 1 の電極及び / 又は前記第 2 の電極が前記制御システムに電氣的に接続され、前記制御システムが、前記複数の表示素子を同時に始動するように構成されている、請求項 1 3 又は 1 4 に記載のディスプレイデバイス。

10

【請求項 1 6】

複数の表示素子の前記第 2 の電極が前記制御システムに接続され、前記制御システムが、前記複数の表示素子を同時に始動するように構成され、前記複数の表示素子が、前記ディスプレイデバイスの表示素子のラインとして配列され、又は前記複数の表示素子が、前記ディスプレイデバイスの前記表示素子すべてである、請求項 1 4 又は 1 5 に記載のディスプレイデバイス。

【請求項 1 7】

20

前記表面の前記最小領域を介した放射の通過を低減するように構成されている、請求項 1 3 ~ 1 6 のいずれか一項に記載のディスプレイデバイス。

【請求項 1 8】

少なくとも 1 つのテスト信号を使用して前記ディスプレイデバイスの動作をテストするための少なくとも 1 つのテスト構造を備え、第 2 の流体が前記表面の前記少なくとも最小領域に隣接した状態で前記第 1 の流体及び前記第 2 の流体が前記表面に隣接するように、前記少なくとも 1 つのテスト構造を使用して前記少なくとも 1 つのテスト信号に応じて少なくとも 1 つの表示素子を始動するように構成されている、請求項 1 3 ~ 1 7 のいずれか一項に記載のディスプレイデバイス。

【請求項 1 9】

30

キャビティと、

前記キャビティ内の第 1 の流体及び第 2 の流体であって、前記第 1 の流体が前記第 2 の流体と不混和性である、前記第 1 の流体及び前記第 2 の流体と、

前記キャビティに面する表面と、

第 1 の電極と

を備える少なくとも 1 つの表示素子を制御するためのディスプレイデバイス制御システムであって、

前記第 1 の電極に電圧を印加し前記電圧の信号レベルに応答して表示状態をもたらすように構成され、

前記少なくとも 1 つの表示素子の少なくとも 1 つについて、表示期間を通して前記第 1 の流体及び前記第 2 の流体が前記表面に隣接するように前記表示期間を通して前記信号レベルを設定するように構成されており、前記第 2 の流体が前記表面の少なくとも最小領域に隣接し、前記最小領域がゼロ領域より大きい、ディスプレイデバイス制御システム。

40

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、エレクトロウェットティングディスプレイデバイスを駆動する方法、ディスプレイデバイス、及び制御システムに関する。

【背景技術】

【0 0 0 2】

50

エレクトロウェットティングディスプレイデバイスは、たとえば国際公開第2003/071346号パンフレットから知られている。エレクトロウェットティングディスプレイデバイスではヒステリシスが観察され得る。ヒステリシスは、印加電圧が増大する場合、電圧が低下する場合に比べてエレクトロウェットティングディスプレイを異なるように挙動させる。その結果、ディスプレイによってもたらされる表示効果は、より低い、又はより高い直前の電圧から印加電圧に達するかどうかに応じて、所与の電圧で一貫性がなくなる可能性がある。これは、信頼性のある表示状態を必要とするディスプレイにとって問題である。

【0003】

R. van Dijk、B. J. Feenstra、R. A. Hayes、I. G. J. Camps、R. G. H. Boom、M. M. H. Wagemans、A. Giraldo、B. v. d. Heijden、R. Los、及びH. Feil、Liquavistaによる論文「Gray Scales for Video Applications on Electrowetting Displays」ISSN0006-0966X/06/3701-0000は、2つだけの極値、すなわちピクセルオン値とピクセルオフ値とにエレクトロウェットティングピクセルをパルス幅変調駆動することについて記載している。パルス幅を増大する、すなわちパルス期間を増大することにより、ピクセルの輝度が増大される。したがって、パルス幅を変化させることにより、様々なグレイスケールを得ることができる。ピクセルを2つの極端なレベルだけに駆動することにより、ヒステリシスは、光学的性能に対して影響を及ぼさない。

【0004】

Yi-Cheng Chen、Chao-Chiun Liang、Yung-Hsiang Chiu、Wei-Yuan Cheng、Kuo-Lung Lo、及びYu-Pei Changによる論文「An Accurate Gray-level Driving Scheme for a Large-area High-resolution Electrowetting Display」Display Technology Center(DTC)/Industrial Technology Research Institute(ITRI)、94、IDRC 08、ISSN1083-1312/00/2008-0094は、交流(AC)変調を使用し、ヒステリシスに対処することについて記載している。ACを使用することは、直流(DC)方式より2倍の動作電圧を必要とし、したがって、電力消費及び動作コストがより高く、これは望ましくない。

【0005】

国際公開第2005/036517号パンフレットは、各グレイスケール状態前にACプリパルスを使用してエレクトロウェットティングディスプレイにおけるグレイスケールの再現性に対処する。国際公開第2007/057797号パンフレットは、データ書込み信号とは異なり、オイルの逆流を防止するために使用される、たとえば0ボルトの電圧信号について記載している。これらの開示のどれも、上述のヒステリシスの問題に関連しない。

【発明の概要】

【発明が解決しようとする課題】

【0006】

本発明の目的は、ヒステリシスによって引き起こされる問題を克服することである。

【課題を解決するための手段】

【0007】

本発明の一態様によれば、表示素子を含むエレクトロウェットティングディスプレイデバイスを駆動する方法が提供され、表示素子が、

キャビティと、

キャビティ内の第1の流体及び第2の流体であって、第1の流体が第2の流体と不混和性である、第1の流体及び第2の流体と、

キャピティに面する表面と、
第 1 の電極と、を備え、

ディスプレイデバイスが、第 1 の電極に電圧を印加し電圧の信号レベルに応答して表示状態をもたらすための制御システムを備え、第 2 の流体が表面の少なくとも最小領域に隣接するように表示期間を通して信号レベルを設定するように制御システムが構成され、最小領域がゼロ領域より大きく、

この方法が、表示期間中に少なくとも 1 つの表示信号を印加するステップを含み、前記少なくとも 1 つの表示信号レベルが、表示期間を通して第 1 の流体及び第 2 の流体が表面に隣接するように設定される。

【 0 0 0 8 】

10

本発明を考案する際に、本発明者らは、ヒステリシス効果が、エレクトロウェットिंग表示素子をオフ状態、すなわち第 1 の流体だけが表面に隣接する第 1 及び第 2 の流体の構成から開始して駆動するとき、第 1 の流体及び第 2 の流体の応答によって引き起こされることに気付いた。表示素子をオフ状態から、第 1 の流体と第 2 の流体が表面に隣接するオン状態に駆動することは、印加電圧閾値を最初に超えることを必要とする。対照的に、表示素子がすでにオン状態にあるときには、さらに駆動しても、第 2 の流体が少なくとも最小領域に隣接しているときヒステリシス効果が生じない。

【 0 0 0 9 】

表示期間は、少なくとも 1 つの表示信号レベルを印加することによって、表示効果、たとえば画像をもたらすように、その表示素子、又は複数の表示素子によって少なくとも 1 つの表示状態がもたらされる期間である。第 1 の流体と第 2 の流体が表面に常に隣接するように表示期間を通して電圧信号レベルを設定するように制御システムを構成すれば、第 2 の流体が少なくとも最小領域に隣接する。したがって、ヒステリシス効果が表示期間中に表示素子の駆動を妨げないことが有利である。したがって、以前に印加された電圧にかかわらず、様々なグレイスケール表示状態を確実に、一貫してもたらしことができ、これにより、表示可能な画像及び画像シーケンスの品質が著しく改善される。

20

【 0 0 1 0 】

表示期間中には、表示素子は、常時オンの表示状態を有すると考えることができる。換言すれば、表示素子は、連続的に始動され、ヒステリシス効果なしに表示状態の準備をする。したがって、オフ状態、すなわち印加電圧がゼロの非活性状態は、表示期間中には可能でない。驚くべきことに、オフ状態が表示期間中に無効であるにもかかわらず、高品質の画像をもたらすように、全範囲の表示効果が有効である。オフ状態がないことを補うための例示的な技法を使用することができ、下記でさらに述べる。

30

【 0 0 1 1 】

国際公開第 2 0 0 7 / 1 4 1 2 1 8 号パンフレットは、第 1 の表面及び第 2 の表面を有するエレクトロウェットिंग光学装置について記載しており、第 1 の表面は、第 2 の表面と異なる、第 1 の流体に関するぬれ性を有することに留意されたい。したがって、この装置における流体運動は、静電気力を加えたとき、選択的に始動する。本発明は、少なくとも制御システム構成において、この光学装置とは異なる。

【 0 0 1 2 】

40

本発明の好ましい実施形態では、この方法は、表示期間のために表示素子を始動するために、表示前期間中に少なくとも 1 つの表示前信号レベルを印加するステップを含む。表示前期間は、表示期間直前の期間である。この少なくとも 1 つの表示前信号レベルは、電圧閾値を満たし、又は超え、表示素子を始動し、表示期間の準備をするように設定される。このようにして、表示素子が表示期間のために始動され、それにより、ヒステリシスが表示期間中にスイッチングに影響を及ぼさないように表示期間の準備がなされることが有利である。

【 0 0 1 3 】

本発明の他の実施形態では、少なくとも 1 つの表示前信号が、表示素子の構成を、第 1 の流体が表面に隣接するが第 2 の流体が表面に隣接しない状態から、第 1 の流体及び第 2

50

の流体が表面の一部に隣接する状態に変化させることによって表示素子を始動する。したがって、少なくとも1つのプレ信号レベルは、表示素子をオフ状態から、第2の流体が少なくとも最小領域に隣接する表示状態に変化させ、表示期間の準備をするように設定される。

【0014】

本発明の他の実施形態では、少なくとも1つの表示前信号レベルが、単一の信号レベル又は単一の信号パルスからなる。このようにして、単一の信号レベルを、たとえばオフ状態にある表示素子に印加することができる。或いは、信号レベルが第1の表示前信号レベルに上昇し、次いで第2の表示前信号レベルに低下するように、たとえば素子がオフ状態にある状態で1つの信号パルスを印加することができる。単一の信号レベル、第1の表示前信号、及び第2の表示前信号レベルは、表示素子を始動するために必要とされる電圧閾値を、少なくとも満たし、好ましくは超えるように設定されてもよい。

10

【0015】

本発明の好ましい実施形態では、少なくとも1つの表示前信号レベルが、表示期間における初期表示状態のための信号レベルを与えるように設定される。有利には、表示前信号レベルは、表示期間の第1の表示状態で表示素子を設定することができる。これは、始動と表示期間の第1の表示状態を組み合わせ、表示期間前に素子をさらにアドレッシングするのを回避することが有利である。したがって、単一の信号パルスの例として、第2の表示前信号レベルが、表示期間における第1の表示状態をもたらすことができる。

【0016】

20

他の実施形態では、この方法は、表示期間のために表示素子を始動することが表示素子を見る人に知覚できないように少なくとも1つの表示前信号レベルを設定するステップを含む。表示前状態信号レベルのタイミング及び/又はレベルを、見る人が始動を知覚することができないように制御することができる。たとえば、表示前期間のための信号レベル及び表示期間のための表示信号レベルは、始動が行われるように始動が十分長く、しかし第1の表示状態が表示期間において表示される前に人の目が始動を検出することができないように十分迅速となるように、時間調整されてもよい。

【0017】

本発明の他の実施形態では、この方法は、第1の流体及び第2の流体が表示期間を通して表面に隣接するように、少なくとも1つの表示信号レベルのタイミング及び/又は信号レベルを制御するステップを含む。表示期間を通して印加されるこの少なくとも1つの表示信号レベルは、表示期間中に始動された表示素子を維持するために、タイミング、たとえば(1つ又は複数の)表示信号レベルの期間及び/又は開始タイミング及び終了タイミング、及び/又は(1つ又は複数の)信号レベルの大きさにより、制御システムによって制御されてもよい。特別な一実施形態では、表示信号レベルを0ボルトに落とし、しかし十分迅速に、0ボルトより高く、以前の表示信号レベルに復元することができる。したがって、信号レベルにつれて流体が構成を変化させる遅延と相まって、表示素子は、依然として第2の流体が表面に隣接する表示状態にある。好ましくは、表示状態がゼロ信号レベル期間中に依然として同じであるように十分迅速に0ボルトが印加される。このようにして、たとえば国際公開第2005/036517号パンフレット及び/又は国際公開第2008/119774号パンフレットを参照すると、表示素子を始動された状態で維持しながら、逆流を低減するための信号を印加することができる。

30

40

【0018】

本発明の好ましい実施形態では、少なくとも1つの表示信号レベルが、表示期間中に第2の流体が表面の少なくとも1%、5%、又は10%に隣接するように設定される。したがって、表示期間を通して第2の流体が隣接する最小領域は、表面の総面積の少なくとも1%、5%、又は10%とすることができる。1%以上の最小領域は、1%未満の最小領域より容易に実施される。

【0019】

本発明の他の実施形態では、表示素子が第2の電極を備え、この方法が、表示前期間中

50

の少なくとも1つの表示前信号レベルを第2の電極に印加するステップと、表示期間中の少なくとも1つの表示信号レベルを第1の電極に印加するステップとを含む。これらの実施形態は、表示素子内に表面に隣接して設けられた2つの電極を使用して本発明を実施する。表示前信号レベルは一方の電極に印加され、この電極は、たとえば面積の小さいものであり、表面の隅部に位置する。表示期間における表示状態のための少なくとも1つの表示信号レベルは、他方の電極に印加される。したがって、始動と表示状態書込みのための電極アドレッシングを分離しておくことができる。これは、電極をアドレッシングするための信号レベルシーケンス及びフレームレートタイミングに対して要求が少ない。

【0020】

例示的な実施形態では、この方法は、表示期間を通して非ゼロ信号レベルを第2の電極に印加するステップを含む。したがって、少なくとも1つの表示信号レベルを受け取る電極とは異なる電極を使用して、表示素子を始動することができる。これは、表示素子をアドレッシングする簡単な方法を提供する。

【0021】

好ましくは、非ゼロ信号レベルは、第1の流体及び第2の流体が表示期間を通して表面に隣接するように設定される。したがって、表示素子は、第1の電極上の0ボルトの表示信号レベルが流体の応答時間より長い間印加される場合でさえ、表示期間を通して始動された状態を保つことができる。

【0022】

本発明の有利な実施形態では、印加される電圧が直流電圧である。直流(DC)は、ACより低い電圧しか必要とせず、制御システムによる表示素子のアドレッシングインスタンスをそれほど必要とせず、したがって、少なくとも1つの表示素子に印加される信号レベルシーケンス、またおそらくは必要とされるフレームレートを単純化する。したがって、DCを使用することは、ディスプレイデバイスの寿命を延ばすことになり、表示素子をアドレッシングするために従来の走査方式と組み合わせるのがACより容易である。

【0023】

本発明の他の態様によれば、

キャビティ、

キャビティ内の第1の流体及び第2の流体であって、第1の流体が第2の流体と不混和性である、第1の流体及び第2の流体、

キャビティに面する表面、及び

第1の電極を備える少なくとも1つの表示素子と、

第1の電極に電圧を印加し、電圧の信号レベルに応答して表示状態をもたらすための制御システムと

を備えるディスプレイデバイスであって、

制御システムが、前記少なくとも1つの表示素子の少なくとも1つについて、表示期間を通して第1の流体及び第2の流体が表面に隣接するように表示期間を通して信号レベルを設定するように構成されており、第2の流体が表面の少なくとも最小領域に隣接し、最小領域がゼロ領域より大きいものである、ディスプレイデバイスが提供される。このディスプレイデバイスは、表示期間を通してヒステリシスによって引き起こされる問題を克服することが有利である。

【0024】

好ましい実施形態では、少なくとも1つの表示素子が第2の電極を備え、制御システムが、少なくとも1つの表示前信号レベルを印加し表示期間のために表示素子を始動するように構成され、制御システムが、表示前期間中に少なくとも1つの表示前信号レベルを第2の電極に印加するように、及び、表示期間中に少なくとも1つの表示信号レベルを第1の電極に印加するように構成されている。そのような実施形態は、表示期間を通して少なくとも1つの表示素子を簡単に始動するための、上述の実施形態の利点を有する。

【0025】

他の実施形態では、このディスプレイデバイスは、複数の表示素子を備え、少なくとも

10

20

30

40

50

2つの表示素子の第1の電極及び／又は第2の電極が制御システムに電氣的に接続され、制御システムが、前記複数の表示素子を同時に始動するように構成されている。したがって、有利には、複数の表示素子を同時に始動することができる。たとえば、そのような実施形態では、複数の表示素子の第2の電極が制御システムに接続され、制御システムが、複数の表示素子を同時に始動するように構成され、複数の表示素子が、ディスプレイデバイスの表示素子のラインとして配列され、又は複数の表示素子が、ディスプレイデバイスの表示素子すべてである。

【0026】

他の実施形態では、装置が、ディスプレイを始動した後で第2の流体が隣接する表面の一部を介して放射の通過を低減するように構成されている。第1の流体が少なくとも1つの表示素子を通過する光を吸収し、第2の流体が少なくとも最小領域に隣接する実施形態では、放射は、第1の流体を通過することなしに、第2の流体が隣接する領域を通過して表示素子を通過する可能性がある。これは、最も暗い表示状態で放射が表示素子を通過することができるため、表示コントラスト比に悪影響を及ぼすおそれがある。少なくとも最小領域を通る光の通過を、たとえば放射吸収部品を使用して低減することにより、コントラスト比を改善することができる。例示的な構成のさらなる詳細は、国際出願PCT/EP 2009/057885に記載されている。

【0027】

さらに好ましくは、ディスプレイデバイスが、少なくとも1つのテスト構造を備え、ディスプレイデバイスが、少なくとも1つのテスト構造を使用して少なくとも1つの表示素子を始動するように構成されている。したがって、本発明は、表示素子の既知のマトリクス上のテスト構造を使用して、少なくとも1つの表示素子に適用することができる。

【0028】

本発明の他の態様では、
キャビティと、
キャビティ内の第1の流体及び第2の流体であって、第1の流体が第2の流体と不混和性である、第1の流体及び第2の流体と、
キャビティに面する表面と、
第1の電極と
を備える少なくとも1つの表示素子を制御するためのディスプレイデバイス制御システムであって、
第1の電極に電圧を印加し電圧の信号レベルに応答して表示状態をもたらすように構成され、

前記少なくとも1つの表示素子の少なくとも1つについて、表示期間を通して第1の流体及び第2の流体が表面に隣接するように表示期間を通して信号レベルを設定するように構成されており、第2の流体が表面の少なくとも最小領域に隣接し、最小領域がゼロ領域より大きいものである、制御システムが提供される。したがって、本発明の制御システムを備えるどのエレクトロウェットティングディスプレイデバイスも、ヒステリシス効果による表示問題を回避することができる。

【図面の簡単な説明】

【0029】

【図1】エレクトロウェットティング表示素子を概略的に示す図である。

【図2】本発明の一実施形態による例示的な信号レベルシーケンスの図である。

【図3】エレクトロウェットティング表示素子を駆動するための構成の図である。

【図4】他の実施形態による他の例示的な信号レベルシーケンスの図である。

【図5】他の実施形態による他の例示的な信号レベルシーケンスの図である。

【図6】他の実施形態による他の例示的な信号レベルシーケンスの図である。

【図7】本発明を実施するための代替の表示素子を概略的に示す図である。

【図8】本発明を実施するための代替の表示素子を概略的に示す図である。

【発明を実施するための形態】

【 0 0 3 0 】

本発明の他の特徴及び利点が、例としてのみ与えられた、添付の図面を参照する本発明の好ましい実施形態の以下の説明から明らかになるう。

【 0 0 3 1 】

図 1 は、エレクトロウェットティングディスプレイデバイスの一実施形態の断面図を示す。このディスプレイデバイスは、複数のエレクトロウェットティング表示素子 2 を含み、その 1 つが図に示されている。図では、素子の横方向範囲が、2 本の破線 3、4 によって示されている。エレクトロウェットティング素子は、第 1 の支持プレート 5 及び第 2 の支持プレート 6 を備える。支持プレートは、各エレクトロウェットティング素子の別々の部品であってもよいが、支持プレートは、複数のエレクトロウェットティング素子によって共用されることが好ましい。支持プレートは、たとえばガラス又はポリマー製とすることができ、剛性でも可撓性でもよい。

10

【 0 0 3 2 】

このディスプレイデバイスは、ディスプレイデバイスによって形成される画像又は表示を見ることができる視認側 7 と、裏側 8 とを有する。第 1 の支持プレート 5 は視認側に面し、第 2 の支持プレート 6 は裏側 8 に面する。代替の実施形態では、ディスプレイを裏側 8 から見ることができる。ディスプレイデバイスは、反射型、透過型、又は半透過型のものですることができる。ディスプレイは、画像がセグメントを組み合わせたものである、セグメント化されたディスプレイタイプとすることができる。これらのセグメントは、同時又は別々にスイッチングさせることができる。各セグメントは、1 つのエレクトロウェットティング素子 2、又は隣接しても離れていてもよいいくつかのエレクトロウェットティング素子 2 を含む。1 つのセグメントに含まれるエレクトロウェットティング素子は、同時にスイッチングされる。また、ディスプレイデバイスは、アクティブマトリクス駆動ディスプレイタイプでもパッシブマトリクス駆動ディスプレイでもよい。

20

【 0 0 3 3 】

支持プレート間に空間 10 を形成するキャビティが、2 つの流体、すなわち第 1 の流体 12 及び第 2 の流体 11 で充填される。第 2 の流体は、第 1 の流体と不混和性である。第 2 の流体は、導電性又は有極性のものであり、水、又は水とエチルアルコールの混合物内の塩化カリウムの溶液など塩溶液とすることができる。第 2 の流体は、透明であることが好ましいが、着色されたもの、白色、吸収性、又は反射性のものであってもよい。第 1 の流体は、非導電性であり、たとえばヘキサデカンのようなアルカン、又は（シリコーン）オイルとすることができる。疎水性層 13 が支持プレート 6 上に配置され、表面領域 SA で空間 10 に面するエレクトロウェットティング表面を生み出す。この表面は、下記でさらに述べるように、表示期間中に第 2 の流体に隣接するための最小領域 MA を有する。この層は、複数のエレクトロウェットティング素子 2 にわたって延在する途切れのない層であっても、図に示されているように、各部が 1 つのエレクトロウェットティング素子 2 だけにわたって延在する断続的な層であってもよい。この層は、たとえば、AF1600 などアモルファスフルオロポリマー層、又は別の低表面エネルギーポリマーとすることができる。或いは、エレクトロウェットティング素子は、第 1 の液体 12、電極 9、疎水性層 13、及び第 1 の支持プレート 5 に隣接する壁 16 で構築することができる。この構成では、第 1 の液体は、裏側 8 ではなく空間 10 の視認側 7 に配置される。また、代替の構成では、エレクトロウェットティング素子は、複数のスイッチング可能なエレクトロウェットティング素子を光路内で直列に含むように互いに重ねて配置することができる。さらに、スイッチング可能な素子のさらなる一体化を、1 つ又は複数の他の第 1 の流体をエレクトロウェットティング素子のそれぞれに含めることによって行うことができる。層 13 の疎水性の特性は、第 1 の流体を支持プレート 6 に選択的に接着させる。その理由は、第 1 の流体が、疎水性層 13 の表面に対して、第 2 の流体より高いぬれ性を有するからである。ぬれ性は、固体の表面に対する流体の相対親和力に関連する。ぬれ性は、親和力が増大するにつれて増大し、流体と固体の間に形成される接触角によって測定し、当該の流体の内部で測定することができる。これは、90°を超える角度での相対的な非ぬれ性から、接触角が 0°で

30

40

50

あるときの完全なぬれ性に増大し、この場合、流体は、固体の表面上で膜を形成する傾向がある。

【 0 0 3 4 】

各素子 2 は、第 2 の支持プレート 6 上に配置された第 1 の電極 9 を含む。電極 9 は、絶縁体によって流体から分離され、絶縁体は疎水性層 1 3 とすることができる。一般に、電極 9 は、任意の所望の形状又は形態のものとすることができる。電極 9 には、信号ライン 1 4 によって電圧信号が供給される。第 2 の信号ライン 1 5 が、導電性の第 2 の流体 1 1 と接触する電極に接続される。この電極は、すべての素子が流体相互接続され、第 2 の流体を共用し、壁によって遮られないとき、すべての素子に共通のものとすることができる。エレクトロウェットティング素子 2 は、信号ライン 1 4 と信号ライン 1 5 の間に印可される電圧 V_e によって制御される。支持プレート 6 上の電極 9 はそれぞれ、支持プレート上のプリント配線のマトリクスによってディスプレイ駆動システムに接続される。この配線は、スパッタリング、及び構造化又は印刷技法など、様々な方法によって付着させることができる。

10

【 0 0 3 5 】

セグメントタイプのディスプレイでは、電極 9 は、いくつかの素子にわたって延在し、複数のエレクトロウェットティング素子の画像領域を画定することができる。これらの素子はすべて同時にスイッチングされることになる。あるセグメントがいくつかのエレクトロウェットティング素子をカバーするとき、信号ライン 1 4 は、これらのエレクトロウェットティング素子のための共通の信号ラインである。

20

【 0 0 3 6 】

第 1 の流体 1 2 の横方向範囲は、エレクトロウェットティング素子の断面に従う壁 1 6 によって 1 つのエレクトロウェットティング素子に制限される。図 1 に示されている実施形態では、壁は、疎水性層 1 3 の範囲を画定する。疎水性層が複数の素子にわたって延在するとき、壁は、疎水性層の上部に配置されることが好ましい。代替として、又はそれに加えて、壁は、第 1 の流体を制限するための親水性領域を含むことができる。ディスプレイのエレクトロウェットティング素子のさらなる詳細が、とりわけ国際公開第 0 3 0 7 1 3 4 6 号パンフレットに開示されている。

【 0 0 3 7 】

第 1 の流体は、光スペクトルの少なくとも一部を吸収することができる。この流体は、光スペクトルの一部に対して透過性のものとすることができる。カラーフィルタを形成する。このために、流体は、顔料粒子又は染料を加えることによって着色することができる。或いは、第 1 の流体は、黒色、すなわち光スペクトルの実質的に全部を吸収することも、反射性のものとすることもできる。疎水性層は、透明又は反射性のものとすることができる。反射性層は、可視スペクトル全体を反射し、層が白色に見えるようにすることも、可視スペクトルの一部を反射し、色をもたせることもできる。

30

【 0 0 3 8 】

信号ライン 1 4 と信号ライン 1 5 の間に印可される電圧 V_e が、十分な大きさの非ゼロ信号レベルに設定されたとき、素子は活性状態に入ることになる。静電気力が第 2 の流体 1 1 をセグメント電極 9 に向かって移動することになり、それにより、第 1 の流体 1 2 を、疎水性層 1 3 の領域の少なくとも一部から、疎水性層の領域を取り囲む壁 1 6 に向かって押しやり、変位させる。第 1 の流体は、完全にはじかれたとき、破線 1 7 によって概略的に示されているように、滴状になる。この作用は、第 1 の流体をエレクトロウェットティング素子の疎水性層 1 3 の表面から剥離する。素子の両端間の電圧が十分な期間の間ゼロの非活性信号レベルに戻ったとき、素子は、非活性状態に戻るることになり、第 1 の流体は、疎水性層 1 3 を覆うように流れて戻る。このようにして、第 1 の流体は、各エレクトロウェットティング素子内で電氣的に制御可能な光スイッチを形成する。

40

【 0 0 3 9 】

エレクトロウェットティング素子は、コンデンサを形成する。第 2 の流体 1 1 と電極 9 がプレートを形成し、第 1 の流体 1 2 と疎水性層 1 3 が誘電層を形成する。第 1 の流体が活

50

性状態にある、すなわち形態 17 を有するとき、素子の静電容量は、第 1 の流体が非活性状態にある、すなわち形態 12 を有するときより高い。

【0040】

図 2 は、時間 t の関数として電極 14 と電極 15 の間に印可される電圧 V_e のグラフを示す。示されている電圧信号レベルは、負電圧として示されているが、それに加えて、又は代わりに正電圧であってもよい。図は、2つの期間、すなわち表示素子を始動するために時間 t_3 で終了する第 1 の表示前期間と、表示状態をもたらす、たとえば画像を表示するために時間 t_3 で始まる表示期間とを示す。

【0041】

図の例における表示前期間では、印加電圧がゼロで始まり、表示素子は非活性状態にあり、第 1 の流体が表面に隣接するだけである、すなわち透過がゼロである。表示前期間中に少なくとも 1 つの表示前信号レベルを印加し、表示期間のために表示素子を始動することができる。この例では、時間 t_1 で、第 1 の表示前信号レベル V_{p1} が印加され、より小さい大きさの第 2 の表示前信号レベル V_{p2} がそれに続く。したがって、第 1 及び第 2 の表示前信号レベルは、表示前パルス、この例では単一の表示前信号パルスを形成するが、複数のパルスを印加することができることも想定される。

【0042】

流体の構成を非活性状態のものから変化させるために、始動閾値 V_T を超える信号レベルで電圧を印加する必要がある。始動閾値 V_T の信号レベルは、表示素子の構造のパラメータ、たとえば疎水性層 13 の厚さ及び / 又は第 1 の流体の層の厚さに依存する。閾値電圧は、たとえば 5 ボルト、又は 5 ボルトより大きい電圧、たとえば 10 ボルト若しくは 15 ボルトとすることができる。適切な表示素子構造を用いれば、始動閾値 V_T は 0 ボルトとすることができ、これは任意の非ゼロ信号レベルが始動に十分なものであることを意味する。閾値電圧は、表示素子の最大動作電圧のあるパーセンテージ、たとえば 15 % 以上として規定することができる。

【0043】

したがって、第 1 の表示前信号レベルは、始動閾値 V_T を満たし、又は超える。したがって、これらの流体は、第 2 の流体が表面並びに第 1 の流体に隣接し、したがって表示素子を始動するように構成を変化させる。次いで、始動閾値 V_T が満たされた、又は超過された後で、始動閾値 V_T 未満であるが第 2 の流体が依然として少なくとも最小領域 MA に隣接するのに十分である電圧を印加することができる。したがって、第 2 の流体が最小領域に隣接するための電圧閾値もあり、これを本明細書では、最小領域電圧閾値 V_{MA} と呼ぶ。印加電圧がこの最小領域電圧閾値 V_{MA} と等しい、又はそれを超える限り、第 2 の流体は、少なくとも最小領域 MA に隣接し、表示素子は、始動された状態を保つ。しかし、印加電圧が変化し、その結果、最小領域電圧閾値 V_{MA} をもはや少なくとも満たさなくなった場合、表示素子は、第 2 の流体がもはや最小領域 MA に隣接しないオフ状態に戻る。

【0044】

最小領域は、表面領域 SA の 1 %、5 %、又は 10 % とすることができ、その結果、第 2 の流体は、表示期間を通して、それぞれ表面の少なくとも 1 %、5 %、又は 10 % に隣接する。印加電圧が最小領域電圧閾値 V_{MA} に等しいとき、表示素子が最初に始動されれば、第 2 の流体は、最小領域 MA に隣接し、最小領域電圧閾値 V_{MA} 、及びおそらくは始動閾値 V_T より大きい電圧では、第 2 の流体は、表面の最小領域 MA より大きい領域に隣接する。

【0045】

第 2 の流体が少なくとも最小領域 MA に隣接する状態で、第 1 の流体が表面に隣接するが第 2 の流体が表面に隣接しないオフ状態から、第 1 の流体及び第 2 の流体が表面に隣接する状態に表示素子の構成を変化させることにより、表示素子が表示期間のために始動される。これは、第 2 の流体が少なくとも最小領域に隣接したままである期間の間、表示期間中にもたらされる表示状態を、ヒステリシスが妨げないことを意味する。下記で述べるように、ディスプレイデバイスの制御システムは、第 2 の流体が少なくとも最小領域 MA

10

20

30

40

50

に隣接したままであるように、表示期間中の少なくとも1つの信号レベルを設定するように構成される。

【0046】

有利には、始動電圧閾値 V_T を超えることによって表示素子が始動された後で、表示素子は、第2の流体が少なくとも最小領域MAに隣接する任意の表示状態にスイッチングされてもよい。したがって、印加電圧が始動閾値 V_T 未満のものを含めて、多数のグレイスケール表示状態をもたらすことができる。さらに、表示素子が始動されたときヒステリシス効果が克服されるので、表示状態は、印加電圧の緩やかな変化に応じて、緩やかに変化し得る。これは、印加電圧の穏やかな変化にもかかわらず有害な方法で表示状態間を顕著に飛躍することを示し得るヒステリシスを示す表示素子に比べて、所望の表示状態間を得るために、はるかに優れた制御を可能にする。さらに、本発明は、印加電圧がより大きな印加電圧に従うか、それともより小さな印加電圧に従うかにかかわらず、また直前の表示状態で表示素子に印加された電圧にかかわらず、所望の表示状態が確実にもたらされることを可能にする。

10

【0047】

なおも図2を参照すると、時間 t_3 では、第1の表示信号レベル V_1 が印加され、表示期間の第1の表示状態をもたらすように流体構成を変化させる。第1の表示信号レベルは、第2の表示前信号レベル V_{P2} より小さくても大きくてもよく、表示期間のための最大動作電圧より大きいものとすることができる。時間 t_4 では、第2の表示信号レベル V_2 を印加し、表示期間の第2の表示状態を得る。第1及び第2の表示信号レベルは、少なくとも最小領域電圧閾値 V_{MA} を満たす。時間 t_5 では、ゼロ信号レベルが印加され、表示素子は、非活性状態に戻り、それにより表示期間を終了する。その代わりに、表示期間中には、表示素子を、少なくとも最小領域電圧閾値 V_{MA} を満たす適切な信号レベルで3つ以上の異なる表示状態に駆動してもよいことを理解されたい。

20

【0048】

図3は、本発明による、ディスプレイデバイスの制御システムを含む、エレクトロウェットティングディスプレイ駆動システムの一実施形態の線図を示す。このディスプレイ駆動システムは、いわゆる直接駆動タイプのものであり、好ましくは支持プレート6に接着された集積回路の形態にあることができる。アクティブマトリクスタイプのディスプレイもまた、そのようなディスプレイ駆動システムを使用することができる。ディスプレイ駆動システム20は、制御ロジック及びスイッチングロジックを含み、信号ライン14及び共通の信号ライン15によってディスプレイに接続される。各電極信号ライン14は、ディスプレイ駆動システム20からの出力を、それぞれ異なる電極9に接続する。共通の信号ラインは、電極を介して第2の導電性流体11に接続される。1つ又は複数の入力データライン22も含まれており、それにより、任意の瞬間にどの素子が活性状態にあるべきか、またどの素子が非活性状態にあるべきか決定するように、ディスプレイ駆動システムにデータで指令することができる。

30

【0049】

図のコントローラの実施形態は、表示すべき画像に関連する入力データライン22から入力データを受け取る表示コントローラ104、たとえばマイクロコントローラを備える。この実施形態では制御システムであるマイクロコントローラは、電圧の信号レベルに回答して流体構成、たとえば表示状態をもたらすように第1の電極に電圧を印加するように構成される。マイクロコントローラは、第2の流体が少なくとも最小領域MAに隣接するように少なくとも1つの信号レベルが表示期間を通して設定されるように、表示期間中を含めて、表示素子のための少なくとも1つの信号レベルのタイミング及び/又は信号レベルを制御する。したがって、制御システムは、第2の流体が少なくとも最小領域に隣接するように、表示期間を通して信号レベルを設定するように構成される。したがって、実施形態によっては、第2の流体が表示期間中に最小領域MAより小さい領域に隣接することになる任意の入力データに対して、マイクロコントローラは、少なくとも最小領域電圧閾値 V_{MA} に対応する信号レベルを出力する。さらに、マイクロコントローラシステムは、

40

50

表示期間のために表示素子を始動することが表示素子を見る人に知覚できないように、少なくとも1つの表示前信号レベルのタイミング及び/又は信号レベルを制御するように構成されてもよい。

【0050】

マイクロコントローラの出力は、信号分配装置及びデータ出力ラッチ106のデータ入力に接続される。信号分配装置は、入来データを、ディスプレイデバイスに接続された複数の出力にわたって、好ましくはドライバを介して分配する。信号分配装置は、ある素子を特定の表示状態に設定すべきであることを示すデータ入力、この素子に接続された出力に送られるようにする。この分配装置は、シフトレジスタとすることができる。入力データは、シフトレジスタ内にクロックに合わせて入力され、ラッチパルスを受け取ったとき、シフトレジスタの内容が出力ラッチにコピーされる。出力ラッチは、ドライバアセンブリ107に接続された1つ又は複数の出力を有する。ラッチの出力は、駆動システム内の1つ又は複数のドライバ段108の入力に接続される。各ドライバ段の出力は、信号ライン14、15を介して、対応する表示素子に接続される。入力データにตอบสนองして、ドライバ段は、マイクロコントローラによって設定された信号レベルの電圧を出力し、素子の1つに対応する表示状態に設定する。

【0051】

図2を参照すると、表示期間中の駆動方式は、アナログ駆動方式である。代替の駆動方式も想定される。たとえば、図4を参照すると、半アナログ方式(パルス幅変調(PWM)を用いたアナログ)が示されている。半アナログ方式では、グレイスケール表示状態が、電圧の振幅と各電圧が印加される時間の長さとの組合せによって決定される。表示前期間中に印加される信号レベルは、図2に関して述べたものと同じである。表示期間中には、当技術分野で周知のように、半アナログ電圧信号レベルを使用して表示状態がもたらされる。第1の表示状態の場合、信号レベル V_4 が適時に信号レベル V_3 と混合される。第2の表示状態の場合、異なる信号レベルが適時に混合される。したがって、パルス振幅を変調することもできる。図4は、表示期間中の2つの表示状態を示しているが、当然ながら、第2の流体が少なくとも最小領域MAに隣接したままであれば、表示期間は、任意の数の表示状態をもたらしすることができることを理解されたい。また、図4と共に述べた実施形態について、代わりに表示期間中にパルス幅変調方式を適用することができることを理解されたい。

【0052】

図5は、代替のアナログ駆動方式を示す。この実施形態では、表示前期間が時間 t_2 で終了し、表示期間が時間 t_2 で始まる。時間 t_1 では、始動閾値 V_T を超える単一の表示前信号レベルを印加し、流体を非活性状態から第1の表示前状態に変化させる。これにより表示素子が始動される。時間 t_2 では、表示前信号レベルとは異なる第1の表示信号レベルを印加し、第1の表示状態をもたらし。時間 t_3 では、第2の表示信号レベルを印加し、第2の表示状態をもたらし。第1及び第2の表示信号レベルは、少なくとも最小領域電圧閾値 V_{MA} を満たす。時間 t_4 では、ゼロ信号レベルが印加され、それにより表示期間を終了するが、少なくとも最小領域電圧閾値 V_{MA} を満たす他の表示信号レベルを表示期間中に印加することができることも想定される。

【0053】

図6は、他の代替のアナログ駆動方式を示す。表示前期間が時間 t_2 で終了し、表示期間が時間 t_2 で始まる。この実施形態は、表示期間における初期表示状態に必要とされる信号レベルに対応する単一の表示前信号レベル V_7 が印加されるので、特別な例である。これにより、時間 t_2 で表示素子を再アドレッシングすることが回避される。時間 t_3 では、信号レベル V_8 を印加し、第2の表示状態をもたらし。時間 t_4 では、他の表示状態がもたらされ、時間 t_5 でのゼロ信号レベルがそれに続く。或いは、時間 t_5 の後で他の表示状態をもたらしこともできる。各表示状態について、印加電圧は、少なくとも最小領域電圧閾値 V_{MA} を満たす。

【0054】

図 5 及び図 6 を使用して述べた実施形態について、代わりにパルス幅変調方式、又は半アナログ方式を表示期間中に適用することができることを理解されたい。

【 0 0 5 5 】

図 7 及び図 8 は、本発明を実施するための代替の表示素子を概略的に示す。図 8 は、図 7 に示された素子の、線分 A - B での断面図を示す。第 2 の電極 1 8 が破線で示されており、その範囲が最小領域 M A を表す。特徴は、図 1 を参照して以前に述べたものと同様であり、7 0 0 だけ増分された同じ参照番号で符号が付けられており、対応する説明がここでも当てはまるものと解釈されたい。

【 0 0 5 6 】

この実施形態では、表示素子 7 0 1 は、流体 7 1 1、7 1 2 に電圧を印加するための第 2 の電極 1 8 を備える。第 2 の電極は、第 1 の電極 7 0 9 とは別個の電極であり、第 1 の電極に印加される電圧が第 2 の電極に印加される電圧を妨げず、逆もまた同様であるように、第 1 の電極から電氣的に絶縁されている。

【 0 0 5 7 】

第 1 の電極と同様に、第 2 の電極 1 8 は、第 2 の支持プレート 7 0 6 上に配置され、絶縁体、この例では疎水性層 1 3 によって流体から分離されている。図 1 を使用して述べた実施形態とは対照的に、第 1 の電極 7 0 9 は、疎水性層 7 1 3 の表面領域 S A より小さい範囲を有する。第 2 の電極 1 8 は、図のように疎水性層 7 1 3 の最小領域 M A に対応する範囲を有する。この実施形態では、第 2 の電極は形態が方形のものとして示されているが、他の形態、たとえば三角形又は四分円形が可能であることを理解されたい。さらに、第 2 の電極は、表面領域 S A の隅部以外に配置されてもよい。たとえば、第 2 の電極は、表面領域 S A の中央に配置されても、壁 7 1 6 の少なくとも一部に沿って配置されてもよい。第 1 の電極の形態は、可能な限り密に第 2 の電極とほぼ碁盤目状になり、一方、疎水性表面 1 1 3 にわたって流体が滑らかに移動することができるように両電極間で十分な絶縁を維持するように適合されてもよい。

【 0 0 5 8 】

第 2 の電極 1 8 には、支持プレート上のプリント配線を介してディスプレイ駆動システムに接続された信号ライン 2 0 によって電圧信号が供給される。制御システムは、表示前期間中に少なくとも 1 つの表示前信号レベルを第 2 の電極 1 8 に、また表示期間中に少なくとも 1 つの表示信号レベルを第 1 の電極 7 0 9 に印加するように構成される。表示期間の少なくとも一部を通して、制御システムは、表示素子が表示期間を通して始動されるように非ゼロ信号レベルを第 2 の電極 1 8 に印加することができる。この非ゼロ信号は、まず始動電圧閾値 V_T を満たす、又は超える電圧を第 2 の電極に印加することによって表示素子が始動された後で、最小領域電圧閾値 V_{MA} に等しい、又はそれを超える必要があり、このようにして、非ゼロ信号レベルは、表示期間を通して第 1 及び第 2 の流体が表面に隣接し、第 2 の流体が少なくとも最小領域 M A に隣接するように設定される。始動後、第 1 の電極 7 0 9 に印加された信号レベルが最小領域電圧閾値 V_{MA} を超えた場合、第 1 の電極上の表示信号レベルが始動を維持するので、最小領域電圧閾値 V_{MA} 未満の信号レベル、たとえばゼロ信号レベルを、第 2 の電極 1 8 に印加することができる。

【 0 0 5 9 】

上述のように、表示素子が始動され、第 2 の流体が少なくとも最小領域 M A に隣接する状態で、放射（すなわち光）が最小領域 M A を通過することになることを理解されたい。したがって、第 1 の流体が吸収性、たとえば表示素子の最も暗い表示状態である非活性状態である場合、最小領域電圧閾値 V_{MA} 未満に由来するどの表示状態も、表示期間中に有効でない。したがって、表示素子のコントラスト比を改善するために、最小領域 M A を放射が通過するのを低減するように表示素子を構成することができる。たとえば、放射、好ましくはすべての波長、又は少なくとも可視スペクトル内の波長を吸収するために、最小領域 M A に隣接する層を設けることができる。吸収層は、第 2 の電極 1 8 を好ましくは高い放射吸収度を有する材料から形成することによって、第 2 の電極 1 8 であってもよい。さらなる詳細が、国際出願 P C T / E P 2 0 0 9 / 0 5 7 8 8 5 を参照することにより本

10

20

30

40

50

明細書に組み込まれる。

【 0 0 6 0 】

最小領域 M A を光が通過するのを低減するように表示素子が構成される実施形態では、濃いグレイレベルについて、2つの異なるグレイスケール表示状態間でスイッチングするために必要とされる電圧変化が、最小領域 M A を光が通過するのを低減しないように構成された表示素子の同じ2つのグレイスケール表示状態間でスイッチングのための電圧変化より大きいことが有利である。これは、表示素子に必要とされる電圧に対して光透過率をプロットする電気光学曲線に関して、グレイスケール表示状態に関する曲線の勾配は、最小領域 M A を通過する光を低減しないように構成された表示素子の電気光学曲線の同じグレイスケール表示状態に関するより急な曲線勾配に比べて、最小領域 M A を光が通過するのを低減するように構成された表示素子の方がより浅いからである。したがって、最小領域 M A を通過する光を低減するように構成された表示素子の場合、最小領域 M A を通過する光を低減しないように構成された表示素子に比べて、より暗いグレイスケール表示状態を、より容易に、必要とされる電圧間の間隔がより大きい状態で、得ることができる。したがって、より急な電気光学曲線勾配を有する表示素子に比べて、異なるグレイスケール表示状態間でより緩やかかつ制御可能な遷移を、有効なグレイスケール状態の範囲をもたらすようなより広い電圧範囲で得ることができる。他の利点は、最小領域 M A を通過する光を低減するように構成された表示素子の実施形態の場合、より広い電圧範囲は、ある電圧がディスプレイデバイスの複数の表示素子に印加されるとき、最小領域 M A を通る光を低減しないように構成された表示素子のグレイレベルより、表示素子のグレイレベルが、オイル体積、誘電体の厚さ、又はピクセル壁の高さなどピクセルパラメータの不均一性に対してあまり敏感でないことを意味する。後者の表示素子は、より急な電気光学曲線を有し、したがってピクセルパラメータの不均一性に対してより敏感である。

10

20

【 0 0 6 1 】

それに加えて、又は代替として、最小領域 M A は、コントラスト比を改善するために、表示効果をもたらすための表面の表示領域の外側である表面の一部に位置してもよい。他の実施形態、たとえばディスプレイが反射性モードで動作される場合には、最小領域 M A に対応する電極を、ITO など透明な材料製とし、見る人に光が反射されない効果的なブラックマスクを生み出すことができる。

【 0 0 6 2 】

他の例示的な実施形態では、ディスプレイデバイスは、ディスプレイを通過する放射に色を加えるためのカラーフィルタを使用することができる。たとえば、ディスプレイは、4つの表示素子の少なくとも1つのグループを備えることができ、1つの表示素子が白色光を提供するためのものであり、カラーフィルタと共に構成された他の3つが、赤、緑、及び青の光の原色の、異なる1つをもたらすためのものである。したがって、このグループは、フルカラー表示ピクセルを形成し、白色素子は輝度を制御するためのものであり、より高い最大輝度をもたらす。本発明の方法は、赤、緑、及び青の表示素子に適用することができ、したがってそれらの素子は、表示期間中に始動された状態を保つ。しかし、本発明の方法は、白色表示素子に適用されなくてもよい。したがって、白色素子は、第1の流体だけが表示期間中に表面に隣接する状態で、表示状態をもたらすことができる。したがって、表示期間中に少なくとも1つの表示素子を駆動し非活性表示状態をもたらすことと組み合わせ、少なくとも1つの表示素子を本発明に従って駆動することにより、グループ内のすべての素子が本発明に従って駆動された場合より、より暗い黒色状態を含めて、より暗い表示状態を表示ピクセルがもたらすことができる。この例では、当技術分野で周知のレンダリング及び/又はアドレッシングアルゴリズム、たとえばディザリング技法を白色素子に適用し、ヒステリシス効果を補償することができる。

30

40

【 0 0 6 3 】

本発明の実施形態について、1つの表示素子を参照して上述した。理解されるように、エレクトロウェットティングディスプレイデバイスは複数の表示素子を備えており、複数の表示素子、実施形態によってはすべての表示素子に本発明の方法を適用するように、制御

50

システムを構成することができる。これは、たとえばマトリクスを介して制御システムに電氣的に接続される表示素子のうちの少なくとも2つの、第1の電極によって達成される。図7及び図8を使用して述べた実施形態の場合、各表示素子の第1の電極は、マトリクスを介して制御システムに電氣的に接続されてもよく、別に、第2の電極が、別個のマトリクスを介して制御システムに電氣的に接続されてもよく、電極の第1の組と第2の組の独立した制御を可能にする。表示素子のグループの第2の電極は、たとえば行として共にバス接続されてもよく、その結果、そのグループは、単一のドライバ、又はドライバの単一の出力によって同時に始動させることができる。制御システムを含めてディスプレイデバイスは、ディスプレイデバイスの表示素子を個々に始動するように、或いは複数の表示素子、たとえば（ディスプレイのライン走査と同期されたものとする）表示素子の少なくとも1つのライン（行又は列）、表示素子のグループ、及び／又はディスプレイデバイスの表示素子のすべて（これはライン走査を必要としないことが有利である）を始動するように構成されてもよい。したがって、制御システムは、複数の表示素子を同時に、たとえばディスプレイデバイスの表示素子のすべてを同時に始動することができる。すべての素子のそのような始動は、ディスプレイデバイス用の電源がオンに切り替えられ、その結果、次いで表示素子すべてが表示期間の準備をしたとき実施することができる。次いで、これらの始動は、表示期間を通して維持することができる。

【0064】

他の実施形態では、ディスプレイデバイスが、少なくとも1つのテスト構造を備え、ディスプレイデバイスが、少なくとも1つのテスト構造を使用して少なくとも1つの表示素子を始動するように構成されている。少なくとも1つのテスト構造は、少なくとも1つのテスト信号を使用して、適正な動作についてディスプレイデバイスをテストするために、表示素子のマトリクスのディスプレイデバイスの縁部に設けることができる。構造に応じて、テスト構造は、デバイスのすべての表示素子、及び／又はすべての奇数及び／又は偶数のラインをテストするように構成されてもよい。したがって、表示素子の始動は、すべての表示素子、或いは表示素子の奇数ライン及び／又は偶数ラインを同時に始動するように、テスト構造を使用して行われてもよい。

【0065】

本発明の実施形態は、各表示素子にもたらされる表示状態を示すデータを記憶するためにメモリストアを含むことができることが想定される。したがって、各表示素子についての表示状態履歴を記録しておくことができる。このデータを使用して、制御システムは、たとえば、非活性状態にある任意の（1つ又は複数の）表示素子を識別し、その（1つ又は複数の）表示素子を始動し表示状態をもたらす準備をすることができる。

【0066】

各表示期間について同時に、すなわちある瞬間にすべての表示素子を始動することが好ましい。これにより、ある瞬間にいくつかの表示素子を始動し、異なる瞬間に他の表示素子を始動することが回避される。したがって、これにより、少なくとも1つの表示素子が始動される瞬間の数が最小限に抑えられ、これは、電力消費、及びその結果として生じるフロントオブスクリーン効果（front of screen effects）を低減するので有利である。特別な例として、始動によって引き起こされるフロントオブスクリーン効果は、たとえば5ボルトの2つの短い表示前パルスすべての表示素子に印加することによって、より長い期間の5ボルトの単一の表示前パルスに比べて制限することができる。一例では、これらの短い表示前パルスは、それぞれ長さ1ミリ秒以下となる。さらに好ましくは、始動閾値 V_T を満たしながら、表示前信号レベルが可能な限り低く設定され、電力消費を低減する。さらに、アドレッシングアクションの数を最小限に抑えた表示前信号レベルの方式は、表示素子を素早く再アドレッシングし、したがってより高いフレームレートを必要とする複雑な方式を回避するために有利となり得る。

【0067】

上記の実施形態は、本発明の例示的な例と理解されたい。本発明の他の実施形態が想定される。たとえば、上記の実施形態についてDC方式を使用して述べたが、AC方式を使

10

20

30

40

50

用して他の実施形態が想定される。上記の信号方式は、例示的なものと理解すべきであり、添付の特許請求の範囲内で他の方式が想定される。たとえば、表示前期間及び／又は表示期間中に、他の信号レベル方式、たとえば逆流を低減するためにリセット信号を適用することができる。さらに、一連のアナログパルス及びパルス幅変調パルスを表示期間中に印加することができ、たとえば、アナログ信号をより明るいグレースケールに使用することができ、一方、パルス幅変調信号をより暗いグレースケールに使用することができる。各表示素子は、反復する一連の表示前期間と、それに続く表示期間の対象となり得ることが想定され、これらの期間は、各表示素子について互いに適時に整合されなくてもよい。すなわち、ある表示素子が表示前期間内に存在し、一方、別の素子が表示期間内に存在してもよい。或いは、各表示素子が、各フレームの開始時に始動されてもよい。第１の電極、また実施形態によっては第２の電極と、第２の流体と接触する電極との間に電圧が印加される本発明の実施形態について述べた。他の実施形態では、第１の電極、また実施形態によっては第２の電極と、電極と接触する第２の流体ではなくディスプレイデバイスの共通の電極との間に電圧を印加することができる。

【 0 0 6 8 】

いずれか１つの実施形態に関連して述べた任意の特徴は、単独で、又は述べられている他の特徴と組み合わせて使用することも、任意の他の実施形態の１つ又は複数の特徴と組み合わせて、又は任意の他の実施形態の任意の組合せで使用することもできることを理解されたい。さらに、上述されていない均等物及び修正形態もまた、添付の特許請求の範囲で定義される本発明の範囲から逸脱することなしに使用することができる。

【圖 1】

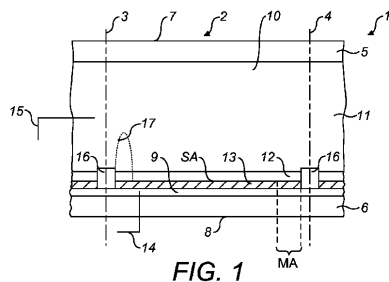


FIG. 1

【圖 2】

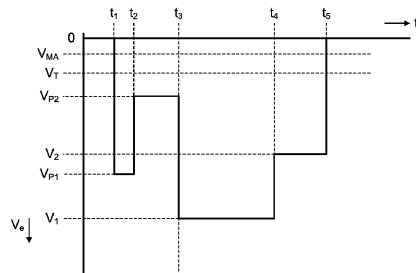
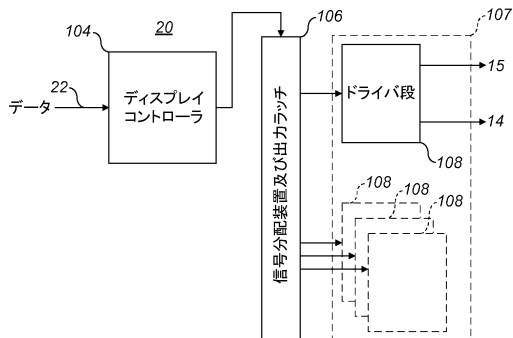


FIG. 2

【 図 3 】



【図 4】

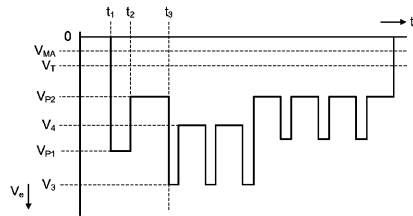


FIG. 4

【図 6】

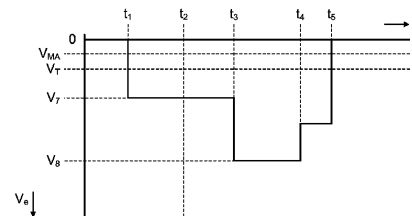


FIG. 6

【図 5】

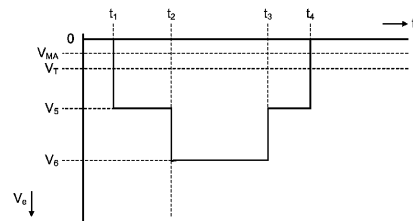


FIG. 5

【図 7】

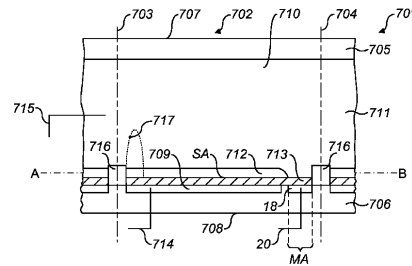


FIG. 7

【図 8】

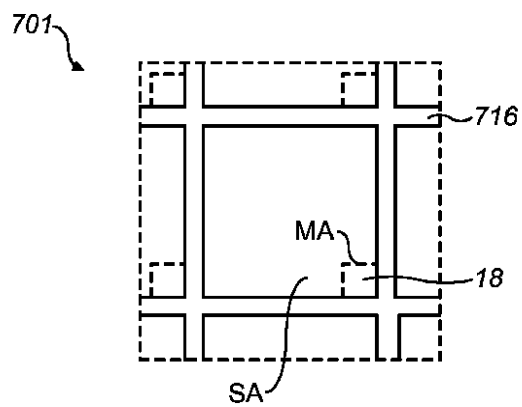


FIG. 8

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 2 A
G 0 2 F	1/17	

(72)発明者 ディレックス, ヘンリクス ペトロネッラ マリア
オランダ, NL - 6 0 0 5 エヌエックス ウェールト, コーレンストラート 3

(72)発明者 スラック, アンソニー ジョン
フランス, F - 8 3 5 1 0 ロルグ, シュマン ド ベイロン 8 8 7

(72)発明者 ボッケ ジョアンヌ, フィーンストラ
オランダ, NL - 5 6 7 3 ピーエル ノイネン, ヘト ケンブケ 3

(72)発明者 バーゲロン, ニコラス
オランダ, NL - 6 1 7 1 エスピー シュタイン, ダスメル 2 0

審査官 小野 健二

(56)参考文献 特表 2 0 0 7 - 5 0 8 5 7 6 (J P , A)
国際公開第 2 0 0 9 / 0 0 4 0 4 2 (W O , A 1)
特開 2 0 0 9 - 2 0 4 6 8 6 (J P , A)
米国特許出願公開第 2 0 0 8 / 0 2 9 7 0 3 0 (U S , A 1)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 0 0 - 3 / 3 8