



СОЮЗ СОВЕТСКИХ  
СОЦИАЛИСТИЧЕСКИХ  
РЕСПУБЛИК

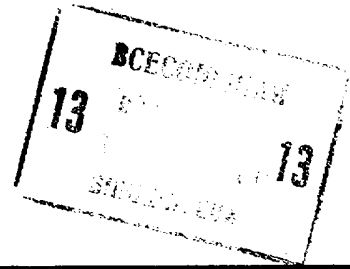
(19) SU (11) 1205150 A

(5D) 4 G 06 F 13/00, 11/00

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3754509/24-24

(22) 13.06.84

(46) 15.01.86. Бюл. № 2

(72) А.П.Олесов, В.А.Шпиев,  
В.И.Тужилин и М.С.Афанасьев

(53) 681.326.74(088.8)

(56) Авторское свидетельство СССР  
№ 693365, кл. G 06 F 3/04, 1977.

Авторское свидетельство СССР  
№ 1104496, кл. G 06 F 3/04, 1983.

(54)(57) 1. ИМИТАТОР ВНЕШНЕГО УСТРОЙСТВА, содержащий входной блок коммутации, первая и вторая группы входов которого являются соответственно группами информационных и управляющих входов имитатора, блок регистров информации и сумматор по модулю два, группы информационных входов блока регистров информации и сумматора по модулю два соединены с первой группой выходов входного блока коммутации, блок формирования синхроимпульсов, группа входов которого подключена ко второй группе выходов входного блока коммутации, а группа выходов - к адресному входу выходного блока коммутации, первый выход и группы информационных входов и выходов которого соединены соответственно с выходом сигнала "Готовность" имитатора, с группой выходов блока регистров информации и с группой информационных выходов имитатора, отличающийся тем, что, с целью расширения класса решаемых задач имитатора, в него введены блок дешифрации управляющих сигналов приема данных и регистр хранения ошибок, причем группа входов и вход блока дешифрации управляющих сигналов приема

данных подключены соответственно к второй группе выходов входного блока коммутации и второму выходу блока формирования синхроимпульсов, а первая и вторая группы выходов - соответственно к группе синхронизирующих входов блока информационных регистров и первому информационному входу регистра хранения ошибок, второй информационный вход и стробирующий вход которого соединены соответственно с выходом сумматора по модулю два и второй группой выходов входного блока коммутации, а выход является выходом сигнала "Ошибка" имитатора, третий выход блока формирования синхроимпульсов является выходом сигнала сопровождения информации имитатора.

2. Имитатор по п.1, отличающийся тем, что блок дешифрации управляющих сигналов приема данных содержит два дешифратора, счетчик, три элемента И, элемент ИЛИ и элемент НЕ, причем группы выходов первого и второго дешифраторов являются соответственно первой и второй группами выходов блока, а информационные входы соединены с выходом счетчика, синхровход которого соединен с выходом элемента ИЛИ и стробирующим входом второго дешифратора, первые входы первого и второго элементов И, вход элемента НЕ, стробирующий вход первого дешифратора, второй вход первого элемента И образуют группу входов блока, выход первого элемента И соединен с вторым входом второго элемента И, выхо-

09 SU (11) 1205150 A

дом подключенного к первому входу элемента ИЛИ, второй вход которого соединен с выходом третьего элемен-

та И, первый вход которого подклю-чен к выходу элемента НЕ, второй вход является входом блока.

1

Изобретение относится к цифровой вычислительной технике и может быть использовано для оперативной проверки работоспособности устройств сопряжения с внешними абонентами.

Целью изобретения является расширения класса решаемых задач имитатора путем обеспечения приема данных из устройств сопряжения и контроля данных во время обмена.

На фиг.1 представлена блок-схема имитатора внешнего устройства; на фиг.2 и 3 - функциональные схемы блока дешифрации управляющих сигналов приема данных и блока формирования синхроимпульсов.

Имитатор содержит (фиг.1) входной блок 1 коммутации, блок 2 регистров информации, сумматор 3 по модулю два, выходной блок 4 коммутации, блок 5 дешифрации управляющих сигналов приема данных, блок 6 формирования синхроимпульсов и регистр 7 хранения ошибок, шины 8 и 9 групп информационных и управляющих входов имитатора, шины 10 и 11 групп информационных и управляющих выходов блока 1, шину 12 группы информационных выходов имитатора, шины 13 и 14 первой и второй групп выходов блока 5, шину 15 первого выхода блока 6, шину 16 выхода сигнала "Готовность" имитатора и шину 17 выхода сигнала повреждения информации (ИНФ ВЗУ) имитатора, шину 18 группы выходов блока 6, шину 19 выхода сумматора 3, шину 20 выхода сигнала "Ошибка" имитатора.

В рассматриваемых примерах реализации блок 5 дешифрации управляющих сигналов приема данных содержит (фиг.2) элементы И 21-23, элемент НЕ 24, элемент ИЛИ 25, счетчик 26, дешифраторы 27 и 28.

Блок 6 формирования синхроимпульсов содержит (фиг.3) элементы И 29-33, элементы ИЛИ 34 и 35, триггер

2

36, счетчик 37, регистр 38 сдвига и дешифратор 39.

Через шину 8 вводятся данные от устройства сопряжения или с пульта оператора (не показаны) при автономной работе имитатора, а через шину 9 - управляющие сигналы.

Входной блок 1 коммутации служит для мультиплексирования при автономной и автоматической работе имитатора входных сигналов: девятиразрядных информационных слов, сигналов "Запись" (ЗП), "Адрес" (АДР), "Информация блока связи" (ИНФ БСВ), "Блокировка" (БЛК), "Управление записью" (УПР ЗП), тактовых импульсов ТМ-1.

В рассматриваемом примере реализации имитатор ориентирован для записи и выдачи в устройство сопряжения трех байтов данных, вследствие чего блок 2 регистров информации содержит три девятиразрядных регистра.

Выходной блок 4 коммутации служит для выдачи трех байтов данных из блока 2 в устройство сопряжения.

Адресация к блоку 2 регистров информации и к выходному блоку 4 коммутации осуществляется соответственно из блока 5 по шине 14 сигналами "ЗП 1б", "ЗП 2б", "ЗП 3б" и из блока 6 по шине 18 сигналами "Выд.1б", "Выд.2б", "Выд.3б".

Блок 5 осуществляет выработку сигналов "ЗП 1б", "ЗП 2б", "ЗП 3б" для записи информации в блок 2 и выработку стробирующих сигналов "1б АДР", "2б АДР", "3б АДР", поступающих по шине 13 в регистр 7 для анализа информации о сбоях.

Блок 6 организует взаимодействие с интерфейсом устройства сопряжения. На шине 16 блок 6 вырабатывает сигнал "Готовность", а на шине 17 - сигнал "ИНФ ВЗУ".

Устройство работает следующим образом (режим автоматический).

В режиме записи устройство сопряжения по информационным линиям шины 6 выдает последовательно три байта адреса, сопровождая по управляющим линиям шины 9 каждый байт сигналом "АДР" и сигналом "ЗП".

Сигналы "ЗП" и "АДР" по шине 11 из блока 1 поступают в блоки 5, 6 и 7. В блоке 5 сигнал "ЗП" поступает на первый вход элемента И 21, а сигнал "АДР" - на второй вход элемента И 21 и на стробирующий вход первого дешифратора 27 и по цепочке на элемент И 22, элемент ИЛИ 25, счетчик 26. На выходе дешифратора 27 последовательно появляются сигналы "1Б АДР", "2Б АДР", "3Б АДР", которые по шине 13 поступают в регистр 7 хранения ошибок. При наличии ошибки в байтах адреса в регистре 7 устанавливаются указатели "ОШ 1Б АДР", "ОШ 2Б АДР", "ОШ 3Б АДР". После поступления третьего байта адреса по информационным линиям шины 8 устройство сопряжения выдает байт информации, сопровождая его сигналом "ИНФ БСВ" по одной из управляющих линий шины 9.

Сигналы "ЗП" и "ИНФ БСВ" по управляющим линиям шины 11 поступают соответственно на первый и второй входы элемента И 29 блока 6. С выхода элемента И 29 сигнал "ИНФ БСВ" поступает по шине 16 в блок 5 и на элемент ИЛИ 34 в блоке 6.

В блоке 5 осуществляется пересчет сигналов "ИНФ БСВ" так же как и сигналов "АДР" и на выходе дешифратора 28 вырабатывается сигнал "ЗП 1Б", который по одной из линий шины 14 поступает в блок 2, куда производится запись первого байта данных. Одновременно с этим в блоке 6 через элемент ИЛИ 34 и триггер 36 под управлением тактовых импульсов ТИ-1, поступающих на тактовый вход регистра 38, с пульта оператора запускается регистр 38 сдвига, выходы которого через элемент ИЛИ 35 и элемент И 32 подключены к выходной шине 16, по которой выдается сигнал "Готовность" в устройство сопряжения для запроса следующего байта данных. В ответ на сигнал

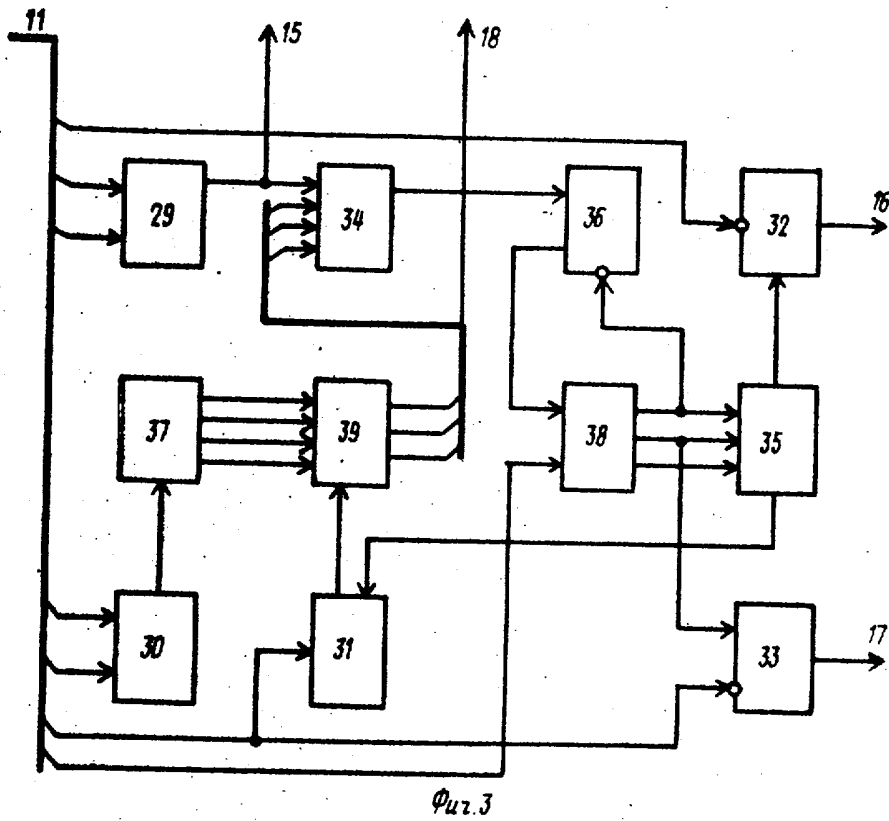
"Готовность" устройство сопряжения повторяет цикл выдачи трех байтов адреса и байта информации. Аналогично происходит запись второго и третьего байтов данных в блоке 2 регистров информации.

В режиме чтения устройство сопряжения выдает по информационным линиям шины 8 три байта адреса, сопровождая каждый из них сигналом "АДР" и сигналом "4Т" по управляющим линиям шины 9. Сигналы "ЧТ" и "АДР" по шине 11 из блока 1 коммутации поступают на элемент И 30 блока 6. После прихода третьего байта адреса на первом выходе дешифратора 39 появляется сигнал, который поступает на элемент ИЛИ 34 для запуска регистра 38 и по выходной шине 18 поступает на адресный вход выходного блока 4 коммутации для подготовки выдачи данных по информационным линиям шины 12. На выходной шине 16 появляется сигнал "Готовность", а на шине 17 - сигнал "ИНФ ВЗУ", который сопровождает выданный байт данных. Устройство сопряжения принимает байт данных и повторяет цикл чтения с выдачи трех байтов адреса. Устройство аналогично организует выдачу второго и третьего байтов данных.

Устройство позволяет блокировать выдачу сигнала "Готовность" сигналом "БЛК" с пульта оператора, который поступает на первый вход элемента И 32 блока 6 по одной из линий шины 11 для проверки схем контроля устройства сопряжения, а также в случае неправильной четности информации, поступающей из устройства сопряжения, выдает сигнал "Ошибка" по шине 20. Кроме этого, обеспечивается возможность записывать три байта адреса в блок 2 регистров информации в зависимости от сигнала "УПР ЗП", поступающего по одной из линий шины 11 в блок 5 на вход элемента ИЕ 24 и первый вход элемента И 22.

Таким образом, предлагаемый имитатор обеспечивает расширение класса решаемых задач за счет возможности осуществления режима записи информации и контроля данных во время обмена.





Составитель В.Вертлиб

Редактор М.Келемеш Техред О.Ващишина Корректор Л.Пилипенко

Заказ 8536/51

Тираж 709

Подписное

ВНИИПИ Государственного комитета СССР

по делам изобретений и открытий

113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4