

(19)



SUOMI - FINLAND

(FI)

PATENTTI- JA REKISTERIHALLITUS

PATENT- OCH REGISTERSTYRELSEN

FINNISH PATENT AND REGISTRATION OFFICE

(10) **FI 891715 A7**

(12) **JULKISEKSI TULLUT PATENTTIHAKEMUS
PATENTANSÖKAN SOM BLIVIT OFFENTLIG
PATENT APPLICATION MADE AVAILABLE TO THE
PUBLIC**

(21) Patentihakemus - Patentansökan - Patent application **891715**

(51) Kansainvälinen patenttiluokitus - Internationell patentklassifikation -
International patent classification
H03M 3/02

(22) Tekemispäivä - Ingivningsdag - Filing date **11.04.1989**

(23) Saapumispäivä - Ankomstdag - Reception date **11.04.1989**

(41) Tullut julkiseksi - Blivit offentlig - Available to the public **19.10.1989**

(43) Julkaisupäivä - Publiceringsdag - Publication date **12.06.2019**

(32) (33) (31) Etuoikeus - Prioritet - Priority

18.04.1988 US 182665

(71) Hakija - Sökande - Applicant

1 • Thomson Consumer Electronics Inc., 10330 North Meridian Street, Indianapolis, IN 46290-1024,
AMERIKAN YHDYSVALLAT, (US)

(72) Keksijä - Uppfinnare - Inventor

1 • Christopher, Todd J., USA, AMERIKAN YHDYSVALLAT, (US)

(74) Asiamies - Ombud - Agent

Kolster Oy Ab, Salmisaarenaukio 1, 00180 Helsinki

(54) Keksinnön nimitys - Uppfinningens benämning - Title of the invention

Sigma-delta modulaattori D/A-muunninta varten

Sigma-delta modulator för en D/A-omvandlare

Sigma-delta modulaattori D/A-muunninta varten

Tämä keksintö kohdistuu laitteeseen, jolla käsitellään ajallisesti muuttuvia signaaleja digitaalisesti ja erityisesti laitteeseen, jolla muunnetaan digitaalisesti käsitellyt signaalit analogisiksi.

Tätä keksintöä selitetään äänisignaalin käsittelylaitteen ympäristössä, vaikka sen käytettävyys ei rajoitu tähän sovellutukseen. Keksinnöllä käsiteltävien signaalityyppien ainoa rajoitus koskee signaalin kaistanleveyttä ja piirielimien, joiden toimintanopeudet ovat riittäviä, saatavuutta.

On ennestään tunnettua käsitellä äänisignaaleja käyttämällä digitaalipiirejä. Sellainen muuntaa tyypillisesti analogiset äänisignaalit binääriarvoiksi, joita se käsittelee aritmeettisesti binääripiirillä suodatuksen, äänensävyyn ja äänen voimakkuuden säätöjen jne suorittamiseksi ja sitten muuntaa käsiteltyt binääriarvot takaisin analogisiksi signaaleiksi äänen uudelleen tuottamiseksi. Piirien minimoimiseksi muunnettaessa analogisia signaaleja binääriarvoiksi hyödynnetään usein sigma-delta modulaattoreita. Tavallisesti sigma-delta modulaattorit ottavat äänisignaalista näytteitä taajuudella, joka on kertaluokkia suurempi kuin suurin esiintyvä äänitaajuus. Sigma-delta modulaattorilla aikaansaatu signaalien kvantisointi on melko karkeata. Tyypillisesti suuritaajuiset, karkeasti kvantisoidut näytteet suodatetaan ja niistä otetaan alinäytteet näytteiden luomiseksi, joilla on huomattavasti pienempi kvantisointivirhe ja helposti käsiteltävä näytteenottotaajuus. Katso esim. James C. Candyn artikkelit, joista toisen otsikkona on "Joka kymmenen erottaminen keskiarvon saamiseksi sigma-delta modulaatiota varten", IEEE Transactions on Communications, Vol. COM-34, nro 1, tammikuu 1986, s 72-76 ja toisen otsikkona "Kaksoisintegrainnin käyttö sigma-delta modulaatiossa", IEEE Transac-

tions on Communications, Vol. COM-33, nro 3, maaliskuu 1985, s 249-258. Äänisignaalit käsitellään pienemmällä nopeudella ja muunnetaan sitten analogiseen muotoon. Digitaalialogiamuunnoksen suorittavan piirin minimoimiseksi
 5 jotkut sellaiset järjestelmät ottavat uudelleen näytteitä käsitellyistä binääriarvoista suuremmalla taajuudella ja hyvin karkealla kvantisointitasolla esim. kahden tasolla. Karkeasti kvantisoidut, suuritaajuiset näytteet sitten integroidaan ja niistä muodostetaan keskiarvo kondensaat-
 10 torilla analogisen signaalin generoimiseksi. Uudelleen kvantisointi suoritetaan interpolointiprosessilla. Katso esim. James C. Candyn ym artikkeli, jonka otsikkona on "Kaksoisintegrointi digitaali-analogia muunnosta varten", IEEE Transactions on Communications, Vol. COM-34, nro 1,
 15 tammikuu 1986, s 77-81. Candyn ym kuvailema interpolointityyppi käsittää jokaisen käsitellyn näytteen keräämisen n kertaa, jossa n vastaa uudelleen-näytteenottokerrointa. Siten kerätyistä arvoista pyrkii tulemaan suuria, jolloin tarvitaan melko suuria akkuja. Lisäksi jos binääriarvot
 20 käsitellään sarjamuodossa, huomattavia nopeusrajoituksia asetetaan käsittelypiirille suuresta uudelleen-näytteenottotaajuudesta ja suurista kerätyistä arvoista johtuen.

Kyseisen keksinnön tarkoituksena on aikaansaada yksinkertaistettu digitaali-analogia muunnin, jolla este-
 25 tään suurten kerättyjen arvojen käsittely interpolointiprosessissa.

Keksinnön tarkoituksena on lisäksi aikaansaada sarjamuotoinen digitaali-analogia muunnin, joka toimii liukuhihnamaisesti kokonaisjärjestelmän aikarajoitusten mini-
 30 moimiseksi.

Keksinnön suoritusmuotona on digitaali-analogia muunnin, jossa on signaalin sisäänmenoliitin sarjamuotoisten binäärinäytteiden viemiseksi sisään ensimmäisellä näytteenottotaajuudella. Näyte datan sigma-delta modulaat-
 35 tori kytketään sisäänmenoliittimeen sarjamuotoisten binää-

rinäytteiden ottamiseksi uudelleen, jolloin tuotetaan näytteitä, jotka ovat karkeammin kvantisoituja kuin sarjamuotoiset binäärinäytteet ja jolloin näytteenotto-taajuus on suurempi kuin ensimmäinen näytteenottotaajuus.

- 5 Sigma-delta modulaattoriin kuuluu useita yhden bitin sarjamuotoisia akkuja ja se on kytketty toimimaan liukuhihnamaaisesti. Integrointi-/keskiarvon muodostava piiri kytketään sigma-delta modulaattoriin analogiasignaalin muodostamiseksi karkeasti kvantisoiduista näytteistä.

- 10 Piirustusten lyhyt selitys:

Kuvio 1 on lohkokaavio käsittelyjärjestelmästä, johon kuuluu sigma-delta modulaattori digitaali-analogia muunnosta varten.

- 15 Kuvio 2 on yksisilmukkaisten digitaalisen sigma-delta modulaattorin lohkokaavio.

Kuvio 3 on yksisilmukkaisten, liukuhihnamaisesti toimivan, sarjamuotoisen sigma-delta modulaattorin lohkokaavio.

- 20 Kuviot 4 ja 5 ovat piirikaavioita kuvion 3 laitteen lohkoista.

Kuvio 6 on kaksisilmukkaisten sigma-delta modulaattorin lohkokaavio.

- 25 Kuvio 7 on kaksisilmukkaisten, liukuhihnamaisesti toimivan, sarjamuotoisen sigma-delta modulaattorin lohkokaavio.

Kuviot 8, 9 ja 10 ovat kuvion 7 laitteen lohkojen piirikaavioita.

Kuvio 11 on pulssimuuntimen looginen piirikaavio.

- 30 Kuvio 12 on aikajakolimitetyn signaalin ajastuskaavio.

Kuvio 13 on ajastuskaavio, joka on hyödyllinen selitettäessä kuvioiden 3 ja 7 piirien toimintaa ja

- 35 kuvio 14 on totuustaulukko, joka kuvaa kuviossa 3 esitetyn kvantisointilaitteen ja kuvion 7 piirien toimintaa.

Kuvio 1 esittää käsittelylaitetta, jota hyödynnetään analogisen signaalin muuntamisessa digitaaliseen muotoon, signaalin digitaalisessa käsittelyssä ja käsitellyn signaalin muuntamisessa takaisin analogiseen muotoon. Signaalin käsittely digitaalisesti on toivottavaa johtuen digitaalipiirien suhteellisesta parametrystabiilisuudesta vanhenemisen ja lämpötilan vaihtelujen suhteen.

Liittimeen 10 viety analogiasignaali kytketään A/D-muuntimen sisäänmenoliittimeen, joka muodostaa analogiasignaalia edustavat binäärinäytteet. Binäärinäytteet voivat olla joko rinnakkais- tai sarjamuodossa. Binäärinäytteet kytketään digitaaliseen käsittelypiiriin 14. Jos käsiteltävä signaali on äänisignaali, prosessori 14 voi sisältää suodatus- ja tasaustoiminnot sekä elimet äänensävyyn, äänenvoimakkuuden ja kanavien välisen tasapainon säätämiseksi. Käsitellyt binäärinäytteet viedään näytetiedon sigma-delta modulaattoriin 16, joka tuottaa ulostulonäytteitä, joilla on suurempi näytteenottotaajuus ja karkeampi kvantisointi kuin sen sisäänmenoon viedyllä signaalilla. Modulaattorista 16 näytteet viedään pulssimuuntimeen 18, joka muuntaa modulaattorin 16 binäärinäytteet pulssileveysmoduloiduksi signaaliksi tai pulssiampplitudimoduloiduksi signaaliksi tai johonkin muuhun signaalimuotoon, joka muunnetaan analogiseen muotoon melko yksinkertaisella piirillä kuten integraattorilla/keskiarvon muodostavalla piirillä 20.

Kuvio 2 esittää yksinkertaista näytteenottotiedon sigma-delta modulaattoria, jolla voidaan toteuttaa kuvion 1 elin 16. Kuvissa 2 käsitelty binäärisignaali kytketään salpapiiriin 22 datasisäänmenoon D. Signaali ladataan salpapiiriin 22 sisäänmenonäytteen kellosignaalin F_{IS} ohjauksessa, joka on tahdissa sisäänmenonäytteiden esiintymisen kanssa. Salpapiiriin 22 ulostulo kytketään vähentäjän 24, summaimen 26, yhden näytteen viive-elimien 28 ja kvantisointilaitteen 30 kaskadikytkentään. Viive-elimien 28 ja

kvantisointilaitteen 30 keskinäisliitäntä kytketään sum-
 maimen 26 toiseen sisäänmenoliitäntään. Kvantisointilait-
 teen 30 ulostuloliitin kytketään takaisin vähentäjän 24
 vähentäjäsissäänmenoon. Viive-elintä 28 ajastetaan ulostu-
 lon kellosignaalilla F_{OS} , jonka taajuus määrittelee ulos-
 tulon näytteenottotaajuuden ja joka voi tyypillisesti olla
 ainakin kertaluokan suurempi kuin sisäänmenevien näyttei-
 den taajuus. Elimien 24, 26, 28 ja 30 yhdistelmä muodostaa
 tavanomaisen näytedatan sigma-delta modulaattorin, jol-
 laista yleisesti käytetään A/D-muunnoksessa. Kyseisessä
 sovellutuksessa sisällyttämällä mukaan salpa 22 näytteiden
 viemiseksi pienemmällä taajuudella kuin modulaattorin re-
 kursiotaajuus, sigma-delta modulaattori suorittaa binääri-
 näytteiden oton uudelleen suuremmalla taajuudella karkeas-
 ti kvantisoitujen näytteiden järjestämiseksi yksinkertais-
 tettua digitaali-analogia muunnosta varten. Sigma-delta
 modulaattorin ulostulo on näytejono, johon kuuluu rajoi-
 tettu lukumäärä arvoja. Jos ulostulon näytteenottotaajuus
 f_{IS} , yli k ulostulon näytteenottojakson ajan ulostulon
 näytteiden keskiarvo approksimoi sisäänmenon näytteen ar-
 voa. Pitkiä ajanjaksoja ulostulosignaalin keskiarvo on
 oleellisesti yhtä suuri kuin sisäänmenosignaali.

Tietyssä kuvioihin 3-5 ja 7-11 viittaamalla kuva-
 tussa esimerkissä oletetaan, että sisäänmenosignaalin am-
 plitudi rajoittuu arvovälille $+0,999$:stä -1 :een. Kvanti-
 sointilaitte esim. elin 30 tuottaa neljä arvoa, jotka on
 esitetty taulukossa I.

Taulukko I

	Kvantisointi- laitteen sisään- menoalue	Kvantisointi- laitteen ulos- tulon arvo	Binääriarvo
	$IN < -1,0$	$+1,5$	001,1000...
	$-1,0 \leq IN < 0$	$+0,5$	000,1000...
35	$0 \leq IN < 1,0$	$-0,5$	111,1000...
	$IN \geq 1,0$	$-1,5$	110,1000...

Huomattakoon, että vaikka modulaattorin sisäänmeno-
 arvo rajoitetaan alueelle $+0,9999$:stä $-1,0$:aan, kvanti-
 sointilaitteen sisäänmeno voi olla suurempi kuin ± 1 joh-
 tuen summaimen 26 ja viive-elimien 28 integrointitoiminnois-
 ta. Toiseksi kvantisointilaitteen ulostuloarvot ovat
 kvantisointilaitteen sisäänmenoarvoihin nähden vastakkais-
 merkkisiä. Ulostulon arvot annetaan vastakkaismerkkisinä
 niin, että vähentäjän 24 funktio voidaan toteuttaa sum-
 mainpiirillä laitteiston yksinkertaistamiseksi. Kvanti-
 sointilaitteen ulostuloarvojen napaisuudet invertoidaan
 tehokkaasti pulssimuuntimessa ja/tai analogiaintegraatto-
 rissa/keskiarvon muodostimessa halutun analogisen ulos-
 tulosignaalin aikaansaamiseksi.

Kuvioiden 3-5 ja 7-11 suoritusmuodot on suunniteltu
 käsittelemään sarjamuotoisia näytteitä. Kuvattavissa esi-
 merkeissä sisäänmenon näytteenottojakso on 35 sisäänmenon
 näytteenottotaajuuden jaksoa, kuitenkin näytteet rajoite-
 taan 15 arvobittiin ja merkkibittiin ja ne ovat kahden
 komplementtien muodossa. Vähiten merkitsevä bitti esiintyy
 ensin ja merkkibitti esiintyy kuudentenatoista bitti-
 aikana. Merkkibitit laajennetaan näytteenottojakson lop-
 puajaksi. Sisäänmenosignaali on aikajakolimitetty signaa-
 li, joka muodostuu näytteiden esim. neljän signaalin jo-
 noista. Sisäänmenosignaalin muotona on täten S1, S2, S3,
 S4, S1, S2, S3, S4, S1, S2... missä näytteet S1 ja S2 voi-
 vat vastata vasenta ja oikeata stereosignaalia ja signaa-
 lit S3 ja S4 voivat vastata lisättyä vasenta ja oikeata
 stereosignaalia. Kuviossa 12 esitetään sellaisen sisään-
 menosignaalin yleistä muotoa.

Viitataan kuvioon 3, jossa limitetty sarjamuotoinen
 sisäänmenosignaali viedään piirielimen 36 sisäänmenoliit-
 timeen 32. Elin 36, joka muodostuu kennoista A ja C suo-
 rittaa kuvion 2 elimien 22-28 toiminnot. Elimien 36 oikean-
 puoleiseen päähän kytketty looginen piiri vastaa kvanti-
 sointilaitetta 30. Sarjamuotoisen näytteen bitit ladataan

peräkkäisestä kukin omiin kennoihinsa, jolloin vähiten merkitsevä bitti (LSB) ladataan vasemmanpuoleisimpaan A kennoon 38, eniten merkitsevä bitti ladataan C kennoon 40 ja laajennetut merkkibitit ladataan C kennoihin 42, 44 ja 46. Bittien lataamista peräkkäisiin kennoihin ohjataan liittimeen 34 viedyllä keilauspulssilla. Suoritusmuotoesimerkissä keilauspulssi esiintyy kerran sisäänmenon näytteenottojaksoa kohti ja on yhden bittijakson kestoinen ja esiintyy bittiaikana välittömästi ennen kunkin näytteen vähiten merkitsevän bitin esiintymistä.

Määritellyissä näytteissä binääripilkku on kennojen 40 ja 42 välissä. Kun kvantisointilaitteen toimintavaste on määritelty, ainoastaan elimen 36 käsittelymisen näytteiden kokonaislukuosaa tarvitsee tutkia kvantisointilaitteella sen ulostulonäytteiden kehittämiseksi. Kuvion 3 esimerkissä kunkin käsitellyn näytteen kokonaislukuosaa edustavat kennoista 42, 44 ja 46 saatavat ulostulobitit. Taulukosta I nähdään, että kvantisointilaitteen tuottamalla binäärisillä ulostulonäytteillä on kolme muuttujabittiä kokonaislukupaikoissa, loogisen "yhden" arvoinen bitti välittömästi oikealle binääripilkusta ja nollan arvoiset bitit kaikissa muissa bittipaikoissa. Kun kaikki vähemmän merkitsevät bitit ovat arvoltaan nollia, niitä ei tarvitse sisällyttää takaisinkytkentälengkiin sisäänmenon näytteen kanssa yhdistämiseksi, koska nollan arvoisten bittien lisääminen sisäänmenon näytteeseen tai siitä vähentäminen ei muuta näytettä. Koska kvantisointilaitteen ulostulobitti välittömästi oikealle binääripilkusta on aina loogisen yhden arvoinen, vakioarvo yksi kytketään takaisin tähän bittipaikkaan elimessä 36, joka bittipaikka vastaa kennoa 40. Kuviossa 3 tämä looginen yksi on esitetty kytkettynä kennon 40 kvantisoidun datasisäänmenon (QDI) liittimeen. Esimerkin kvantisointilaitte suunnitellaan järjestämään vain kolme enemmän merkitsevää kokonaislukubittiä, jotka on kytketty elimen 36 kennoihin 42, 44 ja 46.

Tietyn näytteen näytebitit esiintyvät peräkkäisesti kennojen 42, 44 ja 46 ulostuloina. Toisin sanoen näytteen S_i eniten merkitsevä bitti (MSB) on kennon 46 ulostulona yhden bittijakson sen jälkeen, kun näytteen S_i toiseksi eniten merkitsevä bitti on kennon 44 ulostulona, joka vuorostaan on ulostulona yhden bittijakson sen jälkeen, kun näytteen S_i kolmanneksi eniten merkitsevä bitti on kennon 42 ulostulo jne. Kunkin näytteen kolmen eniten merkitsevän bitin järjestämiseksi ajallisesti kvantisointilaitteella ilmaistemista varten, kvantisointipiiriin sisällytetään viive-elimet 48, 54 ja 56. Jokainen viive-elin 48, 54 ja 56 tuottaa yhden bittijakson viiveen. Kennon 42 dataulostuloon DO kytketty viive-elin 48 järjestää kennon 42 tuottaman näytebitin ajallisesti kennosta 44 saatavan ulostulon DO näytebitin kanssa. Näytebitti viive-elimestä 48 kytketään EI-JA portin 52 ja EI-TAI portin 50 ensimmäisiin sisäänmenoliittimiin. Näytebittikennosta 44 kytketään EI-JA portin 52 ja EI-TAI portin 50 toisiin sisäänmenoliittimiin. EI-JA portin ulostuloliitin on kytketty viive-elimien 56 ja EI-TAI portin ulostuloliitin on kytketty viive-elimien 54, jotka järjestävät ajallisesti elimestä 48 ja kennosta 44 saatujen näytebittien ilmaistut tulokset kennosta 46 saadun näytebitin kanssa. Viive-elimien 54 ja 56 ulostuloliittimet kytketään 2:1 kanavointilaitteen 58 ensimmäiseen ja toiseen sisäänmenoliittimeen. Kanavointilaitetta 58 ohjataan kennon 46 ulostulolla ulostulosignaalien järjestämiseksi viive-elimistä 56 tai 54 riippuen siitä, onko kennon 46 ulostulo looginen yksi tai nolla.

Ulostulobitti kennosta 46 viedään EI-porttiin 60, joka komplementoi tämän bitin. Kanavointilaitteen 58 ulostulo kytketään kennon 42 kvantisointidatasisäänmenon liittimeen (QDI) yhden bittijakson viive-elimien 68 kautta. EI-portin 60 ulostulo kytketään kennon 44 liittimeen QDI yhden bittijakson viive-elimien 64 ja 66 kautta ja kennon 46 liittimen QDI kautta yhden bittijakson viive-elimien

62-66 kautta. Viive-elimet 62-68 sisällytetään viivekom-
pensaation järjestämiseksi C kennojen viiveiden käsittele-
mistä varten niin, että kvantisointilaitteen asianomaiset
ulostulonäytteet järjestetään sopivasti ajallisesti ja
5 yhdistetään neljästä aikajakolimitetystä näytteestä asian-
mukaiseksi yhdeksi näytteeksi.

Kvantisointilaitteen ulostulo, joka syötetään ta-
kaisin elimeen 36, on kaksibittinen näyte.

Taulukosta I ilmenee, että haluttu kvantisointi-
10 laitteen ulostulo on neljän bitin näyte. Kuten aiemmin
ilmeni binääripilkun oikealla puolella oleva ensimmäinen
bitti on vakion yhden arvoinen ja tämä arvo johdotetaan
kennoon 40. Kvantisointilaitteen ulostulon kolmanneksi
15 eniten merkitsevä bitti (taulukko I) järjestetään kana-
vointilaitteella 58. Ensimmäinen ja toinen eniten merkit-
sevää bittiä ovat yhtä suuria kaikille kvantisointilait-
teen ulostuloarvoille. EI-portilla 60 järjestetään nämä
molemmat kaksi bittiä.

Kvantisointilaitteen loogista toimintaa esitetään
20 kuviossa 14. Kuviossa 14 sarakkeilla 40-46 merkityt arvot
edustavat kunkin näytteen, joka on saatavissa kennoista
42, 44 ja 46 bittiarvojen kaikkia mahdollisia kombinaa-
tioita. Näiden sarakkeiden 42-46 arvojen oletetaan olevan
ajallisesti järjestettyjä ts sarakkeiden 42 ja 44 alla
25 olevat bittiarvot edustavat kennoista 42 ja 44 saatavia
bittiarvoja, joita on viivästetty kahdella ja yhdellä bit-
tijaksolla tässä järjestyksessä kennosta 46 saataviin bit-
tiarvoihin nähden. Sarake, jota merkitään sanalla ARVO,
osoittaa arvojen alueen, joka koko näytteellä voi olla sa-
30 rakkeissa 42-46 esitetyillä kolmella eniten merkitsevien
bittien arvoilla. Sarakkeet, joita merkitään EI-TAI ja EI-
JA, edustavat EI-TAI portin 50 ja EI-JA portin 52 loogisia
ulostuloarvoja sarakkeiden 42 ja 44 määrittelemillä si-
säänmenoarvojen pareilla. Sarakkeet, joita merkitään KANA-
35 VOINTILAITTE ja EI edustavat elimien 58 ja 60 ulostuloar-

voja, jotka ovat vasteena sarakkeissa EI-TAI, EI-JA ja 46 listatuille arvoille. Sarake, jota mekitään ULOSTULO1 on kahden komplementin arvo, joka syötettiin takaisin elimistä 58 ja 60 elimeen 36. Nämä arvot määritettiin liittämällä EI-portin ulostulon arvo EI itsensä kopion kanssa ja sitten liittämällä kanavointilaitteen ulostulobitti KANA-VOINTILAITE siihen. Sarake ULOSTULO2 edustaa kaksibittisen kvantisointilaitteen ulostuloarvoja, jotka viedään pulssimuuntimeen. Jokaisen näistä näytteistä vasemman puoleisin, eniten merkitsevä bitti, ULOSTULO2 on sama kuin looginen arvo EI, joka tuotetaan EI-portilla 60 ja oikean puoleisin bitti, vähiten merkitsevä bitti on sama kuin kanavointilaitteen ulostulon KANA-VOINTILAITE-komplementti, joka järjestetään EI-portin 69 kautta. Sarakkeiden ULOSTULO1 ja ULOSTULO2 bitit ovat rinnakkaisia bittinäytteitä. Näytteiden ULOSTULO1 bitit asetetaan tehokkaasti liukuhihnaimaiseen muotoon viive-elimien 62-68 toiminnalla.

Kuvion 3 kenno A kuvataan yksityiskohtaisesti kuviossa 4 ja kenno C yksityiskohtaisesti kuviossa 5. Kuvion 4 elimet 92-98, 102, 106-112 ja 122 ovat yhden bitin viiveasteita. Näitä viiveasteita ohjataan systeemikellolla F_C (katso kuvio 14) ja joista jokainen tuottaa yhden kellojakson F_C viiveen (yhtä suuri kuin yhden bitin jakso). Kuhunkin A kennoon kuuluu sarjamuotoinen datasisäänmenon SDI ja sarjamuotoinen dataulostulon SDO liitin, jotka yhdistetään toisiinsa ja kytketään kanavointilaitteen 114 yhteen signaalisisäänmenon liittimeen. Kennoon kuuluu keilauspulssin sisäänmenon SPI ja keilauspulssin ulostulon SPO liittimien yhdistäminen keskenään viive-elimien 122 kautta. SPO kytketään myös kanavointilaitteen 114 ohjaussisäänmenoon. SPI liittimeen kytketty keilauspulssi kytketään kanavointilaitteen 114 ohjaussisäänmenoon yhden bitin jakson sen jälkeen, kun se on viety SPI:hin. Kanavointilaitteen 114 ulostuloliitin kytketään kanavointilaitteen 114 toiseen sisäänmenoliittimeen viive-elimien

106, 108, 110 ja 112 kaskadiliitynnän kautta. A kennoon kuuluu lisäksi summain, jonka lisättävä sisäänmenoliitin kytketään kanavointilaitteen 114 ulostuloliittimeen viive-elimien 106 kautta. Summaimeen kuuluu muistibitin sisäänmenoliitin CI, muistibitin ulostulo kytketään muistibitin ulostuloliittimeen CO viive-elimien 102, summausulostulon ja yhteenlaskettavan sisäänmenon kautta. Summausulostulo kytketään lisättävään sisäänmenoon viive-elimien 92, 94, 96 ja 98 kaskadiliitännän kautta.

10 Jokainen A kenno on yksibittinen aikajakolimitetty akku. Toiminnan aikana neljän peräkkäisen sisäänmenonäytteen i:nnet bitit ovat kukin omissa viive-elimissään 106-112. Nämä bitit kiertävät kellon F_c tahdissa ja ne on peräkkäisesti kytketty summainen 104 lisättävään sisäänmenoon. Summainen 104 summausulostuloarvot kytketään tahdistetusti takaisin sen yhteenlaskettavaan sisäänmenoon. Koska kierrätyssilmukassa ja summainen ulostulo-sisäänmenoliitynnässä on yhtä suuria viiveitä niin aina, kun tietyn näytteen bitti kytketään lisättävään sisäänmenoon, vastaa-
20 va kumuloitu summa kytketään samanaikaisesti yhteenlaskettavaan sisäänmenoon.

A kennon kytketään rinnakkain niin, että kunkin A kennon CO, SDO ja SPO liittimet kytketään tässä järjestyksessä seuraavan viereisen kennon CI, SDI ja SPI liittimiin. Vasemman puoleisimman A kennon muistibitti liittimessä CI kytketään loogiseen nolla-arvoon. Vasemman puoleisimman 38 sarjamuotoinen datasisäänmenoliitin SDI kytketään datasisäänmenoliittimeen 32. Keilauspulssin sisäänmenoliitin SPI kytketään liittimeen 34.

30 C kenno (kuvio 5) on samanlainen kuin A kennot sikäli, että siihen kuuluvat kierrätyssilmukka, johon kuuluu kanavointilaitte 146 ja viive-elimet 148-154; yksibittinen akku, johon kuuluu summain 160, takaisinkytkennän viive-elimet 164-170; muistibitin sisäänmeno- ja ulostuloliittimet CI, 130 ja CO, 138; sarjamuotoiset datasisäänmeno-
35

ja ulostuloliittimet SDI 134 ja SDO 142; ja keilauspulssin sisäänmeno- ja ulostuloliittimet SPI 136 ja SPO 144. C kenno eroaa A kennosta, koska on tarpeen suorittaa sekä A kennon summaustoiminto että myös kuvion 2 vähentäjällä osoitettu vähennystoiminto (ts yhden bitin vähennystoiminto). Vähennystoiminnon suorittamiseksi vaaditaan lisäsummain 156, joka asetetaan kierrätyssilmukan ja summaimen 160 lisättävän sisäänmenon väliin. Summaimen 156 yhteenlaskettava sisäänmeno väliin. Summaimen 156 yhteenlaskettavan sisäänmeno kytketään kvantisoidun datan sisäänmenoliittimeen QDI, johon viedään signaali kvantisointilaitteen ulostulosta. Summaimella 156 on muistibitin sisäänmenon (CI_2) liitin 132 ja muistibitin ulostulo, joka kytketään muistibitin ulostulon (CO_2) liittimeen 140 viive-elimien 158 kautta. C kennoon kuuluu myös summadatan ulostulon (DO) liitin 172, joka kytketään summaimeen 160 viive-elimien 164 kautta käsiteltyjen näytteiden enemmän merkitsevien bittien järjestämiseksi kvantisointilaitteen sisäänmenoliittimiin.

20 C kennot kytketään rinnakkain niin, että kunkin kennon CO_1 , CO_2 , SDO ja SPO liittimet kytketään seuraavan viereisen kennon CI_1 , CI_2 , SDI ja SPI liittämiin tässä järjestyksessä. C kennon 40 sisäänmenoliittimet CI_1 , SDI ja SPI kytketään tässä järjestyksessä A kennon 39 ulostuloliittämiin CO, SDO ja SPO. Kennon 40 sisäänmenoliitin CI_2 kytketään loogisen nollan arvoon.

Kuvioiden 4 ja 5 A kennot ja C kennot esitetään yhden bittijakson viive-elin voidaan sijoittaa uudelleen CI liittimien ja ko summaimen väliin. Vaihtoehtoisesti, jos signaalien viemisen summaimen sisäänmenoliittämiin ja muistibitin ulostulon tuotannon välissä on luontainen yhden bitin viive, se voidaan poistaa kokonaan.

Elimen 36 toimintaa selitetään viittaamalla kuvioihin 12 ja 13. Sisäänmenonäytteet ovat aikajakolimitettyjä näytteitä neljästä signaalista kuten kuviossa 12 esite-

tään. Täten joka neljäs sisäänmenonäyte edustaa samaa signaalia. Sarjamuotoista sisäänmenosignaalia esitetään aikalo-
 lohkoilla, joita merkitään SARJAMUOTOINEN SISÄÄNMENO ku-
 viossa 13. Sellaiseen näytteeseen kuuluu 15 arvobittiiä,
 5 joita merkitään 1-15 ja 20 merkkibittiiä, joita merkitään
 S, joista kaikki ovat saman merkkibitin toisintoja, joka
 esiintyy 16. aikalohkossa merkittynä merkkibittinä. Var-
 sinaisesti viimeisten 17 bittijaksojen bittiarvoja ei tar-
 vitse määritellä, koska elin 36, jolla on yhteensä 18 ken-
 10 noa, voi sijoittaa vain 18 ensimmäistä bittiiä. Sarjamuo-
 toiset näytteet viedään vasemman puoleisimman A kennon 38
 SDI liittimeen.

Näytebitin demultipleksointisignaali (keilauspulssi) kytetään vasemman puoleisimman A kennon SPI liittimeen.
 15 Tämä signaali sisältää yhden pussin näytteenottoaikaväliä kohti, joka pulssi on yhden bittijakson pituinen tai sitä lyhyempi ja se esiintyy yhden bittijakson ennen sisäänmenonäytteiden vähiten merkitsevän bitin esiintymistä. Keilauspulssi, jota viivästytetään yhdellä bittijak-
 20 solla viive-elimellä 122, esiintyy kanavointilaitteen 114 ohjaussisäänmenoliittimessä samanaikaisesti kuin sisäänmenonäytteen vähiten merkitsevä bitti esiintyy kanavointilaitteen 114 signaalisisäänmenoliittimessä ja ohjaa kanavointilaitteen 114 lataamaan uuden näytteen vähiten mer-
 25 kitsevän bitin viive-elimien 106. Seuraavat peräkkäiset 34 bittijaksoa kanavointilaitte 114 ohjataan kierrättämään dataa viive-elimissä 106-112. Sisäänmenonäytteen toiseksi eniten merkitsevän bitin esiintymisen aikana keilauspulssi esiintyy toisen A kennon kanavointilaitteen 114 ohjaussisäänmenoliittimessä ja toiseksi eniten merkitsevä bitti
 30 ladataan toisen A kennon viive-elimien 106. Samalla tavalla jäljellä olevat näytebitit ladataan elimen 36 peräkkäisiin A kennoihin ja C kennoihin. Näytebittien lataaminen elimen 36 kennoihin suoritetaan liukuhihnalla tavalla.
 35 Vastaavasti näytteen kaikkien bittien kerääminen suo-

ritetaan liukuhihnamaisella tavalla. Yhden bitin aikaviive esiintyy bitin kennoon viemisen ja muistibittisignaalin esiintymisen, joka vastaa tuolla bitillä suoritettua summausta, välillä. Täten kun näytteen $n:s$ bitti viedään
 5 $n:n$ teen kennoon, muistibittisignaali $(n-1):n$ nestä kennosta esiintyy samanaikaisesti $n:n$ nen bitin yhteydessä $n:n$ nessä kennossa. Näytebittien kerääntyminen etenee kennoja pitkin näytebittien sisäänmenon myötä.

35. bittiaikana esiintyy toinen keilauspulssi ja
 10 36. bittiaikana esiintyy seuraavan näytteen vähiten merkitsevä bitti. 36. bittiajan aikana A kennon 38 kanavointilaite 114 ohjataan lataamaan tämä vähiten merkitsevä bitti viive-elimeen 106. Koska uudelleen kierrätysilmukassa on neljä viivettä ja 35. bittiaikaa näytettä kohti
 15 edellisen näytteen vähiten merkitsevä bitti on edennyt viiveasteeseen 112, joten eri aikajakolimitettyjen signaalien näytebitit eivät sekoitu. Toisen näytteen bitit ladataan peräkkäisesti elimen 36 peräkkäisiin kennoihin.

70. bittiaikana esiintyy toinen keilauspulssi ja
 20 71. bittiaikana kolmannen näytteen vähiten merkitsevä bitti esiintyy A kennon 38 liittimessä SDI. 71. bittiaikana tämä vähiten merkitsevä bitti ladataan viive-elimeen 106. Johtuen em. näytebittien etenemisestä uudelleen kierrätysilmukassa, 71. bittiaikana näytebitin ensimmäisestä ja
 25 toisesta näytteestä näytebitit ovat viive-elimissä 110 ja 112, tässä järjestyksessä, jolloin mitään signaalien sekoittumista ei tapahdu. Huomattakoon, että eteneminen tapahtuu samalla tavalla elimen 36 kaikissa kennoissa signaalien bittien erillään pitämiseksi.

30 Seuraavana myöhempänä näytejaksona näytebitit neljännestä signaalista ladataan elimeen 36.

140. bittiaikana viidennen näytteen vähiten merkitsevä bitti esiintyy A kennon 38 SDI liittimessä ja ladataan viive-elimeen 106. Viides näyte on saman signaalin,
 35 jota ensimmäinen näyte edustaa, toinen näyte. Viides näyte

korvaa ensimmäisen näytteen uudelleen kierrätyssilmukan viive-elimessä 106. Samalla tavalla myöhemmin esiintyvät kuudes, seitsemäs ja kahdeksas näyte korvaavat toisen, kolmannen ja neljännen näytteen uudelleen kierrätyssilmukan viive-elimissä.

Jokaisen bittijakson aikana kunkin A kennon sisältämistä neljästä bitistä yksi läpikäy summausprosessin ja kunkin C kennon sisältämistä neljästä bitistä yksi läpikäy erotus- ja summausprosessin.

Koska sisäänmenonäytteet tiettyä signaalia varten korvataan joka neljäntenä näytteenottojaksona, jokainen näyte läpikäy neljänneksen 4 kertaa 35:stä ts. 35 summausprosessia. Täten esitetyssä esimerkissä kunkin aikajakolimittetyn signaalin uudelleen-näytteenottotaajuus on 35 kertaa sisäänmenotaajuus.

Neljän ensimmäisen näytteenottojakson jälkeen kuvion 3 laite tuottaa kelvollisen uudelleen-näytteenotetun ulostulonäytteen jokaisena bittiaikana. Ylinäytteenotetut ulostulonäytteet ovat aikajakolimitettyjä kuten sisäänmenosignaali. Kvantisointilaitteen ulostulon muotoa kuvataan kuviossa 13 Q0 merkityillä aikalohkoilla.

Kvantisointilaitteen ulostulonäytteet kytketään pulssimuuntimeen 71, joka demultipleksoi neljä signaalia S1-S4 ja muuntaa rinnakkaiset kvantisointilaitteen ulostulonäytteet sarjamuotoisiksi näytteiksi, joilla on 0, 1, 2 tai 3 loogista yksi arvoa tai pulssia näytettä kohti, riippuen kvantisointilaitteen ulostulosta, joka on +1,5, +0,5, -0,5 tai -1,5 tässä järjestyksessä. Ulostulopulssit viedään pulssiherkkään analogiseen integraattoriin/keskiarvon muodostimeen analogisen ulostulosignaalin tuottamiseksi. Kuta suurempi on pulssien lukumäärä sarjamuotoista näytettä kohti, joka viedään analogiseen integraattoriin/-keskiarvon muodostimeen, sitä positiivisempi integroitu analoginen ulostuloarvo. Kuten välittömästi edellä todettiin sarjamuotoisten näytepulssien suurempi lukumäärä

liittyy kvantisointilaitteen negatiivisempiin ulostuloihin. Kuitenkin tulisi muistaa, että kvantisointilaitte suunniteltiin napaisuudeltaan vastakkaisten kvantisointiarvojen järjestämiseksi edistämään vähennysprosessia elimissä 86 käyttämällä summainta vähentimen sijasta.

Kuviossa 3 pulssimuunnin 71 muodostuu neljästä rinnakkaisesta muuntimesta 70-76, joista jokaisen sisäänmeno-liittimet kytketään kvantisointilaitteen ulostuloon. Neljää muunninta ohjataan peräkkäisinä bittiaikoina vastaanottamaan yksinomaan joka neljännen näytteen sekvenssejä kvantisointilaitteelta. Esimerkiksi muunnin 70 vastaanottaa vain S1 näytteet ja muunnin 72 vastaanottaa vain S2 näytteet. Kyseiset muuntimet tutkataan peräkkäisesti liittimeen 78 viedyllä signaalilla RE. Signaali RE kytketään kaskadiliitännäisiin viive-elimiin 80, 82 ja 84, missä sitä viivästetään peräkkäisesti bittiajan yksiköillä ja kytketään kuhunkin muuntimeen. Signaalia RE, joka kytetään suoraan muuntimeen 70, esitetään kuviossa 13. Signaalin RE viivästetty kopio RE1 viedään muuntimeen 72 ja myös sitä esitetään kuviossa 13 samoin kuin sarjamoitoisten S01 ja S02 ajatusta, jotka saadaan muuntimista 70 ja 72.

Kuviossa 11 on yhden muuntimista 70-76 suoritusmuotoesimerkki. Kvantisointilaitteen ulostulonäytebittijä merkitään b0 ja b1. Bitti b1 on enemmän merkitsevä bitti ja sillä on kaksinkertainen paino verrattuna vähemmän merkitsevään bittiin b0. Painoerojen differentioimiseksi kätevästi bitti b0 komplementoidaan EI-portissa 69 ja näytteet blb0 viedään kuvion 11 piiriin. Kyseiset näytteet blb0 listataan kuvion 14 sarakkeessa ULOSTULO2. Viitaten kuvioon 11, kun pulssi RE esiintyy liittimessä 501, samanaikaisesti esiintyvän kvantisointilaitteen näytteen bitit blb0 ladataan piiriin. Sen jälkeen kvntisointilaitteen ulostulo kytketään tehollisesti irti kunnes seuraava RE pulssi esiintyy, mikä tapahtuu kolme bittiaikaa myöhemmin.

Piiriin ladatut bitit luetaan peräkkäisesti ulos piiristä halutun sarjamuotoisen ulostulobittivirran tuottamiseksi liittimeen 520.

Bitti b1 viedään liittimeen 502, joka kytketään JA-portin 504 yhteen sisäänmenoon ja kvantisointilaitteen "1" datasisäänmenoon. Bitti b0 viedään kanavointilaitteen 508 "1" sisäänmenoon. Signaali RE viedään liittimeen 501 joka kytketään JA-portin 504 toiseen sisäänmenoon ja kanavointilaitteiden 508 ja 512 ohjaussisäänmenoihin. JA-portin 504 ulostulo kytketään D-tyyppin salvan datasisäänmenoon, jonka ulostulo kytketään kanavointilaitteen 508 "0" datasisäänmenoon. Kanavointilaitteen 508 ulostulo kytketään D-tyyppin salvan datasisäänmenoon, jonka ulostulo kytketään kanavointilaitteen 512 "0" datasisäänmenoon. Kanavointilaitteen 512 ulostulo kytketään D-tyyppin salvan 514 datasisäänmenoon, jonka ulostulo tuottaa sarjamuotoiset ulostulonäytteet. Kun signaali RE on korkean tason tilassa, kanavointilaitteet 508 ja 512 ohjataan kytkemään niiden "1" datasisäänmenoliittimet kummankin omiin ulostuloliittimiin ja JA-portti 504 ohjataan läpäisemään bitin b1 looginen arvo. Täten kun signaali RE on korkean tason tilassa, bitti b1 ladataan salpaan 506 ja salpaan 514 ja bitti b0 ladataan salpaan 510. Salpojen lataaminen suoritetaan kellosignaalilla F_C , joka viedään kunkin salvan kellosisäänmenoliittimeen C. Kun signaali RE myöhemmin saa matalan tason arvoja, kanavointilaitteet 508 ja 512 ohjataan muodostamaan salpojen 514, 510 ja 506 kaskadikytkennän. Sen jälkeen kellosignaali F_C ajastaa peräkkäisesti salvoisdsia 510 ja 506 pidetyn datan liittimeen 520. Koska bitti b1 ladataan kahteen salpaan ja bitti b0 ladataan vain yhteen salpaan, bitinb1 paino kaksinkertaistuu bittiin b0 nähden. Jos käytetään kuvion 14 sarakkeessa ULOSTULO2 käytettyjä bittiarvoja ja seurataan bittejä kuvion 11 piirin läpi, huomataan että vastaavat sarjamuotoiset bittiarvot ovat samoja kuin kuvion 14 sarakkeessa ULOSTULO3 listatut näytearvot.

Kuvio 6 esittää tavanomaista kaksisilmukkaista näyttödatan sigma-delta modulaattoria, johon kuuluu vähentäjän 192; ensimmäisen akun sisältäen summainen 200 ja viive-elimien 202 ja kvantisointilaitteen 204 kaskadikytkentä.

5 Kuten kuvion 2 yhden silmukan modulaattoriin kuuluu tähän piiriin sisäänmenosalpa 190, joka toimii sisäänmenon näytteenottotaajuudella, kun taas modulaattorin loppuosa toimii uudelleen-näytteenottotaajuudella. Kahden silmukan sigma-delta modulaattori on halutumpi, koska sen ulostulo-

10 arvojen signaali-kohina suhde on suurempi kuin yhden silmukan tyyppisellä modulaattorilla.

Kuvio 17 esittää sarjamuotoisen, kaksisilmukkaisten modulaattorin lohkokaaviota. Kuvion 7 laitre eroaa kuvion 3 yksisilmukkaisestä piiristä kahdessa suhteessa. Ensin A

15 kennot ja C kennot eroavat kuvioiden 4 ja 5 yhteydessä kuvatuista A kennoista ja C kennoista. Toiseksi vain kaksi viive-elintä 242 ja 246 kytketään kvantisointilaitteen C kennojen kvantisoitujen datasisäänmenojen QDI väliin. Vähemmän viive-elimä tarvitaan johtuen C kennojen suurem-

20 masta sisäisestä käsittelyviiveestä. Kvantisointilaitte sinänsä toimii identtisesti kuviossa 3 esitetyn kvantisointilaitteen kanssa. Lisäksi pulssimuuntimen 71 toiminta on sama kuin kuviossa 3. Lisäksi A ja C kennojen päätoiminta koskien sisäänmenobittien ja näytteen keräämisen

25 liukuhihnatoimintaa on pääasiallisesti sama kuin kuvion 3 piirillä.

Kuvio 8 esittää kuvion 7 piirissä käytettyjä A kennoja. Kuviossa 8 piirielimet, joita merkitään samoilla numeroilla kuin kuviossa 4 esitettyjä elimiä, ovat ident-

30 tisiä ja toimivat samalla tavalla. Tämä piiri suorittaa ensimmäisen akun tehtävän kaksisilmukkaistessa piirissä. Toinen yhden bitin akku toteutetaan kuvion 8 A kennossa sisällyttämällä summain 302, jonka lisättävän sisäänmeno kytketään summainen 104 summaulostuloon viive-elimien 98

35 kautta. Summainen 302 yhteenlaskettavan sisäänmeno kytke-

tään sen ulostuloon neljän yhden bittijakson viive-elimien 308, 310, 312 ja 314 kaskadikytkennän kautta. Summaimella 302 on myös muistibittisisäänmeno kytkettynä muistibittisisäänmenon liittimeen CI_2 ja muistibittiulostulo kytkettynä muistibittiulostulon liittimeen CO_2 yhden bittijakson viive-elimien 304 kautta. Elimet 300-314 toimivat elimiin 90-104 nähden identtisesti. Kuitenkin johtuen ylimääräisestä käsittelyviiveestä, joka on elimien 300-314 piirille sisäistä, muistibittiulostuloliittimien CO_1 ja CO_2 järjestämät ulostulobitit eivät edusta samanaikaisesti samaa näytettä. Muistibittiulostulo, joka on saatavilla liittimellä CO_2 edustaa pikemminkin näytettä, joka on saatavilla muistibittiulostulon liittimellä CO_1 välittömästi edellisen bittijakson aikana. Tämä viive ulostulojen CO_1 ja CO_2 välillä edistää yhteenkytkettyjen A kennojen ja C kennojen liukuhihnamaista toimintaa.

Kuvio 9 esittää kuvion 6 piirissä käytettyjen C kennojen suoritusmuotoa. Kuvion 9 elimet, joita merkitään samoilla numeroilla kuin kuvion 5 elimiä, ovat identtisiä ja suorittavat saman tehtävän. Jotta saadaan suoritettua toinen vähentäminen, joka vastaa vähentäjää 198 ja toinen summaus, joka vastaa kuvion 7 elimiä 200 ja 202, edellä kytkettyihin elimiin sisällytetään viive-elimet 164-170. Toinen vähentäminen suoritetaan summaimella 452 summaamalla napaisuudeltaan käänteinen kvantisointilaitteen ulostulo ensimmäisen akun summausulostuloon, joka on saatavilla liittynässä 172. Toinen yhteenlasku suoritetaan eliillä 460-476, jotka on kytketty summaimen 452 summausulostuloon ja ne toimivat samalla tavalla kuin elimet 160-170. Summain 452 kytketään QDI liittimeen yhden bittijakson viive-elimien 454 kautta käsittelyviiveen saamiseksi summaimen 156 lisättävän sisäänmenon ja akun ulostuloliittynän 172 välille. Huomattakoot, että elimet 450-476 toimivat samalla tavalla kuin elimet 156-172 sillä poikkeuksella, että viimeksi mainittujen elimien tulokset esiintyvät yhden

bittijakson ennen kuin edellisten elimien tulokset edistään liukuhihnamaista toimintaa.

A kennot ja C kennot kytketään keskenään niin, että niiden CO_1 liittimet kytketään viereisen kennon CI_1 liittimiin ja SDI liitin kytketään SDO liittimeen ja SPI liitin kytketään SPO liittimeen. A kennon 216 CI_1 ja CI_2 liittimet kytketään tässä järjestyksessä C kennon 218 CI_1 ja CI_2 liittimiin.

Kun tietyn kvantisointilaitteen ulostuloarvona on vakio, korkean tason looginen arvo kuten "1" arvo vietyinä C kennon 218 QDI sisäänmenoon, tuota C kennoa voidaan yksinkertaistaa piiriksi, joka on esitetty kuviossa 10. Yksinkertaistuksessa QDI liittintä ei tarvita ja summaimet 156 ja 452 korvataan yksinkertaisilla EI-porteilla (490 ja 492). Syy tämän toimimiseen on yksinkertainen, koska 1 lisääminen loogiseen arvoon komplementoi kyseisen arvon.

Kuvion 7 piirinä voidaan käyttää myös yhden silmu-kan modulaattorina aikajakolimitetyn signaalin käsittelemiseksi, joka sisältää kolme eri signaalia. Tässä tapauksessa A ja C kennot ovat samanlaisia kuin kuvioissa 4 ja 5 esitetyt kennot seuraavalla poikkeuksella. Kuviossa 4 viive-elimet 92 ja 112 poistetaan ja kuvion 5 viive-elimet 170 ja 154 poistetaan.

Kuviossa 3 viive-elimet 48, 54 ja 56 voidaan poistaa kvantisointilaitteesta muuttamalla dataulostulon DO kytkentä kennoissa 42 ja 44. Esimerkiksi kennossa 44 DO liitin kytketään viive-elimien 166 (kuvio 5) ulostuloon ja DO liitin kennossa 42 kytketään viive-elimien 168 ulostulo-liityntään.

Kuvioiden 3 ja 7 piirejä voidaan käyttää käsittelemään yhtä signaalia, 35 bitin sisäänmenosignaalin näytteenotto tapahtuu joka 14 bittijakso ts. joka 4×35 bittijakso. Tällöin tarvitaan vain yksi pulssimuunnin.

Patenttivaatimukset:

1. Digitaali-analogia muunnin, t u n n e t t u siitä, että siihen kuuluu:
- 5 signaalin sisäänmenoliitin sarjamuotoisten binäärinäytteiden (12) viemiseksi sisään ensimmäisellä näytteenottotaajuudella;
- näytteenottodatan sigma-delta modulaattorivälineet (16, 18) kytkettynä signaalin sisäänmenoliittimeen sarjamuotoisten binäärinäytteiden ottamiseksi uudelleen karkeammin kvantisoitujen näytteiden tuottamiseksi kuin sarjamuotoiset binäärinäytteet ja suuremmalla taaajuud~~sella~~ kuin ensimmäinen näytteenottotaajuus, sigma-delta modulaattoriin kuuluu useita yhden bitin sarjamuotoisia akkuja, jotka on
- 10 kytketty keskenään toimimaan liukuhihnamaaisella tavalla; Integrointi-/keskiarvon muodostamisvälineet (20) kytkettynä sigma-delta modulaattoriin analogisen signaalin generoimiseksi karkeasti kvantisoiduista näytteistä.
2. Patenttivaatimuksen 1 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että yhden bitin sarjamuotoisiin akkuihin kuuluu useita viive-elimia akkujen ohjaamiseksi aikajakolimitetyn signaalin käsittelemistä varten.
3. Patenttivaatimuksen 1 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että joihinkin yhden bitin akuista kuuluu:
- 25 sarjamuotoisen signaalin sisäänmenoliitin; summain, jossa on lisättävän, yhteenlaskettavan ja muistibitin sisäänmenoliittimet ja muistibitin ja summausulostulon liittimet;
- 30 ensimmäiset välineet, jotka on kytketty summausulostulon liittimen ja yhteenlaskettavan sisäänmenoliittimen väliin summausulostuloarvojen viivästyttämiseksi tahdistettuna sarjamuotoisen signaalin bittien esiintymisen kanssa ja
- 35 viivejakson aikaansaamiseksi, joka on yhtä suuri kuin sar-

jamuotoisen signaalin bittijaksojen kokonaislukumäärä;
 toiset välineet, jotka on kytketty sarjamuotoisen signaa-
 lin sisäänmenoliittimen ja lisättävän sisäänmenoliittimen
 väliin, sarjamuotoisen sisäänmenosignaalin bitin kytkemi-
 5 seksi lisättävän sisäänmenoliittimeen samanaikaisesti kun
 ensimmäiset välineet kytkyvät summausulostuloarvon, joka
 edustaa samaa sarjamuotoista sisäänmenosignaalia, lisät-
 tävän sisäänmenoliittimeen ja
 että akut ovat peräkkäisesti järjestetysti numeroituja ja
 10 kunkin järjestyksessä numeroidun akun muistibittiulostulon
 liitin kytketään seuraavaksi järjestyksessä korkeammin
 numeroidun akun muistibittisisäänmenon liittimeen.

4. Patenttivaatimuksen 3 mukainen digitaali-ana-
 logia muunnin, t u n n e t t u siitä, että siihen kuuluu
 15 välineet, joilla ladataan sarjamuotoisen signaalin bittejä
 peräkkäisesti akkuihin peräkkäisinä bittiaikaväleinä
 siten, että bittejä, joiden merkitsevyys kasvaa peräkkäi-
 sesti, ladataan akkuihin, joiden järjestysnumero kasvaa
 peräkkäisesti.

20 5. Patenttivaatimuksen 4 mukainen digitaali-ana-
 logia muunnin, t u n n e t t u siitä, että joihinkin yh-
 den bitin akuista, joiden järjestysnumero on suurempi kuu-
 luu:

QDI liitin kvantisointilaitteen tuottamien signaalibittien
 25 sisään viemistä varten;

toinen summain, jolla on lisättävän, yhteenlaskettavan ja
 muistibitin sisäänmenoliittimet ja summausulostulon ja
 muistibittiulostulon liittimet;

välineet toisen summaimen kytkemiseksi summaimen ja tois-
 30 ten välineiden väliin, missä toisen summaimen summausulos-
 tulon liitin kytketään summaimen lisättävän sisäänmenoon,
 toisen summaimen lisättävän sisäänmeno kytketään toisiin
 välineisiin ja toisen summaimen yhteenlaskettavan sisään-
 meno QDI liittimeen;

35 dataulostuloliitin kytkettynä summaimen summausulostulon

liittimeen ja että missä toisen summaimen sisältämät järjestysluvultaan suuremmat akut sisältävät toisen summaimen muistibittiulostulon ja järjestysluvultaan seuraavaksi suuremman akun toisen summaimen muistisisäänmenon liittimen välisen kytkennän.

6. Patenttivaatimuksen 5 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että sigma-delta modulaattoriin kuuluu kvantisointilaite, joka tuottaa kärkeästi kvantisoituja näytteitä, joiden napaisuus on käänteinen sigma-delta modulaattoriin vietyihin näytteisiin nähden ja kvntisointilaitteen tuottamien näytteiden bitit kytketään järjestysluvultaan suurempien akkujen vastaaviin QDI liittimiin.

7. Patenttivaatimuksen 1 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että sarjamuotoisiin akkuihin kuuluu:

sarjamuotoisen signaalin sisäänmenoliitin;
ensimmäinen ja toinen summain, joilla on kummallakin lisättävän, yhteenlaskettavan ja muistibitin sisäänmenoliittimet ja muistibitin ulostulo- ja summausulostulon liittimet;

ensimmäiset viivevälineet kytkettynä ensimmäisen summaimen summausulostulon liittimen ja yhteenlaskettavan sisäänmenoliittimen väliin;

toiset viivevälineet kytkettynä toisen summaimen summausulostulon ja yhteenlaskettavan sisäänmenoliittimen väliin; mainitut ensimmäiset ja toiset viivevälineet viivästyttävät summausulostuloarvoja tahdistettuina sarjamuotoisen signaalin bittien esiintymisen kanssa ja joilla järjestetään viiveet, jotka ovat yhtä suuria kuin sarjamuotoisen signaalin bittijaksojen kokonaislukumäärä;

välineet, jotka sisältävät muistivälineet, kytkettynä sarjamuotoisen signaalin sisäänmenoliittimen ja ensimmäisen summaimen lisättävän sisäänmenoliittimen väliin sarjamuotoisen sisäänmenosignaalin bitin kytkemiseksi ensimmäisen

summaimen lisättävän sisäänmenoliittimeen samanaikaisesti kun ensimmäiset viive-elimet kytkävät summausulostuloarvon, joka edustaa samaa sarjamuotoista sisäänmenosignaalia, ensimmäisen summaimen lisättävän sisäänmenoliittimeen;

välineet toisen summaimen lisättävän sisäänmenoliittimen kytkemiseksi ensimmäisen summaimen summausulostulon liittimeen ja

että, missä akut ovat peräkkäisesti järjestyksessä numeroituja ja kunkin järjestyksessä numeroidun akun ensimmäisen ja toisen summaimen muistibittiulostulon liittimet kytketään seuraavaksi järjestyksessä korkeammin numeroidun akun ensimmäisen ja toisen summaimen muistibittisisäänmenon liittimeen tässä järjestyksessä.

8. Patenttivaatimuksen 7 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että ainakin järjestysluvultaan suurempia akkuja varten;

välineisiin, joilla kytketään toisen summaimen lisättävän sisäänmenoliitin ensimmäisen summaimen summausulostulon liittimeen, kuuluu kolmas summain, jonka summausulostulon liitin on kytketty toisen summaimen lisättävän sisäänmenoon ja jonka lisättävän sisäänmenoliitin on kytketty ensimmäisen summaimen summausulostulon liittimeen ja jolla muistibitin sisäänmenon ja ulostulon liittimet ja jonka lisättävän sisäänmenoliitin on kytketty liittimeen QDI kvantisoidun datan vastaanottamiseksi; ja

missä mainitut välineet, joihin kuuluu muistivälineet, on kytketty ensimmäiseen summaimeen ja kvantisointilaitteen tuottamat näytteiden bitit on kytketty järjestysluvultaan suurempien akkujen kunkin omaan QDI liittimeen.

9. Patenttivaatimuksen 8 mukainen digitaali-analogia muunnin, t u n n e t t u siitä, että sigma-delta modulaattoriin kuuluu kvantisointilaitte, joka tuottaa kärkeasti kvantisoituja näytteitä, joiden napaisuus on käänteinen sigma-delta modulaattoriin vietyihin näytteisiin

nähdessä ja kvantisointilaitteen tuottamien näytteiden bitit kytketään järjestysluvultaan suurempien akkujen vastaaviin QDI liittimiin.

10. Sarjamuotoinen käsittelylaite, t u n n e t t u
- 5 siitä, että siihen kuuluvat:
- sarjamuotoinen sisäänmenoliitin;
- järjestyksessä numeroitujen kennojen ensimmäinen ryhmä, joista jokaiseen kennoon kuuluu:
- yhden bitin akku, jolla on datan sisäänmenoliitin, muistibitin sisäänmenoliitin ja muistibitin ulostuloliitin;
- 10 välineet, joihin kuuluvat muistivälineet, joilla on sisäänmenoliitin ja ulostuloliitin, joka on kytketty datan sisäänmenoliittimeen signaalin kytkemiseksi akkuun;
- välineet kennojen ensimmäisen ryhmän kytkemiseksi keskenään, missä kunkin kennon muistibitin ulostuloliitin on
- 15 kytketty järjestysluvultaan seuraavaksi suuremman kennon muistibitin sisäänmenoliittimeen;
- järjestyksessä numeroitujen kennojen toinen ryhmä, joista jokaiseen kennoon kuuluu:
- 20 yhden bitin akku, jolla on datan sisäänmenoliitin, muistibitin sisäänmenoliitin, datan ulostuloliitin ja muistibitin ulostuloliitin;
- yhdistämisvälineet, joiden ulostulo on kytketty akun datan sisäänmenoliittimeen, muistibitin sisäänmenoliitin ja
- 25 muistibitin ulostuloliitin;
- välineet, joihin kuuluvat muistivälineet, joiden ulostulo on kytketty yhdistämisvälineiden ensimmäisen datan sisäänmenoliittimeen ja joiden sisäänmeno on kytketty sarjamuotoiseen sisäänmenoliittimeen signaalin kytkemiseksi yhdistämisvälineisiin;
- 30 välineet kennojen toisen ryhmän kytkemiseksi keskenään, missä akun muistibitin ulostuloliittimet ja kennojen yhdistämisvälineet on kytketty tässä järjestyksessä akun muistibitin sisäänmenoliittimiin ja järjestysluvultaan
- 35 seuraavaksi suuremman kennon yhdistämisvälineisiin;

välineet kennojen ensimmäisen ryhmän järjestysluvultaan suurimman kennon muistibitin ulostuloliittimen kytkemiseksi kennojen toisen ryhmän järjestysluvultaan pienimmän kennon akun muistibitin sisäänmenoliittimeen; ja

- 5 välineet signaalin viemiseksi sisään kennojen toisesta ryhmästä osan yhdistämisvälineiden toisen datan sisäänmenoliittimiin.

11. Patenttivaatimuksen 10 mukainen sarjamuotoinen käsittelylaite, t u n n e t t u siitä, että välineisiin
10 signaalin viemiseksi yhdistämisvälineiden toisen datan sisäänmenoliittimiin kuuluu kvantisointilaite, jonka sisäänmenoliitynnät on kytketty kennojen toisesta ryhmästä osan akkujen datan ulostuloliittimiin.

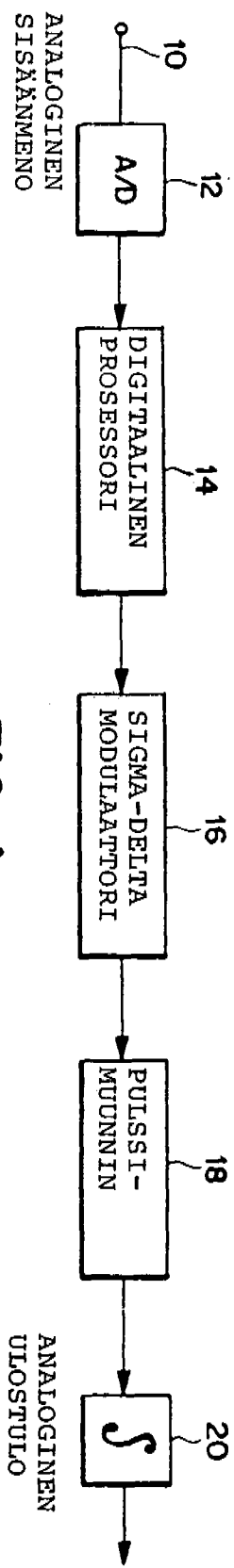


FIG. 1

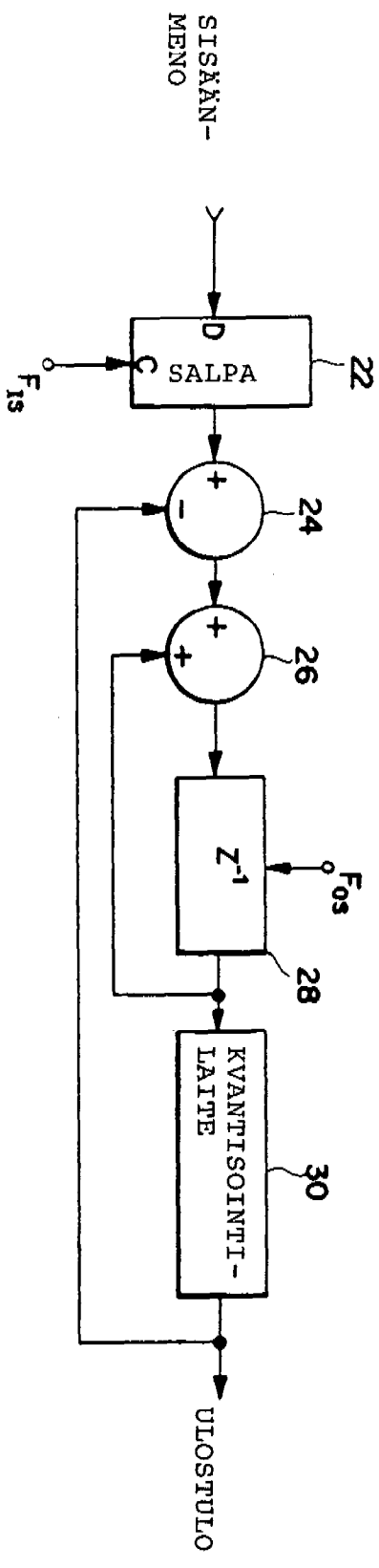
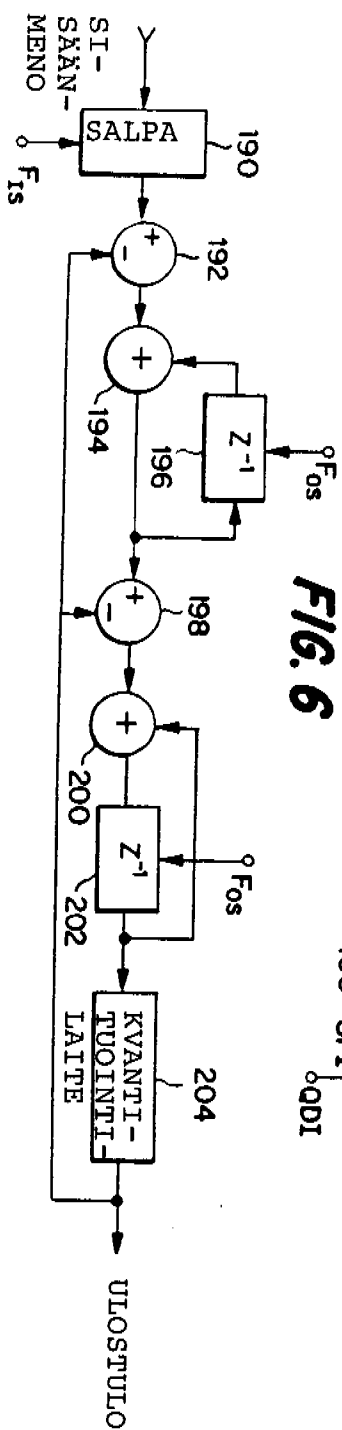
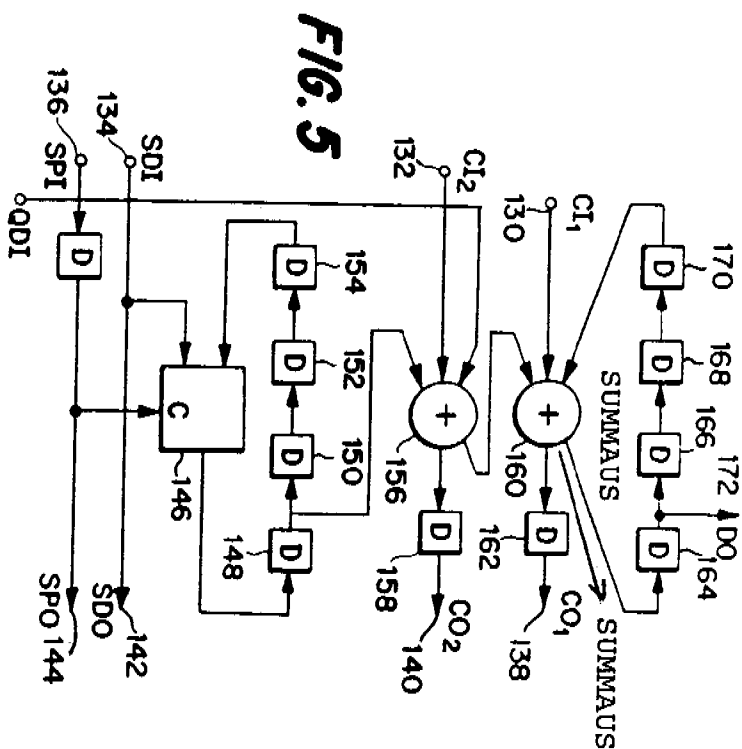
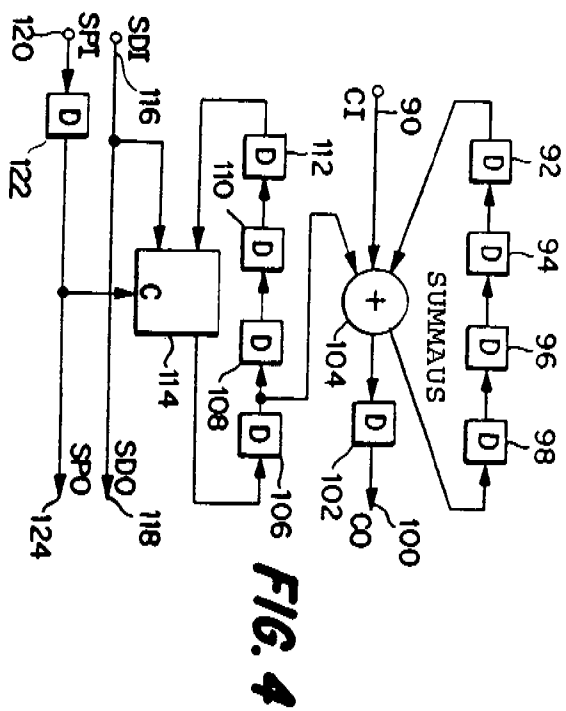


FIG. 2



ANALOGISILLE INTEGRATTOREILLE



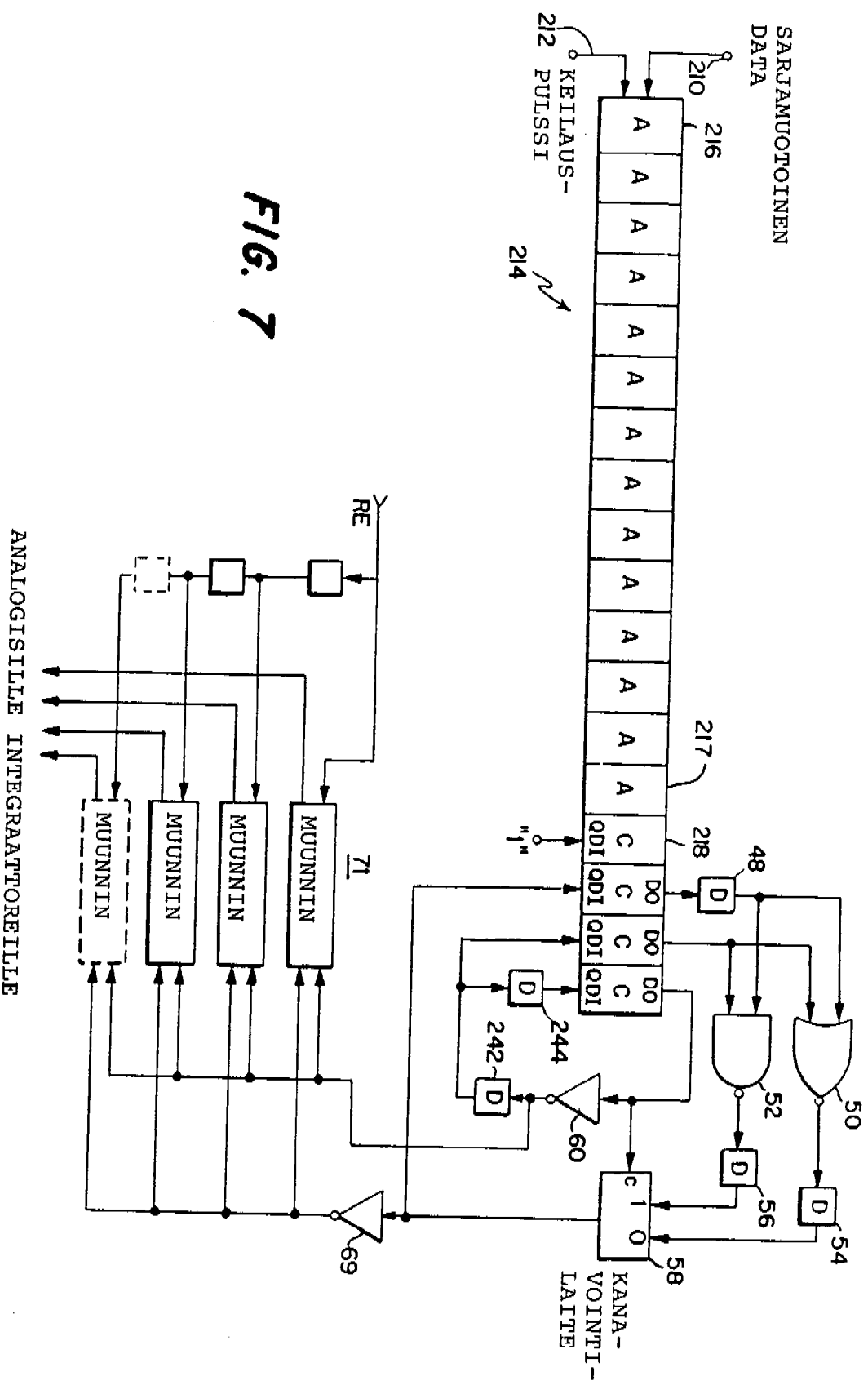


FIG. 7

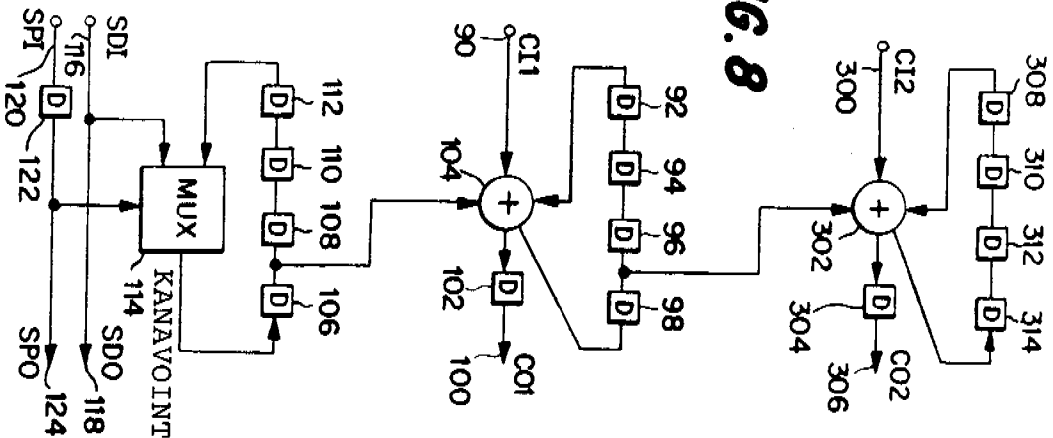


FIG. 8

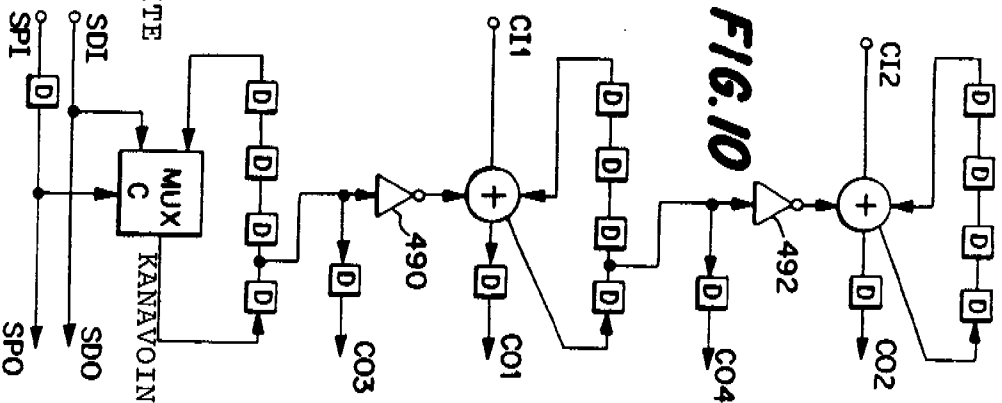


FIG. 10

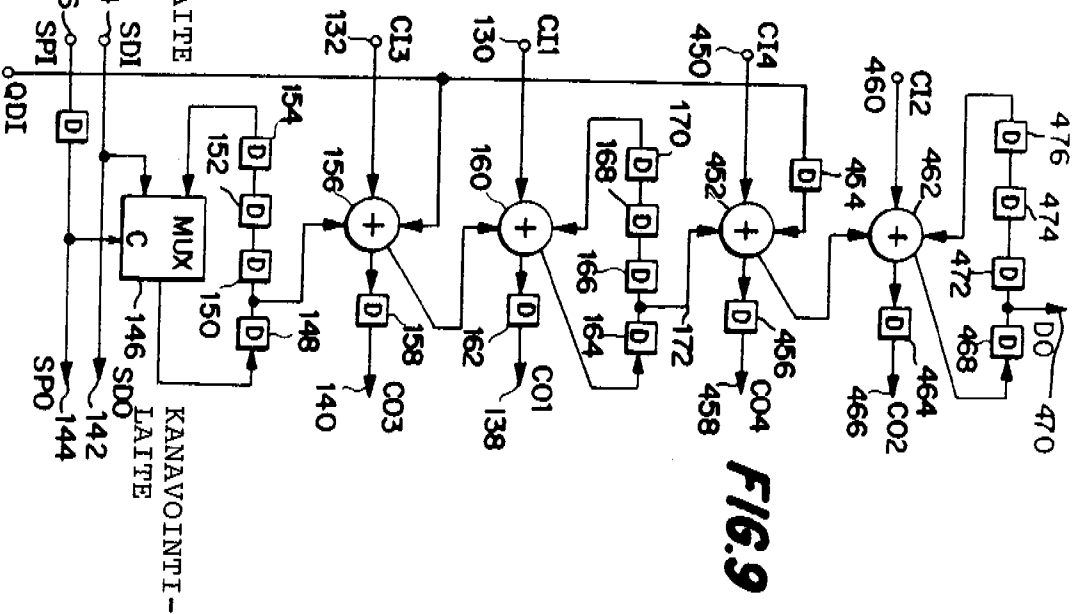


FIG. 9

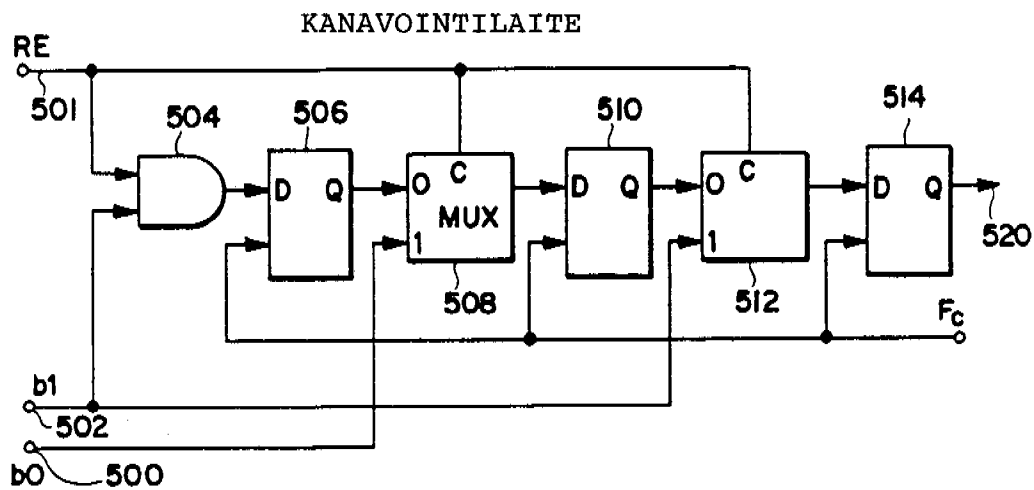


FIG. 11

FIG. 14

KENNO				ARVO	NOR	NAND	KANAVOINTI-	ULOS- TULO1	ULOS- TULO2	ULOS- TULO3	
46	44	42	40		EI-TAI	EI-JA	LAITE EI				
1	0	1	.X	<-1	0	1	1	0	001	00	0000
1	0	0	.X		1	1	1	0	001	00	0000
1	1	0	.X		0	1	1	0	001	00	0000
1	1	1	.X	-1≤V≤0	0	0	0	0	000	01	0100
0	0	0	.X	0≤V≤1	1	1	1	1	111	10	1010
0	0	1	.X	≥1	0	1	0	1	110	11	1110
0	1	0	.X		0	1	0	1	110	11	1110
0	1	1	.X		0	0	0	1	110	11	1110

FIG. 12

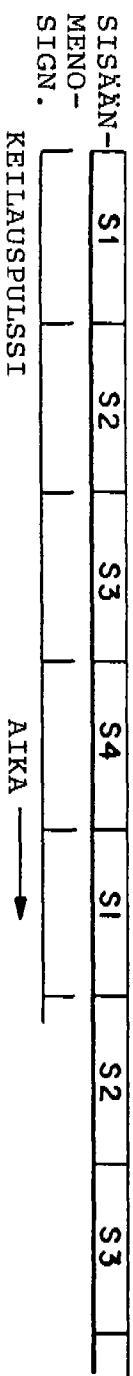
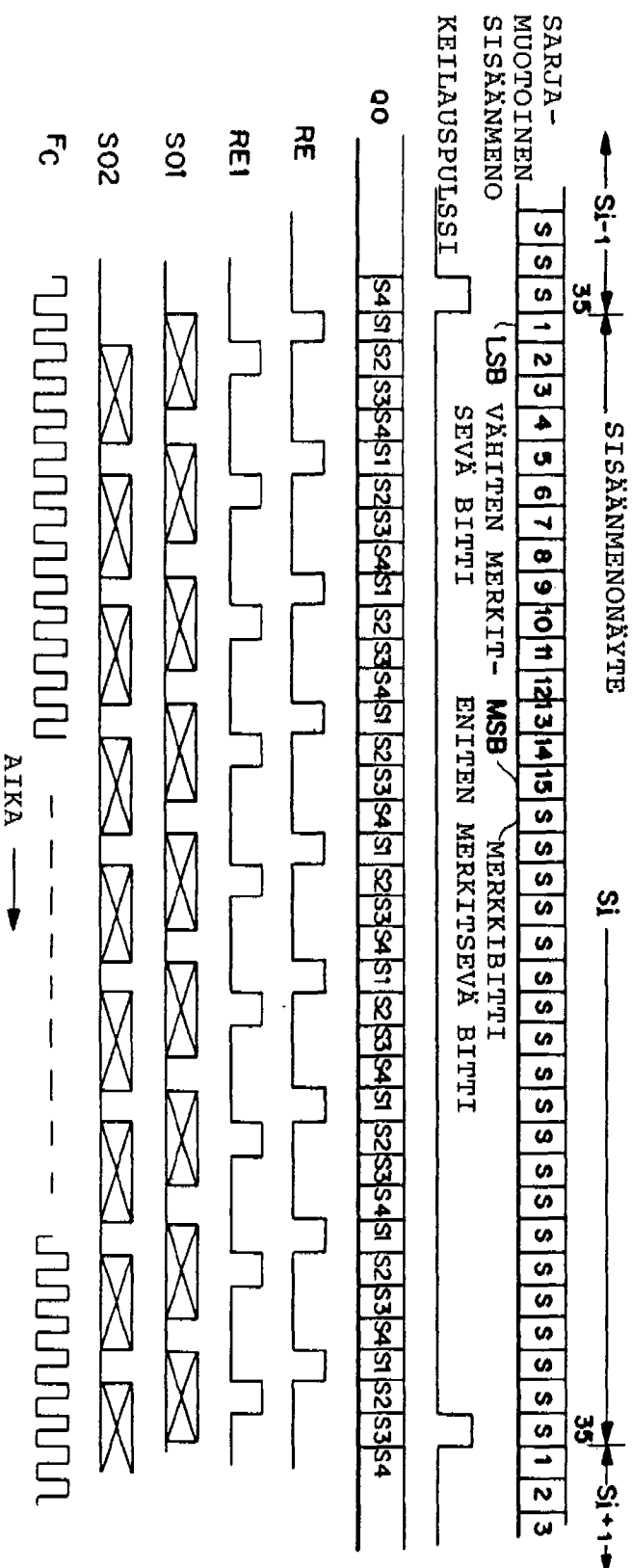


Fig. 13



TUTKIMUSRAPORTTI

[illegible]

*) TUTKIMUS KESKEYTETTY ESTEEN LÖYTYMISEN TAKIA

KÄÄNNÄ!

[illegible]