

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和7年4月2日(2025.4.2)

【国際公開番号】WO2022/224935
 【出願番号】特願2023-515464(P2023-515464)

【国際特許分類】

H 0 1 L 2 5 / 0 7 (2 0 0 6 . 0 1)

H 0 2 M 7 / 4 8 (2 0 0 7 . 0 1)

【 F I 】

H 0 1 L 2 5 / 0 4 C

H 0 2 M 7 / 4 8 Z

10

【手続補正書】

【提出日】令和7年3月25日(2025.3.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

20

【特許請求の範囲】

【請求項1】

各々が、第1電極、第2電極および第3電極を有し、前記第3電極に入力される第1駆動信号に応じてスイッチング動作が制御される2つの第1半導体素子と、
 前記2つの第1半導体素子それぞれの前記第2電極間を電氣的に接続する第1導体と、
 前記2つの第1半導体素子それぞれの前記第2電極間を電氣的に接続する第2導体と、
 前記第1導体に電氣的に接続され、前記2つの第1半導体素子の各々の前記第2電極に導通する第1電力端子と、
 を備えており、

前記2つの第1半導体素子は、電氣的に並列に接続されており、

30

前記2つの第1半導体素子それぞれの前記第2電極間には、前記第1導体を通る第1導通経路と前記第2導体を通る第2導通経路とがあり、

前記第1導通経路と前記第2導通経路とは、少なくとも一部が並列関係にあり、

前記第1導通経路のインダクタンスと前記第2導通経路のインダクタンスとの合成インダクタンスは、前記第1導通経路のインダクタンスよりも小さい、半導体装置。

【請求項2】

前記第2導通経路のインダクタンスは、前記第1導通経路のインダクタンスよりも小さい、請求項1に記載の半導体装置。

【請求項3】

前記第2導通経路は、前記第1導通経路よりも短い、請求項1に記載の半導体装置。

40

【請求項4】

互いに離間する第1配線部および第2配線部と、

前記2つの第1半導体素子の各々の前記第2電極に導通する第1接続部材と、

をさらに備えており、

前記第1配線部は、前記2つの第1半導体素子の各々の前記第1電極に導通し、

前記第2配線部は、前記第1接続部材が接合され、前記第1接続部材を介して、前記2つの第1半導体素子の各々の前記第2電極に導通し、

前記第1導体は、前記第1接続部材の一部および前記第2配線部の一部を含む、請求項1に記載の半導体装置。

【請求項5】

50

前記 2 つの第 1 半導体素子の各々は、当該第 1 半導体素子の厚さ方向において互いに離間する第 1 素子主面および第 1 素子裏面を有し、

前記 2 つの第 1 半導体素子の各々において、前記第 1 電極は、前記第 1 素子裏面に配置され、前記第 2 電極および前記第 3 電極は、前記第 1 素子主面に配置されている、請求項 4 に記載の半導体装置。

【請求項 6】

前記 2 つの第 1 半導体素子の各々は、前記第 1 素子裏面が前記第 1 配線部に対向し、前記第 1 配線部に搭載される、請求項 5 に記載の半導体装置。

【請求項 7】

前記第 2 導体は、第 2 接続部材を含み、

10

前記第 2 接続部材は、前記 2 つの第 1 半導体素子の各々の前記第 2 電極に接合されている、請求項 6 に記載の半導体装置。

【請求項 8】

前記第 2 接続部材は、ボンディングワイヤである、請求項 7 に記載の半導体装置。

【請求項 9】

前記第 1 接続部材は、互いに離間する 2 つの帯状部と、前記 2 つの帯状部に挟まれ且つ前記 2 つの帯状部に繋がる連結部とを含み、

前記 2 つの帯状部の一方は、前記 2 つの第 1 半導体素子の一方の前記第 2 電極と、前記第 2 配線部とに接合され、

前記 2 つの帯状部の他方は、前記 2 つの第 1 半導体素子の他方の前記第 2 電極と、前記第 2 配線部とに接合され、

20

前記第 1 導体は、前記 2 つの帯状部、および、前記第 2 配線部のうちの前記 2 つの帯状部の各々が接合された部位の間に介在する部分を含み、

前記第 2 導体は、前記連結部、および、前記 2 つの帯状部の各々のうちの前記第 2 電極に接合された部位から前記連結部に繋がる部位までの部分を含む、請求項 6 に記載の半導体装置。

【請求項 10】

前記連結部は、前記 2 つの帯状部の各々のうち、前記厚さ方向に見て前記 2 つの第 1 半導体素子の各々に重なる部分に繋がる、請求項 9 に記載の半導体装置。

【請求項 11】

30

前記 2 つの第 1 半導体素子の各々の少なくとも一部を覆う樹脂部材と、

前記 2 つの第 1 半導体素子の各々の前記第 1 素子主面の上方に配置され、且つ前記樹脂部材に覆われた配線層と、

前記樹脂部材から露出し、前記第 1 接続部材が接合される端子部と、
をさらに備え、

前記端子部は、前記第 2 つの第 1 半導体素子の各々の前記第 2 電極に導通し、

前記配線層は、前記 2 つの第 1 半導体素子の各々の前記第 2 電極に導通し、且つ、前記厚さ方向に見て、前記 2 つの第 1 半導体素子の各々の前記第 2 電極に重なる、請求項 6 に記載の半導体装置。

【請求項 12】

40

前記端子部は、互いに離間し、前記第 1 接続部材が接合される 2 つのパッド部を含み、

前記 2 つのパッド部の一方は、前記厚さ方向に見て、前記 2 つの第 1 半導体素子の一方の前記第 2 電極に重なり、

前記 2 つのパッド部の他方は、前記厚さ方向に見て、前記 2 つの第 1 半導体素子の他方の前記第 2 電極に重なる、請求項 11 に記載の半導体装置。

【請求項 13】

各々が、第 4 電極、第 5 電極および第 6 電極を有し、前記第 6 電極に入力される第 2 駆動信号に応じてスイッチング動作が制御される 2 つの第 2 半導体素子と、

前記 2 つの第 2 半導体素子それぞれの前記第 5 電極間を電氣的に接続する第 3 導体と、

前記 2 つの第 2 半導体素子それぞれの前記第 5 電極間を電氣的に接続する第 4 導体と、

50

前記第 3 導体に電氣的に接続され、前記 2 つの第 2 半導体素子の各々の前記第 5 電極に導通する第 2 電力端子と、
をさらに備えており、

前記 2 つの第 2 半導体素子は、電氣的に並列に接続されており、

前記 2 つの第 2 半導体素子の前記第 5 電極間には、前記第 3 導体を通る第 3 導通経路と前記第 4 導体を通る第 4 導通経路とがあり、

前記第 3 導通経路と前記第 4 導通経路とは、少なくとも一部が並列関係にあり、

前記第 3 導通経路のインダクタンスと前記第 4 導通経路のインダクタンスとの合成インダクタンスは、前記第 3 導通経路のインダクタンスよりも小さい、請求項 6 ないし請求項 1 2 のいずれか一項に記載の半導体装置。

10

【請求項 1 4】

前記第 4 導通経路のインダクタンスは、前記第 3 導通経路のインダクタンスよりも小さい、請求項 1 3 に記載の半導体装置。

【請求項 1 5】

前記第 4 導通経路は、前記第 3 導通経路よりも短い、請求項 1 3 に記載の半導体装置。

【請求項 1 6】

前記第 1 配線部および前記第 2 配線部の各々から離間する第 3 配線部と、

前記 2 つの第 2 半導体素子の各々の前記第 5 電極に導通する第 3 接続部材と、
をさらに備えており、

前記第 2 配線部は、前記 2 つの第 2 半導体素子の各々の前記第 4 電極に導通し、

20

前記第 3 配線部は、前記第 3 接続部材が接合され、前記第 3 接続部材を介して、前記 2 つの第 2 半導体素子の各々の前記第 5 電極に導通し、

前記第 3 導体は、前記第 3 接続部材の一部および前記第 3 配線部の一部を含む、請求項 1 3 に記載の半導体装置。

【請求項 1 7】

前記第 1 配線部に接続された第 3 電力端子をさらに備え、

前記第 2 電力端子および前記第 3 電力端子は、直流電圧の入力端子であり、

前記直流電圧は、前記 2 つの第 1 半導体素子および前記 2 つの第 2 半導体素子の各スイッチング動作によって交流電圧に変換され、

前記第 1 電力端子は、前記交流電圧の出力端子である、請求項 1 6 に記載の半導体装置

30

【請求項 1 8】

前記 2 つの第 2 半導体素子の各々は、M O S F E T であり、

前記第 4 電極は、ドレインであり、

前記第 5 電極は、ソースであり、

前記第 6 電極は、ゲートである、請求項 1 3 に記載の半導体装置。

【請求項 1 9】

前記 2 つの第 1 半導体素子の各々は、M O S F E T であり、

前記第 1 電極は、ドレインであり、

前記第 2 電極は、ソースであり、

40

前記第 3 電極は、ゲートである、請求項 1 ないし請求項 1 2 のいずれか一項に記載の半導体装置。