



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

233797

(11)

(B1)

(22) Přihlášeno 10 11 83
(21) (PV 8298-83)

(51) Int. Cl.³

G 05 F 1/10

(40) Zveřejněno 18 06 84

(45) Vydáno 15 08 86

(75)
Autor vynálezu

PARKAN PETR ing., PATÁK ZDENĚK ing., PRAHA

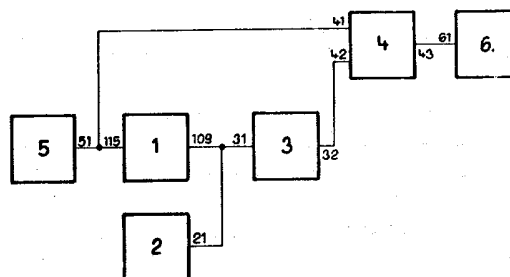
(54) Zapojení pro vytvoření synchronizačních impulsů vícehladinového zdroje

Vynález se týká realizace vícehladinového napájecího zdroje s impulsní regulací.

Zapojení umožňuje vytvořit vhodné synchronizační impulsy pro buzení regulačních tyristorů vedlejších hladin vícehladinového zdroje, u kterého je k stabilizaci hlavní hladiny použito integrovaného obvodu B260D.

Synchronizační impulsy jsou vytvořeny s předstihem proti výkonovým impulsům měniče, což umožňuje eliminovat dobu zapnutí regulačních tyristorů vedlejších sekcí.

Zapojení je možno použít při realizaci vícehladinového napájecího zdroje, kde umožňuje snížit proudové i napětové namáhání prvků měniče.



Obr. 1

Vynález se týká zapojení pro vytvoření synchronizačních impulsů vícehladinového napájecího zdroje s impulsní regulací, u kterého je k regulaci hlavní hladiny použito speciálního řídicího integrovaného obvodu typu B260D.

Při realizaci vícehladinového zdroje se společným měničem je možno použít k regulaci vedlejších napěťových hladin tyristorů. Tyristory mají poměrně dlouhou dobu zapnutí. Tuto dobu je možno eliminovat při přivedení budicího impulsu v předstihu oproti výkonovým impulsům měniče. Je-li zpětnovazební obvod hlavní hladiny zdroje realizován pomocí integrovaného obvodu B260D nejsou však vhodné synchronizační impulsy v předstihu k dispozici.

Tento problém řeší zapojení pro vytvoření synchronizačních impulsů vícehladinového zdroje podle vynálezu, v němž budicí výstup integrovaného obvodu je spojen se vstupem budicího obvodu hlavní hladiny, kde výstup astabilního multivibrátoru je spojen se synchronizačním vstupem integrovaného obvodu, jehož podstatou je, že výstup astabilního multivibrátoru je dále spojen se vstupem zpožďovacího obvodu, jehož výstup je spojen s druhým vstupem hradla NAND, jehož první vstup je spojen s budicím výstupem integrovaného obvodu, přičemž výstup hradla NAND je spojen se vstupem regulačního obvodu vedlejší hladiny.

Zapojení podle vynálezu vytváří impulsy vhodné pro synchronizaci vedlejších hladin vícehladinového zdroje s dostatečným předstihem oproti výkonovým impulsům hlavní hladiny. To prakticky eliminuje dobu zapnutí regulačních tyristorů vedlejších hladin, což umožňuje snížit proudové i napěťové namáhání prvků měniče.

Princip vynálezu bude popsán pomocí obr. 1 a obr. 2. Na obr. 1 je blokové schéma zapojení podle vynálezu a na obr. 2 příslušné impulsní průběhy.

Na obr. 1 je příklad zapojení pro vytvoření synchronizačních impulsů vícehladinového zdroje s jednou hlavní a jednou vedlejší hladinou, kde budicí výstup 115 integrovaného obvodu 1 je spojen se vstupem 51 budicího obvodu 2 hlavní hladiny. Výstup 21 astabilního multivibrátoru 2 je spojen se synchronizačním vstupem 109 integrovaného obvodu 1 a se vstupem 31 zpožďovacího obvodu 3. Jeho výstup 32 je spojen s druhým vstupem 42 hradla 4 NAND, jehož první vstup 41 je spojen s budicím výstupem 115 integrovaného obvodu 1. Výstup 43 hradla 4 NAND je spojen se vstupem 61 regulačního obvodu 6 vedlejší hladiny.

Budicí obvod 2 hlavní hladiny vytváří budicí impulsy pro spínací prvek měniče vícehladinového zdroje. Regulační obvod 6 vedlejší hladiny provádí dodatečnou regulaci tyristorem spínaným synchronně s činností měniče.

Integrovaný obvod 1 je obvod typu B260D, který obsahuje základní obvody pro řízení a ochranu zdrojů elektrického napájení s impulsní regulací. Jeho pracovní frekvence je určena astabilním multivibrátorem 2 přes synchronizační vstup 109. Sestupná hrana z astabilního multivibrátoru 2 projde bez zpoždění zpožďovacím obvodem 3. Úroveň logické nuly na druhém vstupu 42 hradla 4 NAND nastaví jeho výstup 43 do úrovně logické jedničky. Tím je regulačnímu obvodu 6 vedlejší hladiny umožněno, aby zahájil buzení regulačního tyristoru.

V okamžiku přechodu výstupu 21 astabilního multivibrátoru 2 do úrovně logické jedničky se s určitým zpožděním, daným vnitřní strukturou integrovaného obvodu 1, začne generovat regulační impuls hlavní hladiny na budicím výstupu 115 integrovaného obvodu 1. Regulační impuls odpovídá úrovni logické nuly. Zpožďovací obvod 3 zpozdí náběžnou hranu astabilního multivibrátoru 2 do doby, kdy je již s dostatečným přesahem úroveň logické nuly na prvním vstupu 41 hradla 4 NAND. Kladný synchronizační impuls na výstupu 43 hradla 4 NAND pokračuje tedy až do ukončení regulačního impulsu hlavní hladiny na budicím výstupu 115 integrovaného obvodu 1. Potom přejde i první vstup 41 hradla 4 NAND do úrovně logické jedničky a jeho výstup 43 do úrovně logické nuly.

Činnost celého zapojení je rovněž patrná z impulsních průběhů na obr. 2, kde jsou vyznačeny průběhy v označených bodech zapojení podle obr. 1. Synchronizační impulsy vzniklé na

výstupu 43 hradla 4 NAND lze použít pro ovládání libovolného počtu vedlejších hladin vícehladinového zdroje.

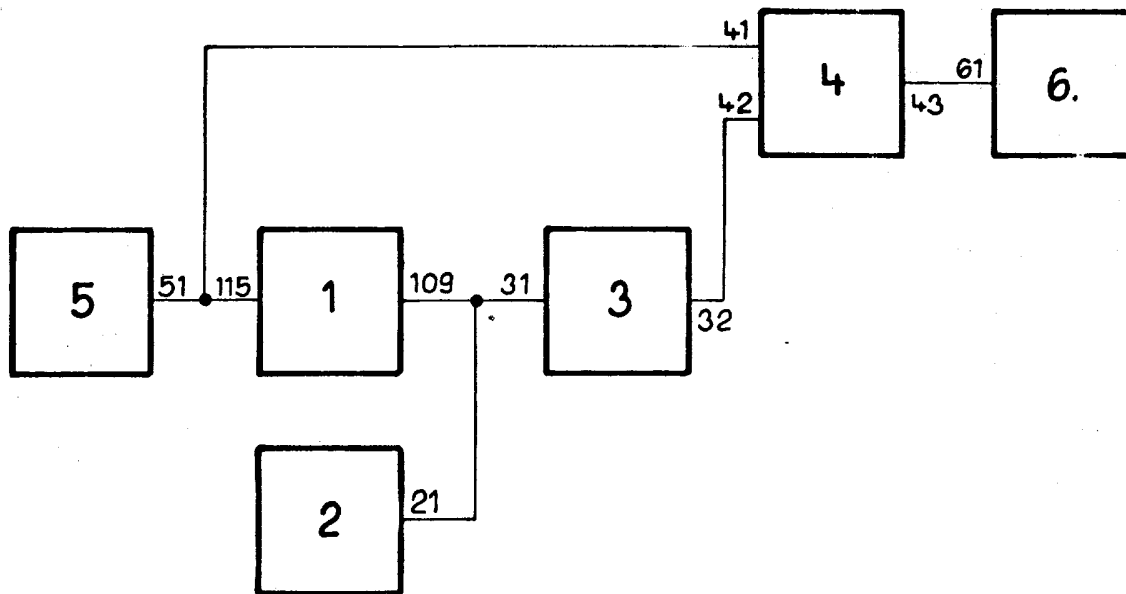
Zapojení podle vynálezu je vhodné pro realizaci vícehladinového napájecího zdroje a impulsní regulaci, kde je pro řízení hlavní hladiny použito obvodu B260D a ve vedlejších hladinách se k regulaci používá tyristorů.

PŘEDMĚT VYNÁLEZU

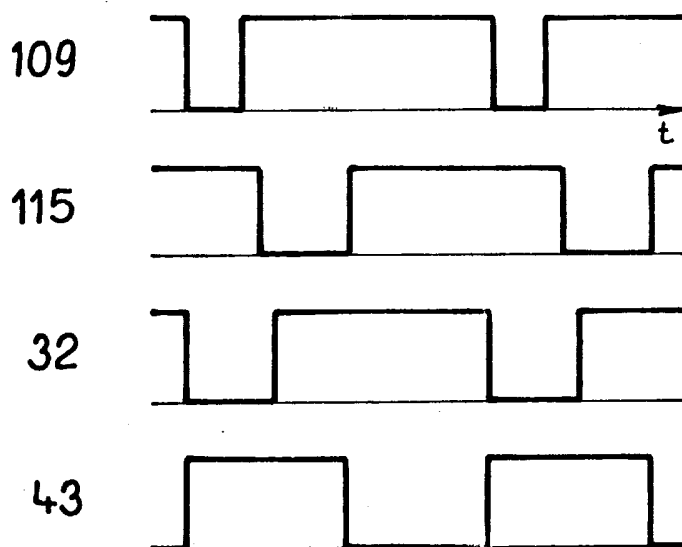
Zapojení pro vytvoření synchronizačních impulsů vícehladinového zdroje, v němž budicí výstup integrovaného obvodu je spojen se vstupem budicího obvodu hlavní hladiny, kde výstup astabilního multivibrátoru je spojen se synchronizačním vstupem integrovaného obvodu, vyznačené tím, že výstup (21) astabilního multivibrátoru (2) je dále spojen se vstupem (31) zpožďovacího obvodu (3), jehož výstup (32) je spojen s druhým vstupem (42) hradla (4) NAND, jehož první vstup (41) je spojen s budicím výstupem (115) integrovaného obvodu (1), přičemž výstup (43) hradla (4) NAND je spojen se vstupem (61) regulačního obvodu (6) vedlejší hladiny.

1 výkres

233797



Obr. 1



Obr. 2