

# (19) 대한민국특허청(KR)

## (12) 등록특허공보(B1)

(51) Int. Cl.<sup>6</sup>  
H04N 5/30

(45) 공고일자 1999년06월 15일

(11) 등록번호 10-0200691

(24) 등록일자 1999년03월 11일

(21) 출원번호	10-1995-0050684	(65) 공개번호	특1997-0056990
(22) 출원일자	1995년 12월 15일	(43) 공개일자	1997년 07월 31일
(73) 특허권자	삼성전자주식회사	운종용	
(72) 발명자	경기도 수원시 팔달구 매탄3동 416 권혁철		
(74) 대리인	경기도 부천시 원미구 도당동 137-4 복지파크빌라 나동 102호 권석훈, 노민식, 이영필		

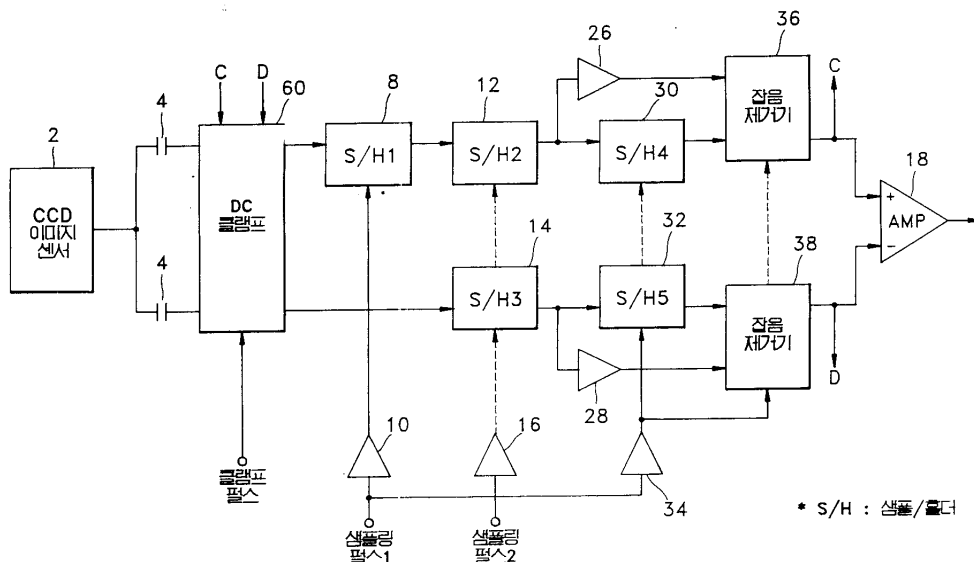
심사관 : 정택렬

### (54) 상관이중 샘플링 장치

#### 요약

본 발명은 상관이중 샘플링 장치에 관한 것으로서, 더 상세하게는 노이즈 제거량보다 크게 할 수 있으며 영상 신호성분에 미치는 영향을 배제하고 그것의 하드웨어 실장면적을 줄일 수 있도록 된 상관이중 샘플링 장치에 관한 것이다. 이를 위한 본 발명은, 소정의 이미지 센서수단에서 출력된 영상신호를 샘플링하고 홀딩하여 소정의 DC 레벨 신호를 출력하는 적어도 2개이상의 샘플/홀더 회로부와 차동증폭수단을 포함하여 된 상관이중 샘플링 장치에 있어서, 상기 이미지 센서수단에서 출력된 영상신호를 DC 클램핑하여 상기 샘플/홀더 회로부에 인가하는 클램핑 회로부와, 상기 샘플/홀더 회로부와 연관되어 이들 샘플/홀더 회로부에서 출력되는 신호를 재차 샘플링하고 홀딩하는 적어도 2개이상의 재차-샘플/홀더 회로부와, 상기 샘플/홀더 회로부와 연관되어 그 출력신호를 각각 레벨보정하고 상기 재차-샘플/홀더 회로부의 출력과 위상동기되는 신호를 출력하는 레벨보정부, 및 상기 재차-샘플/홀더 회로부와 상기 레벨보정부에서의 출력신호를 각각 입력받아 소정의 신호에 따라 상기 재차-샘플/홀더의 출력신호와 레벨보정부의 출력신호를 교번적으로 통과시켜 소정의 샘플링 노이즈를 제거하는 노이즈 제거수단을 포함하는 것을 특징으로 한다.

#### 대표도



#### 명세서

[발명의 명칭]

상관이중 샘플링 장치

[도면의 간단한 설명]

제1도는 종래의 상관이중 샘플링 장치를 도시한 구성도.

제2도는 (a) 내지 (i)는 종래의 상관이중 샘플링 장치의 동작파형도.

제3도는 본 발명에 따른 상관이중 샘플링 장치를 도시한 구성도.

제4도는 (a) 내지 (k)는 본 발명에 따른 상관이중 샘플링 장치의 동작파형도.

제5도는 제1도의 클램핑부의일실시예를 도시한 회로도.

제6도는 제1도의 샘플/홀더부의 일실시예를 도시한 회로도.

제7도는 제1도의 레벨 보정부의 일실시예를 도시한 회로도.

제8도는 제1도의 노이즈 제거부의 일실시예를 도시한 회로도.

제9도 (a), (b)는 본 발명에 따른 노이즈 제거부의 동작을 설명하기 위한 설명도.

\* 도면의 주요부분에 대한 부호의 설명

26,28 : 제1,2레벨 보정기                      30,32 : 제4,5샘플/홀더

36,38 : 제1,2노이즈 제거기

[발명의 상세한 설명]

본 발명은 상관이중 샘플링 장치에 관한 것으로서, 더 상세하게는 노이즈 제거량을 보다 크게 할 수 있으며 영상신호성분에 미치는 영향을 배제하고 그것의 하드웨어 실장면적을 줄일 수 있도록 된 상관이중 샘플링 장치에 관한 것이다.

일반적으로, 칼라 및 흑/백 CCD(CHARGE COUPLED DEVICE) 이미지 센서를 이용한 카메라의 신호처리기술에서 상관이중 샘플링(CORRELATIVE DOUBLE SAMPLING:CDS, 이하 CDS라 약칭한다)은 촬상된 CCD의 출력신호 처리 과정에서 가장 먼저 행하여야 하는 샘플링방법으로, 이는 CCD의 출력신호에 포함되어 있는 노이즈를 제거하여 순수 영상정보만을 얻도록 하는 것이다. 상기 CCD 이미지 센서에서 출력된 신호의 제1처리 과정인 상관이중 샘플링은 일정한 주기를 갖는 소정의 신호에 동기되는 샘플링 펄스를 입력받아 수행되는데, 이와 같이 CCD 이미지 센서의 출력신호를 처리하는 상관이중 샘플링 장치를 제1도에 나타내 보였고, 제1도와 관련된 동작파형을 제2도에 나타내 보였다.

제1도 및 제2도를 참조하면, 종래의 상관이중 샘플링 장치는, CCD 이미지 센서(2)에서 출력된 영상신호(제2도 (a))를 DC 커플링하는 캐패시터(4)와, 상기 캐패시터(4)에서 출력되는 신호를 클램핑하는 DC 플램프부(6)와, 상기 클램프부(6)에서 발생된 신호를 샘플링 및 홀딩(SAMPLING HOLDING)하는 제1,3샘플/홀더(8)(14), 상기 제1샘플/홀더(8)에서 출력되는 데이터를 재차 샘플링 및 홀딩하는 제2샘플/홀더(12)를 구비한다. 또한, 종래의 상관이중 샘플링 장치는 상기 제2,3샘플/홀더(12)(14)에서 출력된 데이터를 입력받아 차동증폭하는 차동증폭부(18)와, 차동증폭부(18)와 연관하여 고주파 성분을 제거하는 로우패스필터(20)와, 상기 제1샘플/홀더(8)에소정의 제1샘플링 펄스(제2도 (b))를 버퍼링하여 제공하는 제1버퍼부(10), 상기 제2,3샘플/홀더(12)(14)에 소정의 제2샘플링 펄스(제2도 (c))를 각각 버퍼링하여 제공하는 제2버퍼부(16)를 구비한다. 여기서, 상기 클램프부(6)에는 제2도 (d)에 도시되어 있는 바와 같은 클램프 펄스가 입력되어, 제2,3샘플/홀더(12)(14)에서 출력된 신호는 클램프부(6)에 피드백되어 입력된다.

상기와 같이 구성된 종래 상관이중 샘플링 장치의 작용 및 동작을 제1도 및 제2도를 참조하면서 살펴보면 다음과 같다.

CCD 카메라 시스템(미도시)에서 피사체를 촬상하면, CCD 이미지센서(2)는 제2도 (가)에 도시되어 있는 바와 같은 영상신호를 출력한다. 상기 영상신호는 캐패시터(4)에서 DC 커플링된 후 클램프부(6)에 입력된다. 클램프부(6)는 제2도 (d)에 도시되어 있는 바와 같은 클램프펄스와 연관되어 DC 커플링된 상기 영상신호를 DC 재생을 하여 1,2샘플/홀더(8)(14)에 입력한다. 상기의 DC 재생은 클램프 펄스(제2도 (d))가 하이(HIGH)인 구간, 즉 CCD 이미지 센서(2)의 출력이 다크(DARK)레벨에 해당되는 구간을 기준을 하여 행하여진다.

상기와 같이 클램프부(6)에서 출력된 신호가 DC를 유지하며 제1샘플/홀더(8)에 입력되면, 제1샘플/홀더(8)는 제2도 (b)에 도시된 바와 같은 제1샘플링 펄스의 주기에 맞추어 하이가 될 때, 해당되는 CCD 이미지 센서(2)의 신호를 샘플링하고, 로우기간동안에는 홀딩을 하는 동작을 반복하여 제2도 (e)와 같은 파형을 출력한다.

마찬가지로, 클램프부(6)에서 출력된 신호가 DC를 유지하며 제3샘플/홀더(14)에 입력되면, 제3샘플/홀더(8)는 제2도 (c)에 도시된 바와 같은 제2샘플링 펄스의 주기에 맞추어 하이가 될 때, 해당되는 CCD 이미지 센서(2)의 신호를 샘플링하고, 로우기간동안에는 홀딩을 하는 동작을 반복하여 제2도 (g)와 같은 파형을 출력한다.

또한, 제2샘플/홀더(12)는 제2샘플링 펄스를 입력받아 제1샘플/홀더(8)에서 샘플링된 신호를 재차 샘플링한다. 이와 같이 하면, 제2샘플/홀더(12)에서 출력되는 파형은 제2도 (f)에 도시되어 있는 바와 같이 제3샘플/홀더(14)의 출력파형(제2도 (g))의 주기와 동일한 주기를 갖게 된다.

상기와 같이 샘플링 노이즈가 포함된 제2,3샘플/홀더(12)(14)의 출력신호를 차동증폭기(18)에 입력하면, 상기 차동증폭기(18)는 제2도 (h)와 같은 차신호를 발생한다. 차동증폭기(18)의 출력신호(제2도 (h))가 LPF(20)에 입력되면, LPF(20)는 상기 차동증폭기(18)에서 제거되지 않은 고주파 영역의 샘플링 노이즈성분을 강제로 억제하여 제2도 (i)와 같은 파형을 출력한다. 여기서, LPF(20)가 고주파 영역의 노이즈 성분을 강제로 억제함에 따라 영상정보의 엷지성분도 제2도 (i)에 도시된 바와 같이 열화되어 출력된다.

상술한 바와 같은 종래 CDS 장치에서는 신호에 대한 샘플링 과정에서 발생하는 노이즈 즉, 샘플/홀더(SAMPLE HOLDER)의 스위칭 동작시 능동소자(예를 들면, 트랜지스터 및 다이오드)의 과도현상과 샘플/홀드용 캐패시터의 연관 관계에 의해 발생하는 노이즈에 대한 대책으로서, 상관이중 샘플링을 행하여 얻은 양극성(+,-) 신호와, 동위상의 노이즈 성분을 차동 증폭기를 통해 신호성분은 출력하도록 하고 노이즈 성분은 동위상 신호 제거비(COMMON MODE REJECTION RATIO:CMRR)에 의하여 억제하는 방식이었다.

그러나, 상기와 같은 방식에 의하면, 상기 차동 증폭기의 특성이 발생된 노이즈량의 억제를 지배하게 된다. 즉, 일반적인 차동 증폭기의 동위상 신호 제거비(이하 CMRR라 약칭한다)의 특성이 저주파 영역에서는 양호하나, 고주파 영역에서는 그 특성이 열화되기 때문에 대략 10MHz대역 이상에 분포하는 샘플링 노이즈를 억

제하는데는 적절하지 못한 문제점이 있었다.

또한, 종래의 CDS 장치에 있어서, 차동 증폭기에서 제거되지 못한 고주파 대역에 분포하는 샘플링 노이즈를 줄이기 위한 방법으로 저역통과 필터(LOW PASS FILTER:LPF)를 사용하기도 하지만 이와 같은 방법에 의하면 전술한 바와 같이 소정의 영상신호성분에도 영향을 미쳐 고주파 대역에 분포하는 엷지 성분에 대한 이득을 함께 감쇄시킴으로써, 상기 영상신호의 질을 평가하는 중요 요소중 하나인 해상도의 저하를 가져오는 문제점이 있었다.

더욱이, 종래 CDS 장치에서는 고역통과 필터(HPF)를 통해 고주파 대역에 분포하는 노이즈 성분을 추출한 다음, 이를 180° 위상반전하여 원신호에 가산하는 방법이 있는데, 이러한 방법도 영상신호성분에 영향을 미쳐 해상도에 저하를 가져오는 문제점이 있었다.

본 발명은 상기와 같은 문제점을 해결하기 위하여 창출된 것으로서, 노이즈 제거량을 보다 더 크게 할 수 있으며 노이즈 제거효율을 향상시킬 수 있는 상관이중 샘플링 장치를 제공함에 그 목적이 있다.

본 발명의 또 다른 목적은 영상신호성분에 미치는 영향을 배제하여 해상도를 향상시킬 수 있으며, 실질적인 하드웨어 구현시 그 사이즈(SIZE)를 줄일 수 있는 상관이중 샘플링 장치를 제공하는데 있다.

상기 목적을 달성하기 위하여 본 발명에 따른 상관이중 샘플링 장치는, 소정의 이미지 센서수단에서 출력된 영상신호를 샘플링하고 홀딩하여 소정의 DC 레벨 신호를 출력하는 적어도 2개이상의 샘플/홀더 회로부와 차동증폭수단을 포함하여 된 상관이중 샘플링 장치에 있어서, 상기 이미지 센서수단에서 출력된 영상신호를 DC 클램핑하여 상기 샘플/홀더 회로부에 인가하는 클램핑 회로부와, 상기 샘플/홀더 회로부와 연관되어 이들 샘플/홀더 회로부에서 출력되는 신호를 재차 샘플링하고 홀딩하는 적어도 2개이상의 재차-샘플/홀더 회로부와, 상기 샘플/홀더 회로부와 연관되어 그 출력신호를 각각 레벨보정하고 상기 재차-샘플/홀더 회로부의 출력과 위상동기되는 신호를 출력하는 레벨보정부, 및 상기 재차-샘플/홀더 회로부와 상기 레벨보정부에서의 출력신호를 각각 입력받아 소정의 신호에 따라 상기 재차-샘플/홀더의 출력신호와 레벨보정부의 출력신호를 교번적으로 통과시켜 소정의 샘플링 노이즈를 제거하는 노이즈 제거수단을 포함하는 점에 그 특징이 있다.

또한, 본 발명 상관이중 샘플링 장치에 있어서, 상기 노이즈 제거수단에서 이용되는 소정의 신호는 상기 샘플/홀더 회로부에 인가되는 소정의 샘플링 펄스인 점에도 그 특징이 있다.

더욱이, 본 발명 상관이중 샘플링 장치에 있어서, 상기 노이즈 제거수단은 상기 샘플링 펄스가 하이일 때 상기 레벨보정부의 출력을 상기 차동증폭수단에 입력시키고, 상기 샘플링 펄스가 로우일 때 상기 재차-샘플/홀더 회로부의 출력신호를 입력시키는 점에도 그 특징이 있고, 상기 샘플/홀더 회로부에 인가되는 소정의 샘플링 펄스는 상기 재차-샘플/홀더 회로부에도 인가되는 점에도 그 특징이 있다.

이하, 첨부된 도면을 참조하면서 본 발명에 따른 상관이중 샘플링 장치의 바람직한 실시예를 상세하게 설명한다.

제3도를 참조하면, 본 발명에 따른 상관이중 샘플링장치는 영상신호에 포함된 노이즈를 효율적으로 제거하기 위하여 종래의 LPF 또는 HPF 대신에 레벨보정기 및 노이즈 제거기를 채용한 것으로서, 종래의 상관이중 샘플링 장치와 마찬가지로 CCD 이미지 센서(2)에서 출력된 영상신호(제4도 (a))를 DC 커플링하는 캐패시터(4)와, 상기 캐패시터(4)에서 출력되는 신호를 클램핑하는 DC 클램프부(60)와, 상기 클램프부(60)에서 발생된 신호를 샘플링 및 홀딩(SAMPLING HOLDING)하는 제1,3샘플/홀더(8)(14), 상기 제1샘플/홀더(8)에서 출력되는 신호를 재차 샘플링 및 홀딩하는 제2샘플/홀더(12), 상기 제1샘플/홀더(8)에 소정의 제1샘플링 펄스(제4도 (b))를 버퍼링하여 제공하는 제1버퍼부(10), 상기 제2,3샘플/홀더(12,14)에 소정의 제2샘플링 펄스(제4도 (c))를 각각 버퍼링하여 제공하는 제2버퍼부(16)를 구비한다. 여기서, 본 발명에 따른 제3도의 구성요소중에서 제1도와 같은 작용 및 동작을 하는 구성요소에는 제1도와 같은 부재번호를 기재했으며, 이의 상세한 설명은 생략한다.

그리고, 본 발명에 따른 CDS 장치는 제2,3샘플/홀더(12,14)에서 출력되는 신호를 각각 2차 또는 3차로 샘플링하고 홀딩하는 제4,5샘플/홀더(30,32)와, 상기 제2,3샘플/홀더(12,14)에서 출력되는 신호의 DC 레벨의 시프트(SHIFT)를 각각 보정하기 위한 제1,2레벨보정기(26,28)와, 상기 제4,5샘플/홀더(30,32) 및 제1,2레벨보정기(26,28)에서 출력되는 두신호를 각각 입력받아 이들 신호를 교번적으로 한신호씩 출력함으로써 상기 제4,5샘플/홀더(30,32)의 출력신호에 포함된 노이즈성분을 각각 제거하도록 하는 제1,2노이즈 제거기(36,38)와, 상기 제1,2노이즈 제거기(36,38)의 출력을 각각 입력받아 차동증폭하는 차동증폭기(18)를 포함한다. 여기서, 상기 제4,5샘플/홀더(30,32)와 제1,2노이즈 제거기(36,38)는 제1샘플링 펄스(제4도 (b))를 버퍼링하는 제3버퍼부(34)에서 펄스 신호를 제공받는다. 그리고, 제1,2노이즈 제거기(36,38)에서 출력되는 신호는 클램프부(60)에 피드백되어 입력된다.

상기 클램프부(60)는 제5도는 도시되어 있는 바와 같이 네거티브 피드백 방식의 클램프회로로서 전류미러 및 기타 회로를 구성하는 복수개의 트랜지스터와 저항 및 캐패시터를 포함하여 구성되며, 상기 샘플/홀더들과 상기 레벨보정기 및 노이즈 제거기들도 제6도, 제7도, 제8도에 도시되어 있는 바와 같이 복수개의 트랜지스터와 저항 및 캐패시터를 포함하여 각각 구성된다.

상기와 같이 구성된 본 발명에 따른 CDS 장치의 작용 및 동작을 제3도 내지 제8도를 참조하면서 상세하게 설명하면 다음과 같다.

먼저, 본 발명에 따른 CDS 장치는 종래기술의 CDS 장치와 마찬가지로 CCD 카메라 시스템에서 피사체를 촬상하면, CCD 이미지 센서(2)는 제4도 (a)에 도시되어 있는 바와 같은 영상신호를 출력한다. 상기 영상신호는 캐패시터(4)에서 DC 커플링된 후 클램프부(60)에 입력된다. 클램프부(60)는 제4도 (d)에 도시되어 있는 바와 같은 클램프 펄스와 연관되어 DC 커플링된 상기 영상신호를 DC 재생을 하여 1,3샘플/홀더(8)(14)에 입력한다. 상기의 DC 재생은 클램프 펄스(제4도 (d))가 하이(HIGH)인 구간, 즉 CCD 이미지 센서(2)의 출력이 다크(DARK)레벨에 해당되는 구간을 기준으로 하여 행하여진다. 또한, 상기과 같이 클램프부(60)에서 출력된 신호가 DC를 유지하며 제1샘플/홀더(8)에 입력되면, 제1샘플/홀더(8)는 제4도 (b)에 도시된 바와 같은 제1샘플링 펄스의 주기에 맞추어 하이가 될 때, 해당되는 CCD 이미지 센서(2)의 신호를 샘플링하고, 로우기간동안에는 홀딩을 하는 동작을 반복하여 제2도 (e)와 같은 파형을 출력한다. 마찬가지로, 클램프부(60)에서 출력된 신호

가 DC를 유지하며 제3샘플/홀더(14)에 입력되면, 제3샘플/홀더(8)는 제4도 (c)에 도시된 바와 같은 제2샘플링 펄스의 주기에 맞추어 하이가 될 때, 해당되는 CCD 이미지 센서(2)의 신호를 샘플링하고, 로우기간동안에는 홀딩을 하는 동작을 반복하여 제4도 (f)와 같은 파형을 출력한다. 더욱이, 제2샘플/홀더(12)는 제2샘플링 펄스를 입력받아 제1샘플/홀더(8)에서 샘플링된 신호를 재차 샘플링한다. 이와 같이 하면, 제2샘플/홀더(12)에서 출력되는 파형은 제4도 (e)에 도시되어 있는 바와 같이 제3샘플/홀더(14)의 출력파형도(제4도 (f))의 주기와 동일한 주기를 갖게 된다.

상술한 바와 같이 해서 제2,3샘플/홀더(12,14)에서 동일한 주기의 신호파형이 출력되면, 제4,5샘플/홀더(30,32)는 또 다시 제4도의 (b)의 샘플링 펄스를 이용하여 샘플링하여 제4도 (g),(h)와 같은 신호파형을 출력한다. 또한, 상기 제2,3샘플/홀더(12,14)의 출력 신호가 제6도에 도시되어 있는 바와 같은 상기 각 샘플/홀더 내부회로의 임/출력간 DC 레벨의 시프트를 보정하기 위해 제7도와 같이 구성된 제1,2레벨보정기(26,28)에 각각 입력되면, 제1레벨보정기(26)는 제2샘플/홀더(12)의 출력을 제4샘플/홀더(30)의 DC 출력과 일치시키고, 제2레벨보정기(28)는 제3샘플/홀더(14)의 출력을 제5샘플/홀더(32)의 DC 출력과 일치시킨 후, 그 출력신호(제4도 (e,f))를 제1,2 노이즈 제거기(36,38)에 각각 입력한다.

상기와 같이, 제1,2레벨보정기(26,28) 및 제4,5샘플/홀더(30,32)의 출력신호가 제1,2노이즈 제거기(36,38)에 각각 입력되면, 제1노이즈 제거기(36)는 제4도 (b)의 샘플링 펄스에 따라 제1레벨보정기(26)의 출력과 제4샘플/홀더(30)의 출력도 교대로 출력하여 제4도 (g)에 도시된 것과 같은 샘플링 노이즈의 출력이 제거된 신호를 차동증폭기(18)의 한입력단에 입력한다. 마찬가지로, 제2노이즈 제거기(38)는 제4도 (b)의 샘플링 펄스에 따라 제2레벨보정기(28)의 출력과 제5샘플/홀더(32)의 출력을 교대로 출력하여도 제4도 (j)에 도시된 것과 같은 샘플링 노이즈의 출력이 제거된 신호를 차동증폭기(18)의 다른 입력단에 입력한다. 상기와 같이 샘플링 노이즈가 제거된 각 신호가 차동증폭기(18)의 양입력(+,-)에 입력되면, 차동증폭기(18)는 그 차를 출력하게 되는데, 이 경우 차동증폭기 CMRR 특성에 의해 노이즈가 더욱 억제된다.

제5도에 본 발명의 클램프부(60)의 구체적인 일 실시예를 나타내보였다. 본 발명에 따른 클램프부(60)는 회로의 동작점에 부하되는 DC 재생을 목적으로 하는 네거티브 피드백(NEGATIVE FEEDBACK) 방식의 클램프 회로로서, 제4도 (i)(j)의 제1,2노이즈 제거기(36,38) 출력을 피드백 입력받아 트랜지스터(Q3)와 트랜지스터(Q4)의 비교동작에 의해 제1,2노이즈 제거기의 출력 DC전압을 클램프 전압(Vclamp)과 일치시킨다.

상기와 같은 클램프부(60)의 동작은 클램프 펄스(제4도 (a))가 하이인 구간, 즉 CCD 이미지 센서(2)의 출력 신호가 다크(DARK)인 구간에 이루어지는데, 일례로 제2노이즈 제거기(38)의 출력의 DC전압이 클램프전압(Vclamp)보다 높을 때는 트랜지스터(Q5,Q7)(Q9,Q10)로 이루어진 전류미러(CURRENT MIRROR)가 캐패시터(C)의 충전된 전하를 방전시킴으로써 트랜지스터(Q14)의 베이스 전위는 강하게 되고, 클램프 출력의 DC전압 또한 강하함으로써 샘플/홀더를 비롯한 전체 루프(LOOP)의 DC전압도 강하하게 되어, 결과적으로 피드백되어 다시 돌아온 제2노이즈 제거기(38)의 DC전압이 클램프(Vclamp)와 일치할 때까지 상기 클램프부(60)는 반복동작을 하게 된다.

그리고, 제2노이즈 제거기(38)의 DC전압이 클램프전압(Vclamp) 보다 낮은 경우에는 트랜지스터(Q6,Q7)로 이루어진 전류미러에 의해 상기의 경우와 반대로 캐패시터(C)를 충전시키는 동작을 통해 상기 클램프부(60)는 제1노이즈 제거기(38)의 DC전압 클램프전압(Vclamp)을 일치시키는 동작을 하게 된다. 여기서, 상기 캐패시터(C)에 충전되거나 방전되는 전류량을  $\Delta i$ , 피드백되는 DC전압을 Vfbk라고 했을때의 관계식은 아래의 식과 같이 된다.

$$\Delta i = [Vt / (IB1 / 2)] \times (Vfbk - Vclamp)$$

또한, 트랜지스터(Q11,Q12,Q13)로 구성된 보상회로는 버퍼 트랜지스터(Q14)의 베이스 전류를 보상하는 회로로서, 트랜지스터(Q11)는 트랜지스터(Q14)와 동일한 타입의 트랜지스터이며,  $IB3 = IB2$  즉,  $(IB3 / \beta Q14) = (IB2 / \beta Q11)$ 가 되도록하여 클램프 펄스가 로우인 기간에 트랜지스터(Q14)의 베이스 전류에 의한 캐패시터(C)의 충전작용을 방지한다.

상기 제1노이즈 제거기(36) 출력의 상기 클램프부(60)에의 피드백 루프동작은 상술한 제2노이즈 제거기(38) 출력의 상기 클램프부(60)에의 피드백 루프동작과 동일하다.

제6도에 본 발명은 사용되는 샘플/홀더의 구체적인 일 실시예를 나타내 보였다. 제6도를 참조하면, 샘플/홀더의 일 실시예의 회로는 제4도의 동작파형도(제4도 (e) 내지 (a))에 도시된 바와 같이, 샘플링 펄스의 하이/로우의 중간값(Vth)과 트랜지스터(Q4,Q5)의 비교동작에 따라 샘플링시는 트랜지스터(Q1,Q2,Q5,Q6)가 턴/온되어 저항(R1)을 통해 캐패시터(C)로 입력전압이 샘플링된다. 그리고, 홀딩시에는 트랜지스터(Q5,Q6)가 턴-오프되어 캐패시터(C)는 충전된 전하를 다음 샘플링 기간까지 홀드한다. 여기서, 트랜지스터(Q7,Q8,Q10)으로 구성된 회로는 버퍼 트랜지스터(Q9)의 베이스 전류에 의한 캐패시터(C)의 충전작용을 방지하기 위한 보상회로이다.

제7도에 본 발명에 사용되는 레벨보정기(36,38)의 구체적인 일 실시예를 나타내 보였다. 제7도를 참조하면, 레벨보정기(36,38)는 샘플/홀더회로의 동작시 임/출력간 발생하는 DC 레벨의 시프트(SHIFT)를 보정하기 위한 것으로서, 노이즈 제거기(36,38)의 부가회로로서 작용한다. 즉, 레벨보정기(36,38)는 그의 바이어스 전류소스( $IB1..IB4$ )를 제6도의 샘플/홀더 회로의 바이어스 전류소스( $IB1..IB4$ )와 각각 일치시키고, 트랜지스터(Q1,Q2,Q6,Q7,Q8,Q9) 및 저항(R1..R3)를 각각 같은 타입의 동일한 값으로 하여 상기 각 트랜지스터 베이스-에미터사이의 전압(Vbe)값에 따른 DC 레벨의 시프트량을 서로 일치시킨다.

제8도에 본 발명에 사용되는 노이즈 제거기(36,38)의 구체적인 일 실시예를 나타내보였다. 제8도에 도시된 노이즈 제거기(36,38) 각각은 그 동작에 있어서 동일하며 그 구성자체도 동일하다. 상기와 같이 구성된 노이즈 제거기 회로중에서 제2노이즈 제거기의 출력발생 동작을 제9도의 (a), (b)를 참조하면서 설명하면 다음과 같다.

제9도 (b)의 (a),(b)에 도시되어 있는 바와 같은 제2레벨 조정기의 출력과 제5샘플/홀더의 출력이 제2노이즈

제거기(38)에 입력되면, 상기 제2노이즈 제거기(38)는 제9도 (b)의 (c)와 같은 제1샘플링 펄스에 따라 상기 제2레벨 조정기의 출력과 제5샘플/홀더의 출력을 교번적으로 통과시킨다. 즉, 제1샘플링 펄스가 하이일 때, 상기 노이즈 제거기의 트랜지스터(Q14)가 턴-온되어 제2레벨 조정기의 출력만 통과되고, 제1샘플링 펄스가 로우일 때, 상기 노이즈 제거기의 트랜지스터(Q13)가 턴-온되어 제2레벨 조정기의 출력만 통과됨으로써, 궁극적으로 제9도의 (b)의 파형도에 표시된 샘플링 노이즈가 제거된다. 따라서, 노이즈 제거기에서는 최종적으로 제9도 (b)의 (d)과 같은 샘플링 노이즈가 제거된 파형이 출력되게 된다.

상술한 바와 같이 본 발명에 따른 CDS 장치는 소정의 레벨 보정수단과 노이즈 제거수단을 구비함으로써 샘플링 노이즈를 보다 더 효율적으로 제거할 수 있는 이점을 제공한다.

본 발명은 상기 실시예에 한정되지 않으며, 많은 변형이 본 발명의 기술적 사상내에서 당 분야에서 통상의 지식을 가진 자에 의하여 가능함은 명백하다.

## (57) 청구의 범위

### 청구항 1

소정의 이미지 센서수단에서 출력된 영상신호를 샘플링하고 홀딩하여 소정의 DC 레벨 신호를 출력하는 적어도 2개이상의 샘플/홀더 회로부와 차동증폭수단을 포함하여 된 상관이중 샘플링 장치에 있어서, 상기 이미지 센서수단에서 출력된 영상신호를 DC 클램핑하여 상기 샘플/홀더 회로부에 인가하는 클램핑 회로부와, 상기 샘플/홀더 회로부와 연관되어 이들 샘플/홀더 회로부에서 출력되는 신호를 재차 샘플링하고 홀딩하는 적어도 2개이상의 재차-샘플/홀더 회로부와, 상기 샘플/홀더 회로부와 연관되어 그 출력신호를 각각 레벨보정하고 상기 재차-샘플/홀더 회로부의 출력과 위상동기되는 신호를 출력하는 레벨보정부, 및 상기 재차-샘플/홀더 회로부와 상기 레벨보정부에서의 출력신호를 각각 입력받아 소정의 신호에 따라 상기 재차-샘플/홀더의 출력신호와 레벨보정부의 출력신호를 교번적으로 통과시켜 소정의 샘플링 노이즈를 제거하는 노이즈 제거수단을 포함하는 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 2

제1항에 있어서, 상기 노이즈 제거수단에서 이용되는 소정의 신호는 상기 샘플/홀더 회로부에 인가되는 소정의 샘플링 펄스인 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 3

제1항 또는 제2항에 있어서, 상기 노이즈 제거수단은 상기 샘플링 펄스가 하이일 때 상기 레벨보정부의 출력은 상기 차동증폭수단에 입력시키고, 상기 샘플링 펄스가 로우일 때 상기 재차-샘플/홀더 회로부의 출력신호를 입력시키는 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 4

제1항 또는 제2항에 있어서, 상기 샘플/홀더 회로부에 인가되는 소정의 샘플링 펄스는 상기 재차-샘플/홀더 회로부에도 인가되는 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 5

제1항에 있어서, 상기 클램핑 회로부에는 상기 노이즈 제거수단의 출력신호가 피드백입력되는 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 6

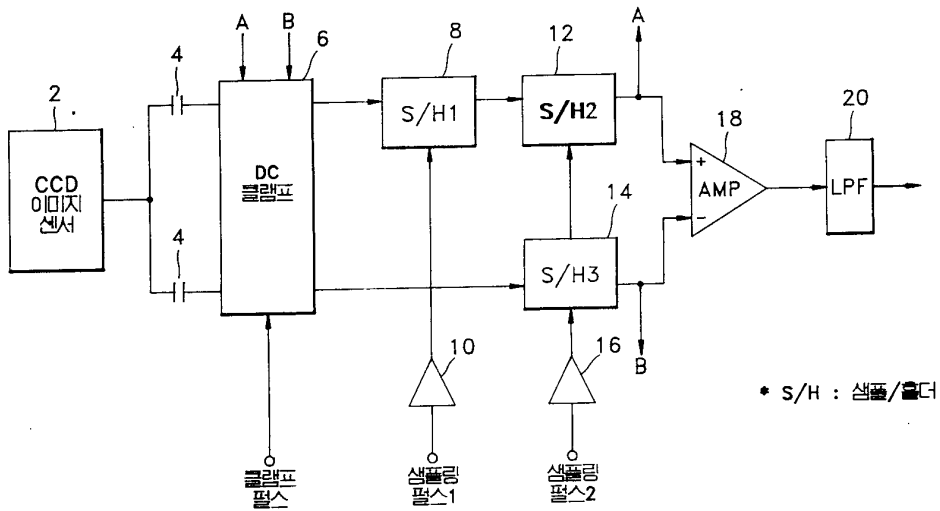
제1항에 있어서, 상기 클램핑 회로부는 전류 미러수단과 총방전수단을 포함하여 된 것을 특징으로 하는 상관이중 샘플링 장치.

### 청구항 7

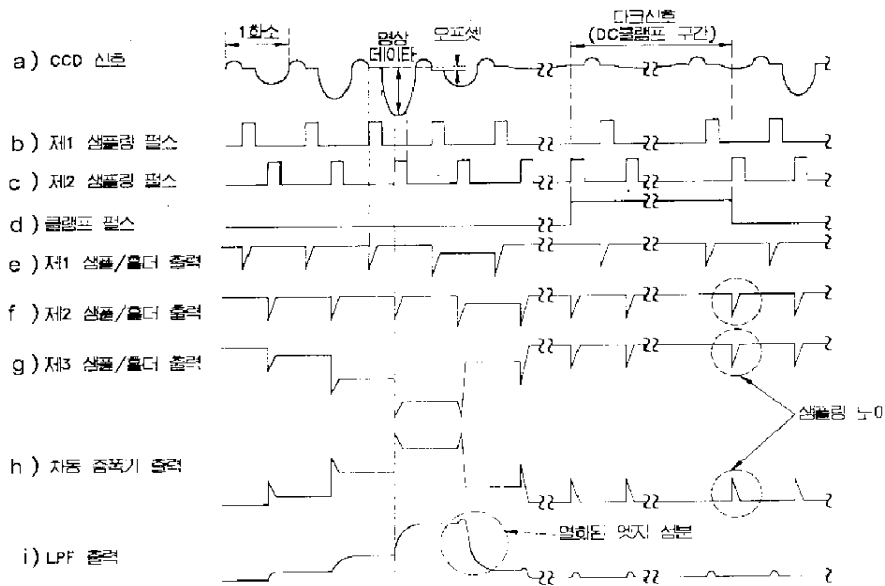
제1항에 있어서, 상기 샘플/홀더 회로부 및 재차 샘플/홀더 회로부는 소정의 입력전압이 샘플링되고 홀딩되도록 총방전 작용하는 총방전 수단과, 상기 총방전 수단의 총방전에 의해 온/오프되는 스위칭수단, 및 상기 입력전압의 샘플링시 상기 총방전 수단의 충전방지를 방지하는 수단을 포함하여 된 것을 특징으로 하는 상관이중 샘플링 장치.

## 도면

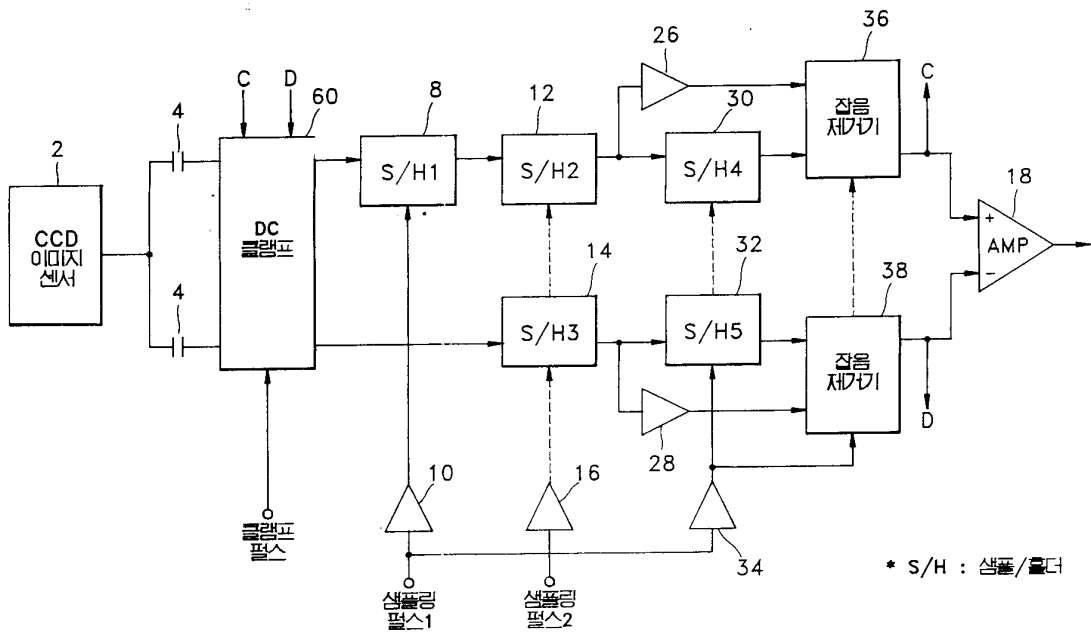
도면1



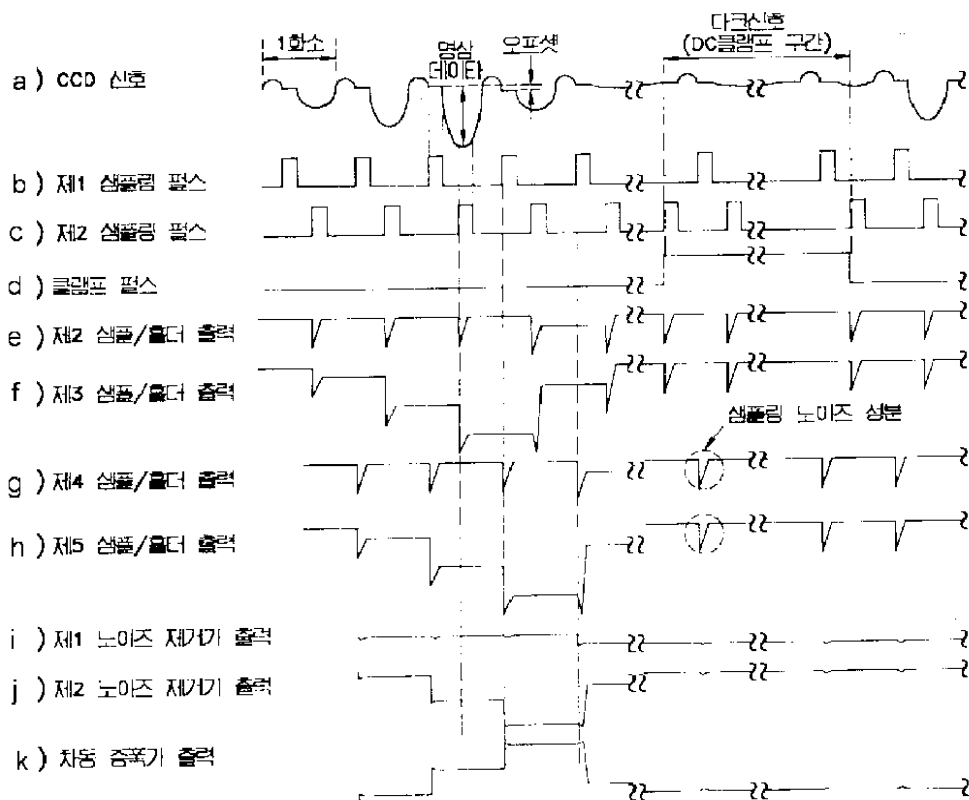
도면2



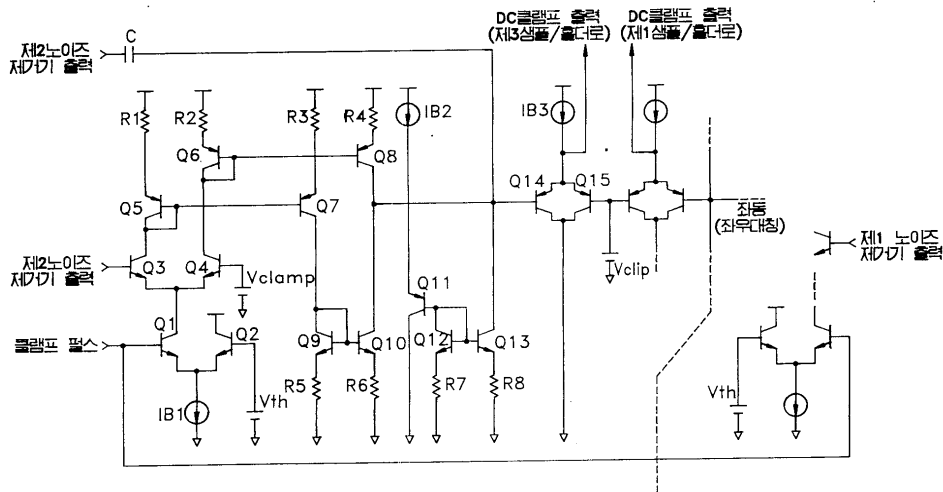
도면3



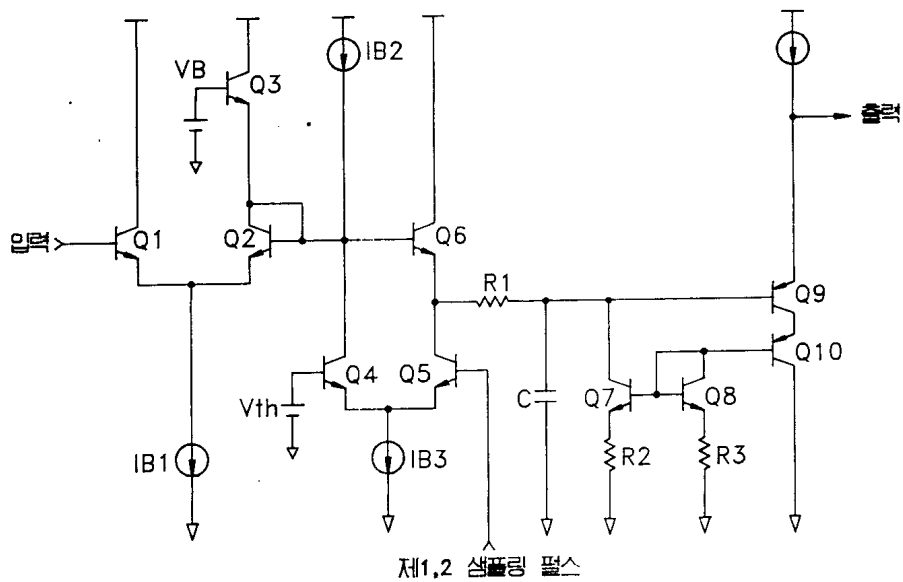
도면4



도면5

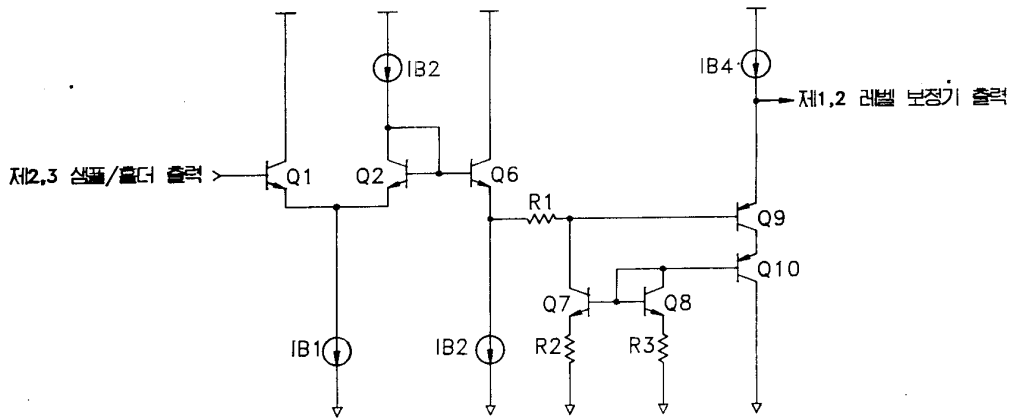


도면6

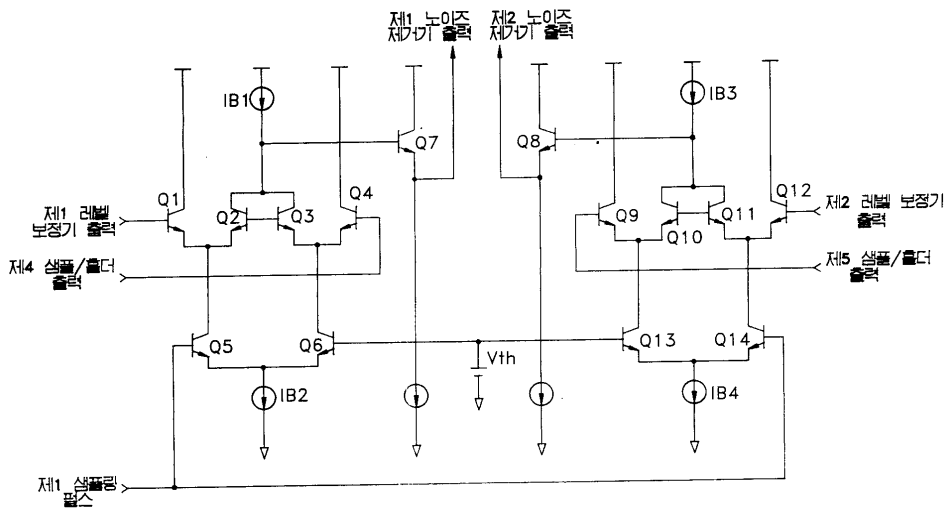




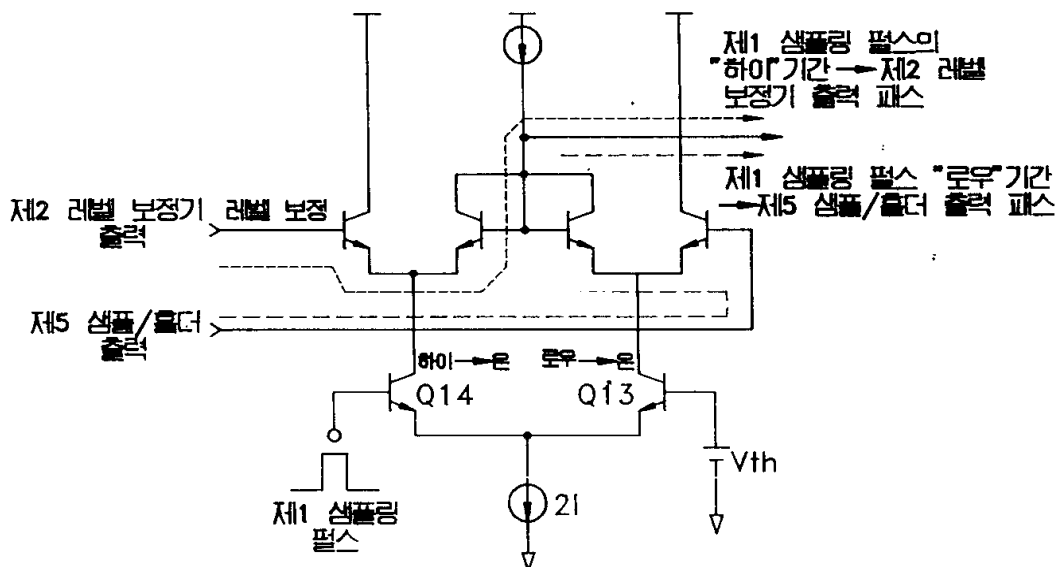
도면7



도면8



도면9a



도면 9b

