



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년04월29일

(11) 등록번호 10-1390071

(24) 등록일자 2014년04월22일

- (51) 국제특허분류(Int. Cl.)

H01L 27/146 (2006.01)

(21) 출원번호 10-2009-7007027

(22) 출원일자(국제) 2007년10월05일

심사청구일자 2012년09월20일

(85) 번역문제출일자 2009년04월06일

(65) 공개번호 10-2009-0077904

(43) 공개일자 2009년07월16일

(86) 국제출원번호 PCT/US2007/021450

(87) 국제공개번호 WO 2008/045356

국제공개일자 2008년04월17일

(30) 우선권주장

11/867,199 2007년10월04일 미국(US)

60/828,259 2006년10월05일 미국(US)

(56) 선행기술조사문헌

JP2001339057 A

EP01453097 A1

JP2005353994 A

전체 청구항 수 : 총 18 항

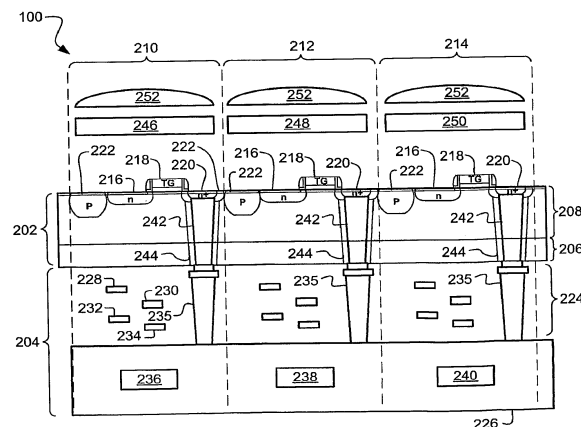
심사관 : 박성호

(54) 발명의 명칭 능동 픽셀 센서 및 능동 픽셀 센서 제조 방법

(57) 요약

수직으로 일체화되는 능동 픽셀 센서는 지원 회로 웨이퍼에 접속되는 센서 웨이퍼를 포함한다. 웨이퍼 간 접속부 또는 접속 배선은 센서 웨이퍼와 지원 회로 웨이퍼 사이에서 신호를 전송한다. 능동 픽셀 센서는 제어 가능한 인터페이스층을 사용하여 핸들 웨이퍼에 센서 웨이퍼를 부착함으로써 제조될 수 있다. 일단 센서 웨이퍼가 핸들 웨이퍼에 부착되면, 센서 웨이퍼는 주어진 두께까지 후면 박화된다. 그 후, 지원 회로 웨이퍼는 센서 웨이퍼에 부착되고 핸들 웨이퍼는 센서 웨이퍼로부터 분리된다.

대표도



특허청구의 범위

청구항 1

(a) 능동 픽셀 영역의 어레이를 포함하는 센서 웨이퍼 - 각 능동 픽셀 영역은, 광에 응답하여 전하를 수집하는 광검출기와, 상기 광검출기로부터 전하를 판독하는 판독 회로와, 상기 판독 회로에 접속되는 둘 이상의 상호접속부를 포함하고, 상기 둘 이상의 상호접속부의 각각의 상호접속부는 상기 어레이의 적어도 하나의 다른 능동 픽셀 영역의 대응 판독 회로에 접속됨 - 와,

(b) 상기 센서 웨이퍼에 접속되는 지원 회로 웨이퍼 - 상기 지원 회로 웨이퍼는, 상기 능동 픽셀 영역의 어레이에 대한 지원 회로와, 상기 지원 회로에 접속되는 복수의 상호접속부를 포함함 - 와,

(c) 제어 및 타이밍 신호를 상기 지원 회로 웨이퍼로부터 상기 센서 웨이퍼로 전송하고 열 출력(column output) 신호를 상기 센서 웨이퍼로부터 상기 지원 회로 웨이퍼로 전송하기 위한 복수의 웨이퍼 간 접속부 배선(an inter-wafer connector wire) - 각각의 웨이퍼 간 접속부 배선은 상기 센서 웨이퍼 상의 적어도 하나의 상호접속부와 상기 지원 회로 웨이퍼 상의 대응 상호접속부 사이에 접속됨 - 을 포함하는

능동 픽셀 센서.

청구항 2

제 1 항에 있어서,

상기 판독 회로는

전하 대 전압 변환 메커니즘과,

상기 광검출기와 상기 전하 대 전압 변환 메커니즘 사이에 배치되어, 상기 광검출기로부터의 전하를 상기 전하 대 전압 변환 메커니즘으로 전송하는 전송 게이트를 포함하되,

상기 둘 이상의 상호접속부 중 하나는 상기 전송 게이트에 접속되는

능동 픽셀 센서.

청구항 3

제 1 항에 있어서,

상기 판독 회로는

전하 대 전압 변환 메커니즘과,

상기 광검출기와 상기 전하 대 전압 변환 메커니즘 사이에 배치되어, 상기 광검출기로부터의 전하를 상기 전하 대 전압 변환 메커니즘으로 전송하는 전송 게이트와,

상기 전하 대 전압 변환 메커니즘에 접속되는 트랜지스터를 포함하되,

상기 둘 이상의 상호접속부 중 하나는 상기 트랜지스터에 접속되는

능동 픽셀 센서.

청구항 4

삭제

청구항 5

제 1 항에 있어서,

상기 지원 회로는 적어도 하나의 트랜지스터를 포함하는

능동 픽셀 센서.

청구항 6

제 1 항에 있어서,
상기 능동 픽셀 센서는 이미지 캡처 장치 내에 배치되는
능동 픽셀 센서.

청구항 7

제 1 항에 있어서,
상기 센서 웨이퍼는 후면 조명 센서 웨이퍼(a back-side illuminated sensor wafer)를 포함하는
능동 픽셀 센서.

청구항 8

제 1 항에 있어서,
상기 센서 웨이퍼는 전면 조명 센서 웨이퍼(a front-side illuminated sensor wafer)를 포함하는
능동 픽셀 센서.

청구항 9

(a) 능동 픽셀 영역의 어레이를 포함하는 센서 다이 - 각 능동 픽셀 영역은, 광에 응답하여 전하를 수집하는 광 검출기와, 상기 광검출기로부터 전하를 판독하는 판독 회로와, 상기 판독 회로에 접속되는 둘 이상의 상호접속부를 포함하고, 상기 둘 이상의 상호접속부의 각각의 상호접속부는 상기 어레이의 적어도 하나의 다른 능동 픽셀 영역의 대응 판독 회로에 접속됨 - 와,
(b) 상기 센서 다이에 접속되는 지원 회로 다이 - 상기 지원 회로 다이는, 상기 능동 픽셀 영역의 어레이에 대한 지원 회로와, 상기 지원 회로에 접속되는 복수의 상호접속부를 포함함 - 와,
(c) 상기 센서 다이로부터 상기 지원 회로 다이로 제어 및 타이밍 신호를 전송하기 위한 복수의 웨이퍼 간 접속부 배선 - 각각의 웨이퍼 간 접속부 배선은 상기 센서 다이 상의 적어도 하나의 상호접속부와 상기 지원 회로 다이 상의 대응 상호접속부 사이에 접속됨 - 을 포함하는
능동 픽셀 센서.

청구항 10

제 9 항에 있어서,
상기 센서 다이는 후면 조명 센서 웨이퍼를 포함하는
능동 픽셀 센서.

청구항 11

제 9 항에 있어서,
상기 센서 다이는 전면 조명 센서 웨이퍼를 포함하는
능동 픽셀 센서.

청구항 12

제 9 항에 있어서,
상기 능동 픽셀 센서는 이미지 캡처 장치 내에 배치되는
능동 픽셀 센서.

청구항 13

센서 웨이퍼와 상기 센서 웨이퍼에 접속되는 지원 회로 웨이퍼를 포함하는 능동 픽셀 센서를 제조하는 방법에 있어서,

상기 센서 웨이퍼는 능동 픽셀 영역의 어레이를 포함하되, 각 능동 픽셀 영역은, 광에 응답하여 전하를 수집하는 광검출기와, 상기 광검출기로부터 전하를 판독하는 판독 회로와, 상기 판독 회로에 접속되는 둘 이상의 상호접속부를 포함하며, 상기 둘 이상의 상호접속부의 각각의 상호접속부는 상기 어레이의 적어도 하나의 다른 능동 픽셀 영역의 대응 판독 회로에 접속되고,

상기 지원 회로 웨이퍼는, 상기 능동 픽셀 영역의 어레이에 대한 지원 회로와, 상기 지원 회로에 접속되는 복수의 상호접속부를 포함하고,

상기 능동 픽셀 센서는, 제어 및 타이밍 신호를 상기 지원 회로 웨이퍼로부터 상기 센서 웨이퍼로 전송하고 열 출력 신호를 상기 센서 웨이퍼로부터 상기 지원 회로 웨이퍼로 전송하기 위한 복수의 웨이퍼 간 접속부 배선을 더 포함하되, 각각의 웨이퍼 간 접속부 배선은 상기 센서 웨이퍼 상의 적어도 하나의 상호접속부와 상기 지원 회로 웨이퍼 상의 대응 상호접속부 사이에 접속되고,

상기 방법은,

제거 가능한 인터페이스층을 사용하여 상기 센서 웨이퍼를 핸들 웨이퍼에 부착하는 단계와,

상기 센서 웨이퍼를 주어진 두께까지 후면 박화(backside thinning)하는 단계와,

상기 지원 회로 웨이퍼를 상기 센서 웨이퍼에 부착하는 단계와,

상기 센서 웨이퍼로부터 상기 핸들 웨이퍼를 분리하는 단계를 포함하는

능동 픽셀 센서 제조 방법.

청구항 14

제 13 항에 있어서,

상기 인터페이스층은 유기 인터페이스층을 포함하는

능동 픽셀 센서 제조 방법.

청구항 15

제 13 항에 있어서,

상기 인터페이스층은 폴리머 인터페이스층을 포함하는

능동 픽셀 센서 제조 방법.

청구항 16

제 13 항에 있어서,

상기 센서 웨이퍼의 표면 위에 컬러 필터 어레이와 복수의 마이크로렌즈를 형성하는 단계를 더 포함하는

능동 픽셀 센서 제조 방법.

청구항 17

제 16 항에 있어서,

상기 센서 웨이퍼를 상기 핸들 웨이퍼에 부착하기 전에, 상기 복수의 마이크로렌즈, 상기 컬러 필터 어레이 및 상기 센서 웨이퍼의 표면 위에 보호층을 도포하는 단계를 더 포함하는

능동 픽셀 센서 제조 방법.

청구항 18

제 17 항에 있어서,

제거 가능한 인터페이스층을 사용하여 상기 센서 웨이퍼를 핸들 웨이퍼에 부착하는 단계는, 제거 가능한 인터페이스층을 사용하여 상기 보호층을 상기 핸들 웨이퍼에 부착하는 단계를 포함하는

능동 픽셀 센서 제조 방법.

청구항 19

제 13 항에 있어서,

상기 센서 웨이퍼로부터 상기 핸들 웨이퍼를 분리하는 단계는, 상기 인터페이스층을 용해하는(dissolving) 단계를 포함하는

능동 픽셀 센서 제조 방법.

명세서

기술 분야

[0001] 본 발명은 전반적으로 능동 픽셀 센서에 관한 것으로, 보다 구체적으로 전기 회로의 일부를 각각 포함하는 2개의 분리된 반도체 웨이퍼를 갖는 능동 픽셀 센서에 관한 것이다.

배경 기술

[0002] CMOS 이미지 센서(CIS)가 겪는 문제점은 전하 결합 소자(CCD) 픽셀 크기와 경쟁할 수 있는 작은 픽셀을 실현하기 위해 깊게 스케일링된(deeply scaled) 서브-마이크론 CMOS(Complementary Metal Oxide Semiconductor) 프로세스가 요구된다는 것이다. 일반적으로, CMOS 프로세스의 규모가 작은 치수로 작아짐에 따라 프로세서 통합 및 구조 변경의 세부 사항 및 픽셀 성능이 저하된다. 이것의 몇몇 예는 얇은 트렌치 절연(shallow trench isolation) 및 깊게 도핑된 역행 우물(retrograde wells)이다. 딥 서브-마이크론 CMOS 소자를 구성하기 위해 둘 다 필요하지만, 둘 다 픽셀에 대한 암전류에 대한 부정적인 영향을 갖는다. 결과적으로, 광검출기와 픽셀을 각각의 새로운 딥 서브-마이크론 CMOS 기술 노드로 다시 통합하고 다시 최적화하기 위해 많은 작업이 수행되어야 한다.

[0003] 그러나, 설계자는 서브-마이크론 CMOS 소자의 설계와 제조에 대한 절충점을 직면한다. 설계자는, 더 작은 픽셀에 대한 더 낮은 충전 비율을 얻도록 더 스케일링된(scaled) CMOS 프로세스로 이동하지 않음으로써 픽셀 화질을 유지하거나, 수용 가능한 화질을 얻기 위해 광검출기를 다시 통합하고 다시 엔지니어링할 필요가 있도록 작은 픽셀을 달성하기 위해 더 작은 설계 규칙 프로세스로 이동할 수 있다.

[0004] 이 문제점에 대한 한 가지 해결책은 CMOS 회로로부터 분리되게 광검출기를 구성하는 것이다. 예를 들어, 이미지 센서는 상이한 웨이퍼 상에 구성될 수 있고, 웨이퍼들은 3차원 통합 또는 웨이퍼 레벨 상호접속 기술을 사용하여 함께 합쳐질 수 있다. 미국 특허 6,927,432는 2개의 반도체 웨이퍼를 사용하여 능동 픽셀 센서를 제조한다. 한 웨이퍼, 즉, 도너 웨이퍼는 광검출기를 포함하고 다른 웨이퍼, 즉, 호스트 웨이퍼는 상호접속층과 픽셀 신호 연산 및 광검출기 판독을 위한 전기 회로를 포함한다. 픽셀 상호접속은 호스트 웨이퍼상의 각 노드 또는 회로에 도너 웨이퍼상의 각 광검출기를 직접적으로 접속한다.

[0005] 이 방안은 광검출기와 회로의 프로세싱을 분리하지만, 광검출기와의 직접적인 접촉 또는 접속으로 인해 광검출기 성능을 저하시킨다. 이러한 성능 저하의 구체적인 예는 콘택트 에치 프로세스로부터의 손상으로 인한 증가된 암전류, 포인트 결함을 유도하는 광검출기의 증가된 금속 오염 및 깊게 도핑된 옴 콘택트 영역에 접속됨으로

인한 높은 암전류를 포함하지만, 이에 한정되는 것은 아니다.

발명의 상세한 설명

- [0006] 능동 픽셀 센서는 2개의 반도체 웨이퍼, 지원 회로 웨이퍼에 접속되는 센서 웨이퍼를 포함한다. 센서 웨이퍼는 전면 조명 센서 웨이퍼 또는 후면 조명 센서 웨이퍼로서 구현될 수 있다. 본 발명에 따른 일 실시예에서, 센서 웨이퍼는 픽셀 영역 어레이를 포함하는데, 각 픽셀 영역은 광검출기, 전송 게이트 및 전하 대 전압 변환 메커니즘을 포함한다. 또한, 센서 웨이퍼는 하나 이상의 도전 상호접속부를 제공하는 상호접속층을 포함한다.
- [0007] 지원 회로 웨이퍼는 상호접속층 및 CMOS 소자층을 포함한다. CMOS 소자층은 능동 픽셀 센서에 대한 지원 회로를 포함한다. CMOS 소자층에서 사용되는 구성요소와 회로의 종류는 능동 픽셀 센서의 목적과 용도에 의존한다. 지원 회로는 지원 회로 웨이퍼상의 각 픽셀 영역에 포함되어 센서 웨이퍼상의 각 픽셀 영역에 의해서만 사용될 수 있다. 이와 달리, 2개 이상의 픽셀 영역이 센서 웨이퍼상의 지원 회로의 일부 또는 전부를 공유할 수 있다. 웨이퍼 간 접속부는 센서 웨이퍼상의 각 픽셀 영역의 전하 대 전압 변환 메커니즘을 지원 회로 웨이퍼상의 각 노드 또는 회로에 접속시킨다. 웨이퍼 간 접속부는 전하 대 전압 변환 메커니즘으로부터 지원 회로 웨이퍼로 전하를 전송한다.
- [0008] 본 발명에 따른 다른 실시예에서, 센서 웨이퍼상의 각 픽셀 영역은 광검출기, 판독 회로 및 도전 상호접속부(부수적 배선 및 콘택트)를 포함한다. 판독 회로의 일례는 전송 게이트, 전하 대 전압 변환 메커니즘 및 전하 대 전압 메커니즘에 접속되는 하나 이상의 트랜지스터이다. 본 발명에 따른 다른 실시예는 상이한 픽셀 아키텍처를 사용하여 센서 웨이퍼를 구현할 수 있다.
- [0009] 지원 웨이퍼는 도전 상호접속부 및 능동 픽셀 센서에 의해 사용되는 아날로그 및 디지털 회로를 포함한다. 지원 회로 웨이퍼상에 형성되는 추가 회로의 예는 타이밍 생성기, 전송 게이트 구동기, 디코더, 출력 회로 및 전력 공급기와 같은 제어 회로를 포함하지만, 이에 한정되는 것은 아니다. 웨이퍼 간 접속부 배선은 예를 들어 타이밍 및 바이어스 회로와 같은 지원 회로 웨이퍼상의 일부 지원 회로의 출력단을 센서 웨이퍼상의 입력단에 접속시킨다. 또한, 웨이퍼 간 접속부 배선은 센서 웨이퍼의 출력단을 지원 회로 웨이퍼상의 일부 지원 회로, 가령 판독 회로의 입력단에 접속시킨다.
- [0010] 센서 웨이퍼와 지원 회로 웨이퍼를 갖는 능동 픽셀 센서를 제조하는 방법은, 제거 가능한 인터페이스층을 사용하여 센서 웨이퍼를 핸들 웨이퍼에 부착하는 단계를 포함한다. 제거 가능한 인터페이스층은 유기 또는 폴리머 인터페이스층을 포함하지만, 이에 한정되는 것은 아니다. 칩 스케일 패키징에서 사용되는 것과 유사한 보호층은 컬러 필터 어레이와 마이크로렌즈 프로세싱 후에 후면 박화 공정이 수행될 때 센서 웨이퍼 위에 도포될 수 있다. 그 후, 유기 또는 폴리머 인터페이스층을 사용하여 보호층의 상부에 핸들 웨이퍼가 부착된다.
- [0011] 일단 센서 웨이퍼가 핸들 웨이퍼에 부착되면, 센서 웨이퍼는 주어진 두께까지 후면 박화된다. 그 후, 지원 회로 웨이퍼는 센서 웨이퍼에 부착된다. 일단 지원 회로 웨이퍼가 센서 웨이퍼에 부착되면, 핸들 웨이퍼는 센서 웨이퍼로부터 분리된다. 유기 또는 폴리머 인터페이스층을 용해하는 화학적 공정은 센서 웨이퍼로부터 핸들 웨이퍼를 분리하는 데에 사용될 수 있다.
- [0012] 본 발명의 이들 및 다른 양태, 목적, 특징 및 장점은 바람직한 실시예의 다음의 상세한 설명과 첨부된 청구범위로부터 첨부된 도면을 참조하여 보다 분명하게 이해되고 인식될 것이다.
- [0013] 본 발명의 유리한 효과
- [0014] 본 발명은 높은 화질과 높은 충전 비율 모두를 갖는 장점을 포함한다. 센서 웨이퍼를 위한 제조 공정은 광검출기 성능을 위해 최적화될 수 있으며 지원 회로 웨이퍼를 위한 제조 공정은 CMOS 프로세싱 및 회로 성능을 위해 최적화될 수 있다. 센서 웨이퍼는 다수의 지원 회로 웨이퍼 설계 또는 기술과 함께 사용될 수 있어서, 감소된 비용으로 향상된 설계 유연성 및 최적화를 제공한다. 센서 웨이퍼와 지원 회로 웨이퍼 사이의 접속은 센서 웨이퍼, 전압 도메인 콘택트 및 지원 회로 웨이퍼 상의 노드상의 전하 대 전압 변환 메커니즘을 통해 달성되어, 광검출기의 성능 저하를 피할 수 있다.

실시예

- [0028] 명세서와 청구범위 전반에 걸쳐, 특별한 언급이 없는 한 다음의 용어는 본 명세서에서 명시적으로 연관되는 의미를 갖는다. "하나의" 및 "그"의 의미는 복수의 언급을 포함하며, 조사 "내에(의)(in)"의 의미는 "내부에(의)(in)" 및 "상에(의)(on)"를 포함한다. 용어 "접속되는"의 의미는 접속되는 아이템들 사이의 직접적인 전기 접속 또는 하나 이상의 수동 또는 능동 매개 장치를 통한 간접적인 접속을 의미한다. 용어 "회로"는 원하는 기능을 제공하기 위해 서로 접속되는 능동 또는 수동인 하나의 구성요소 또는 다수의 구성요소를 의미한다. 용어 "신호"는 적어도 하나의 전류, 전압 또는 데이터 신호를 의미한다. 도면을 참조하면, 도면 전반에 걸쳐서 동일한 부분은 동일한 번호로 표시한다.
- [0029] 도 1을 참조하면, 본 발명에 따른 일 실시예의 2개의 반도체 웨이퍼를 갖는 이미지 센서의 상부도면을 도시하고 있다. 이미지 센서(100)는, 예를 들어, CMOS(Complementary Metal Oxide Semiconductor) 이미지 센서와 같은 능동 픽셀 센서로 구현된다. 능동 픽셀 센서는 픽셀 셀 내에 트랜지스터와 같은 하나 이상의 능동 전기 구성요소를 각각 포함한다.
- [0030] 이미지 센서(100)는 행과 열 어레이로 배열되는 픽셀 영역(102)을 포함한다. 이미지 센서 어레이(100)는 1280 열과 960 행의 픽셀 영역과 같은 임의의 수의 픽셀 영역을 가질 수 있다. 본 발명에 따른 일 실시예에서 주변 웨이퍼 간 접속부(inter-wafer connectors)(104)는 이미지 센서(100)의 하나의 주변 에지를 따라 형성된다. 웨이퍼 간 접속부(104)는 이미지 센서(100)의 하나의 주변 에지 상에만 도시되어 있지만, 본 발명에 따른 다른 실시예에서 이미지 센서(100)의 2개 이상의 주변 에지 상에 주변 웨이퍼 간 접속부(104)를 포함할 수 있다.
- [0031] 도 2는 본 발명에 따른 실시예의 도 1의 A'-A' 라인을 따른 단면도이다. 이미지 센서(100)는 센서 웨이퍼(202) 및 지원 회로 웨이퍼(204)를 포함한다. 이미지 센서(100)는 전면 조명 능동 픽셀 센서로서 구현된다. 센서 웨이퍼(202)는 본 발명에 따른 일 실시예에서 n-타입 웨이퍼층(206) 및 p-타입 에피택셜층(208)을 갖는 후면-박화(back-thinned) CIS 웨이퍼로서 구현된다.
- [0032] 이미지 센서(100)는 센서 웨이퍼(202) 및 지원 회로 웨이퍼(204)상에 픽셀 영역(210, 212, 214)을 포함한다. 센서 웨이퍼(202)상의 각 픽셀 영역(210, 212, 214)은 광검출기(216), 전송 게이트(218), 전하 대 전압 변환 메커니즘(220) 및 광검출기(216)와 전하 대 전압 변환 메커니즘(220)을 절연시키는 절연 영역(222)을 포함한다. 광검출기(216)는 본 발명에 따른 일 실시예에서 플로팅 확산부로서 핀형(pinned) 광다이오드 및 전하 대 전압 변환 메커니즘(220)으로서 구현된다. 광검출기(216) 및 전하 대 전압 변환 메커니즘(220)은 본 발명에 따른 다른 실시예에서 상이하게 구현될 수 있다.
- [0033] 지원 회로 웨이퍼(204)는 본 발명에 따른 일 실시예에서 상호접속층(224) 및 CMOS 소자층(226)을 포함한다. 상호접속층(224)은 유전 물질로 형성되며 도 2에는 4개의 금속층(228, 230, 232, 234)로 도시되어 있다. 상호접속층(224)은 본 발명에 따른 다른 실시예에서 임의의 개수의 금속층을 포함할 수 있다. 웨이퍼 간 접속부(235)는 본 발명에 따른 일 실시예에서 금속층(228, 230, 232, 234)의 조합으로부터 형성된다. 각 웨이퍼 간 접속부(235)는 표현을 쉽게 하기 위해 도 2에서 연속적인 영역으로서 도시되어 있다.
- [0034] CMOS 소자층(226)은 픽셀 영역(210, 212, 214)에 대해 각각 지원 회로(236, 238, 240)를 포함한다. 지원 회로(236, 238, 240)는 각 픽셀 영역(210, 212, 214)에 전용되거나 지원 회로(236, 238, 240)의 일부 또는 전부가 2개 이상의 픽셀 영역(210, 212, 214)에 의해 공유될 수 있다. CMOS 소자층(226)에서 사용되는 구성요소와 회로의 종류는 이미지 센서(100)의 목적 또는 용도에 의존한다. 단지 예시를 위해, CMOS 소자층(226)은 본 발명에 따른 일 실시예에서 픽셀 영역(210, 212, 214)마다 소스 팔로워 트랜지스터, 리셋 트랜지스터, 행 선택 트랜지스터 및 공급 전압을 포함한다. CMOS 소자층(226)은 본 발명에 따른 다른 실시예에서 추가 또는 상이한 아날로그 및 디지털 회로를 포함한다. 이러한 아날로그 및 디지털 회로의 예는 행과 열 디코더 및 구동기, 열 단위(per column) 샘플 및 홀드 회로, 아날로그 신호 프로세싱 체인, 디지털 이미지 프로세싱 블록, 메모리, 타이밍 및 제어 회로, 입력/출력단(I/O) 및 본드 패드를 포함하지만, 이에 한정되는 것은 아니다.
- [0035] 웨이퍼 간 접속부(242)는 웨이퍼 간 접속부(235)를 통해 센서 웨이퍼(202) 상의 전하 대 전압 변환 메커니즘(220)을 지원 회로 웨이퍼(204)상의 각 노드 또는 회로에 전기적으로 접속시킨다. 웨이퍼 간 접속부(242)는 절연부(244)에 의해 센서 웨이퍼(202)의 다른 영역으로부터 전기적으로 절연된다. 절연부(244)는, 예를 들어, 실리콘 다이옥사이드와 같은 임의의 비도전 물질로서 구현된다.
- [0036] 컬러 필터(246, 248, 250)는 센서 웨이퍼(202) 위에 형성되며 각 광검출기(216)에 의해 수신되는 입사 광의 대역폭을 필터링하기 위해 사용된다. 단지 예시로서, 컬러 필터(246)는 적색 스펙트럼에서 또는 부근의 광 전과

광검출기(216)에 의해 수신되도록 구성된다. 컬러 필터(248)는 녹색 스펙트럼에서의 또는 부근의 광 전파가 광검출기(216)에 의해 수신되도록 구성된다. 그리고, 컬러 필터(250)는 청색 스펙트럼에서의 또는 부근의 광 전파만이 광검출기(216)에 의해 수신되도록 한다. 컬러 필터(246,248,250)는 결합하여 컬러 필터 어레이를 형성한다. 마이크로렌즈(252)는 컬러 필터(246,248,250) 위에 형성되며 광검출기(216)를 향해 광을 유도하기 위해 사용된다.

[0037] 이제 도 3을 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 능동 픽셀의 개략적인 도면이 도시되어 있다. 능동 픽셀(300)은 광검출기(PD)(216), 전송 게이트(TG)(218), 전하 대 전압 변환 메커니즘(220), 리셋 게이트 트랜지스터(RG)(302), 전위 V_{DD} (304), 소스 팔로워 증폭기 트랜지스터(SF)(306) 및 행 선택 트랜지스터(RSEL)(308)를 포함하는데, 이 행 선택 트랜지스터의 드레인은 SF(306)의 소스에 접속되고 그 소스는 출력단(310)에 접속된다. RG(302) 및 SF(306)의 드레인은 전위 V_{DD} (304)에서 유지된다. RG(302)의 소스 및 SF(306)의 게이트는 전하 대 전압 변환 메커니즘(220)에 접속된다.

[0038] 접선(312)은 센서 웨이퍼(220)에 포함되는 구성요소를 묘사하기 위해 광검출기(216), 전송 게이트(218) 및 전하 대 전압 변환 메커니즘(220)을 둘러싼다. 본 발명에 따른 일 실시예에서 리셋 게이트 트랜지스터(302), 전위 V_{DD} (304), 소스 팔로워 증폭기 트랜지스터(306), 행 선택 트랜지스터(308) 및 출력단(310)은 지원 회로 웨이퍼(204)상에 형성되는 구성요소를 나타낸다. 웨이퍼 간 접속부(242) 및 웨이퍼 간 접속부(235)(도 2)로 형성되는 웨이퍼 간 접속부(314)는 센서 웨이퍼(202) 상의 전하 대 전압 변환 메커니즘(220)을 지원 회로 웨이퍼(204) 상의 노드(316)에 전기적으로 접속시킨다.

[0039] 도 4는 본 발명에 따른 일 실시예에서 도 1의 B'-B' 라인을 따른 단면도이다. 주변 웨이퍼 간 접속부(104)는 지원 회로 웨이퍼(204) 상의 전송 게이트 구동기(402)의 출력단을 전송 게이트 상호접속부(404)에 전기적으로 접속시킨다. 전송 게이트 상호접속부(404)는 센서 웨이퍼(202) 상에서 픽셀 영역(410, 412)의 전송 게이트(406,408)에 각각 접속된다. 전송 게이트 구동기(402)의 출력은 전송 게이트(406,408)에 전기 신호를 제공한다.

[0040] 이제 도 5를 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 공유 증폭기 아키텍처의 개략적인 도면이 도시되어 있다. 이 아키텍처를 사용하는 이미지 센서는, 광검출기(PD1)(500), 전송 게이트(TG1)(502), 전하 대 전압 변환 메커니즘(n+)(504), 광검출기(PD2)(506), 전송 게이트(TG2)(508) 및 전하 대 전압 변환 메커니즘(n+)(510)을 포함하는 픽셀 영역을 갖는 센서 웨이퍼를 포함한다. 광검출기(PD1)(500), 전송 게이트(TG1)(502) 및 전하 대 전압 변환 메커니즘(n+)(504)은 픽셀 영역(512)과 관련되고, 광검출기(PD2)(506), 전송 게이트(TG2)(508) 및 전하 대 전압 변환 메커니즘(n+)(510)은 픽셀 영역(514)과 관련된다. 단지 2개의 픽셀 영역(512,514)만이 도 5에 도시되어 있지만, 이미지 센서는 본 발명에 따른 일 실시예에서 다수의 픽셀 영역을 포함한다.

[0041] 본 발명에 따른 일 실시예에서 센서 웨이퍼 상의 전하 대 전압 변환 메커니즘(504,510) 모두는 하나의 웨이퍼 간 접속부(즉, 235,242)를 사용하여 지원 회로 웨이퍼상의 노드(516)에 전기적으로 접속된다. 노드(516)는 소스 팔로워 증폭기 트랜지스터(SF)의 게이트 및 리셋 게이트 트랜지스터(RG)의 소스(520)에 접속된다. RG(520) 및 SF(518)의 드레인은 전위 V_{DD} (522)에서 유지된다. SF(518)의 소스는 행 선택 트랜지스터(RSEL)(524)의 드레인에 접속되고 RSEL(524)의 소스는 출력단(V_{out})(526)에 접속된다.

[0042] 도 6은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 다른 픽셀 아키텍처의 개략적인 도면이다. 이 아키텍처를 사용하는 이미지 센서는 픽셀 영역(600,602,604)을 갖는 센서 웨이퍼를 포함한다. 3개의 픽셀 영역(600,602,604)만이 도 6에 도시되어 있지만, 이미지 센서는 본 발명에 따른 일 실시예에서 다수의 픽셀 영역을 포함한다. 각 픽셀 영역(600,602,604)은 광검출기(606), 전송 게이트(608) 및 전하 대 전압 변환 메커니즘(610)을 포함한다. 광검출기(606), 전송 게이트(608), 및 전하 대 전압 변환 메커니즘(610)이 센서 웨이퍼상에 포함된다.

[0043] 지원 회로 웨이퍼상의 각 픽셀 영역은 본 발명에 따른 일 실시예에서 소스 팔로워 트랜지스터(SF), 리셋 게이트 트랜지스터(RG) 및 행 선택 트랜지스터(RSEL)를 포함한다. 웨이퍼 간 접속부(612,614,616)는 센서 웨이퍼상의 각 전하 대 전압 변환 메커니즘(610)을 지원 회로 웨이퍼상의 각 소스 팔로워 트랜지스터의 게이트에 접속된다. 또한, 빈 선택 트랜지스터(BSEL)(618,620)는 지원 회로 웨이퍼에 포함되고 추가 웨이퍼 간 접속부를 통해 인접 픽셀 영역의 전하 대 전압 변환 메커니즘(610)을 서로 선택적으로 접속시킨다.

- [0044] 이제 도 7을 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 제 2 이미지 센서의 단면도를 도시하고 있다. 이미지 센서(700)는 센서 웨이퍼(702) 및 지원 회로 웨이퍼(704)를 포함한다. 이미지 센서(700)는 후면 조명 능동 픽셀 센서로 구현된다. 센서 웨이퍼(702)는 본 발명에 따른 일 실시예에서 p-타입 에피택셜층(706) 및 상호접속층(722)을 갖는 후면 박화 웨이퍼로서 구현된다. 상호접속층(722)은 전송 게이트 배선을 포함한다.
- [0045] 이미지 센서(700)는 센서 웨이퍼(702) 및 지원 회로 웨이퍼(704)상에 픽셀 영역(708,710,712)를 포함한다. 센서 웨이퍼(702)상의 각 픽셀 영역(708,710,712)은 광검출기(714), 전송 게이트(716), 전하 대 전압 변환 메커니즘(718) 및 광검출기(714)와 전하 대 전압 변환 메커니즘(718)을 절연시키는 절연 영역(720)을 포함한다. 광검출기(714)는 본 발명에 따른 일 실시예에서 플로팅 확산부로서 편형 광다이오드 및 전하 대 전압 변환 메커니즘(718)으로서 구현된다. 광검출기(714) 및 전하 대 전압 변환 메커니즘(718)은 본 발명에 따른 다른 실시예에서는 다르게 구현될 수 있다.
- [0046] 지원 회로 웨이퍼(704)는 본 발명에 따른 일 실시예에서 상호접속층(724) 및 CMOS 소자층(726)을 포함한다. 상호접속부(724)는 유전 물질로 형성되며 4개의 금속층(728,730,732,734)으로 도시되어 있다. 상호접속부(724)는 본 발명에 따른 일 실시예에서 임의의 수의 금속층을 포함할 수 있다.
- [0047] CMOS 소자층(726)은 픽셀 영역(708,710,712)에 대한 지원 회로(736,738,740)를 각각 포함한다. 지원 회로(736,738,740)는 각 픽셀 영역(708,710,712)에 전용될 수 있거나 지원 회로(736,738,740)의 일부 또는 전부가 2개 이상의 픽셀 영역(708,710,712)에 의해 공유될 수 있다. CMOS 소자층(726)에서 사용되는 구성요소와 회로의 종류는 이미지 센서(700)의 목적 또는 용도에 의존한다. 단지 예시를 위해, 본 발명에 따른 일 실시예에서 CMOS 소자층(726)은 소스 팔로워 트랜지스터, 리셋 트랜지스터, 행 선택 트랜지스터 및 각 픽셀 영역(708,710,712)에 대한 공급 전압을 포함한다. CMOS 소자층(726)은 본 발명에 따른 다른 실시예에서 추가 또는 다른 아날로그 및 디지털 회로를 포함할 수 있다. 이러한 아날로그 및 디지털 회로의 예는 행과 열 디코더 및 구동기, 열 단위 샘플 및 홀드 회로, 아날로그 신호 프로세싱 체인, 디지털 이미지 프로세싱 블록, 메모리, 타이밍 및 제어 회로, 입력/출력단(I/O) 및 본드 패드를 포함하지만, 이에 한정되는 것은 아니다.
- [0048] 웨이퍼 간 접속부(742)는 상호접속층(722,724)에 제공되는 금속층으로부터 형성되며 센서 웨이퍼(702)상의 각 전하 대 전압 변환 메커니즘(718)과 지원 회로 웨이퍼(704)상의 각 노드 또는 회로를 웨이퍼 대 웨이퍼 콘택트(744)를 사용하여 전기적으로 접속시킨다. 또한, 본 발명에 따른 일 실시예에서 웨이퍼 대 웨이퍼 콘택트(744)는 상호접속층(722,724)에 제공되는 금속층으로부터 형성된다. 본 발명에 따른 다른 실시예에서 웨이퍼 대 웨이퍼 콘택트(744)는 웨이퍼 레벨 스테킹 및 바인딩 기술에 대해 특히 증착되고 형성된 추가 금속층으로부터 형성된다.
- [0049] 입력/출력(I/O) 접속부(746) 및 전송 게이트 구동기(748)에 대한 출력단도 지원 회로 웨이퍼(704)에 포함된다. 본드 패드(750)는 웨이퍼 간 접속부(752)를 통해 I/O 접속부(746)에 접속된다. 본 발명에 따른 다른 실시예에서, 본드 패드(750)는 이미지 센서(700)의 표면(754)에 형성되고 웨이퍼 간 접속부(752)는 지원 회로 웨이퍼(704)를 통해 형성되어 본드 패드(750)를 I/O 접속부(746)에 접속시킨다.
- [0050] 도 8은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 제 3 이미지 센서의 사시도이다. 이미지 센서(800)는 후면 조명 이미지 센서 또는 전면 조명 이미지 센서일 수 있다. 이미지 센서(800)는 센서 웨이퍼(802) 및 지원 회로 웨이퍼(804)를 포함한다. 픽셀 어레이(806)는 센서 웨이퍼(802)에 포함된다. 본 발명에 따른 일 실시예에서 픽셀 어레이(806)의 각 픽셀 영역은 광검출기, 전송 게이트, 전하 대 전압 변환 메커니즘 및 광검출기와 전하 대 전압 변환 메커니즘에 대한 절연 영역(모두 도시 생략)을 포함한다. 본 발명에 따른 일 실시예에서 전송 게이트, 전하 대 전압 변환 메커니즘 및 적어도 하나의 트랜지스터는 판독 회로를 형성한다. 본 발명에 따른 다른 실시예는 다른 픽셀 아키텍처를 사용하여 판독 회로를 상이하게 구현할 수 있다.
- [0051] 또한, 각 픽셀 영역은 다른 픽셀 트랜지스터 및 도전 상호접속부를 포함할 수 있는데, 각 상호접속부는 도전 콘택트 및 도전 신호 배선을 포함한다(도시 생략). 도 4의 콘택트(405)는 도전 콘택트의 일례이고 도 4의 전송 게이트 상호접속부(404)는 도전 신호 배선의 일례이다.
- [0052] 지원 회로 웨이퍼(804)는 능동 픽셀 센서와 도전 콘택트에 의해 사용되는 추가 아날로그 및 디지털 회로(도시 생략)를 포함한다. 지원 회로 웨이퍼(804)상에 형성되는 추가 회로의 예는 타이밍 생성기와, 전송 게이트 구동기, 디코더, 출력 회로와 같은 제어 회로와, 전력 공급기를 포함하지만, 이에 한정되는 것은 아니다. 센서 웨이퍼(802)로부터 지원 회로 웨이퍼(804)로의 전기 접속은 웨이퍼 사이 접속 배선(808)을 사용하여 픽셀 어레이

(806)의 주변 에지에 구성된다. 일부 웨이퍼 사이 접속 배선(808)은 지원 회로 웨이퍼(804)로부터 센서 웨이퍼(802)로 입력 신호를 전송한다. 예를 들어, 제어 및 타이밍 신호가 픽셀 어레이(806)의 픽셀 영역으로 전송된다. 다른 예로서, 지원 회로 웨이퍼(804)상의 전송 게이트 구동기의 출력단은 하나 이상의 신호 배선(808)을 사용하여 센서 웨이퍼(802)상의 대응 전송 게이트 상호접속 배선에 접속된다.

[0053] 다른 웨이퍼 상호 접속 배선(808)은 센서 웨이퍼(802)로부터 지원 회로 웨이퍼(804)로 출력 신호를 전송한다. 본 발명에 따른 일 실시예에서 센서 웨이퍼(802)상의 열 출력 배선은 하나 이상의 웨이퍼 간 접속부 배선(808)을 사용하여 지원 회로 웨이퍼(804)상의 열 회로(도시 생략)로의 대응 입력단에 접속된다. 도 8은 소자 주변부에 위치되는 웨이퍼 대 웨이퍼 상호접속부를 도시하고 있지만, 본 발명에 따른 다른 실시예는 각 소자 영역 전반에 걸쳐 이들 상호접속부를 분포될 수 있다.

[0054] 센서 웨이퍼(802)와 지원 회로 웨이퍼(804) 사이의 전기 접속부는 알려진 상호접속 기술을 사용하여 다이 레벨 또는 웨이퍼 레벨에서 구성될 수 있다. 이러한 기술의 예는 다이 대 다이 배선 본딩, 지원 회로 웨이퍼(804)상의 상부층 패드에 접속하는 분산형 백사이드 범프와 센서 웨이퍼(802)의 칩 스케일 패키징, 및 웨이퍼-비아 관통 기술(through wafer-via technology)을 포함하지만, 이에 한정되는 것은 아니다. 웨이퍼-비아 관통 기술의 일례는 도 4의 웨이퍼 간 접속부(104)이다.

[0055] 본 발명에 따른 일 실시예에서 센서 웨이퍼(802)상의 픽셀 트랜지스터는 NMOS 또는 PMOS 트랜지스터와 같은 일종의 픽셀 트랜지스터이다. 또한, 센서 웨이퍼(802)는 통상적으로 단 하나 또는 2개의 도전 상호접속층을 포함하는 반면 지원 회로 웨이퍼(804)는 다수의 접속 상호접속층을 포함한다. 이는 센서 웨이퍼(802)를 위한 제조 공정을 단순화시키고 지원 회로 웨이퍼(804)에 대한 제조 공정으로부터 분리되어 공정이 최적화되게 한다.

[0056] 이제 도 9를 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서를 제조하는 첫 번째 방법을 도시하는 흐름도가 도시되어 있다. 핸들 웨이퍼는 센서 웨이퍼 후면 박화 이전에 센서 웨이퍼에 부착된다. 핸들 웨이퍼 및 센서 웨이퍼는 하나 이상의 인터페이스층을 사용하여 접속되는데, 이는 블록(900)에 도시되어 있다. 단지 예시로서, 폴리머 또는 유기 접속 물질이 사용되어 핸들 웨이퍼를 센서 웨이퍼에 부착시킨다. 일단 센서 웨이퍼가 핸들 웨이퍼에 접속되면, 센서 웨이퍼는 주어진 두께까지 후면 박화된다(블록 902). 본 발명에 따른 일 실시예에서 센서 웨이퍼는 대략 3 마이크로미터 이하의 두께까지 후면 박화된다.

[0057] 그 후, 지원 회로 웨이퍼가 센서 웨이퍼에 부착되는데, 이는 블록(904)에 도시되어 있다. 지원 회로 웨이퍼는 본 발명에 따른 일 실시예에서 센서 웨이퍼에 본딩된다. 그 후, 핸들 웨이퍼는 유기 또는 폴리머층을 용해하는 화학 프로세싱에 의해 센서 웨이퍼로부터 분리된다(블록 906). 최종적으로, 컬러 필터 어레이 및 마이크로렌즈가 센서 웨이퍼 위에 형성되는데, 이는 블록(908)에 도시되어 있다.

[0058] 도 10은 도 9에 도시된 방법과 함께 사용될 수 있는 제 1 제조 시스템의 블록도이다. 도 10은 도 9의 블록(900)이 수행된 후의 시스템을 도시하고 있다. 핸들 웨이퍼(1000)는 하나 이상의 인터페이스층(1004)을 사용하여 센서 웨이퍼(1002)에 부착된다. 센서 웨이퍼(1002)는 주어진 두께까지 순차적으로 후면 박화되는데, 이는 도 9의 블록(902)에 도시되어 있다.

[0059] 이제 도 11을 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서를 제조하는 두 번째 방법이 도시되어 있다. 가장 먼저, 컬러 필터 어레이와 마이크로렌즈가 센서 웨이퍼 위에 형성되는데, 이는 블록(1100)에 도시되어 있다. 칩 스케일 패키징에서 사용되는 보호층의 종류와 유사한 보호층이 마이크로렌즈, 컬러 필터 어레이 및 센서 웨이퍼 위에 형성된다(블록 1102). 다음으로, 블록(1104)에서, 핸들 웨이퍼는 하나 이상의 유기 또는 폴리머 인터페이스층을 사용하여 보호층의 상부에 부착된다.

[0060] 일단 핸들 웨이퍼가 보호층에 부착되면, 센서 웨이퍼는 주어진 두께까지 후면 박화된다(블록 1106). 그 후, 지원 회로 웨이퍼가 센서 웨이퍼에 부착되는데, 이는 블록(1108)에 도시되어 있다. 최종적으로, 핸들 웨이퍼는 유기 또는 폴리머층을 용해하기 위해 화학적 프로세싱을 통해 센서 웨이퍼로부터 분리된다(블록 1110).

[0061] 도 12는 도 11에 도시된 방법과 함께 사용될 수 있는 제 2 제조 시스템의 블록도이다. 도 12는 도 11의 블록(1100, 1102 및 1104)이 수행된 후의 시스템을 도시하고 있다. 컬러 필터 어레이 및 마이크로렌즈(1200)는 센서 웨이퍼(1202) 위에 형성된다. 보호층(1204)은 컬러 필터 어레이 및 마이크로렌즈(1200) 및 센서 웨이퍼(1202) 위에 형성된다. 그 후, 하나 이상의 인터페이스층(1206)이 사용되어 핸들 웨이퍼(1208)를 보호층(1204)에 부착시킨다. 센서 웨이퍼(1202)는 주어진 두께까지 순차적으로 후면 박화되는데, 이는 도 11의 블록(1106)에 도시되어 있다.

[0062] 도 13을 참조하면, 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서를 사용할 수 있는

이미징 시스템의 블록도가 도시되어 있다. 이미징 시스템(1300)은 디지털 카메라 폰(1302) 및 연산 장치(1304)를 포함한다. 디지털 카메라 폰(1302)은 2개의 반도체 웨이퍼를 갖는 이미지 센서를 사용할 수 있는 이미지 캡처 장치의 일례이다. 다른 종류의 이미지 캡처 장치가 본 발명과 관련하여 사용될 수 있는데, 예를 들어, 디지털 스틸 카메라 및 디지털 비디오 캠코더 등이 있다.

[0063] 본 발명에 따른 일 실시예에서 디지털 카메라 폰(1302)은 휴대용, 소형, 배터리-동작 장치이다. 디지털 카메라 폰(1302)은 메모리(1306)에 저장되는 디지털 이미지를 생성하는데, 메모리(1306)는 예를 들어 내부 플래시 EPROM 메모리 또는 제거 가능한 메모리 카드일 수 있다. 자기 하드 드라이브(magnetic hard drives), 자기 테이프 또는 광 디스크와 같은 다른 종류의 디지털 이미지 저장 매체가 메모리(1306)를 구현하기 위해 대신 사용될 수 있다.

[0064] 디지털 카메라 폰(1302)은 한 화면(도시 생략)으로부터 능동 픽셀 센서(1312)의 이미지 센서 어레이(1310)상으로 광에 초점을 맞추기 위해 렌즈(1308)를 사용한다. 이미지 센서 어레이(1310)는 본 발명에 따른 일 실시예에서 베이어(Bayer) 컬러 필터 패턴을 사용하여 컬러 이미지 정보를 제공한다. 이미지 센서 어레이(1310)는 타이밍 생성기(1314)에 의해 제어되는데, 이는 주위 조명이 낮은 경우에 그 화면을 조명하기 위해 플래시(1316)도 제어한다.

[0065] 이미지 센서 어레이(1310)로부터 출력된 아날로그 출력 신호는 증폭되어 아날로그 대 디지털(A/D) 컨버터 회로(1318)에 의해 디지털 데이터로 변환된다. 디지털 데이터는 버퍼 메모리(1320)에 저장되고 이어서 디지털 프로세서(1322)에 의해 프로세싱된다. 디지털 프로세서(1322)는 펌웨어 메모리(1324)에 저장되는 펌웨어에 의해 제어되는데, 이는 플래시 EPROM 메모리일 수 있다. 디지털 프로세서(1322)는 실시간 클록(1326)을 포함하는데, 이는 디지털 카메라 폰(1302)과 디지털 프로세서(1322)가 낮은 전력 상태이더라도 날짜와 시간을 유지한다. 프로세싱된 디지털 이미지 파일은 메모리(1306)에 저장된다. 메모리(1306)는 다른 종류의 데이터로 저장할 수 있는데, 예를 들어, 음악 파일(가령, MP3 파일), 벨 소리, 전화 번호, 달력 및 일정 리스트 등이 있다.

[0066] 본 발명에 따른 일 실시예에서, 디지털 카메라 폰(1302)은 스틸 이미지를 캡처한다. 디지털 프로세서(1322)는 컬러 보간에 이어서 컬러 및 톤 교정을 수행하여, 렌더링된 sRGB 이미지 데이터를 생성한다. 그 후, 렌더링된 sRGB 이미지 데이터는 압축되고 이미지 파일로서 메모리(1306)에 저장된다. 단지 예시를 위해, 이미지 데이터는 JPEG 포맷에 따라 압축될 수 있는데, 이는 알려진 "Exif" 이미지 포맷을 사용한다. 이 포맷은 다양한 TIFF 태그를 사용하여 특정 이미지 메타데이터를 저장하는 Exif 애플리케이션 세그먼트를 포함한다. 예를 들어, 사진이 캡처된 날짜와 시간, 렌즈 f/번호 및 기타 카메라 설정을 저장하고, 이미지 캡션을 저장하기 위해 분리된 TIFF 태그가 사용될 수 있다.

[0067] 디지털 프로세서(1322)는 본 발명에 따른 일 실시예에서 사용자에게 의해 선택되는 상이한 이미지 크기를 생성한다. 하나의 이러한 크기는 저해상도 "썸네일(thumbnail)" 크기 이미지이다. 썸네일-크기 이미지를 생성하는 것은 Kuchta 등의 "Electronic Still Camera Providing Multi-Format Storage Of Full And Reduced Resolution Images"란 명칭의 공공 양도된 미국 특허 제 5,164,831 호에 설명되어 있다. 썸네일 이미지는 RAM 메모리(1328)에 저장되어 디스플레이(1330)에 제공되는데, 디스플레이(1330)는, 예를 들어, 능동 매트릭 LCD 또는 유기 발광 다이오드(OLED)일 수 있다. 썸네일 크기 이미지를 생성하는 것은 캡처된 이미지가 컬러 디스플레이(1330)상에 신속하게 보여질 수 있게 한다.

[0068] 본 발명에 따른 다른 실시예에서, 디지털 카메라 폰(1302)은 비디오 클립도 생성하고 저장한다. 이미지 센서 어레이(1310)의 다수의 픽셀을 서로 합함으로써(가령, 이미지 센서 어레이(1310)의 각 4열 x 4행 영역 내의 동일한 컬러의 픽셀을 합산함으로써) 비디오 클립이 생성되어 저해상도 비디오 이미지 프레임을 생성한다. 비디오 이미지 프레임은, 예를 들어, 초당 15 프레임의 판독 레이트를 사용하여 규칙적인 간격으로 이미지 센서 어레이(1310)로부터 판독된다.

[0069] 오디오 코덱(1332)은 디지털 프로세서(1320)에 접속되어 마이크로폰(Mic)(1334)으로부터 오디오 신호를 수신한다. 또한, 오디오 코덱(1332)은 오디오 신호를 스피커(1336)에 제공한다. 이들 구성요소는 비디오 시퀀스 또는 스틸 이미지와 함께 전화 대화용 및 오디오 트랙 녹음 및 재생용으로 사용된다.

[0070] 또한, 스피커(1336)는 본 발명에 따른 일 실시예에서 사용자에게 전화가 왔음을 알려주기 위해 사용된다. 이는 펌웨어 메모리(1324)에 저장되는 표준 벨 소리를 사용하거나 이동 전화 네트워크(1338)로부터 다운로드되어 메모리(1306)에 저장된 커스텀 벨 소리를 사용하여 수행될 수 있다. 또한, 진동 장치(도시 생략)가 사용되어 전화 통화가 수신되었음을 조용히(가령, 비음향) 알리기 위해 사용될 수 있다.

[0095]	316 노드	402 전송 게이트 구동기의 출력단
[0096]	404 전송 게이트 상호접속부	405 전송 게이트 콘택트
[0097]	406 전송 게이트	408 전송 게이트
[0098]	410 픽셀 영역	412 픽셀 영역
[0099]	500 광검출기	502 전송 게이트
[0100]	504 전하 대 전압 변환 메커니즘	
[0101]	506 광검출기	508 전송 게이트
[0102]	510 전하 대 전압 변환 메커니즘	512 픽셀 영역
[0103]	514 픽셀 영역	516 노드
[0104]	518 소스 팔로워 증폭기 트랜지스터	
[0105]	520 리셋 게이트 트랜지스터	522 전위 V_{DD}
[0106]	524 행 선택 트랜지스터	526 출력단
[0107]	600 픽셀 영역	602 픽셀 영역
[0108]	604 픽셀 영역	606 광검출기
[0109]	608 전송 게이트	610 전하 대 전압 변환 메커니즘
[0110]	612 웨이퍼 간 접속부	614 웨이퍼 간 접속부
[0111]	616 웨이퍼 간 접속부	618 빈 선택 트랜지스터
[0112]	620 빈 선택 트랜지스터	700 이미지 센서
[0113]	702 센서 웨이퍼	704 지원 회로 웨이퍼
[0114]	706 에피택셜층	708 픽셀 영역
[0115]	710 픽셀 영역	712 픽셀 영역
[0116]	714 광검출기	716 전송 게이트
[0117]	718 전하 대 전압 변환 메커니즘	720 절연 영역
[0118]	722 상호접속층	724 상호접속층
[0119]	726 CMOS 소자층	728 금속층
[0120]	730 금속층	732 금속층
[0121]	734 금속층	736 지원 회로
[0122]	738 지원 회로	740 지원 회로
[0123]	742 웨이퍼 간 접속부	744 웨이퍼 대 웨이퍼 콘택트
[0124]	746 입력/출력 접속부	
[0125]	748 전송 게이트 구동기에 대한 출력단	
[0126]	750 본드 패드	752 웨이퍼 간 접속부
[0127]	754 표면	800 이미지 센서
[0128]	802 센서 웨이퍼	804 지원 회로 웨이퍼
[0129]	806 픽셀 어레이	808 웨이퍼 간 접속부 배선

[0130]	1000 핸들 웨이퍼	1002 센서 웨이퍼
[0131]	1004 인터페이스층	
[0132]	1200 마이크로렌즈 및 컬러 필터 어레이	
[0133]	1202 센서 웨이퍼	1204 보호층
[0134]	1206 인터페이스층	1208 핸들 웨이퍼
[0135]	1300 이미징 시스템	1302 카메라 폰
[0136]	1304 연산 장치	1306 메모리
[0137]	1308 렌즈	1310 이미지 센서 어레이
[0138]	1312 능동 픽셀 센서	1314 타이밍 생성기
[0139]	1316 플래시	1318 아날로그 대 디지털 컨버터
[0140]	1320 버퍼 메모리	1322 디지털 프로세서
[0141]	1324 펌웨어 메모리	1326 클록
[0142]	1328 RAM 메모리	1330 디스플레이
[0143]	1332 오디오 코덱	1334 마이크로폰
[0144]	1336 스피커	1338 이동 전화 네트워크
[0145]	1340 무선 모듈	1342 RF 채널
[0146]	1344 포토 서비스 제공자	1346 인터넷
[0147]	1348 사용자 제어부	1350 도크
[0148]	1352 도크 인터페이스	

도면의 간단한 설명

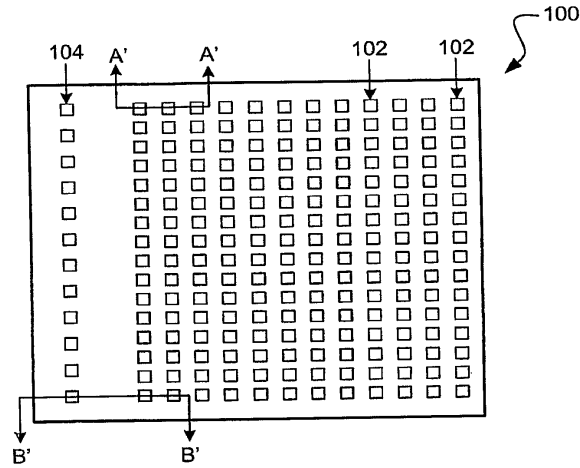
[0015]	도 1은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에 포함되는 센서 웨이퍼의 평면도이다.
[0016]	도 2는 본 발명에 따른 일 실시예에 따른 도 1의 A'-A' 라인을 따른 단면도이다.
[0017]	도 3은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 능동 픽셀의 개략적인 도면이다.
[0018]	도 4는 본 발명에 따른 일 실시예에서 도 1의 B'-B' 라인을 따른 단면도이다.
[0019]	도 5는 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 공유 증폭기 아키텍처의 개략적인 도면이다.
[0020]	도 6은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서에서 구현될 수 있는 다른 픽셀 아키텍처의 개략적인 도면이다.
[0021]	도 7은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 제 2 이미지 센서의 단면도이다.
[0022]	도 8은 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 제 3 이미지 센서의 사시도이다.
[0023]	도 9는 본 발명에 따른 일 실시예에서 2개의 반도체 웨이퍼를 갖는 이미지 센서를 제조하는 첫 번째 방법을 도시하는 흐름도이다.
[0024]	도 10은 도 9에 도시된 방법과 함께 사용될 수 있는 첫 번째 제조 시스템의 블록도이다.
[0025]	도 11은 본 발명의 일 실시예의 2개의 반도체 웨이퍼를 갖는 이미지 센서를 제조하는 두 번째 방법을 도시하는 흐름도이다.

[0026] 도 12는 도 11에 도시된 방법과 함께 사용될 수 있는 두 번째 제조 시스템의 블록도이다.

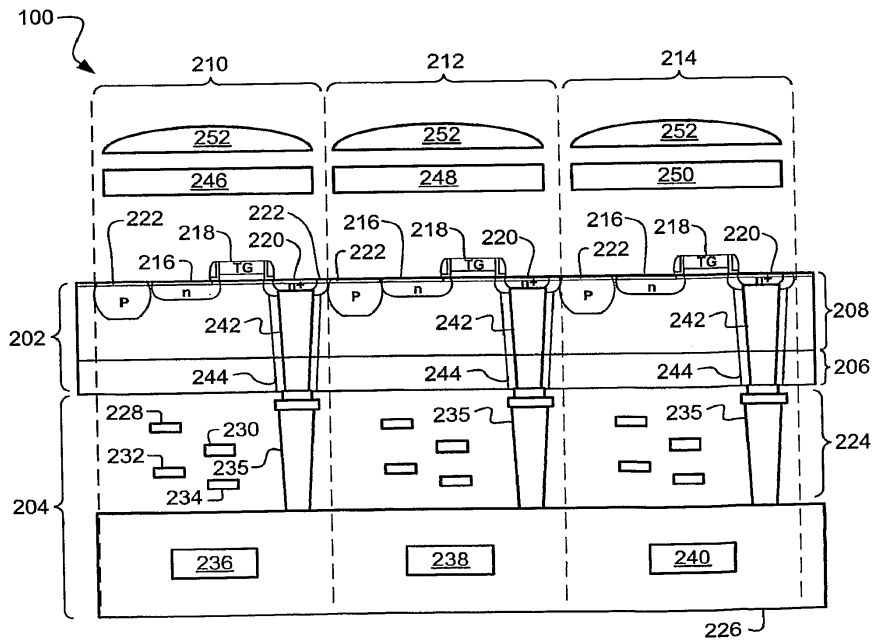
[0027] 도 13은 본 발명의 일 실시예의 2개의 반도체 웨이퍼를 갖는 이미지 센서를 사용할 수 있는 이미징 시스템의 블록도이다.

도면

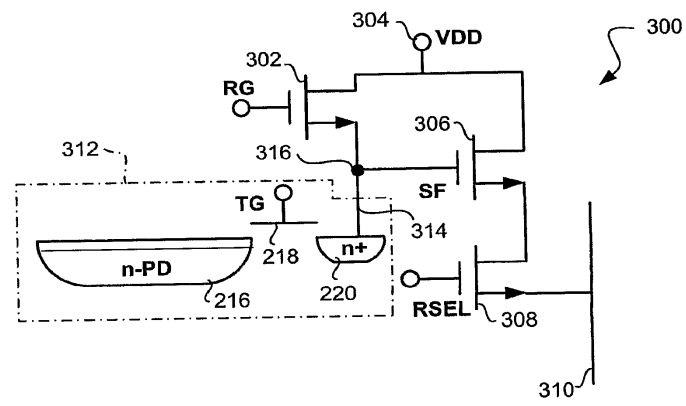
도면1



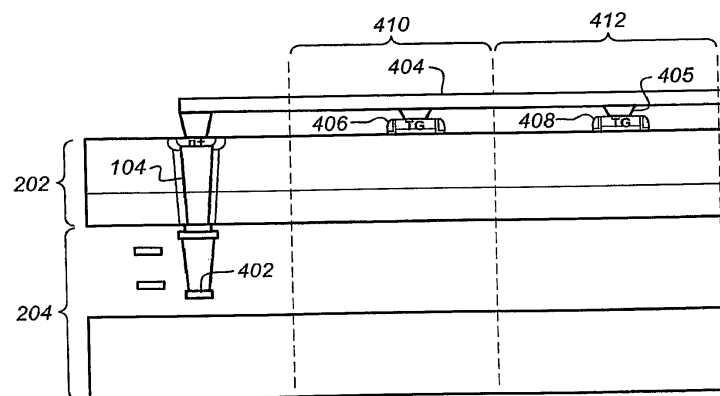
도면2



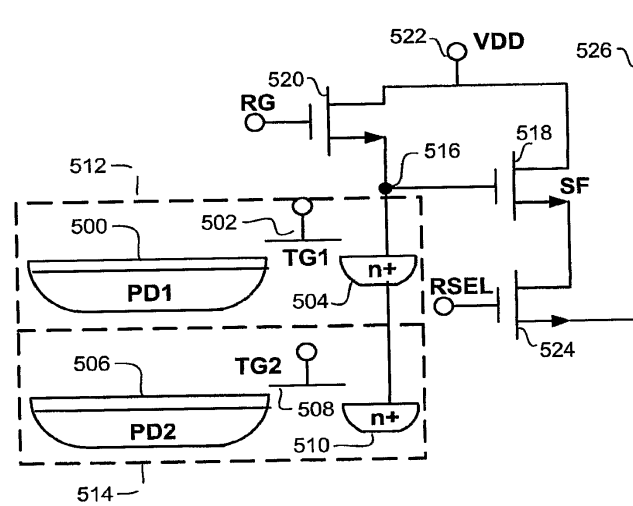
도면3



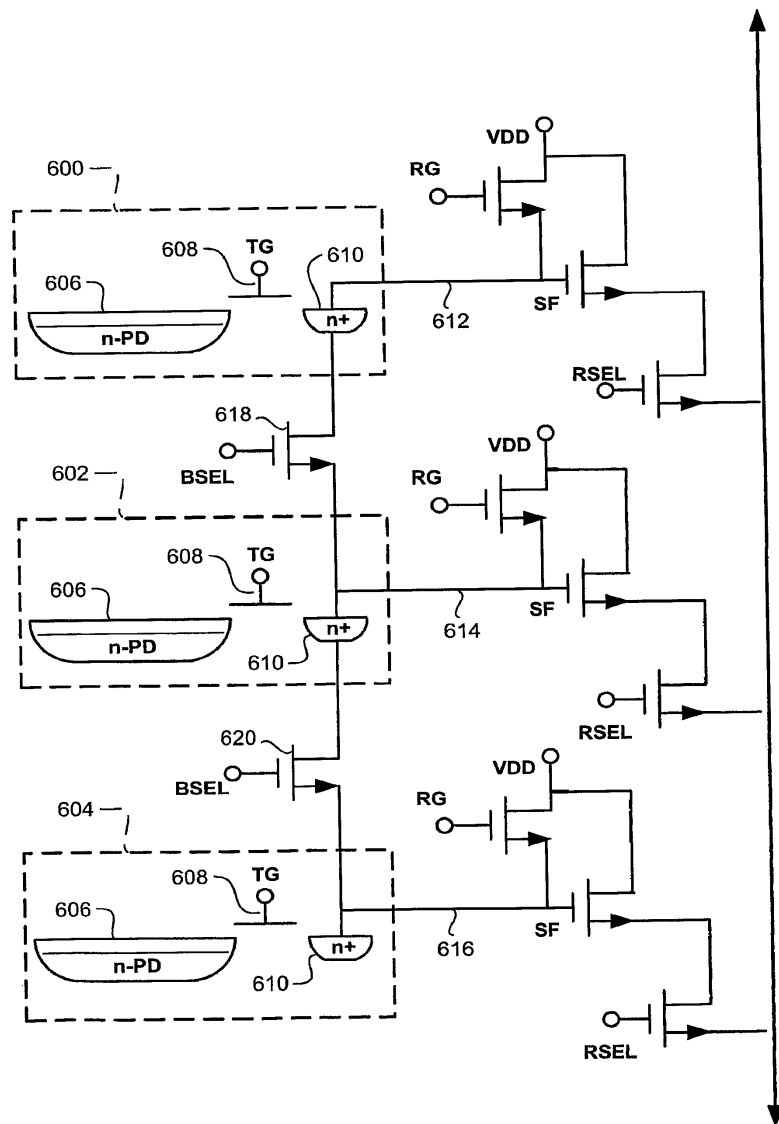
도면4



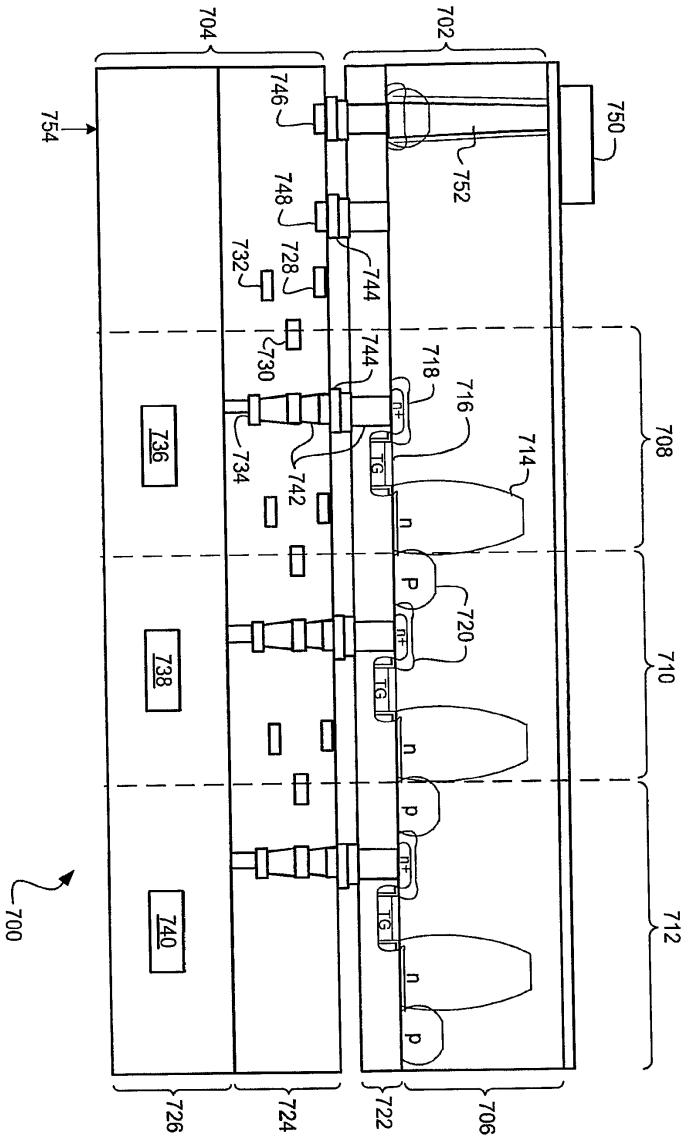
도면5



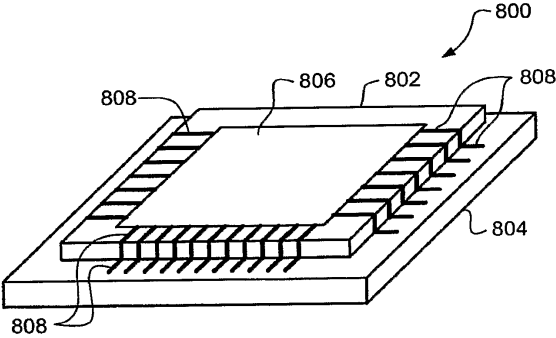
도면6



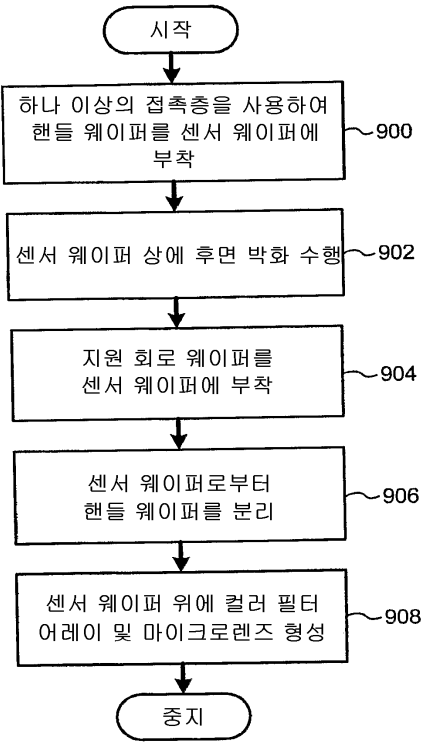
도면7



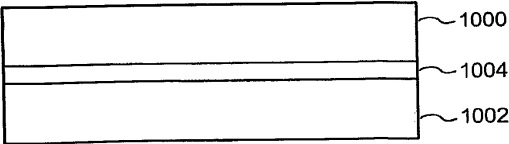
도면8



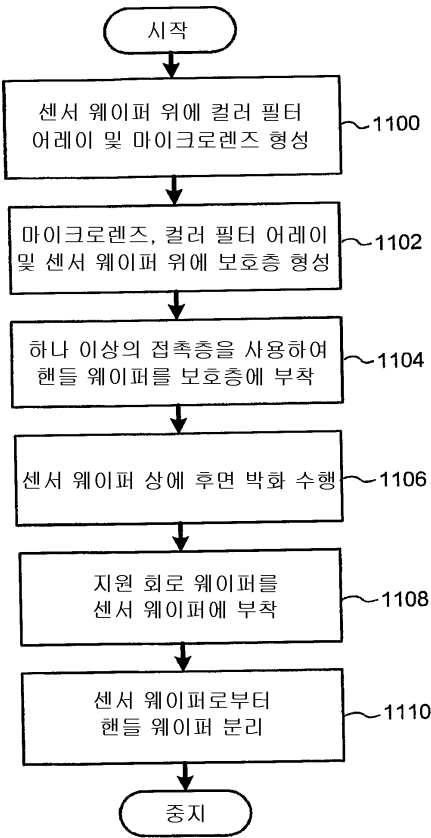
도면9



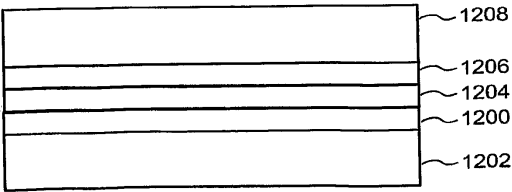
도면10



도면11



도면12



도면13

