

公告本

申請日期: 91-01-29

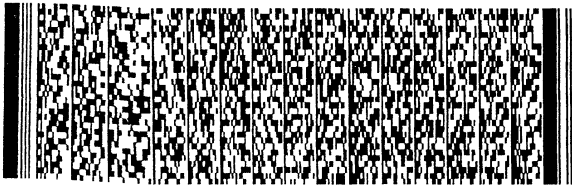
案號: 9110162X

類別: G09G 3/38

(以上各欄由本局填註)

發明專利說明書

552574

| | | |
|---|--------------------|--|
| 一、 發明名稱 | 中文 | 有機電激發光畫素電路 |
| | 英文 | ORGANIC ELECTROLUMINESCENCE PIXEL CIRCUIT |
| 二、 發明人 | 姓名 (中文) | 1. 古宮直明 |
| | 姓名 (英文) | 1. NAOAKI KOMIYA |
| | 國籍 | 1. 日本 |
| | 住、居所 | 1. 日本國兵庫縣神戶市垂水區乙木1-5 1-5, Otogi, Tarumi-ku, Kobe-shi, Hyogo, Japan |
| 三、 申請人 | 姓名 (名稱) (中文) | 1. 三洋電機股份有限公司 |
| | 姓名 (名稱) (英文) | 1. SANYO ELECTRIC CO., LTD. |
| | 國籍 | 1. 日本 |
| | 住、居所 (事務所) | 1. 日本國大阪府守口市京阪本通2丁目5番5號 5-5, Keihan-Hondori, 2-chome, Moriguchi-City, Osaka, Japan |
| | 代表人 姓名 (中文) | 1. 桑野幸德 |
| | 代表人 姓名 (英文) | 1. YUKINORI KUWANO |
|  | | |

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

2001/02/15 特願2001-038642

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明(1)

【發明所屬之技術領域】

本發明係關於一種可控制施加至有機電激發光(EL)畫素的驅動電壓之有機電激發光畫素電路。

【先行之技術】

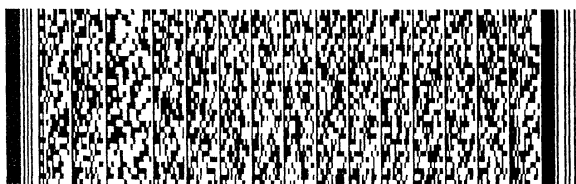
以往，平板顯示器(falt-panel display)以有機EL面板為眾所周知。該有機EL面板之各畫素因可自行發光，故具有不需如液晶般需要背光等即可清晰顯示之優點。

第8圖利用習知之薄膜電晶體(TFT)之有機EL面板中的畫素電路的構成例。有機EL面板係將如前述之畫素以矩陣方式配置而構成。

於朝列方向延伸之閘極線連接有利用閘極線加以選擇之本身為n通道薄膜電晶體之選擇電晶體TFT1(以下，簡稱TFT1)的閘極。而於該TFT1的汲極則連接有朝行方向延伸之資料線，於其源極連接有另一端連接於保持電容電源線之保持電容SC。此外，TFT1的源極與保持電容SC的連接點係連接於本身為p通道薄膜電晶體之驅動電晶體TFT2(以下，簡稱TFT2)的閘極。此外，該TFT2的源極連接於電源PVDD，而汲極則連接於有機EL元件EL。此外，有機EL元件EL的另一端係連接於陰極電源CV。

因此，閘極線在H位準時TFT1成為導通，此時資料線的資料保持於保持電容SC中。之後，按照維持於該保持電容SC的資料(電位)使TFT2導通/關斷，當TFT2導通時有機EL元件EL中有電流流動而發光。

以上述方式，可控制各畫素的發光。此外，因具有保



五、發明說明 (2)

持電容SC，即使在TFT1關斷後有機EL元件EL仍可繼續發光。通常，保持電容SC在下一開極線做選擇前，使TFT2維持導通或關斷。

【發明所欲解決之課題】

在此，在利用如上述之TFT之有機EL面板中，配置成矩陣狀之各畫素係包含有機EL元件、TFT1、TFT2並層積形成於相同的基板上。因此，於有機EL元件EL中產生寄生電容。

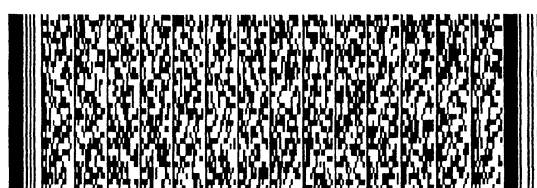
因此，即使在TFT2關斷的情況下，依有機EL元件所具的電容中所蓄積的電荷而定，有機EL元件EL中會有電流流動，而有產生殘像之問題。亦即，雖然有機EL元件導通時能以高速回應方式動作，但在有機EL元件關斷時卻有回應速度因有機EL的電容的影響而變慢而導致殘像產生的問題。

本發明係有鑑於上述之問題而研創者，其目的在於提供一種可有效防止殘像產生之有機電激發光畫素電路。

【解決課題之方法】

本發明係於控制施加於有機電激發光畫素之驅動電壓之有機電激發光畫素電路中，其特徵為：具有將產生於有機電激發光元件的電容所蓄積的電荷放掉之放電用電晶體。

如上所述，根據本發明，利用放電用電晶體，可將有機EL的電容所蓄積的電荷放掉。如此，有機EL元件由導通成為關斷時，藉由有機EL電容所蓄積的電荷保持導通狀態



五、發明說明 (3)

而可避免殘像的產生。

此外，前述有機EL畫素配置成矩陣狀，列方向的各畫素係藉由相同之閘極線加以選擇，前述放電用電晶體係由在其自己的列被選擇之前的定時被選擇的閘極線加以驅動而將有機電激發光的電容所蓄積的電荷放掉。藉此，預先進行有機EL電容的放電，以確實地避免殘像的產生。

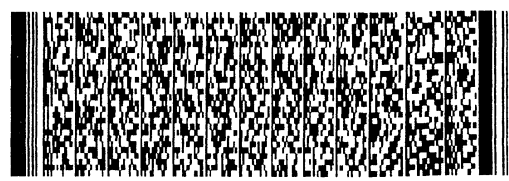
此外，前述放電用電晶體係由在其自己的列被選擇之前的定時被活化的放電專用線加以驅動而將有機電激發光的電容所蓄積的電荷放掉。

此外，各畫素具有保持電容，該保持電容係以保持將施加於驅動電晶體之控制電壓，此驅動電晶體係用以控制施加於有機電激發光元件的驅動電流，並具有控制保持於該保持電容的控制電壓以關斷前述驅動電晶體之控制電晶體。藉此，由於進行依控制電晶體之放電，即可關斷驅動電晶體。

此外，前述控制電晶體係與前述放電用電晶體同時驅動，並在放電用電晶體驅動時關斷驅動電晶體較佳。藉此，即可維持顯示時間，縮短配線，並可有效地防止殘像的產生。此外，可防止驅動電晶體與放電用電晶體同時導通。

前述控制電晶體係在前述放電用電晶體之前驅動，並在放電用電晶體的驅動前關斷驅動電晶體較佳。藉此，可更確實地防止驅動電晶體與放電用電晶體同時導通。

此外，前述有機電激發光畫素電路係配置成矩陣狀，



五、發明說明(4)

各畫素係分別以預先設定的顏色發光，而且，在以發光效率較高的顏色發光的畫素內，配置以發光效率較低的顏色發光的畫素的放電用電晶體及/或控制用電晶體。例如：各畫素以RGB(紅、綠、藍)發光時，在有機EL元件中，R的發光效率較佳，G的發光效率較低。而B則在R與G之間。因此，藉由將針對R的放電用電晶體或控制電晶體，或其兩方配置於G的畫素內，即可上昇R之畫素的開口率。藉此，即可提升發光效率低的畫素(例如R)的開口率，並抑止驅動電壓的上昇，如此即可減低整體的消耗電力。

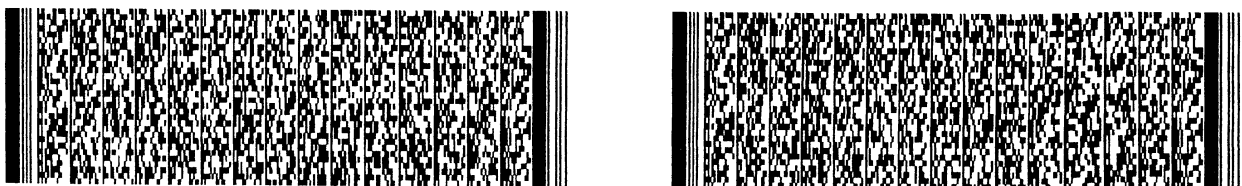
【發明之實施形態】

以下，有關本發明之實施形態，根據圖面加以說明。

第1圖為顯示本實施形態之一畫素份的畫素電路構成圖。在朝水平方向延伸之閘極線中連接有由n通道TFT所構成之TFT1。該TFT1係形成為以串聯連接TFT之雙閘極TFT。然而，並非絕對必須形成雙閘極。

此外，在該TFT1的另一端中連接有保持電容SC的一端。保持電容SC的另一端則連接於面板的負電源VEE。在TFT1與保持電容SC的連接點中，連接有由p通道TFT所構成之驅動電晶體TFT2的閘極。該TFT2係為並聯連接2個TFT之構成。此外，TFT2的一端連接於面板電源PVDD，而另一端則連接於有機EL元件EL。此外，有機EL元件的另一端係連接於裝設於相反側之基板的陰極。

此外，在TFT2與有機EL元件EL之連接點中，其另一端連接有連接於VEE之放電電晶體TFT3的另一端，該放電電



五、發明說明 (5)

晶體 TFT3 的閘極係連接於前段的閘極線。亦即，在圖中左上方之畫素 TFT3 中，連接於較連接有自己的畫素 TFT1 之閘極線 1 一水平線上的閘極線 0。

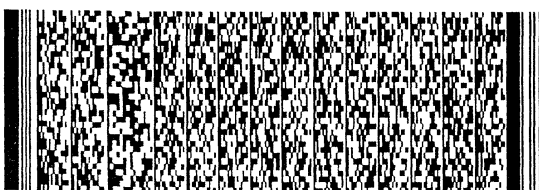
此外，在 TFT1 及保持電容 SC 的連接點上，連接有控制電晶體 TFT4 的另一端，而該 TFT4 的另一端係連接於電源 PVDD。此外，該 TFT4 的閘極，與前述 TFT3 相同地連接於前段的閘極線。

在如上述之有機電激發光畫素電路中，藉由垂直驅動器將閘極線依序導通。亦即，在由垂直同步訊號所規定之一畫面顯示中，按照水平同步訊號，將對應於進行顯示之水平線之閘極線依序導通。

此外，藉由水平驅動器，在一閘極線導通的一水平期間中，資料線依序與視頻訊號線連接，按照各畫素之資料透過 TFT1，提供至 TFT2 的閘極及保持電容 SC。因此，資料的施加基本上為點順序。此外，所施加之資料蓄積於保持電容 SC，在資料施加終了後亦保持 TFT2 的導通或關斷狀態。此外，TFT2 導通時，來自電源 PVDD 的電流在有機 EL 元件 EL 中流動，使其發光。

此外，在本實施形態中，TFT2 為 p 通道，在保持電容 SC 中保持電荷並變換為 H 位準時成為關斷，而釋放電荷並變換為 L 位準時則成為開啟。

此外，在本實施形態中，具有 TFT3，該 TFT3 藉由前段的閘極線而導通。亦即，有機 EL 元件 EL 的上側，亦即，TFT2 的汲極在 TFT1 導通的一水平線前的階段，連接於負電



五、發明說明 (6)

源 VEE。如此，即可將有機 EL 元件 EL 所蓄積的電容的電荷放掉。因此，自己的閘極線被選擇而寫入的資料為黑色，因關斷 TFT2 時有機 EL 元件 EL 中沒有電流流動，故可確實地防止殘像的產生。

例如，如第 2 圖所示，當閘極線 0 導通時連接於藉由閘極線 1 導通之 TFT1 之 TFT4 及連接於 EL 之 TFT3 導通。藉此，將閘極線 1 之線的畫素之有機 EL 元件 EL 所蓄積的電容的電荷放掉。此外，於閘極線 1 導通時，有關閘極線 2 之線的畫素的 TFT3 導通，並將該畫素的有機 EL 元件 EL 所蓄積的電容電荷放掉。之後，如上述之動作在各線依序反覆進行。

第 3 圖所示係其他的實施形態，在該例中，TFT4 的另一端不連接於前段的閘極線，而連接於前前段的閘極線。藉此，首先於選擇前前的水平線時，保持電容充電至 PVDD，TFT2 全部成為關斷。此外，於選擇前段的水平線時 TFT3 導通並進行有機 EL 電容的放電。藉由該構成，可更加有效防止 TFT2 及 TFT4 同時導通。

例如，如第 4 圖所示，當閘極線 0 導通時，閘極線 1 的畫素 TFT3 及閘極線 2 的畫素 TFT4 導通，而於閘極線 1 導通時，閘極線 2 的畫素 TFT3 及閘極線 3 的畫素 TFT4 則關斷。如此，在各畫素中，首先 TFT4 導通而保持電容 SC 放電並且 TFT2 關斷，之後 TFT3 導通而將有機 EL 的電容放電，接著 TFT1 導通而寫入資料。

TFT3、4 的導通時序，不一定要為前段、前前段，其亦可為更前段。亦即，TFT3、4 的導通時序若為較該段閘



五、發明說明 (7)

極線更前所選擇之閘極線的信號即可，TFT4的導通時序若為與TFT3的導通為相同或在其之前的時序即可。但是，如盡可能在稍前的時序導通，即可長時間維持有機EL元件的導通期間。此外，亦可縮短導通時序之配線。

如上所述，根據本實施形態，因設有TFT3，因此在有機EL由導通轉換為關斷時，即可確實地關斷並可防止殘像的產生。此外，因設有TFT4，當TFT3導通時TFT2導通，並可防止TFT4連接電源PVDD及負電源VEE。

此外，在最上段的水平線中，沒有前段、前前段的閘極線。因此，雖可圈上來自最下段及其上的閘極線之配線，但在垂直回線期間中，設置導通的假的（無對應的畫素）閘極線，藉此導通TFT3、4亦可。

此外，如第5圖所示係其他的實施形態，在該例中，設有為導通TFT3、4的專用之放電專用閘極線，各段的TFT3、4的閘極分別連接於各段的放電專用閘極線。

此外，如第6圖所示，各段的放電專用閘極線因與前段的閘極線同時導通（被活化）之故，與第1圖的實施形態同樣地在前段閘極線轉換為導通的時序，TFT3、4導通。此外，將TFT3、TFT4連接於不同的放電專用閘極線，並將另一方連接於閘極線並在不同的時序導通TFT3、TFT4亦可。

第7圖所示係其他的實施形態，在該例中對於TFT3、TFT4的配置場所有一定的配置方式。第7圖中，顯示有3個畫素，左上為R（紅）、右上為G（綠）、左下為B（藍）。此



五、發明說明 (8)

外，RGB畫素之配置，除上述之配置方式外，其亦可以行方向配置相同顏色之條紋型式或其他的方式配置。

此外，在本實施形態中，R的畫素TFT3、TFT4，配置於相鄰接之G之畫素的內部。因此，配置於R之畫素內TFT的數目較G之畫素中TFT的數目少。畫素配置TFT時，其開口率會小於配置TFT的部份的份，故在本實施形態中，R之畫素的開口率較G之畫素的開口率為大。

有機EL元件EL中，通常G的發光元件之發光效率既高又明亮，而R的發光元件之發光效率則是又低又暗。如本實施形態所示，利用提高G之發光畫素的開口率，並降低G之發光畫素的開口率，如此即可以開口率補償發光效率的差異，並降低整體的耗電量。

此外，不同的有機EL元件的材料，可能產生不同的發光效率，此時亦可將發光效率低的顏色的畫素的TFT配置於高發光效率的畫素內。此外，第7圖中，將1個畫素(R畫素)的TFT3、TFT4兩者配置於其他的畫素(G畫素)內，但亦可將TFT3、TFT4的其中一方配置於其他的畫素內。

此外，第7圖僅顯示電路圖的配置，有關個別的零件配置、大小等，則隨著實際的配置而有所不同。此外，圖中，各畫素間的區隔以點線來顯示。

此外，各電晶體的極性並不限定為上述各實施形態之電晶體的極性其亦可為相反之極性。當其為相反之電晶體的極性時信號亦變換為相反之極性。

【發明之效果】



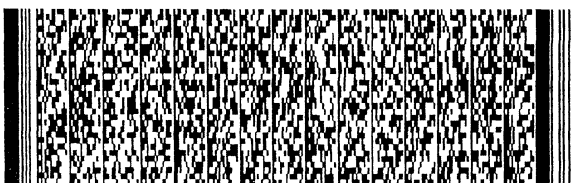
五、發明說明 (9)

如以上之說明，根據本發明，利用放電用電晶體，可將蓄積於有機EL電容之電荷予以放電。因此，當有機EL元件由導通變換為關斷時，利用蓄積在有機EL電容的電荷即可保持導通狀態並防止殘像的產生。

此外，藉由利用自身的列的前段閘極線驅動放電用電晶體，預先進行有機EL電容的放電，即可確實地避免殘像的產生。

此外，藉由控制電晶體導通前述驅動電晶體，藉此，在進行依放電電晶體的放電時，即可關斷驅動電晶體。

此外，藉由將發光效率低的顏色之畫素的放電用電晶體或控制電晶體配置於發光效率高的顏色之畫素內，即可補償各色的發光效率的差異。



圖式簡單說明

【圖面之簡單說明】

第1圖為顯示實施形態之構成圖。

第2圖為顯示實施形態之動作之時序流程圖。

第3圖為顯示其他實施形態之構成圖。

第4圖為顯示其他實施形態之動作之時序流程圖。

第5圖為顯示不同之其他實施形態之構成圖。

第6圖為顯示不同之其他實施形態之動作之時序流程圖。

第7圖為顯示其他不同的實施形態構成例。

第8圖為顯示習知例之構成圖。

【符號說明】

TFT1 選擇電晶體

TFT2 驅動電晶體

TFT3 放電用電晶體

TFT4 控制電晶體

SC 保持電容

EL 有機EL元件

PVDD 電源

VEE 負電源



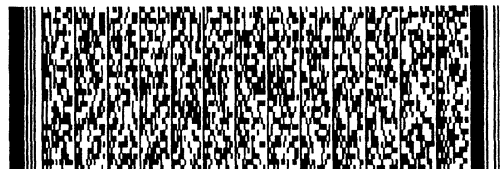
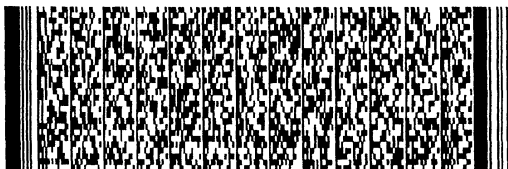
四、中文發明摘要 (發明之名稱：有機電激發光畫素電路)

一種有機電激發光畫素電路，可防止有機電激發光畫素中殘像的產生。

其係設有連接有機EL元件EL的上端側及負電源VEE之放電用電晶體TFT3，及將保持電容SC的上端側連接於電源PVDD的控制用電晶體TFT4。該等TFT3、4藉由前段之閘極線使之導通，藉此在其自己的線被選擇之前，進行有機EL元件EL的電容量之放電。

英文發明摘要 (發明之名稱：ORGANIC ELECTROLUMINESCENCE PIXEL CIRCUIT)

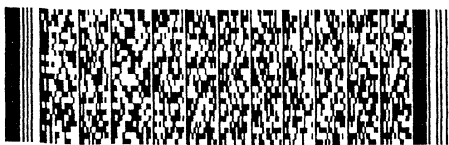
An organic electroluminescence(EL)pixel circuit, which can prevent afterimage from appearing during the illuminating of an organic EL component, is provided. The organic EL pixel circuit is provided with a discharge transistor TFT3 which connects the upper end of the organic EL component EL and the minus power source VEE, and a control transistor TFT4 which connects the upper end of a sustaining capacitor SC to the power source PVDD. The capacitance of the organic

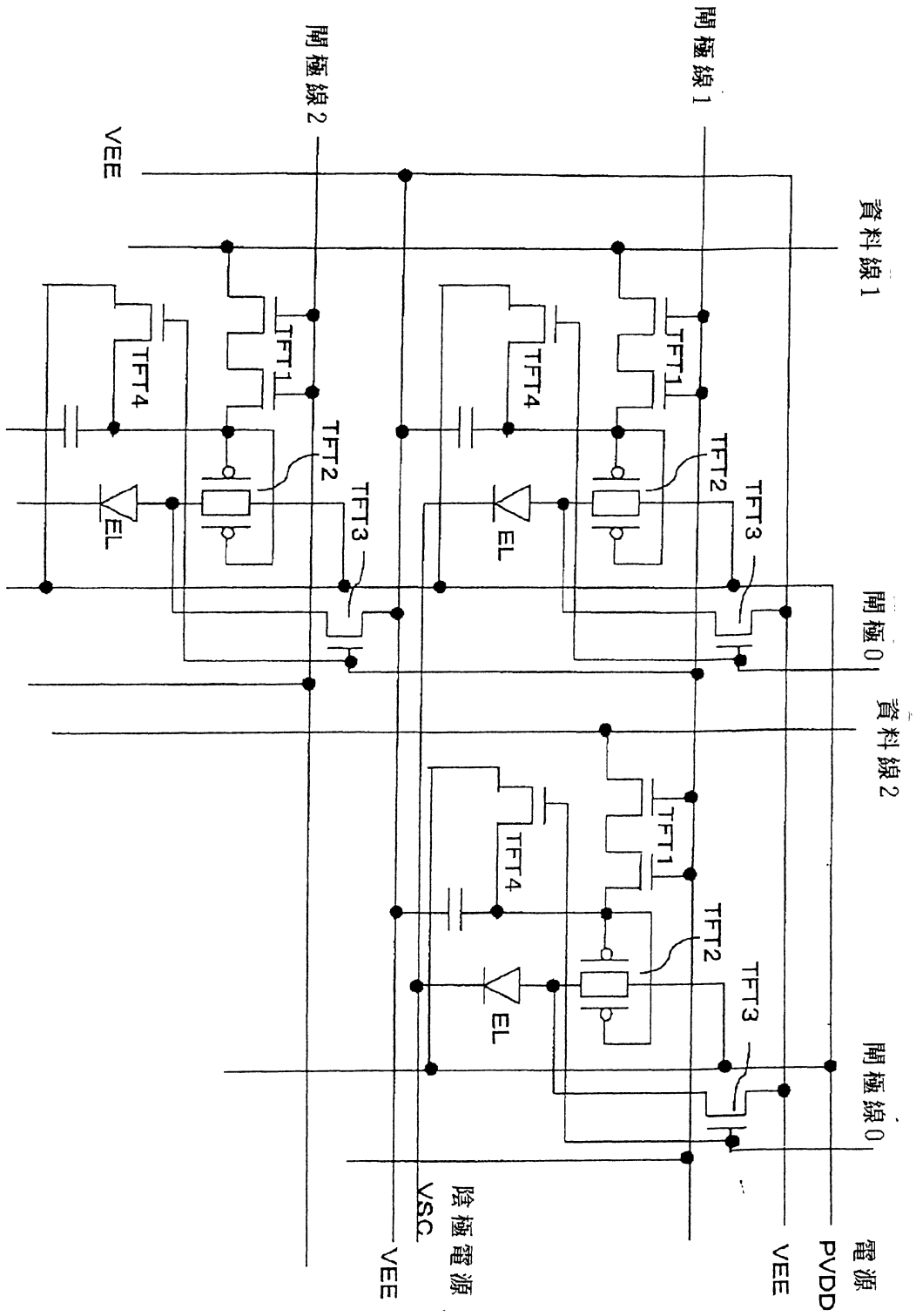


四、中文發明摘要 (發明之名稱：有機電激發光畫素電路)

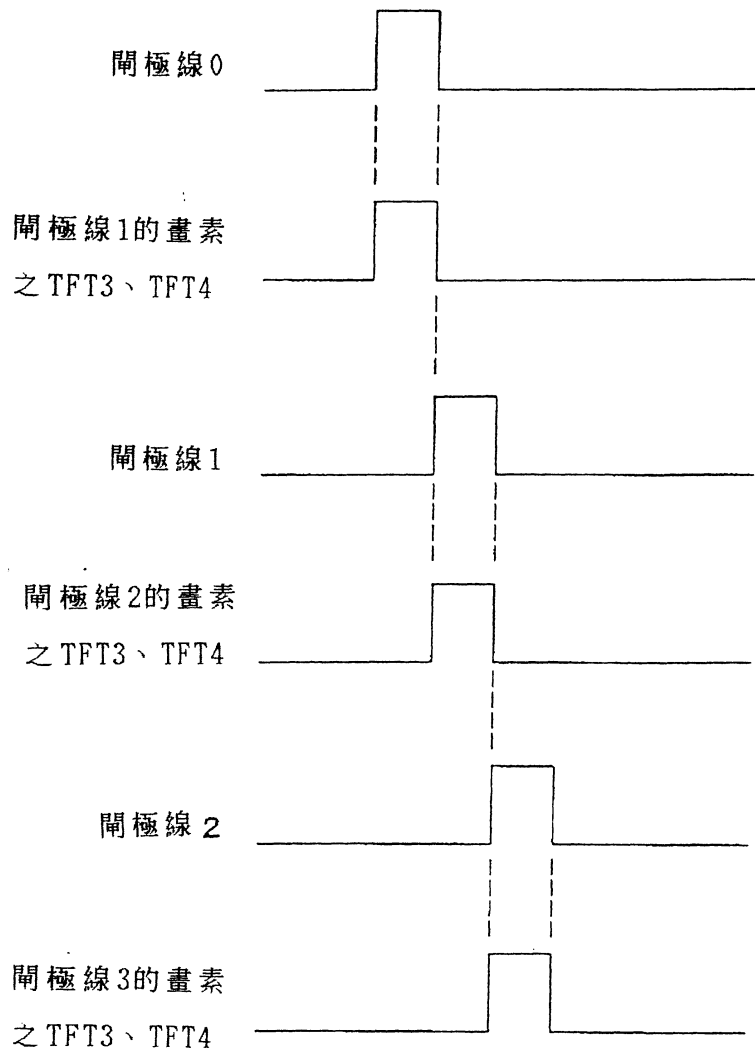
英文發明摘要 (發明之名稱：ORGANIC ELECTROLUMINESCENCE PIXEL CIRCUIT)

EL component EL is discharged before the gate line the TFT3 and TFT4 are connected to is selected, by turning the TFT3 and TFT4 ON by using a gate line prior to the gate line the TFT3 and TFT4 are connected to.

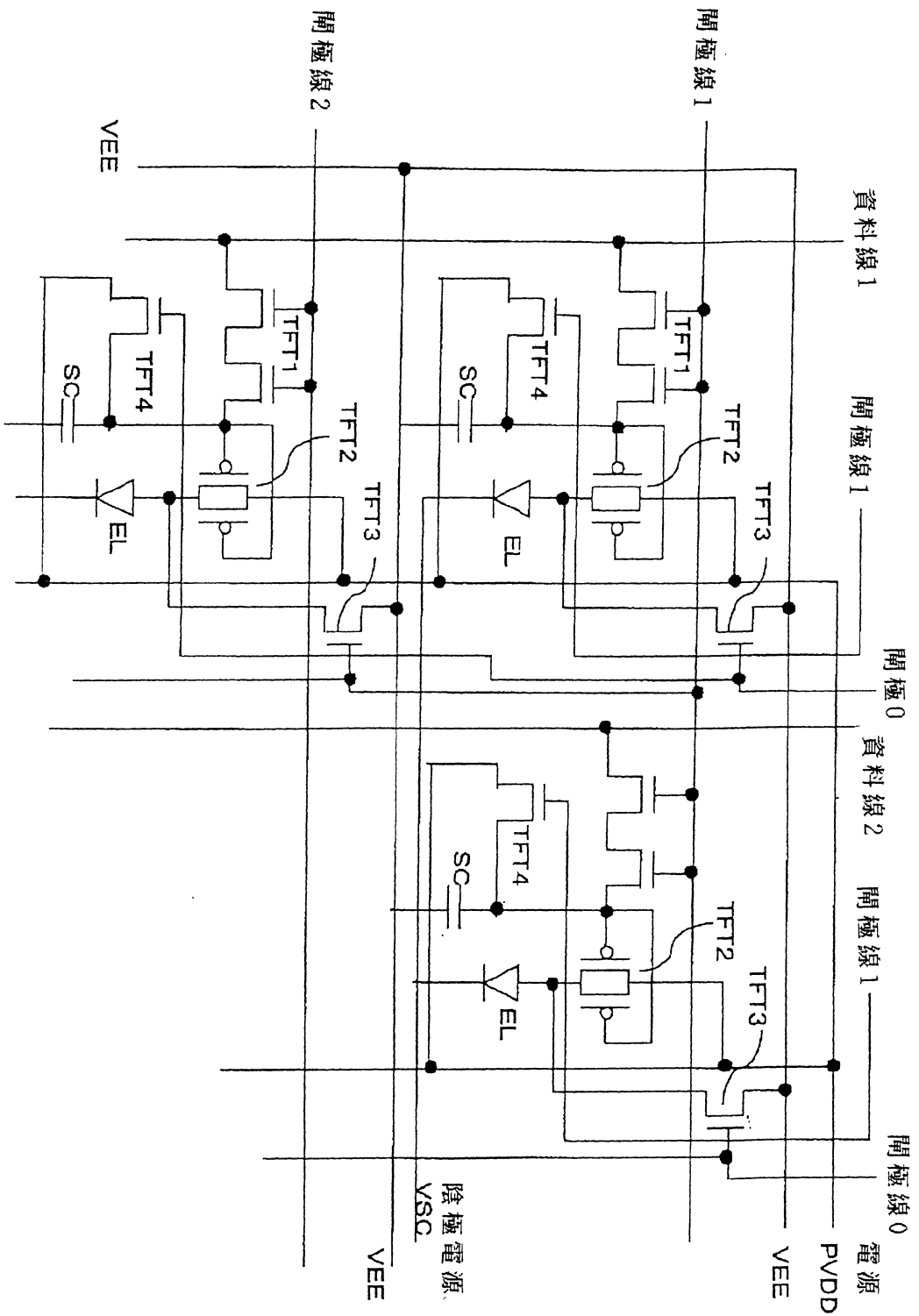




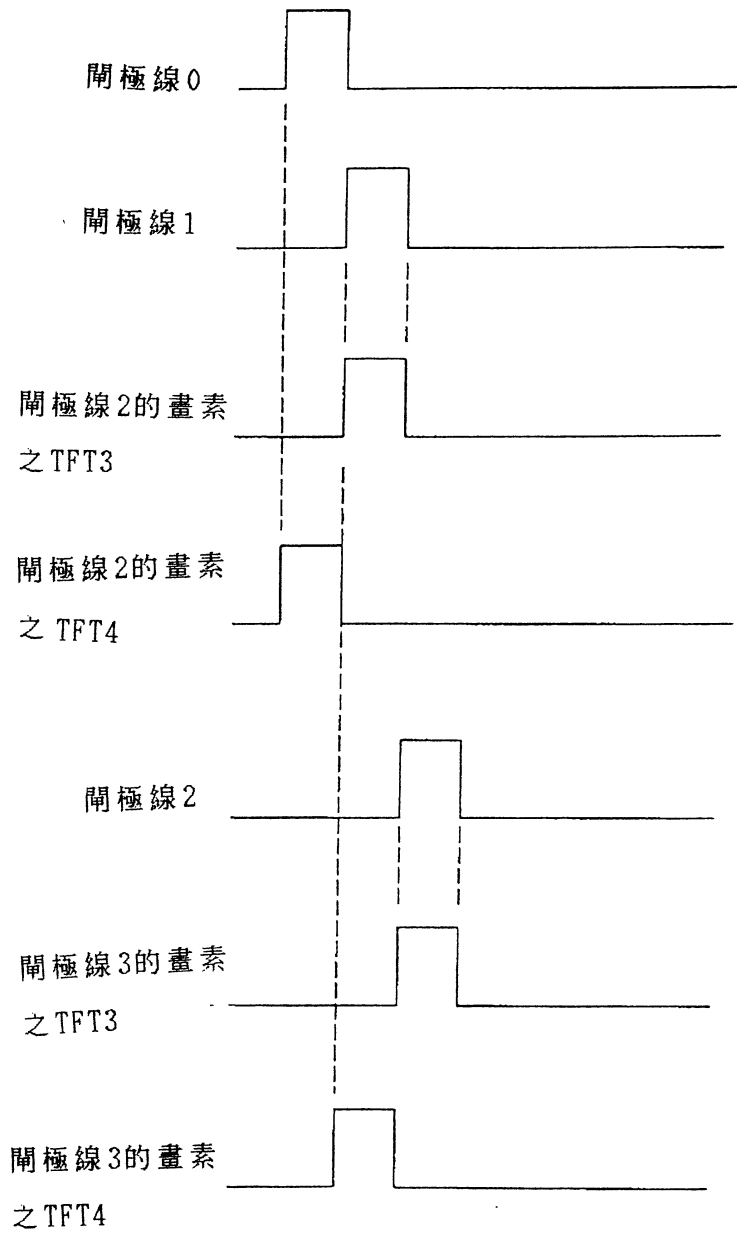
第 1 圖



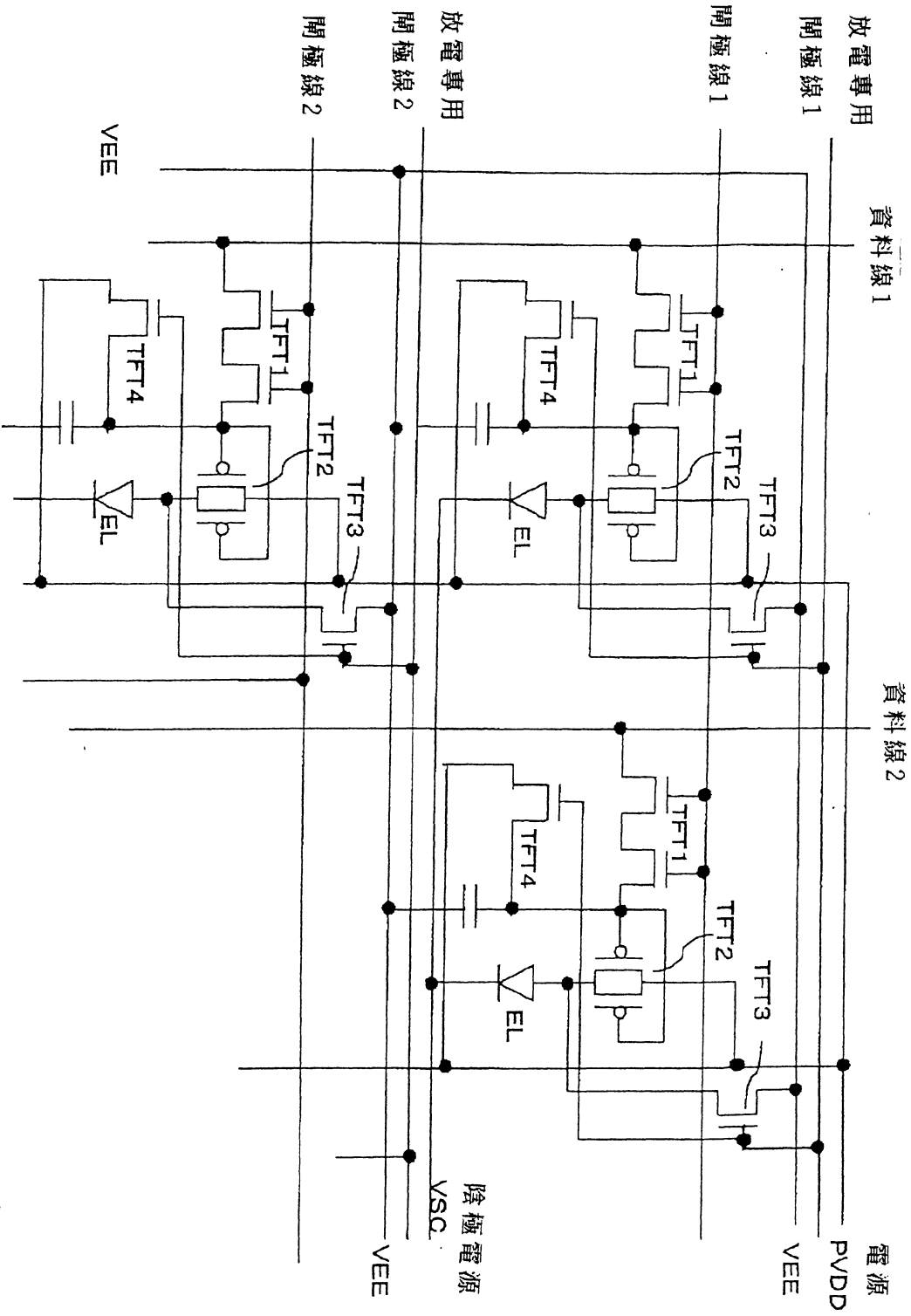
第 2 圖



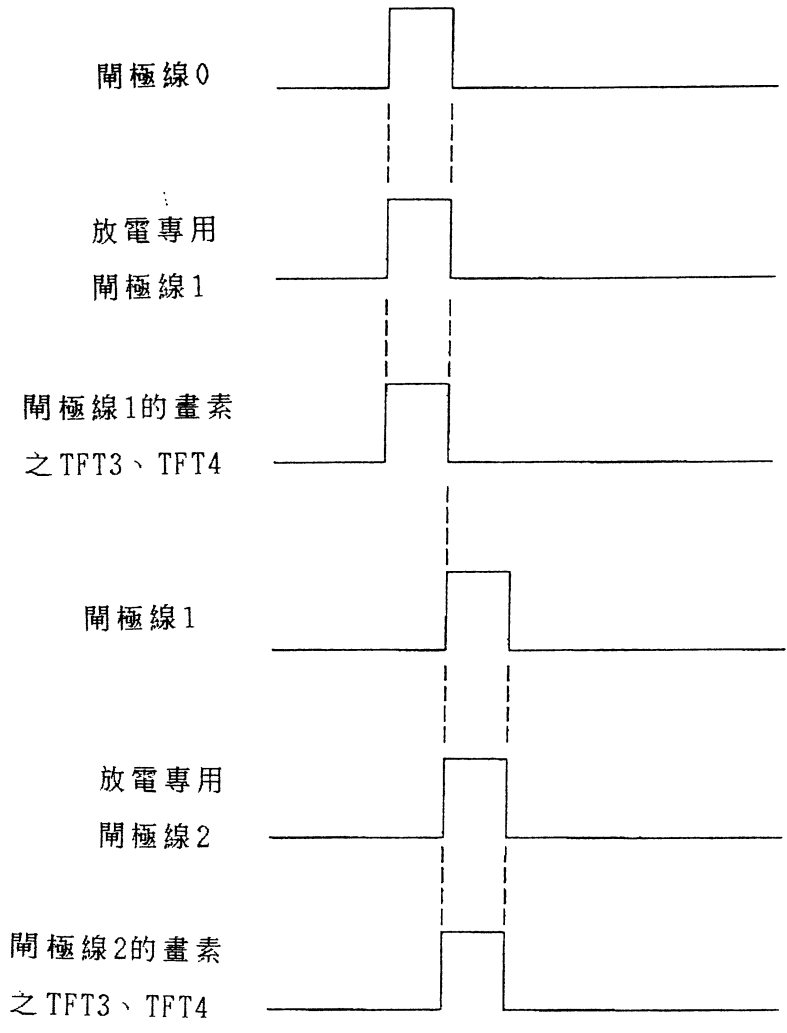
第 3 圖



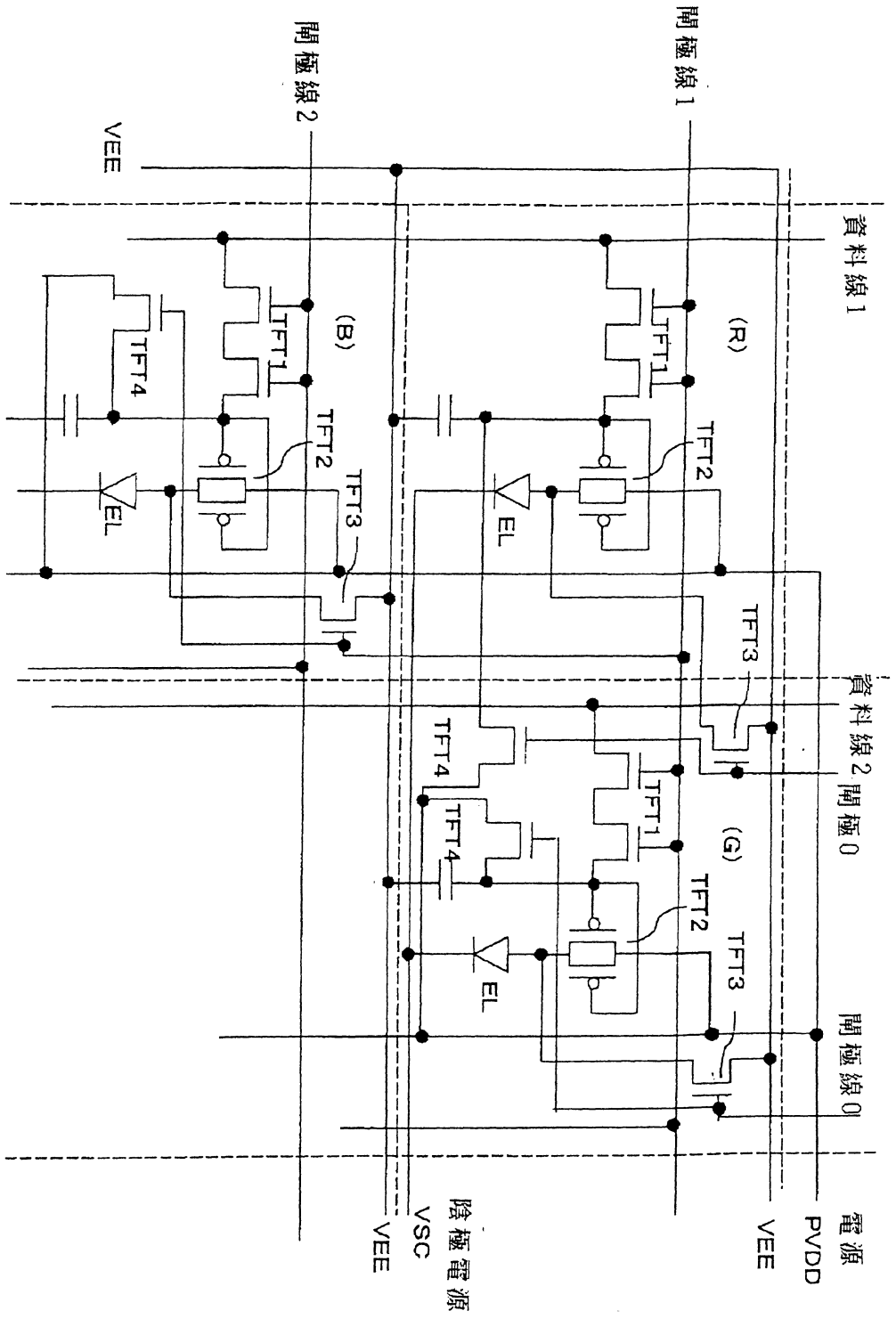
第 4 圖



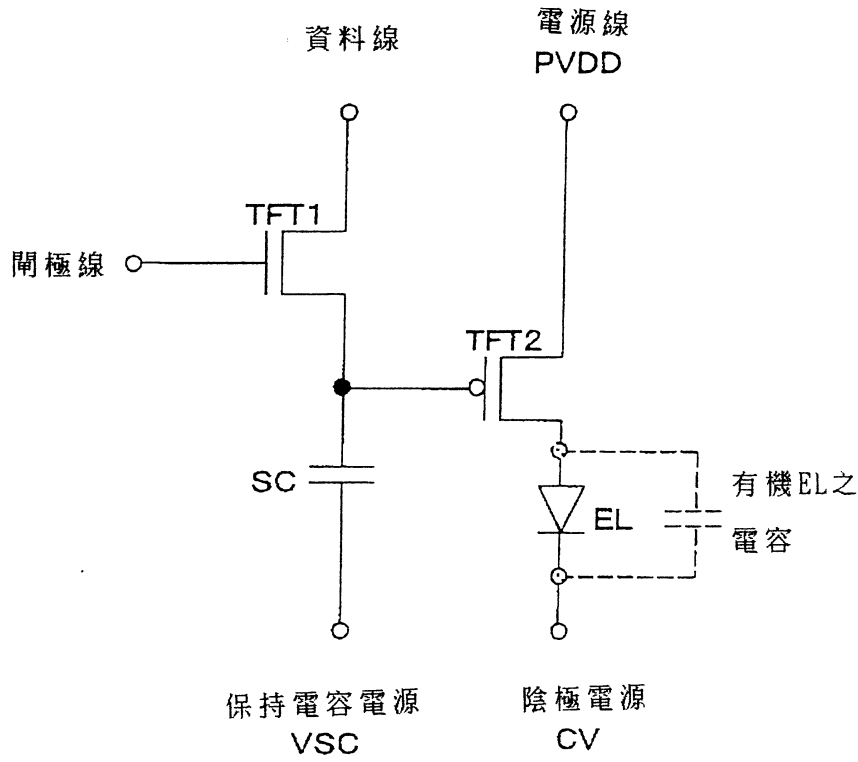
第 5 圖



第 6 圖



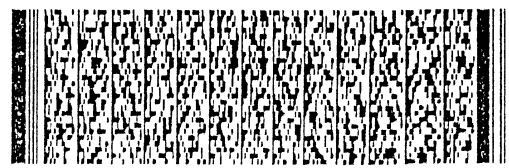
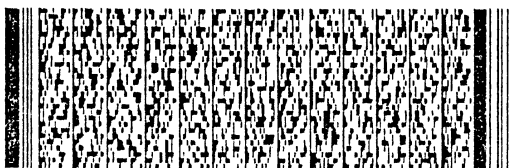
第 7 圖



第8圖

六、申請專利範圍

1. 一種有機電激發光畫素電路，其係控制施加於有機電激發光畫素之驅動電壓，其特徵為：具有將產生於有機電激發光元件的寄生電容所蓄積的電荷放掉之放電用電晶體。
2. 如申請專利範圍第1項之有機電激發光畫素電路，其中，前述有機電激發光畫素係配置成矩陣狀，列方向之各畫素係藉由相同之閘極線加以選擇，
前述放電用電晶體係由在其自己的列被選擇之前的定時被選擇的閘極線加以驅動而將有機電激發光的寄生電容所蓄積的電荷放掉。
3. 如申請專利範圍第1項之有機電激發光畫素電路，其中，前述有機電激發光畫素係配置成矩陣狀，列方向之各畫素係藉由相同之閘極線加以選擇，
前述放電用電晶體係由在其自己的列被選擇之前的定時被活性化了的放電專用線加以驅動而將有機電激發光的寄生電容所蓄積的電荷放掉。
4. 如申請專利範圍第1項至第3項中任一項之有機電激發光畫素電路，其中，前述有機電激發光畫素係配置成矩陣狀，各畫素係分別以預先設定的顏色發光，而且，
在以發光效率較高的顏色發光的畫素內，配置以發光效率較低的顏色發光的畫素的放電用電晶體。
5. 如申請專利範圍第1項之有機電激發光畫素電路，其中，各畫素係具有保持電容，以保持將施加於驅動電



六、申請專利範圍

晶體之控制電壓，此驅動電晶體係用以控制施加於有機電激發光元件的驅動電流，

並具有控制保持於該保持電容的控制電壓以關斷前述驅動電晶體之控制電晶體。

6. 如申請專利範圍第5項之有機電激發光畫素電路，其中，前述控制電晶體係與前述放電用電晶體同時驅動，並在放電用電晶體驅動時關斷驅動電晶體。
7. 如申請專利範圍第5項之有機電激發光畫素電路，其中，前述控制電晶體係在前述放電用電晶體之前驅動，並在放電用電晶體的驅動前關斷驅動電晶體。
8. 如申請專利範圍第5項至第7項中任一項之有機電激發光畫素電路，其中，前述有機電激發光畫素係配置成矩陣狀，各畫素係分別以預先設定的顏色發光，而且，
在以發光效率較高的顏色發光的畫素內，配置以發光效率較低的顏色發光的畫素的放電用電晶體。

