



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4031882/24-24

(22) 04.03.86

(46) 07.08.87. Бюл. № 29

(71) Киевский политехнический институт им. 50-летия Великой Октябрьской социалистической революции

(72) Ю.М. Туз, Е.Т. Володарский, В.Ф. Нестеренко и В.И. Беда

(53) 681.325 (088.8)

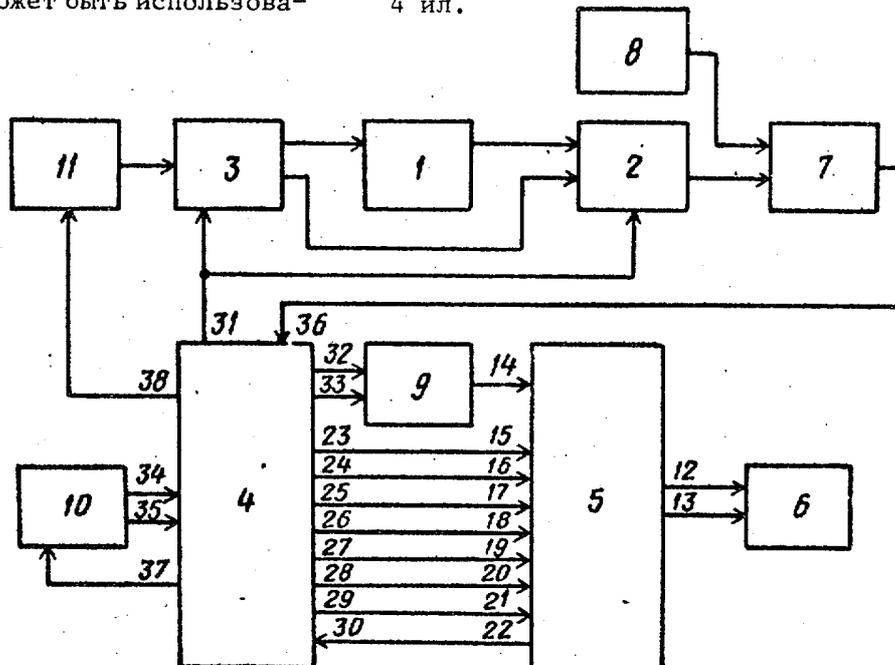
(56) Авторское свидетельство СССР № 607190, кл. G 06 B 23/02, 1978.

Авторское свидетельство СССР № 1246058, кл. G 05 B 23/02, 1985.

(54) УСТРОЙСТВО ДЛЯ КОНТРОЛЯ ПАРАМЕТРОВ МИКРОСБОРОК

(57) Изобретение относится к области контрольно-измерительной и вычислительной техники и может быть использовано

но при построении систем автоматизированного контроля параметров микросборок. Цель изобретения - повышение быстродействия устройства. Поставленная цель достигается введением в устройство, содержащее коммутатор 2 и 3, блок 4 управления, блок 5 обработки результатов контроля и блок 6 отображения, компаратора 7, источника 8 опорного напряжения, счетчика 9, генератора 10 тактовых импульсов, генератора 11 линейного напряжения с соответствующими связями и основывается на уменьшении времени компенсации контролируемой величины (уменьшении длительности второго цикла контроля) за счет использования линейно изменяющейся тестовой величины. 2 з.п. ф-лы, 4 ил.



Фиг. 1

Изобретение относится к контрольно-измерительной и вычислительной технике и может быть использовано при построении автоматизированного контроля параметров микросборок.

Целью изобретения является повышение быстродействия устройства.

На фиг. 1 приведена схема устройства для контроля параметров микросборок; на фиг. 2 - схема блока управления; на фиг. 3 - схема блока обработки результатов контроля; на фиг. 4 - временные диаграммы управляющих сигналов.

Предлагаемое устройство (фиг. 1) содержит объект 1 контроля, первый коммутатор 2, второй коммутатор 3, блок 4 управления, блок 5 обработки результатов контроля, блок 6 отображения информации, аналоговый компаратор 7, источник 8 опорного напряжения, счетчик 9, генератор 10 тактовых импульсов, генератор 11 линейного (линейно изменяющегося) напряжения, входы и выходы 12-38.

В качестве первого 2 и второго 3 коммутаторов могут быть использованы реле, управляемые транзисторным ключом от логического сигнала ("0" или "1"). Блок 5 отображения информации 5 может быть выполнен в виде индикаторной панели, где в качестве элементов индикации использованы, например, светодиоды.

Блок 4 управления (фиг. 2) содержит клавиатуру 39, шифратор 40, с первого по четвертый регистры 41-44, первый 45 и второй 46 элементы И, элемент И-НЕ 47, первый триггер 48, первый элемент 49 задержки, третий элемент И 50, второй элемент 51 задержки, второй триггер 52, коммутатор 53, пятый 54 и шестой 55 регистры.

Клавиатура 39 может быть выполнена в виде панели с клавишами (типа П-2К) набора кода, клавишами записи в буферные регистры 41-44, 54 и 55 и клавишей "Запуск". При нажатии клавиш осуществляется подключение напряжения, соответствующего уровню логической "1", на соответствующие выходы клавишного регистра 39. В отжатом состоянии клавиш на соответствующие выходы подается уровень логического "0".

Блок 5 (фиг. 3) содержит первый 56 и второй 57 регистры, делитель 58, одновибратор 59, с первого по четвертый компараторы 60-63, первый 64 и

второй 65 триггеры, с первого по третий элементы И 66-68 и элемент ИЛИ 69.

Принцип работы устройства заключается в следующем.

В первом цикле контроля под действием логического "0" на выходе 31 блока 4 управления коммутаторы 2 и 3 обеспечивают подключение входа объекта 1 контроля к выходу генератора 11 и выхода объекта 1 контроля к второму входу компаратора 7. Под действием запускающего импульса на выходе 38 блока 4 управления генератор 11 формирует линейно изменяющееся напряжение. При этом блок 4 управления обеспечивает подключение второго выхода генератора 10 к первому (счетному) входу счетчика 9, осуществляющего отсчет числа тактовых импульсов с момента начала изменяющегося напряжения. В момент равенства, изменяющегося также линейно, напряжения на выходе объекта 1 контроля и напряжения $U_{оп}$, формируемого источником 8 опорного напряжения, срабатывает компаратор 7 и на его выходе появляется логический "0", в результате блок 4 управления запрещает прохождение тактовых импульсов с выхода генератора 10 на первый вход счетчика 9. Код N_1 на выходе счетчика 9 запоминается в блоке 5.

Во втором цикле контроля под действием логической "1" на выходе 31 блока 4 управления коммутаторы 2 и 3 соединяются между собой, таким образом исключая объект 1 контроля из измерительного канала. Работа устройства во втором цикле проходит аналогично первому циклу. Код N_2 на выходе счетчика 9 записывается в блок 5. Далее в блоке 5 осуществляется деление кода N_2 на N_1 и сравнение результата деления N_2/N_1 с кодами $N_{верх}^I$, $N_{верх}^{II}$, $N_{нижн}^I$ и $N_{нижн}^{II}$ границ дополнительных допусковых областей $[N_{нижн}^{II}, N_{нижн}^I]$ и $[N_{верх}^I, N_{верх}^{II}]$, расположенных, например, симметрично относительно нижней $N_{нижн}$ и верхней $N_{верх}$ границ основной допусковой области. При этом, если результат деления N_2/N_1 находится за пределами дополнительных допусковых областей, т.е. если $N_2/N_1 < N_{нижн}^{II}$ или $N_{нижн}^I < N_2/N_1 < N_{верх}^I$ или $N_{верх}^{II} < N_2/N_1$; то блок 6 отображения информации выдает результат контроля и работа устройства прекращается. Если код N_2/N_1 лежит внутри одной из дополнительных допусковых областей, т.е. если

$N_{\text{нижн}}^i \leq N_2/N_1 \leq N_{\text{нижн}}^i$ или
 $N_{\text{верх}}^i \leq N_2/N_1 \leq N_{\text{верх}}^i$, то первый и
 второй циклы контроля повторяются
 до тех пор, пока результат деления
 N_2/N_1 не окажется за пределами допол-
 нительных допусковых областей.

Устройство для контроля реализует
 компенсационный способ измерения
 с замещением и работает следующим об-
 разом.

До начала контроля все клавиши
 клавиатуры 39 блока 4 управления на-
 ходятся в отжатом состоянии, обеспе-
 чивая подключение всех выходов кла-
 вишного регистра 39 к напряжению, со-
 ответствующему уровню логического "0".
 При этом в "0" установлены: триггер
 52 логическим "0" с выхода элемента
 И 46 блока 4 управления, триггер 48
 логическим "0" с шестого выхода кла-
 виатуры 39, триггеры 64 и 65 блока 5
 логическим "0" с выхода 23 блока 4
 управления, счетчик 9 логической "1"
 с выхода 33 блока 4 управления. На
 выходе компаратора 7 и входе 33 блока
 4 управления логическая "1".

До начала первого цикла контроля
 устройство работает в режиме записи
 информации. В регистры 41-44 записы-
 ваются соответственно коды $N_{\text{верх}}^i$,
 $N_{\text{верх}}^i$, $N_{\text{нижн}}^i$, $N_{\text{нижн}}^i$ границ дополни-
 тельных допусковых областей, а в ре-
 гистры 54 и 55 — управляющие коды
 генератора 10 соответственно в пер-
 вом и втором циклах контроля. Требуе-
 мые коды поступают на информационные
 входы регистров 41-44, 54 и 55 с вы-
 хода шифратора 40, преобразующего
 двоично-десятичный код в двоичный.
 Выбор требуемого регистра осуществляет-
 ся нажатием соответствующих клавиш
 клавиатуры 39. При этом на втором,
 третьем, четвертом, пятом, седьмом
 или восьмом выходах клавиатуры 39
 появляется логическая "1" при записи
 соответственно в регистры 41-44, 54 и
 или 55. После записи информации кла-
 виша адреса соответствующего блока
 возвращается в исходное состояние.

До запуска устройства на прямом
 выходе триггера 48 логическая "1",
 обеспечивающая подключение объекта 1
 контроля в измерительный канал, а так-
 же соединение выхода регистра 54 че-
 рез коммутатор 53 с входом генерато-
 ра 10, благодаря чему последний уста-
 навливается в режим первого цикла
 контроля.

При нажатии клавиш "Запуск" (мо-
 мент времени t_1) сигнал логической
 "1" с шестого выхода клавиатуры 39
 разрешает прохождение тактовых им-
 пульсов с первого выхода генератора
 10 через элемент И 45 (на втором и
 четвертом входах элемента И 45 логи-
 ческая "1") и выводит из состояния
 "Сброс" триггеры 48 и 52 блока 4
 управления, триггеры 64 и 65 блока
 5, счетчик 9.

С приходом первого тактового им-
 пульса (момент t_2) начинается первый
 цикл контроля. При этом триггер 52
 переходит в единичное состояние, тем
 самым запуская генератор 11 и разре-
 шая прохождение тактовых импульсов
 с второго входа генератора 10 через
 элемент И 50 (на первом и втором его
 входах логическая "1") на выход 32
 блока 4 управления и далее на первый
 (счетный) вход счетчика 9.

В момент равенства напряжений на
 входах компаратора 7 (момент t_3) на
 его выходе появляется логический "0",
 который поступает на вход 36 блока 4
 управления и запрещает прохождение
 тактовых импульсов через элемент И
 50, сбрасывает триггер 52 и через
 время, определяемое элементом 51 за-
 держки (момент времени t_4), запрещает
 прохождение тактовых импульсов
 через элемент И 45. Кроме того, в мо-
 мент t_3 на выходе элемента И-НЕ 47
 появляется логическая "1", в резуль-
 тате на прямом выходе триггера 48, а
 следовательно и на выходе 24 блока 4
 управления появляется также логичес-
 кая "1", а в буферный регистр 56 бло-
 ка 5 записывается код N_1 с выхода
 счетчика 9 под действием положитель-
 ного фронта импульса на выходе 24
 блока 4 управления. Кроме того, че-
 рез время, необходимое для записи ко-
 да в регистр 56 (определяется элемен-
 том 49 задержки), сбрасывается счет-
 чик 9.

При возвращении выходного напряже-
 ния генератора 11 от максимального
 уровня к нулевому в момент равенства
 напряжений на входах компаратора 7
 (момент времени t_5) последний возвра-
 щается в исходное состояние, т.е.
 на его выходе появляется логическая
 "1". При этом триггер 52 выводится
 из состояния "Сброс", на выходе эле-
 мента И-НЕ 47 появляется "0", а через
 время задержки элемента 51 задержки
 открывается элемент И 45. Эта задерж-

ка выбирается таким образом, чтобы элемент И 45 открылся лишь после того, как напряжение на выходе генератора 11 примет нулевое значение, иначе последний может быть запущен до того, как его выходное напряжение возвратится к нулевому уровню.

Таким образом, после окончания первого цикла устройство готово к проведению второго цикла, т.е. счетчик 9 обнулен, триггер 52 в нулевом состоянии, но выведен из состояния "Сброс", элемент И 45 открыт для прохождения тактовых импульсов с первого выхода генератора 10, а на прямом выходе триггера 48, а следовательно, и выходе 31 блока 4 управления присутствует "1", под действием которой коммутаторы 2 и 3 исключают объект 1 контроля из измерительного канала, а на входе генератора 10 установлен управляющий код второго цикла контроля, записанный в регистр 55.

С приходом очередного тактового импульса (момент времени t_6) начинается второй цикл контроля. Во втором цикле устройство работает аналогично первому. Но в момент t_7 срабатывания компаратора 7 триггер 48 переходит в нулевое состояние, а код N_2 на выходе счетчика 9 записывается в регистр 57 блока 5 под действием положительного фронта импульса на выходе 25 блока 4 управления. Под его действием делитель 58 кодов начинает деление кодов, записанных в регистрах 57 и 56, т.е. N_2 на N_1 . Результат деления N_2/N_1 сравнивается с кодами $N_{\text{верх}}^{\text{II}}$, $N_{\text{нижн}}^{\text{II}}$, $N_{\text{верх}}^{\text{I}}$, $N_{\text{нижн}}^{\text{I}}$ соответственно в компараторах 60-63. Причем на первые входы (входы А) компараторов 60-63 подается код N_2/N_1 , а на вторые входы (входы В) - коды границ допусков.

По окончании деления на управляющем выходе делителя 58 появляется логическая "1", под действием которой одновибратор 59 формирует короткий импульс (момент времени t_8) с задержкой, необходимой для срабатывания компараторов 60-63.

Если выполняется условие $N_2/N_1 < N_{\text{нижн}}^{\text{II}}$ или $N_2/N_1 > N_{\text{верх}}^{\text{II}}$, то логическая "1" появляется на выходе (выход А > В) компаратора 60 или выходе (выход А < В) компаратора 61, а следовательно, и на первом входе элемента И 68. Импульс с выхода одновибратора 59 по-

ступает через элемент И 68 на счетный вход триггера 64, на прямом выходе которого появляется логическая "1" и обеспечивает индикацию результата "Годен" блоков 6 отображения информации.

Если выполняется условие $N_{\text{нижн}}^{\text{I}} < N_2/N_1 < N_{\text{верх}}^{\text{I}}$, то логическая "1" появляется как на выходе (выход А < В) компаратора 62, так и на выходе (выход А > В) компаратора 63. В этом случае срабатывает триггер 65, а блок 6 отображения информации выдает результат "Не годен".

При срабатывании одного из триггеров 64 или 65 на выходе элемента И 66 появляется "0" (момент времени t_9) который поступает на вход 30 блока 4 управления и запрещает прохождение тактовых импульсов через элементы И 45 и 50, тем самым останавливая работу устройства.

Если результат деления N_2/N_1 находится в одной из дополнительных допусковых областей, т.е. $N_{\text{нижн}}^{\text{II}} < N_2/N_1 < N_{\text{верх}}^{\text{II}}$ или $N_{\text{верх}}^{\text{I}} < N_2/N_1 < N_{\text{верх}}^{\text{I}}$, то не срабатывает ни один из триггеров 64 или 65, и устройство продолжает свою работу. При этом на выходе триггера 48 логический "0", обеспечивающий включение объекта 1 контроля в измерительный канал и работу генератора 10 в режиме первого цикла контроля.

Таким образом, еще один раз повторяется первый и второй циклы контроля, причем они повторяются до тех пор, пока результат деления N_2/N_1 не окажется за пределами одной из дополнительных допусковых областей (в этом случае срабатывает один из триггеров 64 или 65, а на выходе 22 блока 5 появляется логический "0"). Установка схемы в исходное состояние обеспечивается отключением сигнала "Запуск" на шестом выходе клавиатуры 39.

Ф о р м у л а и з о б р е т е н и я

1. Устройство для контроля параметров микросборок, содержащее первый и второй коммутаторы, блок управления, блок обработки результатов контроля и блок отображения информации, подключенный входами соответственно к первому и второму выходам блока обработки результатов контроля, третий выход которого присоеди-

нен к первому входу блока управления, первый выход которого подключен к управляющим входам первого и второго коммутатора, первый информационный вход первого коммутатора и первый выход второго коммутатора являются входом и выходом устройства для подключения к выходу и входу объекта контроля соответственно, второй выход второго коммутатора соединен с вторым информационным входом первого коммутатора, выходы блока управления с второго по восьмой подключены соответственно к входам с первого по седьмой блока обработки импульсов контроля, о т л и ч а ю щ е е с я тем, что, с целью повышения быстродействия устройства, в него введены генератор линейного напряжения, источник опорного напряжения, аналоговый компаратор и генератор тактовых импульсов, выходы которого подключены соответственно к второму и третьему входам блока управления, девятый и десятый выходы которого соединены соответственно с управляющими входами генераторов линейного напряжения и тактовых импульсов, выходы источника опорного напряжения и первого коммутатора подключены к соответствующим входам аналогового компаратора, выход которого подключен к четвертому входу блока управления, одиннадцатый и двенадцатый выходы которого соответственно подключены к счетному и управляющему входам счетчика, выход которого соединен с восьмым входом блока обработки результатов контроля.

2. Устройство по п. 1, о т л и ч а ю щ е е с я тем, что блок управления содержит клавиатуру, шифратор с первого по шестой, регистры, с первого по третий элементы И, элемент И-НЕ, триггеры первый и второй, первый и второй элементы задержки, коммутатор, объединенные первые входы первого и третьего, второй вход первого и второй вход третьего элементов И являются с первого по третий входами блока соответственно, объединенные третий вход третьего элемента И, первые входы элементов И-НЕ и второго элемента И и вход второго элемента задержки являются четвертым входом блока, прямой выход первого триггера соединен с управляющим входом коммутатора и являются первым и третьим выходами блока, инвертирую-

щий выход - четвертым выходом блока, выходы регистров с первого по четвертый являются с пятого по восьмой выходами блока, прямой выход второго триггера соединен с четвертым входом третьего элемента И и является девятым выходом блока, выходы коммутатора и третьего элемента И являются десятым и одиннадцатым выходами блока, выход первого элемента задержки является двенадцатым выходом блока, первый выход клавиатуры подключен к третьему входу первого элемента И, к вторым входам элемента И-НЕ и второго элемента И, к входу сброса первого триггера и является вторым выходом блока, выход элемента И-НЕ соединен с входом установки первого триггера и с входом первого элемента задержки, выход второго элемента задержки подключен к четвертому входу первого элемента И, выход которого и выход второго элемента И соединены с входом установки и сброса второго триггера соответственно, второй выход клавиатуры через шифратор соединен с информационными входами регистров с первого по шестой, выходы пятого и шестого регистров подключены к соответствующим информационным входам коммутатора, выходы клавиатуры с третьего по восьмой подключены к стробирующим входам регистров с первого по шестой соответственно.

3. Устройство по п. 1, о т л и ч а ю щ е е с я тем, что блок обработки результатов контроля содержит первый и второй регистры, делитель, одновибратор, с первого по четвертый компараторы, первый и второй триггеры, с первого по третий элементы И, элемент ИЛИ, объединенные входы сброса первого и второго триггеров, стробирующие входы первого и второго регистров, объединенные с управляющим входом делителя, первые входы компараторов с первого по четвертый и объединенные информационные входы первого и второго регистров являются входами блока с первого по восьмой соответственно, прямые выходы первого, второго триггеров и выход первого элемента И являются выходами блока с первого по третий соответственно, выходы первого и второго регистров соединены с первым и вторым информационными входами делителя, первый выход которого соединен с вторыми вхо-

дами компараторов с первого по четвертый, выходы которых подключены к первому и второму входам элемента ИЛИ, и к первому и второму входам второго элемента И соответственно, второй выход делителя через одновибратор соединен с первым входом третьего и с третьим входом второго эле-

5

ментов И, выходы которых соединены с установочными входами первого и второго триггеров соответственно, инвертирующие выходы первого и второго триггеров подключены к соответствующим входам первого элемента И, выход элемента ИЛИ соединен с вторым входом третьего элемента И.

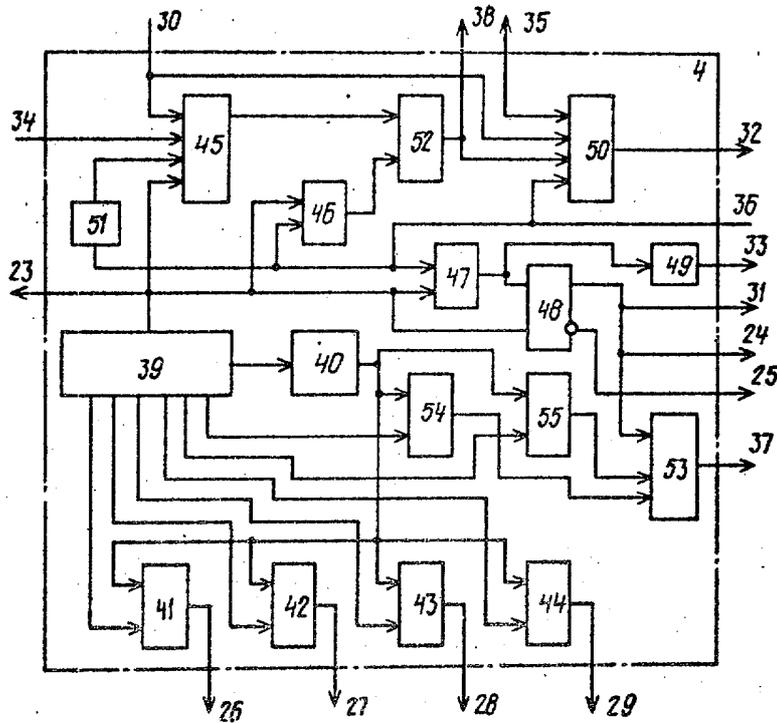


Fig. 2

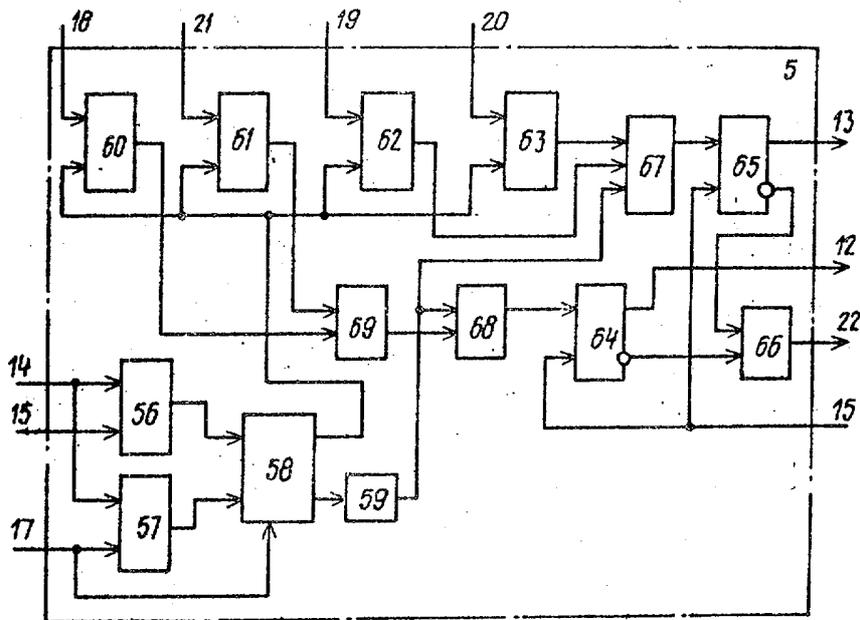
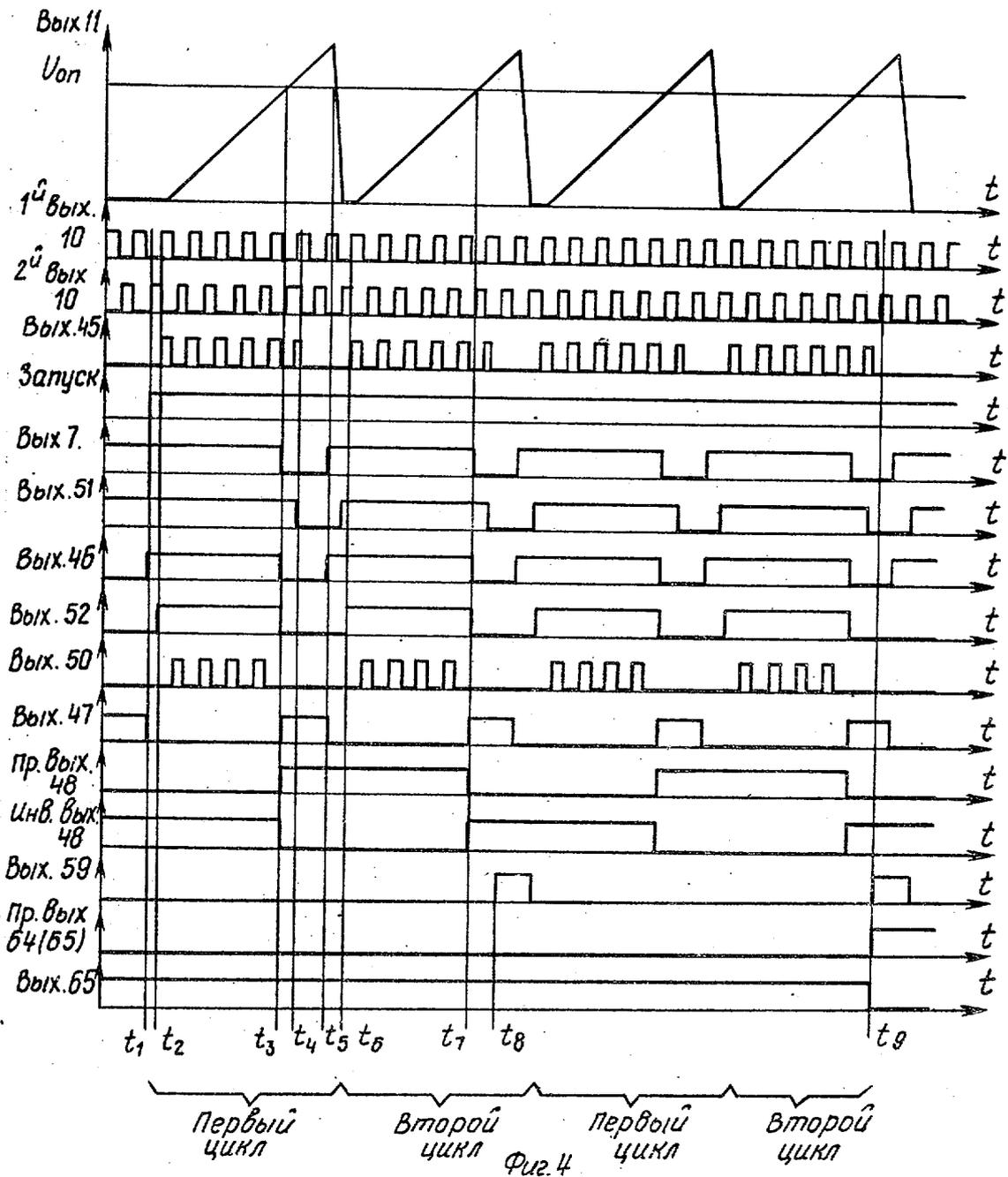


Fig. 3



Составитель И. Алексеев
 Редактор И. Шулла Техред М. Ходанич Корректор Л. Патай

Заказ 3488/50 Тираж 863 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4