



(12) 发明专利申请

(10) 申请公布号 CN 103684031 A

(43) 申请公布日 2014. 03. 26

(21) 申请号 201310674941. 9

(22) 申请日 2013. 12. 03

(71) 申请人 苏州景新电气有限公司
地址 215011 江苏省苏州市苏州工业园区港田路 99 号港田工业坊 22 号厂房

(72) 发明人 秦承志

(51) Int. Cl.
H02M 7/797(2006. 01)

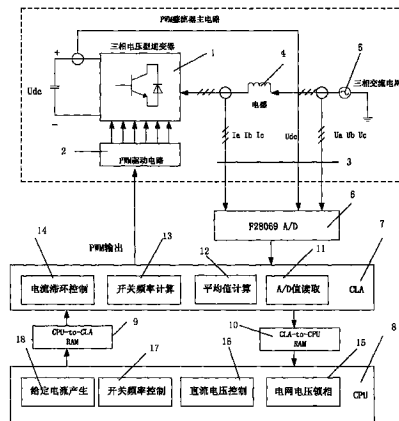
权利要求书1页 说明书4页 附图5页

(54) 发明名称

一种 PWM 整流器电流滞环控制数字实现系统

(57) 摘要

一种 PWM 整流器电流滞环控制数字实现系统,采用 TI 的 Piccolo 系列的 TMS320F28069 DSP 来完成电流滞环控制,充分利用该芯片双核处理器的功能,在主 CPU 中完成 PWM 整流器设备的逻辑控制、通讯及三相电流给定的产生,在控制率加速器中完成电流滞环控制策略,产生 PWM 脉冲去驱动主回路的功率开关管,实现 PWM 整流器功能。控制律加速器将并行控制环执行功能引入到 C28x 系列器件。这就极大降低了 ADC 采样到输出的延时,实现了更快的系统响应和更高频率的控制回路。通过利用 CLA 来服务对时间要求严格控制回路,主 CPU 就能自由地处理其它诸如通信、诊断之类的系统任务。



1. 一种 PWM 整流器电流滞环控制数字实现系统,其特征在于包括依次连接的 PWM 驱动电路 (2)、三相电压型逆变器 (1)、电压和电流信号采集部分 (3)、输出电感 (4) 和三相交流电网 (5),电网电流和直流电压经过电压和电流信号采集部分 (3) 到 TI F28069 DSP 芯片的 A/D 电路 (6) 进行采样,片内的 CLA 模块 (6) 通过 A/D 值读取程序模块 (11) 直接读取 A/D 采样的结果,并通过平均值计算程序模块 (12) 计算出 100 微秒的平均值,存储到 CLA-to-CPU RAM 存储器 (10) 中,主 CPU 模块 (8) 能够每 100 微秒通过 CLA-to-CPU RAM 存储器 (10) 来读取这些采样值,结合这些采样值通过电网电压锁相模块 (15)、直流电压控制模块 (16)、开关频率控制模块 (17) 和给定电流产生模块 (18) 计算出三相电流给定和滞环宽度给定存储到 CPU-to-CLA RAM 存储器 (9) 中,CLA 模块 (6) 每 100 微秒通过 CPU-to-CLA RAM 存储器 (9) 来读取三相电流给定和滞环宽度给定,通过电流滞环控制模块 (14) 产生 PWM 输出,PWM 输出通过 PWM 驱动电路 (2) 来控制 PWM 整流器中三相逆变器 IGBT 的导通,CLA 模块 (6) 中的开关频率计算模块 (13) 通过统计每个开关管的开关次数来计算出每一相的开关频率,并能通过 CLA-to-CPU RAM 存储器 (10) 传递给主 CPU 模块 (8),主 CPU 模块 (8) 读取到每相的开关频率参与到开关频率控制模块 (17) 中来产生滞环宽度给定。

2. 根据权利要求 1 所述的 PWM 整流器电流滞环控制数字实现系统,其特征在于所述的 PWM 整流器电流滞环控制数字实现系统的采样环节是通过配置 CPU 定时器 (0) 的周期为 5 微秒,AD 的触发源选择为 CPU 定时器 (0),采用降低 AD 采样窗口的时间来保证 16 个通道的采样在 5 微秒内完成,通过电流滞环控制模块来控制开关管的导通,同时 5 微秒也实现了 a 相桥臂上管和 a 相桥臂下管的死区时间。

一种 PWM 整流器电流滞环控制数字实现系统

技术领域

[0001] 本发明涉及电力电子控制技术领域,具体涉及一种 PWM 整流器电流滞环控制数字实现系统。

背景技术

[0002] 目前的 PWM 整流器以其功率双向流动、电网侧单位功率因数运行、输入电流正弦度好等诸多优点,在交流调速、不间断电源、无功补偿、新能源等领域获得了广泛的应用。PWM 整流器常用的控制策略有电流滞环控制、正弦 PWM 控制、空间矢量 PWM 控制等。电流滞环控制方法具有控制简单、响应快、跟踪精度高、系统稳定性好等优点,所以在 PWM 整流器输出电流的控制环节,它是一种常用的控制方法。传统的电流滞环控制一般采用模拟电路来实现,但模拟电路较之数字电路具有明显缺陷,如电路的零漂、噪声的干扰、误触发等。目前采用最多的方法是利用常规的定频采样进行滞环控制,控制周期大约是几十到几百微秒,但由于开关时间选择固定,同一指令仅能跟踪一次,造成实际电流毛刺忽大忽小,电流控制精度不高,控制效果不理想;常规数字采样,各运算控制模块不能根据响应要求进行调节,控制系统的稳定性和抗扰动能力不高;并且,常规控制,DSP 的主循环运算和中断运算之间如果配合不好,将严重影响电流控制的实时性和电流滞环跟踪的同步性。

发明内容

[0003] 本发明的目的提供一种 PWM 整流器电流滞环控制数字实现系统,采用 TI 的 Piccolo 系列的 TMS320F28069 DSP 来完成电流滞环控制,充分利用该芯片双核处理器的功能,在主 CPU 中完成 PWM 整流器设备的逻辑控制、通讯及三相电流给定的产生,在控制率加速器中完成电流滞环控制策略,产生 PWM 脉冲去驱动主回路的功率开关管,实现 PWM 整流器功能。控制律加速器是一个独立、完全可编程的 32 位浮点数学处理器,它将并行控制环执行功能引入到 C28x 系列器件。CLA 的低中断延迟使得它能即时读取 ADC 采样。这就极大降低了 ADC 采样到输出的延时,实现了更快的系统响应和更高频率的控制回路。通过利用 CLA 来服务对时间要求严格控制回路,主 CPU 就能自由地处理其它诸如通信、诊断之类的系统任务。

[0004] 为了克服现有技术中的不足,本发明提供了一种 PWM 整流器电流滞环控制数字实现系统的解决方案,具体如下:

[0005] 一种 PWM 整流器电流滞环控制数字实现系统,包括依次连接的 PWM 驱动电路 2、三相电压型逆变器 1、电压和电流信号采集部分 3、输出电感 4 和三相交流电网 5,电网电流和直流电压经过电压和电流信号采集部分 3 到 TI F28069DSP 芯片的 A/D 电路 6 进行采样,片内的 CLA 模块 6 通过 A/D 值读取程序模块 11 直接读取 A/D 采样的结果,并通过平均值计算程序模块 12 计算出 100 微秒的平均值,存储到 CLA-to-CPU RAM 存储器 10 中,主 CPU 模块 8 能够每 100 微秒通过 CLA-to-CPU RAM 存储器 10 来读取这些采样值,结合这些采样值通过电网电压锁相模块 15、直流电压控制模块 16、开关频率控制模块 17 和给定电流产生

模块 18 计算出三相电流给定和滞环宽度给定存储到 CPU-to-CLA RAM 存储器 9 中,CLA 模块 6 每 100 微秒通过 CPU-to-CLA RAM 存储器 9 来读取三相电流给定和滞环宽度给定,通过电流滞环控制模块 14 产生 PWM 输出,PWM 输出通过 PWM 驱动电路 2 来控制 PWM 整流器中三相逆变器 IGBT 的导通,CLA 模块 6 中的开关频率计算模块 13 通过统计每个开关管的开关次数来计算出每一相的开关频率,并能通过 CLA-to-CPU RAM 存储器 10 传递给主 CPU 模块 8,主 CPU 模块 8 读取到每相的开关频率参与到开关频率控制模块 17 中来产生滞环宽度给定。

[0006] 所述的 PWM 整流器电流滞环控制数字实现系统的采样环节是通过配置 CPU 定时器 0 的周期为 5 微秒,AD 的触发源选择为 CPU 定时器 0,采用降低 AD 采样窗口的时间来保证 16 个通道的采样在 5 微秒内完成,通过电流滞环控制模块来控制开关管的导通,同时 5 微秒也实现了 a 相桥臂上管和 a 相桥臂下管的死区时间。

[0007] 本发明采用 TI 的 Piccolo 系列的 TMS320F28069 DSP 来进行控制,充分利用该芯片双核处理器的功能。在含有 CLA 的 F28069 处理器中,CLA 可将 CPU 解放出来,自动控制外设的运作,达到更高的控制精度以及更好的实时性。克服了传统控制方式的单 CPU 系统,DSP 主循环运算和中断运算之间传递信息需要占用 CPU 的开销时间,本发明提出的方案可在 DSP 中并行的工作,CLA 和主 CPU 之间互不影响,同时来进行算法运算和访问不同的外设接口。在主 CPU 中完成每 5 微秒启动一次 CLA,同时 AD 采样的配置也保证 5 微秒完成一次;PWM 整流器系统的逻辑控制、故障保护、直流电压闭环控制、三相给定电流的产生、开关频率的闭环控制都在主 CPU 中完成。主 CPU 的控制周期为 100 微秒,每 100 微秒主 CPU 和 CLA 交换一次数据。在 CLA 中完成 AD 采样数据的读取、平均值计算、电流滞环控制策略、PWM 输出和开关频率计算等。这样对每一个电流给定可以完成最多 20 次的跟踪,使电流滞环跟踪控制相关运算与给定电流相关运算分离,以充分利用 DSP 的双核处理器功能,保证了电流跟踪的实时性、同步性及控制精度。

附图说明

- [0008] 图 1 为本发明采用的数字控制策略实现示意图;
- [0009] 图 2 为控制系统采样环节示意图;
- [0010] 图 3 为 a 相电流滞环控制软件流程图;
- [0011] 图 4 为单桥臂逆变器原理拓扑图;
- [0012] 图 5 为电流滞环控制原理图;
- [0013] 图 6 为开关频率控制原理框图;
- [0014] 图 7 为电网电压锁相、直流电压控制、给定电流产生模块原理框图。
- [0015] 图 8 为传统 SVPWM 控制方式 PWM 整流器输出 8A 无功电流稳态时的电流跟踪波形。
- [0016] 图 9 为本发明采用的电流滞环控制方法 PWM 整流器输出 8A 无功电流稳态时的电流跟踪波形。
- [0017] 图 10 为电流滞环控制方法 PWM 整流器输出 8A 无功电流启动跟踪波形。

具体实施方式

- [0018] 下面结合附图对发明内容作进一步说明:
- [0019] PWM 整流器电流滞环控制数字实现系统,包括依次连接的 PWM 驱动电路 2、三相电

压型逆变器 1、电压和电流信号采集部分 3、输出电感 4 和三相交流电网 5，电网电流和直流电压经过电压和电流信号采集部分 3 到 TI F28069 DSP 芯片的 A/D 电路 6 进行采样，片内的 CLA 模块 6 通过 A/D 值读取程序模块 11 直接读取 A/D 采样的结果，并通过平均值计算程序模块 12 计算出 100 微秒的平均值，存储到 CLA-to-CPU RAM 存储器 10 中，主 CPU 模块 8 能够每 100 微秒通过 CLA-to-CPU RAM 存储器 10 来读取这些采样值，结合这些采样值通过电网电压锁相模块 15、直流电压控制模块 16、开关频率控制模块 17 和给定电流产生模块 18 计算出三相电流给定和滞环宽度给定存储到 CPU-to-CLA RAM 存储器 9 中，CLA 模块 6 每 100 微秒通过 CPU-to-CLA RAM 存储器 9 来读取三相电流给定和滞环宽度给定，通过电流滞环控制模块 14 产生 PWM 输出，PWM 输出通过 PWM 驱动电路 2 来控制 PWM 整流器中三相逆变器 IGBT 的导通，CLA 模块 6 中的开关频率计算模块 13 通过统计每个开关管的开关次数来计算出每一相的开关频率，并能通过 CLA-to-CPU RAM 存储器 10 传递给主 CPU 模块 8，主 CPU 模块 8 读取到每相的开关频率参与到开关频率控制模块 17 中来产生滞环宽度给定。

[0020] 所述的 PWM 整流器电流滞环控制数字实现系统的采样环节如图 2 所示，是通过配置 CPU 定时器 0 的周期为 5 微秒，AD 的触发源选择为 CPU 定时器 0，采用降低 AD 采样窗口的时间来保证 16 个通道的采样在 5 微秒内完成，通过电流滞环控制模块来控制开关管的导通，图 2 中 VT1 代表 a 相桥臂上管，VT2 代表 a 相桥臂下管，同时 5 微秒也实现了 a 相桥臂上管和 a 相桥臂下管的死区时间，5 微秒的控制时间接近模拟电路电流滞环控制，较常规的定频采样滞环控制，解决了检测延迟带来的影响，同时提高了电流控制的精度。

[0021] 所述的 PWM 整流器电流滞环控制数字实现系统的 a 相电流滞环控制流程图如图 3 所示，结合图 4 单桥臂逆变器拓扑和图 5 电流滞环控制原理对本发明电流滞环控制原理进行阐述：在电感电流 i_L 正半周，当 $i_L - i^* < -h$ 改变功率开关的状态，产生的脉冲信号触发导通，电感电流开始增加，直到 $i_L - i^* \geq h$ 时，开关 VT1 管关断，VT2 关断或开通时， i_L 将通过 VD2 续流，在输入电压和电网电压的作用下，电感电流开始减小，同理可知，在电感电流 i_L 负半周，当 $i_L - i^* \geq h$ 时，改变功率开关管的状态，产生的脉冲信号触发 VT2 导通，电感电流开始减小，直到 $i_L - i^* \leq -h$ 时，开关管 VT2 关断，VT1 关断或开通时， i_L 将通过 VD1 续流，在输入电压和电网电压的作用下，电感电流开始增加，这样送入到公共交流电网的的电流 i_L 以 $2h$ 的滞环宽度跟踪正弦参考电流。b 相和 c 相的控制过程同 a 相。按照上述控制原理，IGBT 高电平导通的情况下，列出每相的控制过程：

[0022] $I_{aact} > I_{aRef} + I_{href}$ 下管开通，上管关断，PWM1 为低电平，PWM2 为高电平；

[0023] $I_{aact} < I_{aRef} - I_{href}$ 上管开通，下管关断，PWM1 为高电平，PWM2 为低电平；

[0024] $I_{bact} > I_{bRef} + I_{href}$ 下管开通，上管关断，PWM3 为低电平，PWM4 为高电平；

[0025] $I_{bact} < I_{bRef} - I_{href}$ 上管开通，下管关断，PWM3 为高电平，PWM4 为低电平；

[0026] $I_{cact} > I_{cRef} + I_{href}$ 下管开通，上管关断，PWM5 为低电平，PWM6 为高电平；

[0027] $I_{cact} < I_{cRef} - I_{href}$ 上管开通，下管关断，PWM5 为高电平，PWM6 为低电平。

[0028] I_{aact} 、 I_{bact} 和 I_{cact} 为 CLA 每 5 微秒读取的 AD 采样值， I_{aRef} 、 I_{bRef} 、 I_{cRef} 和 I_{href} 为每 100 微秒 CLA 从主 CPU 读取的三相电流给定和滞环宽度给定。由于功率开关管固有开关时间的影响，开通时间往往小于关断时间，因此在上下桥臂互补控制时，容易发生同臂两个功率开关管同时导通的短路故障。为防止同一桥臂两个功率开关管的直通，在 PWM 控制信号中，必须设定“先断后通”PWM 开关死区。流程图中的 k 和 j 是为了保证上下管切

换时,加入死区控制的计数器。整个电流滞环控制是在 CLA 中完成的,完全独立于主 CPU 运行,控制周期是 5 微秒,可对同一个指令进行多达 20 次跟踪,保证了电流跟踪的实时性、同步性及控制精度。

[0029] 见图 1 主 CPU 中主要包括电网电压锁相模块 15、直流电压控制模块 16、开关频率控制模块 17、给定电流产生模块 18。开关频率控制模块如图 6 所示,主要包括最大开关频率统计 1、PI 调节器 2 和调节器输出限幅 3。它将 CLA 中计算出来的三相开关频率的最大值与给定开关频率 F_{ref} 比较,通过 PI 调节器 2 产生滞环宽度给定 I_{href} ,将滞环宽度给定 I_{href} 传递给 CLA,由 CLA 中的电流滞环控制模块来保证实际的开关频率不超限。主 CPU 中的其它模块如图 7 所示,直流电压控制模块 1 完成 PWM 整流器输出直流电压的闭环调节,将直流电压给定 U_{dcRef} 与实际直流电压 U_{dc} 进行比较,它们的偏差进行 PI 调节控制,直流电压环的输出是网侧有功电流的给定 I_{dRef} ;电网电压锁相模块 2 完成电网电压相位和频率的检测,将检测到的电网线电压 U_{ab} 、 U_{bc} 通过软件锁相环算法计算出电网电压相位角和频率,为电流变换提供准确的相位角;给定电流产生模块 3 完成将网侧有功和无功电流给定 I_{dRef} 、 I_{qRef} 变换到三相 a、b、c 轴电流给定 I_{aRef} 、 I_{bRef} 和 I_{cRef} ,CLA 接收到三相电流给定和滞环宽度给定来完成电流滞环控制。

[0030] 本发明提出的控制策略在 15kW 的 PWM 整流器装置上进行了验证,图 9 和图 10 为直流电压为 600V,无功电流给定为 8A 时的稳态电流跟踪波形和启动电流跟踪波形。图 8 为传统 SVPWM 控制方式 PWM 整流器输出 8A 无功电流稳态时的电流跟踪波形。从图 8 和图 9 的波形对比,可发现本发明提出的 PWM 整流器控制策略的电流跟踪精度远远好于传统的控制方式,有效地抑制了电流毛刺忽大忽小的现象。从图 10 的启动电流跟踪波形可以看出,本发明提出的 PWM 整流器控制策略动态响应特性非常好,启动后,实际电流在一个电网周波 (20ms) 内就可以跟踪上给定电流,克服了传统控制方式由于检测和计算延迟带来的电流动态响应慢的问题。

[0031] 以上所述,仅是本发明的较佳实施例而已,并非对本发明作任何形式上的限制,虽然本发明已以较佳实施例揭露如上,然而并非用以限定本发明,任何熟悉本专业的技术人员,在不脱离本发明技术方案范围内,当可利用上述揭示的技术内容做出些许更动或修饰为等同变化的等效实施例,但凡是未脱离本发明技术方案内容,依据本发明的技术实质,在本发明的精神和原则之内,对以上实施例所作的任何简单的修改、等同替换与改进等,均仍属于本发明技术方案的保护范围之内。

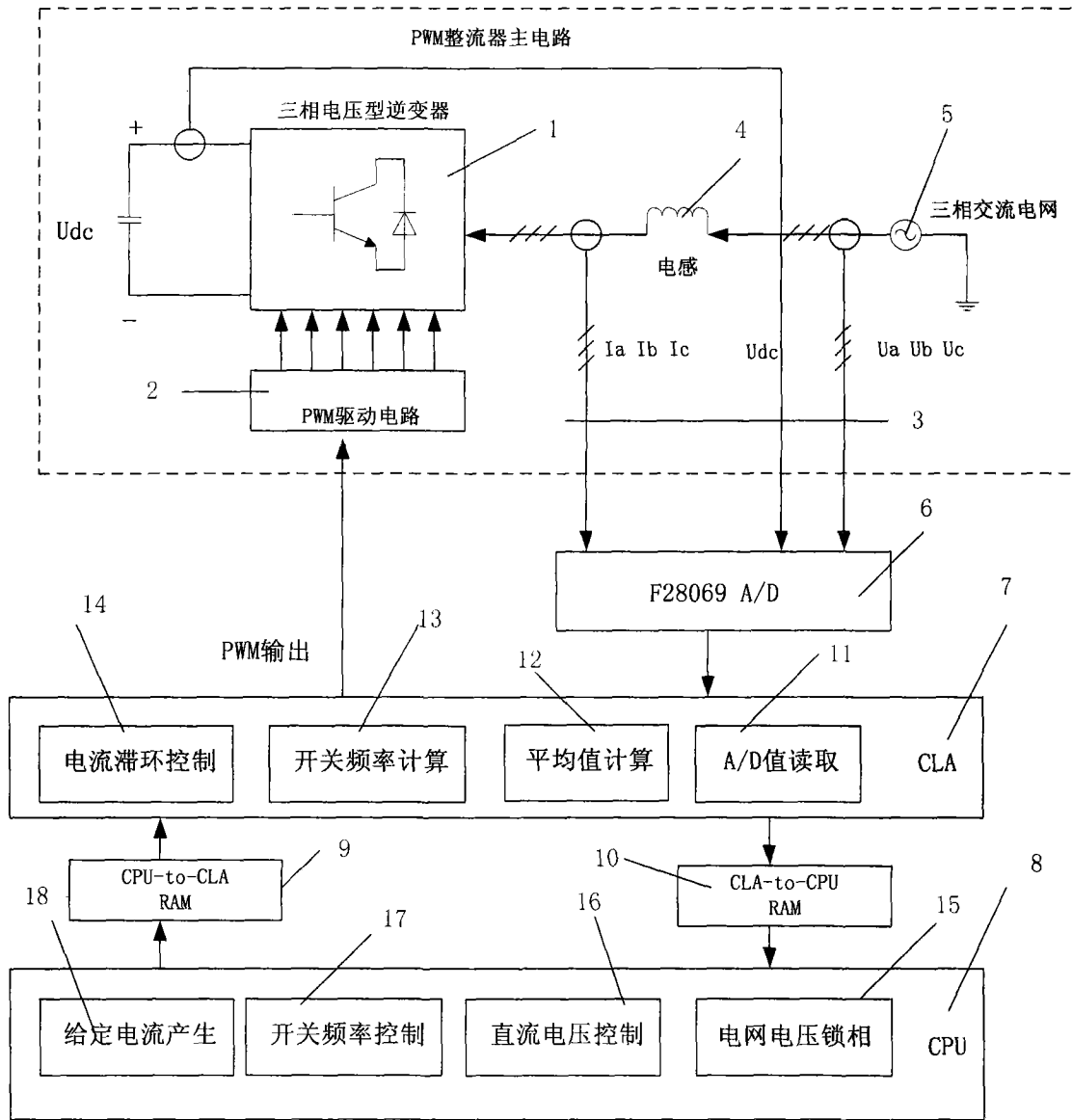


图 1

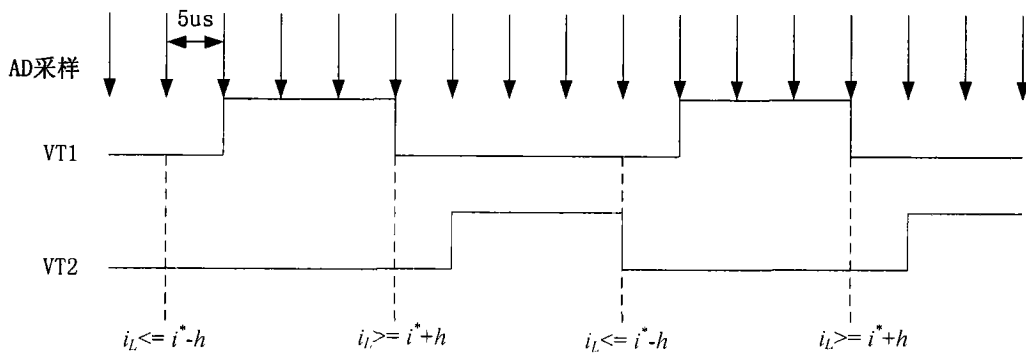


图 2

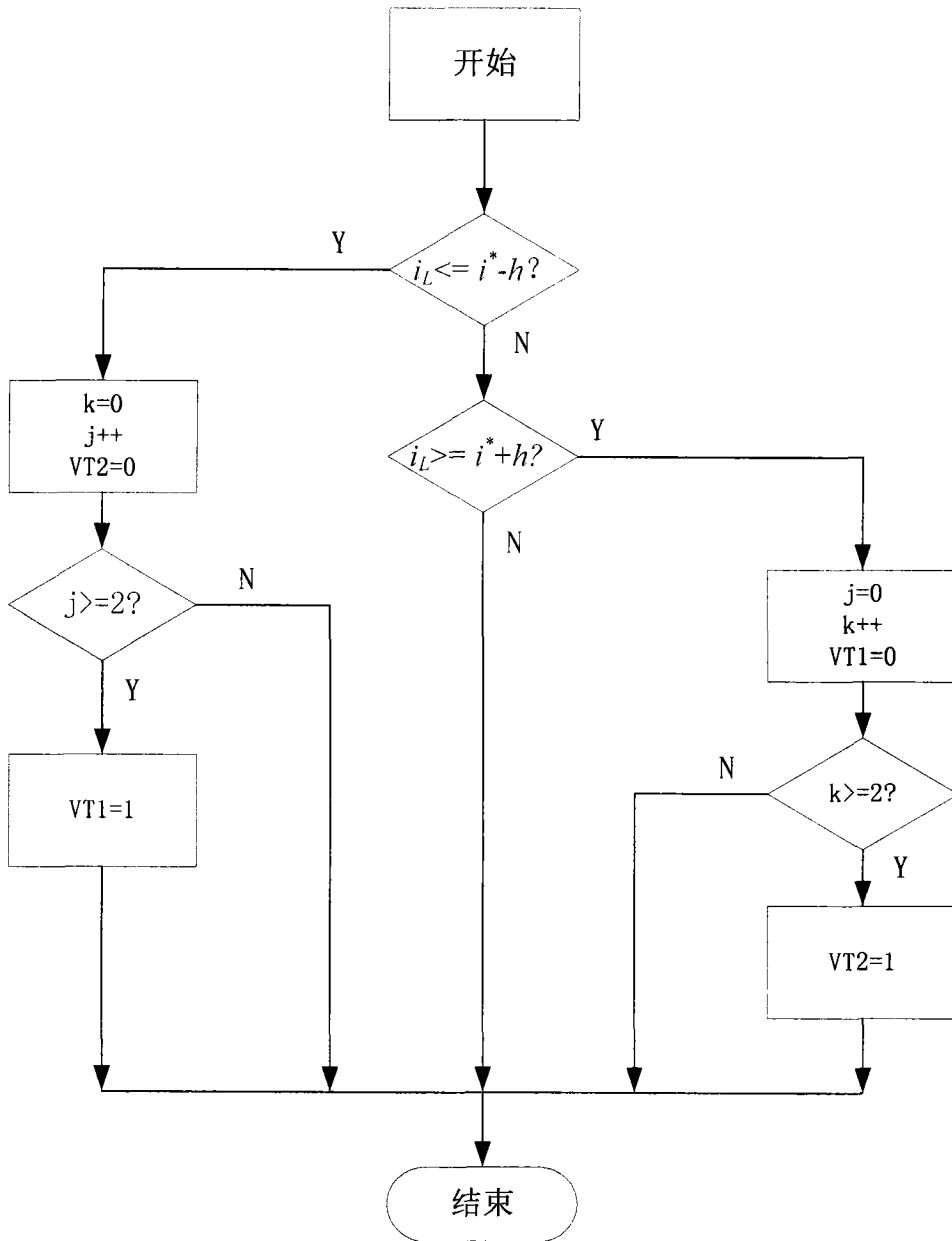


图 3

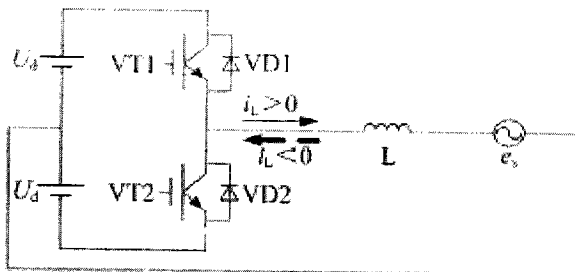


图 4

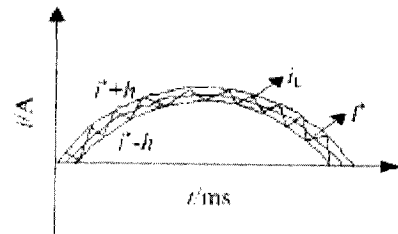


图 5

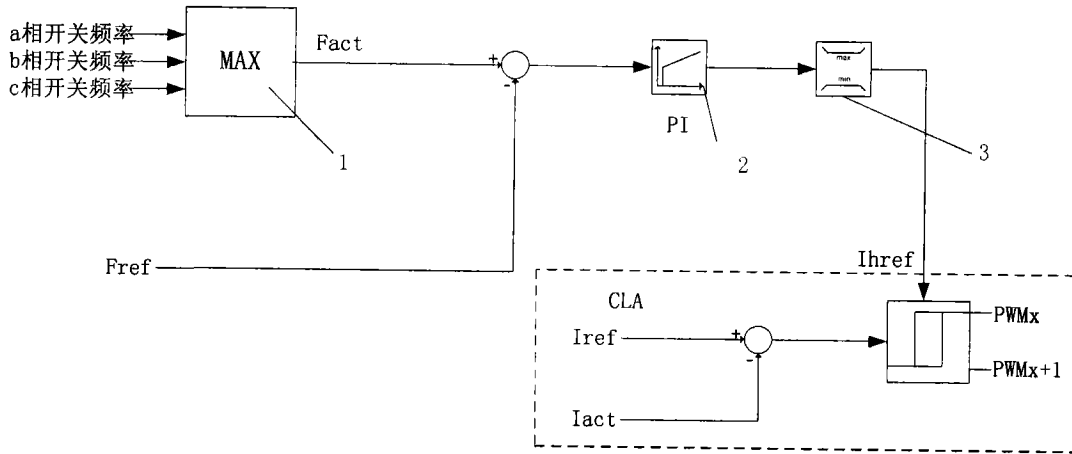


图 6

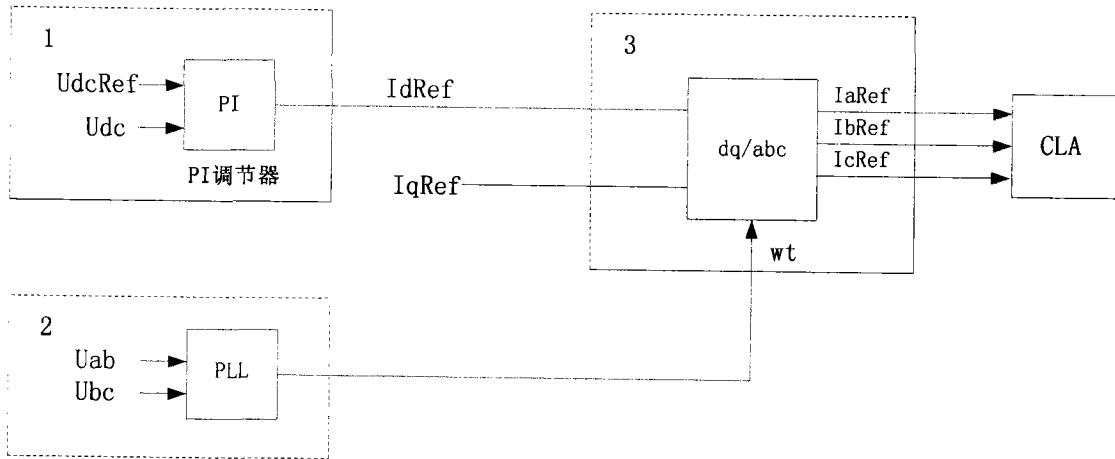


图 7

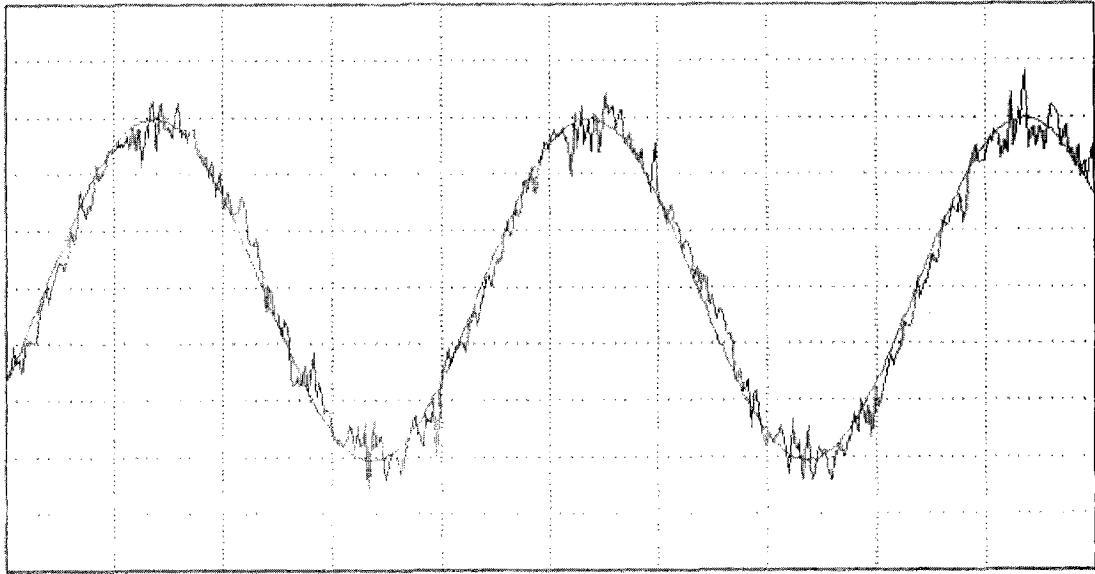


图 8

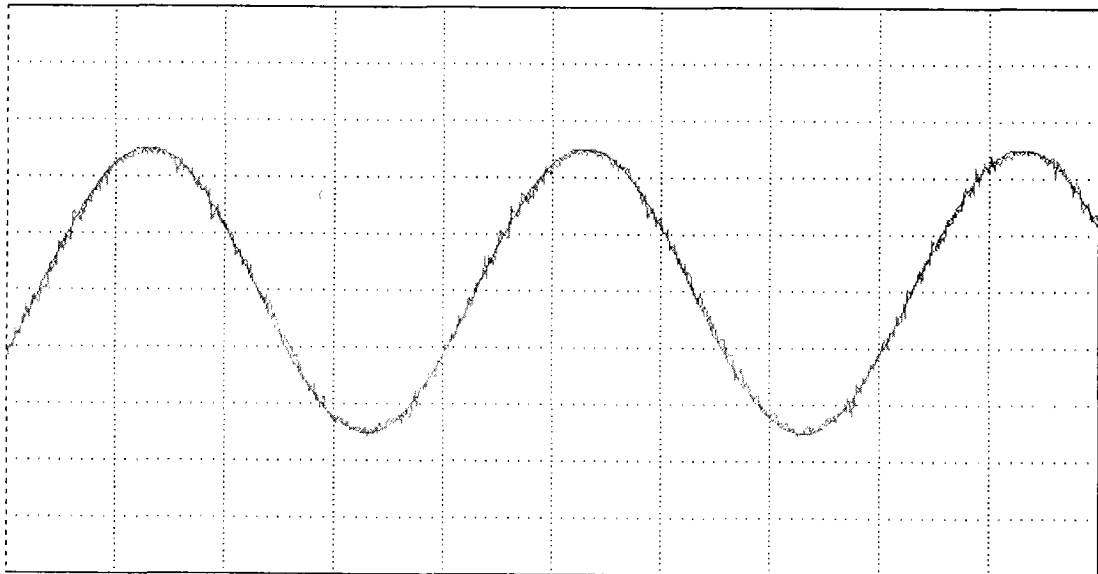


图 9

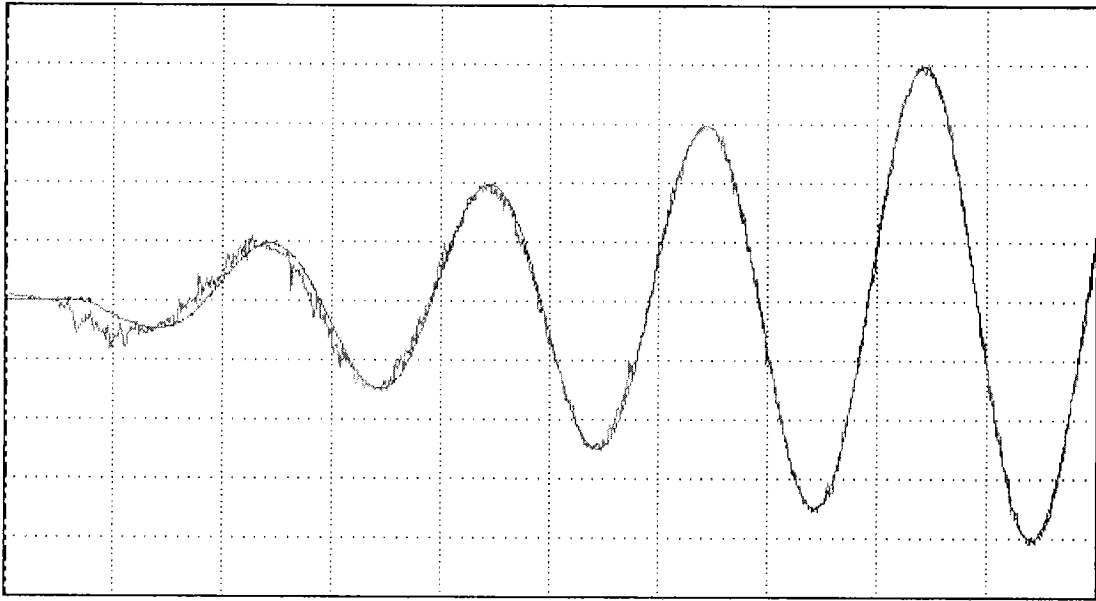


图 10