

# 公告本

申請日期	89 年 7 月 11 日
案 號	89113785
類 別	H03F 3/219

A4  
C4

504896

(以上各欄由本局填註)

## 發明專利說明書

一、發明 名稱	中 文	放大器電路
	英 文	Amplifier circuit
二、發明 創作人	姓 名	(1) 安竹·沃特曼 Veltman, Andre (2) 漢瑞克斯·多門西諾 Domensino, Hendrikus Johannes Jacobus
	國 籍	(1) 荷蘭                      (2) 荷蘭
三、申請人	住、居所	(1) 荷蘭古倫堡馬克四十九號 Markt 49, 4101 BW Culemborg, the Netherlands (2) 荷蘭恩和芬明克勒史佩林二號 Minckelersplein 2, 5611 EE Eindhoven, the Netherlands
	姓 名 (名稱)	(1) 恩和芬工業大學 Technische Universiteit Eindhoven
代 表 人 姓 名	國 籍	(1) 荷蘭
	住、居所 (事務所)	(1) 荷蘭恩和芬多雷夫路二號 Den Dolech 2, 5612 AZ Eindhoven, the Netherlands
	代 表 人 姓 名	(1) 賀曼·布利 de Bree, Herman Frederik Frans

裝

訂

線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ， 有 無主張優先權

荷蘭 1999 年 1 月 12 日 1011002 無主張優先權

有關微生物已寄存於： ， 寄存日期： ， 寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明(1)

本發明關係於一種放大器電路，用以放大電子信號，包含可控制開關機構，用以產生一方塊波信號，於操作時，其振幅係變化於第一及第二供給電壓之間，濾波機構，用以濾波該方塊波信號，以產生一輸出信號，該濾波機構包含一自感及一電容，提供機構，用以提供一濾波電容電流成比例於流經濾波電容之電流，調變機構，用以藉由反應於予以被放大之輸入信號，而驅動開關機構，以脈衝寬度調變該方塊波信號，及校正機構，用以由輸入信號及成比例於輸出信號之輸出信號值導出之參考值，以提供一校正信號，用以控制該調變機構。

此類型放大器電路係揭示於美國專利第5,606,289號案中，於實際上被稱為所謂D類放大器。

於D類放大器電路中，一方塊波信號係被產生，該信號具有遠高於予以放大之輸入信號之最高頻率的頻率。該信號之脈衝寬度比率係被調變，使得方塊波信號之平均值係成比例於輸入信號。藉由施加該方塊波信號至具有截止頻率範圍由最高信號頻率及方塊波信號頻率間一低通濾波器或諧振電路時，一輸出信號係被產生，該方塊波信號之切換頻率或方塊波頻率及較高頻率係被去除。輸出信號代表方塊波信號之平均值，及被放大一放大因數之輸入信號之平均值，該放大因數係由調變器，校正信號，電源及開關機構之電氣特徵所決定。一般而言，例如M O S F E T（金屬氧化物半導體場效電晶體）之開關電晶體係被使用作為開關機構。

（請先閱讀背面之注意事項再填寫本頁）

訂  
線

## 五、發明說明(2)

例如 A 及 A B 級放大器之線性放大器，其放大器級係基本上操作為一可控制串聯電阻，其具有很低能量效率，因為當放大器未被驅動至滿載時，高熱消散發生於輸出級中。另一方面，一包含一開關輸出級之放大器電路，例如依據本發明之放大器電路，只展現小程度之散消散，因為當開關機構為關閉時，流經輸出級之電流係為零，及當開關機構導時，於輸出級間之電壓係實際上為零。開關放大器或 D 類放大器具有實際上  $> 90\%$  之很高能量效率。

於實際上，若一不想要效應發生於開關機構中，其造成了理想輸出信號之干擾。該干擾可以被細分成內部錯誤及外部錯誤。

放大器之輸出阻抗係主要由濾波機構所決定，該濾波機構係用以濾出方塊波信號。此阻抗係取決於頻率並實質上係大約等於頻帶端之標稱負載電阻值。因此，由於外部造成之於輸出信號之干擾係幾乎未被抑制於被供給至負載之信號中。再者，一負載阻抗有關之頻率轉移將發生。

再者，開關電晶體，例如具有大有限反應時間，該反應時間係主要由寄生電容所造成。連接成所謂半橋電路之電晶體，必須永遠不能同時“導通”，半橋電路中兩開關電晶體係呈串聯安排及方塊波信號係產生於電晶體之接面，因為由正電端至負電端電流路徑將被形成於其中。此一短路時所發生之電無疑的將對開關機構造成損壞。為此理由，一所謂“靜止時間”係於電晶體之切換時加以維持，以確保至少一電晶體將為“關閉”。特別是，於小振幅中，此靜止時間

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

### 五、發明說明(3)

造成負載放大器電路之信號轉移中之強烈非線性。

最後，取決於調變機構之類型，呈現於供給電壓上之干擾可以被傳送至輸出信號。

由輸出濾波器造成之輸出阻抗及由靜止時間造成之非線性及於供給電壓上之干擾可以以先前技藝開關放大器電路加以儘可能地降低，假設它們被適當設計的話，藉由於閉環路回授中之校正信號至調變機構加以進行。然而，已經發現可實際之最大抑制並不適當，由於輸出濾波器阻抗／相移之故。再者，穩定狀況可以取決於負載及供給電壓。

因此，本發明之第一目標係提供於D類放大器電路之輸出信號中由內部及外部錯誤源造成之干擾的加強抑制，藉由消除於放大器電路之信號轉移特徵上之影響。

依據本發明，此目標係藉由用以由輸入信號導出一參考電流之提供機構加以完成，其中校正機構係被安排以提供校正信號成爲一來自參考電流及濾波電容電流之電流校正信號。

本發明係基於一適當差動校正係需要的看法，以作用於輸出信號中之干擾之快速校正，於此方面中，本發明有利用使用濾波電容電路，其係成比例於放大電路之輸出信號電壓之導數，而沒有高頻雜訊及其他干擾之缺點，該干擾發生於分開差動機構用以提供一D校正信號時。

藉由將輸出濾波器放置於依據本發明之控制環中時，一以此方式控制之放大器的輸出濾波器阻抗將很難造成放

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明(4)

大器之輸出阻抗。於放大器電路之負載中之變化可以直接被檢出及校正，因為由負載中之變化所造成之濾波電容電流之變化將立即造成一電流校正信號之產生。

於本發明之較佳實施例中，其目的係用以儘快地消除這些干擾，最好是於開關機構之一切換週期內。為了此方面，用以提供濾波電容電流之機構係為寬頻帶機構，即，包含一平均值五倍於放大器信號頻寬或更高。

基本上，用以量測濾波電容電流有兩種可能性。於直接量測法中，一感應器或其他電氣元件，例如一電阻係串聯連接至濾波電容。於間接量測法中，電流係藉由一電容所提供，該電係並聯連接該濾波器電容。直接量測之優點是經由濾波電容之電流可以以最大正確性而沒有任何相移之方式加以代表。

於本發明之另一實施例中，為了提供一濾波電容電流，其係最大成比例於流經濾波電容之電流，提供濾波電容電流之機構包含一變流器，其係串聯連接至濾波電容或其部份，該變流器係由具有同軸電纜繞於其上之鐵心所作成，其一導線例如內導線係串聯連接至該濾波電容，而一比例於流經濾波器電容之濾波電容電流係產生於另一導線上，即同軸電纜之內導線。

濾波電容電流及參考電流並未包含任何有關於該予以放大之信號中之可能直流(DC)成份。因此，一依據本發明之放大器電路之較佳實施例，以電壓放大器之形式除了電流校正信號外，另包含一電壓校正信號。

(請先閱讀背面之注意事項再填寫本頁)

訂 線

## 五、發明說明(5)

於另一依據本發明之放大器電路之實施例中，校正信號係如此被處理成爲一用於調變機構之控制信號，該校正機構包含一第一差動電路，用以提供來自參考電壓之第一差信號及輸出電壓信號，一第二差動電路，用以由參考電流及濾波電容電流，提供一第二差信號，一比例放大(P)或比例積分(P I)放大控制電路，包含一用於第一差信號之輸入，一用以處理第二差信號一因素(D)之輸入之控制電路，及一總和電路，用以總和P或P I控制電路之輸出信號及D控制電路之輸出信號，用以控制該調變機構。

此實施例使得控制系統可以快速及適當地經由電流回授環路反應於在放大電路之輸出上之變化，其中該電壓回授將使得系統跟隨著想要輸出位準及低頻範圍。於實際上發現，濾波電容電流於低頻率範圍反應呈一較不足程度，因爲當信號頻率爲低時，第一階導數係太小，使得電壓回授環路必須被設計以能操作於至少大約小於500 Hz之低頻範圍中。

於先前技藝中，比較電路係大致用作爲調節機構，輸入係爲一三角波(或鋸齒波)電壓及信號，予以放大以一校正信號之可能相加。此技術係被稱爲"正弦-三角"調變。當正弦-三角調變時，當放大器係被驅動至一高程度輸出時，調變機構可以造成相當窄脈衝，該等窄脈衝可能對半導體開關電晶體有害。除此之外，錯誤可能於後續停止時間被引入。此類型之錯誤可以特徵化爲放大器電路之內部

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明(6)

錯誤。除此之外，正弦－三角調變器之輸出電壓係成比例於被施加之供給電壓，這可以被認為是一內部錯誤。

除了正弦－三角調變原理外，未經常被用於D類放大器之“ $\Sigma - \Delta$ ”調變原理也適用於依據本發明之放大器電路中。依據 $\Sigma - \Delta$ 調變原理，該調變機構包含一磁滯控制電路。相反於 $\Sigma - \Delta$ 調變器，開關機構之切換頻率可以在供給電壓之影響下改變，同時，信號依 $\Sigma - \Delta$ 調變原理加以上下變動。

於本發明之較佳實施例中，調變機構包含一磁滯控制電路，其作動以使得其可能改變開關機構之切換頻率，這對於先前技藝已知之開關放大器係不可能的。基本上，當使用依據本發明之磁滯控制電路時，開關頻率係自由的，並且它將隨供給電壓及輸出電壓及輸出電流改變，而不必進一步控制。切換頻率必須防止相對於可允許之輸入信號之最高頻率變成太低，因為這將造成於輸出信號之不想要之大切換漣波。

原理上，於依據本發明之放大器電路之輸出信號之干擾係於一延伸切換週期中被等化。因此，反應之增快速度係藉由將固定切換頻率之原理丟掉而取得，這使得其可能實現放大器電路之低輸出阻抗。

為了使放大器電路操作於想要之平均切換頻率，本發明之另一實施例已經被架構有頻率控制，藉由提供磁滯控制電路以一控制輸入，該控制係用以反應以控制其磁滯窗。該磁滯窗之寬度決定系統之（平均）切換頻率，而不必

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明(7)

影響有關於干擾消除之特性。

於依據本發明之放大電路中，使用一磁滯控制電路之另一優點是需要  $\Sigma - \Delta$  調變原理所需之積分機構，其積分於放大電路之輸出信號及一想要值間之差，其已經詳細以輸出濾波器之濾波電感之形式呈現，其電流係為開關機構之方塊電壓及放大器之輸出電壓間之差之積分。經由濾波電感之電流係可部份地用於濾波電容電流中，當然，其代表係依據本發明相較於由輸入信號所導出之參考電流之想要值，並被供給至磁滯控制電路作為一校正信號。

將積分機構加入於輸出濾波器之優點係干擾可以快速減少，較佳地在開關機構之一開關週期內減少。

除了以電壓放大器形式之實施例外，也可能以一包含所謂電流輸出之放大器之形式之實施例加以實現。此一電流放大器中，至少三個電流之兩個，即濾波器自感電流，濾波電容電流及／或輸出信號電流可以被量測。

依據本發明之一電流放大器之實施例，包含提供機構，用以提供一濾波自感電流，其成比例於流於濾波自感之電流，提供機構，其提供一成比例於輸出信號電流之輸出電流信號，其中，校正機構包含一第一差動電路，用以提供來自參考電流之第一差信號及輸出電流信號，一控制電路包含一輸入，用以第一差信號，及一輸入用於成比例於輸出信號電壓之輸出電壓，及一總和電路，用以總和來自控制電路之輸出信號及一成比例於濾波自感電流之電流值，用以控制調變機構。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明(8)

於該實施例中，濾波電容電流係由濾波自感電流及輸出電流信號之量測導出。

依據本發明之放大器電路之原理可以用於所謂半橋電路中，其中可以得到一相對於零點之具有正及負電壓值之供給源，及用於所謂全橋或H橋電路中，兩者均所謂（互補模式控制）"2層"模式及"3層"模式。於後者模式中，可以提供一由第一及包含半橋電路之第二放大器電路作成之放大器電路，其中依據本發明之實施例，於第二放大器電路之參考電壓及參考電流相較於第一放大器電路係被以反相加以處理。

爲了最佳地消除此被連接成爲全橋或半橋電路之放大器電路之干擾，依據本發明提供有一共同磁滯控制電路，其包含一第一及一第二可控制磁滯窗，用於第一及第二放大器電路，其中磁滯控制電路係被一包含一差動期及一共同期之控制信號所控制，其中差動期控制於第一及第二放大器電路間之想要相差，及共同期控制第一及第二放大器電路之平均切換頻率。

因此，磁滯控制使得兩橋分支之脈衝相位被精確地設定，使得倍頻切換頻率完成於輸出上，當輸出信號不等於零時係重要的。此所謂"3層"模式之主要優點是當沒有輸入信號時，其中於橋分支之兩輸出間將絕對不會有切換漣波。

於實際使用之多數電路中，防止開關機構之方塊波狀輸出信號係有困難的，該信號除了想要之差分成份外也包

（請先閱讀背面之注意事項再填寫本頁）

訂  
線

## 五、發明說明(9)

含一共同成份。這是由於來自開關機構之調變信號中之小時間差所造成。藉由適當地分佈輸出濾波器之自感於兩橋輸出及磁耦合濾波線圈上，也有可能實現差電感，用於差動及共同成份（同相或“共同模式”）信號成份上。

於依據本發明之放大器電路之另一實施例中，其實施該濾波機構，用以濾波全橋或半橋電路之方塊波信號，該濾波機構包含一自感，其係基本上由8形鐵心作成，其具有第一及第二外鐵心柱，每一鐵心柱被提供有一繞組，及一中心鐵心柱，其中心鐵心柱具有一較兩外鐵心柱為高之磁阻，其中於第一外鐵心柱上之繞組係連接至第一及第二開關電晶體之接點，及於第二外鐵心柱上之繞組係連接至第三及第四開關電晶體之接點，使得來自橋電路之同相或共同相信號於鐵心之兩外鐵心柱中產生一磁場，及來自橋電路中之反相信號產生一經由中心鐵心柱之磁場。

藉由使用適用於實現電感分佈之輸出濾波器之濾波器電容及用於差動路徑及共同路徑之不同電容值，而實現於輸出濾波器中之共同元件之低通頻帶，這成份可以更有效地被抑制。

於本發明之另一實施例之進一改進中，特別是有關於放大器電路之雜訊行為係被完成，其中用以形成參考電流之差動機構及抗假化輸入濾波器機構係被組合於輸入側之一電路上，該電路包含一第一差動放大器，一第二差動放大器，及一第三差動放大器，第一差動放大器包含一輸入，用以連接來自放大器電路之輸入信號，及一輸出，連接

（請先閱讀背面之注意事項再填寫本頁）

訂  
線

## 五、發明說明(10)

有一低通濾波器，該第二差動放大器係與該低通濾波器串接作為一積分器，其包含一輸出，用以供給參考電壓，及該第三差動放大器連接至該低通濾波器，用以供給參考電流。

依據本發明之放大器電路係特別適用於作為音響放大器中之輸出級，但也可以用於精密量測及控制目的之功率放大器，例如具有用於功率及頻寬產物之特殊高值之伺服放大器。

本發明將隨後參考附圖加以詳述，諸附圖示出本發明之較佳實施例。

### [圖式之簡要說明]

第1圖為一方塊圖，其中示出一典型D類放大器之主要元件。

第2圖為一方塊圖，其中示出於最一般形式之依據本發明之放大器電路。

第3圖為一方塊圖，其示出依據本發明之放大器電路之第一實施例，其係被架構為所謂半橋電路。

第4圖為一依據本發明之放大器電路之第二實施例之方塊圖，其被架構為一所謂全橋或H-橋電路。

第5a-5c, 6, 7a-7c及8a-8d圖示出依據本發明之放大器電路之操作之信號波形，其具有如第3或4圖所示之架構。

第9圖示出用於依據本發明之放大器電路中之變流器

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明 (11 )

第 1 0 圖為一方塊圖，其示出依據本發明之放大器電路之一較佳實施例，其係被架構為一所謂電流放大器。

第 1 1 圖為一方塊圖，其示出一用於依據本發明之全橋或 H - 橋電路之被動輸出濾波器之一較佳實施例。

第 1 2 圖示出用於第 1 1 圖之輸出濾波器之濾波器線圈之實施法。

第 1 3 圖為一方塊圖，其示出用於依據本發明之放大器電路之組合輸入濾波 / 參考電流提供機構之一較佳實施例。

### 主要元件對照

1	開關放大器
2	開關級
3	調變機構
4	控制機構
5	抗假化輸入濾波器
6	輸入信號
7	控制信號
8	方塊波信號
9	輸出濾波機構
1 0	輸出信號
1 1	放大器電路
1 2	控制機構

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明(12)

- |     |          |
|-----|----------|
| 1 3 | 參考電流提供電路 |
| 1 4 | 差動電路     |
| 1 5 | 差動電路     |
| 1 6 | 自感       |
| 1 7 | 濾波電容     |
| 1 8 | 濾波電容電流   |
| 2 0 | 放大器電路    |
| 2 1 | 開關機構     |
| 2 2 | 調變機構     |
| 2 3 | 輸出濾波機構   |
| 2 4 | 線圈       |
| 2 5 | 電容       |
| 2 6 | 輸出端      |
| 3 0 | 輸入端      |
| 3 1 | 校正機構     |
| 3 2 | 變流器      |
| 3 3 | 衰減機構     |
| 3 4 | 濾波機構     |
| 3 5 | 差動機構     |
| 3 6 | 輸入濾波器    |
| 3 7 | 比例積分控制電路 |
| 3 8 | 控制電路     |
| 3 9 | 總和電路     |
| 4 0 | 濾波機構     |

(請先閱讀背面之注意事項再填寫本頁)

訂 · 線

## 五、發明說明 (13 )

- |     |         |
|-----|---------|
| 4 1 | 滯後控制電路  |
| 4 2 | 輸入      |
| 4 3 | 低通濾波機構  |
| 4 4 | 負載      |
| 5 0 | 放大器電路   |
| 5 1 | 開關機構    |
| 5 2 | 開關機構    |
| 5 3 | 滯後控制電路  |
| 5 4 | 輸出濾波機構  |
| 5 5 | 濾波電容    |
| 5 6 | 輸出端     |
| 5 7 | 輸出端     |
| 5 9 | 輸出電流    |
| 6 0 | 功率放大器   |
| 6 1 | 同軸電纜    |
| 6 2 | 內導線     |
| 6 3 | 外導線     |
| 6 4 | 環形鐵心    |
| 6 5 | 高通濾波器   |
| 6 6 | 控制電路    |
| 7 0 | 被動輸出濾波器 |
| 7 1 | 濾波電感    |
| 7 2 | 濾波線圈    |
| 7 3 | 端       |

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 (14 )

- 7 4 端
- 7 5 濾波線圈
- 7 6 端
- 7 7 濾波線圈
- 7 8 磁耦合
- 8 0 濾波電容
- 8 1 電容
- 8 2 電容
- 8 3 電容
- 8 4 串聯電路
- 8 5 串聯電路
- 9 1 外鐵心柱
- 9 2 外鐵心柱
- 9 3 中心鐵心柱
- 9 4 氣隙
- 1 0 1 差動放大器
- 1 0 2 低通濾波器
- 1 0 3 差動放大器
- 1 0 4 差動放大器

於各實施例中之相同參考數所指之元件或元素係於整個內容中具有相同或等效功能。

第 1 圖示出一一般方塊圖，其中一開關放大器或 D 類放大器 1 之原理。放大器 1 包含一開關級 2，其係由例如

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明(15)

開關電晶體之可控制機構所構成。一般而言，所謂 M O S F E T (金屬氧化物半導體場效電晶體) 係用於此目的。兩開關電晶體係被串聯連接成所謂半橋電路於第一(正極)電壓值  $+V_B$  及一第二(負極)供給電壓  $-V_B$  之間。所切換之信號係由兩電晶體之接面所取出。當沒有正或負供給電壓值可用時，一所謂全橋或 H-橋電路可以被使用，其中兩半橋電路係並聯連接於第一(正)供給電壓值  $+V_B$  及一第二(零)供給電壓值之間。被切換之信號將被取於兩橋分支之接面間。另一可能性係所謂 H-橋電路，其包含兩互補模式控制分支。有關於波形及功能性，此電路產生一可以相比於半橋式電路之結果，然而，以此 H-橋電路，半數供給電壓將足夠。

開關機構 2 係藉由調變機構 3 加以控制。調變機構 3 一般包含一比較器電路，其具有兩穩態(二進制)輸出狀態。一大致為三角或鋸齒之振盪信號係施加至比較電路之第一輸入，予以放大之輸入信號係施加至一第二輸入。比較電路之二進制輸出狀態指示是否予以放大之輸入信號係大於或小於振盪信號。

結果，來自調變機構 3 之輸出信號係為一脈衝波形控制信號 7，其脈衝寬度比係為輸入信號 6 所控制，使得脈衝波形信號 7 之平均值係成比例於輸入信號 6。此調變原理係被稱為"正-三角"調變。

當開關機構 2 係為控制信號 7 所驅動時，則於第一及第二供給電壓值間產生一方塊波信號 8。藉由輸出濾波機

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 (16)

構 9，其係大致為包含一自感 16 及一電容 17 之被動低通濾波器，一輸出信號 10 最後被取得並等於為總放大因素 G 所放大之輸入信號 6。輸出濾波機構 9（同時被稱為諧振機構）提供用以由開關機構 2 之切換方塊波信號 9 去除方塊波頻率及較高頻率。

理論上，輸入信號 6 之取樣係被調變機構調變機構 3 所執行於由來自調變機構調變機構 3 所振盪信號之頻率上。如由此所知，當取樣頻率低於取樣信號中之兩倍時，這造成假化。為了儘可能防止由假化作用於輸出信號 10 中之不想要之失真，輸入信號 6 係大致首先被施加至所謂抗假化輸入濾波器 5 電路中，其限定施加至控制機構 4 之輸入信號 6 之頻率，使得將沒有假化發生於調變機構 3 之輸出信號上。

除了正弦 - 三角調變外，所謂“ $\Sigma - \Delta$ ”調變原理也被使用。依據  $\Sigma - \Delta$  調變原理，調變機構包含一磁滯控制電路。再者，需要一積分元件，其積分於開關機構之輸出電壓及想要值間之差。此積分信號係隨後施加至磁滯控制電路之輸入。

如前所述，一橋分支之兩開關電晶體必須不能同時“導通”，因為，這將造成用於供給電壓之短路路徑。用於切換橋分支之一電晶體為“關閉”及隨後切換另一個電晶體“導通”所需之時間係被稱為“空載時間”。此空載時間造成放大器電路 1 之轉移函數為非線性。

於正弦 - 三角調變中，調變機構可以造成很窄脈衝，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(17)

當放大器係被驅動以高程度輸出時，此窄脈衝可能對開關電晶體有害。再者，正弦—三角調變器之輸出電壓成比例於被施加之供給電壓加以變化。

$\Sigma - \Delta$  調變器以一較小空載時間錯誤而與正弦—三角調變有所區別，於輸出信號中虛擬對供給電壓無依隨性及一優良“箝位”行爲，即無窄脈衝。相反於正弦—三角調變器，開關機構之切換頻率可以在供給電壓之影響及信號變動下加以改變，假設並未取其他頻率穩定量測值。應注意的是，切換頻率並未影響放大器之線性，而只影響在輸出上之漣波電壓之振幅。

D類放大器之輸出阻抗係主要由輸出濾波機構9所決定，該濾波機構9係用以濾出方塊波信號。此阻抗係與頻率無關，並且，爲了實際上之理由，其係大約等於放大器電路之頻帶末端之標稱負載電阻。結果，取得一負載阻抗無關頻率轉移，其中，例如導通及關閉連接至放大器電路將同時造成於輸出信號10之變化。

爲了等化於由供給電壓變化，負載變化及開關機構中之必須空載時間所造成之輸出信號10中之干擾，提供有控制機構4。這些控制機構產生一控制信號，其係施加至調變機構3，用以改變開關機構2之切換時間。來自控制機構4之控制信號係由輸入信號6及輸出信號10所提供。由供給電壓變化所造成之空載時間問題及干擾可以有效地藉由適當調整控制機構4加以抑制。

因爲輸出濾波器機構9於放大器電路之輸出頻率範圍

(請先閱讀背面之注意事項再填寫本頁)

訂 · 線

## 五、發明說明 (18)

中，展現強相移，於實際上不可能設計控制機構 4，其中，例如放大器電路之輸出電壓係為校正信號，藉由該校正信號，一適當抑制（即低輸出阻抗）可以實現於較高頻率中。

第 2 圖示出依據本發明之放大器電路之一般方塊圖，其包含控制機構 1 2，用以基於電壓校正信號及電流校正信號，而控制調變機構 3。

電壓校正信號係由參考電壓  $U_{ref}$  及一輸出電壓，而形成於一第一差動電路 1 4 之中，該輸出電壓係成比例於輸出信號 1 0。參考電壓  $U_{ref}$  係由輸入信號 6 於為抗假化輸入濾波器 5 所濾波後所形成。

電流校正信號係由參考電流  $i_{ref}$  及一濾波電容電流 1 8 所形成於一第二差動電路 1 5 中，該濾波電容電流 1 8 係成比例於流經輸出濾波機構 9 之濾波電容 1 7 中之電流。參考電流  $i_{ref}$  係由一來自輸入信號 6 為參考電流提供電路 1 3 所形成，該輸入信號 6 係為抗假化輸入濾波器 5 所濾波。於此實施例中，參考電流提供電路 1 3 包含差動機構。

如於第 2 圖之方塊圖所示，除了濾波輸入信號，參考電壓  $U_{ref}$ ，參考電流  $i_{ref}$ ，電壓校正信號及電流校正信號外，一成比例於供給電壓  $V_B$  之信號係被施加至控制電路 1 2 中，用以等化由供給電壓變化所造成之於輸出信號 1 0 中之干擾。

因為經由輸出濾波機構 9 之濾波電容 1 7 之電流係成

（請先閱讀背面之注意事項再填寫本頁）

訂

線

## 五、發明說明 (19)

比例於輸出信號 10 之電壓差，及參考電流  $i_{ref}$  係成比例於輸入信號 6 之電壓之差動，所以差動電路 14 供給一電流校正信號，藉由該校正信號可以作動一適當差動校正（快）干擾於輸出信號 10 之中。這造成具有高控制組定性之放大器電路，其中於放大器電路上之負載中之改變係直接被檢測及校正，使得於放大器電路之輸出阻抗上之輸出濾波機構 9 之影響係幾乎不值得注意，其中，於放大器電路之實際實現中，輸出阻抗係只有幾  $m\Omega$ 。

第 3 圖示出依據本發明之放大器電路 20 之第一實施例之形式細節，其包含以半橋電路形式之開關機構 21，其係由開關 28，29 所示。於實際上，開關 28，29 包含例如 MOSFET 型電晶體之開關電晶體。

開關機構 21 係為調變機構 22 所控制，於此實施例中，調變機構係以具有可變滯後之史密斯觸發器電路。

用以濾波開關機構 21 之方塊波信號  $U_o$  之輸出濾波器機構 23 係以被動低通濾波器之形式，其包含一自感或線圈 24，其一端係連接至開關機構 21，用以施加方塊波信號至其上，其另一端係連接至放大器電路之輸出端 26。以電容器 25 形式之濾波電容係出現於輸出端 26 及信號地端 29 之間。於實際上，濾波電容可能由幾個並聯之電容 25 加以作成。

由輸出端 26，輸出信號  $U_o$  之部份係經由衰減機構 27 回到第一差動電路 14 之第一輸入，該衰減機構 27 具有一（可調）衰減因素  $K$ 。由施加至輸入端 30 之輸入

（請先閱讀背面之注意事項再填寫本頁）

訂  
線

## 五、發明說明 (20)

信號  $U_{in}$  經由濾波機構 3 4 導出並經由抗假化輸入濾波機構 3 6 之參考電壓  $U_{ref}$  係施加至差動機電路 1 4 之第二輸入。

差動電路 1 4 由被施加之信號產生一以電壓校正信號形式之第一差動信號，用以作為一控制信號給控制或校正機構 3 1，給調變機構 2 2，該調變機構 2 2 產生一用以控制開關機構 2 1 之信號  $U_m$ 。

依據本發明，一成比例於流經濾波電容或電容 2 5 之電流  $i_c$  之濾波電容電流係被量測，一變流器 3 2 之一次繞組係串聯連接至該濾波電容 2 5。產生於變流器 3 2 之二次繞組中之信號係經由寬頻帶低通濾波機構 4 3 及衰減機構 3 3 連接至第二差動電路 1 5 之第一輸入，該衰減機構 3 3 具有一（可調）衰減因素。於差動機構 3 5 所自輸入信號  $U_{in}$  導出之參考電流  $i_{ref}$  係被施加至差動電路 1 5 之第二輸入。第二差動電路 1 5 係由參考電流  $i_{ref}$  及（衰減）量測濾波電容電流  $i_c$  間之差，產生一電流校正信號，該濾波電容電流  $i_c$  為由輸出信號電壓  $U_o$  來之第一階導數。電流校正信號係同樣地施加至校正機構 3 1，用以控制調變機構 2 2。

於示於第 3 圖之實施例中，校正機構 3 1 係呈所謂 P I D（比例積分微分）控制器之形式，其包含一比例積分（P I）控制電路 3 7，來自第一差動電路 1 4 之電壓校正信號係於濾波機構 4 0 之低通濾波後施加至其上，以及，一控制電路 3 8，若想要的話，於差動輸入信號  $U_{in}$

（請先閱讀背面之注意事項再填寫本頁）

訂  
線

## 五、發明說明 (21)

(參考電流  $i_{ref}$ ) 及差動輸出信號  $U$ 。(量得之濾波電容電流) 間之差, 於此例子中係為來自第二差動電路差動電路 15 之電流校正信號係施加於其上。於此實施例中, 控制電路 38 只提供一比例因素  $D$  給信號電壓之導數間之差。來自  $P$   $I$  控制電路 37 及  $D$  控制電路 38 之輸出信號係為一總和電路 39 所總和, 該總和信號係被施加至調變機構 22 作為一輸入信號。

應注意的是, 於校正機構 31 之最簡單實施例中, 有可能不使用  $P$   $I$   $D$  控制電路, 而只使用所謂比例 ( $P$ ) 控制電路。然而, 因為它們的最佳控制特徵, 較佳係使用一  $P$   $I$  控制電路, 最好是一  $P$   $I$   $D$  控制電路。

一滯後控制電路 41 係提供用以改變調變機構 22 (史密斯觸發電路) 之滯後窗, 其輸入 42, 特別是參考信號  $U_{ref}$ , 供給電壓  $V_B$  或一基於用於開關機構 21 之量測開關頻率所取得之信號係施加至其上。

於本發明之較佳實施例中, 來自開關機構 21 之方塊波信號  $U_B$  及來自調變機構 22 之輸出信號  $U_m$  之代表係施加至滯後控制電路 41, 用以改變調變機構 22 之滯後窗, 其係如由虛線箭頭所示。

以所謂全橋式或  $H$  橋式之依據本發明之放大器電路的第二實施例係示於第 4 圖中, 其中放大器電路係整個為參考數 50 所表示。

放大器電路 50 包含兩組開關機構 51, 52, 其係被架構成如於參考第 3 圖所述之開關機構 21 之方式。

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明 (22)

一電壓校正信號及一電流校正信號係經由個別用於每一半橋分支之校正機構 3 1，調變機構 2 2 被導出，用於每一開關機構 5 1，5 2 作控制用。於第 4 圖之方塊圖中之橋分支 5 1，5 2 處理整個輸入信號，即使它們具有相反極性。

放大器電路係被設定為使得來自兩橋分支之信號將彼此補償，於一輸入信號等於零時，並且，使得於輸出信號中沒有切換漣波。於輸入信號不等於零時，兩橋分支之切換相位將被控制，使得於脈寬中沒有差異。

一種常見滯後控制電路 5 3 係被提供給兩調變機構 2 2，該控制電路包含用於參考信號  $U_{ref}$  之輸入，及兩經由相關校正機構 3 1 之 D 控制電路 3 8 之電流校正信號，及一輸入 4 2，用以控制調變機構 2 2 之滯後窗，而無關於供給電壓及 / 或量測開關頻率等，如參考第 3 圖所述。

於所示實施例中，輸出濾波機構 5 4 包含兩線圈 2 4，兩濾波電容 2 5 與一變流器 3 2 串聯，及另一濾波電容 5 5 連接如於第 3 圖所示，用以低通濾波分別來自開關機構 5 1，5 2 之方塊波信號  $U_{b51}$  及  $U_{b52}$ 。

標為  $U_o^+$  之半輸出信號  $U_o$  係由輸出端 5 6 取出，而以  $U_o^-$  表示之反相半輸出信號  $U_o$  係於輸出端 5 7 取出。

依據本發明之電路操作將以第 5 - 8 圖之信號波形加以例示。

於想要操作時，包含應用： $U_o = U_{ref}$ 。因此，流經

(請先閱讀背面之注意事項再填寫本頁)

訂  
線

## 五、發明說明 (23 )

濾波電容 2 5 之電流  $i_c$  具有電容值 C :

$$i_c = C \frac{dU_0}{dt} \rightarrow i_{ref} = C \frac{dU_{ref}}{dt}$$

經由濾波電容 2 5 之電流係被以高頻帶加以量測，該頻帶寬典型係約五倍於放大器電路或更高之信號頻帶，較佳係 2 M H z 或更高。

當放大器電路被用作為一音訊放大器時，例如具有 2 0 k H z 頻帶寬之低通濾波器之抗假化輸入濾波器 3 6 分別降低了輸入信號  $U_{in}$  之頻帶寬至放大器 2 0 及 5 0 之操作頻帶寬。第 5 a 圖分別示出由橋式電路開關機構 2 1 及 5 1 所產生之輸出信號  $U_o$  及方塊波信號  $U_b = U_{b51} - U_{b52}$  之時間代表圖。該輸出信號  $U_o$  係由具有 5 k H z 頻率之對稱三角波輸入信號  $U_{in}$  導出。該圖清楚顯示輸出信號  $U_o$  之波形由於輸入濾波器 3 6 之操作而被圓滑化，該濾波器捨去於輸入信號  $U_{in}$  中之特別尖端值。

第 5 b 圖示出由示於第 4 圖之橋式電路 5 1 所輸送之方塊波信號  $U_{b51}$ ，及第 5 c 圖示出由第 4 圖中之橋式電路 5 2 反應於三角波輸入電壓  $U_{in}$  所產生之方塊波信號  $U_{b52}$ 。於第 4 圖中，以下應用於此例子中： $V_B = 5 0$  伏。

於近似三角輸入電壓  $U_{in}$  時，由其中導出之電流  $i_{ref}$  係大約為一三角波之導數，即一具有如第 6 圖所示之濾波邊緣之方塊波。除了被縮小電流  $i_{ref} / A$  外，經

(請先閱讀背面之注意事項再填寫本頁)

訂 線

## 五、發明說明 (24 )

由濾波電容 2 5 之電流  $i_c$  同時也被標於圖中。於電容  $i_c$  中之漣波係由切換所造成。

於參考電流  $i_{ref}$  及濾波電容電流  $A \cdot i_c$  間之差係施加至校正機構 3 1 之 D 控制電路 3 8，並形成調變機構 2 2 之滯後控制電路 5 3 之輸入信號。藉由例如無關於參考電壓  $U_{ref}$ ，而分別控制滯後控制電路 4 1 及 5 3 之調變機構 2 2 之滯後窗，而達成了放大電路之有效切換頻率保持實際上為定值，這是示於第 6 圖中，因為於  $i_c$  間之循環時間大致保持不變。

其理由如下。因為當用於  $U_b$  之高度輸出及正值，於濾波線圈 2 4 間之電壓愈小，線圈電流  $i_L$  之導數  $d i / d t$  將增加，而當  $U_b$  為負值時， $d i / d t$  將變得更負。因此，用以去除於兩滯後限定間之順向及逆向所需之時間將增加。當滯後窗保持不變時，這將造成頻率下降。

注意，於依據本發明之電路中之切換頻率可以變化，以儘快等化（於一切換週期內之）干擾，這將如下所詳述。

首先，假設放大器電路之輸出負載 4 4 展現一步階波形。

第 7 a 圖顯示電流  $i_c$  於時間點  $t = 0.5 \times 10^{-5}$  秒處作一步階增加，該波形持續至時間點  $t = 2.5 \times 10^{-5}$  秒處。

較高之電流  $i_c$  將直接由輸出濾波電容 2 5 供給，其係如於第 7 b 圖所示，藉以電流  $i_c$  展現電流  $i_c$  之步驟開及

（請先閱讀背面之注意事項再填寫本頁）

訂

線

## 五、發明說明 (25 )

關。經由線圈之電流  $i_L$  將跟隨著如於第 7 a 圖所示。於電流  $i_L$  及  $i_c$  上之漣波係分別有關於開關機構 2 1 及 5 1 , 5 2 之切換之放大器之切換漣波。

第 7 圖示出直接於  $i_c$  步階段，由開關機構所產生之方塊波信號  $U_b$  之脈寬係經由校正機構 3 1 加以適應，即加長脈寬以儘可能快地增加流經線圈之電流  $i_L$ ，或者，儘快地降低流經線圈之電流，於該例子中係降低至零，於關閉  $i_c$  時。

第 7 圖清楚示出於濾波電容上之輸出電壓  $U$ 。實際上保持定值，而依據本發明之於負載變化所造成之失真係於該開關週期中被去除，因為於依據本發明之放大器電路中之切換頻率係可以改變，這是相反於先前技藝，其中切換頻率係為調變機構中之振盪器所保持不變位準。反應速度之增加係藉由脫離固定切換頻率之原理而取得，這使得吾人有可能實現一較低較出阻抗。

於第 8 圖中，調變器之操作係更清楚顯示出。第 8 a 圖顯示分別用於開關機構 5 1 及 5 2 之調變機構 2 2 之滯後窗之兩控制信號  $U_{h51}$  及  $U_{h52}$  (見第 4 圖)。於示於第 4 圖之放大器電路中，用於調變機構 2 2 之滯後窗係被控制於  $+0.5$  及  $-0.5$  之限定值間。滯後控制包含差動端及共用端。差動端控制於兩橋分支 5 1 及 5 2 間之想要相差。差動端係用以穩定平均切換頻率，對於兩分支 5 1 , 5 2 係相同 (同相)。兩端彼此無關地操作，它們可以同時自主地操作。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 五、發明說明 (26 )

當調變深度大時，輸出電壓  $U_o$  並未對中於正及負橋電壓  $V_b$  間之範圍中。因此，於輸出濾波器 2 3 及 / 或 5 4 之線圈 2 4 間之電壓將為非對稱，因此，電容電流  $i_c$  之上升及下降緣將彼此不同。包含於第 4 圖中之開關機構 5 1 之上橋分支接收參考電壓  $U_{ref}$ ，而包含開關機構 5 2 之下橋分支則接收  $-U_{ref}$  作為參考電壓。因此，橋分支 5 1 及 5 2 之電容電流  $i_{c51}$  及  $i_{c52}$  將展現相反對稱性，如同於第 8 b 圖之放規模圖所示。同時，也參考第 5 a 圖。

第 8 c 圖示出當  $U_{ref} = 0$  時之狀態，其中示出兩橋分支之電容電流中之漣波係相同的。

第 8 d 圖示出於參考電壓  $U_{ref}$  最低點之電容器電流，同時參考第 5 a 圖。

依據本發明之放大器電路並未包含分離之振盪器信號或依據先前技藝之振盪機構。切換頻率基於流經濾波電容之電流  $i_c$  及滯後窗之調變而調整其本身。調變之結果，而取得一平均定切換頻率。然而，應注意的是這並不是操作窗電路之要件。

應注意的是，示於圖中之值只是例示值。

由前述可知，可以了解的是，用於負載變化之有效及快速校正係藉由提供經由濾波電容之電流所產生之電流校正信號加以產生，其中，調變機構之滯後窗之調變防止窄脈波被施加至開關機構上，該窄脈衝可能損壞開關機構，特別是半導體開關機構。

一成比例於輸出濾波器之濾波電容之濾波電容電流之

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (27 )

提供形成了本發明之重要方面。雖然以並聯電容及串聯電阻之間接量測係於可能範圍內，但本發明同時提供一 R F 變流器，其可以直接串聯連接至濾波電容 2 5。此直接量測將提供較間接量測更正確之濾波電容電流之代表值。

第 9 圖示出變流器 3 2 之較佳實施例的剖面圖，其中一同軸電纜 6 1 係繞於具有高導磁率之材料的環形鐵心 6 4 上。同軸電纜 6 1 包含一內導線 6 2 及一外導線 6 3。內導線 6 2 較佳串聯連接至濾波電容，而成比例於濾波電容電流之電流係產生於相較於內導線具有相當低歐姆電阻之同軸外導線（遮幕）6 3 中。這些連接當然可以加以交換。

當變流器 3 2 係正確連接時，於 2 M H z 或更高之電容電流之變化可以加以量得及處理。

當然，也有可能使用環形鐵心 6 1 以外之鐵心，例如一 E E 鐵心（未示出）。

吾人已經發現，特別是於濾波電容中之 0 - 5 0 0 H z 頻率範圍之變化並不容易被檢出。因此，電壓校正信號於此頻率範圍內之負載 4 4 之變化必須最佳地加以調整。

雖然，本發明已經藉由音訊電壓放大器之較佳實施例加以說明，其也可以用於儀器及 / 或量測及控制目的之開關放大器或 D 類放大器中，例如用於功率及頻寬產品之具有極高值之伺服放大器或功率放大器中。除了電壓放大器電路外，一功率放大器電路也可以依據本發明之原理加以

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

## 五、發明說明 (28)

實現。一可能實施例係示於第 10 圖中。對於一功率放大器 60，至少三個電流，即濾波線圈電流  $i_L$ ，濾波電容電流  $i_C$  或輸出電流  $i_o$  之至少兩個必須被量測。最實際事項是分別量測經線圈電流  $i_L$  及輸出電流  $i_o$ 。如數字 58 及 59 所示。電流量測機構 58 及 59 可以例如架構為如上述之量測濾波電容電流  $i_C$ 。  $i_L$  及  $i_o$  之量測值跟隨著成比例於濾波電容電流  $i_C$  之一值。

於此實施例中，開關漣波係由流經線圈 24 之電流  $i_L$  中被高通濾波器 65 所去除，該高通濾波器 65 之通帶係高於信號頻寬。所量得之輸出電壓  $i_o$  係由由輸入電流  $i_{in}$  形成之參考值  $i_{ref}$  減去。差電流係為控制電路 66 所處理成為一調變機構 22 之輸入信號上之校正值。為了令系統於所有可能負載中（電感負載），皆以可控制方式操作，需要輸出電壓  $U_o$  之進一步回授，於此例子中需要於濾波電容 25 間之電壓，如同圖中至控制電路 66 之回授。

雖然，這並未示於圖中，但熟習於本技藝者可以絕對使用本發明之所謂具有互補模式控制橋分支之 H 橋電路，該電路也同時包含於申請專利範圍之中。

第 11 圖示出用於如第 4 圖所示之全橋或 H 橋電路之被動輸出濾波器之較佳實施例。被動輸出濾波器 70 包含一濾波電感 71 及一濾波電容 80。

濾波電感 71 包含第一電容 81 分別連接於濾波線圈 72 及 75 之端 74，77 之間。該電容將實際上包含幾

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (29)

個並聯連接之電容。

濾波電容 80 更包含一第二電容連接於第一濾波線圈 72 之端 74 及信號地端 19 之間，及一第三電容 83 連接於第二濾波線圈 75 之端 77 及信號地端 19 之間。再者，一包含一電容及一電阻之串聯電路 84 係並聯連接至電容 82 及 83。兩由號碼 85 所串聯連接之串聯電路 84 係並聯連接至電容 81。該串聯電路 85 形成用以量測成比例於經電容 81 之電流之電流量測分支。串聯電路 84 作用以補償及阻尼分別第一濾波線圈 72 及第二濾波線圈 75 之端 73 及 76 之同相或"共模"信號。再者，濾波線圈 72 及 75 係磁耦合成使得於端 73，75 上之共模信號被衰減。參考第 12 圖之連接。

於濾波線圈 72，75 間之磁耦合 78 係由基本上 8 字形鐵心 90 所作成，該鐵心 90 具有一第一外鐵心柱 91，一第二外鐵心柱 92 及一中心鐵心柱 93。第一外鐵心柱 91 具有第一濾波線圈 72 繞於其上，及第二外鐵心柱 92 具有第二濾波線圈 75 繞於其上，如於圖中所示。例如，由於一氣隙 94 形成於中心鐵心柱之結果，中心鐵心柱 93 之磁阻係大於兩外鐵心柱 91，92 之磁阻。鐵心 90 可以由陶鐵磁體形成。

濾波線圈 72 及 75 係被繞成使得於終端 73，76 之一同相或共膜信號將於鐵心 90 上產生一磁場，該磁場經由外鐵心柱 91，92 及連接件延伸於其間。因為此配置，所以濾波線圈 70 於端 73，76 上對於共模信號具

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明 (30)

有很低電感。然而，於終端 7 3，7 6 上之逆向或差動信號產生一磁場，延伸經具有相當高磁阻之中心鐵心柱 9 3，使得濾波線圈 7 0 確實代表用於逆相信號之高線圈並與濾波電容 8 0 一起作用由放大器所產生之輸出信號之適當濾波。

第 1 3 圖示出如於第 3 及 4 圖所示之抗假化輸入濾波器 3 6 及濾波器 3 4，3 5 之組合電路之較佳實施例之方塊圖。

組合電路 1 0 0 包含第一差動放大器 1 0 1，其中施加有來自放大器電路之輸入信號。連接於差動放大器 1 0 1 之輸出及信號地端 1 9 間的是一電阻 / 電容性  $R 1 / C 1$  低通濾波器 1 0 2。

連接至低通濾波器 1 0 2 的是一第二連接積分器之差動放大器 1 0 3，其包含電阻  $R 2$ ， $R 3$  及電容  $C 2$  如於第 1 3 圖所示。

具有低通濾波器 1 0 2 之第一差動放大器 1 0 1 及連接積分器之第二差動放大器 1 0 3 一起形成一第二階低通濾波器，其中參考電壓  $U_{ref}$  係產生於第二差動放大器 1 0 3 之輸出。

一包含由電阻  $R 4$  及  $R 5$  所定義衰減之第三差動放大器 1 0 4 係連接至一第一低通濾波器 1 0 2，並假設於其輸出之輸出信號成比例於低通濾波器 1 0 2 之電容  $C 1$  間之電壓，即，輸入信號之差作為參考電流  $i_{ref}$ 。

此組合參考電壓 / 參考電流電路擁有較例如組合分離

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 五、發明說明(31)

濾波器 3 4 , 3 5 , 3 6 更佳之雜訊特性。

如前所述，依據本發明之放大器電路具有很低輸出阻抗。於依據本發明之音訊放大器電路之簡單第一實施例中，所量得之輸出阻抗係於 0 - 1 k H z 時少於 0 . 0 0 2 歐姆，於 1 0 k H z 時少於 0 . 0 0 3 4 歐姆，及於 2 0 k H z 時少於 0 . 0 1 7 歐姆。熟習於本技藝者將了解，於先前技藝中並未於所謂 D 類放大器電路中實施此等輸出阻抗。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 四、中文發明摘要(發明之名稱: 放大器電路)

一種放大器電路(11)，用以放大電子信號，包含可控開關機構(2)，用以產生一方塊波信號，於操作時，其振幅係變化於第一及第二供給電壓之間，濾波機構(9)，用以濾波該方塊波信號，以產生一輸出信號(10)。濾波機構(9)包含一自感(16)及一電容(17)。放大器電路(11)更包含調變機構(3)，用以藉由反應於予以被放大之輸入信號(16)，而驅動開關機構(2)，以脈衝寬度調變該方塊波信號，及校正機構(12)，用以由輸入信號及成比例於輸出信號(10)之輸出信號值導出之參考值( $U_{ref}$ )，以提供一校正信號，用以控制該調變機構(3)。爲了校正於輸出信號(10)中之干擾，機構(13)係被提供以用於由輸入信號(6)導出一參考電流( $i_{ref}$ )，及機構(18)，用以提供一成比例於流經濾波電容(17)之濾波電容電流。校正機構(12)係安排以由參考電流( $i_{ref}$ )及濾波電容電流(18)，提供一電流校正信號。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

## 英文發明摘要(發明之名稱: Amplifier circuit)

An amplifier circuit (11) for amplifying electric signals, comprising controllable switching means (2) for generating a block wave signal whose amplitude varies between first and second supply voltage values during operation, filter means (9) for filtering the block wave signal so as to produce an output signal (10). The filter means (9) comprise a self-inductance (16) and a capacitance (17). The amplifier circuit (11) furthermore comprises modulating means (3) for pulse width modulation of the block wave signal by driving the switching means (2) in response to an input signal (16) to be amplified, and correction means (12) for providing from a reference value ( $U_{ref}$ ) derived from the input signal and an output signal value proportional to the output signal (10) a correction signal for controlling the modulating means (3). In order to correct for interferences in the output signal (10), means (13) are provided for deriving a reference current ( $i_{ref}$ ) from the input signal (6) as well as means (18) for providing a filter capacitance current proportional to the current through the filter capacitance (17). The correction means (12) are arranged for providing a current correction signal from the reference current ( $i_{ref}$ ) and the filter capacitance current (18).

訂

## 六、申請專利範圍

附件 1 ( a ) :

第 89113785 號專利申請案

中文申請專利範圍修正本

民國 91 年 3 月修正

- 1 . 一種放大器電路，用以放大電氣信號，包含：
  - 可控制開關機構，用以產生一方塊波信號，於操作時，其振幅係變化於第一及第二供給電壓值之間，
  - 濾波機構，用以濾波該方塊波信號，以產生一輸出信號，濾波機構包含一自感及一電容，用以提供一濾波電容電流成比例於流經濾波器電容之電流，
  - 調變機構，用以藉由反應於予以被放大之輸入信號，而驅動開關機構，以脈衝寬度調變該方塊波信號，及
  - 校正機構，用以由輸入信號及成比例於輸出信號之輸出信號值導出之參考值，以提供一校正信號，用以控制該調變機構，其特徵在於用以由輸入信號導出一參考電流，其中該校正機構係安排以由參考電流及濾波電容電流提供該校正信號作為電流校正信號。
- 2 . 如申請專利範圍第 1 項所述之放大器電路，其中該提供濾波電容電流之機構係被架構以包含一頻寬，其係五倍於放大器電路之信號頻寬或更高。
- 3 . 如申請專利範圍第 2 項所述之放大器電路，其中該提供濾波電容電流之機構包含約 2 M H z 或更高之頻寬。
- 4 . 如申請專利範圍第 1，2 或 3 項所述之放大器電路，其中該提供參考電流之機構包含差動機構。

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

5 . 如申請專利範圍第 1 項所述之放大器電路，其中該提供濾波電容電流之機構包含一變流器，其係串聯連接至濾波電容或其部份。

6 . 如申請專利範圍第 5 項所述之放大器電路，其中該變流器係由一鐵心建立，該鐵心具有一同軸電纜繞於其上，其一導線係與濾波電容串聯連接，而成比例於操作時流經濾波電容之電流之濾波電容電流係產生於共同纜線之另一導線中。

7 . 如申請專利範圍第 6 項所述之放大器電路，其中該同軸纜線包含一內導線及一外導線包圍該內導線，其中內導線係串聯連接至濾波電容或其部份。

8 . 如申請專利範圍第 5，6 或 7 項所述之放大器電路，其中該鐵心為環形。

9 . 如申請專利範圍第 1 項所述之放大器電路，其中該校正機構係更安排以由輸入信號電壓導出之參考電壓及成比例於輸出信號電壓之輸出電壓信號，提供校正信號成為用以控制調變機構之電流及電壓校正信號。

10 . 如申請專利範圍第 9 項所述之放大器電路，其中該校正機構包含第一差動電路，用以提供來自參考電壓之第一差信號及輸出電壓信號，一第二差動電路，用以提供來自參考電流之第二差信號及濾波電容電流，一比例 ( P ) 或比例積分 ( P I ) 控制電路包含一輸入用於該第一差信號，一控制電路包含一輸入，用於處理第二差信號以一因素 ( D ) 及一總和電路，用以總和 P 或 P I 控制電路之輸出信號及 D

(請先閱讀背面之注意事項再填寫本頁)

表

訂

## 六、申請專利範圍

控制電路之輸出信號，用以控制調變機構。

1 1 . 如申請專利範圍第 1 , 2 或 3 項所述之放大器電路，其中該提供成比例於流經濾波自感電流之濾波自感電流之機構，提供一輸出電流信號成比例於輸出信號電流之機構，其中校正機構包含一第一差動電路，用以由參考電流及一輸出電流信號提供一第一差信號，一控制電路包含一輸入，用於第一差信號及一輸入用於成比例輸出信號電壓之輸出電壓信號，及一總和電路，用以總和控制電路之輸出信號及成比例於自感電流之電流值，以控制調變機構。

1 2 . 如申請專利範圍第 1 項所述之放大器電路，其中該調變機構包含一滯後控制電路。

1 3 . 如申請專利範圍第 1 2 項所述之放大器電路，其中該滯後控制電路包含一可控制滯後窗，其包含一控制輸入，用以控制滯後窗。

1 4 . 如申請專利範圍第 1 項所述之放大器電路，其中一輸入濾波器，用以限制輸入信號之頻寬，用以由該處導出參考電流，若有的話，及參考電壓。

1 5 . 如申請專利範圍第 4 項所述之放大器電路，其中該差動機構及濾波機構係被組合入一電路中，該電路包含一第一差動放大器，一第二差動放大器，及一第三差動放大器，第一放大器包含一輸入，用以連接放大器電路之輸入信號及一輸出，低通濾波器係連接至其上，該第二放大器與低通濾波器串接作為一積分器，其包含一輸出用以供給參考電壓，該第三放大器連接至低通濾波器，用以提供參考電流。

(請先閱讀背面之注意事項再填寫本頁)

家

訂

## 六、申請專利範圍

1 6 . 如申請專利範圍第 1 項所述之放大器電路，其中該可控制開關機構包含第一及第二開關電晶體之串聯電路，其係呈所謂半橋電路之形式，其中該橋電路之輸出信號係產生於第一及第二開關電晶體間之接面。

1 7 . 如申請專利範圍第 1 項所述之放大器電路，其中該可控制開關機構包含第一及第二開關電晶體之串聯電路，其係呈一第一所謂半橋電路之形式，及一第三及第四開關電晶體之串聯電路，其係呈一第二所謂半橋電路之形式，該第一及第二半橋電路係連接成所謂全橋或 H 橋電路，及全橋或 H 橋之輸出信號係產生於第一及第二開關電晶體之接面及第三及第四開關電晶體之接面。

1 8 . 如申請專利範圍第 1 7 項所述之放大器電路，其中該第一半橋電路係連接至第一放大器電路及第二半橋電路係連接至一依申請專利範圍第 1 至 1 5 項中任一項所述之第二放大器電路，其中，若有參考電流及參考電壓係以相較於第一放大器電路之逆相方式施加至第二放大器電路。

1 9 . 如申請專利範圍第 1 3 或 1 8 項所述之放大器電路，其中一共同滯後控制電路包含一第一及一第二滯後窗，其係提供用於第一及第二放大電路。

2 0 . 如申請專利範圍第 1 9 項所述之放大器電路，其中該滯後控制電路係由一控制信號機構所控制，其包含有一差動端及一共同端，其中差動端控制於第一及第二放大器電路間之想要相差及共同端控制第一及第二放大器電路之平均切換頻率。

(請先閱讀背面之注意事項再填寫本頁)

訂

## 六、申請專利範圍

2 1 . 如申請專利範圍第 1 7 項所述之放大器電路，其中該用以濾波全橋或 H 橋電路之方塊波信號之濾波機構包含一自感，其係由基本上 8 字型鐵心作成，該鐵心具有第一及第二外鐵心柱，每一鐵心柱被提供有一繞組，及一中心鐵心柱，該中心鐵心柱具有較兩外鐵心柱為高之磁阻，其中於第一外鐵心柱上之繞組係連接至第一及第二開關電晶體之接面，及於第二外鐵心柱上之繞組係連接至第三及第四開關電晶體之接面，使得來自橋電路之同相或共模信號產生一磁場於鐵心之兩外鐵心柱中，及來自橋電路之逆向信號經由中心鐵心柱產生一磁場。

2 2 . 如申請專利範圍第 2 1 項所述之放大器電路，其中該未連接至橋電路之繞組之末端均經由一並聯電路連接至信號地端，該並聯電路包含一電容及一串聯連接電容及電阻，一或多數電容係連接於兩端間，諸電容形成濾波機構之電容，及電流量測分支係連接於兩端間，電流量測分支包含一電阻及一電容之第二串聯電路及一電阻及一電容之第二串聯電路，用以提供一濾波電容電流成比例於經濾波電容之電流。

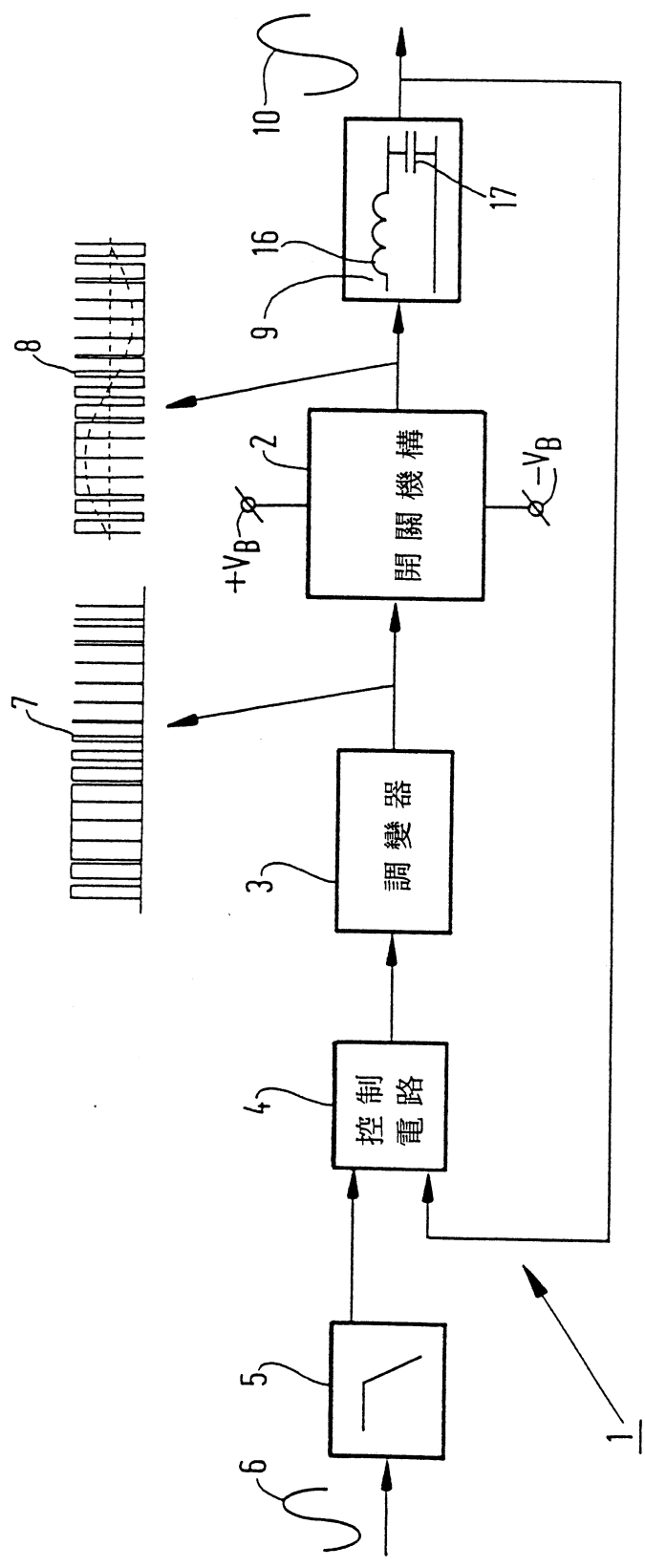
2 3 . 如申請專利範圍第 1 項所述之放大器電路，其中該放大器電路為一音訊放大器。

2 4 . 如申請專利範圍第 1 項所述之放大器電路，其中該放大器電路為一功率放大器。

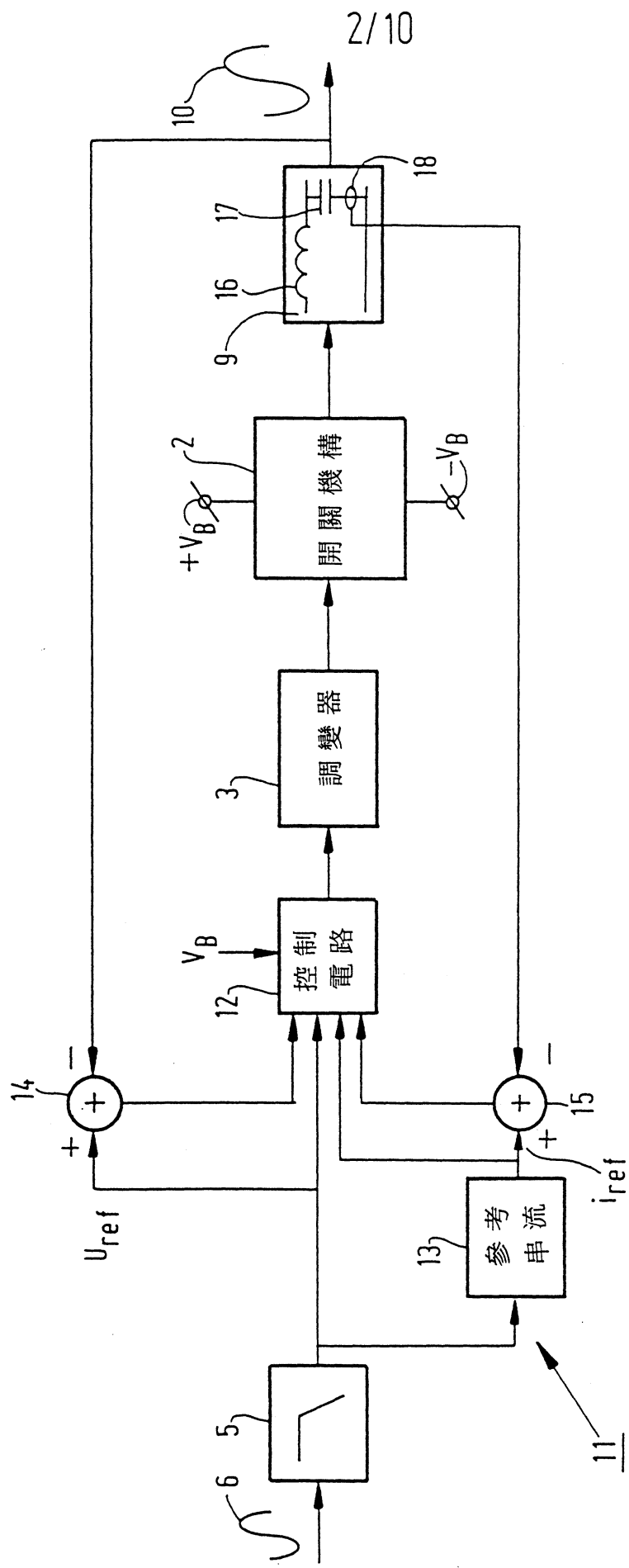
(請先閱讀背面之注意事項再填寫本頁)

家

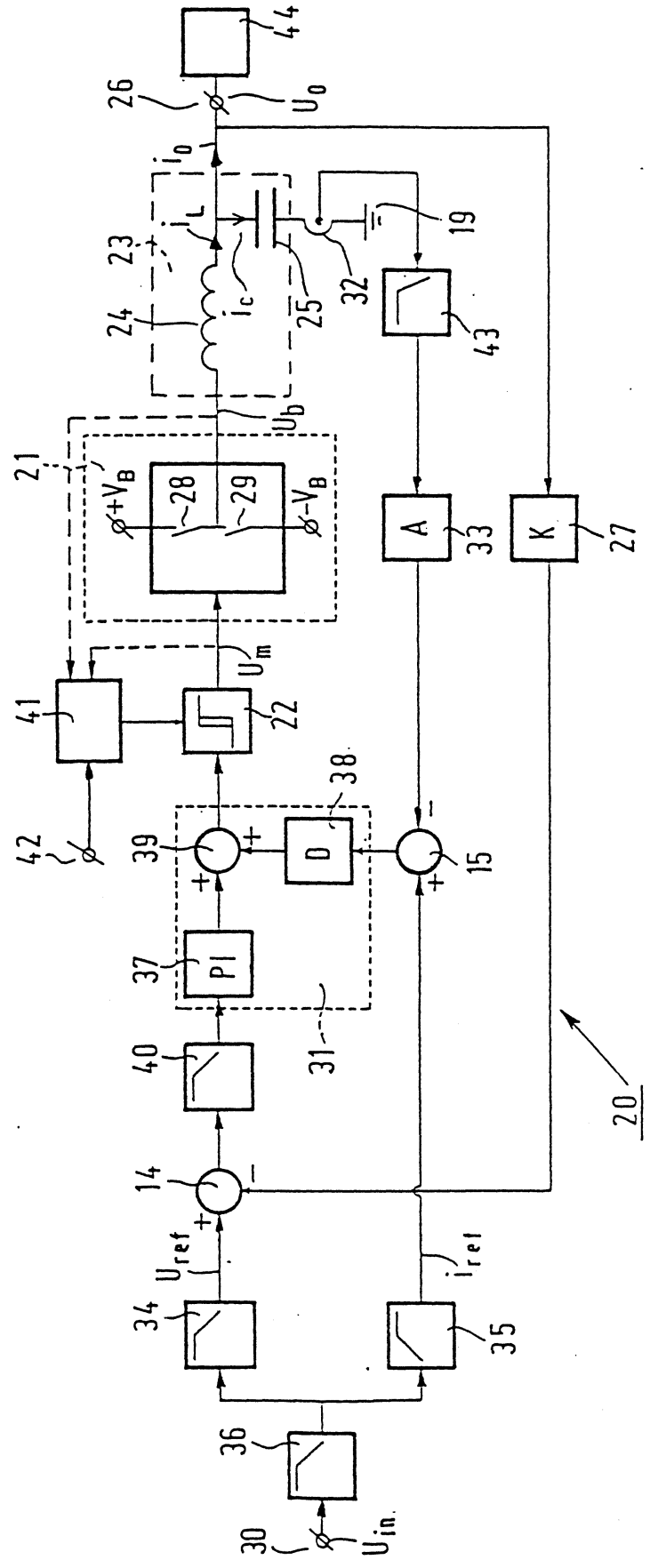
訂



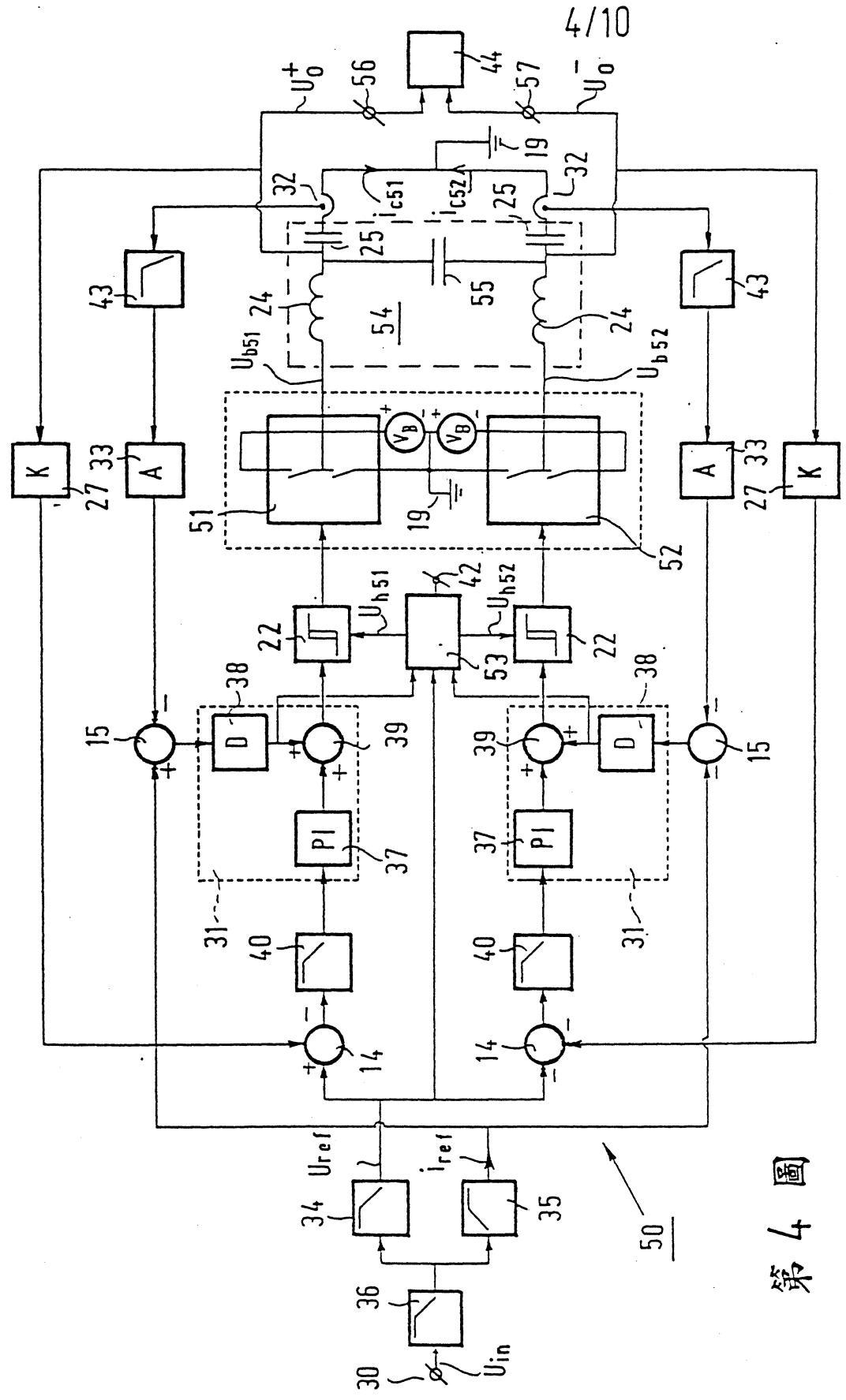
第 1 圖



第 2 圖

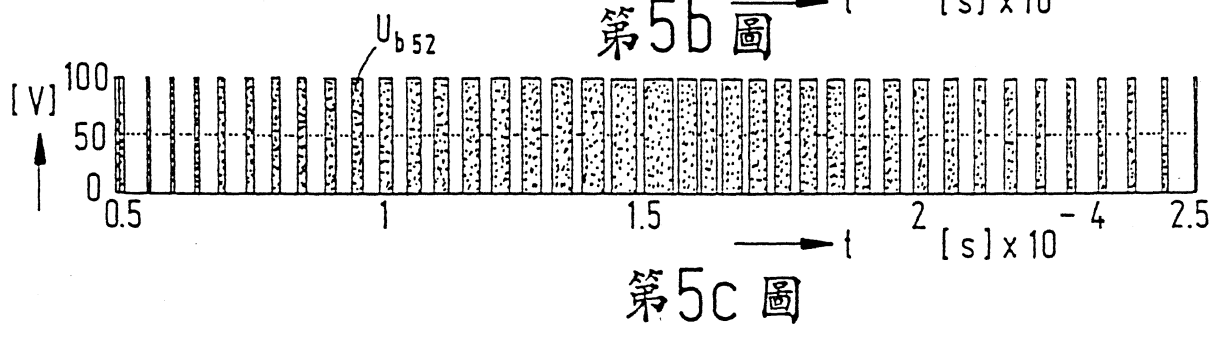
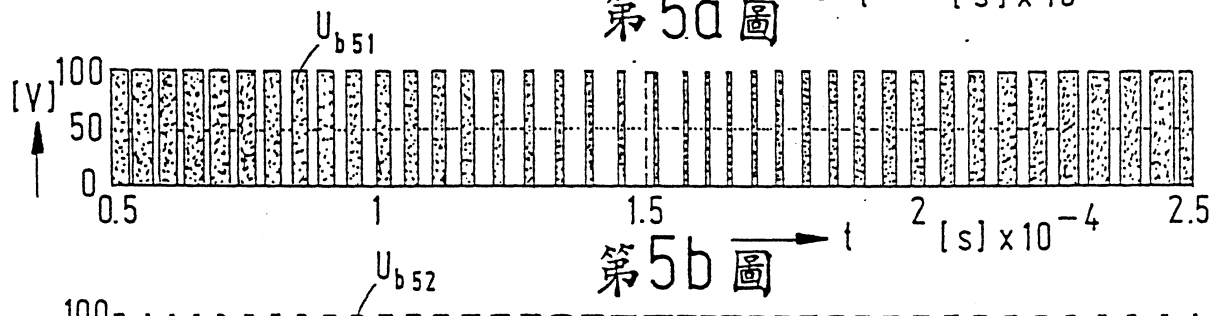
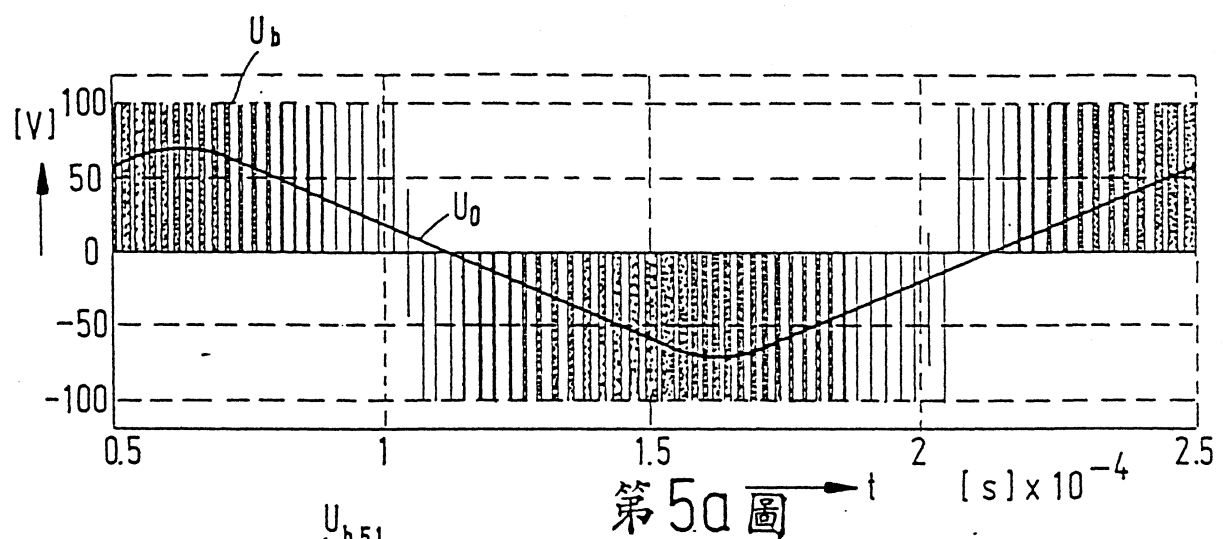


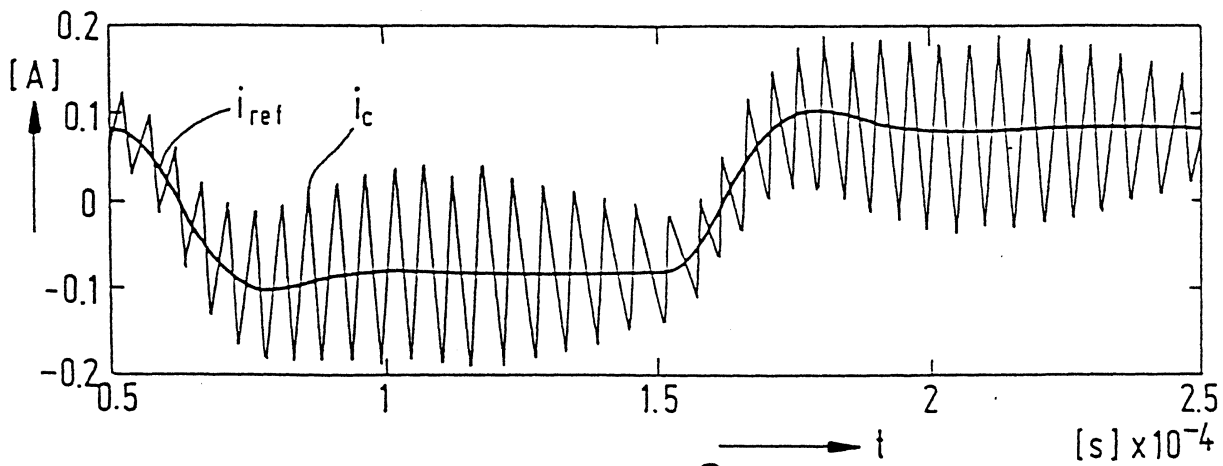
第3圖



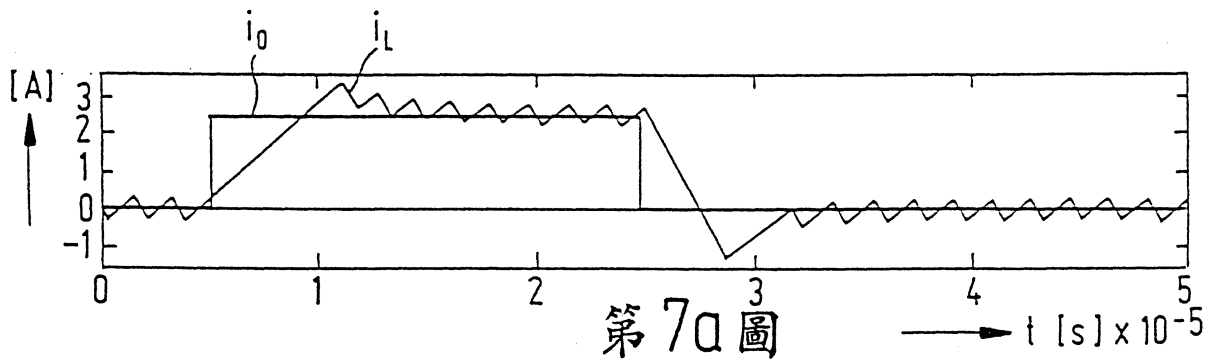
第4圖

4/10

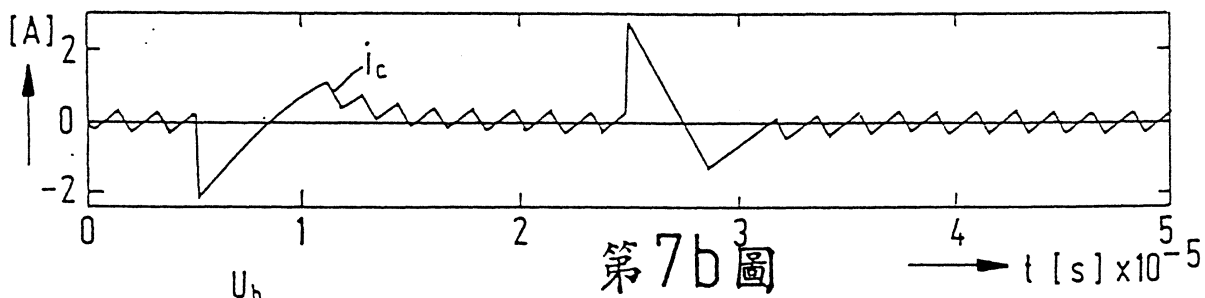




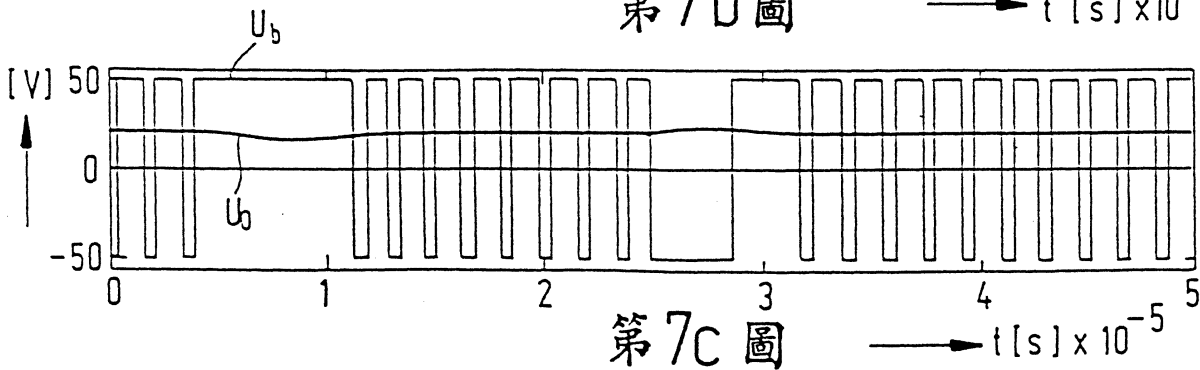
第 6 圖



第 7a 圖

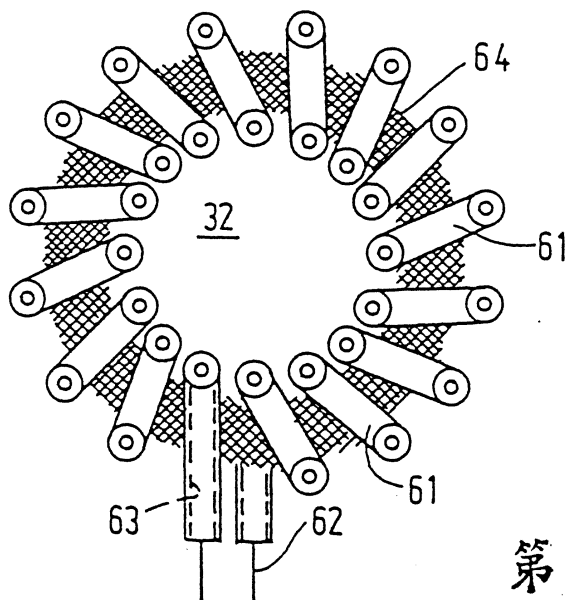
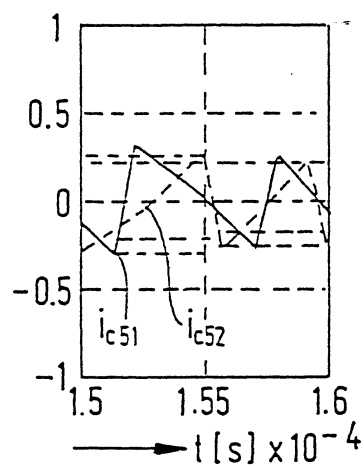
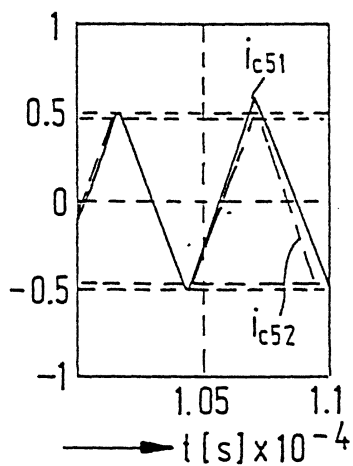
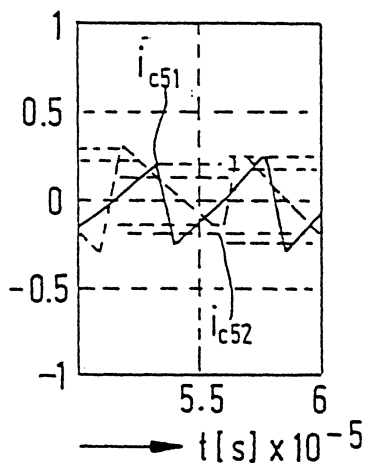
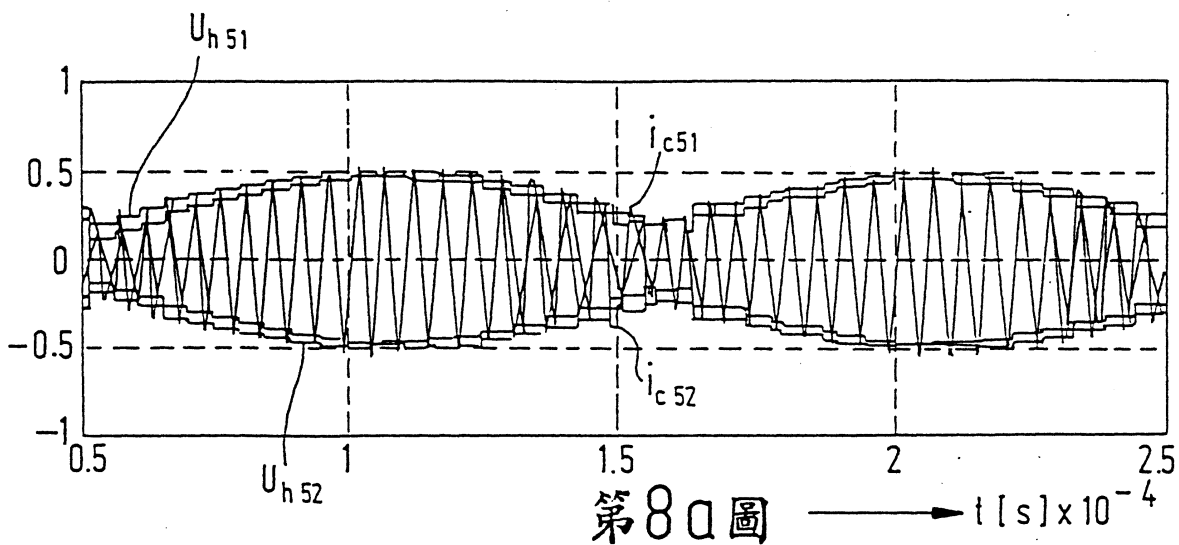


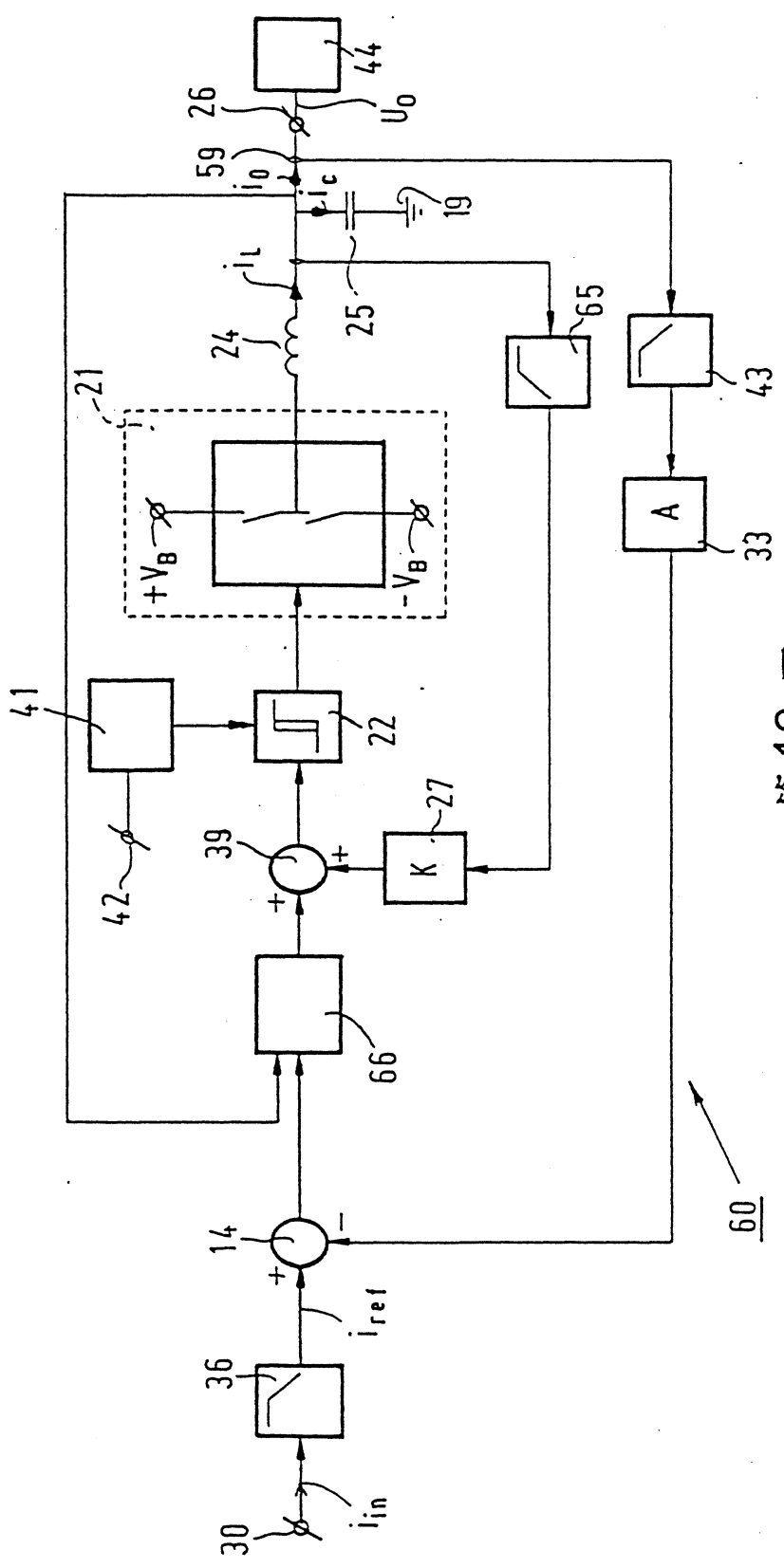
第 7b 圖



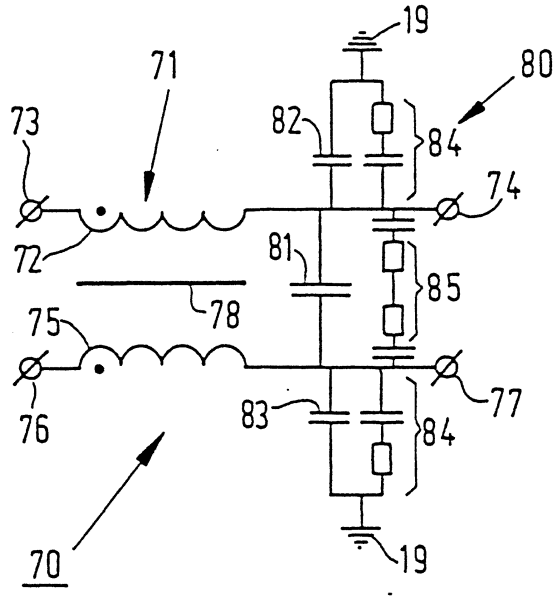
第 7c 圖

7/10

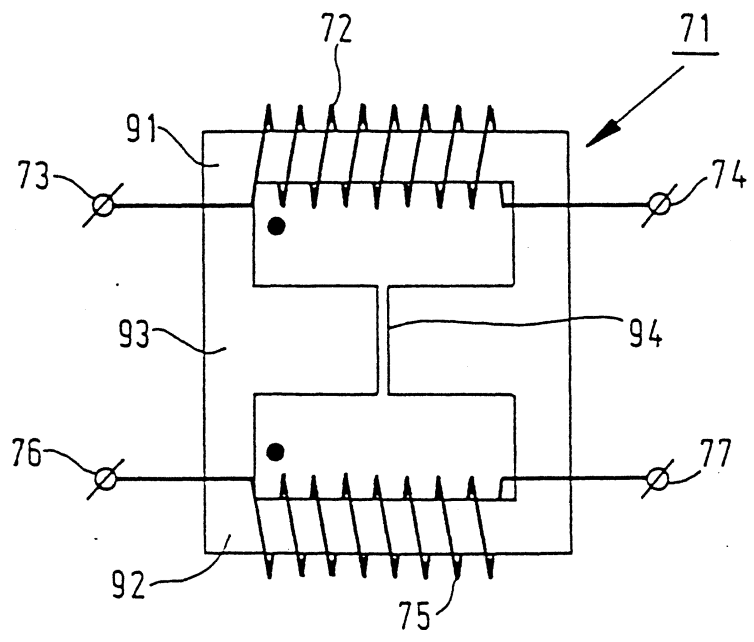




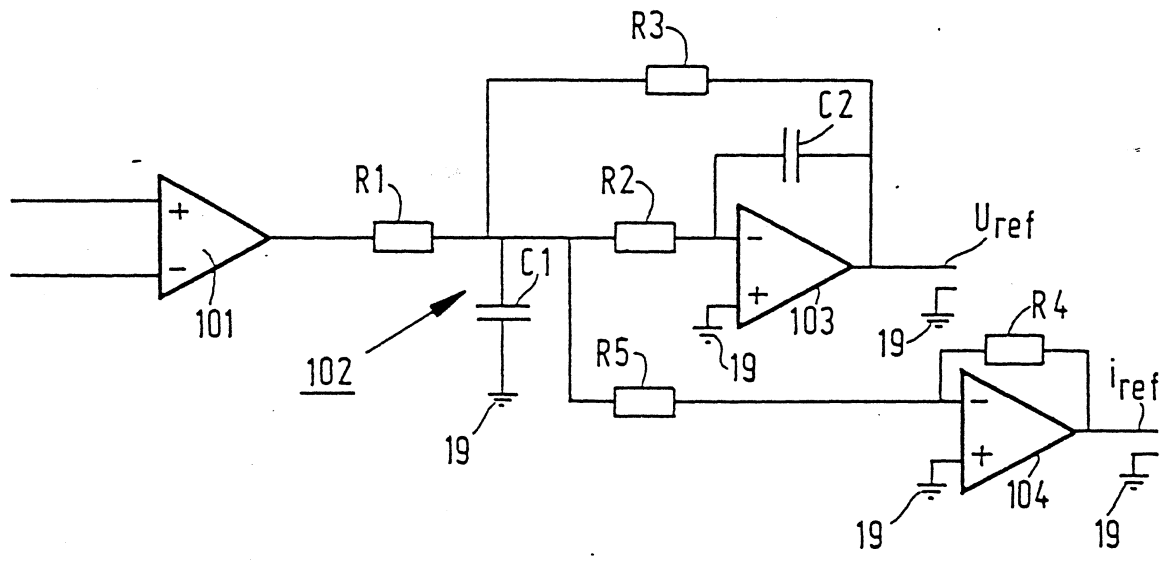
第10圖



第 11 圖



第 12 圖



第 13 圖