



[12] 发明专利申请公开说明书

[21] 申请号 00817061.4

[43] 公开日 2003 年 4 月 9 日

[11] 公开号 CN 1409892A

[22] 申请日 2000.10.12 [21] 申请号 00817061.4

[86] 国际申请 PCT/JP00/07085 2000.10.12

[87] 国际公布 WO02/31968 日 2002.4.18

[85] 进入国家阶段日期 2002.6.12

[71] 申请人 三菱电机株式会社

地址 日本东京都

[72] 发明人 森一富 新庄真太郎 上马弘敬

高桥贵纪 池田幸夫 高木直

[74] 专利代理机构 中国专利代理(香港)有限公司

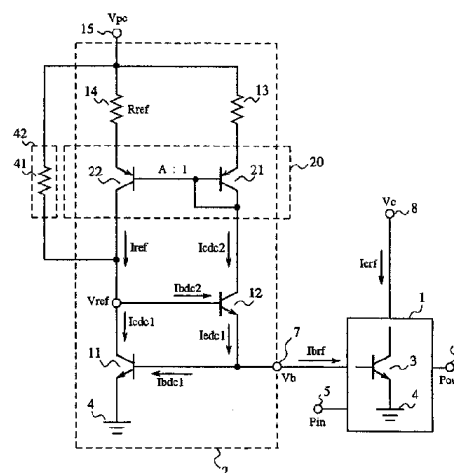
代理人 刘宗杰 王忠忠

权利要求书 1 页 说明书 14 页 附图 3 页

[54] 发明名称 高频放大器

[57] 摘要

在电阻 13、14 与 NPN 双极型晶体管 12 之间具备 PNP 双极型晶体管 21、22，该 PNP 双极型晶体管 21、22 将 NPN 双极型晶体管 12 的集电极电流定为基准电流，而且构成决定 NPN 双极型晶体管 11 的集电极电流的电流镜象 20。根据这一点，通过将 PNP 双极型晶体管 21、22 的尺寸比设计成使电压降 ΔV_b 成为接近于 0 的值，在高频输入信号 P_{in} 增加且发生了基极整流电流时，可抑制基极电压 V_b 的电压降 ΔV_b ，作为结果，可得到高输出、高效率。



1. 一种高频放大器，具备将第 1NPN 双极型晶体管作为放大元件的高频放大器和对上述高频放大器供给基极偏置电压的恒定电压偏置电路，其特征在于：

5 上述恒定电压偏置电路具备：

第 2NPN 双极型晶体管，与上述第 1NPN 双极型晶体管一起构成电流镜象；

第 3NPN 双极型晶体管，补偿上述电流镜象的基极电流；

10 第 1 和第 2PNP 双极型晶体管，将上述第 3NPN 双极型晶体管的集电极电流定为基准电流，而且构成决定上述第 2NPN 双极型晶体管的集电极电流的电流镜象；以及

第 1 和第 2 电阻，被插入到上述第 1 和第 2PNP 双极型晶体管的集电极端子与电源供给/电压设定端子之间。

15 2. 一种高频放大器，具备将第 1NPN 双极型晶体管作为放大元件的高频放大器和对上述高频放大器供给基极偏置电压的恒定电压偏置电路，其特征在于：

上述恒定电压偏置电路具备：

第 2NPN 双极型晶体管，与上述第 1NPN 双极型晶体管一起构成电流镜象；

20 第 3NPN 双极型晶体管，补偿上述电流镜象的基极电流；

第 1 和第 2PMOS 晶体管，将上述第 3NPN 双极型晶体管的集电极电流定为基准电流，而且构成决定上述第 2NPN 双极型晶体管的集电极电流的电流镜象；以及

25 第 1 和第 2 电阻，被插入到上述第 1 和第 2PMOS 晶体管的源端子与电源供给/电压设定端子之间。

高频放大器

技术领域

- 5 本发明涉及在卫星通信、地面微波通信、移动通信等中使用的高频放大器。

背景技术

- 一般来说，在使用了BJT、HBT等的NPN双极型晶体管的高频放大器中，为了得到高输出、高效率，使用以恒定电压来施加基极电压的恒定电压偏置电路。在以恒定电流来施加基极偏置的情况下，在高频的输入功率增加了的情况下，如果发生整流电流，则为了维持恒定电流，基极电压下降。因此，如果输入功率增加，则由于快速地接近于B级工作，故饱和功率变小，不能得到高输出、高效率。另一方面，在以恒定电压来施加基极偏置的情况下，由于基极电压不会下降，故偏置级不变化，与恒定电流偏置的情况相比，可得到大的饱和输出功率和高效率。因而，必须有下述的电压偏置电路，即，在该电路中，随输入功率增加，即使基极电流增加，基极电压也不下降。

- 图1是示出在将「模拟IC的功能电路设计入门 使用了电路模拟器SPICE的IC设计法」(青木英彦著，CQ出版社，1992年9月20日发行，P74)中示出的基极电流补偿电流镜象电路用于恒定电压偏置电路的情况的高频放大器的电路图。

- 在图中，1是使用了BJT、HBT等的NPN双极型晶体管作为放大元件的高频放大器，2是对该高频放大器1供给基极偏置电压的恒定电压偏置电路。

在高频放大器1中，3是BJT、HBT等的NPN双极型晶体管，4是连接到NPN双极型晶体管3的发射极端子上的地(ground)，5是高频信号输入端子，6是高频信号输出端子，7是基极偏置端子，8是集电极偏置端子。

- 30 此外，在恒定电压偏置电路2中，11是与高频放大器1的NPN双极型晶体管3一起构成电流镜象的BJT、HBT等的NPN双极型晶体管，其基极端子连接到基极偏置端子7上，其发射极端子连接到地4上。

12 是基极电流补偿用的 BJT、HBT 等的 NPN 双极型晶体管，其基极端子连接到 NPN 双极型晶体管 11 的集电极端子上，其发射极端子连接到 NPN 双极型晶体管 11 的基极端子上。13 是连接在 NPN 双极型晶体管 12 的集电极端子与电源供给/电压设定端子 15 之间的电阻，14 是连接在 NPN 双极型晶体管 12 的基极端子与电源供给/电压设定端子 15 之间的电阻。

其次，说明其工作。

将高频输入信号 Pin 从高频信号输入端子 5 输入到高频放大器 1 中，在由高频放大器 1 进行了放大后，从高频信号输出端子 6 输出。由恒定电压偏置电路 2 供给高频放大器 1 的基极电压 Vb 和基极电流 Ibrf，由集电极偏置端子 8 供给高频放大器 1 的集电极电流 Icrf 和集电极电压 Vc。

在恒定电压偏置电路 2 中，如以下那样来决定基极电压 Vb 和基极电流 Ibrf。在此，假定与高频放大器 1 一起构成电流镜象的 NPN 双极型晶体管 11 的尺寸为 1，高频放大器 1 的 NPN 双极型晶体管 3 的尺寸为 N，基极电流补偿用的 NPN 双极型晶体管 12 的尺寸为 M。此外，假定这 3 个 NPN 双极型晶体管 3、11、12 的结构相同，将电流放大率定为 β 。再者，如图 1 中所示那样来定义接点电压 Vref、电流 Iref、Icdc1、Ibdc1、Icdc2、Iedc2、Ibdc2、Ibrf、Icrf、电阻 Rref。

从恒定电压偏置电路 2 的电源供给/电压设定端子 15 施加了电源电压 Vpc 的情况的电流镜象的基准电流 Iref 由下式来给出：

$$I_{ref} = (V_{pc} - 2 \cdot V_b) / R_{ref}$$

对于该基准电流，高频放大器 1 的 NPN 双极型晶体管 3 的集电极电流 Icrf 为：

$$I_{crf} = \frac{N}{1 + \frac{1+N}{\beta \cdot (1+\beta)}} I_{ref}$$

此时，将高频放大器 1 的 NPN 双极型晶体管 3 的基极偏置电压 Vb

设定为：

$$V_b = (V_{pc} - I_{ref} \cdot R_{ref}) / 2$$

此时流过的基极电流 I_{brf} 如下式所示：

5

$$I_{brf} = I_{crf} / \beta$$

这样，作为恒定电压偏置电路 2 的输出，供给基极电压 V_b 、基极电流 I_b 。

10 由于现有高频放大器如以上那样来构成，故如以下所示那样，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，基极电压 V_b 下降了 ΔV_b 的电压降部分。因而，在高频输入信号 P_{in} 增加了时，高频放大器 1 的偏置级接近于 B 级，存在饱和输出功率、效率下降的课题。以下，说明发生电压降 ΔV_b 的工作。

15 在现有的技术中，高频放大器 1 的输入功率增加，就发生 ΔI_b 的基极整流电流，作为结果，研究从恒定电压偏置电路 2 输出的基极电流 I_{brf} 增加了 ΔI_b 时的情况。在基极电流 I_{brf} 增加了 ΔI_b 的情况下，如果假定基极电流补偿用的 NPN 双极型晶体管 12 的发射极电流 I_{edc2} 增加 ΔI_{edc2} ，构成电流镜象的 NPN 双极型晶体管 11 的基极电流 I_{bdc1} 减少 ΔI_{bdc1} ，则这些电流的变化量中存在下式的关系：

20

$$\Delta I_b = \Delta I_{edc2} + \Delta I_{bdc1}$$

其次，构成电流镜象的 NPN 双极型晶体管 11 的基极电流 I_{bdc1} 的变化量 ΔI_{bdc1} 为：

25

$$\Delta I_{bdc1} = -\beta \cdot \Delta I_{bdc1}$$

在此，如果假定基准电流 I_{ref} 大致为恒定，则基极电流补偿用的 NPN 双极型晶体管 12 的基极电流 I_{bdc2} 的变化量 ΔI_{bdc2} 为：

$$\Delta I_{bdc2} = -\Delta I_{cdc1} = \beta \cdot \Delta I_{bdc1}$$

因而,基极电流补偿用的NPN双极型晶体管12的发射极电流 I_{edc2} 的变化量 ΔI_{edc2} 为:

5

$$\begin{aligned} \Delta I_{edc2} &= (1 + \beta) \cdot \Delta I_{bdc2} \\ &= \beta \cdot (1 + \beta) \cdot \Delta I_{bdc1} \end{aligned}$$

于是,由下式

$$\begin{aligned} \Delta I_b &= \Delta I_{edc2} + \Delta I_{bdc1} \\ &= \Delta I_{bdc1} \cdot \{1 + \beta \cdot (1 + \beta)\} \\ &= \Delta I_{bdc1} \cdot (1 + \beta + \beta^2) \end{aligned}$$

10 ΔI_{bdc1} 为下式:

$$\Delta I_{bdc1} = \frac{\Delta I_b}{1 + \beta + \beta^2}$$

构成此时的电流镜象的NPN双极型晶体管11的电压降、即输出电压 V_b 的电压降 ΔV_b 为以下的式子:

15

$$\Delta V_b = \frac{q}{nkT} \ln \left(1 - \frac{\Delta I_b}{I_s \cdot (1 + \beta + \beta^2) \cdot e^{\frac{qV_b}{nkT}}} \right) < 0$$

其中, n 是校正系数, k 是玻尔兹曼系数, T 是绝对温度, q 是电荷, I_s 是饱和电流。

20 从以上所述可知,在上述的现有技术的高频放大器中,在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时,基极电压 V_b 下降了 ΔV_b 的电压降部分,作为其结果,在高频输入信号 P_{in} 增加了时,高频

放大器 1 的偏置级接近于 B 级，存在饱和输出功率、效率下降的课题。

本发明是为了解决上述那样的课题而进行的，其目的在于得到即使高频输入信号增加并发生基极整流电流也能维持高效率的高频放大器。

5

发明的公开

本发明的高频放大器在第 1 和第 2 电阻与第 3NPN 双极型晶体管之间具备第 1 和第 2PNP 双极型晶体管，该第 1 和第 2PNP 双极型晶体管将第 3NPN 双极型晶体管的集电极电流定为基准电流，而且构成决定第
10 2NPN 双极型晶体管的集电极电流的电流镜象。

根据这一点，通过将构成电流镜象的第 1 和第 2PNP 双极型晶体管的尺寸比设计成电压降正好为 0 或成为无限接近于 0 的值，在高频输入信号增加并发生了基极整流电流时，可抑制基极电压的电压降，作为结果，具有能得到高输出、高效率的效果。

15 此外，通过使构成电流镜象的第 1 和第 2PNP 双极型晶体管的尺寸比可变，具有下述效果：在高频输入信号增加并发生了基极整流电流时，可调整成使基极电压上升、或恒定、或减少。

本发明的高频放大器在第 1 和第 2 电阻与第 3NPN 双极型晶体管之间具备第 1 和第 2PMOS 晶体管，该第 1 和第 2PMOS 晶体管将第 3NPN 双
20 极型晶体管的集电极电流定为基准电流，而且构成决定第 2NPN 双极型晶体管的集电极电流的电流镜象。

根据这一点，通过将构成电流镜象的第 1 和第 2PMOS 晶体管的尺寸比设计成电压降正好为 0 或成为无限接近于 0 的值，在高频输入信号增加并发生了基极整流电流时，可抑制基极电压的电压降，作为结
25 果，具有能得到高输出、高效率的效果。

此外，通过使构成电流镜象的第 1 和第 2PMOS 晶体管的尺寸比可变，具有下述效果：在高频输入信号增加并发生了基极整流电流时，可调整成使基极电压上升、或恒定、或减少。

30 附图的简单说明

图 1 是示出现有的高频放大器的电路图。

图 2 是示出本发明的实施形态 1 的高频放大器的电路图。

图 3 是示出本发明的实施形态 2 的高频放大器的电路图。

实施发明用的最佳形态

以下, 为了更详细地说明本发明, 按照附图说明实施本发明用的
5 最佳形态。

实施形态 1.

图 2 是示出本发明的实施形态 1 的高频放大器的电路图, 在图中,
1 是使用了 BJT、HBT 等的 NPN 双极型晶体管作为放大元件的高频放大
器, 2 是对该高频放大器 1 供给基极偏置电压的恒定电压偏置电路。

10 在高频放大器 1 中, 3 是 BJT、HBT 等的 NPN 双极型晶体管(第 1NPN
双极型晶体管), 4 是连接到 NPN 双极型晶体管 3 的发射极端子上的地
(ground), 5 是高频信号输入端子, 6 是高频信号输出端子, 7 是基
极偏置端子, 8 是集电极偏置端子。

此外, 在恒定电压偏置电路 2 中, 11 是与高频放大器 1 的 NPN 双
15 极型晶体管 3 一起构成电流镜象的 BJT、HBT 等的 NPN 双极型晶体管(第
2NPN 双极型晶体管), 其基极端子连接到基极偏置端子 7 上, 其发射
极端子连接到地 4 上。12 是基极电流补偿用的 BJT、HBT 等的 NPN 双
极型晶体管(第 3NPN 双极型晶体管), 其基极端子连接到 NPN 双极型
晶体管 11 的集电极端子上, 其发射极端子连接到 NPN 双极型晶体管 11
20 的基极端子上。

再者, 20 是以 NPN 双极型晶体管 12 的集电极电流为基准电流且决
定 NPN 双极型晶体管 11 的集电极电流的电流镜象, 21、22 是构成该
电流镜象的 BJT、HBT 等的 PNP 双极型晶体管(第 1 和第 2PNP 双极型
晶体管), PNP 双极型晶体管 21、22 的基极端子相互间连接, 而且 PNP
25 双极型晶体管 21 的基极端子和集电极端子一起连接到 NPN 双极型晶体
管 12 的集电极端子上, PNP 双极型晶体管 22 的集电极端子连接到 NPN
双极型晶体管 12 的基极端子上。

13 是连接在 PNP 双极型晶体管 21 的集电极端子与电源供给/电压
设定端子 15 之间的电阻(第 1 电阻), 14 是连接在 PNP 双极型晶体
管 22 的发射极端子与电源供给/电压设定端子 15 之间的电阻(第 2 电
阻), 41 是连接在 PNP 双极型晶体管 22 的集电极端子与电源供给/电
30 压设定端子 15 之间的电阻, 42 是用电阻 41 构成的启动电路。

其次，说明其工作。

将高频输入信号 P_{in} 从高频信号输入端子 5 输入到高频放大器 1 中，在由高频放大器 1 进行了放大后，从高频信号输出端子 6 输出。由恒定电压偏置电路 2 供给基极电压 V_b 和基极电流 I_{brf} ，由集电极偏置端子 8 供给集电极电流 I_{crf} 和集电极电压 V_c 。

在恒定电压偏置电路 2 中，如以下那样来决定基极电压 V_b 和基极电流 I_{brf} 。在此，假定与高频放大器 1 的 NPN 双极型晶体管 3 一起构成电流镜象的 NPN 双极型晶体管 11 的尺寸为 1，高频放大器 1 的 NPN 双极型晶体管 3 的尺寸为 N ，基极电流补偿用的 NPN 双极型晶体管 12 的尺寸为 M 。此外，假定这 3 个 NPN 双极型晶体管 3、11、12 的结构相同，将电流放大率定为 β 。再者，将构成电流镜象的 PNP 双极型晶体管 21、22 的尺寸比如图 2 中所示定为 1: A ，将电流放大率定为 β_2 。再者，如图 2 中所示那样来定义接点电压 V_{ref} 、电流 I_{ref} 、 I_{dc1} 、 I_{dc2} 、 I_{dc1} 、 I_{dc2} 、 I_{brf} 、 I_{crf} 、电阻 R_{ref} 。

如果将 PNP 双极型晶体管 22 的基极 - 发射极间的电压定为 V_{bnpn} ，则由从恒定电压偏置电路 2 的电源供给/电压设定端子 15 施加了电源电压 V_{pc} 的情况的 NPN 双极型晶体管 3、11 构成的电流镜象的基准电流 I_{ref} 由下式来给出：

$$I_{ref} = (V_{pc} - 2 \cdot V_b - V_{bnpn}) / R_{ref}$$

对于该基准电流 I_{ref} ，将高频放大器 1 的 NPN 双极型晶体管 3 的集电极电流 I_{crf} 为：基极偏置电压 V_b 设定为：

$$I_{crf} = \frac{N}{1 + \frac{1+N}{\beta \cdot (1+\beta)}} I_{ref}$$

此时将高频放大器 1 的 NPN 双极型晶体管 3 的基极偏置电压 V_b 设定为：

$$V_b = (V_{pc} - I_{ref} \cdot R_{ref} - V_{bnpn}) / 2$$

其中， n 是校正系数， T 是绝对温度， k 是玻尔兹曼系数， q 是电荷， I_s 是饱和电流。

因而，由于一般来说， $\beta_2 + 2 < A \cdot \beta_2 \cdot \beta$ ，故 $\Delta V_b > 0$ 。

由以上所述可知，在本发明的实施形态 1 的高频放大器中，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，基极电压 V_b 上升了 ΔV_b 。作为其结果，在高频输入信号 P_{in} 增加了时，高频放大器 1 的偏置级接近于 A 级，可增加饱和输出功率、效率。

此外，在图 2 的高频放大器 1 的基极偏置端子 7 与恒定电压偏置电路 2 之间，为了隔离起见，大多插入电阻，但此时，根据电阻的值，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可调整成使基极电压 V_b 上升、或恒定、或减少。此外，通过调整构成电流镜象 20 的 PNP 双极型晶体管 21、22 的尺寸比 A ，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可调整成使基极电压 V_b 上升、或恒定、或减少。

但是，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，在基极电压 V_b 上升了 ΔV_b 的情况下，由于基极电压 V_b 增加，流过高频放大器 1 的基极电流 I_b 进一步增加，由此，存在由于基极电压 V_b 进一步增加那样的重复而发生发散的可能性。因此，通过将一般来说在基极偏置端子 7 与恒定电压偏置电路 2 之间插入的隔离电阻和构成电流镜象 20 的 PNP 双极型晶体管 21、22 的尺寸比 A 设计成使电压降 ΔV_b 正好为 0 或成为无限接近于 0 的值，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可抑制基极电压 V_b 的电压降，作为结果，可得到高输出、高效率。

实施形态 2.

图 3 是示出本发明的实施形态 2 的高频放大器的电路图，在图中，30 是以 NPN 双极型晶体管 12 的漏电流为基准电流且决定 NPN 双极型晶体管 11 的集电极电流的电流镜象，31、32 是构成该电流镜象的 BJT、HBT 等的 PMOS 晶体管（第 1 和第 2 PMOS 晶体管），PMOS 晶体管 31、32 的栅极端子相互间连接，而且 PMOS 晶体管 31 的栅极端子和漏极端子一起连接到 NPN 双极型晶体管 12 的集电极端子上，PMOS 晶体管 32 的漏极端子连接到 NPN 双极型晶体管 12 的基极端子上。

再有，电阻（第 1 电阻）13 连接在 PMOS 晶体管 31 的源极端子与

于是,

$$\Delta I_{bdc2} = \frac{\beta}{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}} \Delta I_{bdc1}$$

另一方面,

5

$$\begin{aligned} \Delta I_b &= \Delta I_{edc2} + \Delta I_{bdc1} \\ &= \Delta I_{bdc1} + (1 + \beta) \cdot \Delta I_{bdc2} \\ &= \Delta I_{bdc1} + \frac{\beta \cdot (\beta + 1)}{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}} \Delta I_{bdc1} \\ &= \left[1 + \frac{\beta \cdot (\beta + 1)}{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}} \right] \cdot \Delta I_{bdc1} \\ \Delta I_{bdc1} &= \frac{1}{1 + \frac{\beta \cdot (\beta + 1)}{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}}} \Delta I_b \\ &= \frac{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}}{1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2} + \beta \cdot (\beta + 1)} \Delta I_b \\ &= \frac{\beta^2 + 2 - A \cdot \beta^2 \cdot \beta}{\beta^2 + 2 - A \cdot \beta^2 \cdot \beta + \beta \cdot (\beta + 1) \cdot (\beta^2 + 2)} \Delta I_b \end{aligned}$$

此时的构成电流镜象的NPN双极型晶体管11的电压降、即输出电压 V_b 的 ΔV_b 成为以下的式子:

$$\Delta V_b = \frac{q}{nkT} \ln \left(1 - \frac{(\beta^2 + 2 - A \cdot \beta^2 \cdot \beta) \cdot \Delta I_b}{I_s \cdot \{\beta^2 + 2 - A \cdot \beta^2 \cdot \beta + \beta \cdot (\beta + 1) \cdot (\beta^2 + 2)\} \cdot e^{\frac{qV_b}{nkT}}} \right)$$

此时流过的基极电流 I_{brf} 如下式所示:

$$I_{brf} = I_{crf} / \beta$$

5 这样, 作为恒定电压偏置电路 2 的输出, 供给基极电压 V_b 、基极电流 I_b 。再有, 通过从电源供给/电压设定端子 15 经由电阻 41 构成的启动电路 42 对连接 NPN 双极型晶体管 11 的集电极端子与 PNP 双极型晶体管 22 的集电极端子的点供给启动电压, 来启动恒定电压偏置电路 2。

10 在图 2 中, 高频放大器 1 的输入功率增加, 就发生 ΔI_b 的基极整流电流, 作为结果, 研究从恒定电压偏置电路 2 输出的基极电流 I_{brf} 增加了 ΔI_b 时的情况。在基极电流 I_{brf} 增加了 ΔI_b 的情况下的各电流的变化量成为以下的关系:

$$\Delta I_b = \Delta I_{edc2} + \Delta I_{bdc1}$$

$$\Delta I_{edc2} = (1 + \beta) \cdot \Delta I_{bdc2}$$

$$\Delta I_{cdc2} = \beta \cdot \Delta I_{bdc2}$$

$$\Delta I_{cdc1} = -\beta \cdot \Delta I_{bdc1}$$

$$\Delta I_{ref} = \frac{A \cdot \beta^2}{\beta^2 + 2} \Delta I_{cdc2}$$

$$\Delta I_{bdc2} = \Delta I_{ref} - \Delta I_{cdc1}$$

15 由此,

$$\Delta I_{bdc2} = \Delta I_{ref} - \Delta I_{cdc1}$$

$$= \frac{A \cdot \beta^2}{\beta^2 + 2} \Delta I_{cdc2} + \beta \cdot \Delta I_{bdc1}$$

$$= \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2} \Delta I_{bdc2} + \beta \cdot \Delta I_{bdc1}$$

$$\left(1 - \frac{A \cdot \beta^2 \cdot \beta}{\beta^2 + 2}\right) \cdot \Delta I_{bdc2} = \beta \cdot \Delta I_{bdc1}$$

电源供给/电压设定端子 15 之间，电阻（第 2 电阻）14 连接在 PMOS 晶体管 32 的源极端子与电源供给/电压设定端子 15 之间，电阻 41 是连接在 PMOS 晶体管 32 的漏极端子与电源供给/电压设定端子 15 之间的电阻，启动电路 42 用电阻 41 构成。

5 其次，说明其工作。

将高频输入信号 Pin 从高频信号输入端子 5 输入到高频放大器 1 中，在由高频放大器 1 进行了放大后，从高频信号输出端子 6 输出。由恒定电压偏置电路 2 供给基极电压 Vb 和基极电流 Ibrf，由集电极偏置端子 8 供给集电极电流 Icrf 和集电极电压 Vc。

10 在恒定电压偏置电路 2 中，如以下那样来决定基极电压 Vb 和基极电流 Ibrf。在此，假定与高频放大器 1 的 NPN 双极型晶体管 3 一起构成电流镜象的 NPN 双极型晶体管 11 的尺寸为 1，高频放大器 1 的 NPN 双极型晶体管 3 的尺寸为 N，栅极电流补偿用的 NPN 双极型晶体管 12 的尺寸为 M。此外，假定这 3 个 NPN 双极型晶体管 3、11、12 的结构
15 相同，将电流放大率定为 β 。再者，将构成电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比如图 3 中所示定为 1: B。再者，如图 3 中所示那样来定义接点电压 Vref、电流 Iref、Icdcl、Ibdc1、Icdc2、Iedc2、Ibdc2、Ibrf、Icrf、电阻 Rref。

20 如果将 PMOS 晶体管 32 的栅极 - 源极间电压定为 Vgs，则由从恒定电压偏置电路 2 的电源供给/电压设定端子 15 施加了电源电压 Vpc 的情况的 NPN 双极型晶体管 3、11 构成的电流镜象的基准电流 Iref 由下式来给出：

$$I_{ref} = (V_{pc} - 2 \cdot V_b - V_{gs}) / R_{ref}$$

25 对于该基准电流 Iref，将高频放大器 1 的 NPN 双极型晶体管 3 的集电极电流 Icrf 设定为：

$$I_{crf} = \frac{N}{1 + \frac{1+N}{\beta \cdot (1+\beta)}} I_{ref}$$

此时，将高频放大器 1 的 NPN 双极型晶体管 3 的基极偏置电压 V_b 设定为

$$V_b = (V_{pc} - I_{ref} \cdot R_{ref} - V_{gs}) / 2$$

5 此时流过的基极电流 I_{brf} 如下式所示：

$$I_{brf} = I_{crf} / \beta$$

10 这样，作为恒定电压偏置电路 2 的输出，供给基极电压 V_b 、基极电流 I_b 。再有，通过从电源供给/电压设定端子 15 经由电阻 41 构成的启动电路 42 对连接 NPN 双极型晶体管 11 的集电极端子与 PMOS 晶体管 32 的漏极端子的点供给启动电压，来启动恒定电压偏置电路 2。

15 在图 3 中，高频放大器 1 的输入功率增加，就发生 ΔI_b 的基极整流电流，作为结果，研究从恒定电压偏置电路 2 输出的基极电流 I_{brf} 增加了 ΔI_b 时的情况。在基极电流 I_{brf} 增加了 ΔI_b 的情况下的各电流的变化量成为以下的关系：

$$\Delta I_b = \Delta I_{edc2} + \Delta I_{bdc1}$$

$$\Delta I_{edc2} = (1 + \beta) \cdot \Delta I_{bdc2}$$

$$\Delta I_{cdc2} = \beta \cdot \Delta I_{bdc2}$$

$$\Delta I_{cdc1} = -\beta \cdot \Delta I_{bdc1}$$

$$\Delta I_{ref} = B \cdot \Delta I_{cdc2}$$

$$\Delta I_{bdc2} = \Delta I_{ref} - \Delta I_{cdc1}$$

由此，

$$\Delta I_{bdc2} = \Delta I_{ref} - \Delta I_{cdc1}$$

$$= B \cdot \Delta I_{cdc2} + \beta \cdot \Delta I_{bdc1}$$

20 $(1 - B) \cdot \Delta I_{bdc2} = \beta \cdot \Delta I_{bdc1}$

于是,

$$\Delta I_{bdc2} = \frac{\beta}{1-B} \Delta I_{bdc1}$$

另一方面,

5

$$\begin{aligned} \Delta I_b &= \Delta I_{edc2} + \Delta I_{bdc1} \\ &= \Delta I_{bdc1} + (1+\beta) \cdot \Delta I_{bdc2} \\ &= \Delta I_{bdc1} + \frac{\beta \cdot (\beta+1)}{1-B} \Delta I_{bdc1} \\ &= \left[1 + \frac{\beta \cdot (\beta+1)}{1-B} \right] \cdot \Delta I_{bdc1} \end{aligned}$$

于是

$$\begin{aligned} \Delta I_{bdc1} &= \frac{1}{1 + \frac{\beta \cdot (\beta+1)}{1-B}} \Delta I_b \\ &= \frac{1-B}{1-B + \beta \cdot (\beta+1)} \Delta I_b \\ &= \frac{1-B}{\beta^2 + \beta - B + 2} \Delta I_b \end{aligned}$$

10 此时的构成电流镜象的 NPN 双极型晶体管 11 的电压降、即输出电压 V_b 的 ΔV_b 成为以下的式子:

$$\Delta V_b = \frac{q}{nkT} \ln \left(1 - \frac{(1-B) \cdot \Delta I_b}{I_s \cdot (\beta^2 + \beta - B + 2) \cdot e^{\frac{qV_b}{nkT}}} \right)$$

因而, 如果 $B > 1$, 则 $\Delta V_b > 0$, 如果 $B = 1$, 则 $\Delta V_b = 0$, 如果 $B < 1$,
15 则 $\Delta V_b < 0$ 。

由以上所述可知，通过将电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比定为 $B > 1$ ，在本发明的实施形态 2 的高频放大器中，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可使基极电压 V_b 上升 ΔV_b 的电压。作为其结果，在高频输入信号 P_{in} 增加了时，高频放大器 1 的偏置级接近于 A 级，可增加饱和输出功率、效率。

此外，通过将电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比定为 $B = 1$ ，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可使基极电压 V_b 的电压降为 0。作为其结果，在高频输入信号 P_{in} 增加了时，可使高频放大器 1 的偏置级为恒定，可增加饱和输出功率、效率。

这样，通过改变电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可调整成使基极电压 V_b 增加、也可使其为恒定、也可使其减少。

此外，在图 3 的高频放大器 1 的基极偏置端子 7 与恒定电压偏置电路 2 之间，一般来说为了隔离起见，大多插入电阻。此时，通过补偿因电阻引起的电压降部分、增加电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比，也可完全实现在上述已叙述的特性。

但是，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，在基极电压 V_b 上升了 ΔV_b 的情况下，由于基极电压 V_b 增加，流过高频放大器 1 的基极电流 I_b 进一步增加，由此，存在由于基极电压 V_b 进一步增加那样的重复而发生发散的可能性。

因此，通过将一般来说在基极偏置端子 7 与恒定电压偏置电路 2 之间插入的隔离电阻和构成电流镜象 30 的 PMOS 晶体管 31、32 的尺寸比 B 设计成使电压降 ΔV_b 正好为 0 或成为无限接近于 0 的值，在高频输入信号 P_{in} 增加并发生了基极整流电流 ΔI_b 时，可抑制基极电压 V_b 的电压降 ΔV_b ，作为结果，可得到高输出、高效率。

产业上利用的可能性

如上所述，本发明的高频放大器通过调整构成电流镜象的晶体管的尺寸比，可在高频输入信号增加并发生了基极整流电流时调整基极电压，适合使用于卫星通信、地面微波通信、移动通信等。

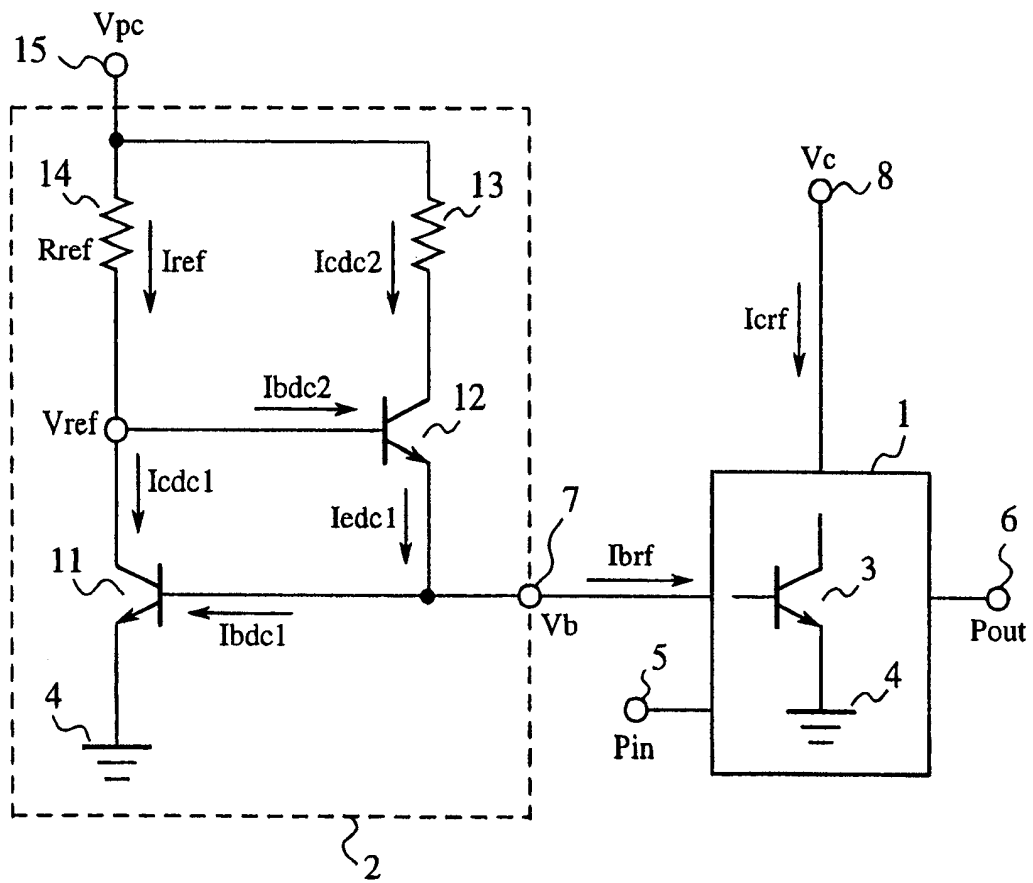


图 1

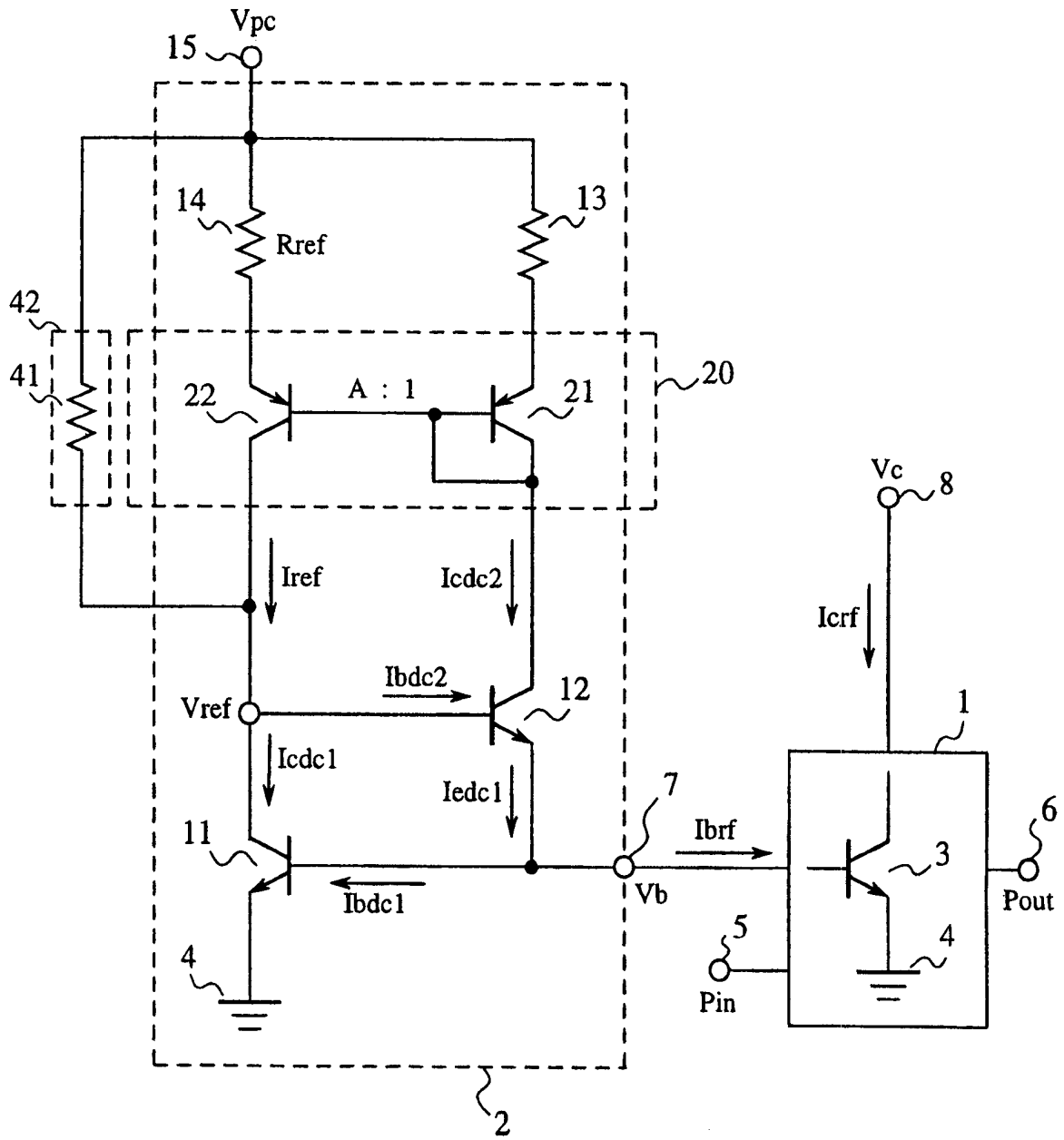


图 2

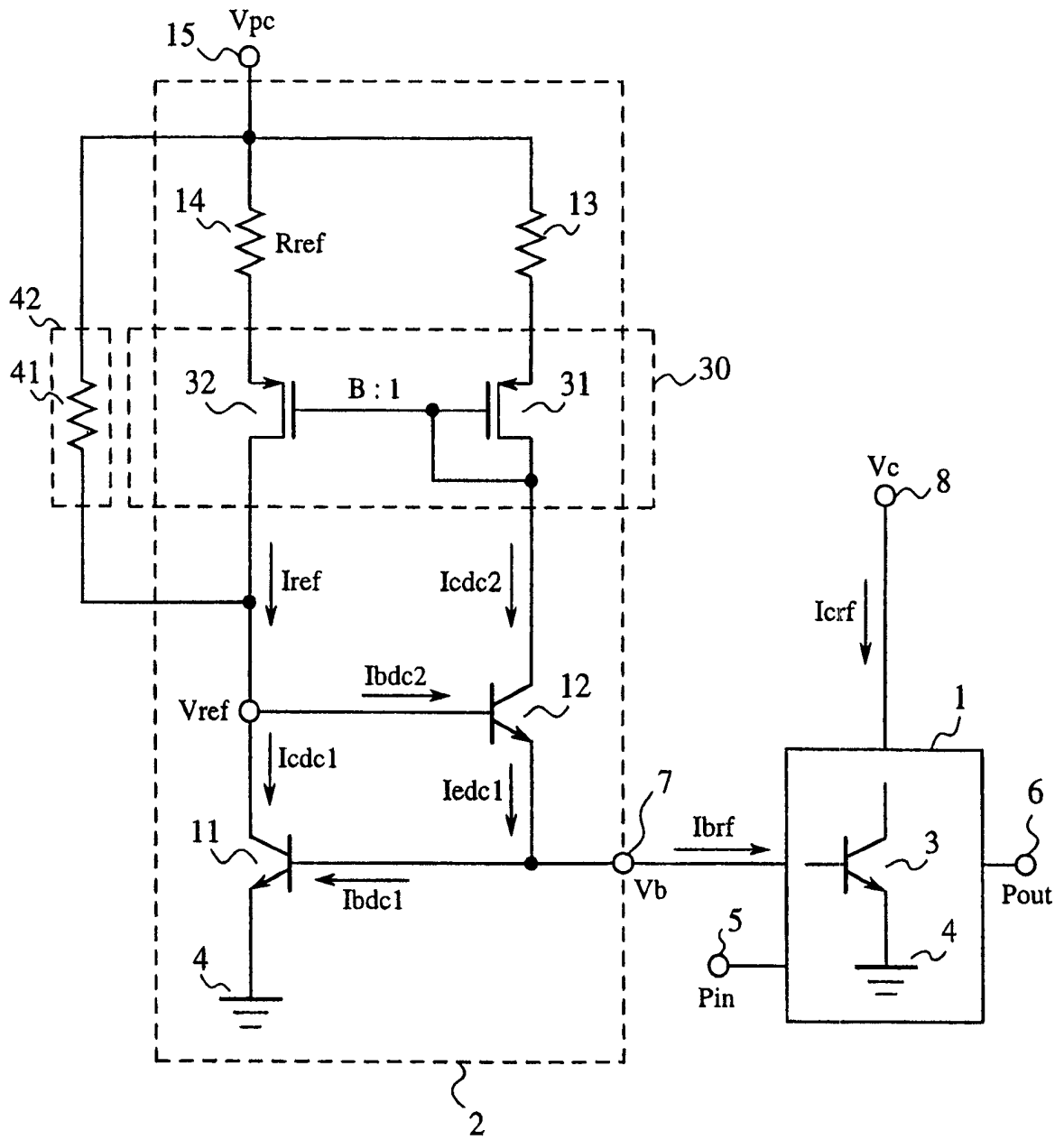


图 3