【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】平成27年8月27日(2015.8.27)

【公開番号】特開2013-81162(P2013-81162A)
【公開日】平成25年5月2日(2013.5.2)
【年通号数】公開・登録公報2013-021
【出願番号】特願2012-200461(P2012-200461)
【国際特許分類】
Ｈ０４Ｂ　1/16　(2006.01)
Ｈ０３Ｈ　17/00　(2006.01)
【ＦＩ】
Ｈ０４Ｂ　1/16　Ｊ
Ｈ０３Ｈ　17/00　６２１
Ｈ０３Ｈ　17/00　６２１Ａ

【手続補正書】
【提出日】平成27年7月8日(2015.7.8)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
受信機（１００）であって、
第１のレートで信号をサンプリングする変調器（１０４）と、
少なくとも１つの処理ユニット（１１０）であって、
前記サンプリングされた信号を分離し、前記第１のレートよりも低いレートで前記分離された信号を再結合する、複数のデジタルバンドパスフィルタ（１２０）と、
周波数オフセットを調整する、または前記第１のレートよりも低いレートで前記再結合された信号をセンタリングするデジタルダウンコンバータ（１０８）と、を備える、少なくとも１つの処理ユニット（１１０）と、
前記受信機（１００）内に２つ以上の処理ユニット（１１０）がある場合に、隣接する処理ユニット（１１０）に結合される少なくとも１つのレート制御バッファと、を備える、受信機（１００）。
【請求項２】
前記受信機（１００）内に２つ以上の処理ユニット（１１０）がある場合に、前記少なくとも１つの処理ユニット（１１０）と、前記少なくとも１つのレート制御バッファとの間の接続部を構成する制御器（１４０）を備える、請求項１に記載の受信機（１００）。
【請求項３】
前記変調器（１０４）が前記信号を受け取る前に、前記信号を受け取り、増幅する増幅器（１０２）をさらに備える、請求項１または２に記載の受信機（１００）。
【請求項４】
前記変調器（１０４）が、バンドパス連続時間デルタシグマアナログデジタルコンバータである、請求項１ないし３のいずれか一項に記載の受信機（１００）。
【請求項５】
各処理ユニット（１１０）内の前記複数のデジタルバンドパスフィルタ（１２０）が、デジタル多相フィルタ（１０６）の形で設けられる、請求項１ないし４のいずれか一項に記載の受信機（１００）。

【請求項６】
各処理ユニット（１１０）内の前記複数のデジタルバンドパスフィルタ（１２０）が、それぞれが前記第１のレートよりも低いレートで作動する総数Ｍ個のサブ有限長フィルタを備え、現在の処理ユニット（１１０）が前記変調器（１０４）の次にある場合、Ｍは、前記第１のレートの、前記現在の処理ユニット（１１０）の処理レートに対する比であり、そうでない場合、Ｍは、前の処理ユニット（１１０）の処理レートの、前記現在の処理ユニット（１１０）の前記処理レートに対する比である、請求項１ないし５のいずれか一項に記載の受信機（１００）。
【請求項７】
受信機（１００）における消費電力を低減させる方法であって、
信号を受信するステップと、
前記受信された信号をフィルタリングするステップと、
第１のレートで前記フィルタリングされた信号をサンプリングするステップと、
少なくとも１つの処理ユニット（１１０）において、前記第１のレートよりも低い処理レートで前記サンプリングされた信号をサブバンド（１２０）に分離するステップと、
前記少なくとも１つの処理ユニット（１１０）において、前記サブバンド（１２０）からの前記分離された信号を前記処理レートで再結合するステップと、
前記少なくとも１つの処理ユニット（１１０）において、周波数オフセットを補正する、または前記処理レートで前記再結合された信号をセンタリングするステップと、を含む、方法。
【請求項８】
現在の処理ユニット（１１０）が変調器（１０４）に結合されている場合、前記第１のレートを前記現在の処理ユニット（１１０）の処理レートの倍数として調整し、搬送周波数を前記現在の処理ユニット（１１０）の前記処理レートの倍数として調整することによって迂回し、そうでない場合、前の処理ユニット（１１０）の処理レートを前記現在の処理ユニット（１１０）の前記処理レートの倍数として調整し、中間周波数を前記現在の処理ユニット（１１０）の前記処理レートの倍数として調整することによって、前記少なくとも１つの処理ユニット（１１０）において、デジタルダウンコンバータ（１０８）を迂回するステップを含む、請求項７に記載の方法。
【請求項９】
前記サンプリングされた信号を分離するステップが、現在の処理ユニット（１１０）が変調器（１０４）に結合されている場合、前記サンプリングした信号を、各サブバンド（１２０）に時間多重化し、そうでない場合、前の処理ユニット（１１０）の出力を、前記現在の処理ユニット（１１０）内の各サブバンド（１２０）に時間多重化するステップを含む、請求項７に記載の方法。
【請求項１０】
処理ユニット（１１０）内の複数のデジタルバンドパスフィルタ（１２０）、およびデジタルダウンコンバータ（１０８）を、制御器（１４０）を介してセットアップすることによって各処理ユニット（１１０）を構成するステップ、または前記処理ユニット（１１０）内の前記複数のデジタルバンドパスフィルタ（１２０）、および前記デジタルダウンコンバータ（１０８）を、前記制御器（１４０）を介して迂回するステップを含む、請求項７ないし９のいずれか一項に記載の方法。